

# 國立交通大學

電機學院與資訊學院 電信學程

碩士論文

手持式影像裝置開關線路之靜電防護

ESD Protection of Switching Circuit of Handset Video Products



研究生：董順萍

指導教授：吳霖堃 教授

中華民國九十五年八月

手持式影像裝置開關線路之靜電防護

ESD Protection of Switching Circuit of Handset Video Products

研 究 生：董順萍

Student：Shun-Ping Tung

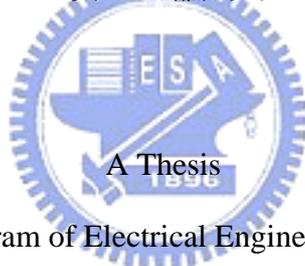
指導教授：吳霖堃 博士

Advisor：Dr. Lin-Kun Wu

國 立 交 通 大 學

電機學院與資訊學院專班 電信學程

碩 士 論 文



Submitted to Degree Program of Electrical Engineering and Computer Science

College of Electrical and Computer Engineering

National Chiao Tung University

in Partial Fulfillment of the Requirements

for the Degree of

in

Communication Engineering

August 2006

Hsinchu, Taiwan, Republic of China

中華民國九十五年八月

# 手持式影像裝置開關線路之靜電防護

研究生：董順萍

指導教授：吳霖堃 博士

國立交通大學 電機學院與資訊學院 電信學程（研究所）碩士班

## 中文摘要

隨著半導體製程進步至奈米的時代，電子元件尺寸也愈做愈小。另外消費性產品本身之體積也以輕、薄、短小而成為市場的主流，但相對的對於電磁耐受(EMS)的問題也是日益嚴重。商品一般除了需取得電磁干擾(EMI)的認證通過，同時也會對靜電的耐受能力加以規範要求，在歐盟地區則更將電磁耐受(EMS)列入為強制規範之要項，而靜電是其中之一測試項目。

手持式產品因體積小，如設計不佳則容易受到靜電放電的影響，時常可見靜電產生時發生系統關機之現象，本論文是以手持式數位攝錄影機之開關線路，做為靜電干擾故障分析之研究對象。並以IEC(International Electrotechnical Commission)所制定之 IEC61000-4-2 為測試之依據，分析手持式影像裝置開關線路受靜電干擾之耦合機制，並探討常用之濾波器對靜電干擾防治之影響。

# ESD Protection of Handset Video Products

Student : Shun-Ping Tung

Advisor : Dr.Lin-Kun Wu

Degree Program of Electrical Engineering and Computer

Science

National Chiao Tung University

## Abstract

With the coming of the age of nano-meter of semiconductor process, the electronic components are becoming smaller and smaller. The mainstream of consumer electronic products emphasizes light-weight and small-size. However, the problem of Electromagnetic Compatibility (EMC) has become evermore serious. Generally speaking, the products not only should obtain certification of the Electromagnetic Interference (EMI), but also should comply with various susceptibility tests. The Electromagnetic Susceptibility (EMS) test is a regulation of law in European Union, and the Electrostatic Discharge (ESD) is one of EMS.

Due to the small size of handheld products, it is susceptible to ESD, the phenomenon of power off occurs frequently due to the ESD. In this thesis, we use the power on/off circuit of the handset of a specific video product to analyze ESD. The test procedures are according to the IEC 61000-4-2. We also analyse the coupling paths of ESD, and explore the effect of low pass filter on the ESD event.

## 誌謝

感謝我的指導教授 吳霖堃博士的細心教導，也感謝實驗室的學長與同學所給予的協助與幫忙。

此外也要感謝我的家人、朋友給我的鼓勵與支持。



# 目錄

中文摘要.....	i
英文摘要 .....	ii
誌謝.....	iv
表目錄.....	v
圖目錄.....	vii
第一章 簡介.....	1
第二章 研究方法.....	3
2-1 靜電放電產生之機制與影響.....	3
2-2 靜電放電之模型.....	4
2-3 靜電放電干擾途徑.....	6
2-4 靜電放電測試規範簡介.....	8
2-4-1 IEC 61000-4-2 靜電測試規範.....	9
2-4-2 IEC 61000-4-2 靜電放電測試設置要求.....	9
2-4-3 IEC 61000-4-2 靜電放電測試程序.....	10
2-5 靜電暫態波之量測.....	12
2-5-1 電流探測棒.....	13
2-5-2 電壓探測棒.....	14
2-6 電場探測棒之製作與量測.....	14

第三章	實驗結果與討論.....	30
3-1	影像裝置空氣放電測試.....	30
3-2	影像裝置開關線路故障現象.....	30
3-3	靜電干擾路徑分析.....	31
3-4	低通濾波器對靜電防治之影響.....	34
第四章	結論.....	56
	參考文獻.....	57



## 表目錄

表 2-1 摩擦帶電序列.....	17
表 2-2 影響帶電高低的因素.....	17
表 2-3 靜電測試規範.....	18
表 2-4 IEC61000-4-2 放電電壓準位.....	19
表 2-5 IEC61000-4-2 電流波形參數.....	19
表 3-1 開關線路中射極電阻對 ESD 之耐受影響.....	37
表 3-2 開關線路中串聯電阻對 ESD 之耐受影響.....	37
表 3-3 開關線路並聯電容(C2)對 ESD 之耐受影響.....	38
表 3-4 移除開關線路中基極電容(C1)後射極電阻(R1)對 ESD 之耐受影響.....	38



## 圖目錄

圖 2-1 人體靜電產生.....	20
圖 2-2 人體放電模型.....	20
圖 2-3 機器放電模型.....	21
圖 2-4 元件充電模型.....	21
圖 2-5 直接放電.....	22
圖 2-6 二次放電.....	22
圖 2-7 靜電電磁場干擾模型.....	23
圖 2-8 IEC61000-4-2 靜電放電模型.....	23
圖 2-9 IEC61000-4-2 靜電放電電流波形.....	24
圖 2-10 IEC61000-4-2 靜電設置.....	24
圖 2-11 IEC61000-4-2 靜電放電器.....	25
圖 2-12 Coaxial Current Probe 示意圖.....	25
圖 2-13 自製探棒中央支柱.....	26
圖 2-14 自製探棒 50 歐姆終端.....	26
圖 2-15 自製探棒加上尖端電阻.....	27
圖 2-16 自製探棒加上熱縮套管.....	27
圖 2-17 自製探棒加上 EMI 銅箔貼布.....	28
圖 2-18 自製探棒成品.....	28

圖 2-19 探棒等效電路圖.....	29
圖 2-20 自製探棒 S21 參數.....	29
圖 3-1 NoiseKen ESS-2002 靜電模擬器.....	39
圖 3-2 NoiseKen 空氣放電器.....	39
圖 3-3 影像裝置空氣放電設置略圖.....	40
圖 3-4 影像裝置空氣放電點.....	40
圖 3-5 影像裝置開關線路電路.....	41
圖 3-6 影像開關線路 PCB 佈局位置.....	42
圖 3-7 影像裝置輸入輸出 PCB 佈局位置.....	43
圖 3-8 Tektronix TDS540C 示波器.....	44
圖 3-9 POWER_OFF 未濾波之電壓波形.....	44
圖 3-10 DTC143ZE 等效電路圖.....	45
圖 3-11 Null Experiment 測量結果.....	45
圖 3-12 開關線路射極電阻 33 OHM 雜訊電壓.....	46
圖 3-13 開關線路射極電阻 68 OHM 雜訊電壓.....	46
圖 3-14 開關線路射極電阻 100 OHM 雜訊電壓.....	47
圖 3-15 射極電阻為 0 OHM 之 $V_{be}$ 雜訊電壓.....	47
圖 3-16 射極電阻為 68 OHM 之 $V_{be}$ 雜訊電壓.....	48
圖 3-17 射極電阻為 MLB-160808-01000B 之 $V_{be}$ 雜訊電壓.....	48

圖 3-18 MLB-160808-1000 Bead 特性曲線.....	49
圖 3-19 R1 爲 68Ω 濾波後之 POWER_OFF 訊號波形.....	49
圖 3-20 R1 爲 100Ω 濾波後之 POWER_OFF 訊號波形.....	50
圖 3-21 開關線路中串聯電阻 100 OHM 雜訊電壓.....	50
圖 3-22 開關線路中串聯電阻 1K OHM 雜訊電壓.....	51
圖 3-23 開關線路中串聯電阻 3.3K OHM 雜訊電壓.....	51
圖 3-24 開關線路中串聯電阻 5.1K OHM 雜訊電壓.....	52
圖 3-25 開關線路中串聯電阻 10K OHM 雜訊電壓.....	52
圖 3-26 R2 爲 1KΩ 濾波後 POWER_OFF 訊號.....	53
圖 3-27 R2 爲 3.3KΩ 濾波後 POWER_OFF 訊號.....	53
圖 3-28 R2 爲 5KΩ 濾波後 POWER_OFF 訊號.....	54
圖 3-29 基極串聯 33Ω 之雜訊電壓.....	54
圖 3-30 基極串聯 33Ω 濾波後之 POWER_OFF 訊號波形.....	55
圖 3-31 POWER_OFF 訊號 GPIO PORT 等效電路圖.....	55

# 第一章

## 簡介

隨著世界流行的趨勢，以及半導體製程的進步，元件尺寸也日益縮小。而電子產品，不論是手機、數位攝錄影機、MP3 Player 等，各種手持式產品的設計都是朝向輕、薄、短、小而設計。人們也對於靜電防護的問題也愈來愈加以重視，世界各國對於各類電器產品於上市公開行銷皆有其要求---產品於上市之前皆需取得「電磁相容」的認證通過，才得以進行產品的行銷。其中靜電測試在歐洲共同市場是被列入強制要求之測試項目，另外如日本地區也會對靜電測試有強烈的要求。然而伴隨著產品體積日益的縮小，靜電對手持式產品放電現象的產生也愈容易，相對也增加了抗靜電防治的困難度。

靜電問題於日常生活上即時常可見，例如冬天我們脫下毛線衣時，常常就會聽到”嘶裂”聲，此即為靜電現象，因靜電現象會對電子產品或是電子元件產生不同程度的破壞，如其可能造成訊號準位的錯誤或是 Junction Breakdown 等不同程度的破壞。而靜電產生之來源亦有所不同，所以靜電放電就有不同的放電模式，如 Human Body Model(HBM)或是 Machine Model(MM)等【1】【4】。針對不同的放電模式則各自有相對應之規範要求，選擇適當的靜電放電模式來驗證抗靜電能力是首先必須要做的。

此研究主要是探討手持式數位攝錄影機(Digital Video )開關線路受靜電干擾時所發生之故障原因，並依據 IEC(International Electorol Commission)所制定之靜電放標準 IEC 61000-4-2，以 Air +/-8KV 及 Contact +/-4KV 為測試 Level 。首先利用近場干擾之方法尋找易受干擾之線路，再利用 R、R-C、L、及 L-C 濾波器來改善靜電耐受能力，並利用電場測試方式來量測濾波器對 ESD 所產生之雜訊之濾波效果。



## 第二章

### 研究方法

#### 2-1 靜電放電(ESD)產生之機制與影響

當二種不同材質的物體產生摩擦時，如其中有一物體是絕緣體時，當二種物體相接觸之後再加以分開，則會產生電子分佈的轉移，給出電子的一方就會成為帶正(+)電，而獲得電子的一方則會成為帶負(-)電，此種稱為「摩擦生電」。如表 2-1 所示，排序愈小的代表摩擦後物體愈容易帶正電，而排序愈大的代表摩擦後物體愈容易帶負電。

如圖 2-1 所示，人體於絕緣體上行走時，就會產生以上之電子的轉移作用使人體成為帶電體，以人體所產生之靜電(Electrostatic Discharge)而言，就可高達數拾 KV，帶電位高低與物體本身所帶的電荷以及二物體之間的等效電容等相關

$$V = \frac{Q}{C} \quad (1)$$

例如有一物體帶  $1 \mu\text{C}$  的電荷而等效電容為  $100\text{pF}$ ，則在二物體之間就會產生  $10\text{KV}$  的電壓！而影響帶電速率及放電速率的因素如表 2-2 所示【2】。

當帶靜電之物體再接觸到其它導體，就會產生靜電放電。如被放電的物品為電器產品或電子設備時即可能使其發生功能不正常或是當機之現象，

嚴重的話也可能產生永久性之破壞。如果是半導體元件則可能造成 PN Junction 的破壞，導致元件功能性無法正常工作，並進而影響到產品的良率。

靜電放電對電子產品的作用主要可區分為二種【3】：

- 1.電荷在移轉時所產生的電磁場：此種對於電子元件的物理性傷害較小，主要是影響電子系統，使其無法正常運作。
- 2.放電火花(Arc)所產生的電流：此種對於電子元件產生物理性的傷害大，容易使元件因無法承受過大的電壓或電流，而使電子元件之性能下降，甚至於導致永久性的破壞。

## 2-2 靜電放電模型



靜電所產生之原因不盡相同，如人體與物體之間或是物體與物體之間所產生的靜電是不同的，所以一般的ESD測試被分類為人體放電模型(Human Body Model, HBM)，機器放電模型(Machine Model, MM) “充電元件模型(Charged Device Model, CDM)，而元件充電模型又可分為socketed和non-socketed兩種測試方法以及電場感應模式(Field-Induced Model)【1】【4】。

### 1.人體放電模型(Human Body Model, HBM)

人體放電模型是模擬當人體因走動或其他因素而在人體上累積靜電後，再去碰觸到元件時，人體上的靜電便會經由碰觸的腳位而進入元件內，當元件有一端接地而形成放電路徑時，便會經由接地腳位放電。此放電的過程會在短短數百毫微秒(ns)的時間內產生數安培的瞬間放電電流，進而將元件內部的電路燒毀。對一般元件可耐受的HBM 2 kV來說，在2~10 ns的時間內，瞬間電流峰值可達1.33 A。其等效模型如圖2-2所示。

## 2. 機器放電模型(Machine Model, MM)

機器放電模型則是70年代由日本人根據HBM的最嚴重狀況所發展出來。機器放電模式是模擬設備機器(例如機械手臂、測試夾具…等)本身累積了靜電，當此機器設備碰觸到元件時，靜電便對元件進行放電。雖然「機器放電模型 (MM)」與「人體放電模型 (HBM)」的放電行為模式相類似，但「機器放電模型(MM)」發生時是金屬與金屬的接觸，所以接觸阻抗相當的低，而且一般機器設備的電容皆遠大於人體，所以其可以儲存更多的靜電荷。因為接觸阻抗低且所儲存的電荷較多，如此不但造成放電的速度快，且放電電流也較「人體放電模型(HBM)」大了數倍，在幾十毫微秒之內會有數安培的瞬間放電電流產生，因此「機器放電模型(MM)」對元件所造成的破壞更大。而且由於

電感效應的影響，「機器放電模型(MM)」放電時將以正負電流振盪的型式影響產品，因此造成的破壞將更加嚴重。其等效模型如圖2-3所示。

### 3. 充電元件模型(Charged Device Model, CDM)

「充電元件模型(CDM)」是指IC元件因磨擦或感應等因素而在IC內部累積了靜電，但在靜電慢慢累積的過程中IC並未被損傷。此帶有靜電的IC在處理過程中，當其任一接腳碰觸到接地導體時，IC內部的靜電便會經由接腳流出而造成放電現象。此種模型的放電時間更短，僅約幾個毫微秒。且因為IC內部累積的靜電會因對地的等效電容值而變，而等效電容值又和IC擺放的角度與位置以及IC所用的包裝型式有關，所以放電現象更難真實模擬。其等效模型如圖2-4所示。

## 2-3 靜電放電干擾途徑

靜電放電對電子產品所產生之干擾主要是透過以下四種方式【4】：

1. 直接放電(Direct Conduction)
2. 二次放電(Secondary Arc Discharges)
3. 電容性耦合(Capacitive Coupling)
4. 電感性耦合(Inductive Coupling)

當手持式產品設計愈來愈小時，印刷電路板如太靠近外殼接縫處時，則很容易因距離的不足而產生直接放電，如圖 2-5 所示即為直接放電。如果放電電流直接進入元件的腳位時，會對元件造成永久性的破壞。

如果外殼採用金屬材質；如 LCD Panel 常用來當支架的金屬框、軸承或是電鍍件等，因其無接地處理，當這些元件的電荷累積到一定的程度時，則很容易造成二次放電，如圖 2-6 所示即為二次放電。如圖 2-6，當金屬部份的電荷過多，使其周遭電場強度超過了與印刷電路(PCB)之間的介質強度 (Dielectric Strength)時，金屬就會以電弧放電(Arc Discharge)的形式對 PCB 產生二次放電。



圖 2-7 所示為靜電電磁場干擾模型，其中電容性耦合則可依「Faraday' s Law」及「Lenz' s Law」求得【4】

$$Emf = -j\omega \int_S B_{iz} ds \quad (2)$$

$$= -j\omega\mu_o \int_S H_{iz} ds \quad (3)$$

$$= -j\omega\mu_o \Delta x \int_{y=0}^S H_{iz} dy \quad (4)$$

$$V_S(x) = -j\omega\mu_o \int_{y=0}^S H_{iz} dy \quad (5)$$

其中

$B_{iz}$  : 入射波磁通密度與迴路面積垂直的分量

$H_{iz}$  : 入射波的磁場強度與迴路面積垂直的分量

$$\omega = 2\pi f (\text{rad/sec})$$

$$\mu_0 = 4\pi * 10^{-7} (\text{H/m})$$

$\Delta x$  : 單位長度(per-unit-length)

電感性耦合可得

$$I_S(x) = -j\omega c \int_{y=0}^S E_{iy} dy \quad (6)$$

其中

$E_{iy}^i$  : 入射波電場強度的 y 方向分量

$$\omega = 2\pi f (\text{rad/sec})$$

c : 單位長度的電容量(F/m)

因靜電放電電流最大值可到達數拾安培，靜電電流會在電子產品的內部線路產生很大的電位變化，並可能對電子元件造成結構性的破壞，所以最佳的靜電防護設計是應著重於避免靜電放電的發生，而不是由內部線路來加以防護。

## 2-4 靜電放電測試規範簡介

不同產品所遇到的靜電產生情況會有所不同，所以對於靜電耐受能力的評估標準也就有所不同，表 2-3 為各種常見之靜電測試規範【10】。

#### 2-4-1 IEC 61000-4-2 靜電測試規範

IEC 61000-4-2 是由 IEC(International Electrotechnical Commission)組織所制定之靜電放電標準，其是以人體放電模型(Human Body Model)所建立之靜電放電標準，其靜電放電模型如圖 2-7 所示，其經由 50~100M $\Omega$ 之電阻對 150pF 高壓電容進行充電，放電時則是由高壓電容經 330 $\Omega$ 電阻進行放電。而其放電方式可分為直接放電與間接放電，其中直接放電又可分為接觸放電(Contact Discharge)及空氣放電(Air Discharge)，其中間接放電又可分為平行耦合板放電(HCP)與垂直耦合板放電(VCP)，而放電電壓位準如表 2-4 所示。而其放電電流波形則必須滿足圖 2-8 所示，在 0.7~1ns 時間內電流需上升至最大值，其他細詳規格如表 2-4 所示【8】【9】。

#### 2-4-2 IEC 61000-4-2 靜電放電測試設置要求

依據 IEC 所制定之靜電放電標準，待測物(Equipment Under Test)須放置於高 80 公分的木質桌子上，桌子則必須放置於接地之金屬板面上，稱之為

參考地平面(Ground Reference Plane, GRP). 於桌上需放置 1.6m×0.8m 之金屬板，並將此金屬板經由二顆 470K $\Omega$  之電阻接至參考地平面(GRP)；此板被稱爲水平耦合板(Horizontal Coupling Plane, HCP) ，於水平耦合板上必須放置絕緣層。另外有一 0.5m×0.5m 大小之垂直金屬板，此金屬板亦經由二顆 470K $\Omega$  之電阻接至參考地平面(GRP), 此板被稱爲垂直耦合板(Vertical Coupling Plane, VCP)。桌上型設備於測試時需將待測物放置於桌子上，且距離桌子邊緣 0.1m，詳細如圖 2-9 IEC61000-4-2 靜電設置圖所示，至於落地型設備之設置請參閱 IEC61000-4-2 詳細之規範。

於測試時對於接觸放電，靜電測試模擬器必須使用尖端的放電器，以確保模擬器可以與待測物有良好的接觸。而對於空氣放電，則使用圓形的放電器，其主要是模擬人體手指接觸待測物表面之放電情況。接觸與空氣二者之放電器如圖 2-10 所示。

#### 2-4-3 IEC 61000-4-2 靜電放電測試程序

IEC 61000-4-2 在測試要求方面，必須包含「接觸放電」及「空氣放電」二種測試方式，其中在接觸放電部份必須使用尖端放電器，其放電測試點爲水平耦合板、垂直耦合板以及待測物可接觸到的金屬部位(導體表面)，每一次放電時間間隔至少 1 秒以上，且待測物必須至少有 200 次以上的放電，

正和負極性各 100 次。而對於待測物之接縫處，或是開孔等部位則改以空氣放電測試，對於每一個確認區域所選擇的測試點必須實施至少 10 次以上的空氣放電。

接觸放電的測試方式首先將靜電模擬器設定在測試電壓位準(歐盟標準為 $\pm 4\text{KV}$ )，並將靜電放電模擬器放在先前確認的測試點上，而靜電放電模擬器必須與測試點成垂直。靜電放電至少 50 次以上，二次放電之間至少間隔 1 秒的時間，重複前面的動作每一測試點皆須進行測試。

空氣放電的測試方式首先將靜電模擬器設定在測試電壓位準(歐盟標準為 $\pm 8\text{KV}$ )，然後針對待測物之接縫處，或是開孔等部位尋找放電點，再對於所尋找到之放電點進行放電測試，靜電放電模擬器必須由外接近放電點，並且至少進行 10 次以上的放電，兩次放電之間至少間隔 1 秒的時間。

而對於靜電耐受能力的判斷是以設備所產生的誤動作、中斷、重設或是故障來區分，其判斷的依據描述如下：

標準 A：待測物於測試中必須連續工作，且不容許有任何性能的劣化或是喪失情況發生。

標準 B：待測物於測試之後必須連續工作，且不容許有任何性能的劣化或是喪失情況發生。而在測試中則容許性能的劣化，如果最小性能位準或可容許性能損失不是由製造商所規定，則這些可由產品說明文件和使用可能預期產品所要的使用來決定。

標準 C：產品性能或是功能於測試中損失或是劣化，而必須經由重置後方可恢復。

標準 X：產品性能或是功能於測試中損失或是劣化，造成永久性的損壞而無法恢復

## 2-5 靜電暫態波之量測

量測電子系統中，因電磁現象如靜電(Electrostatic Discharge ESD)及快速暫態波(Electrical Fast Transient EFT)所產生之高頻電壓或是電流導致電子系統故障是相當困難的，因為這些電磁現象都有著快速的上升時間且是高電壓、大電流及頻寬也相當的大，其所產生的電場或是磁場會在一般的市售的示波器探棒(Scope Probe)的接地線產生感應電壓，而影響到量測的準確性。另外，因為探棒與線路是直接相連接，探棒可能耦合到干擾電壓而傳到線路上，而導致系統不正常工作。

磁場耦合會在線路上產生感應電壓，如下示：

$$V_{ind} = L \cdot \frac{di}{dt} \quad (7)$$

電場耦合會在線路上產生感應電流，如下示：

$$I_{ind} = C \cdot \frac{dv}{dt} \quad (8)$$

這此在選用量測儀器時皆必須考量到。爲了得知因量測所產生的誤差，我們可以引用「Null Experiment」【5】。

在所謂的 Null Experiment 中，我們將 Scope Probe 的接地線與頂端相連接然後將探棒連接於所要測試的位置上，這時所測到靜電暫態波即爲量測所會產生的測試誤差，若我們所測試到的誤差值遠小於我們所量測到的靜電暫態波的值，則量測到的靜電暫態波的值是準確的測試值。於不同的線路上進行量測前，我們皆需先執行 Null Experiment.

### 2-5-1 電流探測棒



電流探測棒因其本身不直接接觸訊號線，所以其對訊號本身不會產生負載效應，也較不會感應雜訊至線路上而影響到系統的正常工作的，但在電流探棒與線路之間仍會存在雜散電容，對高頻而言還是會透過電容而感應雜訊至線路上。

在電流探測棒的選擇上我們可以選用「Pairs of Current Probes」或是「Coaxial Current Probe」。所謂的「Pairs of Current Probes」是由二個 Current Probe 所組成，例如我們可用來測量二個流過相同大小電流但相位相反的導線，由這 Pairs of Current Probes 所量測出來的波形上即可容易看出是否有共模電流的產生，且在量測的速度上也可以大幅的縮短時間，其可增加量測

的速度及準確性。而 Coaxial Current Probe 是利用同軸電纜線，及  $50\Omega$  的終端器而組成如圖 2-12 所示，其擁有高頻寬及容易建立的優點【5】。

### 2-5-2 電壓探測棒

在電壓探測棒方面，雖然說一般的電壓探測棒會因接地線感應到雜訊電壓，但如選擇適當的電壓探棒還是可以進行靜電暫態波之量測。我們在電壓探測棒上可以選用如「Balanced Coaxial Probe」，他可以提供高的共模拒斥比(Common Mode Rejection Ratio)、寬的頻寬及平坦的頻率響應等優點【5】。



### 2-6 電場探測棒之製作與量測

能應用在靜電暫態波量測的探棒，一般在市面上售價動輒上萬元。在此引用的是自製  $50\Omega$  終端的電場探測棒，其操作可由 DC 至 1GHz，其製作的步驟如下面所述【7】：

1. 使用 16AWG 粗，長 3.5 公分的銅線焊接於 BNC 的中間處如圖 2-13 所示。
2. 使用四個 1206 尺寸的 SMT  $200\Omega$  1% 電阻焊接到 BNC 的外圍上，及 16AWG 的銅線上如圖 2-14 所示。

3. 於中央銅柱上加上一個 1206 尺寸的 SMT 976Ω 1% 電阻，這樣會有 40:1 的探棒。如圖 2-15 所示。
4. 在中央支柱套上熱縮套管，避免於量測上接觸到其他的線路造成短路如圖 2-16 所示。
5. 用銅箔包覆熱縮套管，並將其延伸到整個 BNC 的外圍上，如此形成一分佈電容以補償尖端電阻的寄生電阻，使探棒有一個平坦的頻率響應。如圖 2-17 所示。
6. 最後，焊接一個接地線到 BNC 連接器，最後並在其外圍套上熱縮套管以達到絕緣的目的如圖 2-18 所示。

探棒的等效電路圖如圖 2-19 所示，由 976Ω 的尖端電阻( $R_1$ )與 25Ω ( $R_2$ ) 的負載所組成(其是由 50Ω 終端和同軸電纜的 50Ω 的特性阻抗並聯而成)，在 1GHz 的頻率，電阻的寄生電容( $C_1$  及  $C_2$ )會造成電阻分壓器變成一個 RC 分壓器，如圖 2-19 所示， $R_1$  與  $C_1$  分別是 976Ω 的尖端電阻與 976Ω 的寄生電容，而  $R_2$  與  $C_2$  則分別是 25Ω 負載與 25Ω 負載的寄生電容。RC 分壓器的轉移函數如下：

$$\frac{V_{out}}{V_{in}} = \frac{R_2}{R_2 + R_1 \frac{1 + SC_2 R_2}{1 + SC_1 R_1}} \quad (9)$$

其中

$$S = j2\pi f$$

當  $R_1C_1$  等於  $R_2C_2$  時，轉移函數中和頻率相關的部份被消除，分壓器的轉移函數變成一個簡單的電阻分壓器，轉移函數簡化如下：

$$\frac{V_{out}}{V_{in}} = \frac{R_2}{R_2 + R_1} \quad (10)$$

因  $R_1$  約為  $R_2$  的 39 倍，所以  $C_2$  也必須是  $C_1$  的 39 倍，假設尖端電容的寄生電容是 0.1pF，則在 25Ω 負載的寄生電容要為 3.9pF，包括他們的寄生電容需在整個頻率響應是平坦的。

銅箔膠帶提供額外所需的電容，經由修剪其長度使得正確的電容量加到探棒上，而得到一個平坦的頻率響應。如果沒用銅箔膠帶，典型 SMT 電阻將使探棒在 1GHz 時有大約 6dB 的不要增益(Unwanted Gain)。

在 1GHz，探棒的輸入阻抗會因尖端電阻的寄生電容下降，而在 1GHz 產生一個不要的 6dB 增益顯示尖端電阻的寄生電容變的和 976Ω 的尖端電阻 ( $R_1$ ) 相當。而探棒所要使用的頻率降低，高頻的輸入阻抗是主要限制的原因。要製造較高頻率可使用的探棒，則必須使用較低寄生電容的電阻，如使用在微波電路的電阻【7】。

在評估自製的電場探測棒的效能方面，以網路分析儀(Network Analyzer)來量測電場探測棒的 S 參數，利用的是 Agilent 8725。首先我們先對網路分析儀進行校正，校正完畢之後將電場探測棒接於 Port 1 及 Port 2 測到的 S21 參數如圖 2-20 所示。

表 2-1 摩擦帶電序列(The Triboelectric Series)

帶正電(Positive)		
1.空氣	9. 紙	17.黃銅、銀
2.石棉	10.棉	18.金、鉑
3.玻璃	11.木	19.奧龍
4.雲母	12.鋼	20. 聚酯
5.尼龍	13.蠟	21. 聚氨酯
6.羊毛	14. 硬質橡膠	22. 聚乙烯
7.毛皮	15. 聚酯薄膜	23. 聚氯乙烯
8.鉛	16. 鎳、銅	24. 矽
帶負電(Negative)		

表 2-2 影響帶電因數

帶電量速率	1.二物質在摩擦帶電序列的位置
	2.密著性(Intimacy)
	3.摩擦係數(Coefficient of Friction)
	4.分離速率(Rate of Separation)
放電量速率	1.物質的導電率(Conductivity)
	2.相對濕度
	3.材料表面的水汽
	4.復合速度(Rate of Recombination)

表 2-3 靜電測試規範

放電模型	標準	電阻值/電容值
人體放電模型 (Human Body Model, HBM)	ANSI/ESD STM 5.1	1500 Ω/100pF
	JEDEC A114A	1500 Ω/100pF
	IEC 61000-4-2	330 Ω/150pF
機器放電模型 (Machine Model, MM)	ESD STM5.2	0 Ω/200pF
	JEDEC A155A	0 Ω/200pF
	EIAJ IC-121-1988	0 Ω/200pF
充電元件模型 (Charged Device Model, CDM)	ESD STM5.3.1	Device Dependent
	EIA/JESD22-C101-A	Device Dependent

表 2-4 IEC61000-4-2 放電電壓準位

接觸放電(Contact Discharge)		空氣放電(Air Discharge)	
準位(Level)	測試電壓(KV)	準位(Level)	測試電壓(KV)
1	2	1	2
2	4	2	4
3	6	3	8
4	8	4	15
X	Special	X	Special
X 表代開放準位(Open Level)			



表 2-5 IEC61000-4-2 電流波形參數

Level	Indicated Voltage (KV)	First Peak Current of Discharge $\pm 10\%$ (A)	Rise Time $t_r$ with Discharge switch (ns)	Current ( $\pm 30\%$ ) at 30nsec (A)	Current ( $\pm 30\%$ ) at 60nsec (A)
1	2	7.5	0.7~1	4	2
2	4	15	0.7~1	8	4
3	6	11.5	0.7~1	12	6
4	8	30	0.7~1	16	8

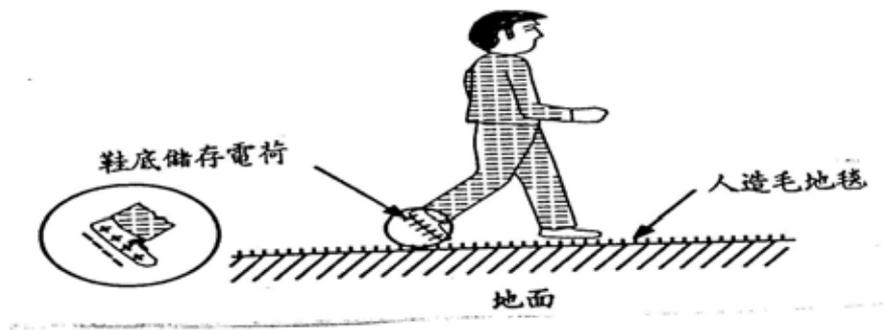


圖 2-1 人體靜電產生

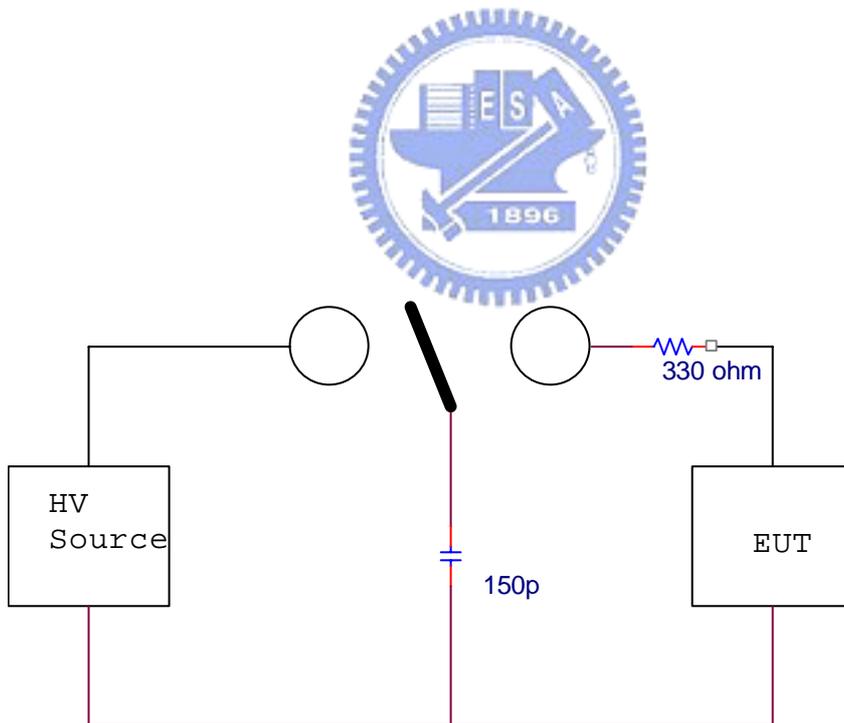


圖 2-2 人體放電模型

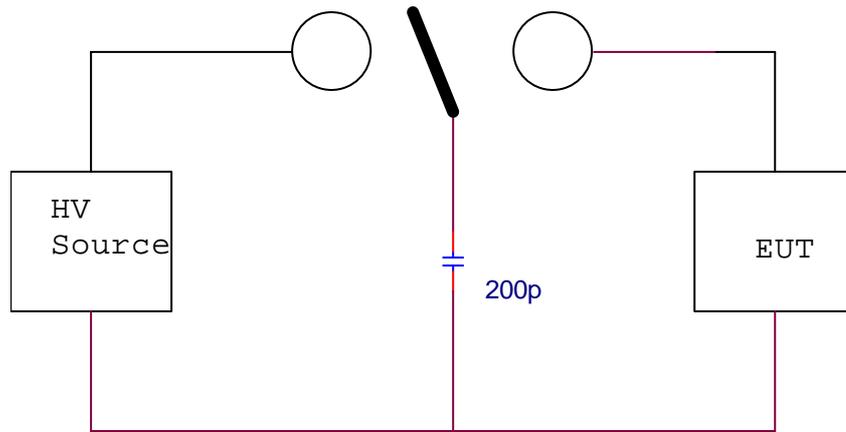


圖 2-3 機器放電模型

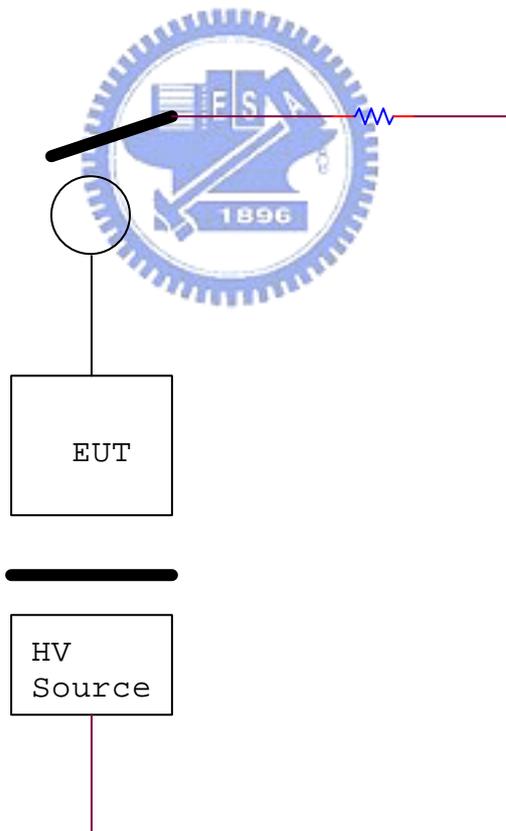


圖 2-4 元件充電模型

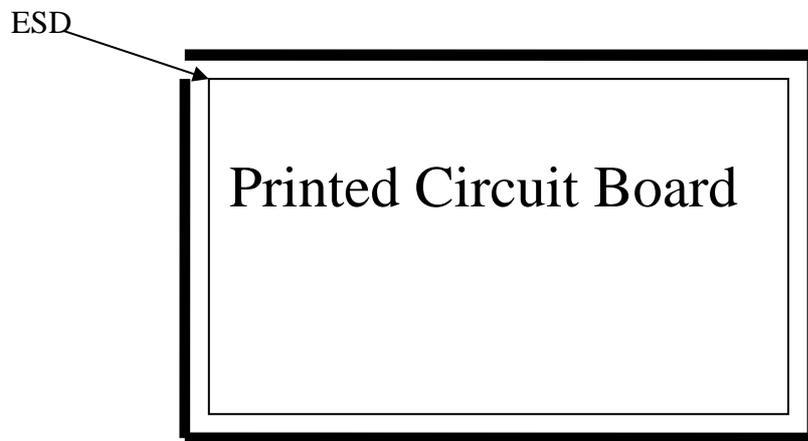


圖 2-5 直接放電

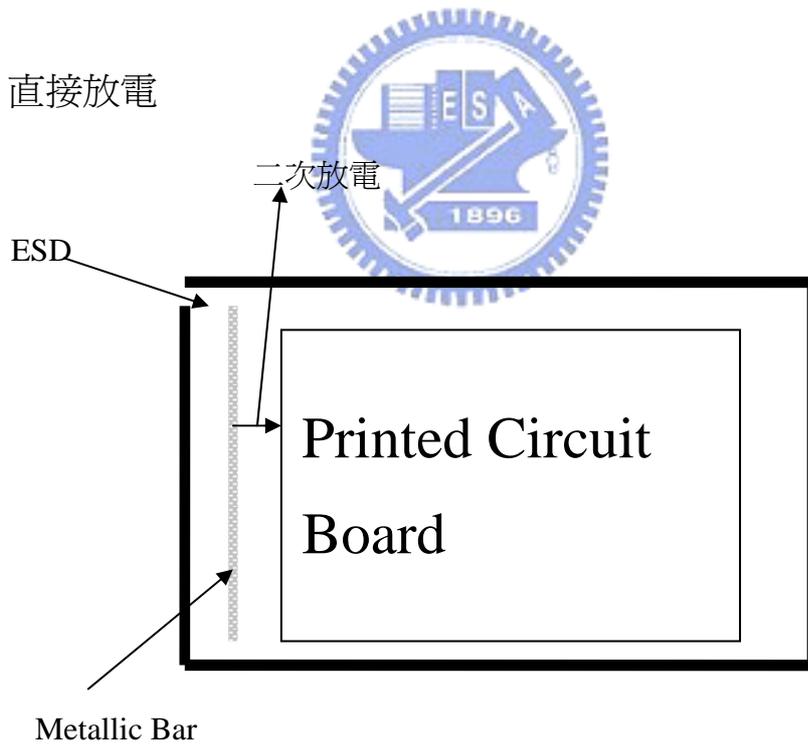


圖 2-6 二次放電

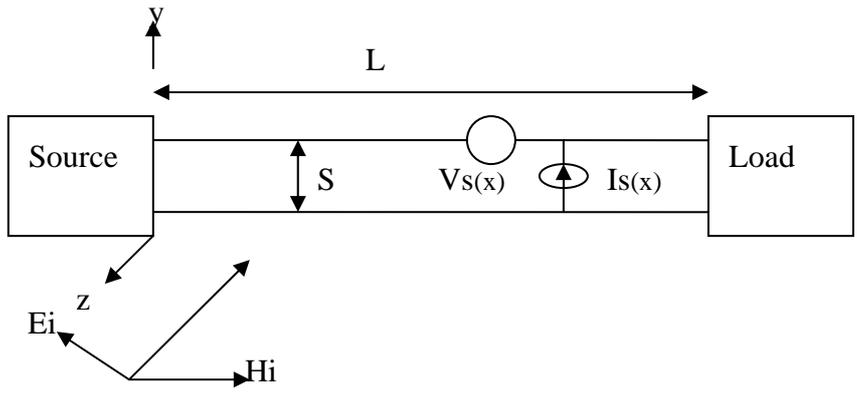


圖 2-7 靜電放電時暫態電磁場的干擾模型

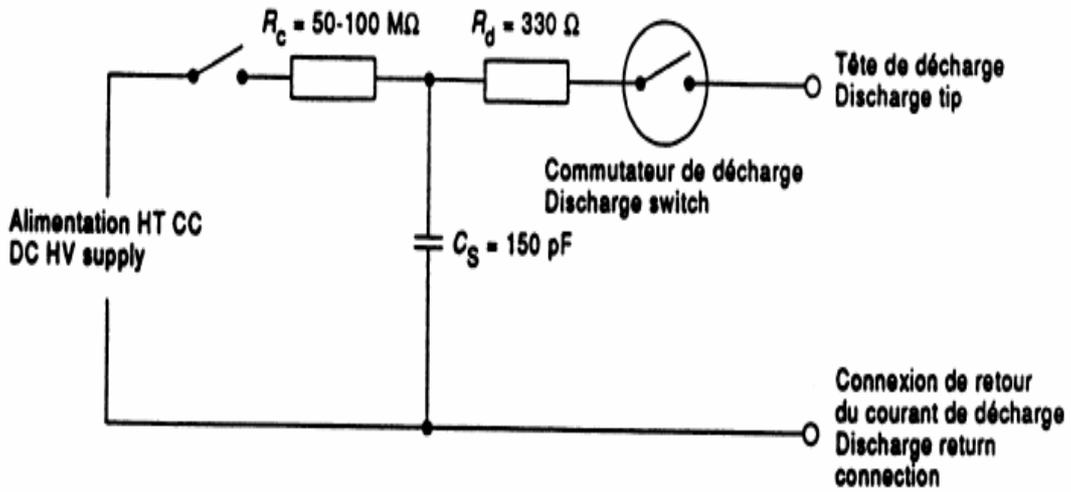


圖 2-8 IEC61000-4-2 靜電放電模型



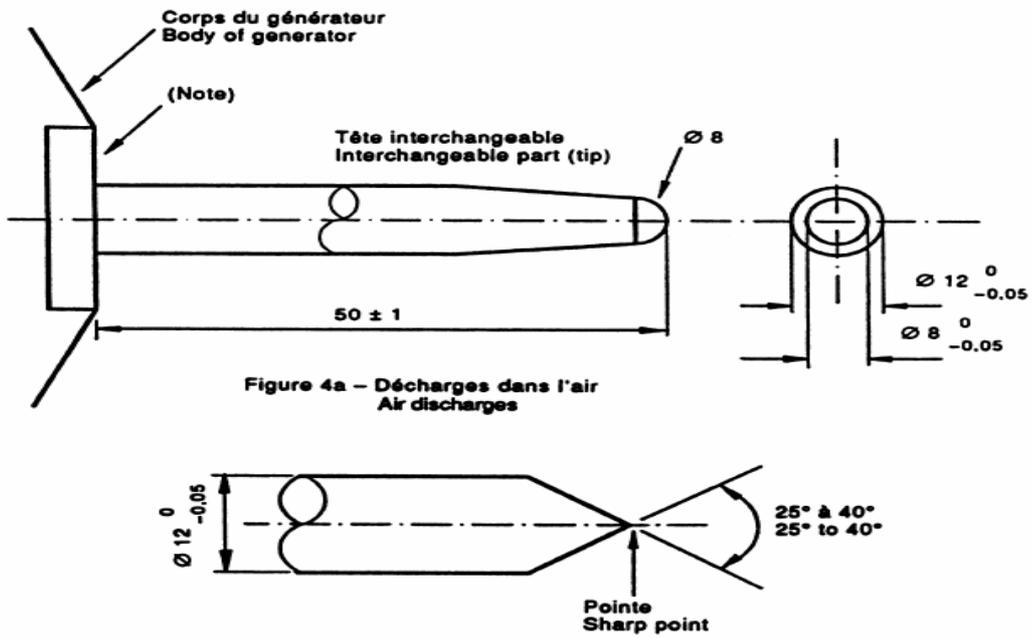


圖 2-11 IEC61000-4-2 靜電放電器

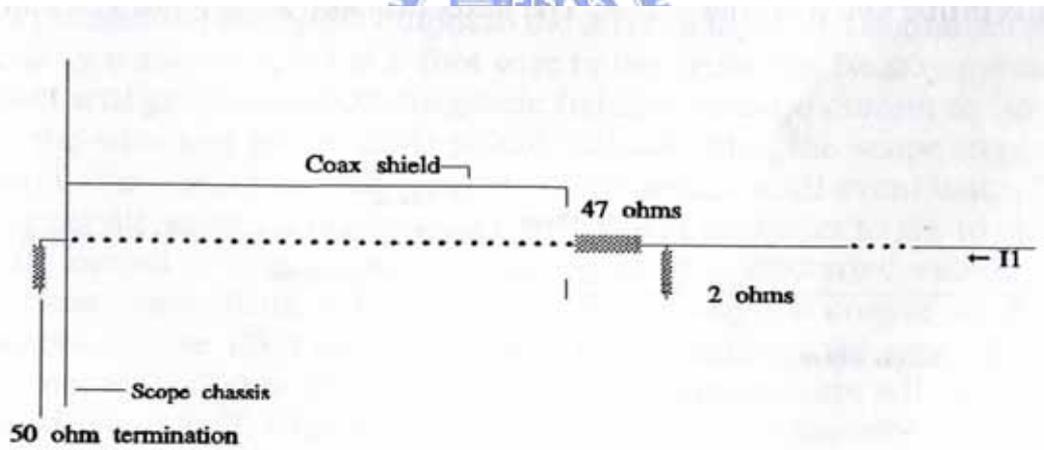


圖 2-12 Coaxial Current Probe 示意圖



圖 2-13 自製探棒中央支柱



圖 2-14 自製探棒 50 歐姆終端



圖 2-15 自製探棒加上尖端電阻



圖 2-16 自製探棒加上熱縮套管



圖 2-17 自製探棒加上 EMI 銅箔貼布



2-18 自製探棒成品

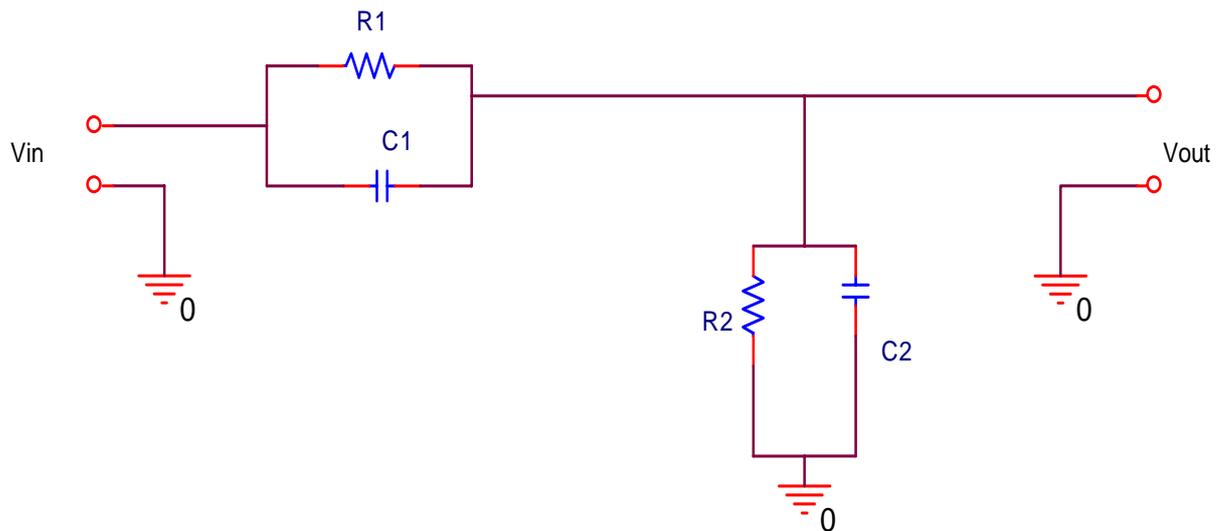


圖 2-19 探棒等效電路圖

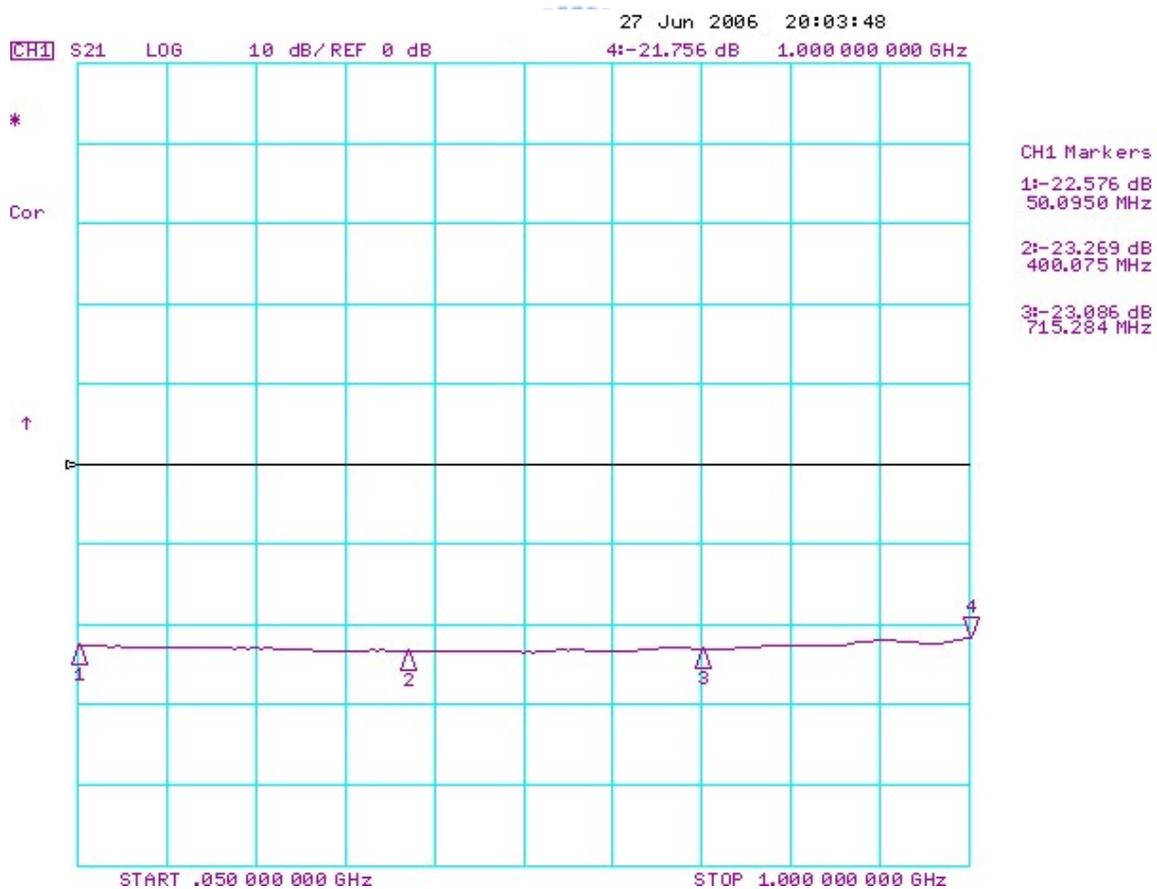


圖 2-20 自製探棒 S21 參數

## 第三章

### 實驗結果與討論

#### 3-1 影像裝置空氣放電測試

按照 IEC61000-4-2 測試要求，針對影像裝置進行空氣放電測試，靜電放電模擬器為 NoiseKen ESS-2002, 空氣放電器為圓頭，放電模擬器及放電器如圖 3-1 及 3-2 所示。測試時將影像裝置置於水平耦合板之絕緣層上，如圖 3-3 所示。當輸入輸出端無法用接觸放電進行測試時，必需以空氣放電進行放電測試。測試之放電點如圖 3-4 所示。



#### 3-2 影像裝置開關線路故障現象

當對影像裝置進行空氣放電測試，測試準位為 $\pm 8\text{KV}$ 時，在輸出端子測試空氣放電時會產生系統關機之現象，導致影像裝置無法正常工作，而無法通過 IEC 61000-4-2 的測試要求。由故障的現象原因，可以得知是由開關線路誤動作所造成的。而開關線的電路圖如圖 3-5 所示，其動作原理為：當 POWER\_ON 的訊號為 HI 準位(HI 準位為電壓準位大於 2.3V)時，則 BJT 導通，POWER\_OFF 訊號由 HI 準位轉為 Low 準位，而接到 POWER\_OFF 訊

號的 ASIC GPIO 接腳接收到 Low 訊號時(Low 準位為電壓準位低於 0.9V)時會判斷為系統將進行關機，進一步則將電源關閉。此開關線路於印刷電路板(Printed Circuit Board, PCB)的佈局如圖 3-6 所示。而測試放電之輸入輸出端於印刷電路板的位置如圖 3-7 所示。

### 3-3 靜電干擾路徑分析

利用低通濾波器來對干擾的雜訊進行濾波，並利用自製的電場探棒及 Tektronix TDS540C (500MHz, 2GS/s, 如圖 3-8 所示)示波器來進行量測。以進一步來得知濾波的效果。



由圖 3-5、和圖 3-6 我們可以先推論空氣放電的干擾耦合路徑是空氣放電器對輸出端子之接地端產生放電後，靜電能量經由 PCB 上之 Ground 傳至系統內部進而影響到開關線路 BJT 的 Ground Pin，因地準位隨著靜電能量的變化而變化，也造成 BJT 射極的準位隨著地準位的變化而變化，進而影響到開關線路的直流偏壓，導致開關線路誤動作。為了確認是由 POWER\_OFF 訊號所造成之誤動作，進一步量測 POWER\_OFF 訊號的電壓波形，由圖 3-9 我們可以發現 POWER\_OFF 訊號確實會產生由 Hi 準位轉態到 Low 準位情況，為了確認系統誤動作的來源是那些路徑所產生，進一步對開關線路中各可能之路徑加以濾波處理。

首先針對開關線路中連接地與射極的電阻(R1) ，在改變開關線路中的射極的電阻(R1)的部份，我們必須確保 BJT 是工作於開關模式，電晶體工作於飽和模式下則

$$I_C \leq \beta I_B \quad (11)$$

$$I_B = \frac{V_B - V_{be}}{R_B} \quad (12)$$

$$I_C = \frac{3.3V - V_{CE(sat)}}{R_C} \quad (13)$$

其中

$V_B$  : 為戴維寧等效電壓

$R_B$  : 為戴維寧等效電阻

$V_{CE(sat)}$  : BJT 之飽和電壓



圖 3-6 為 DTC143ZE 等效電路圖，其中 R1 與 R2 的值我們可由其 DATA SHEET 查出 R1 為 4.7KΩ 而 R2 為 47KΩ. 而 POWER\_ON 動作電壓為 4.5V 所以我們可以計算出射極的電阻(R1)必須小於 11KΩ 才能確保電晶體工作於開關模式。

確認了射極的電阻(R1)的範圍之後，將其由 0Ω 改為不同的阻值，另外在測試的同時也針對測試準位給予改變，以了解不同阻值之濾波器對靜電耐受力有何影響。同時並量測在射極的電阻(R1)的電壓變化。

在進行電壓量測之前我們必須先確認 ESD 產生的電磁場不會影響到量測的準確性，所以先進行 Null Experiment 測試，量測到的結果如圖 3-11 所示。接著改變 R1 的阻值，其電壓波形如圖 3-12 至 3-14 所示，其由圖 3-12 至圖 3-14 我們可以觀察到 Null Experiment 量測之結果在上昇時間與振幅上皆比其它之測試結果來的小，所以在測試到的電壓波形是可被接受的。而經由射極電阻(R1)對開關線路的偏壓電路進行濾波之後，由未經濾波之 Vbe 電壓波形如圖 3-15 所示，與經過濾波後之 Vbe，如圖 3-16 及 3-17 相互比較，我們可以發現 BJT 的 Vbe 雜訊電壓也相對變小，其中圖 3-17 是以磁性元件「Bead」對雜訊進行濾波，因 Bead 的阻抗是隨著頻率增加而增加如圖 3-18 所示，「Bead」對於較高的頻率雜訊有較好的濾波效果，此部份由圖 3-17 可以發現經由「Bead」濾波後雜訊大幅下降。而 POWER\_OFF 訊號的電壓波形如圖 3-19 及圖 3-20 所示，由圖可清楚發現 POWER\_OFF 訊號之變化會隨著射極電阻加大而變的更乾淨，所以能耐受的靜電干擾電壓也愈來愈高。而改變射極的電阻(R1)對靜電耐受力的變化記錄如表 3-1。

接著改變開關線路中串聯電阻(R2)，改變 R2 的阻值以了解串聯電阻(R2)對於靜電耐受力的影響為何。爲了不受 BJT 誤動作的影響，於測試時移除 BJT 以進行測試，串聯電阻(R2)上之電壓波形如圖 3-21 至 3-25，而 POWER\_OFF 訊號由不同阻值的串聯電阻(R2)濾波後，POWER\_OFF 訊號經濾波後如圖 3-26 至圖 3-28 所示，我們可看出由原本所接 0Ω 電阻時，在 POWER\_OFF

訊號上會受到雜訊干擾，經過  $1\text{K}\Omega$  之電阻濾波之後，POWER\_OFF 訊號會變的較乾淨，而當所加之電阻愈大時則濾波效果愈好。而其靜電耐受力的變化記錄如表 3-2。

選定 R2 為  $1\text{K}\Omega$  條件下，接著加上 C2，對 POWER\_OFF 形成 R-C 低通濾波器，而改變 C2 的電容值，記錄其他靜電耐受力的影響為何，其記錄如表 3-3 所示。

爲了檢驗干擾電壓是否從 POWER\_ON 訊號對開關線路產生干擾作用，移除 C1 的  $1\mu\text{F}$  電容，再進行靜電耐受的測試，其記錄如表 3-4，從中可以發現當移除 C1 時，則靜電耐受能力也隨之下降，所以可知干擾電壓會從 POWER\_ON 訊號對開關線路產生干擾作用。

爲了解靜電放電對 POWER\_ON 訊號所產生的干擾，在 BJT 與 C1 之間加入一外加電阻  $33\Omega$ ，並量測  $33\Omega$  上之電壓波形，以了解對雜訊濾波之效果，如圖 3-29 所示。經對 POWER\_ON 訊號濾波之後，再量測 POWER\_OFF 訊號可發現訊號上的雜訊很低，測試結果如圖 3-30 所示。

### 3-4 低通濾波器對靜電防治之影響

由圖 3-12 及圖 3-14 可以看出，雖在射極加上不同阻值的電阻來隔離因靜電對地訊號產生之 Ground Bounce，BJT 之  $V_{be}$  仍會受 Ground Bounce 之

影響由原本正常情況下應為 0V 之準位，變成非 0V 之準位，因此開關線路容易因參考點的電位變化而導致開關線路動作，而加上射極電阻(R1)時，BJT 的射極電壓則愈趨穩定，當射極電阻(R1)值愈大時，可看出射極電壓之 Ripple 愈小，由圖 3-15 至圖 3-17 我們可以發現 BJT 中由雜訊所造成 Vbe 的偏壓隨著射極電阻(R1)阻抗的上昇而下降，而 POWER\_OFF 訊號上雜訊也變的較小。由表 3-1 也可得到系統對靜電耐受能力也愈高。而對 BJT 之 Base Gate 進行濾波也是為確保 BJT 不會因 Vbe 之間的雜訊而誤動作。

由表 3-2 及圖 3-21 至圖 3-25 我們可以看出在 POWER\_OFF 訊號串上電阻時，其會對雜訊產生分壓的效果，當電阻串的愈大時，則分壓的效果愈佳，對於靜電耐受的能力也相對往上提升，而 POWER\_OFF 訊號因分壓的結果，訊號也變的更乾淨進一步可降低誤動作的發生。

但加上電容 C2 時則我們由表 3-3 可發現，在 R2 加上 1K $\Omega$  其原本耐受力可到達 8.9KV 但加上電阻 C2 之後無論由 33pF 到 0.1 $\mu$ F 皆會改變其原本的耐受力，由原本通過 8.9KV 的測試準位變成無法耐受 8.0KV 的測試準位而變成無法通過 IEC 61000-4-2 對耐受 8.0KV 的測試要求。

對於這個部份我們可以由 POWER\_OFF 所接的 GPIO Port 之等效電路圖來加以分析，其等效電路圖如圖 3-31 所示，圖中的 PAD 點即為接 POWER\_OFF 之輸入端。

在未加入電容之前是由串聯電阻 R2 與 Diode 產生分壓，而大部份的干

擾電壓由 R2 所吸收，而加上 C2 時，因 C2 與 Diode 同為低阻抗，造成濾波效果下降【2】，而無法通過靜電耐受 8KV 測試之要求。



表 3-1 開關線路射極電阻(R1)對 ESD 之耐受影響

R1 阻值 \ 測試準位	0 Ω	33 Ω	68 Ω	100 Ω	MLB-160808-01000B ( Bead)
8KV	FAIL	FAIL	PASS	PASS	PASS
8.3KV			FAIL	PASS	PASS
8.6KV				FAIL	PASS

表 3-2 開關線路中串聯電阻(R2)對 ESD 之耐受影響

R2 阻值 \ 測試準位	0 Ω	100 Ω	1000 Ω	3.3K	5.1K Ω	10K Ω
8KV	FAIL	FAIL	PASS	PASS	PASS	PASS
8.3KV			PASS	PASS	PASS	PASS
8.6KV			PASS	PASS	PASS	PASS
8.9KV			PASS	PASS	PASS	PASS
9.5KV			FAIL	PASS	PASS	PASS

表 3-3.開關線路中並聯電容(C2)對 ESD 之耐受影響

C2 阻值 \ 測試準位	Open	33pF	100pF	1000pF	5600pF	0.1uF
8KV	PASS	FAIL	FAIL	FAIL	FAIL	FAIL
8.3KV	PASS					
8.6KV	PASS					
8.9KV	PASS					

表 3-4 移除開關線路中基極電容(C1)後射極電阻(R1)對 ESD 之耐受影響

R1 阻值 \ 測試準位	68Ω	100Ω	MLB-160808-01000B 1000Ω Bead
8KV	FAIL	PASS	PASS
8.3KV		FAIL	PASS
8.6KV			PASS



圖 3-1 NoiseKen ESS-2002 靜電模擬器



圖 3-2 NoiseKen 空氣放電器



圖 3-3 影像裝置空氣放電設置略圖



圖 3-4 影像裝置空氣放電點

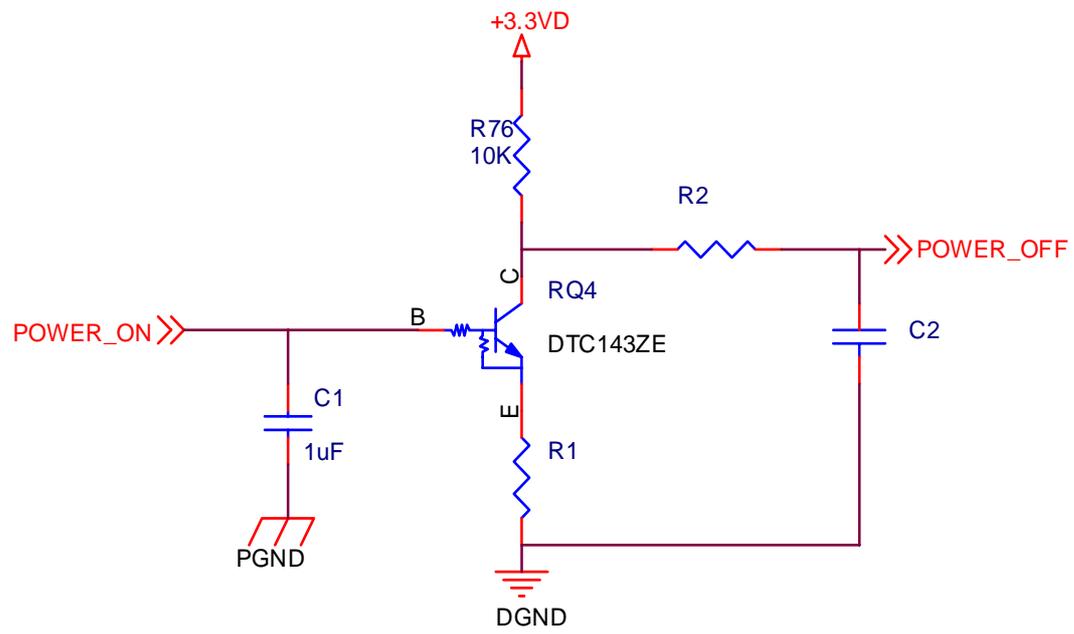


圖 3-5 影像裝置開關線路電路



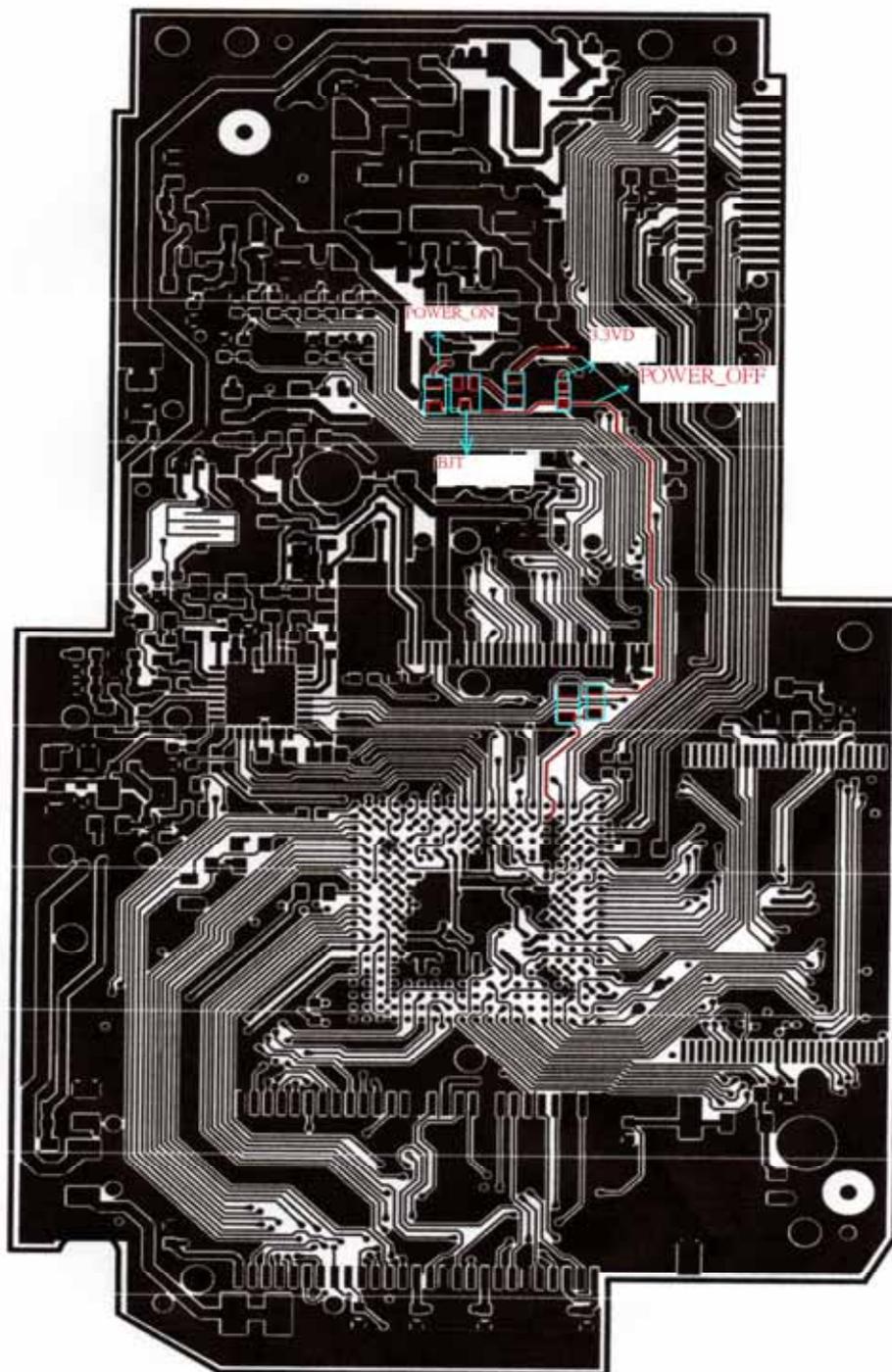


圖 3-6 影像開關線路 PCB 佈局位置

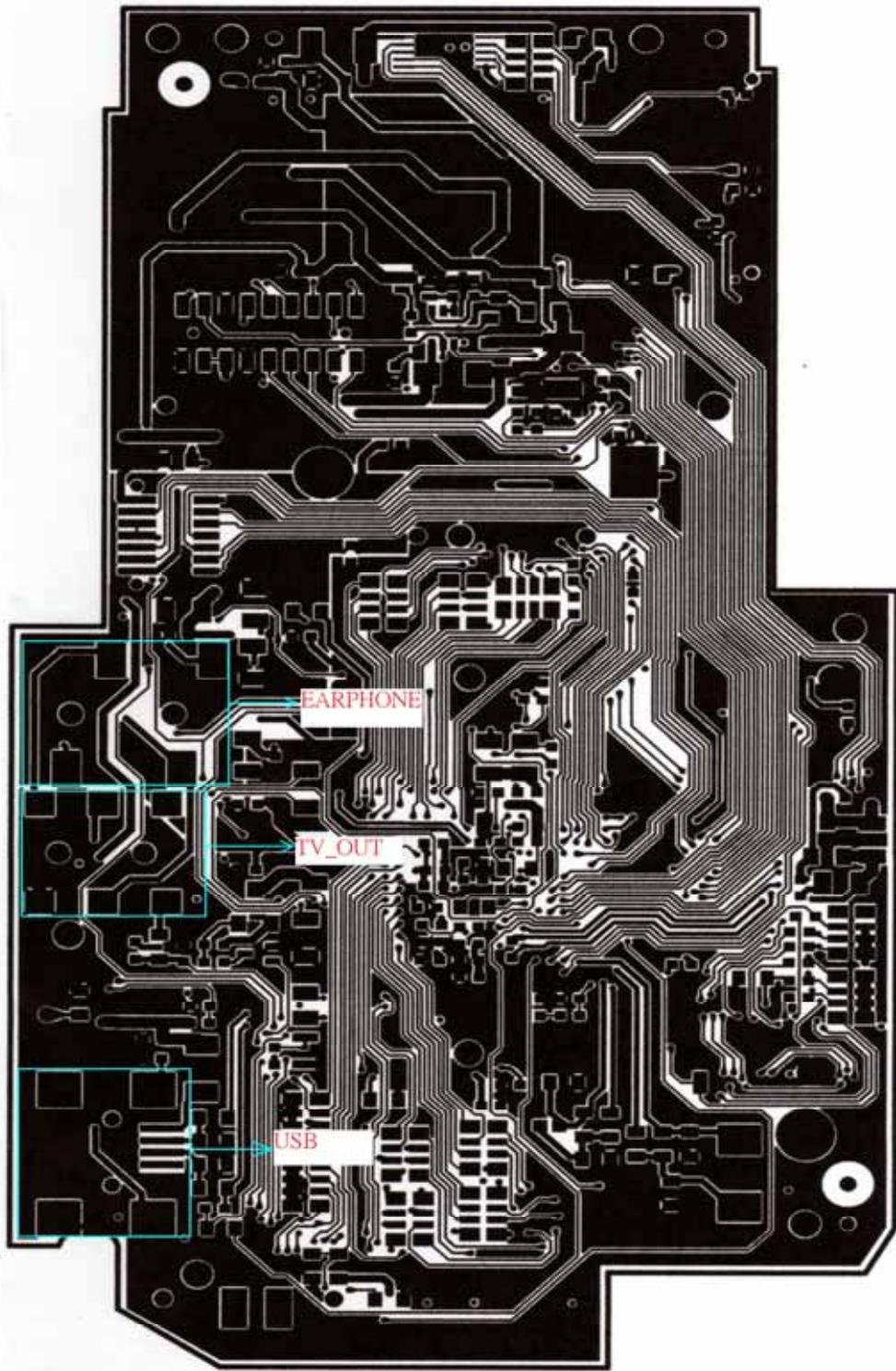


圖 3-7 影像裝置輸入輸出 PCB 佈局位置

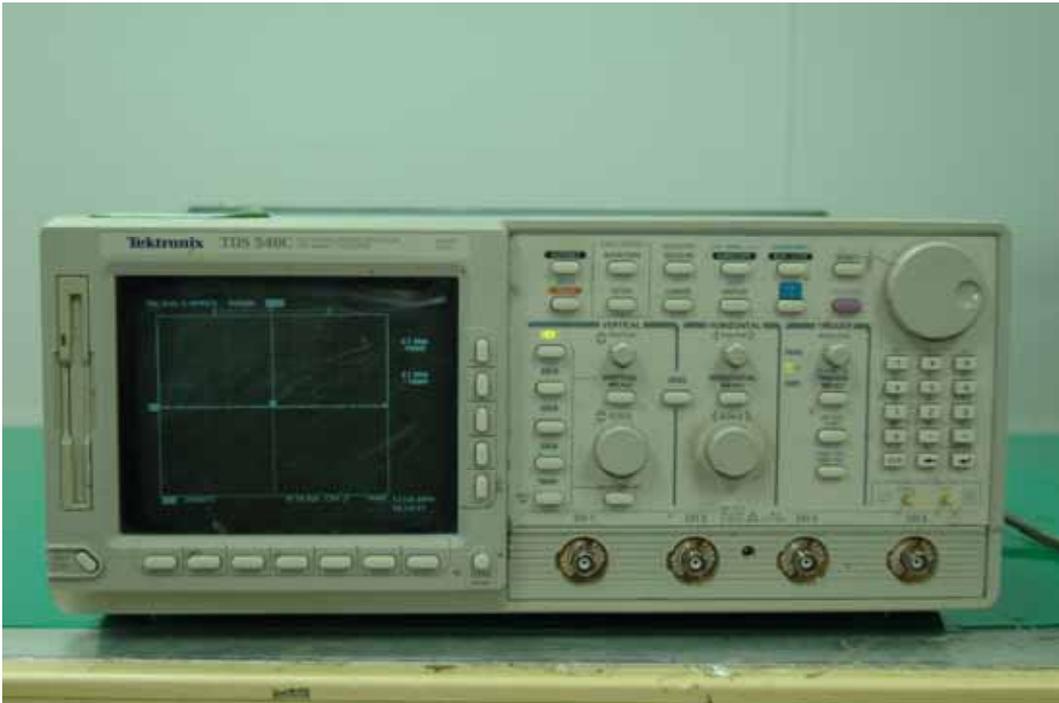


圖 3-8 Tektronix TDS540C 示波器

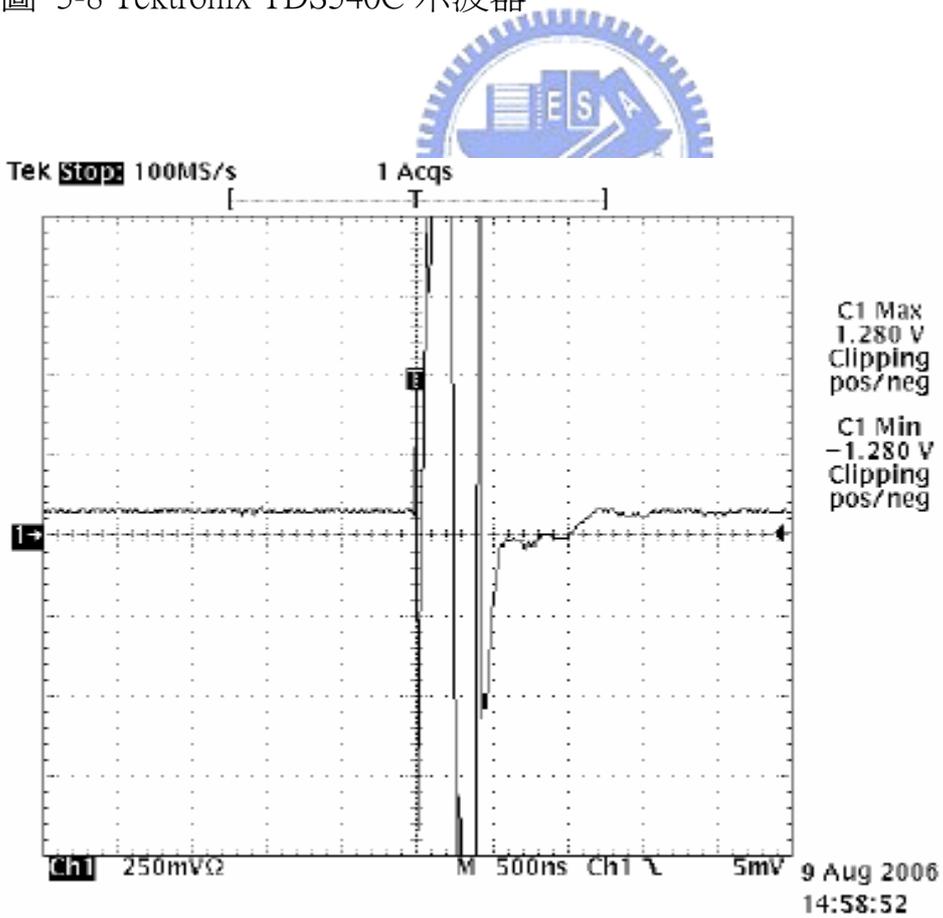


圖 3-9 POWER\_OFF 未濾波之電壓波形

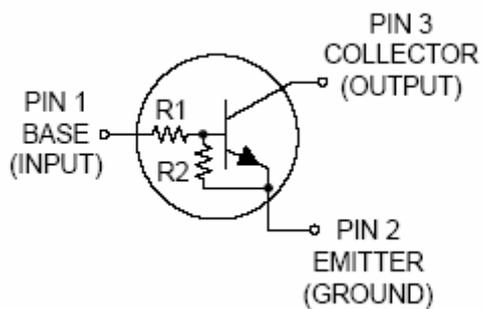


圖 3-10 DTC143ZE 等效電路圖

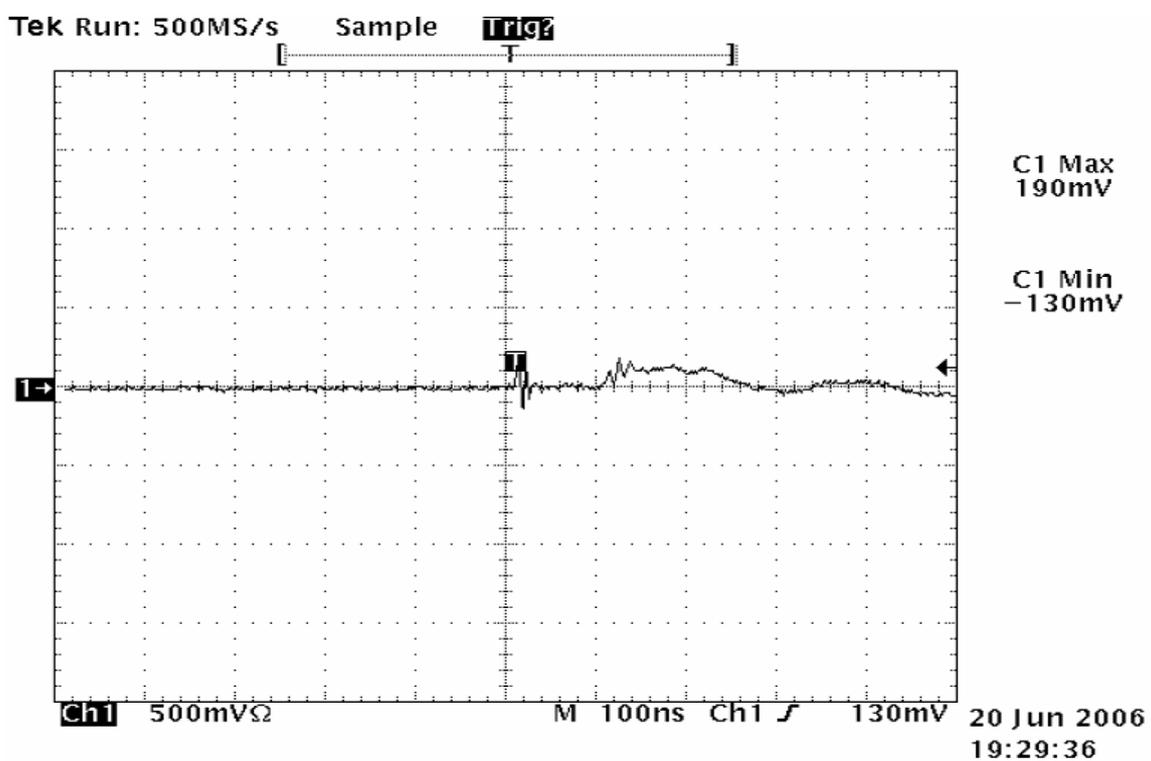


圖 3-11 Null Experiment 測量結果

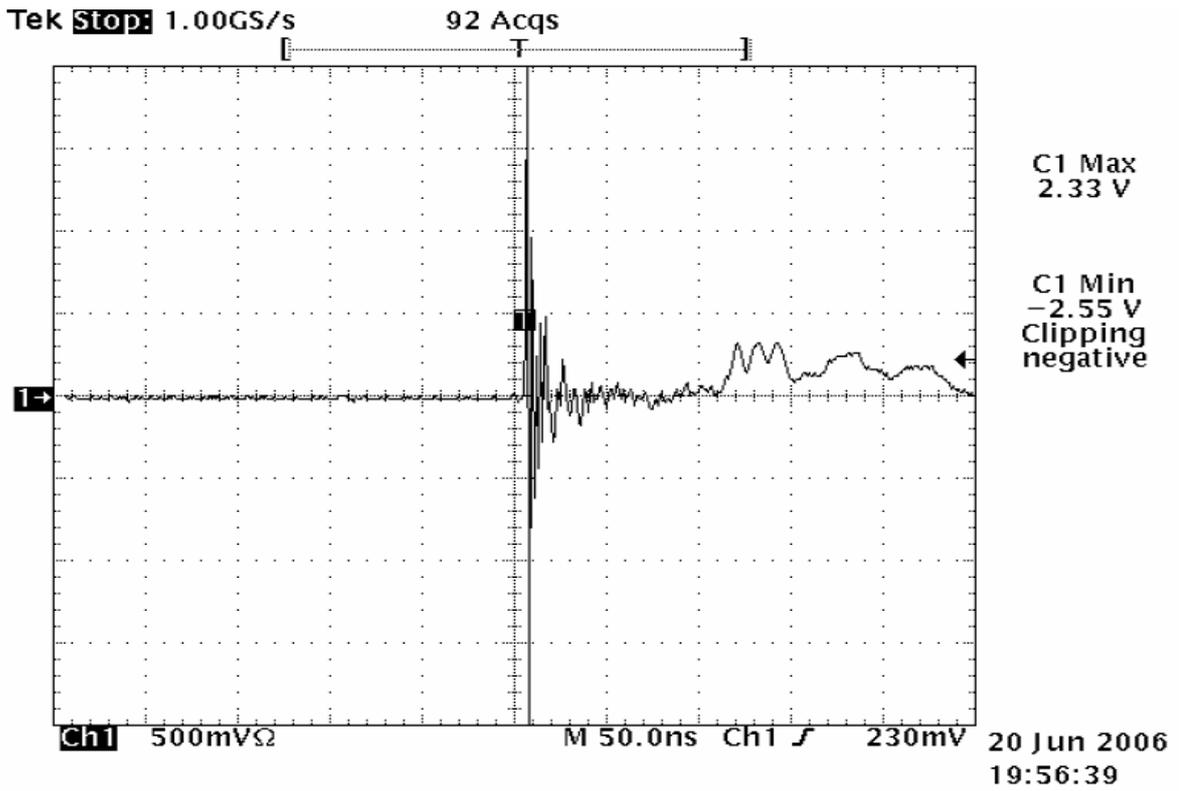


圖 3-12 開關線路射極電阻 33 OHM 雜訊電壓

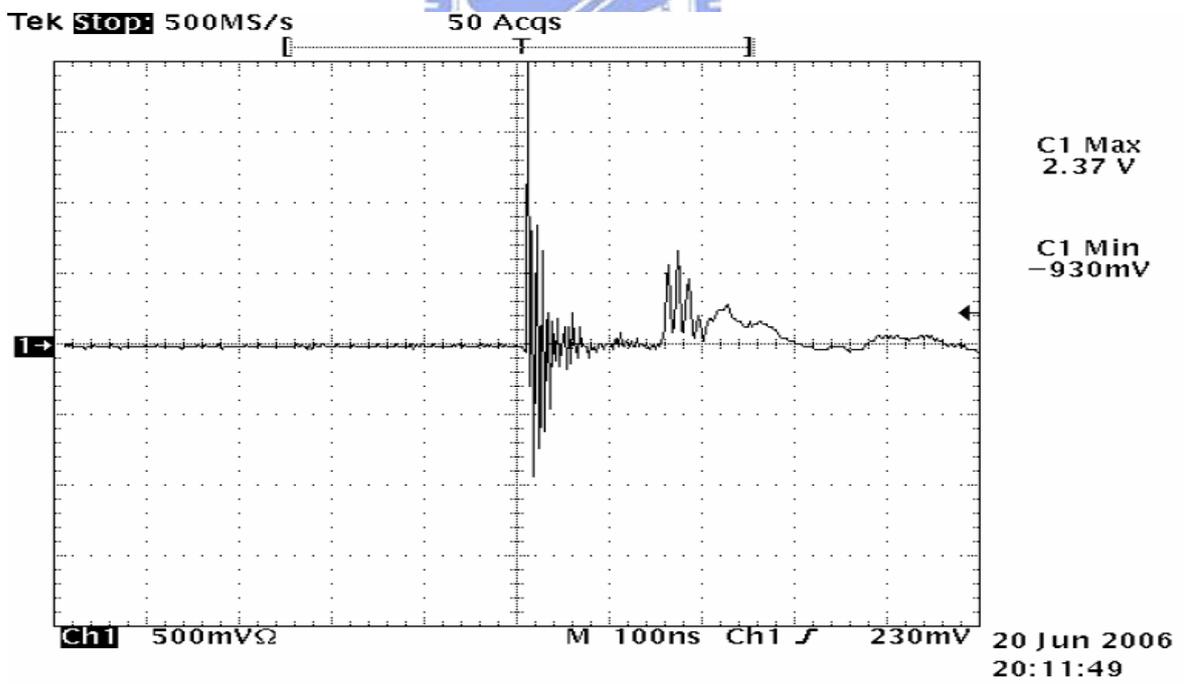


圖 3-13 開關線路射極電阻 68 OHM 雜訊電壓

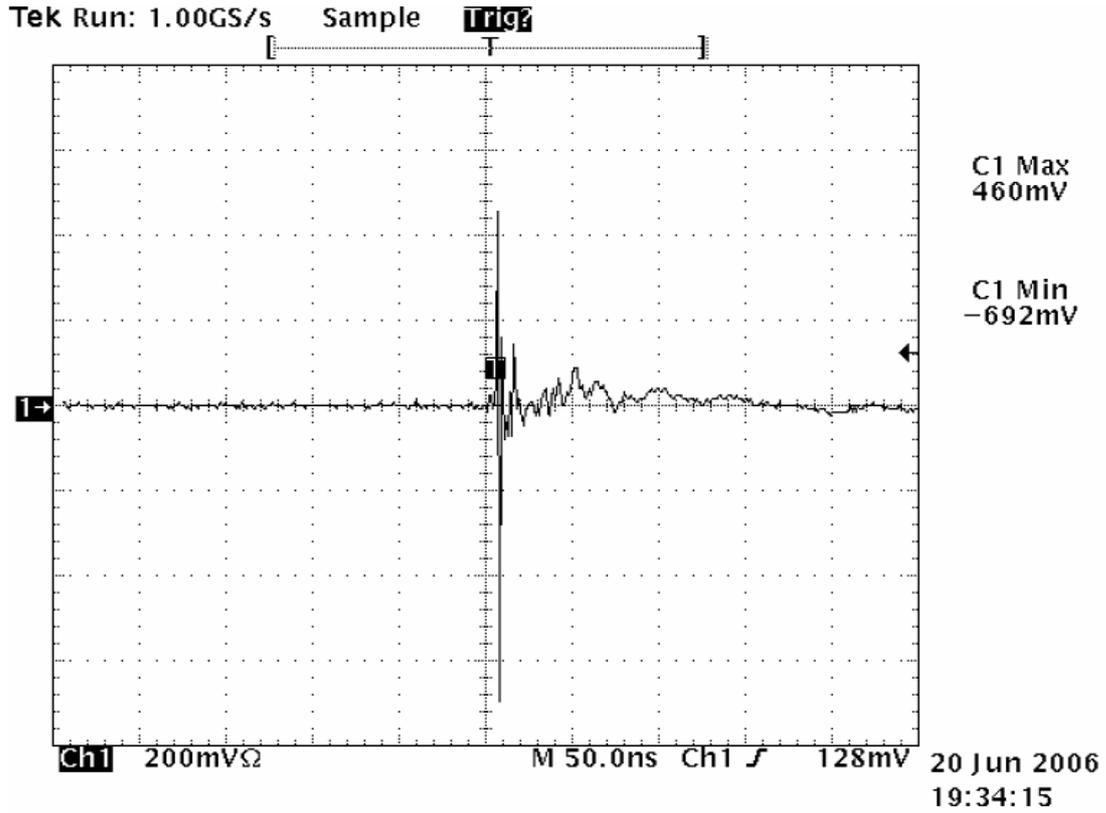


圖 3-14 開關線路射極電阻 100 OHM 雜訊電壓

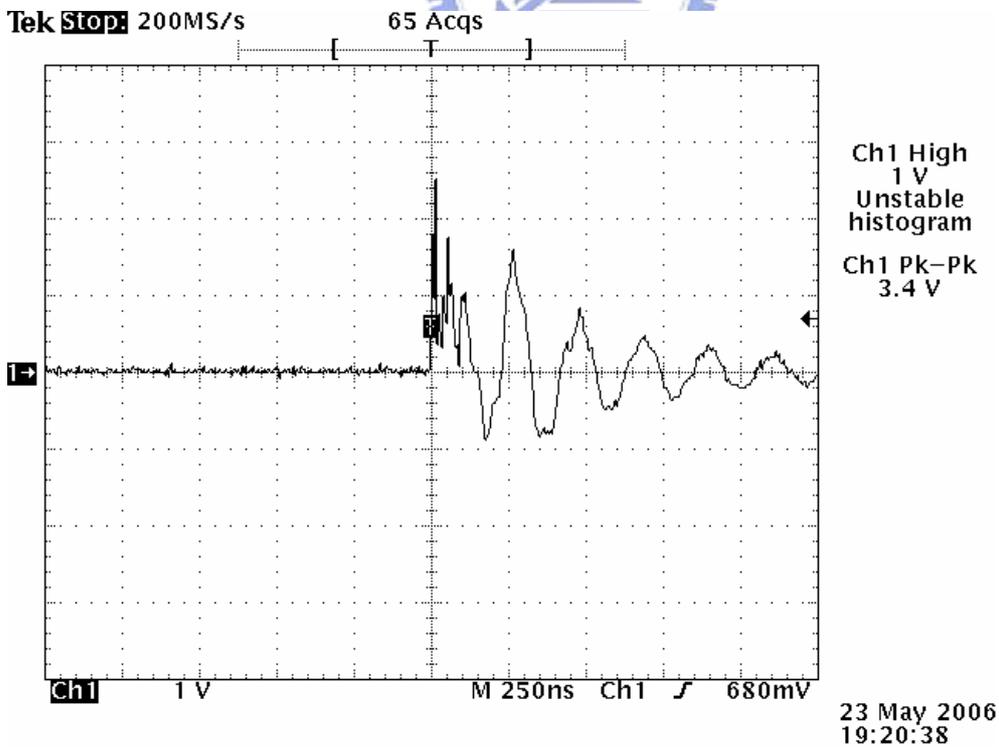


圖 3-15 射極電阻為 0 OHM 之  $V_{be}$  雜訊電壓

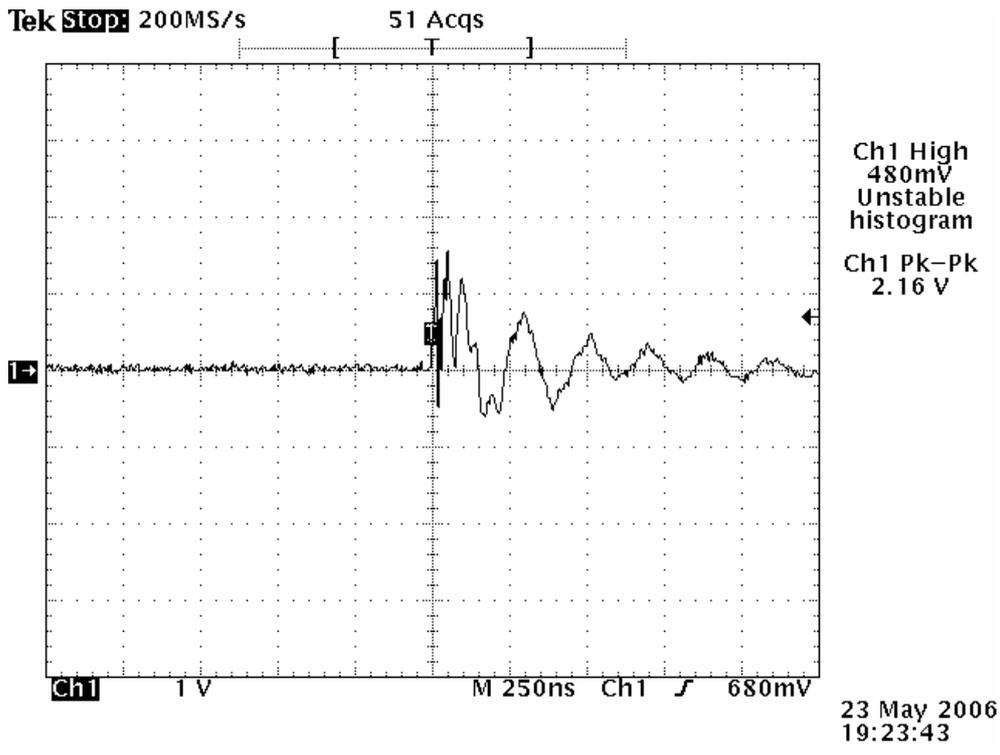


圖 3-16 射極電阻為 68 OHM 之 Vbe 雜訊電壓

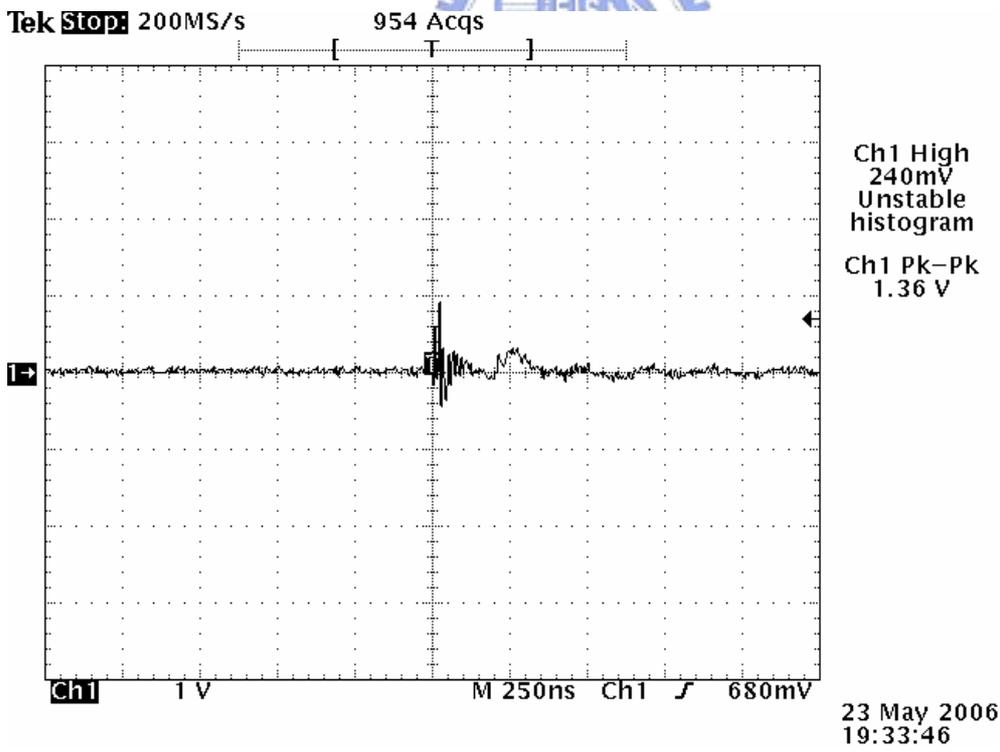


圖 3-17 射極電阻為 MLB-160808-01000B 之 Vbe 雜訊電壓

### MLB-160808-1000L-N2

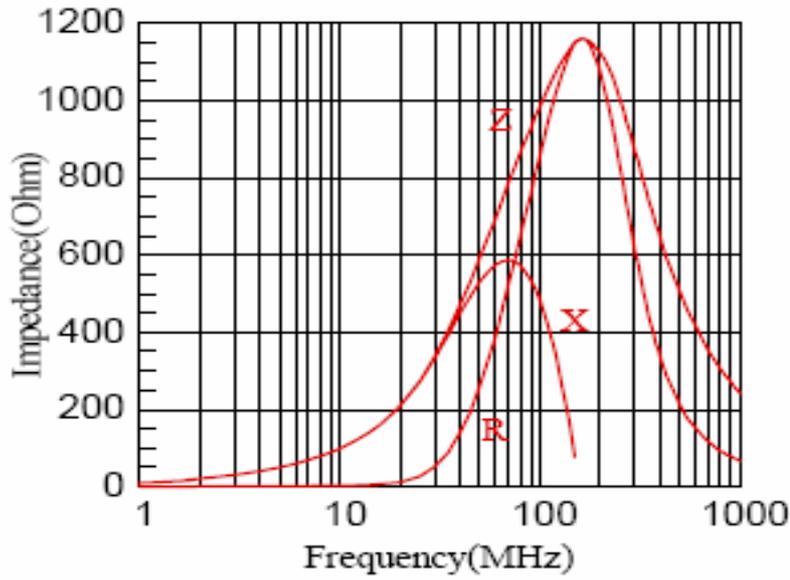


圖 3-18 MLB-160808-1000 Bead 特性曲線

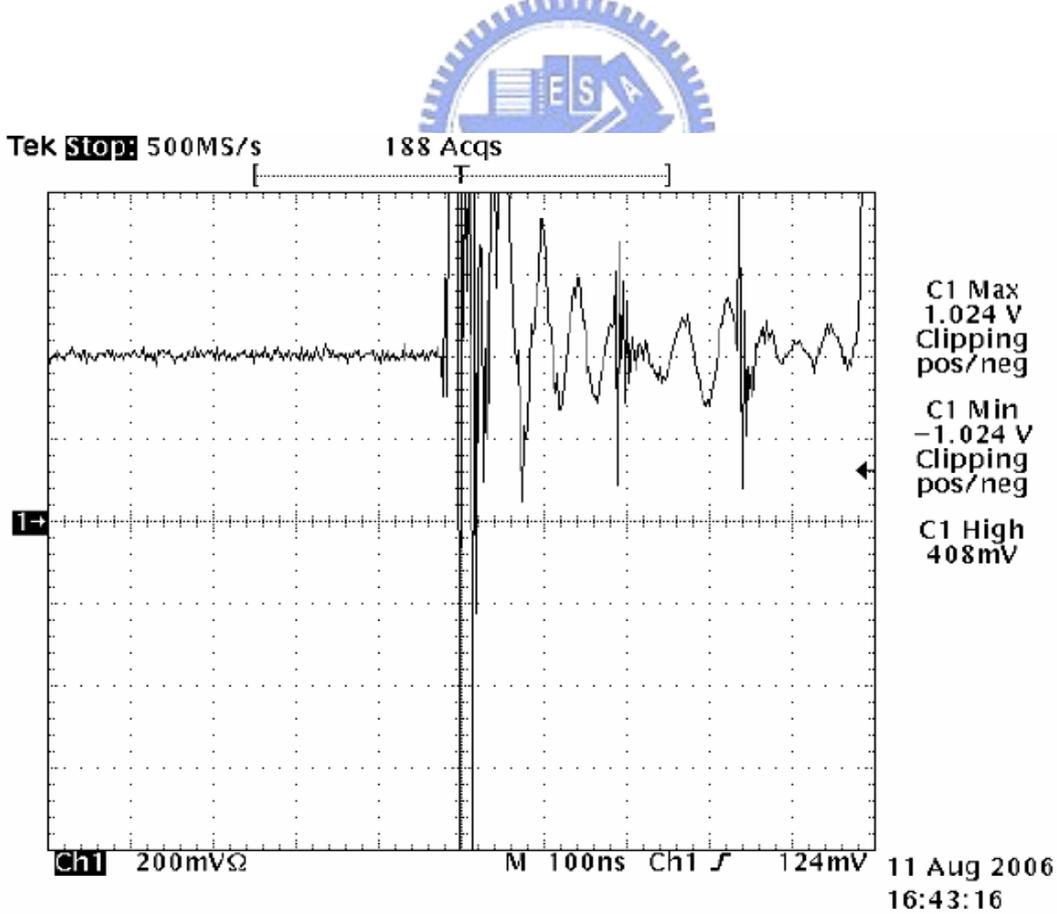


圖 3-19 R1 為 68Ω 濾波後之 POWER\_OFF 訊號波形

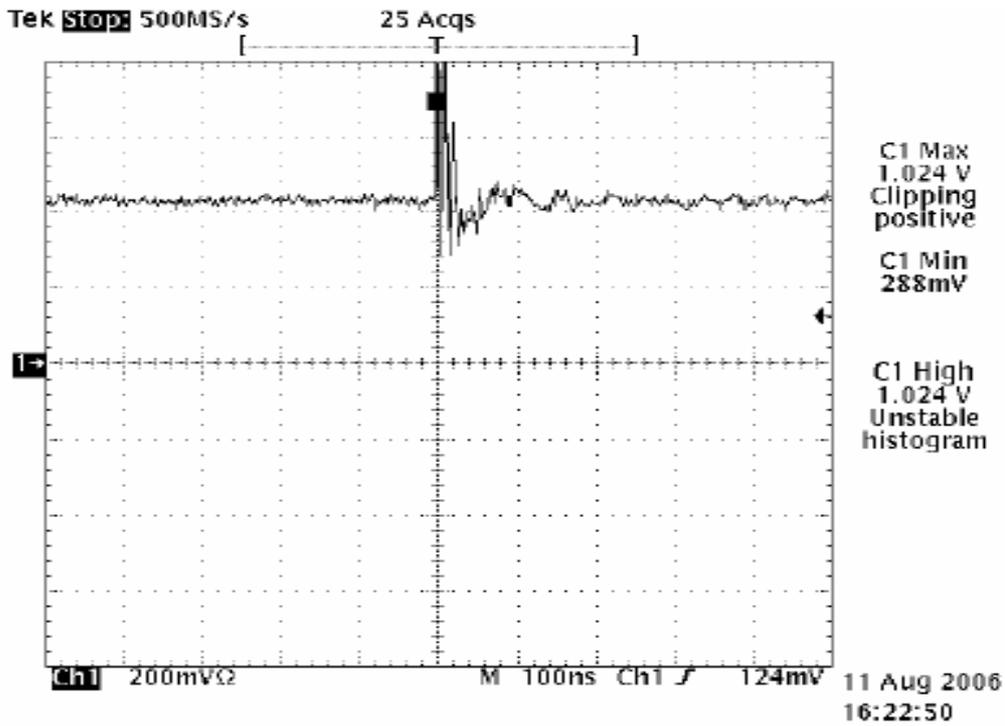


圖 3-20 R1 為 100Ω 濾波後之 POWER\_OFF 訊號波形

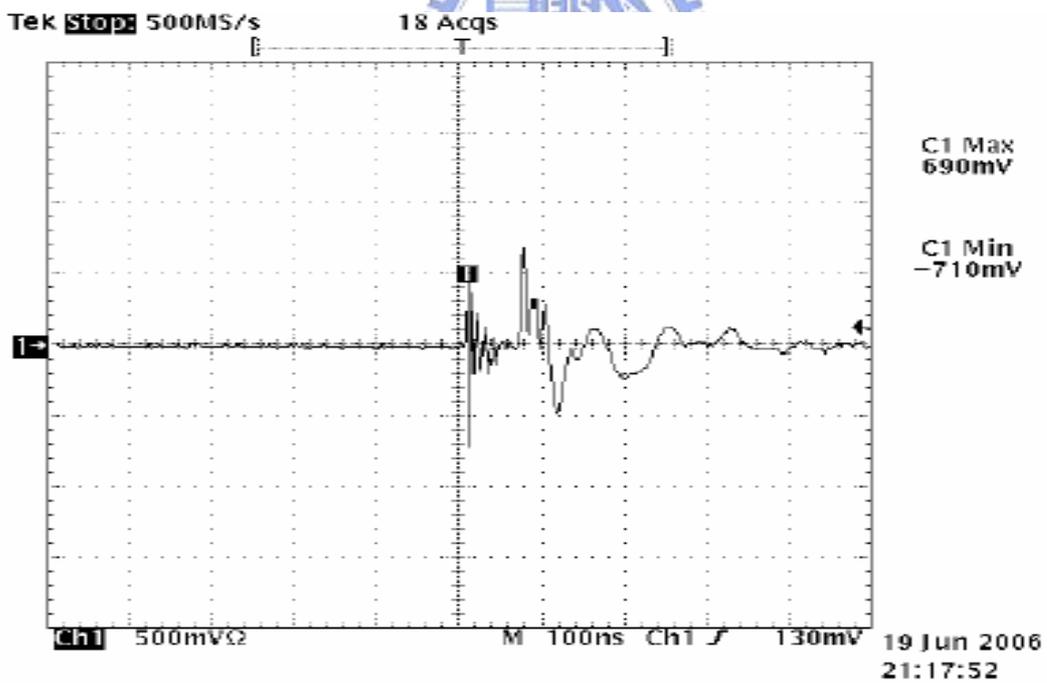


圖 3-21 開關線路中串聯電阻 100 OHM 雜訊電壓

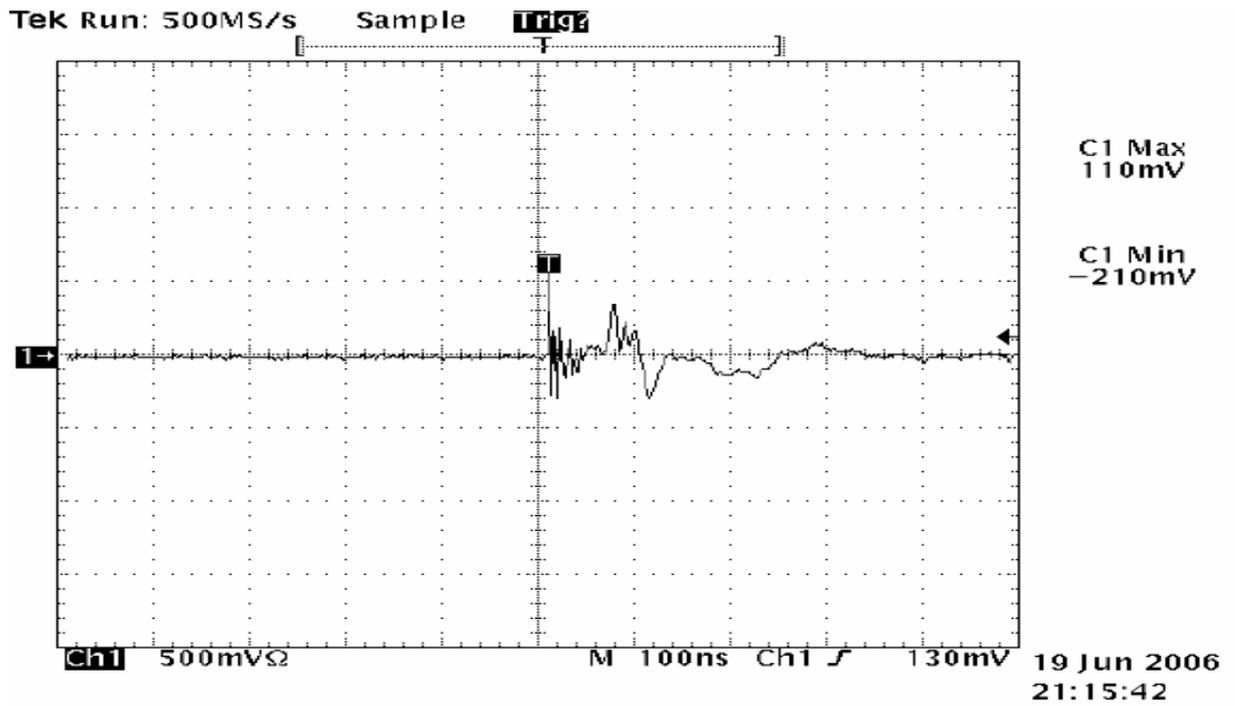


圖 3-22 開關線路中串聯電阻 1K OHM 雜訊電壓

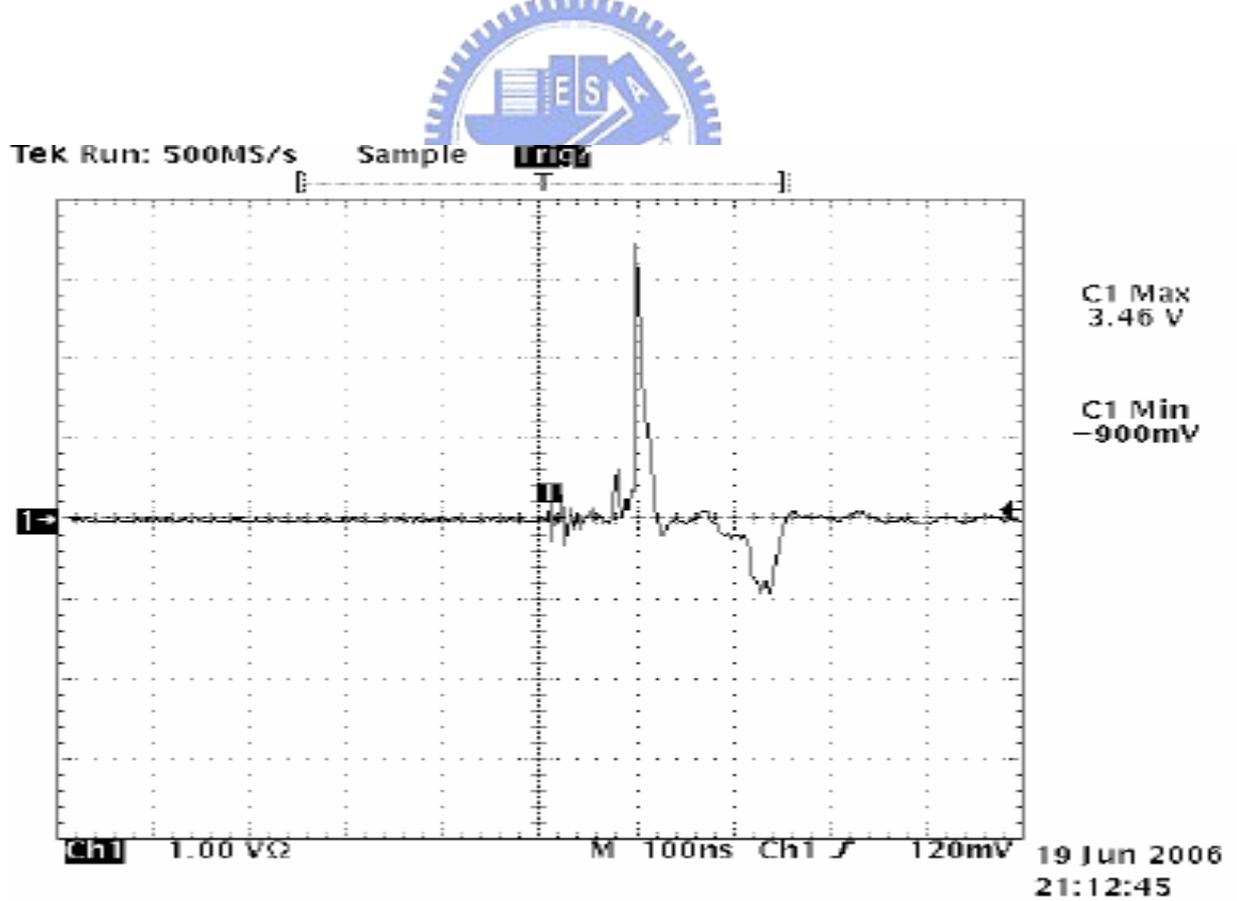


圖 3-23 開關線路中串聯電阻 3.3K OHM 雜訊電壓

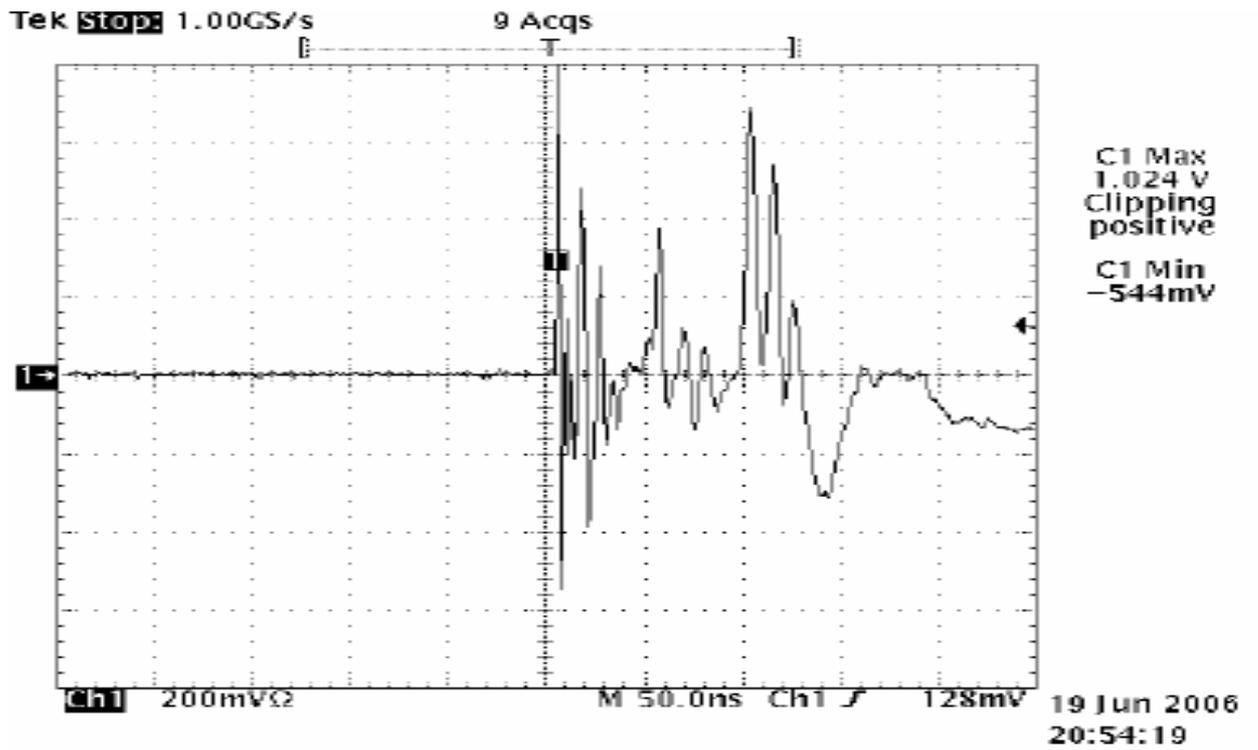


圖 3-24 開關線路中串聯電阻 5.1K OHM 雜訊電壓

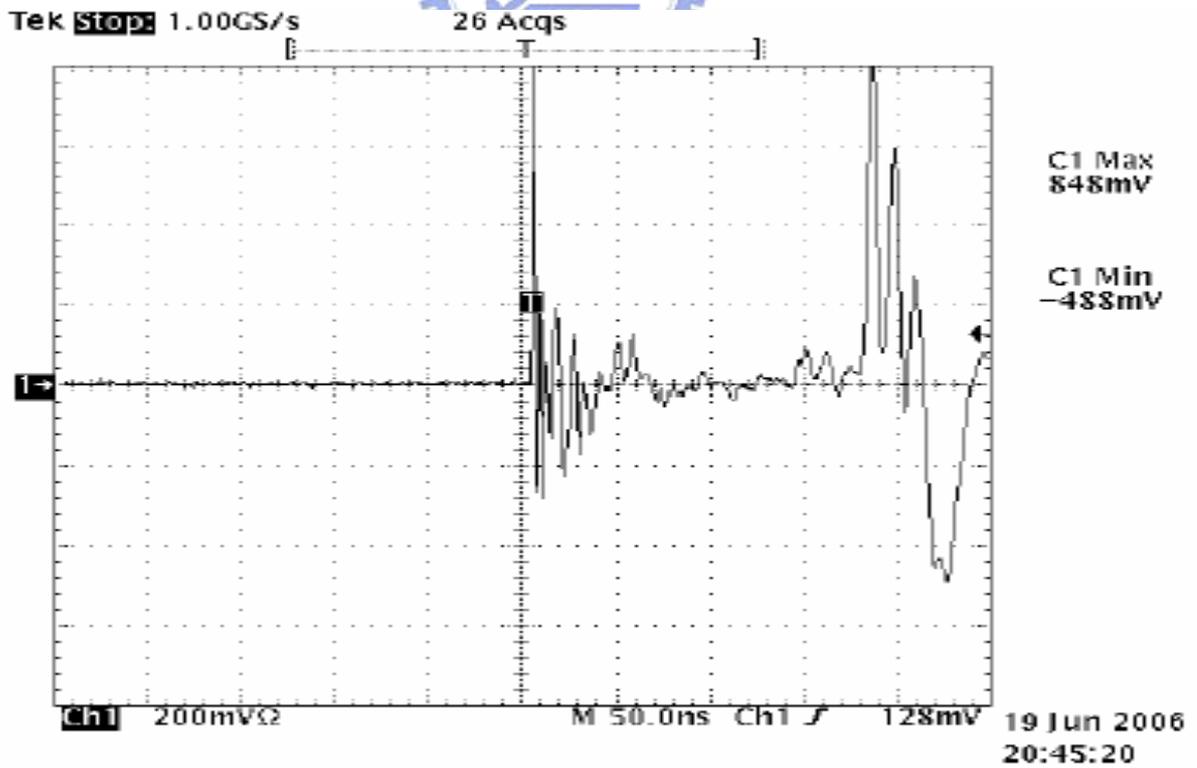


圖 3-25 開關線路中串聯電阻 10K OHM 雜訊電壓.

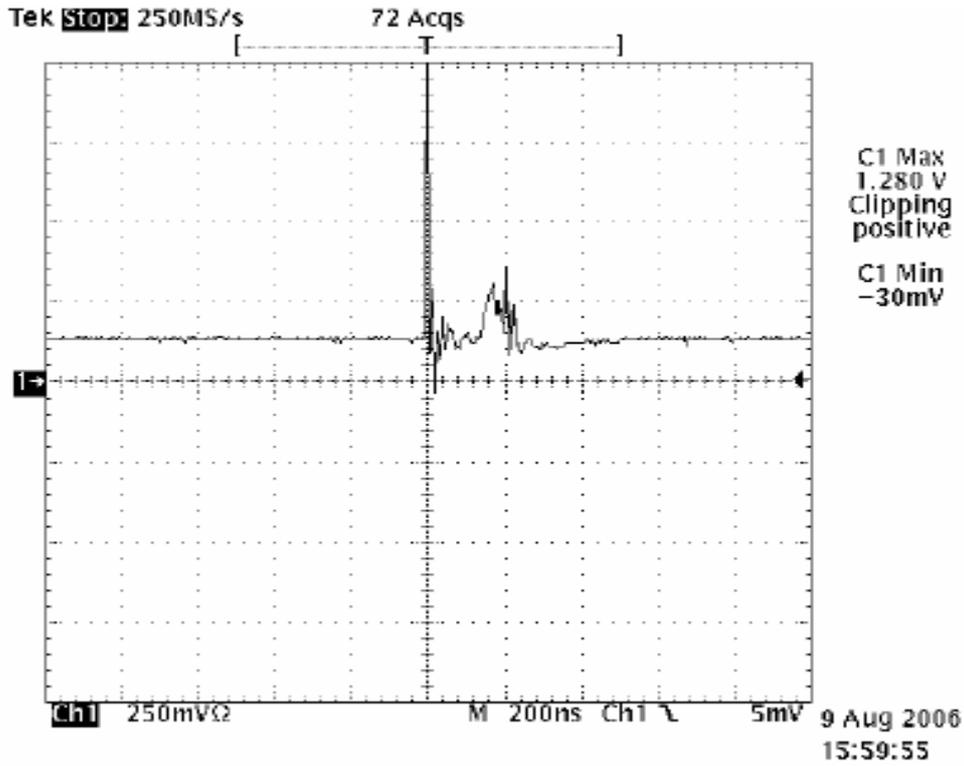


圖 3-26 R2 為 1KΩ 濾波後 POWER\_OFF 訊號

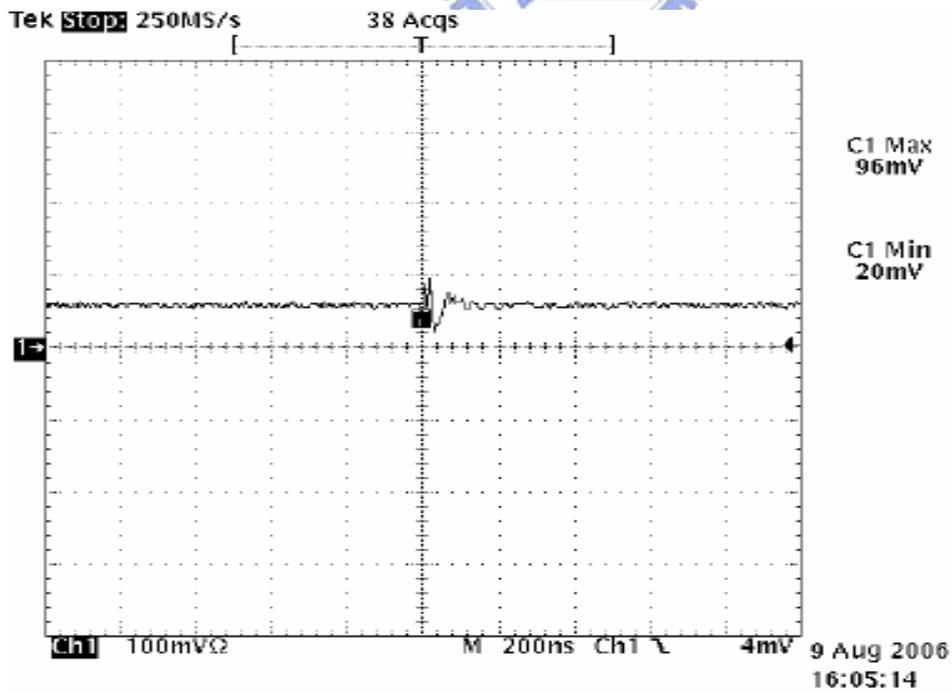


圖 3-27 R2 為 3.3KΩ 濾波後 POWER\_OFF 訊號

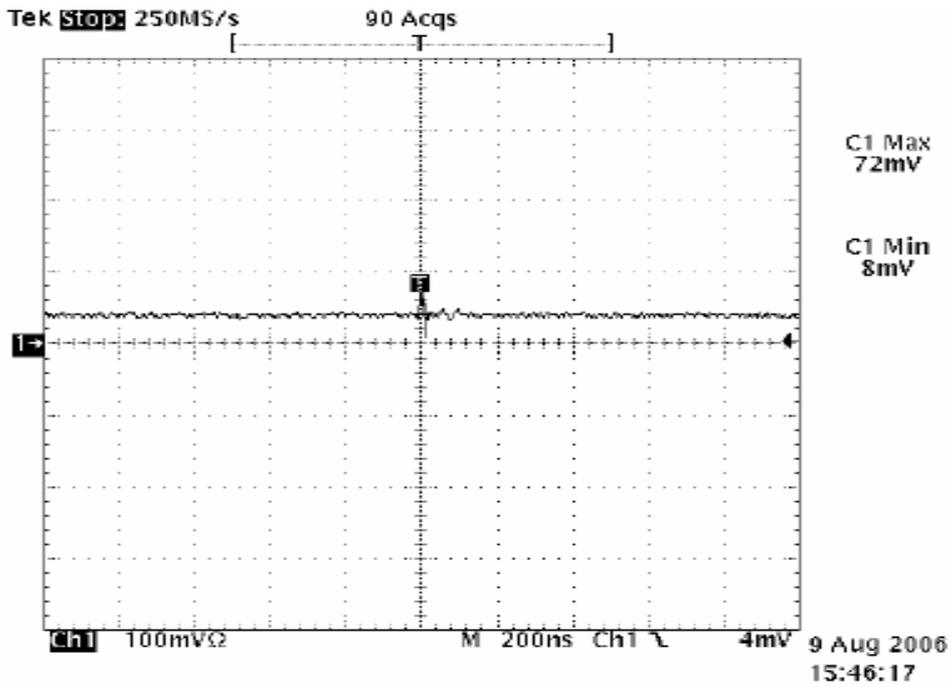


圖 3-28 R2 為 5.1K $\Omega$  濾波後 POWER\_OFF 訊號

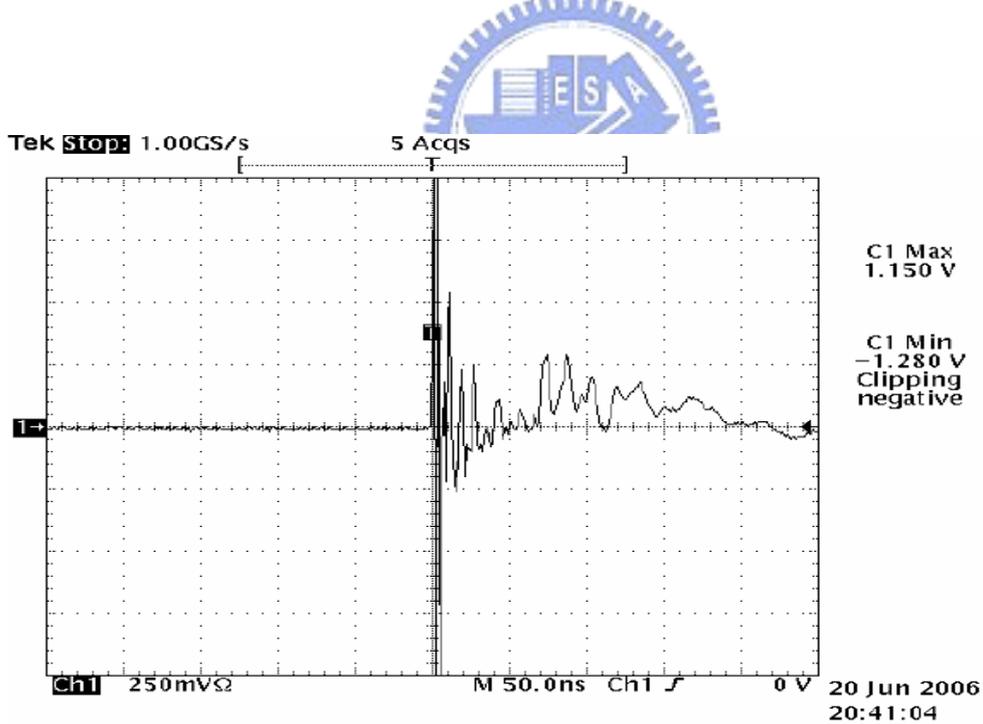


圖 3-29 基極串聯 33 $\Omega$  之雜訊電壓

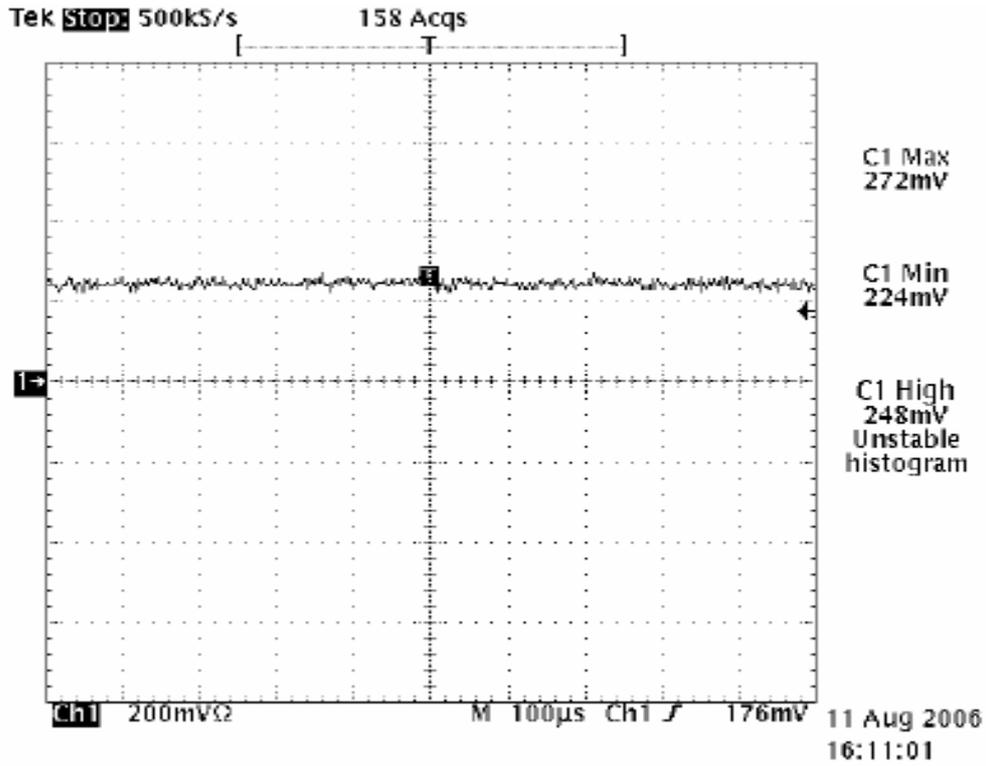


圖 3-30 基極串聯 33Ω 濾波後之 POWER\_OFF 訊號波形

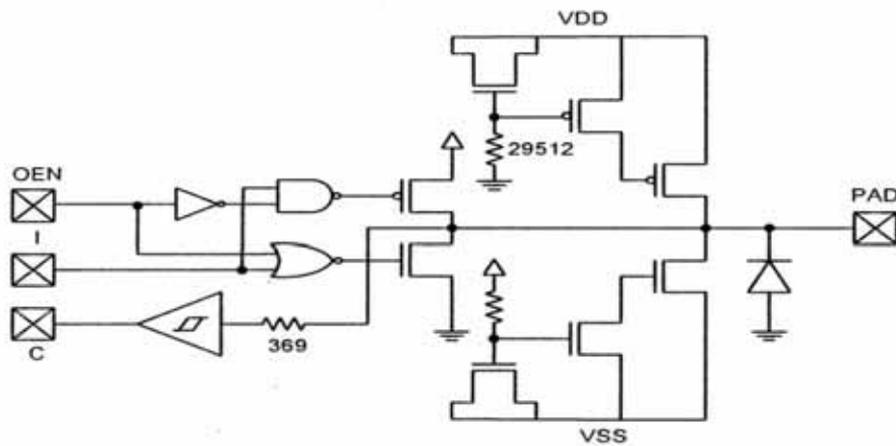


圖 3-31 POWER\_OFF 訊號 GPIO PORT 等效電路圖

## 第四章

### 結論

本文中，我們利用自製的電場探測棒來進行量測，並利用 NULL EXPERIMENT 來判斷量測之可靠性，進一步針對每一個可能之路徑加以分析，進一步利用濾波器來對 NOISE 加以抑制，以提升靜電耐受能力，以符合 IEC61000-4-2 的測試規範要求。

由本文的分析中，我們可以得到以下的歸納結果：

1. 靜電對地訊號產生之 GROUND BOUNCE 會對開關線路之參考電壓點造成電位的漂移，因此產生誤動作，這點可利用負回授(射極電阻 R1)來提升開關線路的穩定性，降低開關線路的誤動作。
2. 我們還可利用低通濾波器來濾除雜訊，但必須了解負載端的負載( $Z_L$ )特性，對於低阻抗之負載( $Z_L$ )應採用高阻抗之濾波器。
3. 對於低阻抗之負載( $Z_L$ )，如利用低阻抗之濾波器(如並聯電容 C2)則會讓濾波器效果下降。
4. 於 LAYOUT 時對於訊號走線的長度亦應盡可能的縮短。

## 參考文獻

- 【1】 侯春麟等著，靜電之放電與防制，  
<http://www.t-esda.org/tech/TESDC-2002/01.html>
- 【2】 經濟部工業局，經濟部工業局 89 年度電子檢測人才培訓講義，經濟部工業局，2000
- 【3】 Tim Williams, EMC for Product Designers, 3rd edition Newnes , 2001
- 【4】 Clayton R. Paul, Introduction to Electromagnetic Compatibility, 1992
- 【5】 Douglas C. Smith , High Frequency Measurements and Noise in Electronic Circuits: A Practical guide of Successful Techniques for Designing Debugging, and Reducing noise, Van Nostrand Reinhold 1992
- 【6】 Basics of Electrostatic Discharge Part Five---Device Sensitivity and Testing ,  
By ESD Association, 1998
- 【7】 Mark I. Montrose, Edward M. Nakauchi 原著, Testing for EMC Compliance Approaches and Techniques, 姚啓元 編譯, EMC 電磁相容測試與對策技術, 全華科技圖書，2005
- 【8】 EN61000-4-2:1995 Electromagnetic Compatibility-Part 4-2 Testing and measurement techniques — Electrostatic discharge immunity test
- 【9】 IEC61000-4-2:1995 Electromagnetic Compatibility-Part 4 Testing and measurement techniques , Section 2 Electrostatic discharge immunity test

【10】 James E. Vinson et al. , ESD Design and Analysis Handbook, Kluwer  
Academic, 2003

