

適用於超寬頻脈衝通訊系統之脈波發射器設計

A Pulse Transmitter Design for Impulse Radio

Ultra-Wideband Communication

研究生：鄒敦元

Student: Tung-Yuan Tzou

指導教授：陳富強 博士

Advisor: Dr. Fu-Chiarng Chen



A Thesis

Submitted to Department of Communication Engineering
College of Electrical and Computer Engineering
National Chiao Tung University
in partial Fulfillment of the Requirements
for the Degree of
Master
in

Communication Engineering

June 2006

Hsinchu, Taiwan, Republic of China

中華民國九十五年六月

適用於超寬頻脈衝通訊系統之脈波發射器設計

研究生：鄒敦元

指導教授：陳富強 博士

國立交通大學 電信工程學系碩士班

摘要



本論文描述一個適用於超寬頻脈衝通訊的脈衝發射器的設計和分析，整合了收發開關、創新的高階微分高斯脈波產生器和脈波位置調變器。並利用台積電 CMOS 0.18 um 製程來實作品片並加以量測驗證。

在超寬頻系統中，脈波產生器由於是整個系統脈衝基頻信號來源，因此是發射器電路中最關鍵的部份，因為其所產生的時域波形在頻域上必須滿足 FCC 所定的頻譜規範。本論文所提出的單晶片超寬頻發射器能夠產生有效率的高階波形，其頻譜符合美國聯邦通訊委員會所訂的規範並且傳輸不需要外加濾波器。模擬結果顯示輸出脈波的波型寬度有 430ps 和脈波振幅有 58mV，在脈波重複頻率最高可達 500MHz 下，皆能維持正常工作。而量測結果也驗證了電路的運作可行性，本脈波發射器有諸多優點如高對稱性、低漣波和高頻寬等特性，提供日後應用於單晶片收發機系統裡的一個方案。

A Pulse Transmitter Design for Impulse radio Ultra-Wideband Communication

Student: Tung-Yuan Tzou

Advisor: Dr. Fu-Chiarng Chen

Department of Communication Engineering
National Chiao Tung University

Abstract

The thesis presents the design and analysis of a novel integrated transmitter design incorporating a transmit-receive (T/R) switch, a new higher order derivative Gaussian pulse generator and a pulse position modulator (PPM) for use in an impulse radio ultra-wideband (IR-UWB) system. A fully integrated UWB transmitter is designed and fabricated using standard 0.18-um CMOS technology.

A pulse generator is the baseband signal source of whole system in ultra-wideband system based on impulse radio, and therefore it is the critical part of the transmitter. The producing pulse shape in frequency domain must satisfy the FCC spectrum mask regulation. Our proposed single chip UWB transmitter can produce the effective higher order pulse shape whose spectrum is occupied under FCC limitation floor, and this pulse can be transmitted without any extra filtering. Our work shows that the pulse transmitter's output pulse width is 430ps and pulse amplitude 58mV (peak to peak) up to pulse repetition frequency (PRF) 500MHz. The measurement results validate the circuit operation. The pulse transmitter has many advantages such as symmetry, low ringing and wide bandwidth characteristics and can be effectively used for single-chip transceivers.

Acknowledgements

誌謝

研究所兩年來，首先我要感謝指導教授陳富強博士的指導，在研究過程中提供寶貴的意見和方向，教導我所需的研究態度和解決問題的能力。老師爽朗的個性與鍥而不捨的精神是我學習的榜樣。在課業以外，也常諄諄教誨我們做人處事的道理和求學的正确態度，在日常也能如同朋友與我們一同出遊、聚餐，實為良師益友。同時也要感謝口試委員鍾世忠教授、林俊華教授和趙學永教授的寶貴建議，使本篇論文更臻完善。

特別感謝阿德學長在研究上的許多指導與意見，帶領我實作及操作儀器並協助我完成第一顆下線的流程。還要謝謝我的夥伴俊賢和東彥，在課業上的互相討論及生活上彼此勉勵，還有陪我從高雄轉戰新竹的大學同窗宗諺，懷念你們陪我聊天、打球的那段時光，很高興與你們一同入學也一同畢業；感謝實驗室的大家長，峻南學長，你的帶領使實驗室更上軌道，感謝各位優秀的學弟們，博全、邱仔、明憲、阿筆等為實驗室盡一份心力，相信你們的加入會使這個年輕的實驗室更加茁壯，你們的研究也能更進一步。可愛的宓儒常讓我感到開心與快樂，謝謝妳的關心和體諒。還要謝謝在這段時間與我一起擁有美好回憶的朋友們。

最後要感謝花了無盡心血撫養我到成人的父母和照顧我的姐姐，你們的支持與關心是我向前的動力，特別感謝天上的爺爺從小對我倍加疼愛，您的期望，孫兒謹記在心。家永遠是我心靈的寄託和避風港，僅以小小的成果獻給我的家人。

目 錄

中文摘要.....	I
英文摘要.....	II
誌謝.....	III
目錄.....	IV
圖目錄.....	VI
表目錄.....	IX
第一章 導論.....	1
1.1 研究動機.....	1
1.2 論文架構.....	3
第二章 超寬頻脈衝通訊系統.....	4
2.1 簡介.....	4
2.2 基本介紹.....	4
2.2.1 定義.....	5
2.2.2 特性與優點.....	5
2.3 超寬頻脈波.....	7
2.3.1 脈波的設計.....	7
2.3.2 脈波的類型.....	9
2.4 訊號調變.....	12
2.5 脈波產生器.....	16
第三章 超寬頻脈波產生器設計.....	20
3.1 摘要.....	20
3.2 電路設計分析.....	20
3.3 模擬結果.....	27
3.4 量測結果.....	32
第四章 超寬頻脈波發射器設計.....	36
4.1 摘要.....	36
4.2 脈波位置調變器整合脈波產生器設計.....	38



4.3 單刀雙擲開關設計.....	42
4.3.1 動機.....	42
4.3.2 設計與分析.....	42
4.4 模擬結果.....	45
4.4.1 整合發射器的模擬結果.....	45
4.4.2 收發開關的模擬結果.....	51
4.5 量測結果.....	56
4.5.1 量測考量.....	56
4.5.2 位置調變器整合脈波產生器量測結果與討論.....	56
4.5.3 收發開關量測結果與討論.....	62
4.5.4 整合發射器量測結果與討論.....	67
第五章 結論.....	71
參考文獻.....	72



圖目錄

圖 1-1	發射器示意圖.....	1
圖 1-2	超寬頻對於室內的頻譜規範.....	2
圖 2-1	脈波訊號示意圖.....	5
圖 2-2	產生超寬頻訊號的示意圖.....	8
圖 2-3	時域訊號轉換成頻域上的特性.....	9
圖 2-4	高斯脈波.....	10
圖 2-5	高斯單輪脈波.....	11
圖 2-6	史丘茲單輪脈波.....	11
圖 2-7	高階微分高斯脈波的功率頻譜密度圖.....	12
圖 2-8	脈波振幅調變.....	13
圖 2-9	開關鍵移調變.....	14
圖 2-10	脈波位置調變.....	14
圖 2-11	跳時系統的示意圖.....	15
圖 2-12	以數位邏輯電路來產生脈波.....	16
圖 2-13	以 SRD 產生單輪脈波.....	17
圖 2-14	高斯函數(y_1)、 $\text{sech}^2(x)$ (y_2)和 $\text{sech}(x)$ (y_3)的比較.....	18
圖 2-15	史丘茲脈波產生器電路.....	19
圖 2-16	數位式高階脈波產生器.....	19
圖 3-1	高階脈波產生器架構圖.....	20
圖 3-2	高階脈波產生器電路圖.....	21
圖 3-3	近似高斯波形的產生.....	22
圖 3-4	脈波塑形後的波形.....	23
圖 3-5	共閘極與二階微分器架構.....	23
圖 3-6	單輪脈波.....	24

圖 3-7 (a) Scholtz單輪脈 (b) 三次微分高斯波形.....	26
圖 3-8 輸出波形的頻譜.....	26
圖 3-9 TT 模擬圖.....	27
圖 3-10 FS 模擬圖.....	28
圖 3-11 SF 模擬圖.....	28
圖 3-12 FF 模擬圖.....	28
圖 3-13 SS 模擬圖.....	29
圖 3-14 0°C 模擬圖.....	29
圖 3-15 75°C 模擬圖.....	29
圖 3-16 佈局平面圖.....	31
圖 3-17 量測波形 (5ns).....	33
圖 3-18 量測波形 (25ns).....	33
圖 3-19 頻譜圖.....	34
圖 3-20 脈波產生器微影照相佈局圖.....	35
圖 4-1 超寬頻收發器前端電路架構圖.....	37
圖 4-2 超寬頻脈波位置調變發射器架構圖.....	37
圖 4-3 脈波調變器架構.....	39
圖 4-4 調變器的轉換波形.....	39
圖 4-5 高階脈波產生器電路圖.....	40
圖 4-6 輸出波形及頻譜.....	40
圖 4-7 SPDT基本架構圖.....	43
圖 4-8 電晶體寬度對插入損耗的效應.....	44
圖 4-9 TT 模擬圖.....	46
圖 4-10 FS 模擬圖.....	47
圖 4-11 SF 模擬圖.....	47
圖 4-12 FF 模擬圖.....	47



圖 4-13 SS 模擬圖.....	48
圖 4-14 0°C 模擬圖.....	48
圖 4-15 75°C 模擬圖.....	48
圖 4-16 文獻[15]的電路架構.....	49
圖 4-17 佈局平面圖.....	50
圖 4-18 各埠return loss 模擬.....	52
圖 4-19 開關隔離度 isolation 模擬.....	52
圖 4-20 開關插入損耗 insertion loss 模擬.....	53
圖 4-21 開關線性度 P1dB 模擬.....	53
圖 4-22 發射器連接開關後的脈波.....	53
圖 4-23 超寬頻收發開關佈局平面圖.....	55
圖 4-24 量測波形 (4ns).....	58
圖 4-25 量測波形 (10ns).....	58
圖 4-26 量測波形 (25ns).....	59
圖 4-27 四個調變位置的量測波形.....	59
圖 4-28 脈波的頻譜圖.....	60
圖 4-29 微影照相佈局圖.....	61
圖 4-30 各埠的返回損耗.....	63
圖 4-31 各埠的隔離度.....	64
圖 4-32 導通時的插入損耗.....	64
圖 4-33 線性度量測.....	65
圖 4-34 收發開關的微影照相佈局圖.....	66
圖 4-35 量測波形 (4ns).....	68
圖 4-36 量測波形 (20ns).....	68
圖 4-37 PPM的量測波形.....	69
圖 4-38 收發開關的微影照相佈局圖.....	70



表 目 錄

表一 各項 corner 模擬比較表.....	30
表二 脈波產生器與前人文獻比較表.....	30
表三 脈波產生器預計規格與實測結果表.....	35
表四 各項 corner 模擬比較表.....	49
表五 各項 corner 模擬比較表.....	54
表六 超寬頻收發開關與前人文獻比較表.....	54
表七 預計規格和實測結果的比較表.....	60
表八 預計規格和實測結果的比較表.....	69



第一章 導論

1.1 研究動機

早在1960年代，超寬頻（Ultra-Wideband, UWB）技術就已被提出。初期的應用在軍事地面探測雷達及影像穿牆系統上面，後來經過專家學者們的研究討論與了解超寬頻有實現無線通訊高速傳輸的潛力，便著手開始調查商業化使用的可能性及訂立相關的標準，終於美國聯邦通訊委員會（Federal Communication Commission, FCC）於2002年2月14日，正式通過了開放超寬頻技術的使用法規，也正式對外宣告多年內一直被視為軍用技術，而現在將在各種民間產品中得到廣泛的應用[1][2]。

超寬頻技術由 IEEE 802.15.3a 標準所制定，特色是低成本、低功率消耗和高資料傳輸率，尤其傳輸不需要載波，省去了射頻轉換中頻的架構，因此更大大減少了傳統通訊架構的複雜度，如鎖相迴路、壓控震盪器、混頻器..等皆可省去，更可以說是以”純脈衝通訊”（pure impulse radio）為主的傳輸方法[3]。圖 1-1 是 UWB 脈衝通訊的發射器簡單示意圖，震盪器(clock oscillator)發出週期性的方波決定系統的脈波重複率(pulse repetition frequency, PRF)，而 block τ 代表時序電路負責脈波位置調變(PPM)和 PN coding，提供脈波產生器(pulse generator)的輸入時序訊號。

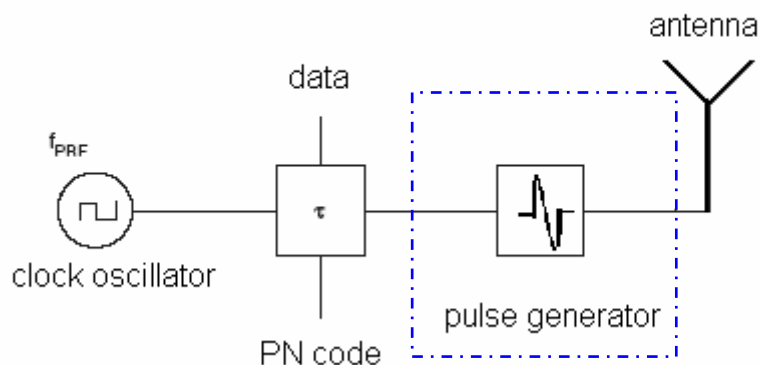
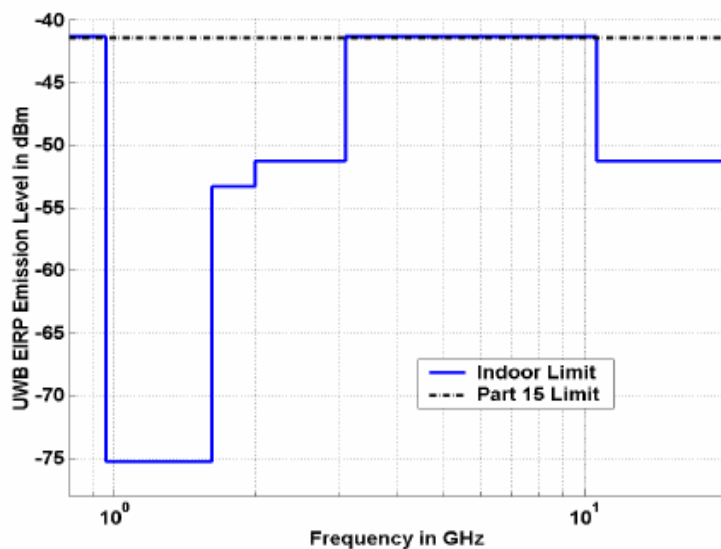


圖 1-1 發射器示意圖

而脈波產生器正是發射器電路中最關鍵的部份，因為其所產生的時域波形在頻域上必須滿足 FCC 所定的頻譜規範，見圖 1-2 是 FCC 對於 UWB 室內發射功率所做的限制[1]，其目的是避免干擾其他無線通訊的訊號並得以共存在同一環境中正常工作。由此圖可觀察出在 3.1GHz 到 10.6GHz 範圍內所允許的有效等向輻射功率(Effective Isotropic Radiated Power, EIRP)僅-41.3dBm/MHz，其餘的頻帶都必須限制在更低的功率範圍，這最主要的目的在於能和其他無線電系統共存而不干擾。由於超寬頻系統所佔據的頻寬相當大，因此用 CMOS 製程來實現會遇到許多挑戰，而這些挑戰來自於超寬頻脈衝通訊是使用寬度僅幾百兆分之一秒(picoseconds)的窄脈波來傳送資料，目前存在超寬頻產品多是仰賴矽鍺(silicon germanium, SiGe)製程來實現，因為其擁有優於 CMOS 製程的低雜訊、低功耗及較佳的高頻等特性，但 CMOS 技術也具有製造彈性、低價格、整合數位基頻功能等優勢，為未來整合成單一晶片(SOC)的趨勢。而本論文所提出的超寬頻脈波位置調變發射器的設計，整合了一個創新的高階脈波產生器和一寬頻的收發開關，而所使用的位置調變機制大大簡化了傳統的複雜架構，期望能達到整個 3.1GHz 至 10.6GHz 的頻寬，利用了 0.18um CMOS 製程技術，來達到更快且更寬頻的效果。



發射功率限制	
頻率範圍 (MHz)	平均 EIRP 值 (dBm/MHz)
960-1610	-75.3
1610-1900	-53.3
1900-3100	-51.3
3100-10600	-41.3
10600 以上	-51.3

圖 1-2 超寬頻對於室內的頻譜規範

1.2 論文架構

本篇論文著重在脈波產生器的設計，所產生的脈波直接占據 3.1 至 10.6GHz 的頻寬，屬於超寬頻脈衝通訊(impulse radio UWB)系統，因此在第二章會簡單介紹脈衝式超寬頻系統的特性與定義，並描述超寬頻脈波的種類和調變方法，並對現今已發表的脈波產生器作一簡述和討論。

第三章裡提出一個創新的脈波產生器電路，能產生極具頻譜效率的高階高斯微分波形，還會介紹此電路中的各個區塊及其設計原理，並顯示各狀態的模擬結果與下探針在晶片上，從示波器所抓出的量測波形，應證此一電路的正常運作功能。

第四章則是提出簡單架構的多工器藉由電容造成弦波相位上的延遲轉換成方波上的延遲來達到不同位置的驅動源，下一級接上改良前一章所述的脈波產生器，使其輸出脈波的頻譜能完全滿足規範，並量測晶片來驗證，並做討論。並且模擬一個寬頻單刀雙擲開關，具有低插入損耗的特性，適合日後整合成超寬頻收發機之用。

最後在第五章針對全文做出總結和未來展望。

第二章 超寬頻脈衝通訊系統

2.1 簡介

2001年11月，附屬於IEEE 802.15的任務小組Task Group 3a成立，目的在發展高速傳輸技術，以提供10公尺內可達到資料傳輸率110 Mb/s至480Mb/s的通訊實體層。2002年2月14日，FCC發佈相關報告與法規，批准商用產品使用3.1GHz~10.6 GHz頻段，並對其發射功率作出限制。由於超寬頻技術具有低干擾、保密性強、高資料傳輸率、定位解析度高和抗多徑衰減的能力，近年來引起無線通訊及雷達應用等方面廣大的興趣。目前發展的超寬頻技術主要有脈衝無線電（impulse radio）與多頻帶系統（multiband system），由於本論文的發射器輸出脈波適用於脈衝無線電系統頻段，因此以下將針對脈衝通訊來介紹。在這章裡，將會介紹脈衝式超寬頻系統的基本概念及特性，以及有關依靠脈波來做傳輸的各種脈波類型，並討論調變技術的應用，還有脈波產生器的介紹。



2.2 基本介紹

脈衝無線電系統使用的訊號，與傳統通信技術不同的是，而是一種無載波通信技術，即它不採用載波，是由一連串由單一基本脈衝波型所衍生的短週期脈衝。脈衝波型的寬度從0.2ns到1ns。在接收方面，能夠直接從接收脈衝中解調回復出資訊流，由於每兩個脈衝之間有極長的靜默時間，讓頻道脈衝能衰減至零，因而讓符號間的干擾幾乎可以降低至零，故不須使用等化器；同樣以發射器來說，被資訊位元所調變的極窄脈衝訊號直接透過射頻電路和天線發射出去，不需要經過將基頻訊號提升到射頻發送。所以，超寬頻脈衝通訊在系統功耗和製造成本都可以控制得很低而簡化架構。

2.2.1 定義

FCC定義當部份頻寬 (fractional bandwidth, B_f) 超過20%，或是訊號的-10dB傳輸頻寬超過500MHz時，都統稱為超寬頻通訊系統[1]。參照圖2-1，其中部份頻寬定義為

$$B_f = \frac{B}{f_c}$$

而 $B = f_H - f_L$ 代表-10dB頻寬， $f_c = \frac{f_H + f_L}{2}$ 為中心頻率， f_H 以及 f_L 分別為高頻與低頻的-10dB 截止點。為了使超寬頻段與現有的無線通訊窄頻系統共存，也嚴格訂立了功率發射頻譜密度(Power Spectral Density, PSD)的限制，如果以室內的應用來看，在頻率範圍為3.1GHz ~ 10.6GHz 之內，其PSD不可以超過-41.3dBm，以避免干擾到其它的通訊系統，因此超寬頻通訊系統比其它通訊系統有更低的功率消耗。

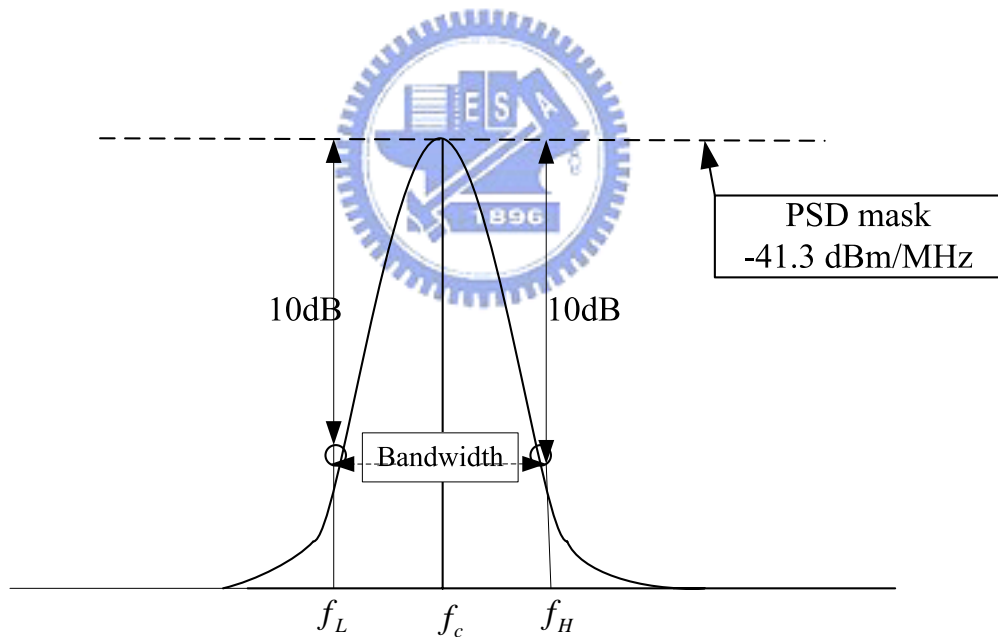


圖 2-1 脈波訊號示意圖

2.2.2 特性與優點

以下將介紹超寬頻脈衝通訊的特性與優點，以期能設計出符合要求的硬體裝置 [4, 5]。

(1) 高速的資料傳輸率

根據通道容量公式(Shannon's Capacity Formula), $C = B \times \log_2(1 + \frac{S}{N})$, 通訊的資料流量(C)正比於通道頻寬(B), 因此以超寬頻高達的 7.5GHz 的頻寬來說, 若傳輸範圍在 10m 以內, 則傳輸速率可達 500Mbit/s, 是實現個人通信和無線區域網路的一種理想調制技術。超寬頻以非常寬的頻率帶寬來換取高速的數據傳輸, 並且不單獨佔用目前已擁擠不堪的頻率資源, 而是共享其他無線技術所使用的頻帶。

(2) 低功耗消耗

超寬頻系統使用間歇的脈衝來發送資料, 脈衝持續時間很短, 系統耗電可以做到很低, 在高速通信時系統的耗電量僅為幾百 μW ~幾十 mW 。民用的超寬頻設備功率一般是傳統移動電話所需功率的 1/100 左右, 是藍牙設備所需功率的 1/20 左右。因此, 超寬頻系統的設備在電池壽命和電磁輻射上, 相對於傳統無線設備有著很大的優越性。

(3) 系統架構簡單且成本低

目前的無線通信技術所使用的通信載波是連續的電波, 載波的頻率和功率在一定範圍內變化, 從而利用載波的狀態變化來傳輸資訊。而超寬頻系統不使用載波, 它透過發送幾百的兆分之一秒級(picoseconds)脈衝來傳輸數據信號。發射器直接發射脈衝接上小型化天線, 不需要傳統收發器所需要的上變頻, 從而不需要功用放大器與混頻器。同時在接收端, 也有別於傳統的接收機, 不需要中頻處理, 因此系統結構的實現比較簡單。從結構上來看, 成本應低於使用載波傳輸的無線通訊技術, 同時使用 CMOS 製程整合成單一晶片, 具備低成本的潛力。

(4) 保密性高

由於超寬頻信號能把信號能量分散在極寬的頻帶範圍內, 對一般通信系統, 超寬頻信號相當於白噪音信號(white noise), 並且大多數情況下, 信號的功率頻譜密度低於自然的電子噪音, 要將脈衝信號偵測出來是一件非常困難的事。採用編碼對脈衝參數進行偽隨機化(Pseudo-random Noise sequence)後, 接收端必須知道傳送端的脈衝序列, 方能正確收到訊號, 無疑使得脈衝的偵測將更加困難, 因此具備高度的安全性。

(5) 定位解析度高

採用超寬頻脈衝通訊，由於窄脈衝具有很高的定位解析度，很容易將定位與通信合一，而常規無線電難以做到這一點。同時窄脈衝具有極強的穿透能力，可在室內和地下進行精確定位[6]。而全球定位系統(Global Position System, GPS)只能工作在定位衛星的可視範圍之內，超短脈衝定位器可以給出相對位置，其定位精度可達厘米級。

(6) 多徑分辨能力強

由於常規無線通信的射頻信號大多為連續信號或其持續時間遠大於多徑傳播時間，多徑傳播效應(multipath effect)限制了通信品質和資料傳輸速率，常引起失真。傳統窄頻接收器將多徑能量與耙式接收器(Rake receiver)合併。接收器的一個耙齒處理一條路徑，每一個耙齒均會增加電路複雜性、功耗及儲存要求。由於超寬帶無線電發射的是持續時間極短的窄脈衝，其能導致多條可分解的路徑，因此多徑信號在時間上是可分離的。



2.3 超寬頻脈波

對於超寬頻通訊的訊號習慣以脈衝或脈波來稱之，由字面上的意義，超寬頻通訊代表的是一種使用非常寬頻帶的基頻技術，某些選擇超寬頻訊號的設計是根據規格來衍生的，指的是我們儘可能的選擇大頻寬又能滿足最大發射功率的訊號，這可以從數學上傅立葉轉換(Fourier Transform)的角度來看，在轉換後的頻譜上發現越窄的脈衝其相對應的頻譜上的頻寬越寬，而脈衝的分析也是超寬頻無線通訊技術中重要的一部份，因為不僅脈衝的寬度影響頻譜響應，脈衝的形狀也會影響頻譜響應。

2.3.1 脈波的設計

有個典型的方法來產生超寬頻訊號，就是應用在時域上變化非常陡峭的訊號[9]，如圖2-2所示，例如一個步階訊號(step function)轉換成非常窄的方波，就如同在頻域上

有很寬頻的能量源，之後接上具有頻帶選擇的帶通濾波器，使得輸出頻譜在所希望的頻寬規格下。這是一個簡單又有效地產生超寬頻訊號的方法，然而對於某些需求較高的系統來說，此方法較難準確地將訊號能量定位在所需的頻譜上，較缺乏彈性。

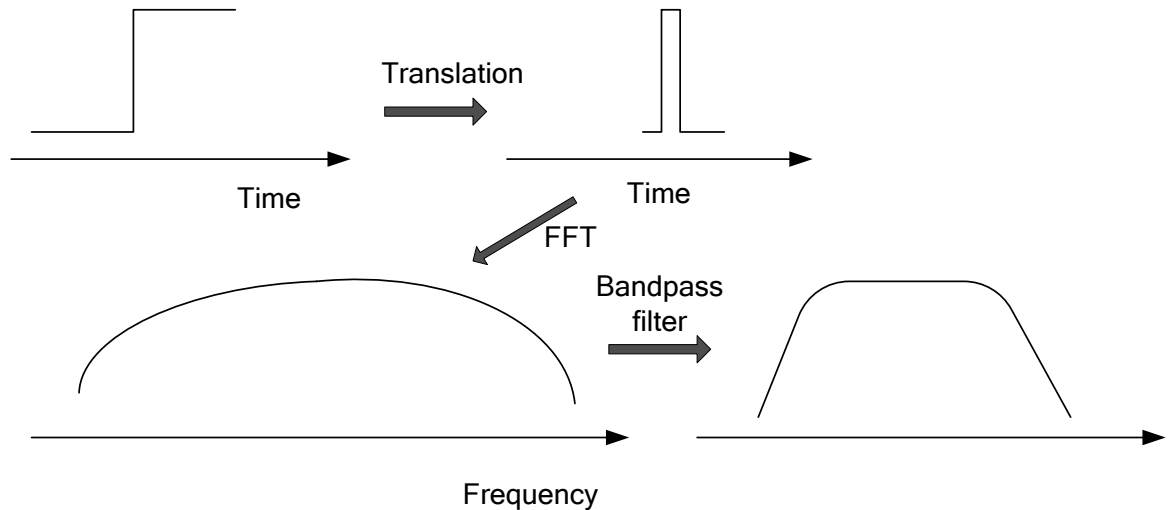


圖 2-2 產生超寬頻訊號的示意圖

因此，我們接下來會較準確地分析超寬頻訊號的形狀及在頻譜上的位置。首先，先以簡單的數位式方波訊號 $r(t)$ 來考慮，以 $t=0$ 為中心點，寬度為 T ps。

$$r(t) = 1, \left\{ -\frac{T}{2} < t < \frac{T}{2} \right\} ; 0 \text{ elsewhere}$$

將 $r(t)$ 作傅立葉轉換成 $R(f)$ 在頻域上的表示法為 $R(f) = \frac{T \sin(\pi T f)}{\pi T f}$ 。參照圖 2-3 (a)，注意在時域上的寬度為 T ，轉換在頻域上的主寬度為 $2/T$ ，如此可以根據設計脈波的寬度來預測其在頻譜上的位置。而頻域上主要的波束(main lobe)分布在 $f=-1/T$ 到 $1/T$ 之間，可是仍有為數不少的旁波束，有可能會超過頻譜規範的標準值，必須尋找有效降低這些旁波束的方法。

觀察圖 2-3 得知，訊號的一個重要的特性就是當上升與下降曲線越平滑時，越能降低旁波束在頻譜上的大小，只要使得時域訊號的邊緣形狀越趨平滑，則將能控制能量集

中在主波束上。高斯脈波(Gaussian pulse)的頻譜比起其他波形擁有相對少的旁波束，經過頻域轉換仍保有高斯脈波的形式，因此在通訊系統裡最為常用，在下一小節中會介紹高斯脈波及微分形式的波形。

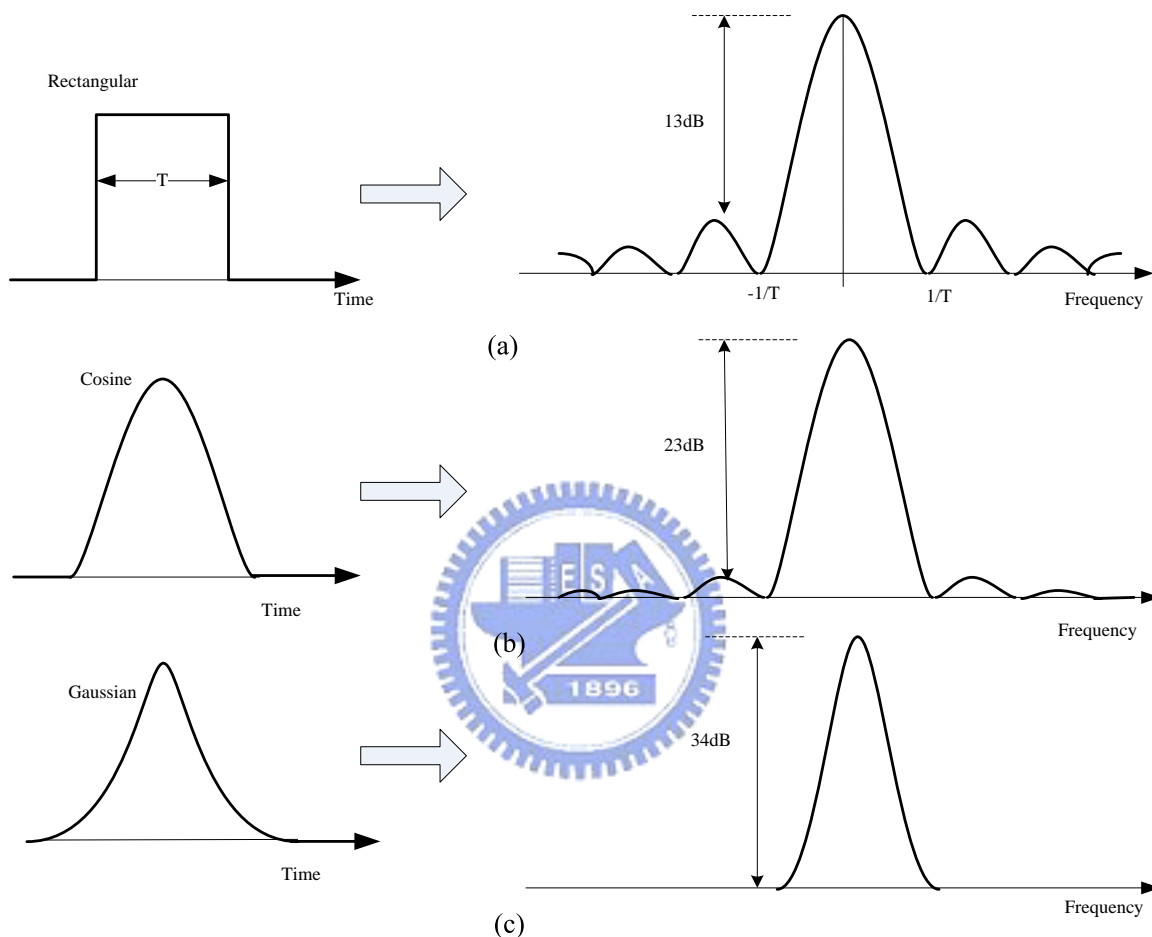


圖 2-3 時域訊號轉換成頻域上的特性

2.3.2 脈波的類型

本論文重點之一為提出一個創新的高階微分高斯脈波產生器，不同的脈波形狀和寬度，會影響頻譜的分布位置。以下將討論幾種適用在寬頻系統上的脈波波形和其頻譜。

[7]

(1) 高斯脈波(Gaussian pulse)

如圖2-4所示，為脈波通訊最常見的波形，但在頻譜上有直流成分，且頻寬很大，不能滿足FCC所定的頻譜規範，其數學表示式為 $w(t) = Ae^{-[(t-T_c)/\text{Tau}]^2}$ ，其中A為振幅的大小，Tau為脈波波形形成的一項參數稱為調整因子（pulse shape parameter），主要用於調整訊號的中心頻率及頻寬，而T_c為脈波寬度。

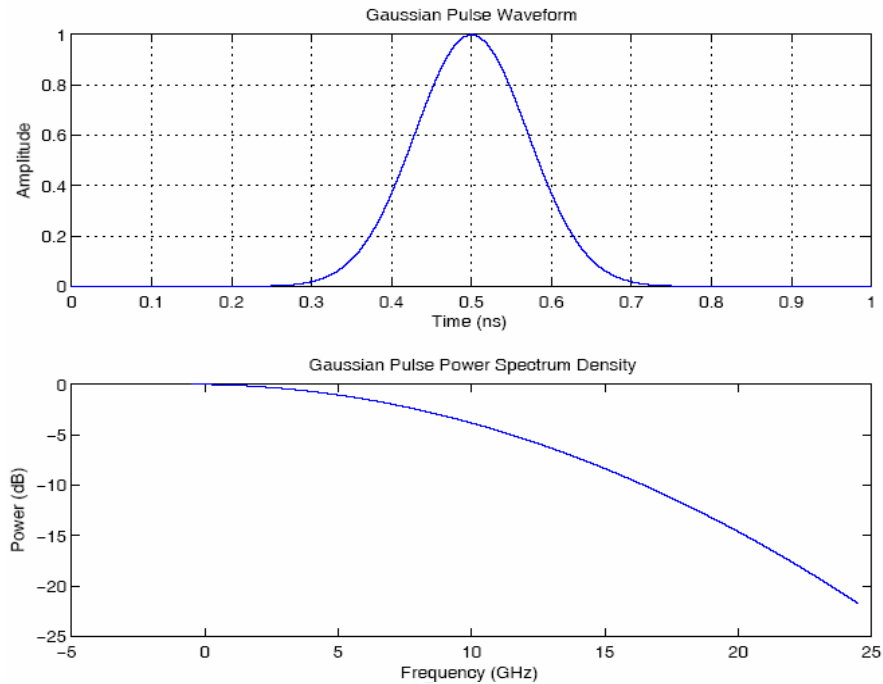


圖 2-4 高斯脈波

(2) 高斯單輪脈波(Gaussian monocycle)

如圖2-5所示，高斯單輪脈波為高斯脈波的一階微分形式，其中心頻率偏低，仍無法滿足頻譜規範，其數學表示式為 $w(t) = 2 \times \frac{A}{\text{Tau}} \times \sqrt{e} \times (t - T_c) \times e^{-2 \times [(t - T_c) / \text{Tau}]^2}$ 。

(3) 史丘茲單輪脈波(Scholtz's monocycle)

如圖2-6所示，起先出現在Scholtz博士所發表的論文中[3]，故命名之，是近似於

高斯脈波的二階微分形式，其數學表示式為 $w(t) = A[1 - 4\pi(\frac{t - T_c}{T_{au}})^2]e^{-2\pi(\frac{t - T_c}{T_{au}})^2}$ 。觀察以

上三種波形的頻譜，可以發現高斯脈波含有直流成分會減少天線輻射效率，而高斯微分兩次的史丘茲單輪脈波則具有較寬的3dB頻寬，而且低頻成分也會衰減。

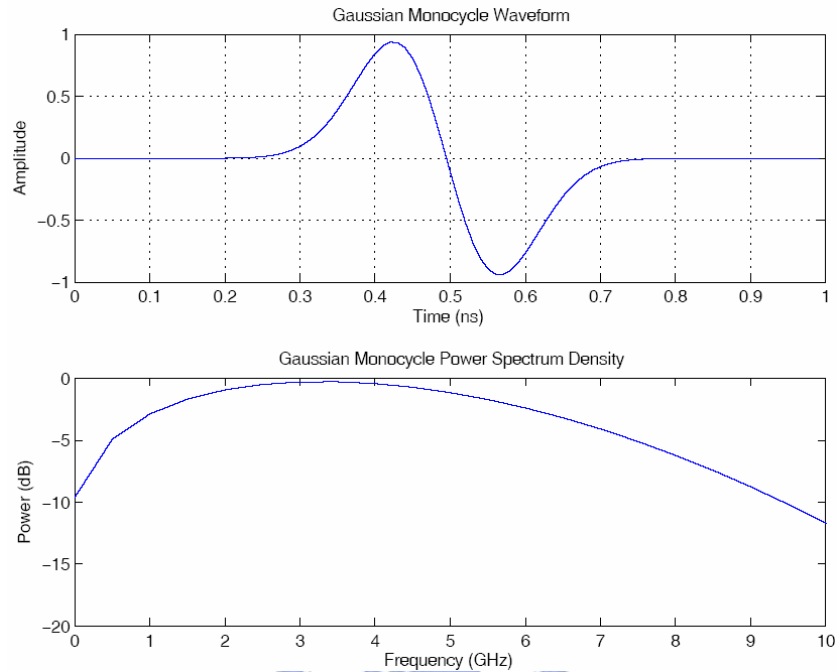


圖 2-5 高斯單輪脈波

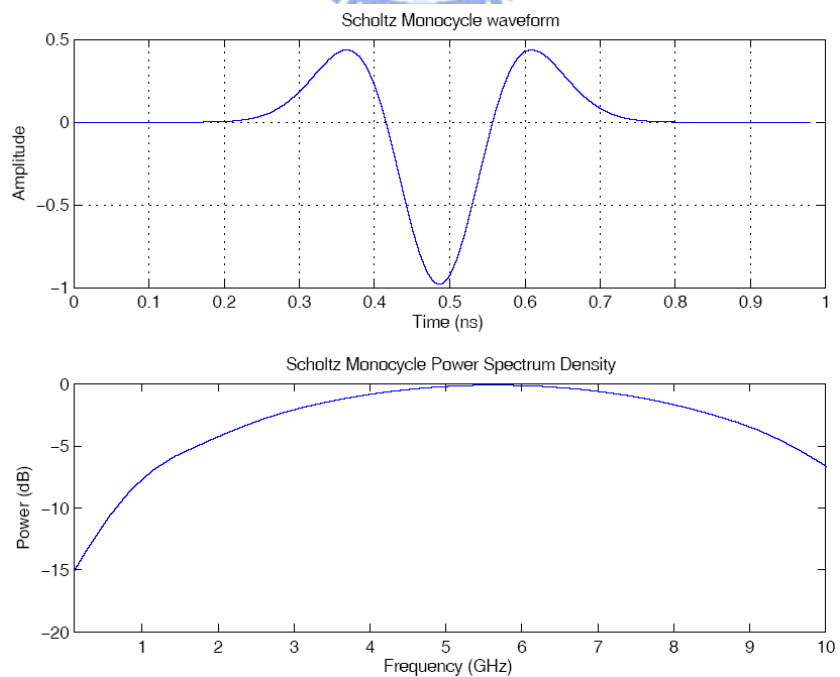


圖 2-6 史丘茲單輪脈波

(4) 高階微分高斯脈波(higher-order derivatives of Gaussian pulse)

為因應超寬頻通訊與其他現有的無線系統共存，最近有研究針對為了滿足嚴苛的頻譜規範，而提出新的波形能最有效率地滿足頻譜又能節省系統資源。高階微分高斯脈波是將高斯脈波微分三次以上的總稱，如圖2-7所示為微分一次到微分十次的功率頻譜密度變化，將高斯脈波微分多次會使中心頻率越往高頻走的趨勢，且微分四次以上的脈波可以完全滿足室內通訊的頻譜規範，而同時脈波寬度會影響頻寬[8]，因此本論文提出的設計架構即是根據以上理論而提出一個創新的高階微分脈波電路，使其儘可能擁有最大頻寬且能滿足FCC的頻譜規範。

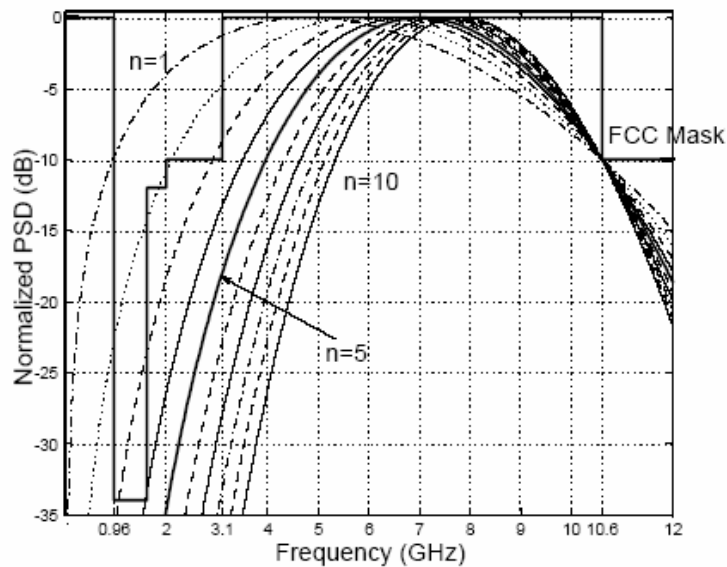


圖 2-7 高階微分高斯脈波的功率頻譜密度圖

2.4 訊號調變

調變是一個調整訊號的波包或波形使其帶有資訊的一個過程，超寬頻時域調變 (Time Modulated) 系統採用的訊號為短周期脈衝序列，這些脈衝序列由單個基本脈衝波形形成。一般UWB 系統所傳送之基本脈波的寬度約在0.2至1ns之間，常對於脈波的大小、極性(polarity)和位置來做調變，同時脈波調變之取樣時間必須遵循取樣定理

(sampling theorem)以避免失真，也就是脈波調變系統的取樣速率若超過最大信號頻率2倍以上，則接收端重建回原始信號所產生的失真程度會最小。以下將介紹這些調變以及跳時系統(Time Hopping, TM)的簡述。

(1)脈波振幅調變(Pulse Amplitude Modulation, PAM)

參考圖2-8，就是把輸入波形依等距的時間間隔調變成振幅大小不一的脈波，透過不同脈波的能量來決定所編碼資訊的值，而接收是以固定的時間間隔對信號取樣，所取樣信號大小正比於取樣瞬間信號振幅大小。若以8-ary PAM來說，代表有8種層級不同的脈波振幅來處理4個位元的資料。缺點是容易受到雜訊干擾影響，這些外來的電壓與訊號混合容易改變振幅的大小。

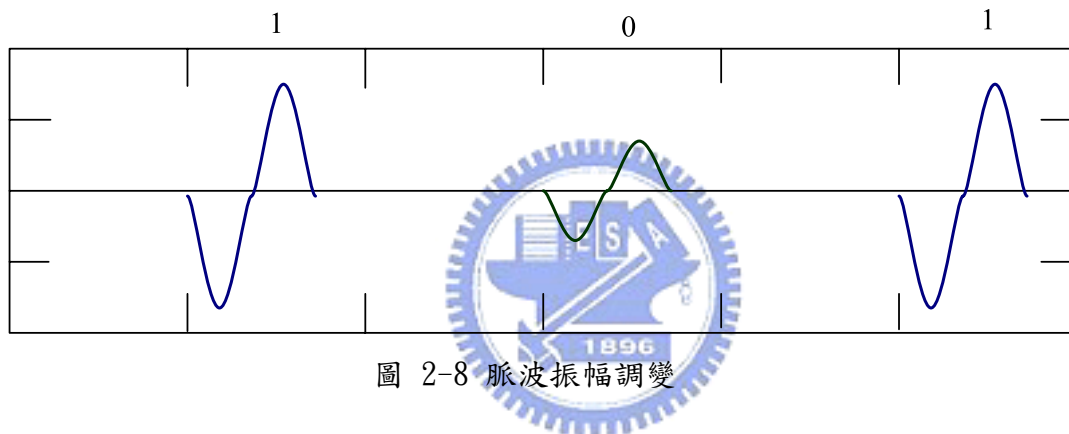


圖 2-8 脈波振幅調變

(2)開關鍵移調變(On-Off keying, OOK)

參考圖2-9，開關鍵移是二位元信號結構，則當輸入為high時才有信號送出，而low時便無信號輸出，其頻寬需求大約是一個脈波寬度的倒數，當振幅改變時，頻率跟相位保持不變，這種調變方式稱之為開關鍵移調變，是早期使用於無線電電報的調變方式之一，概念很像脈波振幅調變，但優點是在開關鍵中的一個位元數值是以沒有電壓表示，其優點是減少傳輸中所需的能源。

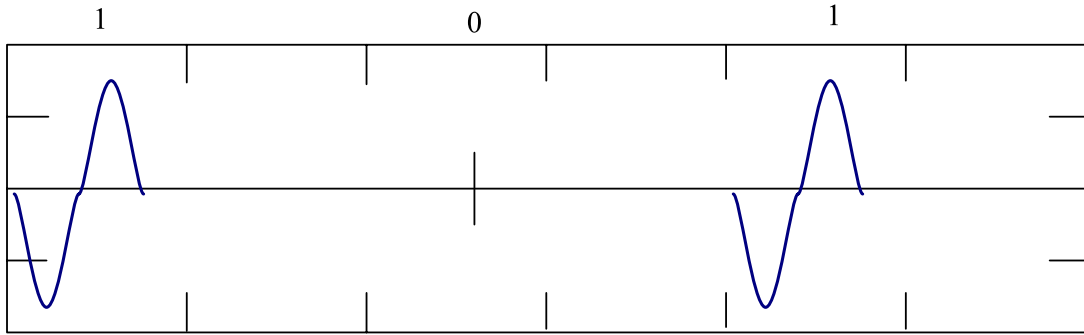


圖 2-9 開關鍵移調變

(3) 脈波位置調變(Pulse Position Modulation, PPM)

參考圖2-10，在一個固定的週期框架(frame)內，假定在參考位置出現的脈波代表邏輯高電位，則在落後或提早於參考位置出現的脈波則代表零。每一個在 n 階位置調變系統中，一般將輸入的位元串分割成長度為 $\log_2 n$ 個位元的區塊，其中每一個區塊可以對應到 n 種不同的脈波位置調變波形中的一種，由精確穩定地控制每個脈衝之間的間距來完成訊號的調變，兩脈衝之間距受原始資訊與通道編碼兩個成分的控制。其中所有訊號都是正交的，而且具有相同的能量，利用消耗頻寬來換取更佳的平均功率效率，因此對於超寬頻脈衝通訊來說，是相當合適的一種調變方法，在本論文中，也是採用此方法進行脈波的調變。

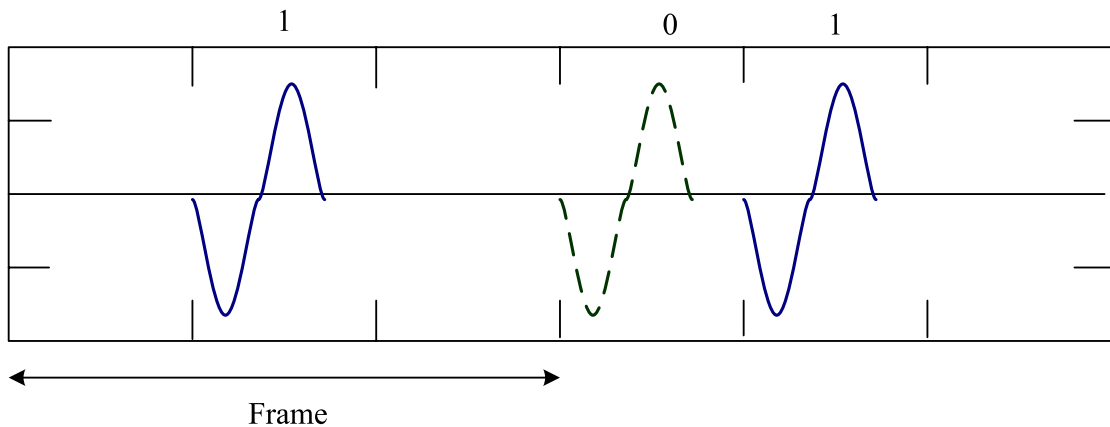


圖 2-10 脈波位置調變

利用脈波位置調變和隨機跳時碼(random time-hopping code)結合輸出，可將訊號頻譜平坦化，並減輕多路徑效應和多用戶之間的干擾，接收採用相關器進行解調，達成

多人使用要求的超寬頻跳時系統。對於多方存取系統的使用者而言彼此之間是正交的，因此在發送端是以擬隨機碼(PN code)控制一個時間框架中每一個使用者的跳時位置。

TH-PPM的數學模型可以下式來表示[3, 4]:

$$s_{tr}^{(k)}(t^{(k)}) = \sum_{j=-\infty}^{\infty} w_{tr}(t^{(k)} - jT_f - c_j^{(k)}T_c - \delta d_{[j/N_s]}^{(k)}) \quad (2-1)$$

其中 $s_{tr}^{(k)}(t^{(k)})$ 代表為第 k 個使用者的傳輸訊號。參照圖 2-11， T_f 表脈波重複的時間週期(pulse repetition time)，或者稱為時間框架寬度，通常為脈寬的幾百倍到千倍之間。

對於固定的 T_f ，符號傳輸率 R_s 如下(2-2)式所示:

$$R_s \text{ (symbol rate)} = \frac{1}{N_s T_f} \quad (2-2)$$

，由調變後單一週期內脈波的數目 N_s 決定，由(2-2)式得知若時間框架寬度保持不變，則增加每位元的脈波數目，會導致傳輸率下降，而提升處理增益(process gain)。(2-1)式裡的 $c_j^{(k)}$ 代表第 k 個使用者所屬的一組跳時序列(time-hopping sequence)，是由 PN code 決定，並提供一個可相加的時間位移 $c_j^{(k)}T_c$ 給一連串脈波中的第 j 個單一脈波。 δ 為脈波位置調變參數，用以選擇最佳的調變效能。

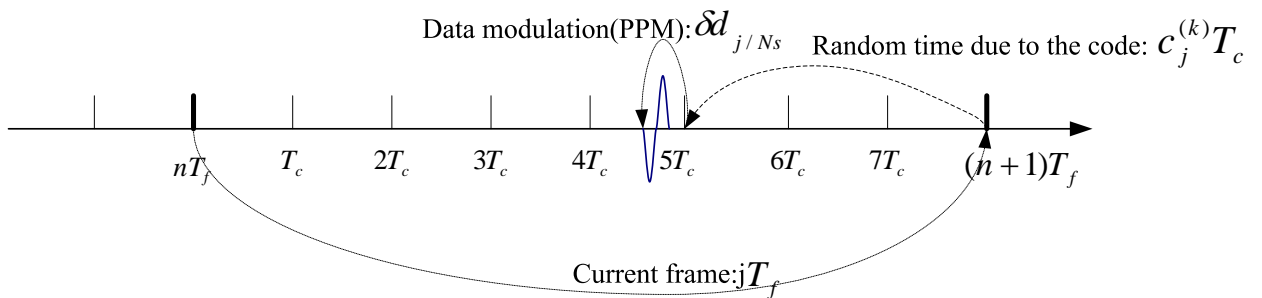


圖 2-11 跳時系統的示意圖

2.5 脈波產生器

雖然脈波產生器是發射器電路中最關鍵的部份，但根據目前所發表的文獻中，還未有電路架構提出能有效滿足頻寬和頻譜規範，因此成為無線通訊裡一個相當重要的研究領域。以下將簡介幾篇典型的脈波產生器電路，並在第三章裡和本論文所提出的電路列表比較。

最簡單的方法是由數位邏輯電路來組成的，如圖 2-12(a)所示，當方波震盪器的一個輸入和另一個經過反向器延遲的輸入作為 XOR 閘的兩個輸入時，根據 XOR 閘的邏輯，當兩個輸入為不同層級的時候，輸出為 high，因為方波的上升與下降時間非為零，所以輸出為一個類似高斯脈波的訊號；同理 AND 閘是當兩個輸入同時為 high 時，輸出才是 high，引伸到 NAND、NOR 等其他數位邏輯同樣可以達到此目的。

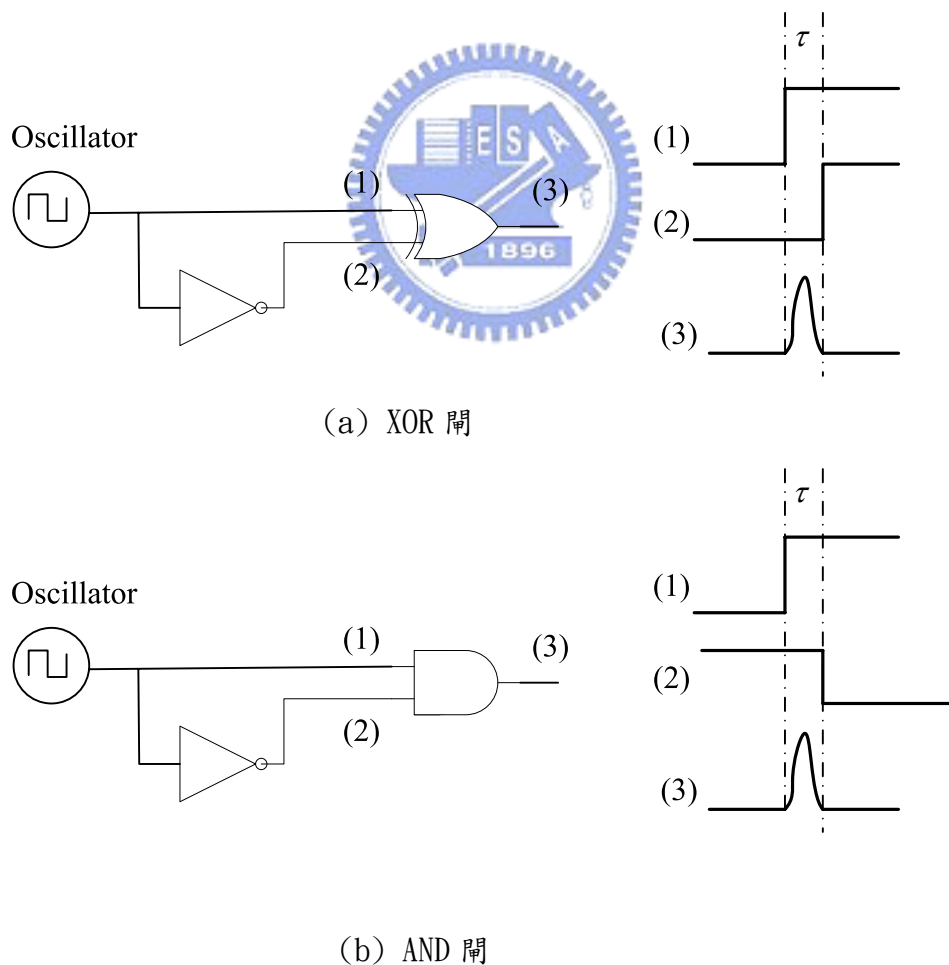


圖 2-12 以數位邏輯電路來產生脈波

德州農工大學的 C. Nguyen 發表一系列以分散式二極體在微波電路上實現脈波的方法[10, 11]，見圖 2-13，此架構主要是利用一顆 SRD 二極體(step-recovery diode)產生一個快速切換的步階訊號(step pulse)，經過一個短路殘段(short-circuited stub)而反射會造成 180 度的相位差，和原本正向前進的步階訊號相結合後成為一個類似於高斯脈波的訊號。而蕭基二極體的作用是當只有脈波振幅大於臨界電壓才能通過，藉此消除濼波；後半段的脈波塑型網路(pulse shaping network)是作寬頻阻抗匹配用，最後由 C_F 和 R_L 形成一高通濾波器作微分器，藉此將高斯脈波微分一次形成單輪脈波，區間約為 300ps。優點是製作簡單，波形對稱且濼波小，缺點是頻譜特性差且不能電路整合。

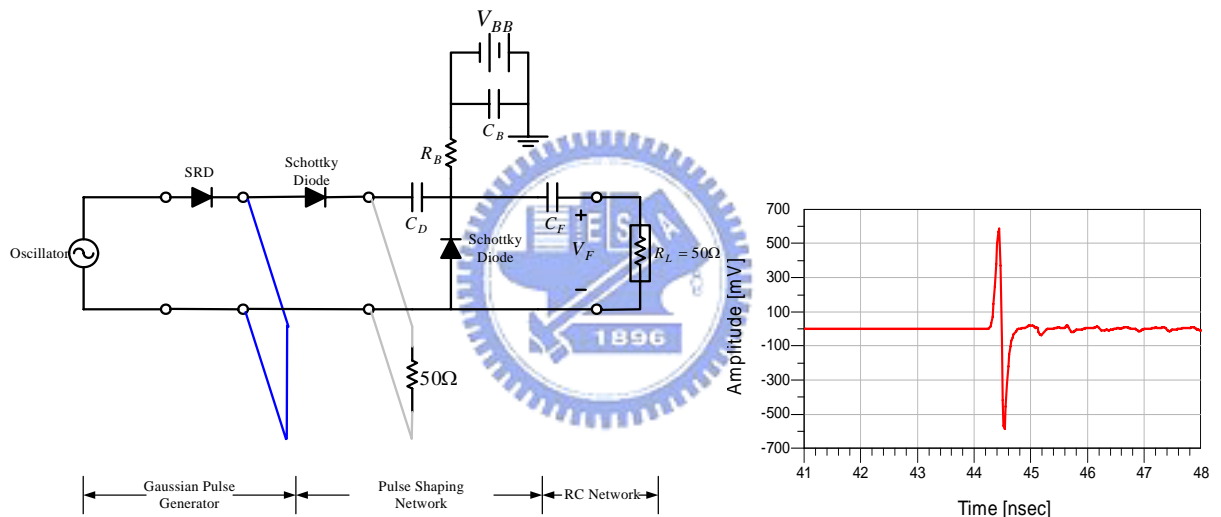


圖 2-13 以 SRD 產生單輪脈波

另有兩篇文獻是利用 CMOS 0.18um 技術模擬出史丘茲單輪脈波(高斯脈波的兩次微分)[12, 13]，他們的共同特色就是由電路去實現數學式子，而產生類似高斯的波形。在文獻[12]中，是根據高斯脈波的數學式近似於雙區線正割函數(hyperbolic secant function)的平方，推導如下：

$$w(t) = A e^{-[(t-T_c)/Tau]^2} = e^{-x^2} = 1 - x^2 + \frac{x^4}{2!} - \frac{x^6}{3!} + \dots$$

$$\operatorname{sech}(x) = 1 - \frac{x^2}{2} + \frac{5}{24}x^4 - \frac{61}{720}x^6 + \dots$$

$$\Rightarrow w_2(t) = \operatorname{sech}^2 x = 1 - x^2 + \frac{16}{24}x^4 - \frac{152}{720}x^6 + \dots \cong w(t)$$

圖 2-14 顯示出高斯波形、 $\operatorname{sech}^2(x)$ 和 $\operatorname{sech}(x)$ 的波形，可知高斯波形(y_1)與雙區線正割函數的平方(y_2)非常相似。

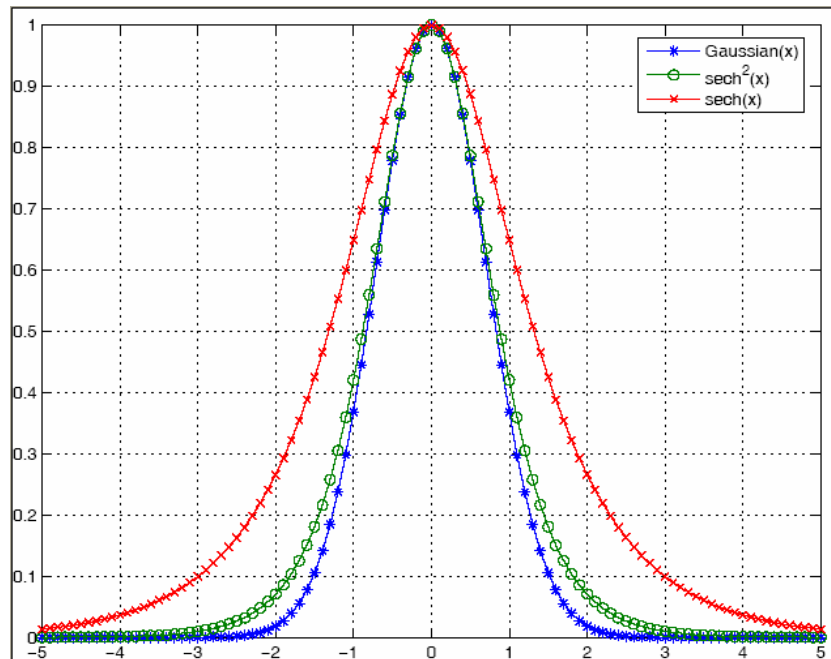
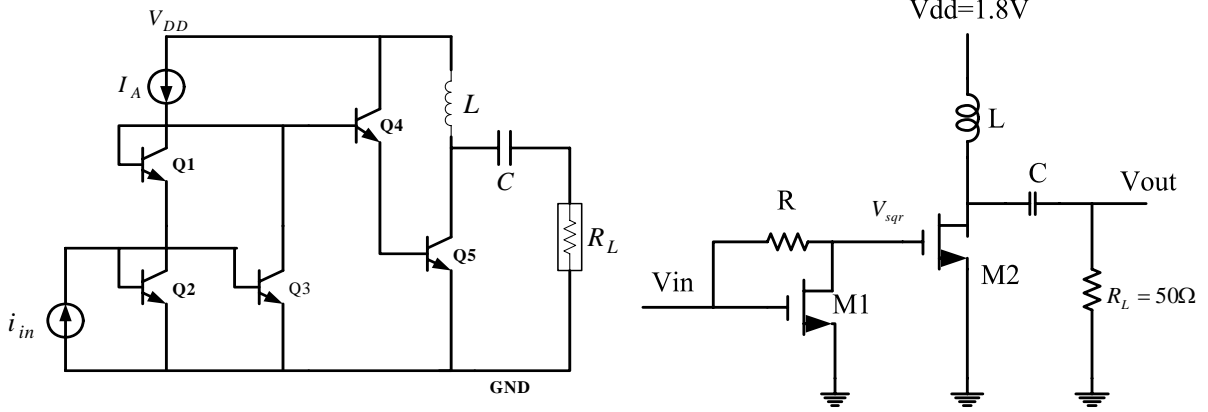


圖 2-14 高斯函數(y_1)、 $\operatorname{sech}^2(x)$ (y_2)和 $\operatorname{sech}(x)$ (y_3)的比較

電路架構見圖 2-15(a)，當輸入電流源為雙區線正切函數，經由一個平方器電路使得 Q5 的集極電流近似成高斯脈波，因為電感 L 將電流微分一次後，再次由一對電容、電阻所組成的高通濾波器又微分一次，這樣的兩次微分電路是相當有效且簡易設計的，因此也成為本次設計所參考的微分架構。觀察其波形雖然對稱，但振幅太小的結果造成傳輸易衰減，而且脈波寬度高達 2ns 以上，其頻寬必定有限。

在文獻[13]所提出的架構基本上和前一篇類似，參照圖 2-15(b)，使 M1 操作在飽和區則如同一個平方器，若 M2 偏壓在弱反轉區則 $I_{DS2} = K_e e^{V_{squ}(t)/\lambda} \approx A e^{-x^2}$ ，如同

一高斯脈波，再經由一 RLC 二階微分電路，產生史丘茲單輪脈波。其波形近似對稱且頻寬可達 5GHz。



(a) [12]

(b) [13]

圖 2-15 史丘茲脈波產生器電路

在文獻[14]中提出以數位式邏輯電路設計出高斯脈波五次微分波形，此種波形之後不需連接額外的濾波器即能滿足 FCC 的頻譜，其電路架構如圖 2-16 所示，第一級的三角脈波產生原理如一開始所述，分別以 NAND 和 NOR 來產生反向的三角波，各鄰近的三角波之間相差約 100ps 的時間延遲，原因在於每個輸出節點所串接的反相器數目不同，而輸出級結合四種不同的三角波來形成最後的五次微分高斯脈波。

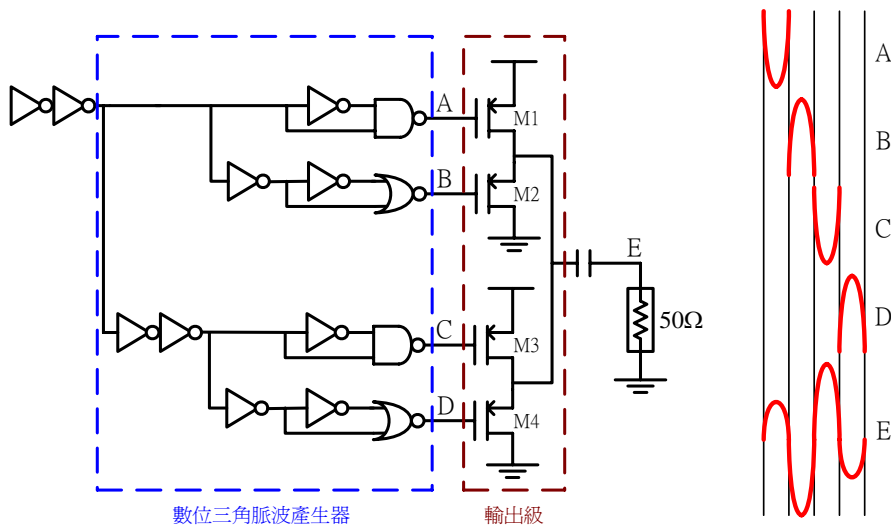


圖 2-16 數位式高階脈波產生器

第三章 超寬頻脈波產生器設計

3.1 摘要

本章提出一個創新的脈波產生器電路，能夠產生適用於超寬頻脈衝通訊的高階微分高斯波形，此輸出波形擁有高對稱性和極低的濼波(ringing)等特性，其頻域上更涵蓋 3~10GHz 的頻寬。模擬結果顯示當脈波重複率高達 500MHz 時，此脈波產生器的輸出波型區間仍有 400ps 和峰對峰的振幅為 43mV。此電路利用台積電 CMOS 0.18um 的製程技術來模擬並製作品片，梯次為 T18-94E，量測結果已成功驗證此電路的可行性。此脈波產生器不僅可應用在發射器中當信號源，亦可在接收機中提供匹配相關器的樣板波形。本章節敘述如下:在 3.2 中，將介紹此電路中的各個區塊及其設計原理，並輔以模擬分析來比對說明，在 3.3 中會顯示各種狀態的模擬圖，在 3.4 中會比較量測結果並做結論。



3.2 電路設計分析

圖 3-1 為本章的高階脈波產生器的架構簡圖，以套裝軟體 ADS2004 版本模擬全部電路，整體運作原理說明如下：

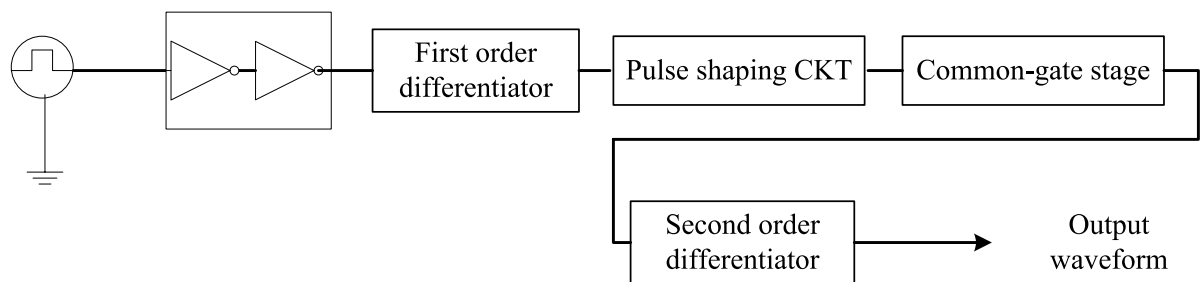


圖 3-1 高階脈波產生器架構圖

首先，輸入源為 100MHz 的方波震盪器，不同方波頻率會造成產生波形週期的不同，即使升到 500MHz，模擬的波形依然完整。震盪器的輸出為兩個反向器，由於反向

器在 0.18um 製程下切換相當快速，其作用在於有效降低上升與下降時間，在文獻[14]中也有使用類似方法來提升切換時間。方波先經過一個簡單的 RC 微分器，會在方波的上升與下降時間分別產生一個類似的高斯脈波，此時必須小心控制 RC 值，以期能有一理想對稱的波形。由於這時的脈波寬度為 nano-second 等級，為了將脈波微縮到 pico-second 級，必須再經過有著不同直流偏壓的兩個反向器作為脈波塑形的功用。接著以一顆 PMOS 作為共閘極放大器，從源極看進去的等效輸入阻抗與在共閘極放大器前接了一顆電容，設計為同一等級，巧妙將原本的高斯脈波微分成一個單輪脈波，最後接了一個 RLC 二階微分電路，在輸出端產生一個有高頻譜效率的高階微分高斯脈波。

電路描述

圖 3-2 為高階脈波產生器電路圖，以下將針對每一個電路區塊功能解釋，輔以模擬波形對照。(圖上的 V1~V4 對應為以下所觀察的波形)

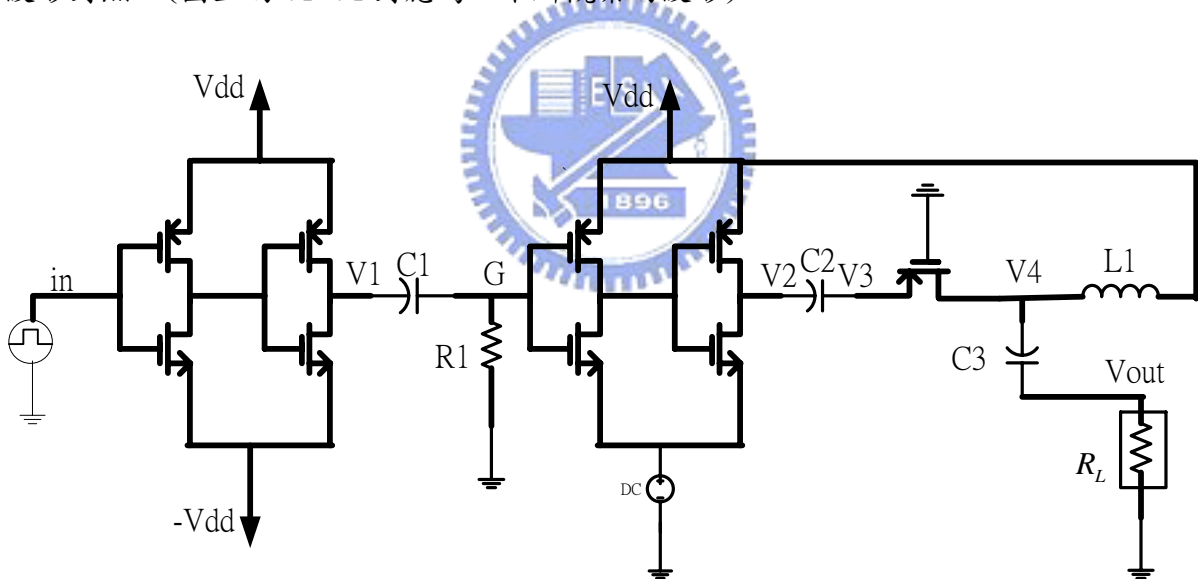


圖 3-2 高階脈波產生器電路圖

由於在 0.18um 製程下的反向器切換速度相當快，反向器作用為降低震盪器發出輸入方波的上升與下降時間，以使方波更加陡峭(sharp)，來提供一個驅動下一級的方波訊號，好處是之後產生的脈波區間會縮短。電路的輸入端為外接正負 1 伏特的方波，而反向器的 $\pm V_{dd} = \pm 1.8V$ 。

一階微分器(first order differentiator)

以一對 C1、R1 所組成的微分器，亦可看作是電容充放電的過程，觀察圖 3-3 在方波的上升時間及下降時間分別會產生一對反向的近似高斯波形，電容、電阻要小心控制方能得到一完整且對稱的波形，因為這一級是相當重要的，它會直接影響最後的輸出波形是否對稱並且無多餘的 ringing。其波形寬度有 2ns，振幅約為 600mV。

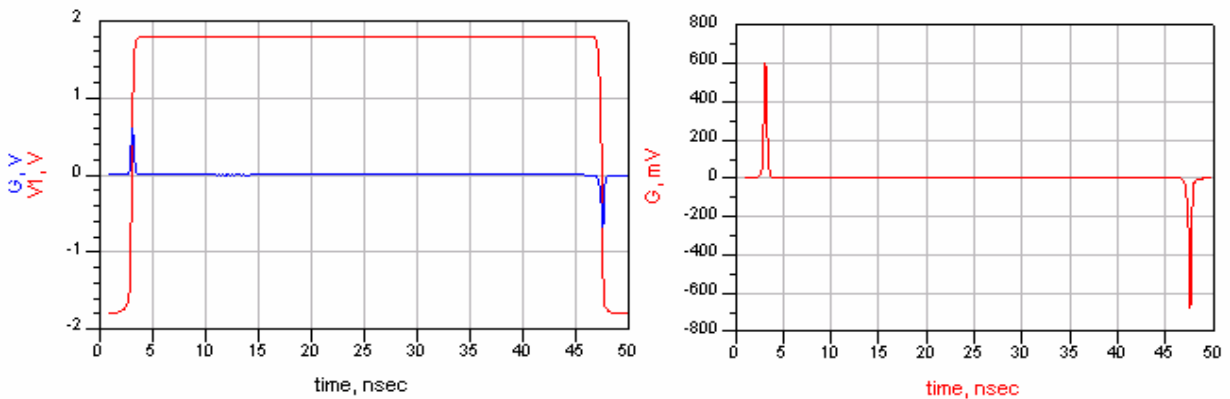


圖 3-3 近似高斯波形的產生



脈波塑型電路 (pulse shaping circuit)

觀察圖 3-4，為了使上一級所產生的高斯波形寬度更加縮小，又不改變脈波的極性 (polarity)，因此使用一對反向器實現脈波塑形的目的，為了不增加額外的電源供應，Vdd 一律接 1.8 V，在 NMOS 的源極外加一個 -0.4 V 的電源供應是為了考量使電晶體開關的臨界電壓大小，使得輸出波形不失真所作的設計。而由上一級所產生的反向高斯脈波 (0 ~ -600mV) 經過第一個反向器，因為 PMOS 一直開啟且 NMOS 關閉，所以一直維持在 1.8 V 而不變化，只留下原本正向的高斯脈波 (0 ~ 600mV) 在作動，其輸出脈波頻寬由原本約 2ns 縮小到 300ps，而脈波振幅變小為 225mV。

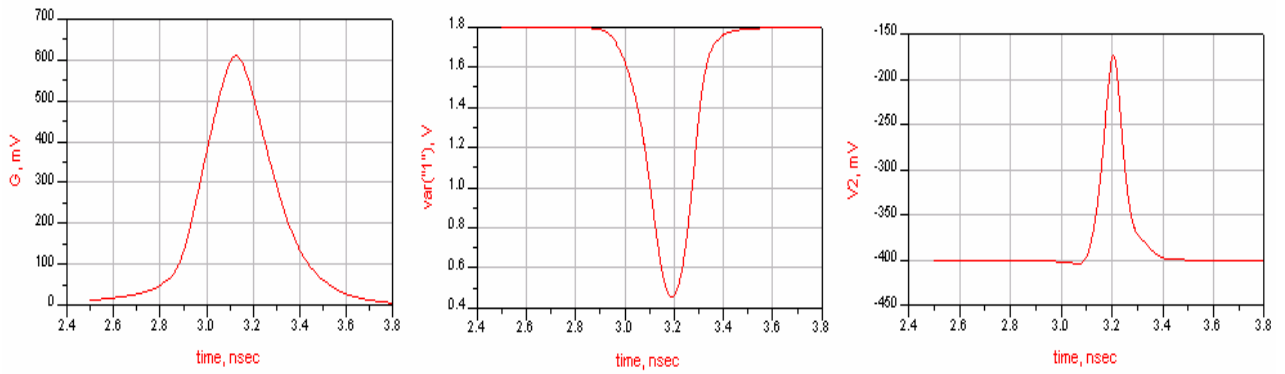


圖 3-4 脈波塑形後的波形

共閘極架構 (common-gate stage)

選用一個 PMOS 作為共閘極架構有兩個目的，一個是為了隔絕電容 C2 和下一級的二階 RLC 微分電路發生效用；另外就是當電晶體的汲極負載阻抗相當小時，共閘極組態的輸入阻抗才會低[7]。因此見圖 3-5 共閘極與二階微分器架構的電路圖，從源極看進去的等效阻抗 Z_{in} 的歐姆值和 C2(0.5pF)設計為同一等級，如同一個 RC 微分器，將前一級的輸出高斯脈波微分一次成一個對稱的單輪脈波(mono-pulse)，觀察圖 3-6 的 V3 脈波寬度約 300ps 和 V2 相近。

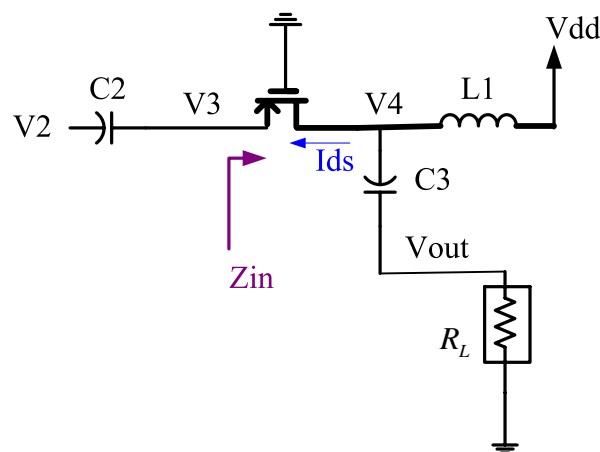


圖 3-5 共閘極與二階微分器架構

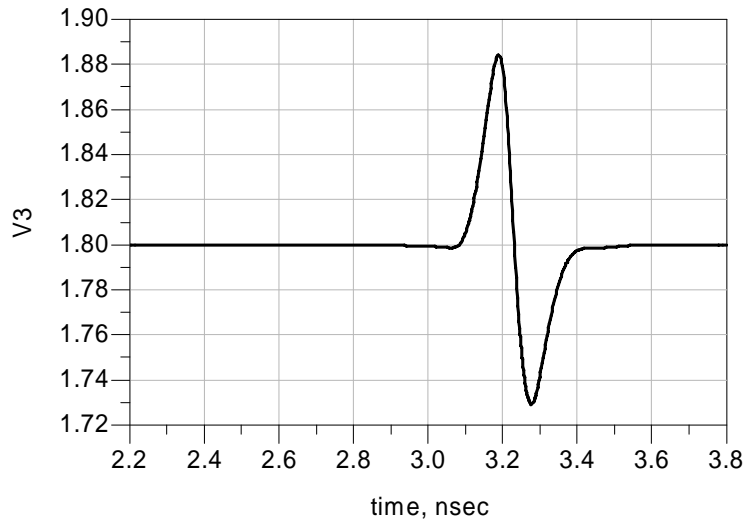


圖 3-6 單輪脈波

二階微分器 (second order differentiator)

由 L_1 、 C_3 、 R_L 所組成的二階微分器架構常用於脈波產生器的電路裡[13]，優點是元件簡單且效果好，不像傳統類比式的微分器面積大、結構複雜，主要缺點是被動元件必然消耗絕大部分的脈波振幅。參照圖 3-5，RLC 電路運作原理推導如下：(in s domain)

流經 C_3 、 R_L 路徑為同一電流：

$$sC_3 \times (V_4 - V_{out}) = \frac{V_{out}}{R_L} \Rightarrow V_4 = \left(\frac{V_{out}}{R_L} + sC_3 V_{out} \right) \times \frac{1}{sC_3}$$

在 V_4 節點的 Kichhoff's rules：

$$\frac{-1}{sL_1} \times \left(\frac{V_{out}}{R_L} + sC_3 V_{out} \right) \times \frac{1}{sC_3} = I_{ds} + \frac{V_{out}}{R_L}$$

$$\Rightarrow \frac{V_{out}}{I_{ds}} = \frac{-sR_L L_1}{R_L + sL_1 + \frac{1}{sC_3}} \quad (1)$$

$$\because L_1 = 1.2nH, C_3 = 0.5pF, R_L = 50\Omega$$

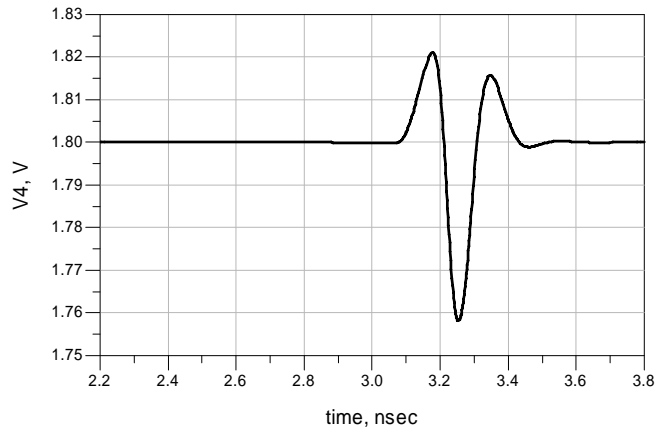
$$\therefore R_L + sL_1 \ll \frac{1}{sC_3} \quad \text{is valid in the frequency range (3~10GHz)}$$

，帶入到式(1)

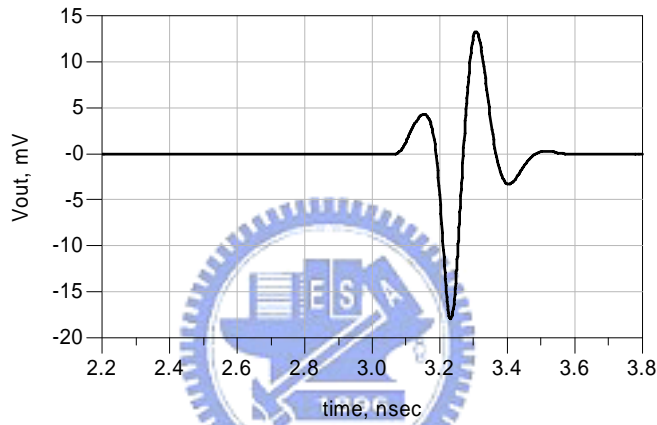
$$\Rightarrow V_{out} \approx -s^2 R_L L_1 C_3 \times I_{ds}$$

很明顯地，輸出電壓是汲極電流的兩次微分形式，觀察圖 3-7(a)的 $V_4 = L_1 \frac{dI_{ds}}{dt}$ 為一標準的 Scholtz's monocycle pulse(兩次微分高斯波形的特稱)，其脈波寬度約為 300ps，脈波振幅約為 75mV。而最後輸出在 50Ω 負載阻抗上為一對稱且無 ringing 的三次微分高斯脈波，由圖 3-7(b)可得知最後輸出的脈波寬度為 400ps，振幅為 43mV(peak to peak)。參照圖 3-8 為時域波形轉換在頻譜上的特性，觀察得知其頻寬約涵蓋 3~10GHz，且頻譜效率高達 93%，在此定義頻譜效率為在 3.1~10GHz 的頻寬內，發射脈波的頻譜佔整個美國聯邦通訊委員會所限定最大 EIRP 值的比例。雖然在低頻的部份有些微沒有符合頻譜標準，因此吾人之後做了電路上的改良以滿足頻譜限制，將在第四章詳述。

總結來說，本章所介紹的高階脈波產生器為一創新的電路，波形極近似五階微分的高斯脈波，根據文獻[8]指出此類型的脈波是最滿足頻譜效率的波形，越微分多次的波形，頻域上會越往高頻走，這些條件對頻譜有很好的特性。而且電路中沒有使用到電流源，所以比起[12]不會耗費多餘功率，輸出脈波可以直接由發射器傳送而不需耗用額外的濾波器。



(a)



(b)

圖 3-7 (a) Scholtz單輪脈波 (b) 三次微分高斯波形

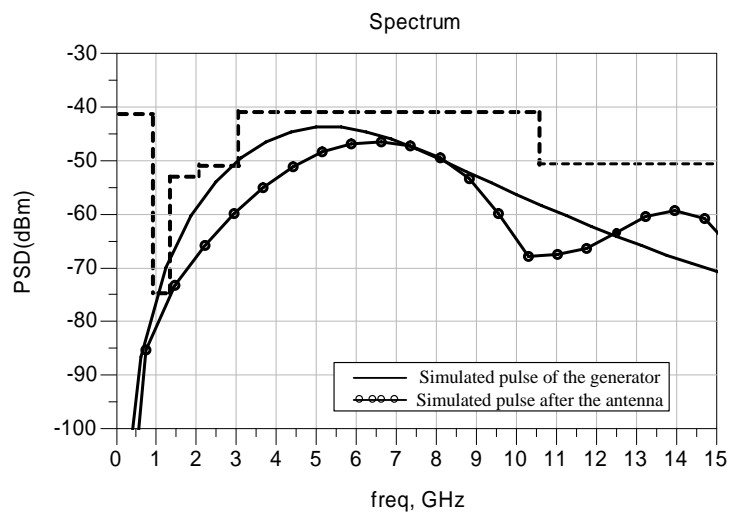


圖 3-8 輸出波形的頻譜

3.3 模擬結果

由於晶圓上切割各晶片所分布的位置各有所不同，因此在製作上的電晶體速度也會有所不同，因此在下線之前必須模擬並考慮製程變異與溫度差異所造成的影響，做以下模擬(圖 3-9~圖 3-15)並整理成表，其中在 TT 正常模式下波形對稱且無 ringing，頻寬涵蓋 3~9.5GHz。表一為整理各項 corner 的模擬比較表。圖 3-16 為下線的佈局圖。core chip 實際面積只有 $0.34 \times 0.23 \text{ mm}^2$ ，但由於 pad 有最小距離考量，因此其他多餘面積以 dummy 填補。

TT 模擬

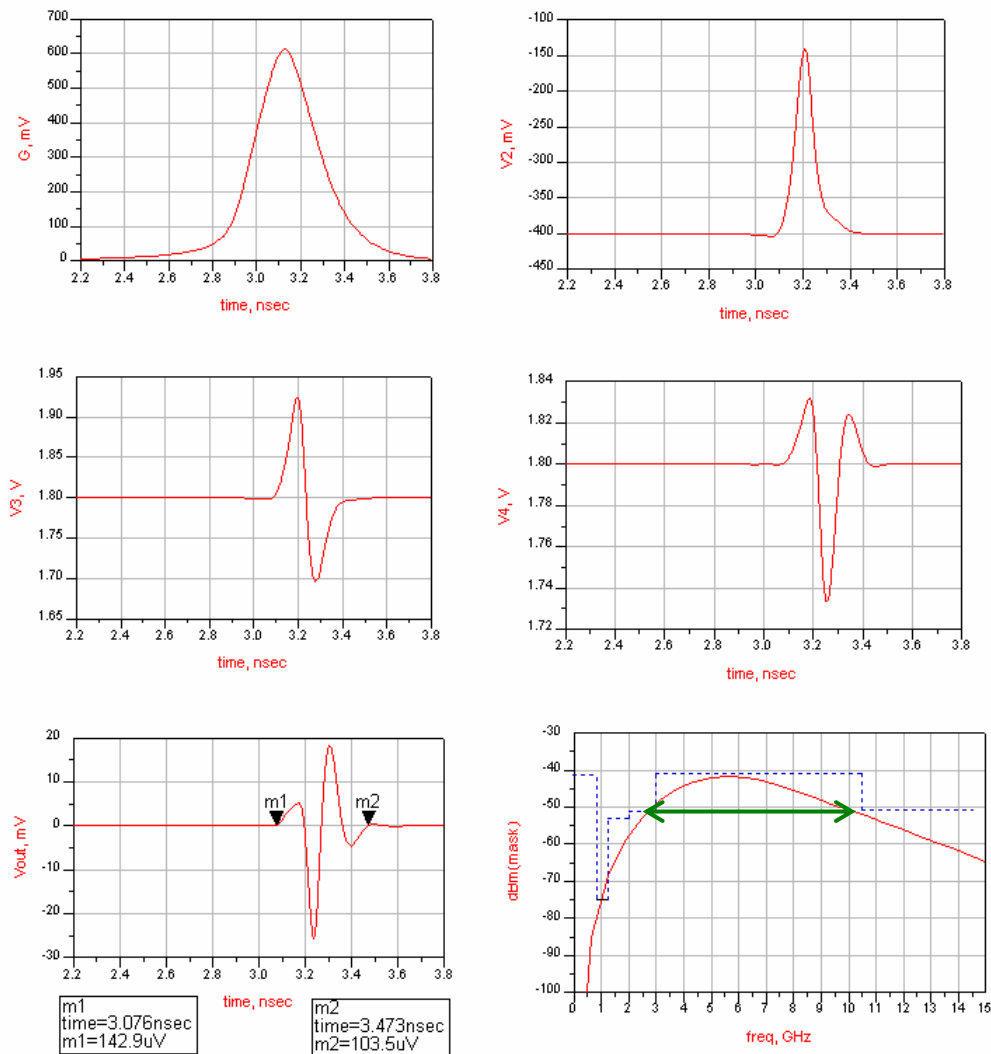


圖 3-9 TT 模擬圖

FS, SF, FF, SS 模擬

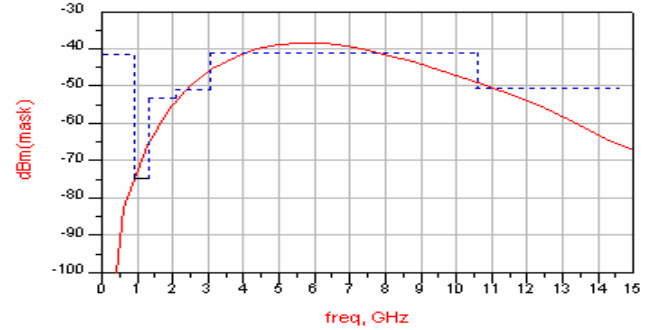
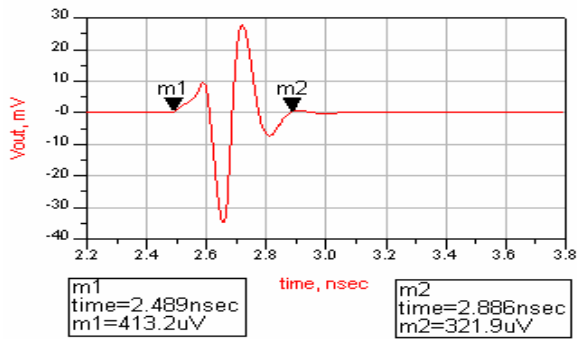


圖 3-10 FS 模擬圖

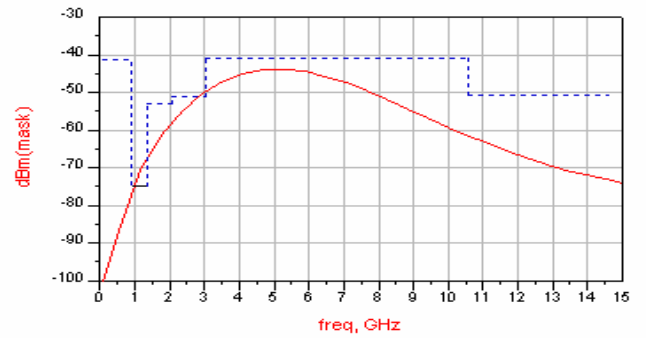
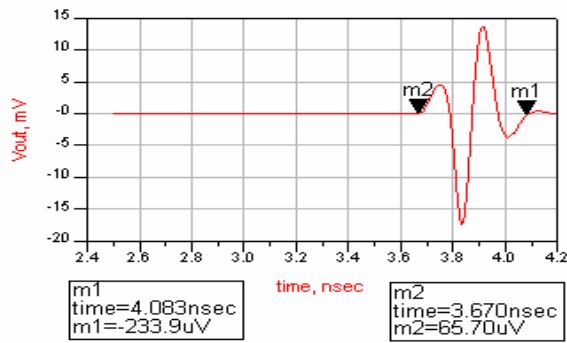


圖 3-11 SF 模擬圖

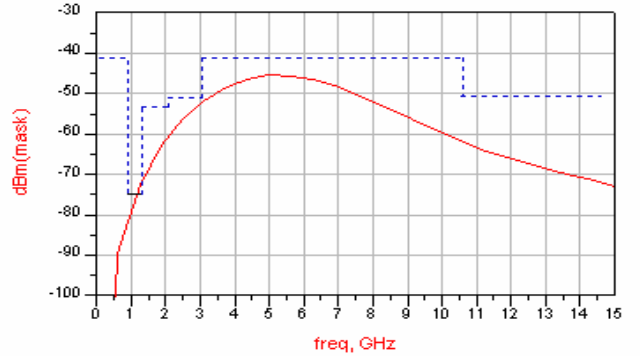
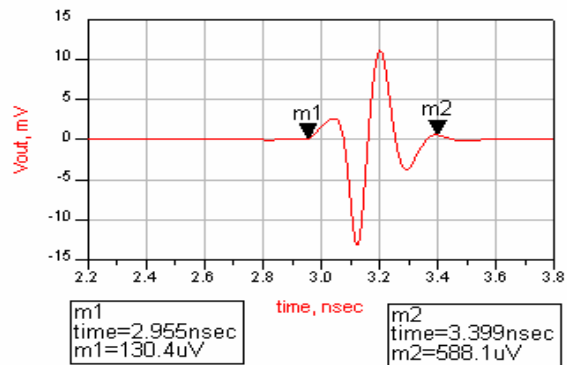


圖 3-12 FF 模擬圖

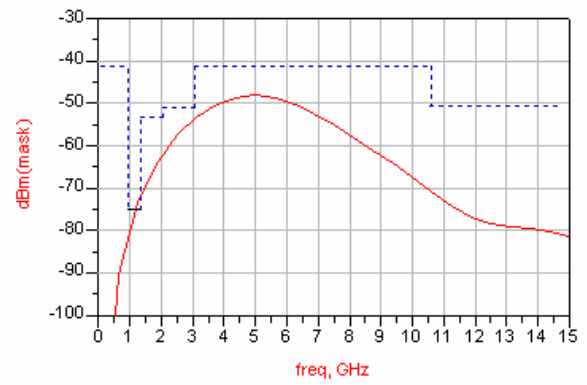
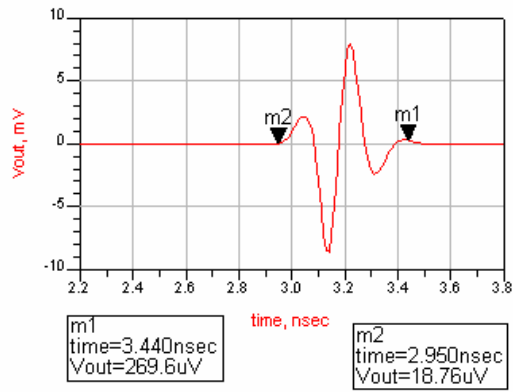


圖 3-13 SS 模擬圖

溫度模擬

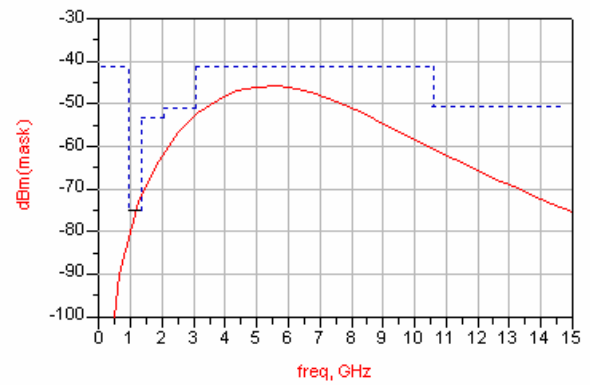
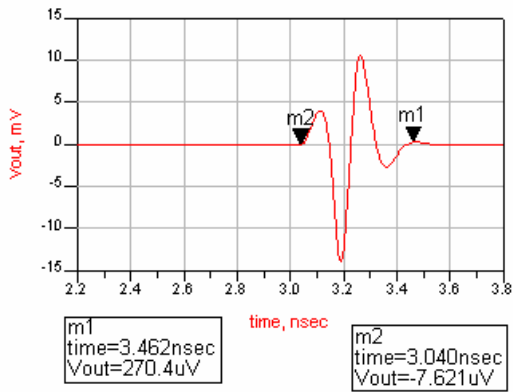


圖 3-14 0°C 模擬圖

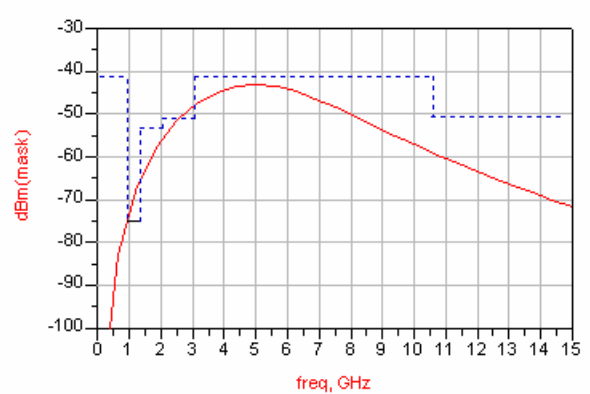
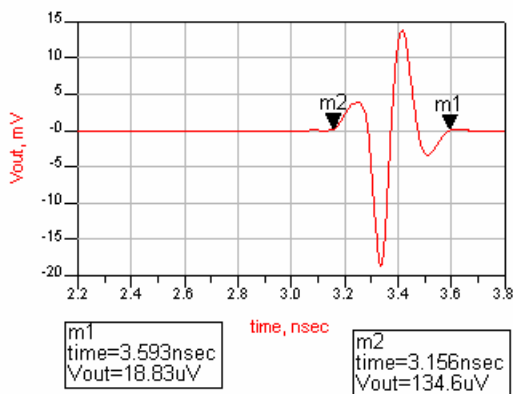


圖 3-15 75°C 模擬圖

Model	TT	FS	SF	FF	SS	0°C	75°C	PEX
振幅(V _{p-p}) (mV)	43	59	30	24	52	33	44	27
脈波寬度 (ps)	400	400	410	440	430	430	450	400
對稱性	極對稱	對稱	對稱	極對稱	些許不對稱	對稱	對稱	些許不對稱
頻寬(-10dB) (GHz)	6.5	6.1	5.3	5	5.5	5.8	6.3	5.1

表一 各項 corner 模擬比較表

表二為目前有文獻發表之相關的超寬頻脈波產生器與本電路所做的比較表，在下列文獻中，除了[11]是以微帶線電路實作，其餘皆是以 CMOS 0.18um 技術來模擬。在文獻 [11, 12] 中，由於論文中並未顯示頻譜圖，因此以*表示；而根據[8]指出單輪脈波先天上的特性以及在[12]中的史丘茲單輪脈波寬度高達 2ns，因此研判其頻譜特性必定不好。

Ref.	[11]	[12]	[13]	[14]	This work
波形	Monocycle	Scholtz's	Scholtz's	High-order	High-order
脈波寬度	400ps	2ns	500ps	400ps	400ps
振幅(V _{p-p})	200mV	< 3mV	20mV	300mV	43mV
ringing	bad	good	medium	good	good
對稱性	good	medium	medium	good	good
頻寬(-10dB)	*	*	5GHz	5.8GHz	6.5GHz
滿足頻譜	bad	bad	medium	medium	good

表二 與前人文獻比較表

佈局平面圖

CKT name : 適用於超寬頻系統的高階脈波產生器
Technology : TSMC 0.18um 1P6M CMOS
Package : NO
Chip Size : $0.84 * 0.82 = 0.6888 \text{ mm}^2$
Transistor/Gate Count : 9 MOS/ 1 RES/ 1 IND/ 3 MIMCAP
Power Dissipation : 16.02 mW (core)

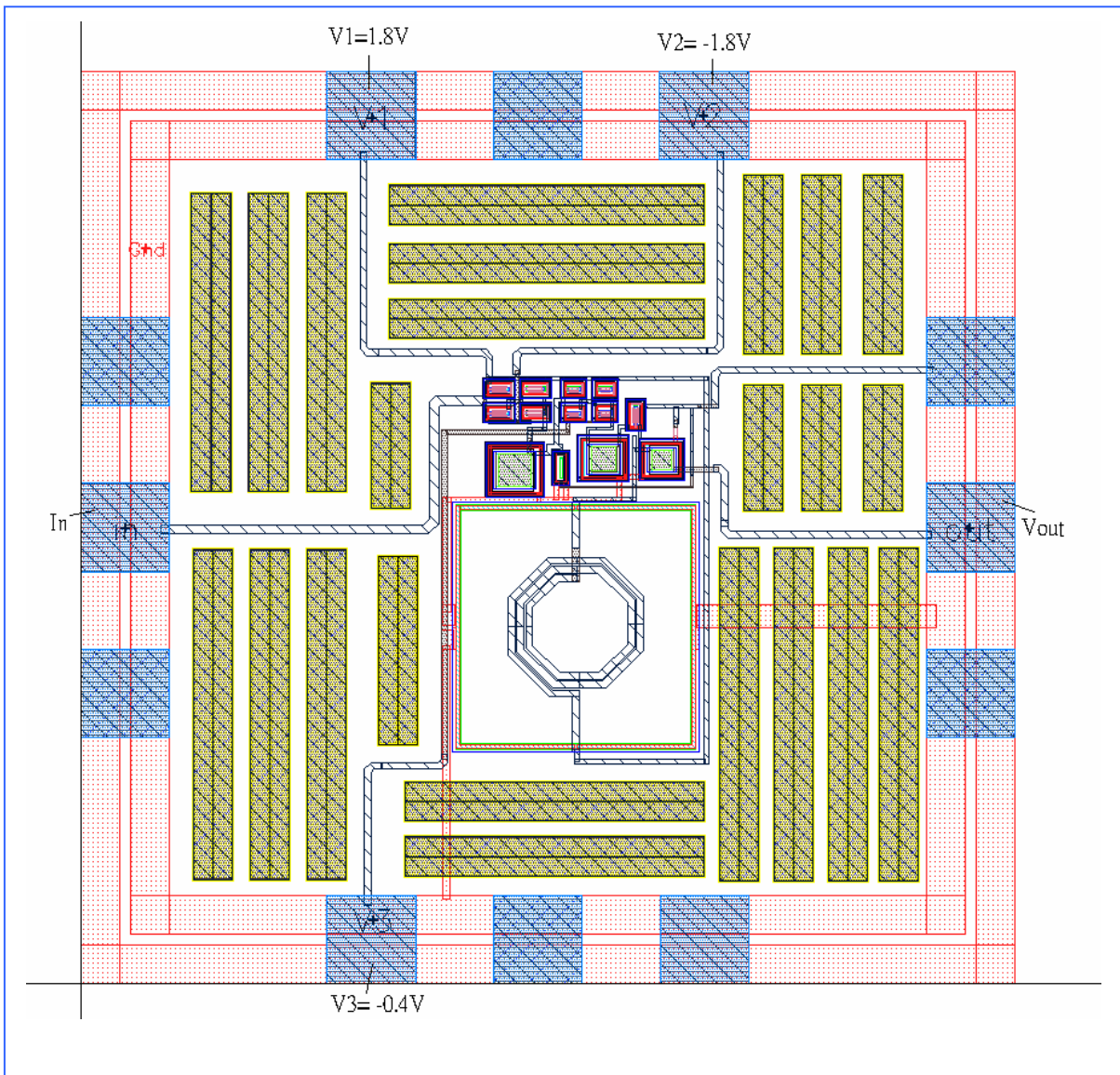


圖 3-16 佈局平面圖

3.4 量測結果

於國家晶片設計中心的高頻實驗室進行 on wafer 量測，測試結果見圖 3-17、圖 3-18。其中圖 3-17 為了清楚顯示波形的特徵，時間軸取 0~5ns 觀察，得知脈波寬度為 500ps，而峰對峰值的振幅有 40mV，表三為預計規格與實測結果表，相異較大的脈波寬度比模擬值多了 100ps，推測可能原因是為了使輸出波形對稱而調動了偏壓，因而減慢了前級反向器的切換速度，使得產生波形的脈寬增大，另一原因可能是 RLC 等被動元件的模型不是很準確導致實作出的晶片和模擬有所差異，一旦元件沒有控制準確，都會造成振幅改變和波形失真的現象發生。另外值得注意的是量測波形在頭尾端有些微的濼波，但其值都在 2mV 左右佔整個振幅的 10%之內，為可接受的範圍。量測時的方波產生器輸入頻率為 50MHz，即每 20ns 為一週期，由圖 3-18 可以得知兩個波型相距 20ns，其間沒有其他大的干擾雜訊產生。參見圖 3-19 的頻譜圖，實線部份為量測波形的頻譜而圓球線則是經由天線發射後的頻譜，由於脈寬增加與波形的不同都會造成轉換在頻譜上和模擬有所差異，在此假設天線為一理想且匹配良好的微分器，而由天線發射後的脈波頻譜，雖然成功往高頻走，改善了低頻部份的功率限制，也在整個頻譜的規範下，但總體來說，頻譜效率卻不高，還有進步的空間。圖 3-20 顯示晶片的微影照相圖，其面積包含 pad 大小約為 0.68 mm^2 ，經由量測結果可發現，輸出波形為高對稱且低失真的高斯三次微分的標準波形，應證此一電路的正常運作功能，在維持相同條件下所得到的量測波形和模擬結果大致相同，然而由於製程和偏壓上的偏移以及佈局不夠完善等因素造成影響電路的實際操作。因此，往後所下線的電路可利用此架構做基礎去做改良和延伸，相信成功的機率是很大的。

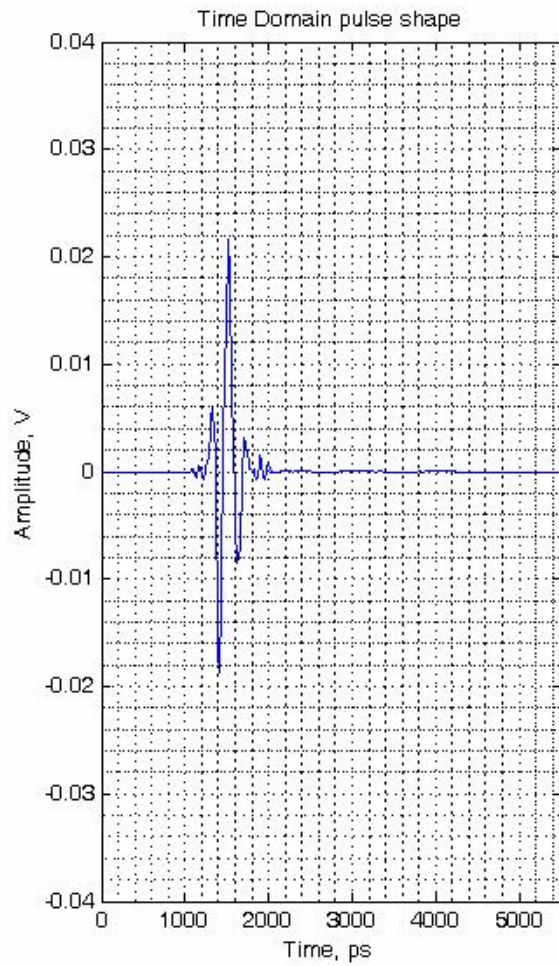


圖 3-17 量測波形 (5ns)

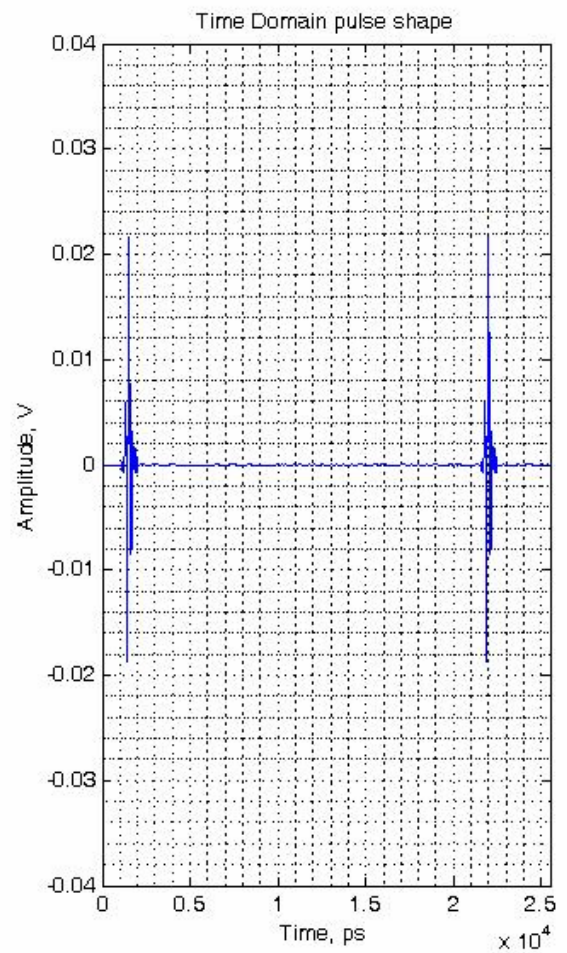


圖 3-18 量測波形 (25ns)

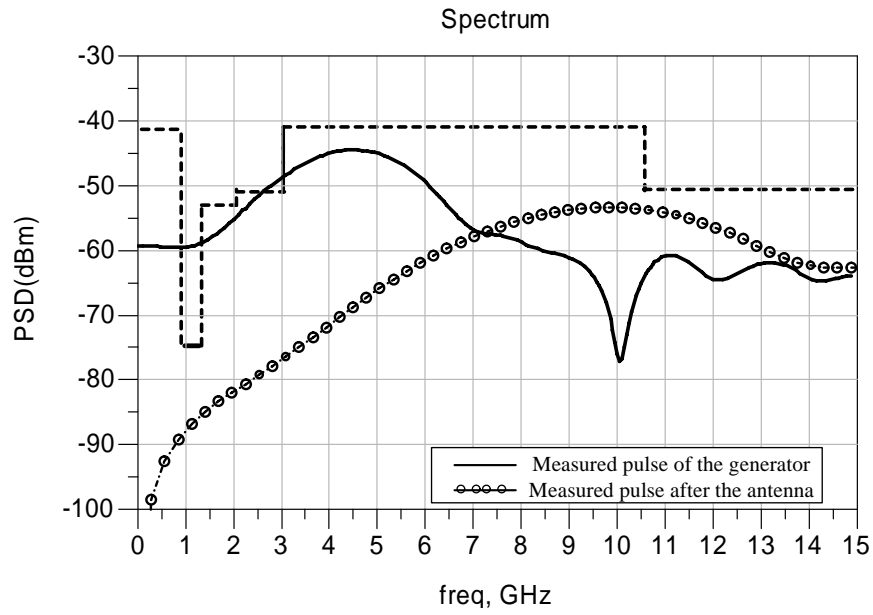


圖 3-19 頻譜圖

規格	模擬結果	量測結果
操作頻率	3.1GHz ~ 10.6 GHz	
Pulse repetition frequency	50MHz	50MHz
供應電壓	1.8V, -1.8V, -0.4V	
脈波寬度	400ps	500ps
脈波振幅(Vp-p)	43mV	40mV
脈波頻寬(-10dB)	3GHz ~ 9.5GHz	4.5~12.5GHz
消耗功率	16.02 mW	18.33mV

表三 脈波產生器預計規格與實測結果表

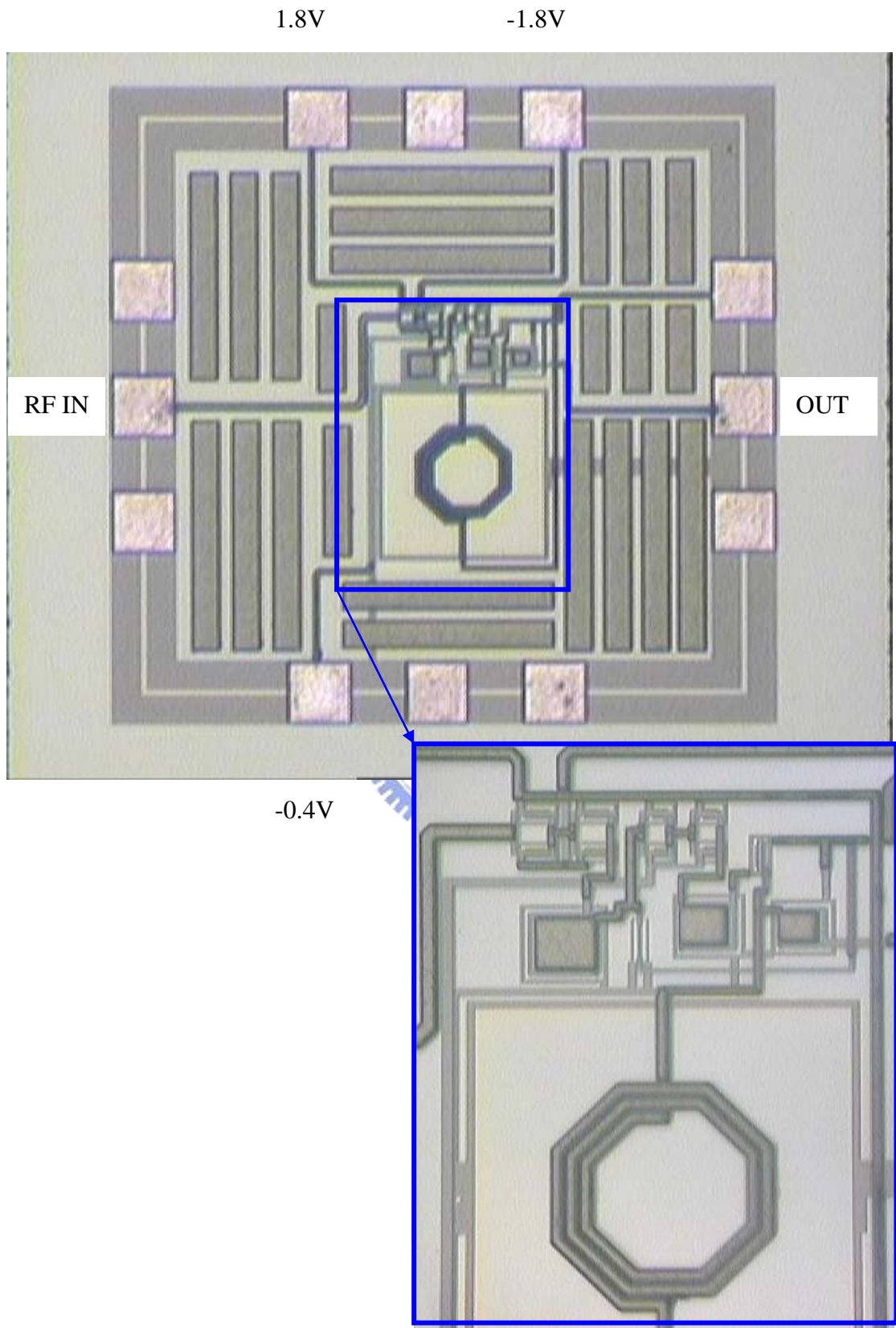


圖 3-20 脈波產生器微影照相佈局圖

第四章 超寬頻脈波發射器設計

4.1 摘要

本章提出一個整合脈波發射器的設計，將第三章的脈波產生器整合在一個脈波位置調變器之後，以兩個位元來產生四個位置的調變，而輸出端接上一個具有低插入損耗的寬頻單刀雙擲開關，以供日後再加上接收端而整合成收發機之用。

超寬頻脈衝式的發射器架構可以分成兩類，第一種是產生脈波跟本地震盪器(Local Oscillator, LO)作混頻的動作，將原本的基頻上行轉到中心頻率；第二種是發射器直接產生涵蓋超寬頻帶的脈波，而不需要任何的頻率轉換。以發射一個基頻脈波來說，有的方案會外加濾波器來塑形脈波[15, 16]，也有方案是脈波直接發射而座落在超寬頻帶的規範內[14, 17]，本章所提出的發射器是屬於第二種類型的，而且沒有額外加上濾波器。此發射器的輸出波形區間有430ps和峰對峰值的振幅58mV。由於CMOS製程具有低功率與低成本的特色並可與基頻電路整合成為系統單晶片(SOC)的趨勢，因此本電路以TSMC 0.18um模型設計出脈波位置調變發射器整合3.1~10.6GHz全頻段的收發切換開關(T/R switch)，將可應用於收發機的前端發射器之中，如圖4-1為超寬頻脈衝通訊收發器的架構簡圖。下線梯次為T18-95A~C，初步的量測結果也能驗證此電路的可行性。本章節敘述如下：在4.2中會介紹調變器的設計並闡述如何驅動下一級的脈波產生器使其擁有PPM的效果，在4.3中將介紹如何改良傳統的單刀雙擲開關，使其在3.1~10.6GHz的寬頻段還能擁有低插入損耗、高隔離度等不錯的特性，在4.4中會顯示發射器、開關的模擬結果，並和前人的電路列表比較，最後在4.5中會比較量測結果並做結論。

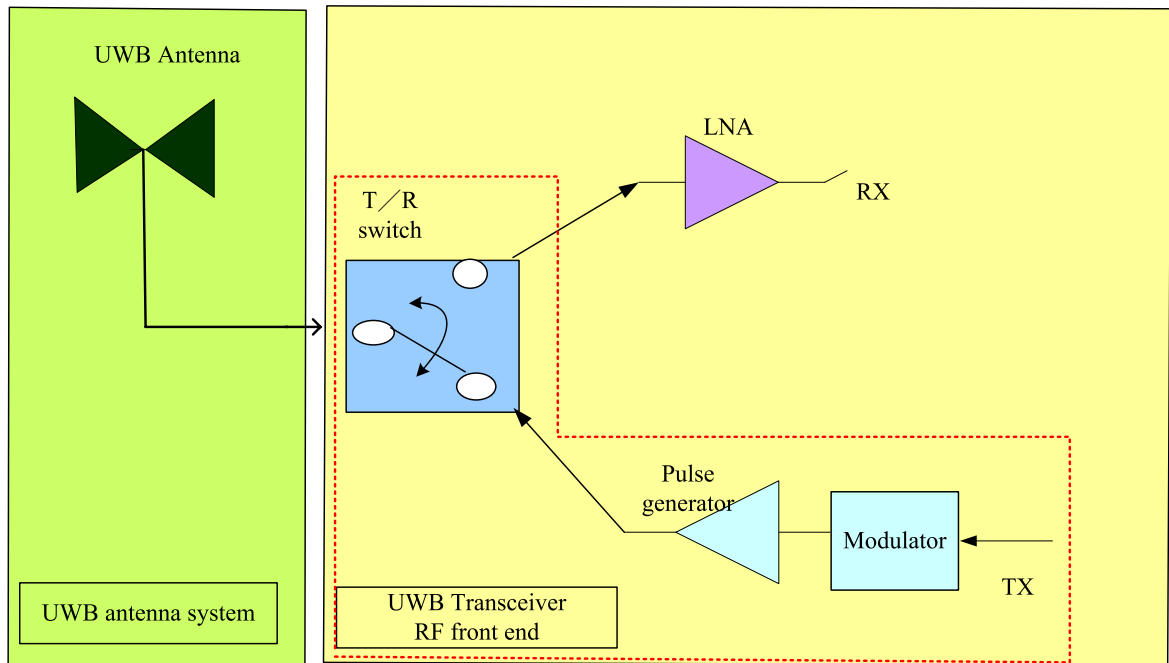


圖 4-1 超寬頻收發器前端電路架構圖

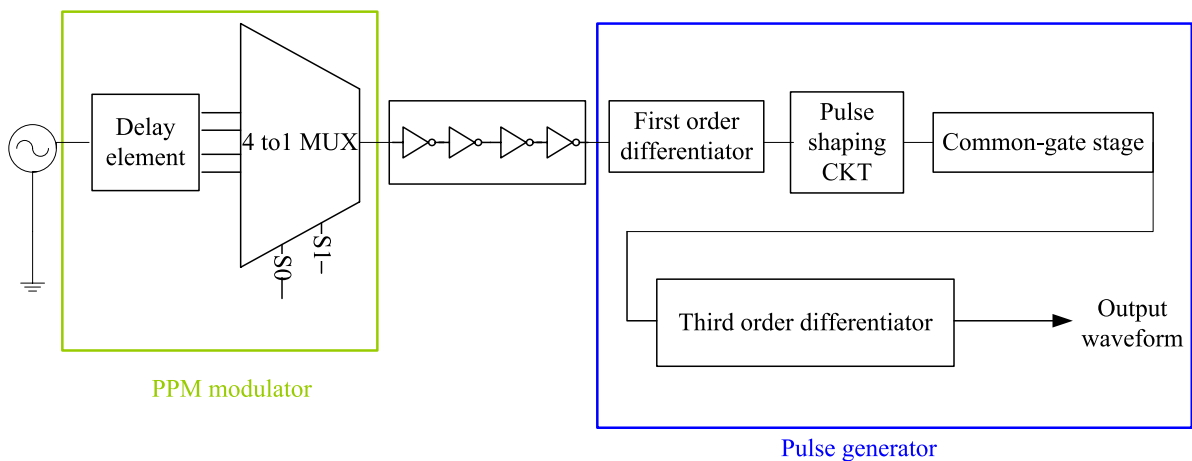


圖 4-2 超寬頻脈波位置調變發射器架構圖

4.2 脈波位置調變器整合脈波產生器設計

參照圖 4-2 的發射器架構圖，設計的理念為：使用數位式的方波去驅動類比式的 RF 脈波產生器，所以只有脈波產生器是類比式的 RF 電路，其餘皆為數位式的設計。輸入端為 100MHz 的弦波震盪，之所以選擇輸入弦波，目的是考量傳統上的作法利用方波輸入反向器的延遲時間相當小，故嘗試以弦波對電容先天上的電性特徵，之後再接反向器還原成方波能產生足夠大的時間延遲，由一個四對一的數位多工器來選擇四個不同延遲時間的方波路徑輸出達成位置調變的目的，接著由所選擇出一條方波輸入來驅動所設計的脈波產生器，以下將對每一個電路區塊作更詳細的說明並輔以模擬圖形描述。（圖上的紅色節點對應為以下所觀察的波形）

脈波位置調變器(PPM modulator)

調變器置於脈波產生器之前或之後，對於整個發射器而言，都可以達成目的。脈波位置調變器是利用時間延遲的原理來造成輸出脈波有不同的位置，因此考量設計延遲二進位的訊號比起連續的類比信號要來的有效率簡單，也就是處理類比式的延遲電路比數位電路通常來的比較複雜、難設計[15]，所以本設計是把調變器置在脈波產生器之前。參照圖 4-3 所示，模擬時輸入 100MHz、振幅為正負 1V 的弦波，分為四條不同的路徑，其中 d0 為原本輸入的弦波，其餘三條路徑分別經過不同的電容值大小所造成振幅與相位上的變化，電容值越小，其阻抗越大，則弦波衰減也越大。後面接上反向器作用是將弦波轉換成方波來驅動下一級的脈波產生器，參照圖 4-4(a)，有了四條不同寬度的方波後，即可用一個四對一的數位多工器操作，我們用兩個位元(S0、S1)去控制不同的路徑輸出，參照圖 4-4(b)是結合四條的多工器輸出波形再同一張圖上，藉由微調電容大小，可輕易控制方波的延遲時間，在這裡設計每個方波相差約 400ps，原因是考量延遲時間和之後所結合的脈波產生器波形寬度必須在同一 level，才能達成具有脈波調變的目的。若此方法驗證可行，未來將可結合多個多工器，如此一來便能大幅增加資料傳輸率，成為具有多人使用的跳頻超寬頻發射器。

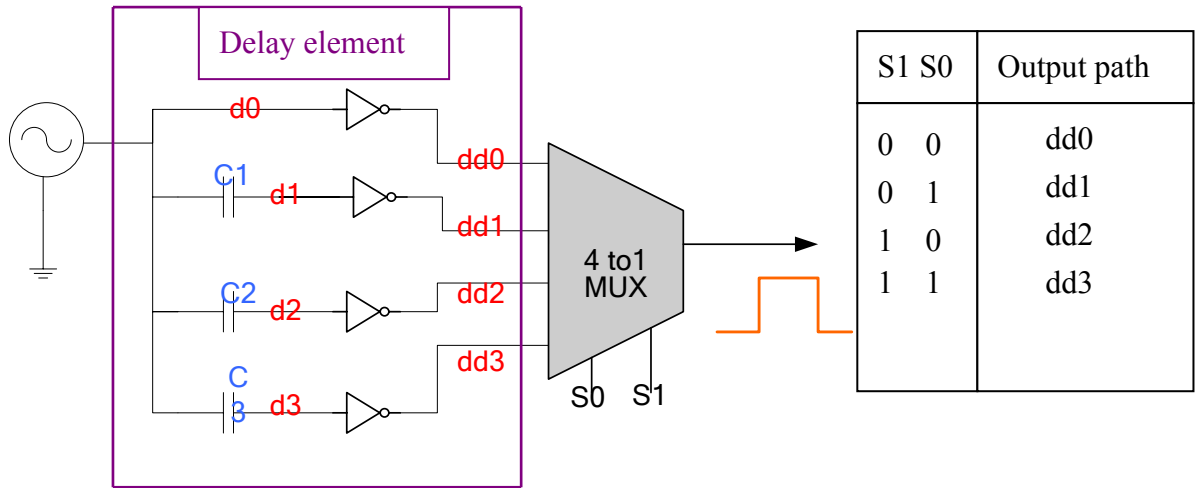


圖 4-3 脈波調變器架構

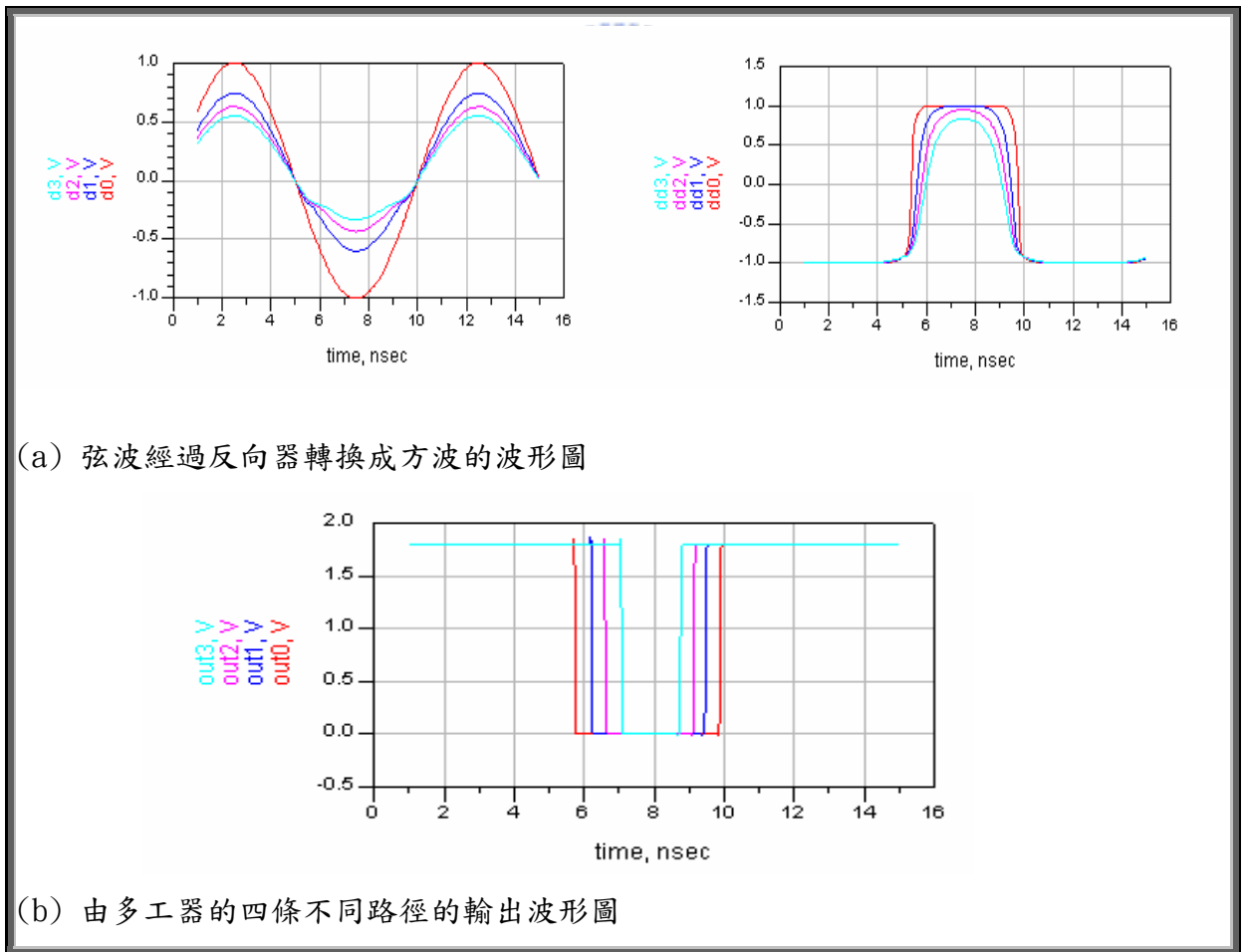


圖 4-4 調變器的轉換波形

脈波產生器

圖 4-5 為修改後的脈波產生器電路圖，基本的運作原理已在第三章詳述，不同之處在於第一級和脈波塑形的反相器數目不同，是為了使上一級的調變器的輸出方波上升與下降時間更加快速與對稱，並對波形的寬度和對稱性所做的調整。最後一級為三階微分器，對汲極所輸出的電流微分一次，且 $C3$ 、 R_L 又對 $L1$ 電壓微分第二次，多增加一顆電感 $L2$ 和 $L1$ 的功能相同，所以總共是三次微分。當我們對波形微分時，每微分一次，頻譜分布就會越往高頻走，此三次微分器最主要的功能在於讓模擬發射器輸出的脈波頻譜能完全滿足 FCC 的頻譜規範。如圖 4-6 所示為四次微分高斯脈波，波形區間 430ps，振幅 65 mV 波形對稱且無濼波，頻寬約達 6GHz。

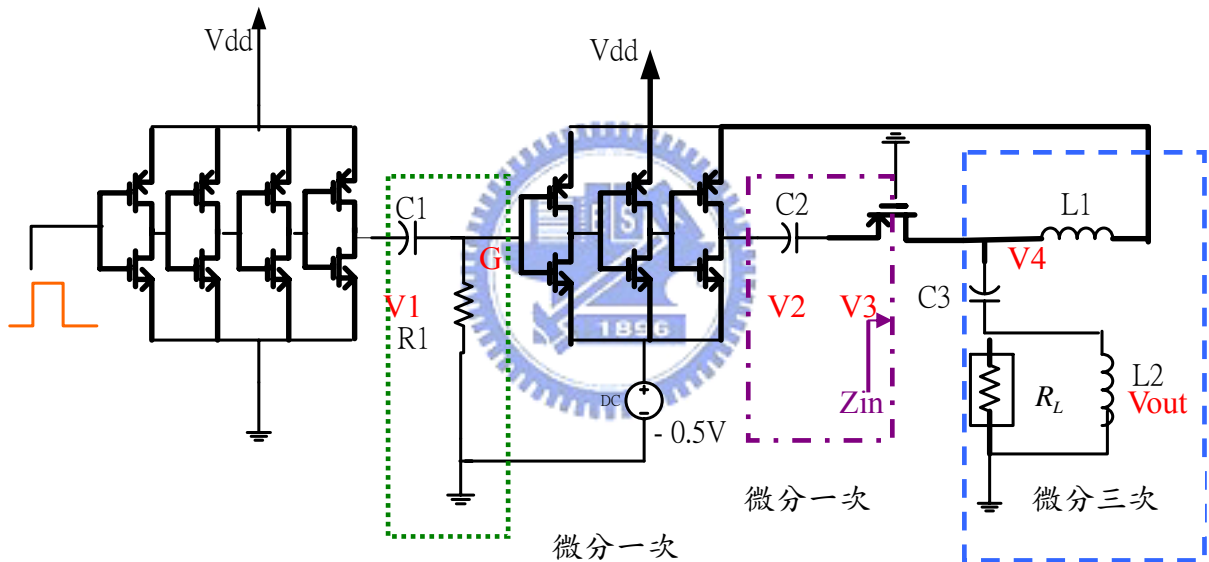


圖 4-5 高階脈波產生器電路圖

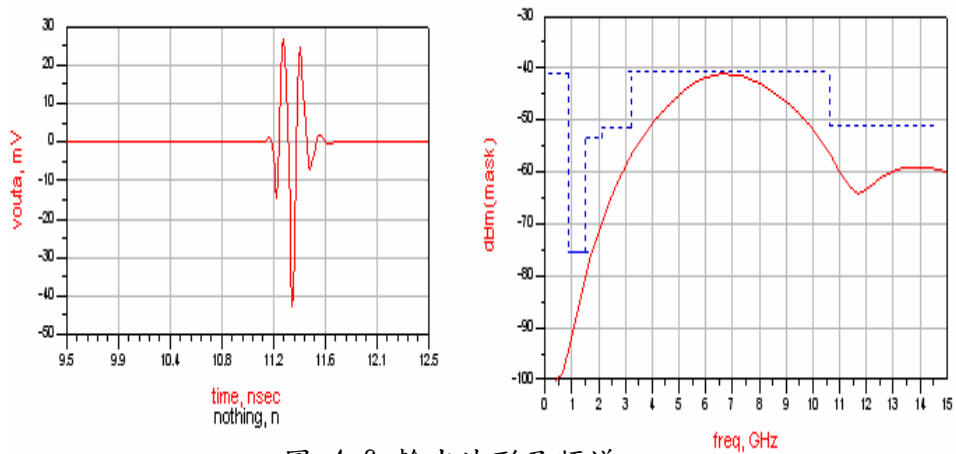
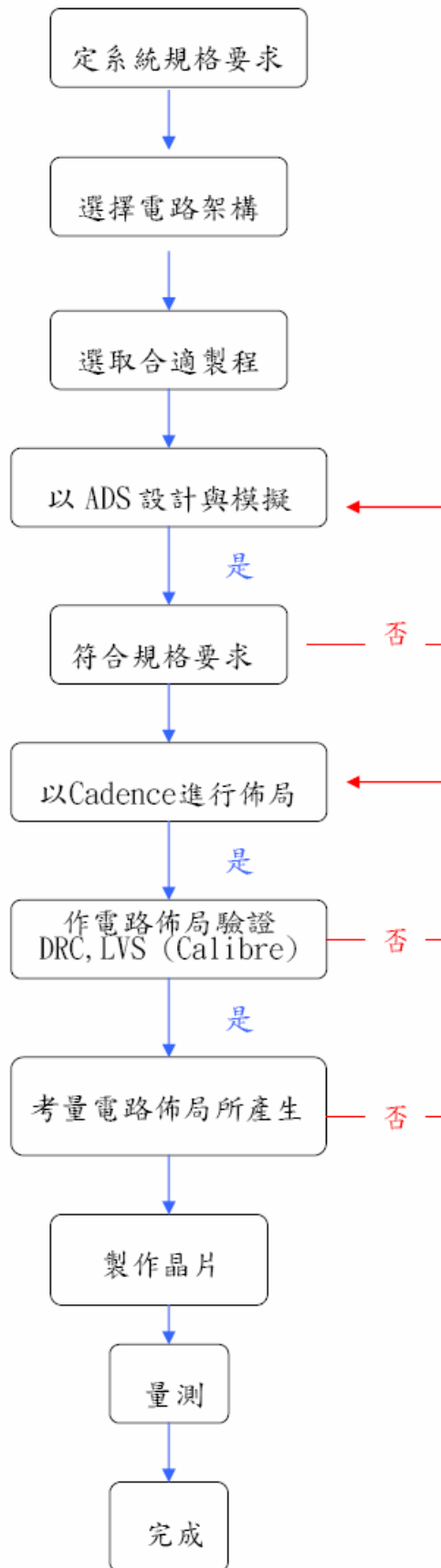


圖 4-6 輸出波形及頻譜

設計流程



本次設計用的模擬軟體為 ADS、Hspice。

模擬流程如下：

1. 參考文獻提出構想
2. 選擇架構並設計脈波發射器。
3. 使波型符合mask而微調各元件值,並模擬出最佳化。
4. 設計PPM架構,確保有固定的time delay輸出。
5. 再與脈波產生器相結合,確保兩個電路能match。
6. 設計切換開關並再次確認輸出波形能滿足mask。
7. 考量corner variation
8. 考量temperature variation
9. 考量supply voltage variation
10. 考量量測情況
11. 做最佳佈局

根據 EM simulation 結果對 layout 和電路進行調整。

4.3 單刀雙擲開關設計

4.3.1 動機

射頻切換開關的好壞直接影響收發機系統的效能，因此為無線行動通訊裡的關鍵元件。由於GaAs製程特色具有低導通電阻、低寄生電容和良好的高頻線性度，傳統上的寬頻開關以GaAs、PIN diode或微機電技術為主來實現，隨著CMOS製程的進步，元件截止頻率越來越高，同時符合低成本、低功率的特色，使其站穩可取代較為昂貴的GaAs製程的利基。

在一個收發機採分時多工的系統裡，開關作為切換收發端的元件，通常發射訊號具有相當高的功率，因此開關須具備高線性度的特性，一般以P1dB(1-dB compression point)來做為衡量輸入射頻功率的處理能力，以承載發射訊號。另外在天線接收訊號經過開關開通時，需具有低**插入損耗(insertion loss)**，這在接收端為一個很重要的參數，由於在接收路徑中，開關位處於第一級元件，因此其插入損耗的大小會主宰整體的系統雜訊度。還有天線與發射端之間和接收端與發射端之間都須具有夠高的**隔離度(isolation)**，才不會造成訊號互相耦合及洩漏的不良效應。總結來說，本電路設計為高隔離度與高線性度，尤其涵蓋3~10GHz的寬頻段裡還能維持極低的插入損耗(值皆小於1dB)，適用於UWB收發機系統中。

4.3.2 設計與分析

本電路架構參考圖4-7串並式的單刀雙擲(single-pole double-throw, SPDT)開關架構[18]，優點是架構簡單、高線性度且幾乎不消耗功率，相當適合現今無線通訊元件對低功耗、低成本、高效能的需求。雖然要得到較好的隔離度可使用多級串接的方式，但因為超寬頻脈衝通訊為分時多工系統，發射與接收模式不會同時啟動，由脈波產生器發射之訊號不會對接收機造成漏入干擾之影響，經過模擬結果得知本架構之收發端隔離度(皆小於20dB)對應用於超寬頻收發機而言應以足夠使用。同時鑒於低插入損耗為開關指

標特性，本電路設計以降低插入損耗為訴求，選擇串並式取代多級串接也是避免因操作頻率升高，插入損耗也隨之變差的特性。

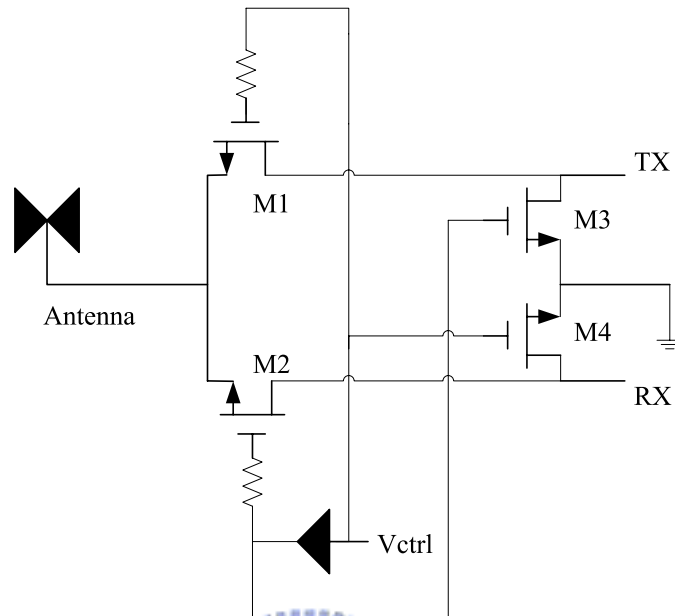


圖 4-7 SPDT基本架構圖

本電路設計原理參考圖4-7，電晶體M1、M2為series arm，具有切換開關的功能並決定開關表現的好壞，而M3、M4為shunt arm，提供另一洩漏訊號路徑來提高整體的隔離度。當處於發射模式時，由控制訊號灌入高電壓(1.8 V)使M1導通，將訊號由天線輸出，而M4導通則是提供處於關閉的接收端一個洩漏訊號到地的路徑，藉此提高天線-接收端的隔離度；同理控制訊號若切到低電壓(0 V)則啟動接收端，M2、M3導通，使訊號由天線傳到接收機。另外電晶體的閘極連接大電阻為k歐姆等級的，目的是改善直流偏壓的隔絕度，否則當汲極和源極受到電壓飄動時，電晶體的偏壓會有fluctuation的現象發生。

由於本開關之後勢必需整合到收發機裡，考量插入損耗對一收發系統的整體雜訊度和靈敏度有舉足輕重的影響，因此本電路著重**低插入損耗**的特性，以下將針對各項影響因子做分析和考量[19]：導通電阻是影響插入損耗的主要因素，隨著串接電晶體的寬度增加，導通電阻會越小，插入損耗亦隨之減小，但是當寬度過大時，由於電容耦合基板

(substrate)效應使得插入損耗反而增大，如圖4-8所示。因此在決定電晶體M1、M2的寬度是由模擬出最小插入損耗而定的。而M3、M4的加入可比原先多增加10dB以上的隔離度，其寬度約為series arm的一半可得到較好的隔離度。

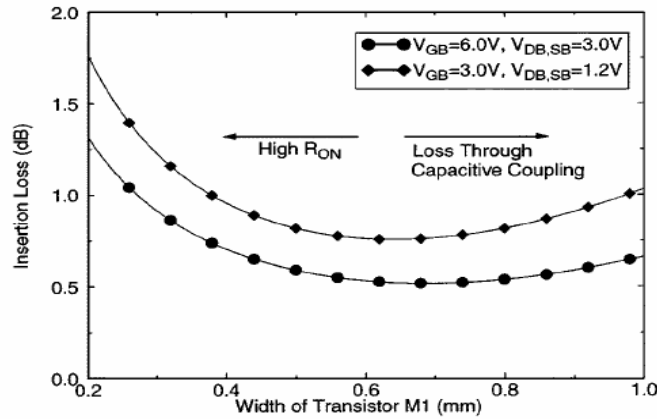


圖 4-8 電晶體寬度對插入損耗的效應


另外基板阻抗也是一個重要的因素，文獻[20]指出，若減少基板阻抗使得其上的功率消耗變少，則插入損耗變小；若使基板阻抗變大，則流入的溢漏電流也變小，同樣能改進插入損耗。因此前人曾用LC諧振偏壓網路來增進效能[21]，但缺點是額外增加晶片面積（電感），而且限制操作在窄頻段內，並不適用於超寬頻段的應用，基於考量電感面積大且高頻的Q值不佳，我們選擇使用body-floating技術來做改良[22]，傳統上電晶體的體極與源極相接，寄生電容會嚴重影響阻抗值，因此在體極連接一k歐姆等級的大電阻接地，對射頻訊號而言如同開路，從而改進插入損耗，同時也使寄生二極體關閉，提升P1dB。

4.4 模擬結果

在這裡會以兩小節分別針對發射器和收發開關的模擬結果進行討論與文獻比較。

4.4.1 整合發射器的模擬結果

在資料傳輸率方面主要是根據輸入弦波震盪器的頻率而決定，兩者之間必須同步，在本設計中模擬輸入震盪頻率為100MHz，但由於用二位元(S0、S1)去控制數位架構的多工器來調變位置，因此資料傳輸率增為兩倍，模擬此電路可達500M bps時的波形特性依然完整，不管震盪器的頻率為何，輸出波形振幅不變，因為震盪器對脈波產生器來說，只是切換開關的用處，其頻率與輸出波型無關。在I/O的考慮問題會直接影響輸出訊號的衰減上，在超寬頻脈衝系統裡，脈波產生器是直接接到天線上，因此在模擬此電路時以假設負載為50歐姆一併考量，所以此脈波也是在產生之後，其看入的後級只有天線的輸入阻抗而已。



考慮製程變異(SS, SF, TT, FS, FF)與溫度差異所造成的影響，做以下模擬(圖 4-9~圖 4-15)並整理成表，對於各種狀態都已做過 spice model 的模擬。所觀察的各個波形請對應並參照圖 4-5 電路架構圖的紅色節點:(原則上輸出只會有單一脈波，這裡是將四個不同位置的脈波合在同一張圖裡，以方便比較)以 TT 正常模型下的波形區間 430ps，振幅 65 mV 波形對稱且無 ringing，滿足頻譜規範，頻寬涵蓋 4~10GHz。表四為整理各項 corner 的模擬比較表。圖 4-17 為下線佈局圖。其面積為 $0.562 \times 0.406 \text{ mm}^2$ 。總結來說，本發射器的輸出脈波為四次微分的高斯脈波，其符合規範可以直接由發射器傳送而不需耗用額外的濾波器，配合四個位置調變的功能，可達更高的資料傳輸率的發展空間。

TT 模擬

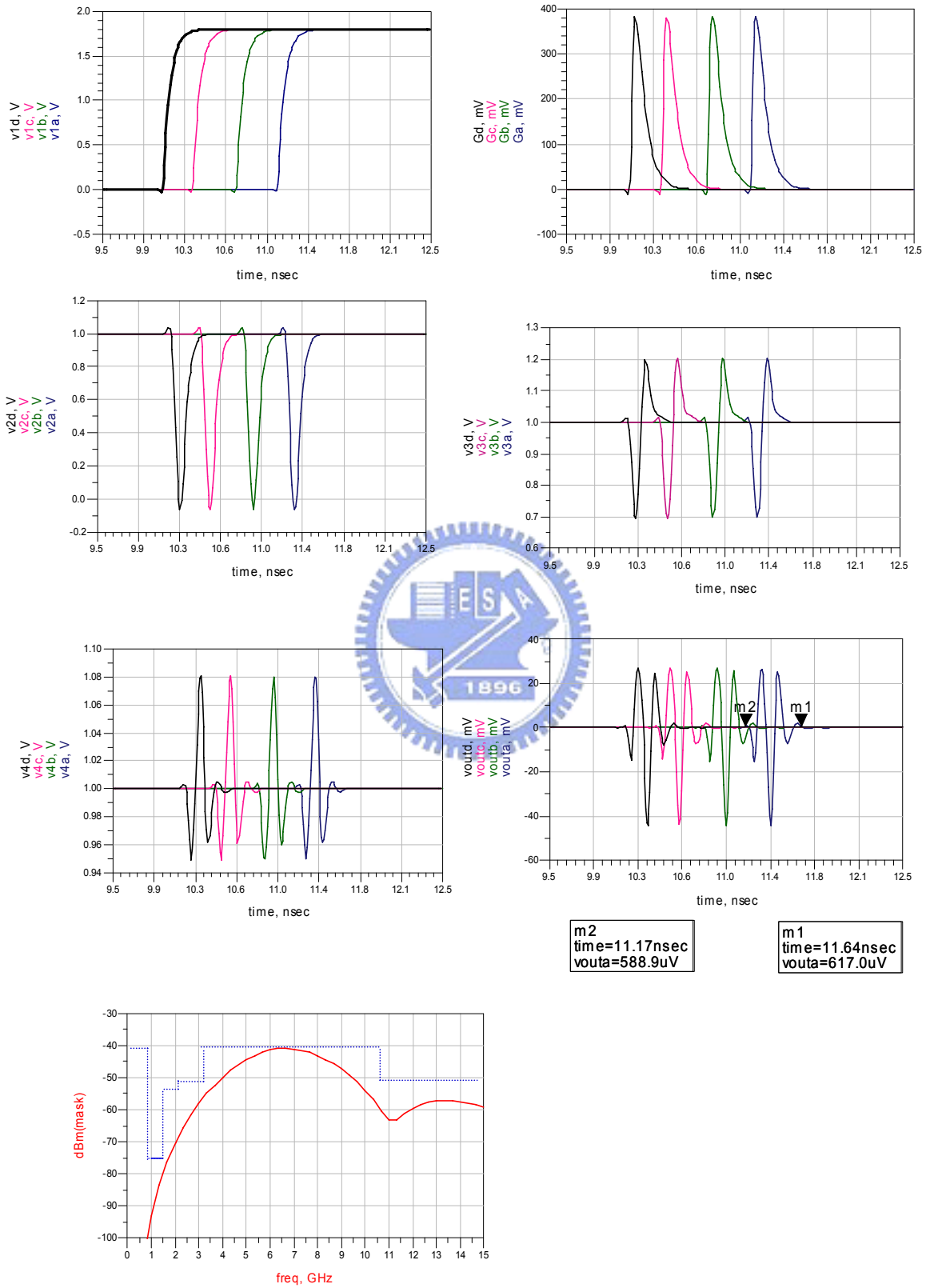


圖 4-9 TT 模擬圖

FS, SF, FF, SS模擬

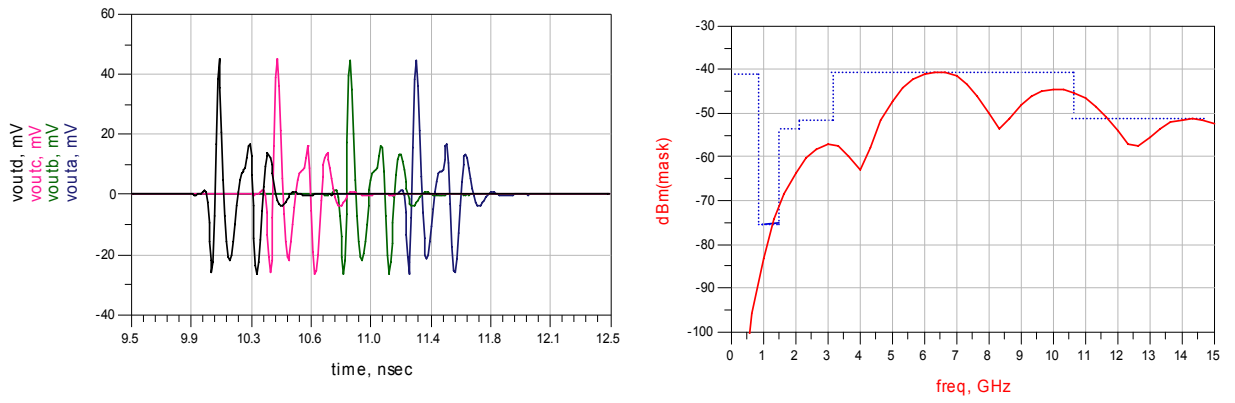


圖 4-10 FS 模擬圖

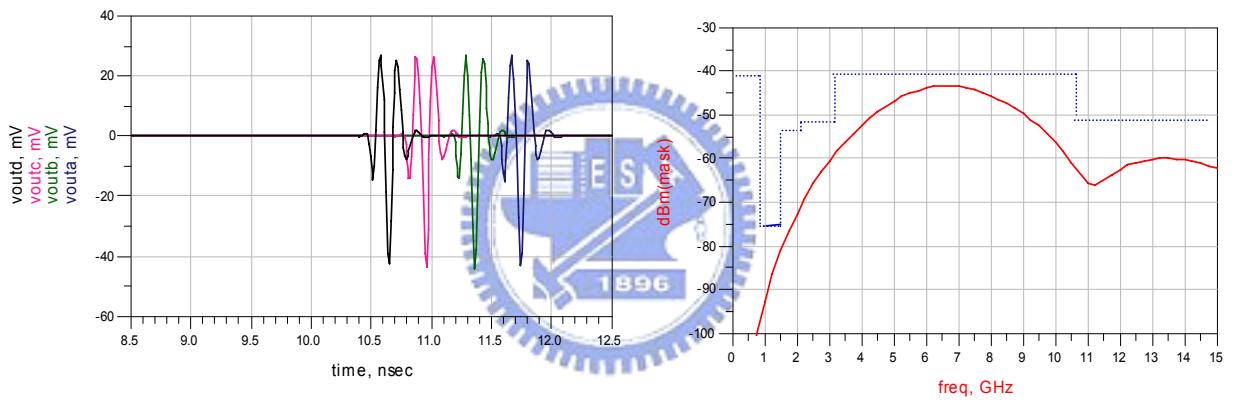


圖 4-11 SF 模擬圖

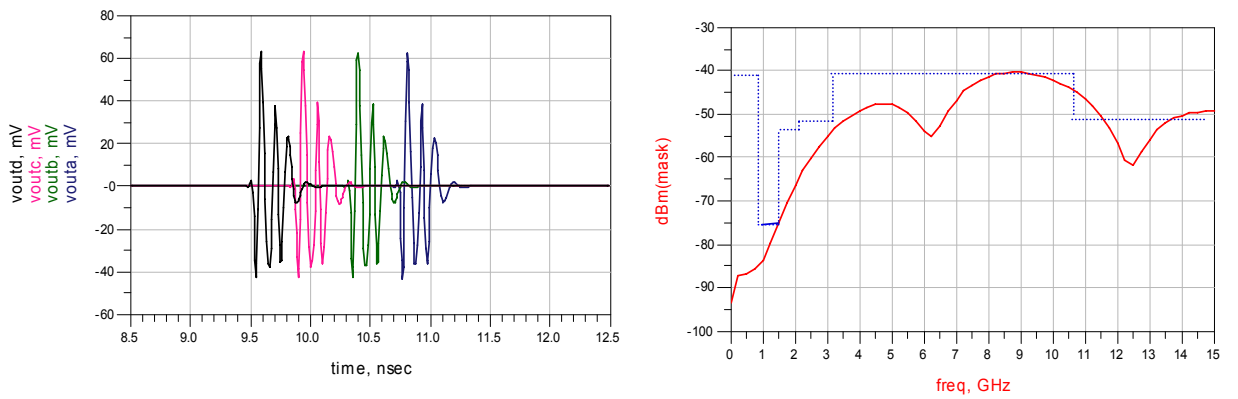


圖 4-12 FF 模擬圖

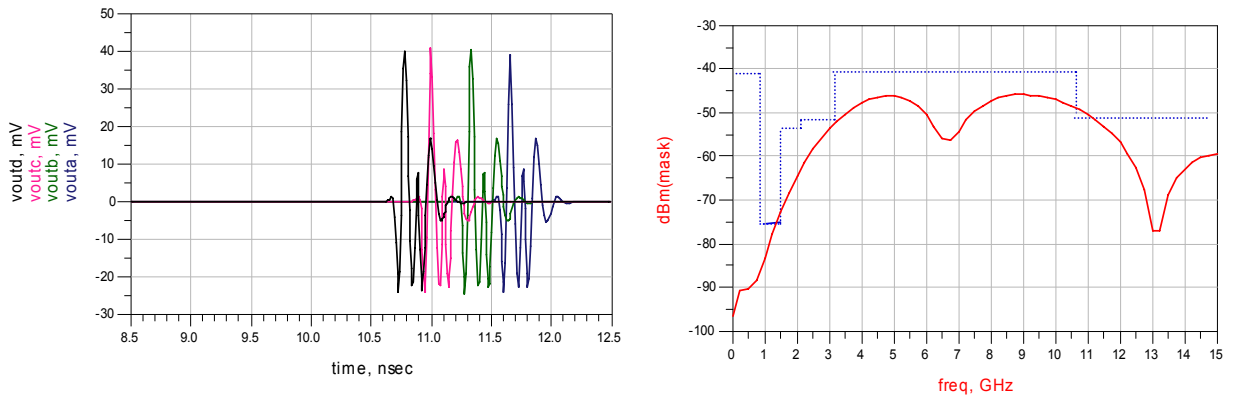


圖 4-13 SS 模擬圖

溫度模擬

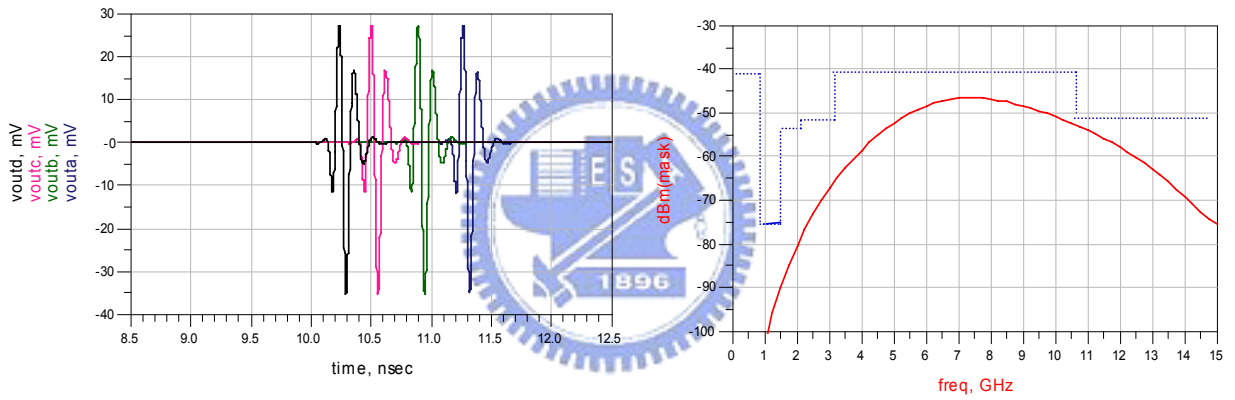


圖 4-14 0°C 模擬圖

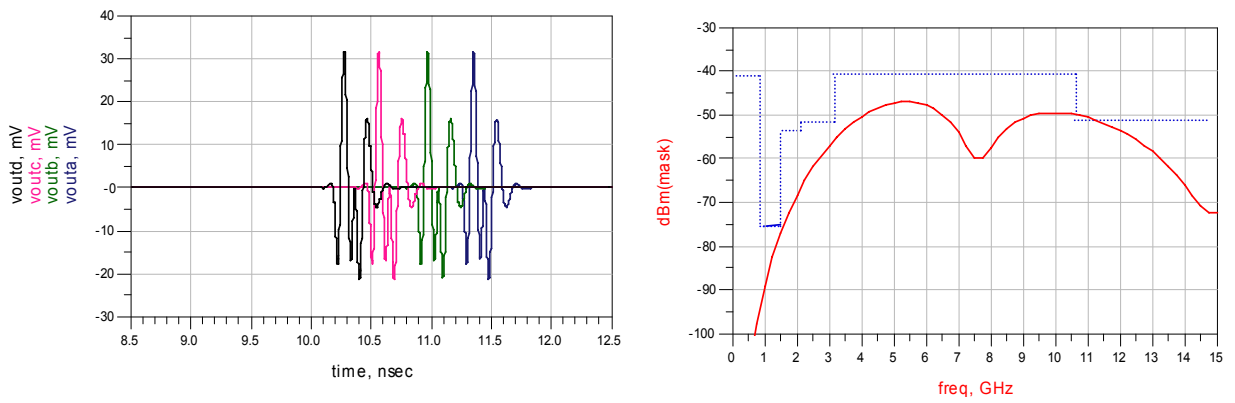


圖 4-15 75°C 模擬圖

Model	TT	FS	SF	FF	SS	0°C	75°C
Pulse amplitude (Vp-p)(mV)	65	75	5	100	75	60	65
Pulse width (ps)	430	500	450	500	510	450	430
Pulse symmetry	極對稱	不對稱	對稱	些許不對稱	不對稱	些許不對稱	對稱
Pulse position delay (ps)	400	480	420	470	480	410	400

表四 各項 corner 模擬比較表

考慮結合調變的脈波產生器的話，參照圖 4-16，可和同樣為 PPM 的文獻[15] 比較結果，本設計的電路其頻寬較寬，調變器的結構簡化許多，並可調變出四個位置，其容納的資料傳輸率也比較高，能符合 FCC 頻譜規範。

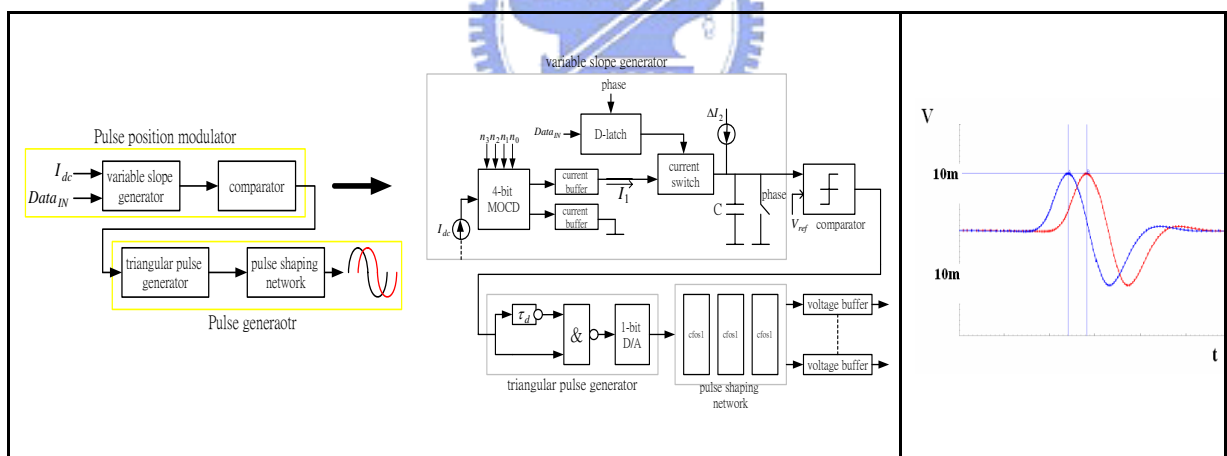


圖 4-16 文獻[15]的電路架構

	Width	Amplitude (p-p)	Pulse delay	Power consumption	FCC regulation
This work	430ps	65mV	400ps	16mW	YES
[15]	250ps	20mV	50ps	30mW	NO

佈局平面圖

CKT name : 應用於超寬頻系統的高階脈波位置調變發射器
 Technology : TSMC 0.18um 1P6M CMOS
 Package : NO
 Chip Size : 1.275 * 0.824= 1.05 mm²
 Transistor/Gate Count: 56 MOS/23 RF_MOS/ 1 RF_RES/ 2 IND/ 6 MIMCAP
 Power Dissipation : 16.05 mW (core)

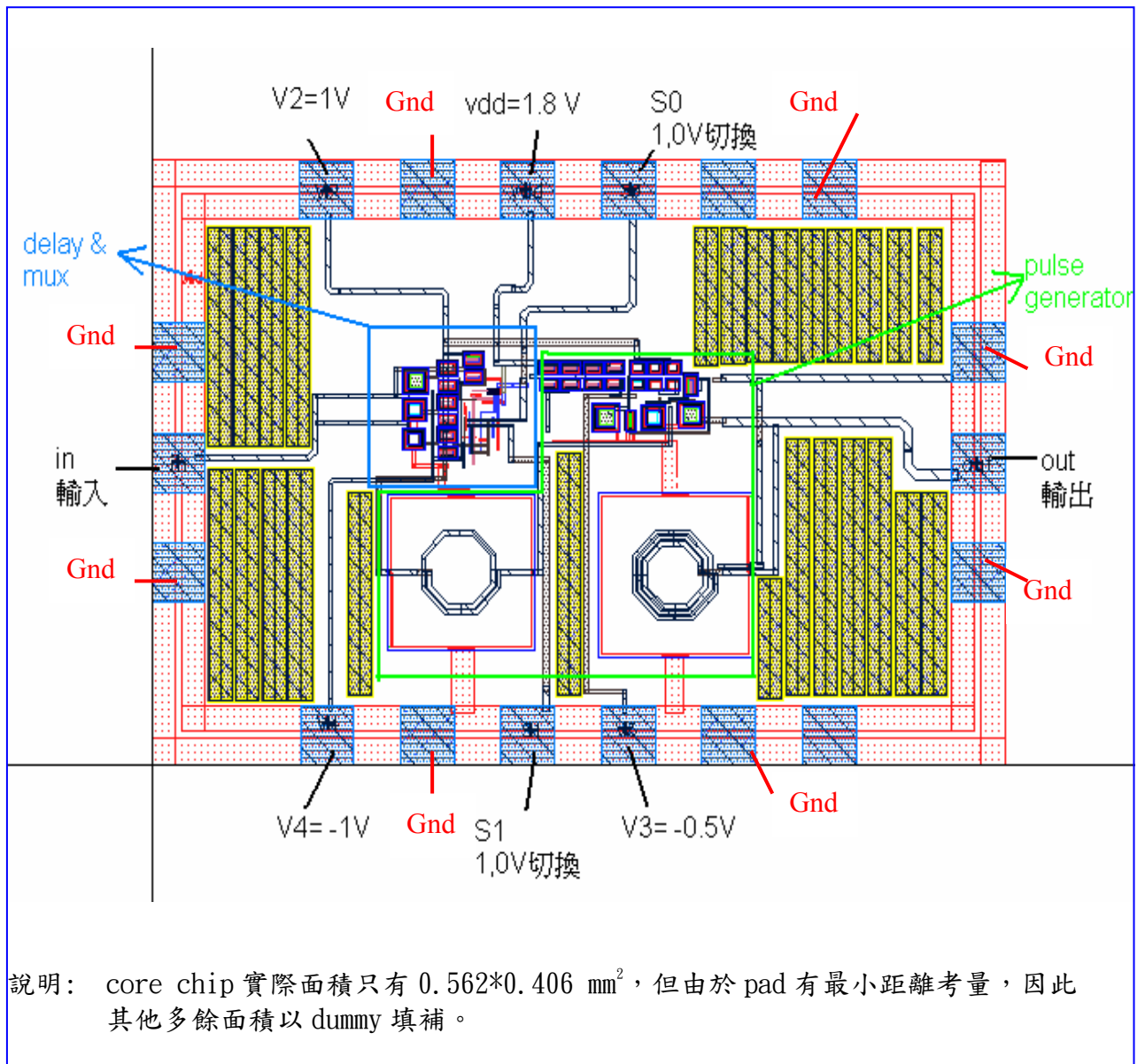


圖 4-17 佈局平面圖

4.4.2 收發開關的模擬結果

由於本開關設計的電路只使用電晶體NMOS_RF，所以只需考慮到製程變異三種情形(SS, TT, FF)和溫度差異所造成的影響，做以下post simulation並整理成表。在此定義port1為天線端(ANT)，port2為接收端(RX)，port3為發射端(TX)，由於此開關電路設計為對稱性，理論上開關切換到接收與發射端的特性極相似。

模擬結果如圖4-18所示，各埠的反射損耗： $S_{11} < -15\text{dB}$ ， $S_{22} < -16\text{dB}$ ， $S_{33} < -16\text{dB}$ @3~10GHz；如圖4-19所示的隔離度皆小於20dB符合所需；如圖4-20所示的插入損耗變化在0.6dB~0.8dB範圍內；如圖4-21所示的線性度約在15dBm左右；如圖4-22所示，為模擬之前設計的發射器連接此收發開關，波形經過開關後的輸出差異在5mV之內，頻譜符合所需。參照表五，對於開關的各項corner case的模擬結果都非常相似，變化不大。表六為現今文獻與本設計開關的比較表，擁有低插入損耗和面積小等不錯的特性。

總結來說，本設計開關雖為單刀雙擲的基本架構，經過比較後採用串並式開關，其優點為架構簡單、幾乎不耗功率(小於0.1mW)且面積小(不含PAD的core面積只有 $0.16 \times 0.15 \text{ mm}^2$)，模擬發現其隔離度比串接式或多級疊接式的架構要好；並且分析出最佳的電晶體寬度來得到好的插入損耗，另外參考文獻指出加入body-floating技術確可減低插入損耗和增加線性度，功用為避免電壓飄動的閘極電阻也由傳統的四顆簡化為兩顆，其模擬結果差異不大。因此造就在3~10GHz的寬頻段內，插入損耗皆能維持小於1dB的良好結果，模擬發現脈波產生器的高階脈波訊號經過此開關的輸出波型幾無失真，符合未來整合於超寬頻收發機的應用，以CMOS低成本、低面積、高整合度和高效能來提供以往傳統上採用GaAs製程的T/R switch一個替代方案。

TT 模擬

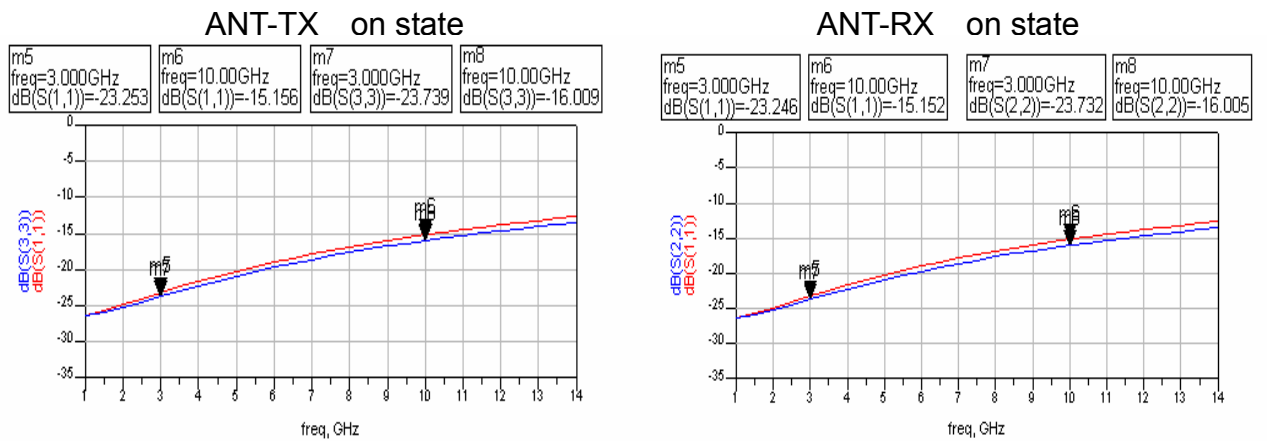
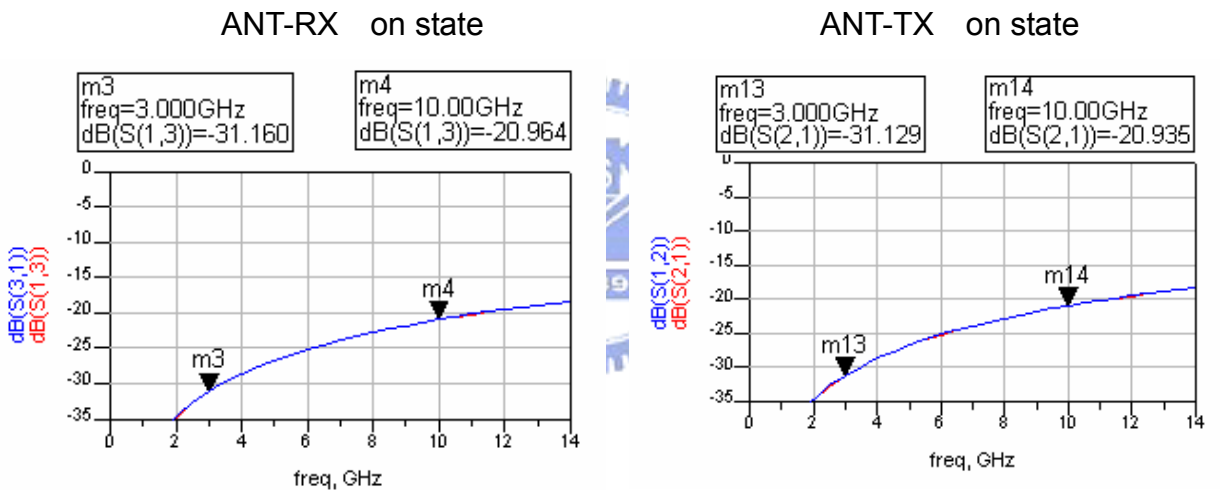


圖 4-18 各埠return loss 模擬



RX-TX 之間

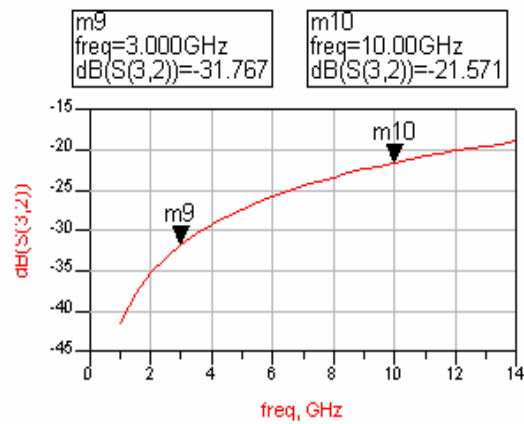


圖 4-19 開關隔離度 isolation 模擬

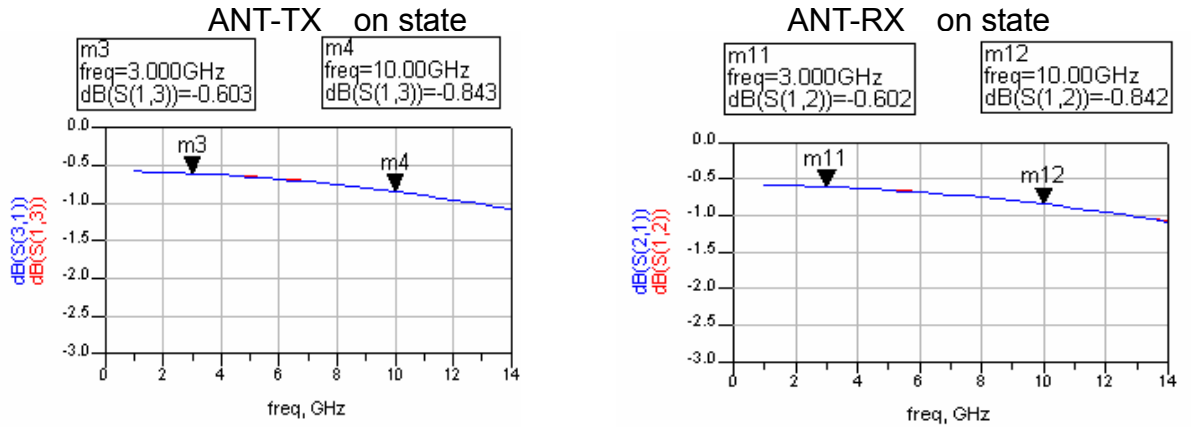


圖 4-20 開關插入損耗insertion loss 模擬

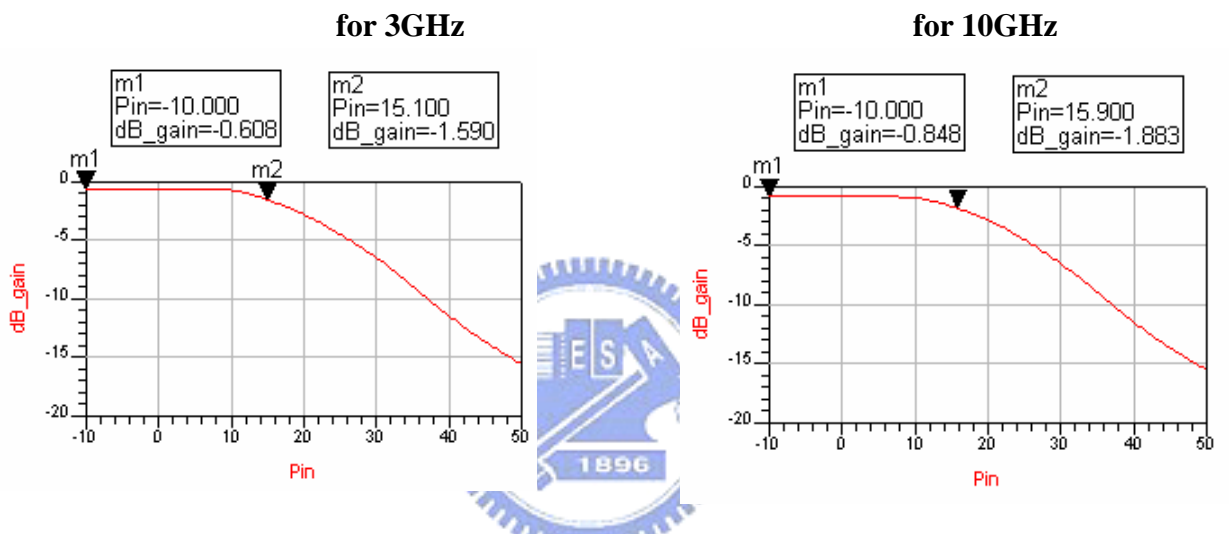


圖 4-21 開關線性度 P1dB 模擬

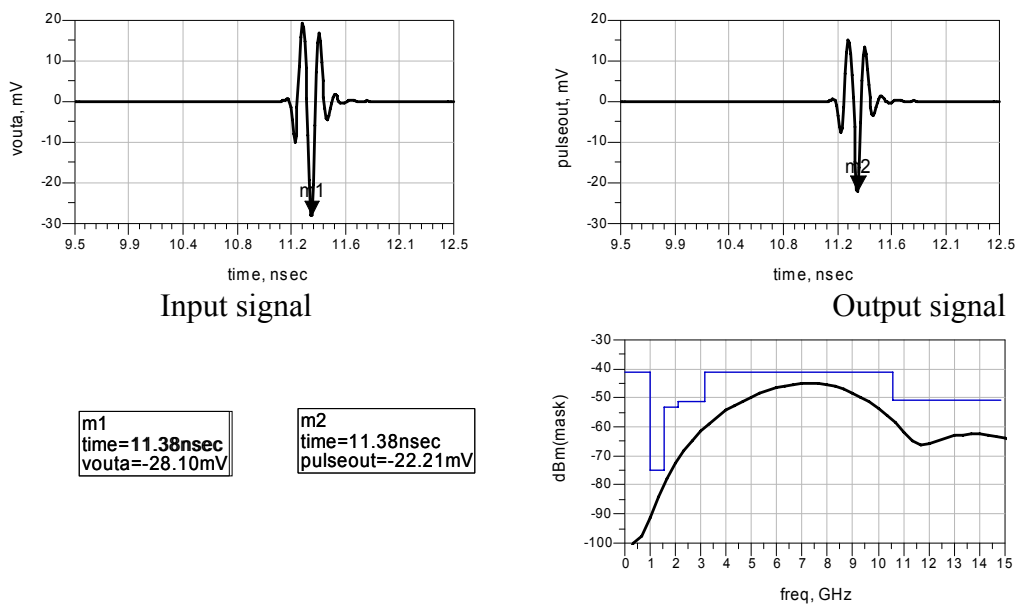


圖 4-22 發射器連接開關後的脈波

Output signal's spectrum

A SPDT switch for Impulse-radio Ultra-Wideband system					
Process and temperature corner simulation @ 3~10GHz					
Model	TT	FF	SS	0°C	75°C
Port Return Loss(dB)	>16	>15	>15	>15	>15
Port Isolation(dB)	>20	>20	>20	>22	>20
TX-RX Isolation(dB)	>22	>22	>21	>22	>21
Insertion Loss(dB)	<0.8	<0.9	<0.9	<0.8	<0.9
Input P1B(dBm)	15.4	14.2	16.1	15.3	15

表五 各項 corner 模擬比較表

	[20]	[21]	[23]	[24]	This work
Tech.process	CMOS 0.18um	CMOS 0.18um	CMOS 0.25um	CMOS 0.13um	CMOS 0.18um
Frequency range	5.8GHz	2.4 & 5.2GHz	0.5~13GHz	DC~15GHz	3~10GHz
Insertion loss	0.8dB	<1.5dB	2.2~4.2dB	1.8dB	<0.8dB
Isolation	28dB	>15dB	~34dB	~34dB	>20dB
P1dB	17dBm	12dBm		21.5dBm	15dBm
Chip size	0.21 mm ²	0.56 mm ²	0.9 mm ²	0.2 mm ²	<0.1 mm ²

表六 超寬頻收發開關與前人文獻比較表

佈局平面圖

CKT name : 應用於超寬頻系統之單刀雙擲開關
Technology : TSMC 0.18um 1P6M CMOS
Package : NO
Chip Size : $0.82 * 0.83 = 0.68 \text{ mm}^2$
Transistor/Gate Count : 6 RF_MOS/ 6 RF_RES/ 9 MIMCAP
Power Dissipation : 0.1 mW (core)

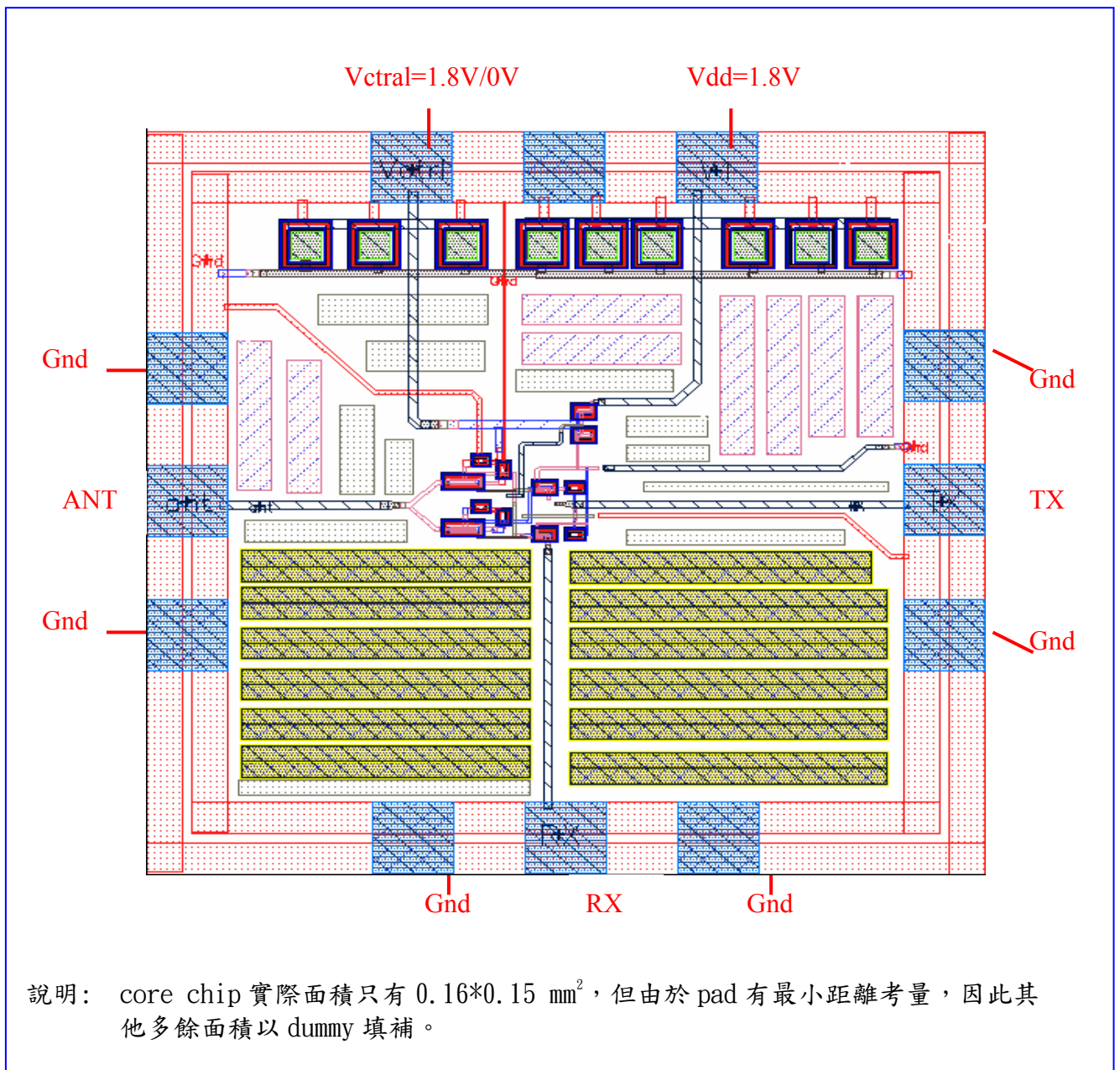


圖 4-23 超寬頻收發開關佈局平面圖

4.5 量測結果

4.5.1 量測考量

以下儀器皆由申請在CIC高頻量測實驗室進行量測：

- (1)測量方面將輸入一個振幅為正負一伏特的弦波；在直流偏壓方面，使用1.8V，±1V,-0.5V，另外在Data輸入方面，利用兩個控制bits作0或1切換，並觀察示波器上的輸出波形，能否符合當初設計的延遲效應。
- (2)高頻量測需在50歐姆的系統中進行。
- (3)確認微波探針的低接觸電阻及重覆性。
- (4)由於CIC沒有超過10GHz的示波器，在量測時，會攜帶自己實驗室的示波器，並測量。
- (5)本晶片是採用on-wafer量測，所以要將PAD的寄生電容de-embedding，如此才可量測電路本身的特性。
- (6)所需使用的RF探針為3根針頭，分別代表G-S-G，能供給輸入或輸出訊號。
- (7)由於量測的分析儀其負載為 50ohm, 故模擬時已經在本電路的 buffer output 加上 50ohm 模擬, 並已將 pad 的寄生效應考慮進電路中。



4.5.2 位置調變器整合脈波產生器量測結果與討論

量測結果見圖 4-24~圖 4-26，其中圖 4-24 為了清楚顯示波形的特徵，時間軸取 0~4ns 觀察，脈波寬度約為 450ps，而峰對峰值振幅有 41mV 和原先模擬值的 65mV 相比小了許多，推測原因是由於為了使量測波形更加對稱而條動偏壓，同時使得操作偏壓電流有所偏移，影響了電路的正常運作，另一原因可能是 RLC 等被動元件的模型不是很準確，尤其是所設計脈波產生器中的 C1、R1 是決定初始寬度的元件，一旦元件沒有如預期的理想準確就會導致實作出的晶片量測和模擬值有所差異，以及造成振幅改變和波型失真的

現象發生。另外量測波形在頭尾端有些微的濼波，其值都在 1mV 左右佔整個振幅的 10% 之內，為可接受的範圍。量測時的弦波輸入頻率為 50MHz，即每 20ns 為一週期，因此由圖 4-26 可以得知兩個波型相距 20ns，沒有其他多餘的波形出現。圖 4-27 為了方便討論，所以將四個路徑之輸出圖形放於同一張圖中，可以發現兩兩波形區間大約 350ps 左右，且具有脈波調變之功能，但由於每個位置的調變是經由不同的路徑，會受到佈局不對稱或走線的不同而影響輸出波形，所以量測到各個波形振幅和寬度都會有些微的不同，這是可以預期的。參照圖 4-28 的頻譜圖，圓球線為模擬時的頻譜，而紅色實線則是量測值，可以發現雖然量測的頻譜效率不算高，卻也滿足嚴苛的 1~3GHz 低頻部份的頻譜規範。表四為預計規格與實測結果表，圖 4-29 顯示晶片的微影照像圖，其面積包含 pad 大小約為 1.05 mm²。

經由量測結果可發現，輸出波形為高對稱且低失真的高斯四次微分的標準波形，且有約 350ps 的位置調變效果，應證此一電路的正常運作。雖然波形振幅、區間皆有所改善，但轉換成頻譜上的頻寬為 1.5~9.2GHz，且最高 EIRP 值僅 -55dBm 和模擬結果的頻寬 3.1~10.6GHz，EIRP=-40dBm 仍有相差，主因即為振幅與脈波寬度的改變而影響頻譜上的特性。日後改善的方法，可以針對數位電路轉換自動佈局避免人工佈局的種種缺失，包含提高面積使用效率和減低寄生效應，並且更嚴密的應用電磁軟體改善佈局所造成不理想的寄生效應。

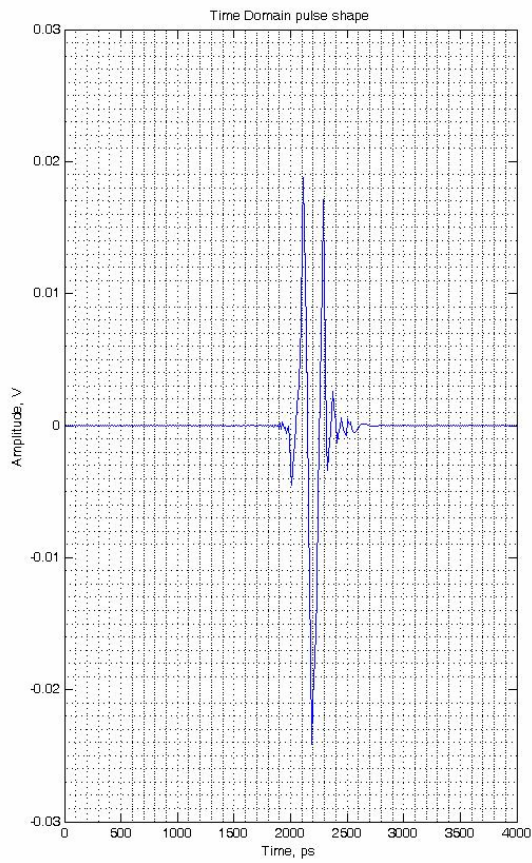


圖 4-24 量測波形 (4ns)

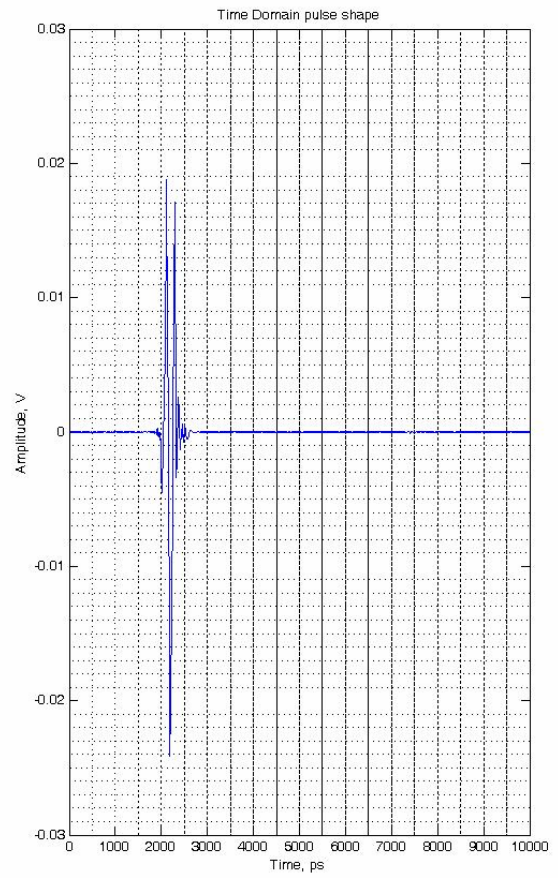


圖 4-25 量測波形 (10ns)

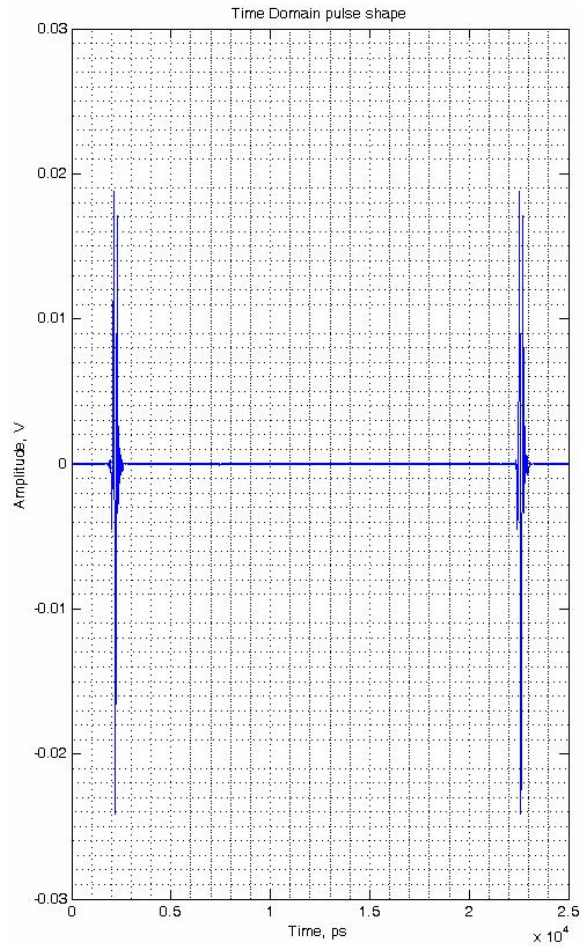


圖 4-26 量測波形 (25ns)

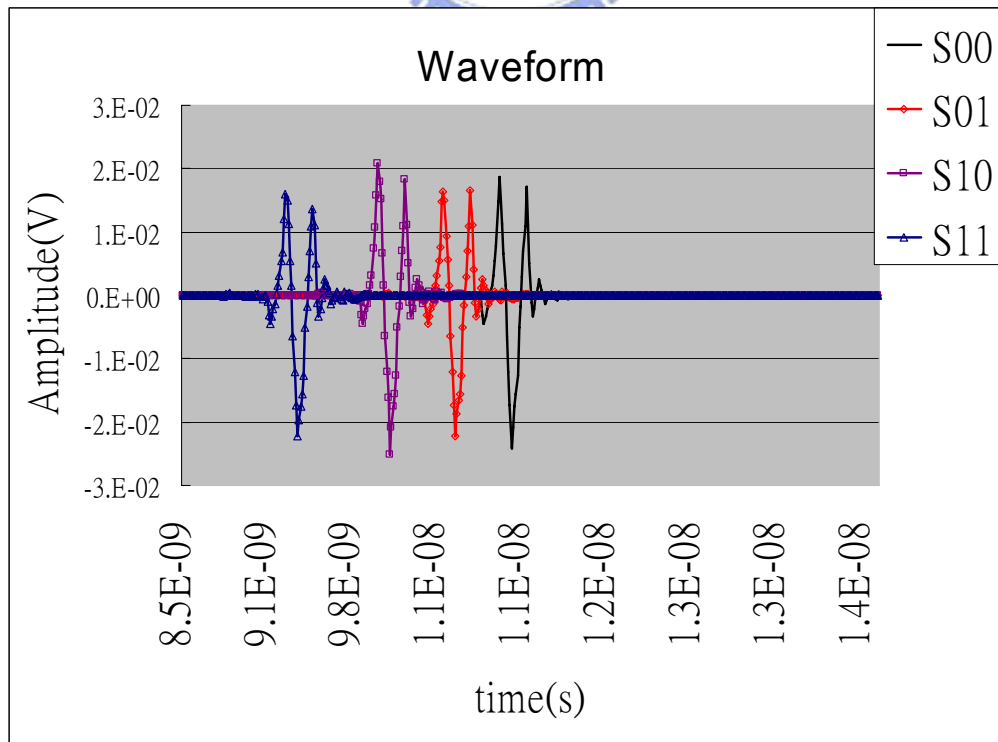


圖 4-27 四個調變位置的量測波形

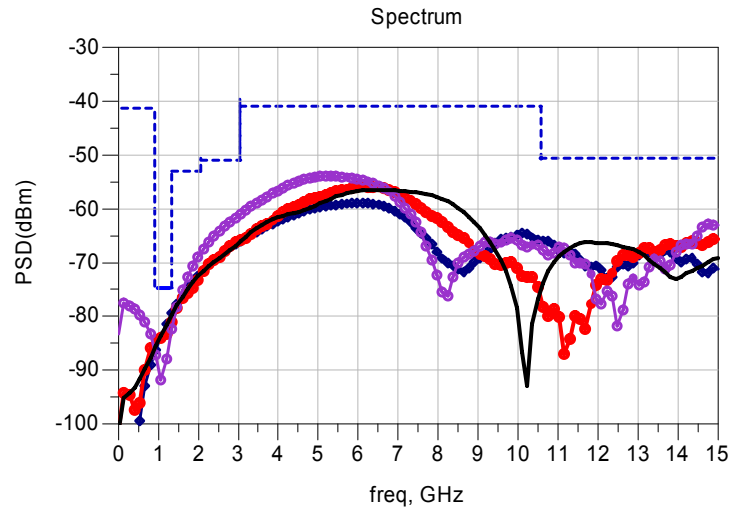


圖 4-28 脈波的頻譜圖

Spec.	Simulation	Measurement
Process Technology	TSMC 0.18 μ m CMOS	
Power Supply	1.8V, \pm 1V, -0.5V	
Circuit size	1.05 mm ²	
Pulse Position Modulation	400ps delay	350ps
Transmitter Signal Bandwidth	3.1GHz-10.6GHz	4~9.5GHz
Data Rate	double to the frequency of oscillator (up to 500MHz)	
Power Consumption	16mW	21.89mW
Pulse Width	430ps	450ps
Pulse Amplitude(p-p)	65mV	41mV

表七 預計規格和實測結果的比較表

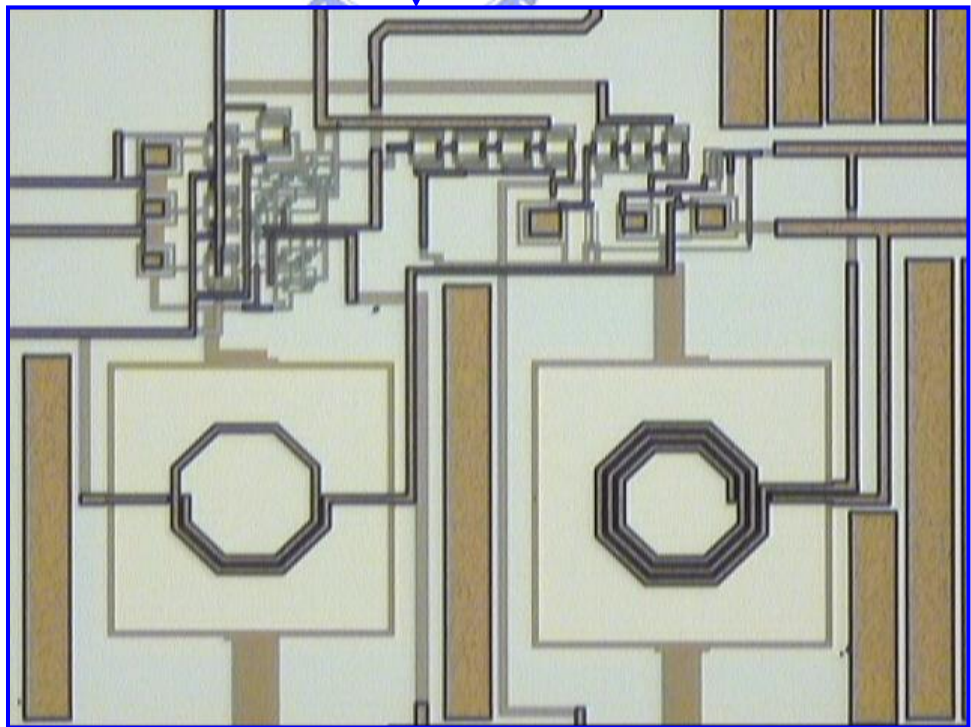
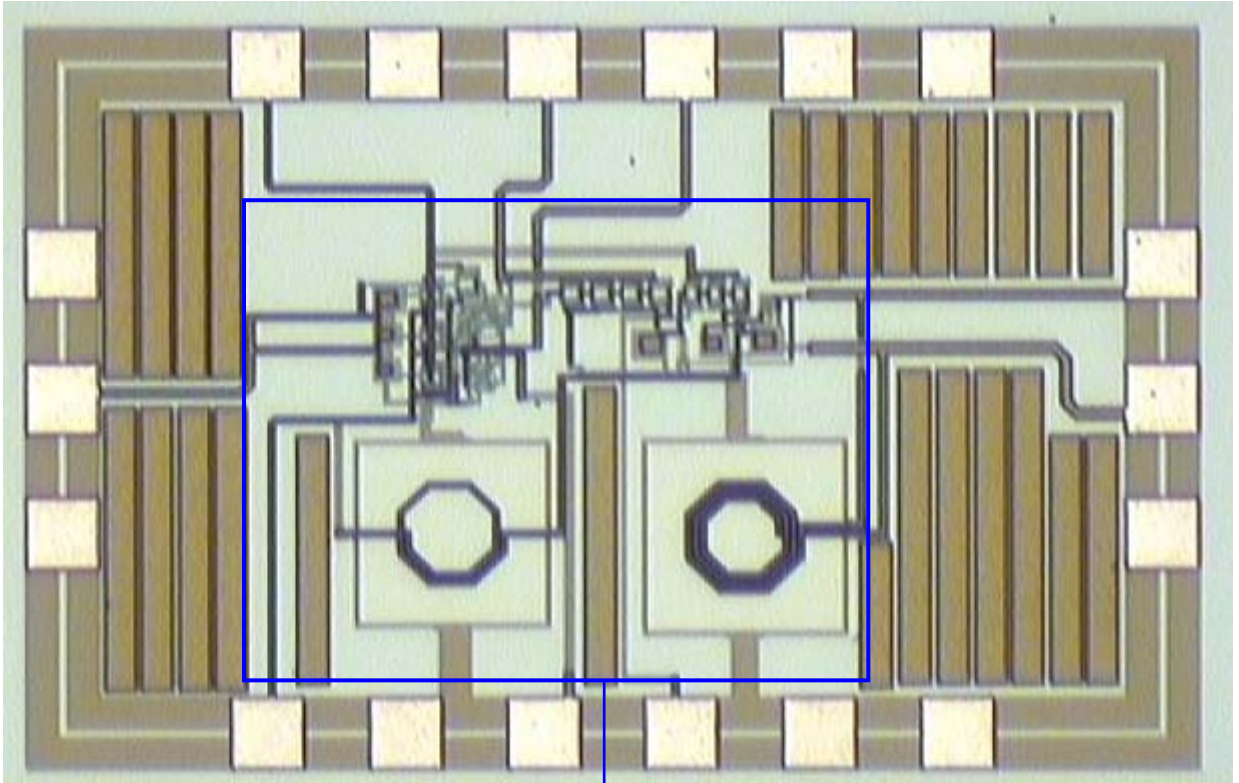
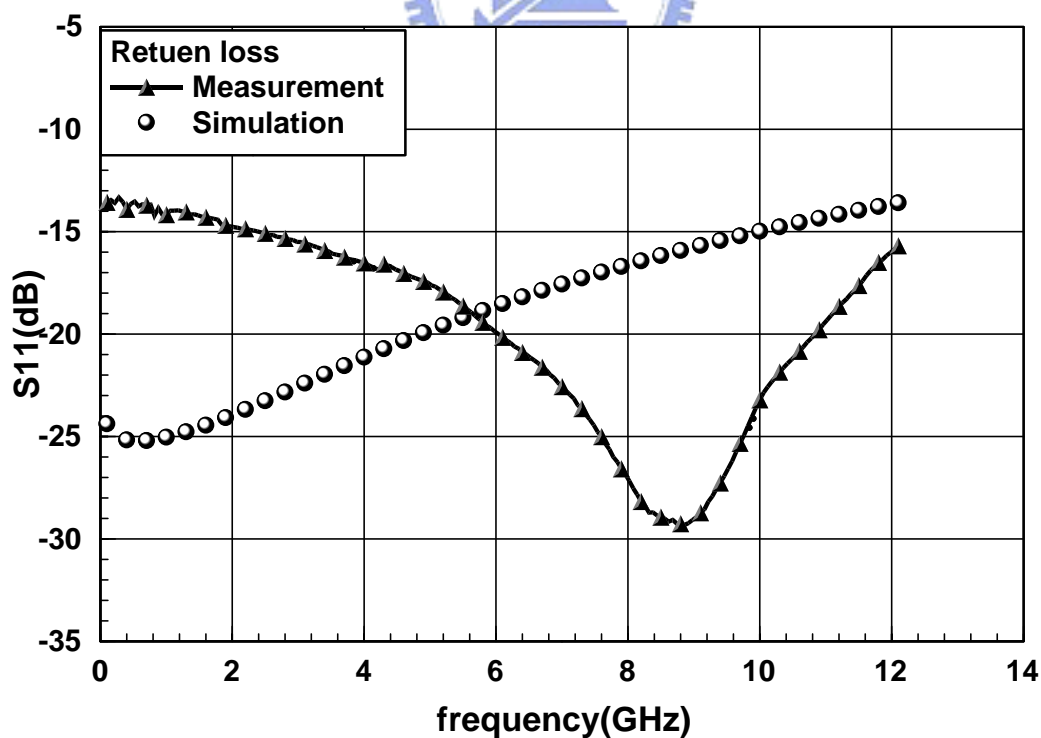


圖 4-29 微影照相佈局圖

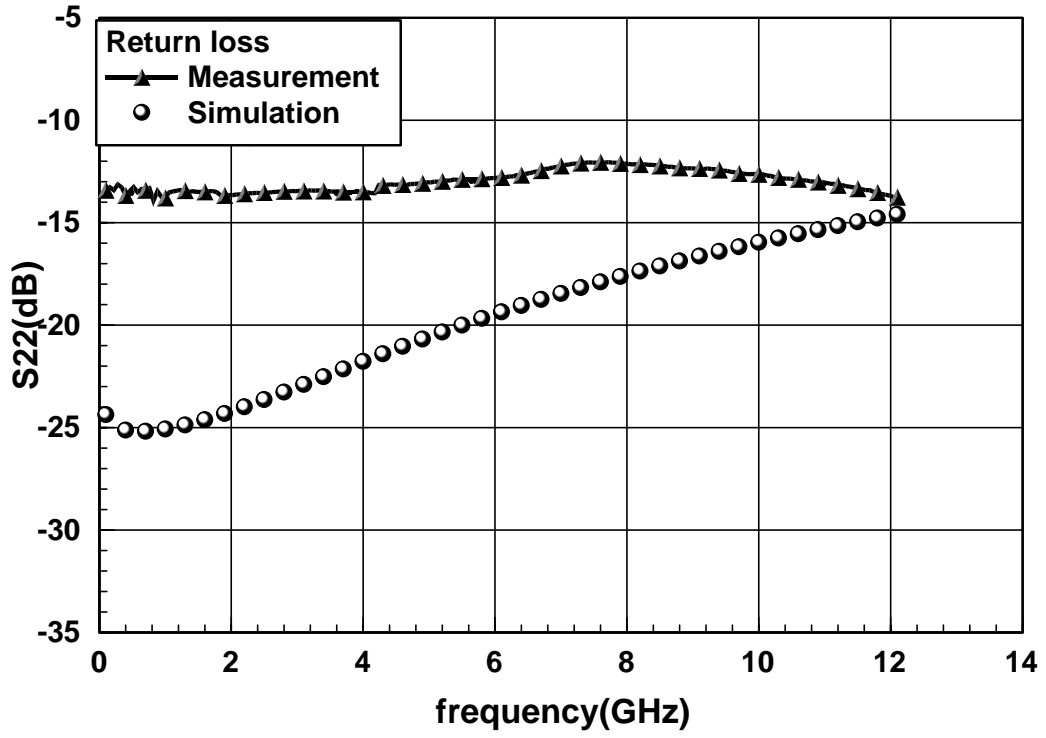
4.5.3 收發開關量測結果與討論

採用on wafer進行量測，量測S參數如圖4-30，由於在收發特性幾乎一樣，故在此只附上ANT-TX on的情況。各埠的反射損耗： $S_{11} < -14\text{dB}$ 、 $S_{22} < -13\text{dB}$ 、 $S_{33} < -13\text{dB}$ ；如圖4-31，在不導通時的隔離度： $S_{21} < -15\text{dB}$ 、 $S_{23} < -20\text{dB}$ ；如圖4-32在導通時的插入損耗： $S_{21} < -4.1\text{dB}$ ；如圖4-33的線性度為 $P_{1\text{dB}}$ 大於 $11\text{dBm}@3\text{GHz}$ 、 $12\text{dBm}@10\text{GHz}$ 。圖4-34顯示晶片的微影照像圖，其面積包含pad大小約為 $0.82*0.83\text{ (mm}^2\text{)}$ 。

經由量測結果可發現，雖然特性與模擬相比有一定的差距，但都在可接受的範圍內，如返回損耗在3~10GHz的寬頻段裡都能小於-13dB以下，隔離度和模擬結果的趨勢相似小於-20dB，線性度也在12dBm左右，比較可惜的是本晶片所強調低插入損耗的特性和模擬相比差距約2dB以上，如此可能會損耗輸入脈波的振幅。探討其原因，過長的訊號線佈局增加訊號的衰減並產生若干寄生效應，在高頻尤其明顯，若能改善佈局上的考量，必然會使特性變好加上本電路面積很小又不耗功率，特性足以應用在無線通訊收發系統裡。

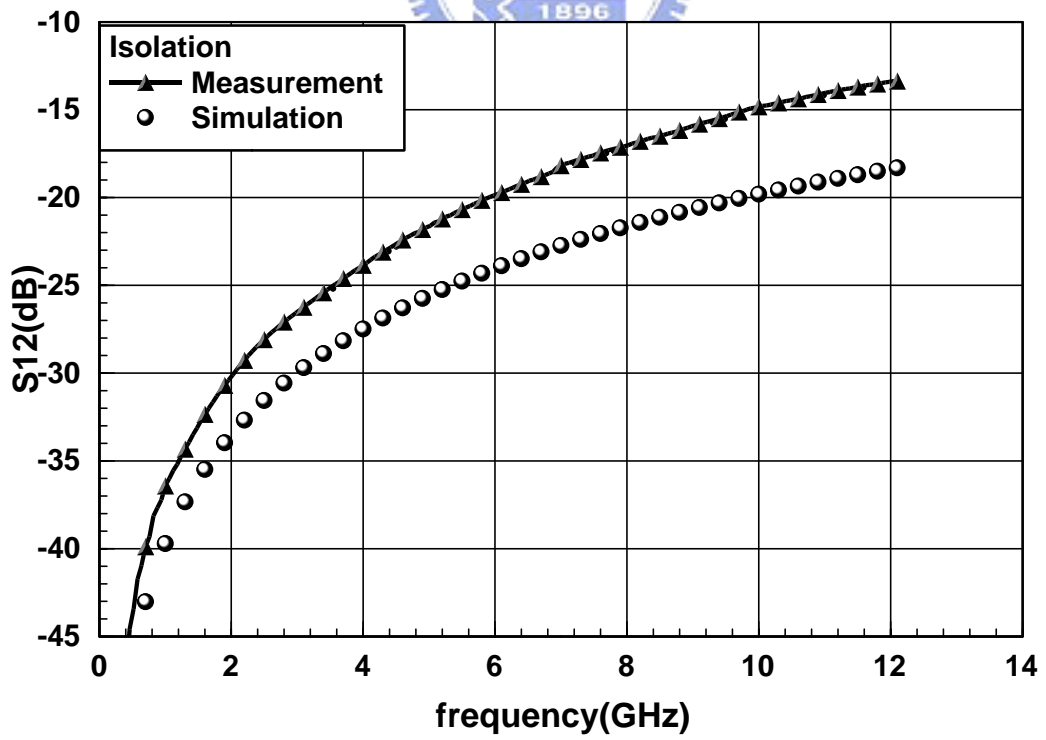


(a) 天線端

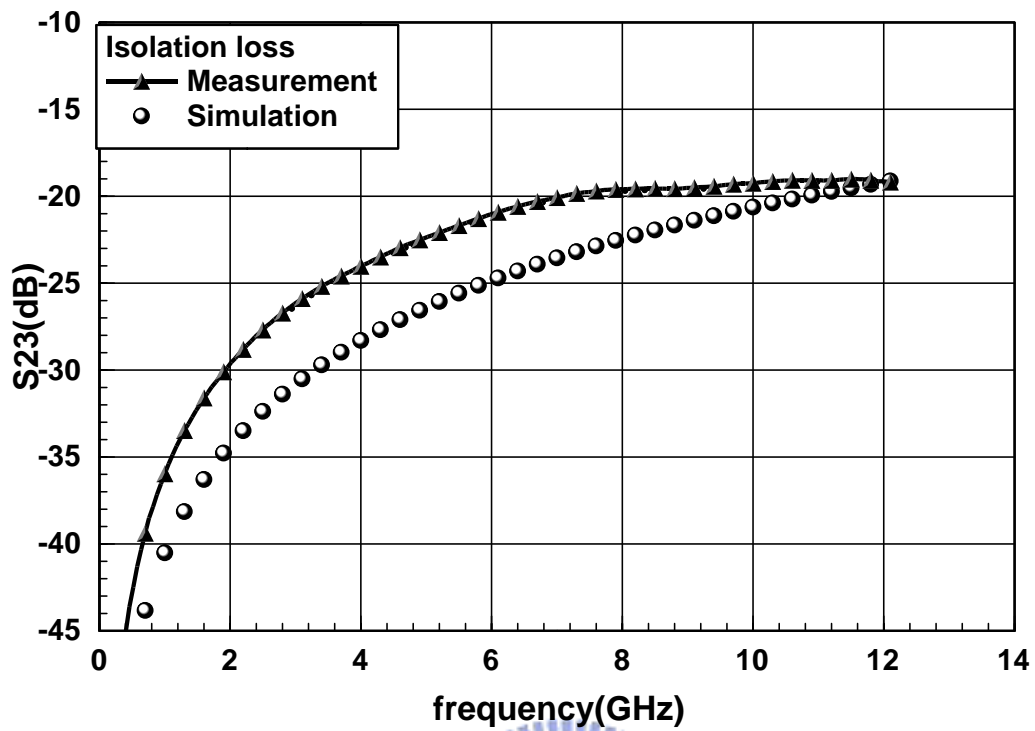


(b) 收發端

圖 4-30 各埠的返回損耗



(a) 不導通端



(b) 收發端之間

圖 4-31 各埠的隔離度

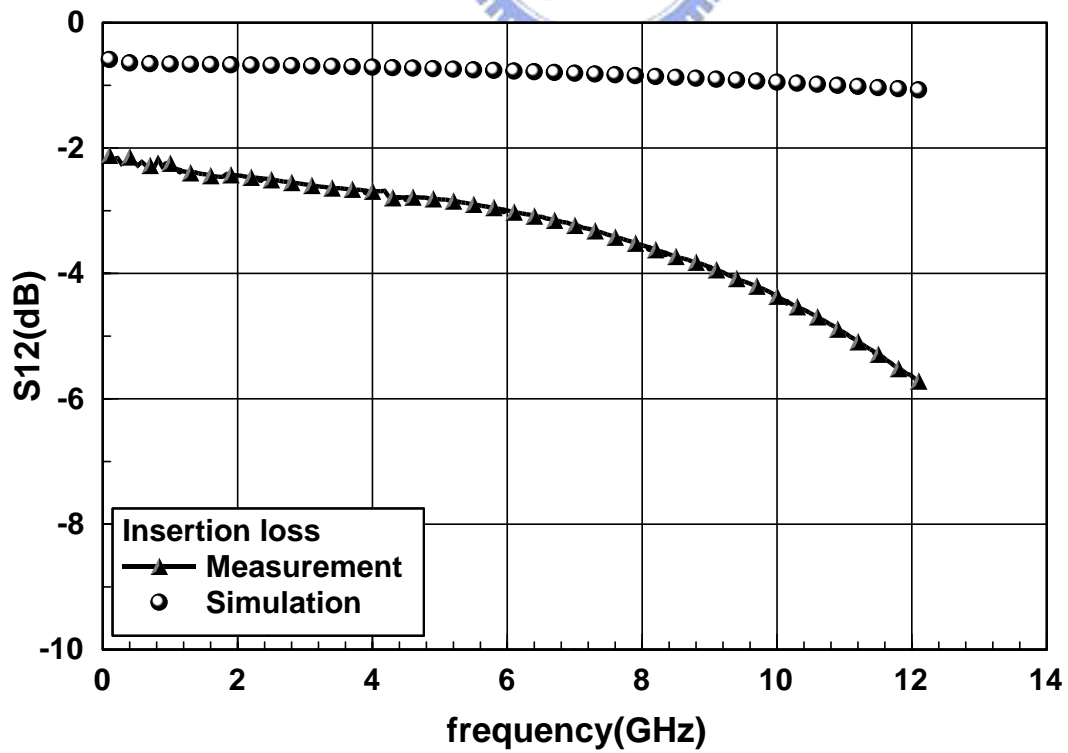
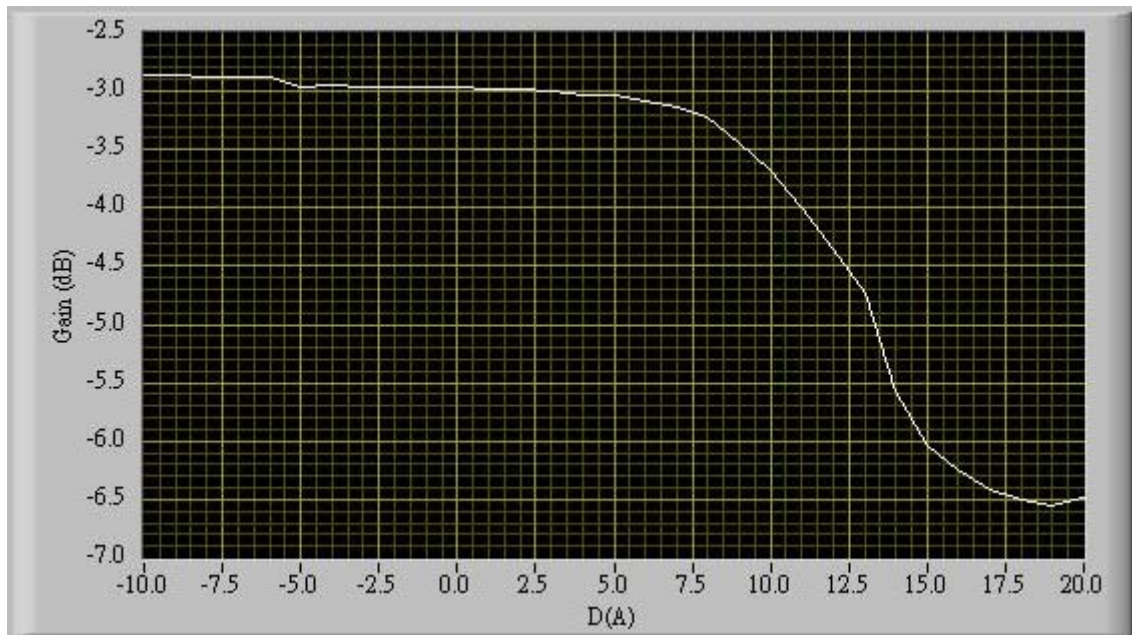
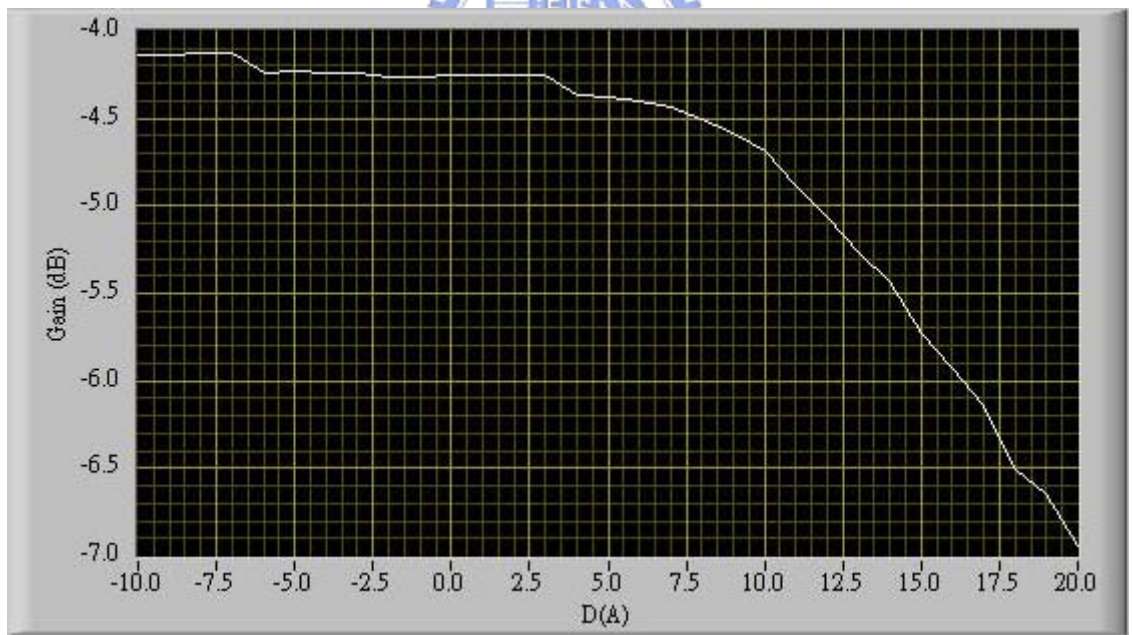


圖 4-32 導通時的插入損耗



(a) 輸入頻率3GHz



(b) 輸入頻率10GHz

圖 4-33 線性度量測

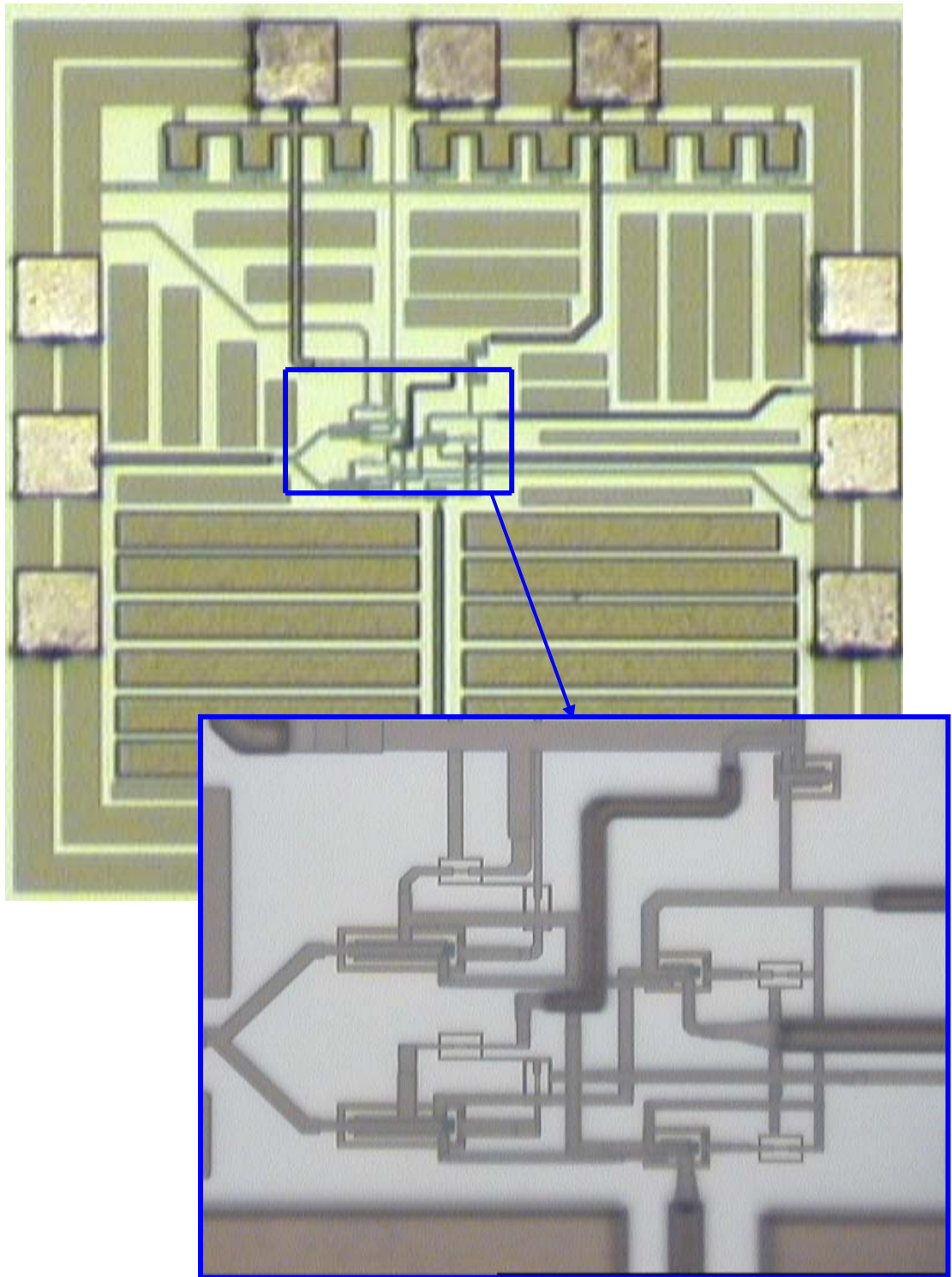


圖 4-34 收發開關的微影照相佈局圖

4.5.4 整合發射器量測結果與討論

測試結果如圖九，其中圖4-35為了清楚顯示波形的特徵，時間軸取0~4ns觀察，得知脈波寬度約為600ps，而振幅只有23mV和原先相比小了許多，量測時的弦波輸入頻率為50MHz，即每20ns為一週期，因此由圖4-36可以得知兩個波型相距20ns，沒有其他多餘的波形出現。由於在先前下線的晶片(T18-95B)有量測過脈波調變後的波形，寬度為450ps、振幅為41mV，但這次晶片的輸出多接了一個收發開關，因此很明顯是開關的特性不夠理想，導致消耗大部分脈波的振幅，作動延遲使得脈波寬度增加，因此其頻譜特性亦不好。而其他原因尚包括為了使量測波形更加對稱所條動偏壓使得電流操作點有所偏移，影響了電路的準確性，另一原因可能是RLC等被動元件的模型不是很準確，尤其是電路中的C1、R1是決定初始寬度的元件，一旦元件沒有控制準確就會導致實作出的晶片和模擬有所差異，以及造成振幅改變和波型失真的現象發生。其中圖4-37為了方便討論，所以將四個路徑之輸出圖形放於同一張圖中，可以發現兩兩波形區間大約450ps左右，且具有PPM之功能，但由於每個位置的調變是經由不同的路徑，會受到layout不對稱或走線的不同而影響輸出波形，所以量測到各個波形振幅和寬度都會有些微的不同，這是可以預期的。



經由量測結果可發現，輸出波形為高斯四次微分的標準波形，應證此一電路的正常運作功能。但由於最後一級的收發開關特性不如預期，所以整合後導致輸出波形和模擬有所差異。由於電路操作在超寬頻段，所以如何穩定電路能操作在這麼寬頻段內，必須作更詳細的電磁模擬，並且在佈局上做更多的考量，避免不理想的寄生效應。

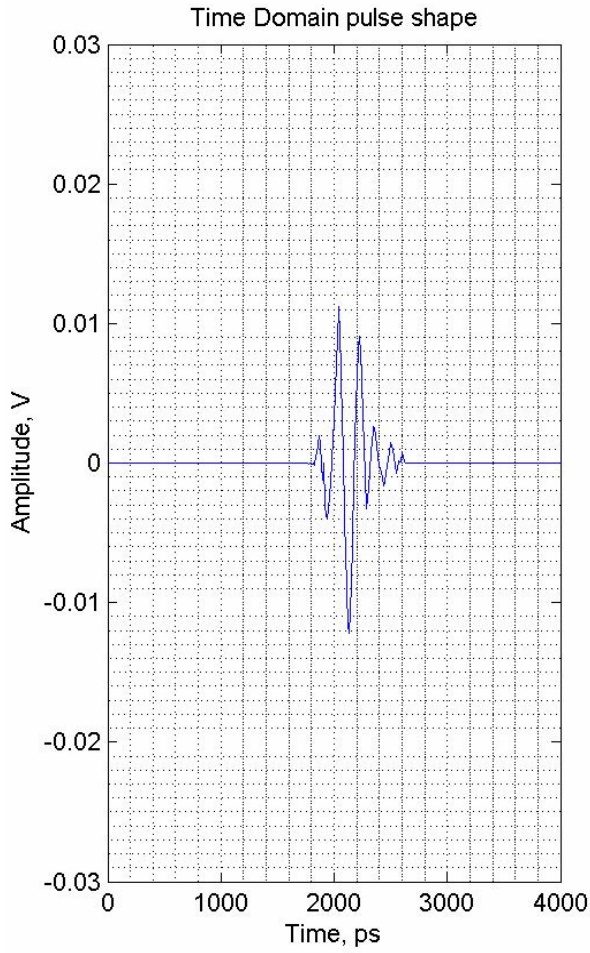


圖 4-35 量測波形 (4ns)

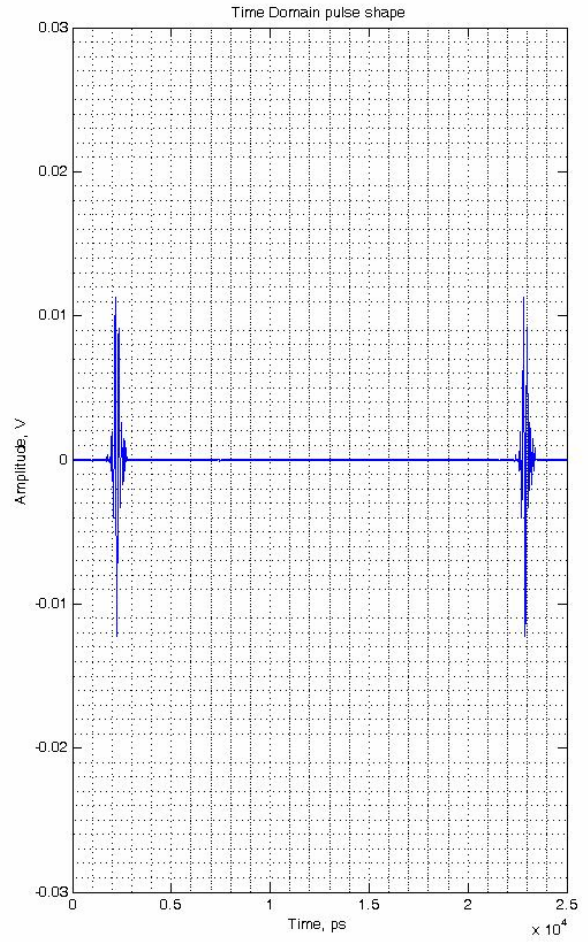


圖 4-36 量測波形 (20ns)

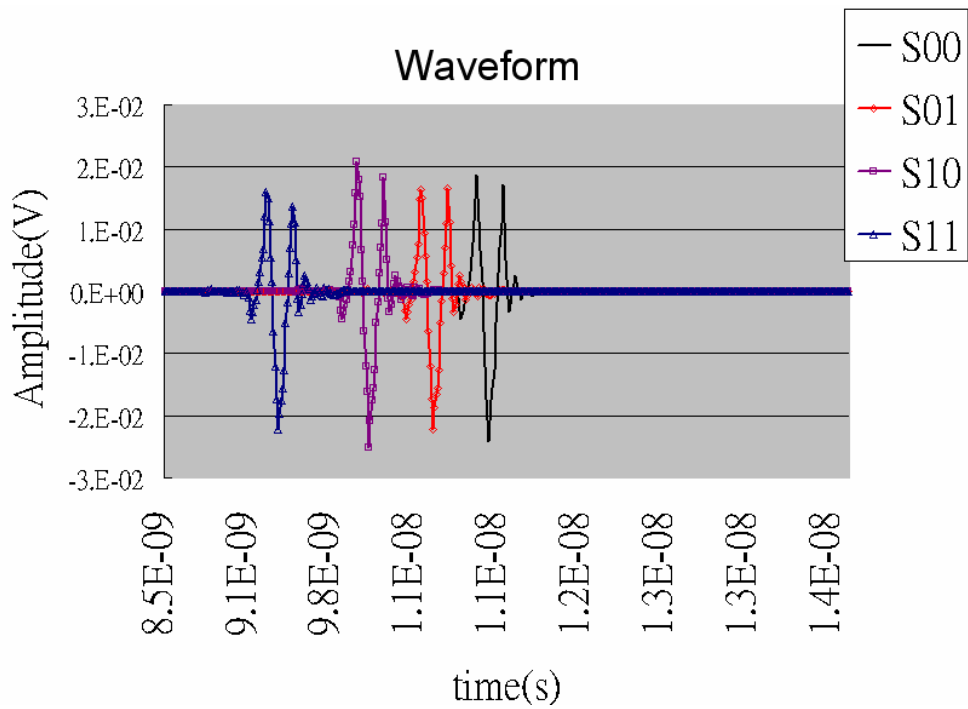


圖 4-37 PPM的量測波形



Spec.	Simulation	Measurement
Process Technology	TSMC 0.18 μ m CMOS	
Power Supply	1.8V , \pm 1V,-0.5V	
Circuit size	1.05 mm ²	
Pulse Position Modulation	400ps delay	450ps
Data Rate	double to the frequency of oscillator (up to 500MHz)	
Power Consumption	18mW	23.05mW
Pulse Width	430ps	600ps
Pulse Amplitude(p-p)	65mV	23mV

表八 預計規格和實測結果的比較表

CKT name : 超寬頻脈衝通訊之高階脈波位置調變發射器
Technology : TSMC 0.18um 1P6M CMOS
Package : NO
Chip Size : 1.275 * 0.824= 1.05 mm²
Transistor/Gate Count : 56 MOS/23 RF_MOS/ 1 RF_RES/ 2 IND/ 6 MIMCAP
Power Dissipation : 23.05 mW (core)
CAD Tools : Virtuoso, ADS

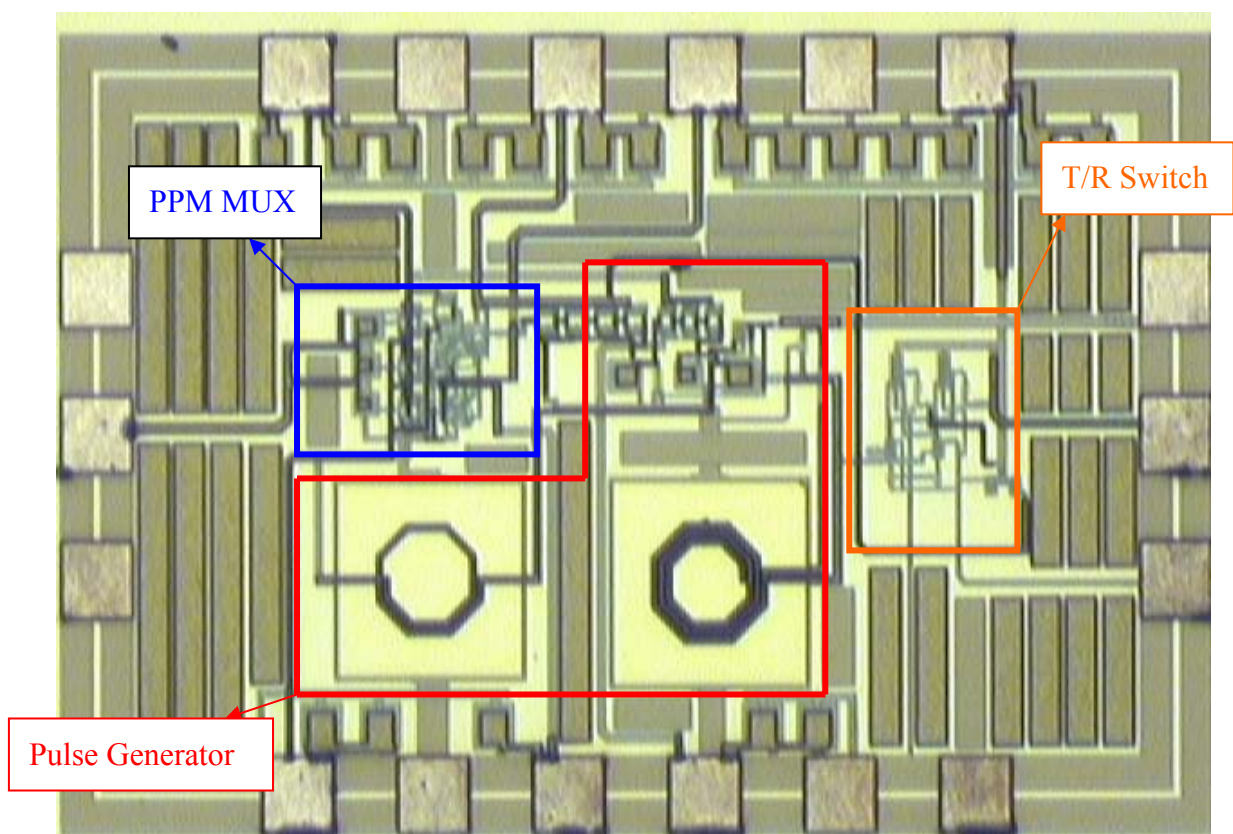


圖 4-38 收發開關的微影照相佈局圖

第五章 結論

脈波產生器是超寬頻收發器電路中很關鍵的部份，因為其所產生的脈波不只會影響信號的發送和接收，同時也會對其它頻段的系統造成干擾與否，根據目前所發表的文獻中，多是產生簡單的脈波並外加濾波器來滿足 FCC 的頻譜，然而濾波器內有大尺寸電感在，成本高、面積大且不能整合在晶片中為主要缺點。還未有電路架構提出能直接有效滿足頻寬和頻譜規範，因此成為無線通訊裡一個相當重要的研究領域。

在本論文裡提出一個創新的脈波產生器電路，能產生極具頻譜效率的高階高斯微分波形，並詳述此電路中的各個區塊及其設計原理，整合簡單架構的脈波位置調變器，其利用多工器藉由電容造成弦波相位上的延遲轉換成方波上的延遲來達到不同位置的驅動源，最後的輸出脈波寬度為 430ps，振幅為 65mV，其頻譜能滿足 PSD 規範下。全電路使用台積電 CMOS 0.18 um 技術來實現，文中並顯示各狀態的模擬結果並量測晶片來驗證，並做討論。下探針在晶片上，從示波器所抓出的量測波形，其量測脈波寬度為 450ps，脈波振幅有 41mV，應證此一電路的正常運作功能。並且模擬一個寬頻單刀雙擲開關，插入損耗皆能維持小於 1dB 的良好結果，模擬發現脈波產生器的高階脈波訊號經過此開關的輸出波型幾無失真，符合未來整合於超寬頻收發機的應用，

未來研究的方向可朝向脈波發射器與天線效應的整合設計，因為訊號最後還是得靠天線來發送出去，各類型的天線有不同的轉移函數，在設計脈波產生器的同時如能和天線設計合併考慮的話，會更加完善。超寬頻技術有極大的潛力去實現穿牆探測、高解析度的影像雷達等軍事應用，和短距高速無線通訊等商業應用，而以 CMOS 製程整合成單一晶片是未來趨勢，設計一個優良性能的收發機勢必面對許多需要解決與研究的問題，相信本論文提供了一個脈波發射器的選擇方案與日後改良的方向。

參考文獻

- [1] FCC, “Revision of part 15 of the commission’s rules regarding ultra-wideband transmission systems,” First Report and Order, ET Docket 98-153, FCC 02-48, adopted/released Feb. 14/Apr. 22, 2002.
- [2] Multispectral Solutions, Inc. History of UWB Technology, “A Brief History of UWB Communications,” <http://www.multispectral.com/history.html>
- [3] M. Z. Win and R. A. Scholtz, “UWB time-hopping spread-spectrum impulse radio for wireless multiple access communications”, *IEEE Trans.* vol 48,no 4, April 2000
- [4] Ian Oppermann, “UWB theory and applications”, John Wiley & Sons.
- [5] Paul Withington, “Impulse Radio Overview”, Time Domain Corporation
- [6] Cramer, R. J. –M., Win, M. Z., Scholtz, R. A. “Impulse radio multipath characteristics and diversity reception”, communications, *IEEE International Conference* Volume 3, 7-11 June 1998 Page(s): 1650-1654 vol.3
- [7] X. Chen and S. Kiaei, “ Monocycle shapes for ultra wideband system”, *IEEE Proc. Of Int. Symp. Circuits And Systems (ISCAS)*, vol.1, pp.597-600, 2002.
- [8] Hongsan Sheng; Orlik, P.; Haimovich, A.M.; Cimini, L.J., Jr.; Jinyun Zhang, “On the spectral and power requirements for ultra-wideband transmission,” *IEEE International Conference on Communications*, Volume 1, 11-15 May 2003 Page(s):738 – 742.
- [9] Kazimierz Siwiak and Debra McKeown, “Ultra-Wideband Radio Technology”, John Wiley & Sons.
- [10] J. S Lee and C. Nguyen, “Uniplanar picosecond pulse generator using step-recovery diode”, *Electronics Letters*, vol. 37, no. 8, pp. 504-506, 12 Apr 2001.
- [11] J. Han and C. Nguyen, “A new ultra-wideband, ultra-short monocycle pulse generator with reduced ringing”, *IEEE Microwave and Wireless Components Letters*, vol.12, no.6, pp206-208, June, 2002
- [12] H. Kim, D. Park, and Y. Joo, “Design of CMOS Scholtz’s monocycle pulse generator,” in *Proc. IEEE Ultra Wideband Syst. Technol. Conf.*, Nov. 2003, pp. 81–85.
- [13] Yuanjin Zheng, Han Dong and Yong Ping Xu, “A novel CMOS/BiCMOS UWB pulse generator and modulator”, 2004 *IEEE MTT-S*
- [14] H. Kim, D. Park, and Y. Joo, “All-digital low-power CMOS pulse generator for UWB system,” *Electron. Lett.*, vol. 40, no. 24, pp.1534–1535, Nov. 2004.
- [15] S. Bagga, W. A. Serdijn, and J. R. Long, “A PPM Gaussian monocycle transmitter for ultra-wideband communication,” in *Proc. Int. Ultra Wideband Syst. Technol. Conf.*, May 2004, pp. 130–134.
- [16] Y. Jeong, S. Jung, and J. Liu, “A CMOS impulse generator for UWB wireless communication systems,” in *Proc. Int. Symp. Circuits Syst.*, May 2004, vol. 4, pp. 129–132.

- [17] K. Marsden *et al.*, “Low power CMOS re-programmable pulse generator for UWB systems,” in *Proc. Int. Ultra Wideband Syst. Technol. Conf.*, Nov. 2003, pp. 443–447.
- [18] K.Chang, Inder Bahl, RF and Microwave Circuit and Component Design for Wireless System, wiley-interscience,2002
- [19] Feng-Jung Huang and Kenneth O, “A 0.5- μm CMOS TR switch for 900-MHz wireless applications”, *IEEE Journal Of Solid-state Circuits*, VOL.36, NO.3, MARCH 2001
- [20] Zhenbiao Li, Hyun Yoon, Feng-Jung Huang, and Kenneth O, “5.8-GHz CMOS T-R switches with high and low substrate resistances in a 0.18 μm CMOS process” *IEEE Microwave and Wireless Components Letters*,vol.13,no.1, JANUARY 2003
- [21] N.A. Talwalkar, C.P. Yue, H. Gan, S.S.Wong, “ Integrated CMOS T/R Switch Using LC-tuned Substrate Bias for 2.4-GHz and 5.2-GHz Applications” *Solid-State Circuits, IEEE Journal of Volume 39, Issue 6, June 2004 Page(s):863 – 870*
- [22] Mei-Chao Yeh, Ren-Chieh Liu, Zuo-Min Tsai and Huei Wang, “A Miniature Low-Insertion-Loss, High-Power CMOS SPDT Switch Using Floating-Body Technique for 2.4- and 5.8-GHz Applications” *IEEE RF IC Symp.*, pp.451-454, 2005
- [23] Yalin Jin and Cam Nguyen, “A 0.25-mm CMOS T/R Switch for UWB Wireless Communications,” *IEEE Microwave Wireless Compon. Lett.*, vol. 15, pp. 502-504, Aug. 2005
- [24] Zhenbiao Li and Kenneth K. O, “15-GHz Fully Integrated nMOS Switches in a 0.13- μm CMOS Process,” *IEEE J. Solid-State Circuits*, vol. 40, pp.2323–2328, Nov. 2005

