

國立交通大學

電信工程學系

碩士論文

雙頻升頻器與結合被動元件正交相位降頻器
Dual-Band Up Conversion Mixer and Quadrature Phase
Down-Conversion Mixer with Passive Components

研究生：顏英杰

指導教授：孟慶宗

中華民國 九十五年 七月

雙頻升頻器與結合被動元件正交相位降頻器
Dual-Band Up Conversion Mixer and Quadrature Phase
Down-Conversion Mixer with Passive Components

研究生:顏英杰 Student: Ying-Chieh Yen
指導教授:孟慶宗 博士 Advisor: Dr. Chih Chun Meng

國立交通大學

電信工程學系碩士班

碩士論文

A Thesis

Submitted to Department of Communication Engineering
College of Electric Engineering and Computer Science
National Chiao Tung University

In Partial Fulfillment of the Requirements

For the Degree of

Master of Science

In

Communication Engineering

July 2006

Hsinchu, Taiwan, Republic of China

中華民國九十五年七月

雙頻升頻器與結合被動元件正交相位降頻器

學生：顏英杰

指導教授：孟慶宗 博士

國立交通大學

電信工程學系碩士班

摘 要

本篇論文主要研究在射頻積體電路中被動元件與主動混頻器整合，被動元件包含電感，電壓器，耦合線，Marchand Balun 的應用。除此之外，並且針對 TSMC 0.35 μm SiGe BiCMOS 所提供的電感做一個特性的整理。

在雙頻升頻器中，利用了 TSMC 0.35 μm SiGe BiCOMS 製程製作電感，並使用其製作雙頻電流合成器，同樣的概念也運用到 TSMC 0.18 μm COMS 製程上，以及單邊頻譜升頻器。另外在正交相位降頻器方面，利用 TSMC SiGe 0.35 μm BICMOS，TSMC 0.18 μm CMOS，以及 TSMC 0.13 μm CMOS 製程製作，由於各製特性不同，在被動元件設計方面，根據製程不同的特性設計相異的被動元件架構。

Dual-Band Up Conversion Mixer and Quadrature Phase Down-Conversion Mixer with Passive Components

Student: Ying-Chieh Yen

Advisor: Chin-Chun Meng

Department of Communication Engineering
National Chiao Tung University

Abstract

In this thesis, we focus on the combine of the passive components and active mixer in radio frequency integrated circuit. The passive components includes inductors, transformers, couplers, and Marchand balun. Besides, we arranged the inductors characteristic graphs provides by TSMC 0.35um SiGeBiCMOS technology process.

In dual-band up converter, we implement the self-designed inductors by using the TSMC 0.35 um CMOS technology process, and use it to design dual band current combiner. The same concept is also used to implement circuits by using TSMC 0.18um CMOS technology process, and integrated into single side band up converter. On the other hand, in quadrature phase down converter, we implement circuits by TSMC 0.35um SiGeBiCMOS technology process, TSMC 0.18um CMOS technology process, and TSMC 0.13um CMOS technology process. Because of the differences between each process, the architectures of passive components are different by which process is being used.

目錄

摘要 (中文)	i
摘要 (英文)	ii
致謝.....	iii
目錄	iv
圖目錄	vii
表目錄.....	xiv
第一章 導論.....	1
1.1 研究動機.....	2
1.2 論文組織.....	3
第二章 SiGe 電感整理.....	4
2.1 前言	5
2.2 SiGe 電感參數及其特性.....	5
2.2.1 固定繞線寬度為 10um，改變圈數與外徑.....	6
2.2.2 固定圈數為 4 圈，改變線寬與外徑.....	10
2.2.3 固定圈數為 3 圈，改變線寬與外徑.....	14
2.2.3 固定圈數為 5 圈，改變線寬與外徑.....	18
2.3 電感特性討論.....	22
第三章 雙頻 LC combiner 之升頻器.....	24
3.1 前言	25
3.2 使用新型電流合成器的 2.4G/5.7G 雙頻混頻器.....	25
3.2.1 LC 電流合成器(LC current combiner).....	26
3.2.2 雙頻電流合成器(dual-band current combiner).....	28
3.2.3 2.4G/5.7G 雙頻升頻 Gilbert 混頻器.....	30
3.3 2.4G/5.7G 雙頻升頻微混頻器.....	41
3.4 使用 trifilar 升頻器.....	49
3.5 2.4G/5.7G 雙頻單邊頻譜升頻器.....	56
3.5.1 正交相位產生器.....	57
3.5.2 I/Q 通道升頻器設計.....	62
第四章 被動元件的分析與設計.....	68

4.1 前言.....	69
4.2 耦合線.....	69
4.3 變壓器.....	72
4.3.1 變壓器阻抗轉換功能.....	72
4.3.2 變壓器做 Balun.....	73
4.3.3 Model.....	77
4.3.4 變壓器測試鍵.....	79
4.4 Marchand Balun.....	83
4.5 使用被動元件之正交相位降頻器實作.....	84
4.5.1 SiGe BiCMOS 正交相位降頻器實作簡介.....	84
4.5.2 SiGe BiCMOS 正交相位降頻器電路圖.....	85
4.5.3 T18CMOS 正交相位降頻器實作簡介.....	92
4.5.4 T18CMOS 正交相位降頻器電路圖.....	92
4.5.5 T13CMOS 正交相位降頻器實作簡介.....	99
4.5.6 T18CMOS 正交相位降頻器電路圖.....	100
第五章 結論.....	108

參考文獻



圖目錄

圖(2.1)Oct100x10x2p5 感值與 Q 值.....	6
圖(2.2)Oct120x10x3p0 感值與 Q 值.....	6
圖(2.3)Oct140x10x3p5 感值與 Q 值.....	7
圖(2.4)Oct160x10x4p0 感值與 Q 值.....	7
圖(2.5)Oct180x10x4p5 感值與 Q 值.....	8
圖(2.6)Oct200x10x5p0 感值與 Q 值.....	8
圖(2.7)Oct220x10x5p5 感值與 Q 值.....	9
圖(2.8)Oct240x10x6p0 感值與 Q 值.....	9
圖(2.9)Oct100x6x4p0 感值與 Q 值.....	10
圖(2.10)Oct120x8x4p0 感值與 Q 值.....	10
圖(2.11)Oct140x10x4p0 感值與 Q 值.....	11
圖(2.12)Oct160x12x4p0 感值與 Q 值.....	11
圖(2.13)Oct180x14x4p0 感值與 Q 值.....	12
圖(2.14)Oct200x16x4p0 感值與 Q 值.....	12
圖(2.15)Oct220x18x4p0 感值與 Q 值.....	13
圖(2.16)Oct240x20x4p0 感值與 Q 值.....	13
圖(2.17)Oct100x8x3p0 感值與 Q 值.....	14

圖(2.18)Oct100x10x3p0 感值與 Q 值.....	14
圖(2.19)Oct140x12x3p0 感值與 Q 值.....	15
圖(2.20)Oct160x14x3p0 感值與 Q 值.....	15
圖(2.21)Oct180x16x3p0 感值與 Q 值.....	16
圖(2.22)Oct200x18x3p0 感值與 Q 值.....	16
圖(2.23)Oct220x20x3p0 感值與 Q 值.....	17
圖(2.24)Oct240x22x3p0 感值與 Q 值.....	17
圖(2.25)Oct100x4x5p0 感值與 Q 值.....	18
圖(2.26)Oct120x6x5p0 感值與 Q 值.....	18
圖(2.27)Oct140x8x5p0 感值與 Q 值.....	19
圖(2.28)Oct160x10x5p0 感值與 Q 值.....	19
圖(2.29)Oct180x12x5p0 感值與 Q 值.....	20
圖(2.30)Oct200x14x5p0 感值與 Q 值.....	20
圖(2.31)Oct220x16x5p0 感值與 Q 值.....	21
圖(2.32)Oct240x18x5p0 感值與 Q 值.....	21
圖(2.33)電感 Model.....	22
圖(3.1)AC 等效電流合成電路.....	26
圖(3.2) 電流合成器電流相加原理.....	26
圖(3.3)理想傳輸線 ABCD 矩陣形式.....	27
圖(3.4)電流合成器等效電路 ABCD 矩陣.....	28

圖(3.5) 雙頻電流合成器電路圖.....	29
圖(3.6) 雙頻電流合成器示意圖.....	29
圖(3.7) 雙頻電流合成器.....	29
圖(3.8)雙頻升頻混頻器電路圖.....	31
圖(3.9) Die photo(1mmX1mm)	32
圖(3.10)轉換增益 V. S LO Power(LO:2.1G IF:0.3G RF:2.4G)	33
圖(3.11) OP1dB and OIP3 (LO:2.1G 9dBm IF:0.3GHz)	33
圖(3.12)IF Bandwidth(Fixed RF:2.4G IF:0.01~1.4GHz/-30dBm)	34
圖(3.13)轉換增益 V. S LO Power(LO:5.4G IF:0.3G RF:5.7G)	34
圖(3.14) OP1dB and OIP3 (LO:5.4G 13dBm IF:0.3GHz)	35
圖(3.15)IF Bandwidth(Fixed RF:5.7G IF:0.01~1.8GHz/-30dBm)	35
圖(3.16)轉換增益 V. S LO Power(LO:2.4G IF:0.3G RF:2.7G)	36
圖(3.17) OP1dB and OIP3 (LO:2.4G IF:0.3GHz)	36
圖(3.18)IF Bandwidth(Fixed RF:2.7G IF:0.01~1.8GHz/-30dBm)	37
圖(3.19)轉換增益 V. S LO Power(LO:5.7G IF:0.3G RF:6G)	37
圖(3.20) OP1dB and OIP3 (LO:5.7G IF:0.3GHz)	38
圖(3.21)IF Bandwidth(Fixed RF:6G IF:0.01~1.8GHz/-30dBm)	38
圖(3.22) RF 頻率響應.....	39
圖(3.23) 輸出輸入阻抗匹配.....	39
圖(3.24) RF CMOS 雙頻升頻器電路圖.....	42
圖(3.25) 微混頻器電路.....	44
圖(3.26)Die photo(1mmX1.3mm)	44
圖(3.27)轉換增益 V. S LO Power(LO:2.1/5.4G IF:0.3G RF:2.4G/5.7G)	45
圖(3.28) OP1dB V. S IF power (LO:2.1/5.4G IF:0.3G RF:2.4G/5.7G)	45
圖(3.29) 轉換增益 V. S IF frequency (LO:2.1/5.4G IF:0.1~1G)	45

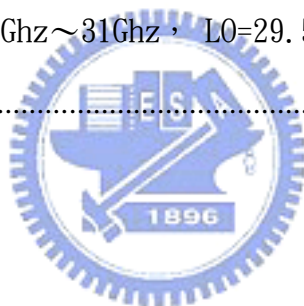
圖(3.30) 頻率響應 (LO:1~7G IF:0.3G)	46
圖 (3.31) 轉換增益 vs LO power (LO : 1.9/4.3Ghz IF:0.3Ghz RF:2.2/4.6Ghz)	47
圖 (3.32) 轉換增益 vs IF power (LO : 1.9/4.3Ghz IF:0.3Ghz RF:2.2/4.6Ghz)	47
圖(3.33) 轉換增益 vs IF Frequency(LO:1.9/4.3G IF:0.1~0.7G)	47
圖(3.34) RF frequency Response.....	48
圖 (3.35) 電感特性對頻率作圖.....	48
圖(3.36) Trifilar 電路.....	49
圖(3.37) 雙頻轉寬頻示意圖.....	50
圖(3.38) Die photo (1mmX 1mm).....	50
圖(3.39) 轉換增益 V.S LO Power(LO:2.9G IF:0.3G RF:3.2G)	51
圖(3.40) OP1dB and OIP3(LO:2.9G 6dBm IF:0.3GHz)	51
圖(3.41) 轉換增益 V.S IF 頻寬(Fixed LO:2.9G 6dBm IF:0.01~0.9GHz/-30dBm)	52
圖(3.42) RF frequency response.....	52
圖(3.43) Output Return Loss	53
圖(3.44) LO Bandwidth	53
圖(3.45) dual band upc & trifilar upc 比較.....	54
圖(3.46) trifilar upc 電路圖.....	55
圖(3.47) SSB Up Converter 示意圖.....	57
圖(3.48) 單極點 RC 濾波器.....	58
圖(3.49) 單極點 RC 濾波器線性轉換.....	58
圖(3.50) RC-CR 輸入輸出關係.....	59

圖(3.51) 四相位產生器相位關係.....	59
圖(3.52) RC-CR 多相位濾波器(a)正頻率(b)負頻率	60
圖(3.53)RC 電路頻率響應(a)Low-pass filter(b)High-pass filter	61
圖(3.54)正交相位產生器.....	61
圖(3.55)單埠訊號輸入與相位輸出.....	62
圖(3.56)正交相位產生器訊號相位輸出關係.....	62
圖(3.57) 單邊頻帶升頻混頻器.....	63
圖(3.58)正交相位產生器(a)L0 端 2~6Ghz (b)IF 端 300Mhz	64
圖(3.59) Die photo 1mm X 1mm	65
圖 (3.60) L0 寬頻 Polyphase filter 的相位模擬.....	66
圖 (3.61) IF 低頻 Polyphase filter 的相位模擬.....	66
圖 (3.62) CGV. S L0 Power(L0:2.1G/5.4G/IF:0.3G/-30dBm)	66
圖 (3.63) OP1dB(L0:2.1G/5.4G/2dBm IF:0.3G/)	67
圖 (3.64) 轉換增益 V. S IF 頻寬 (IF:0.1~0.5G/-30dBm Fixed L0:2.1G/5.4G/2dBm)	67
圖(4.1)邊緣耦合(Edge Couple)傳輸線架構.....	69
圖(4.2)寬邊耦合(Broadside Couple)傳輸線模型.....	69
圖(4.3)偶模(Even mode)激發.....	70
圖(4.4)奇模(Odd mode)激發.....	70
圖(4.5)耦合線.....	71
圖(4.6)變壓器電路模型.....	72

圖(4.7) (a) 傳統變壓器 b) 對稱型變壓器.....	74
圖(4.8) 變壓器 Balun 等效模型.....	74
圖(4.9) 4 port 變壓器 Balun	75
圖(4.10) 變壓器 Balun Port1 輸入.....	76
圖(4.11) 變壓器 Balun Port4 輸入.....	76
圖(4.12) 平行線耦合模型	77
圖(4.13) 變壓器模型 1	78
圖(4.14) 變壓器模型 2	78
圖(4.15) 變壓器模型 3	78
圖(4.16) 變壓器高頻模型.....	79
圖(4.17) 變壓器簡化 T 模型.....	79
圖(4.18) Die photo (1mm X 2mm)	79
圖(4.19) 架構 3 S21	80
圖(4.20) 架構 3 Coupling Factor (K)	80
圖(4.21) 架構 4 S21.....	81
圖(4.22) 架構 4 Coupling Factor (K)	81
圖(4.23) 架構 5 S21	81
圖(4.24) 架構 5 Coupling Factor (K)	82
圖(4.25) 架構 6 S21	82
圖(4.26) 架構 6 Coupling Factor (K)	82
圖(4.27) Marchand Balun.....	83
圖(4.28) Marchand Balun Port2 分析.....	83

圖(4.29) Marchand Balun Port3 分析.....	84
圖(4.30) 正交相位降頻器電路圖	85
圖(4.31) 耦合線佈局	86
圖(4.32) Transformer Balun 電路佈局.....	87
圖(4.33) Marchand Balun 電路佈局.....	87
圖(4.34) Die Photo (1mmX1mm)	88
圖(4.35) LO power v. s. Conversion gain (RF=5.8Ghz / -30dBm LO=5.6Ghz IF=200Mhz)	88
圖(4.36) P1dB (RF=5.8Ghz LO=5.6Ghz / 5dBm IF=200Mhz)	89
圖(4.37) IIP3 (RF=5.8Ghz / -30dBm LO=5.6Ghz IF=200Mhz)	89
圖(4.38) IF 頻寬(RF=5.65~6.1Ghz / -30dBm LO=5.6Ghz/5dBm IF=200Mhz) ...	90
圖 (4.39) RF Frequency Response.....	90
圖 (4.40) RF=5.8Ghz LO=5.6Ghz Time Domain.....	90
圖 (4.41) T18 正交相位降頻器電路圖	93
圖 (4.42) T18 Die Photo(1mmX1mm)	94
圖 (4.43) 耦合線 S 參數強度關係.....	95
圖 (4.44) 耦合線 S 參數相位關係.....	95
圖 (4.44) Marchand Balun S 參數強度關係.....	96
圖 (4.45) Marchand Balun S 參數相位關係.....	96
圖 (4.46) LO power v. s. Conversion gain(RF=10Ghz / -30dBm , LO=9.999Ghz , IF=1Mhz)	97
圖(4.47)P1dB(RF=10Ghz ,LO=9.999Ghz/5dBm , IF=1Mhz)	97
圖(4.48)IF Bandwidth(RF=10Ghz~10.4Ghz / LO=9.999Ghz/5dBm)	98
圖 (4.49) Time Domain	98
圖 (4.50) 30Ghz 使用雙層金屬變壓器.....	99
圖 (4.51) 使用四層金屬之 3D Marchand Balun	100

圖 (4.52) T13 正交相位降頻器電路圖	100
圖 (4.53) T13 正交相位降頻器電路佈局.....	102
圖 (4.54) 耦合線 S 參數強度關係.....	102
圖 (4.55) 耦合線 S 參數相位關係.....	103
圖 (4.56) Marchand Balun S 參數強度關係.....	103
圖 (4.57) Marchand Balun S 參數相位關係.....	104
圖 (4.58) LO power v. s. Conversion gain(RF=30Ghz / -20dBm , LO=29.5Ghz , IF=500Mhz)	104
圖 (4.59) P1dB (RF=30Ghz , LO=29.5Ghz/5dBm , IF=500Mhz)	105
圖 (4.60) IIM3 (RF=30Ghz , LO=29.5Ghz/5dBm , IF=500Mhz)	105
圖 (4.61) IF 頻寬(RF=29.5Ghz~31Ghz , LO=29.5Ghz/5dBm)	106
圖 (4.62) Time Domain.....	106



表目錄

表 3.1 雙頻升頻混頻器使用之電晶體.....	31
表 3.2 雙頻升頻混頻器量測結果.....	40
表 3.3 雙頻升頻微混頻器使用之電晶體.....	42
表 3.4 雙頻升頻微混頻器模擬結果.....	46
表 3.5 Trifilar 升頻器量測結果.....	54
表 3.6 Trifilar 升頻器使用之電晶體.....	55
表 3.7 雙頻單邊頻譜升頻器使用之電晶體.....	64
表 4.1 正交相位降頻器電晶體.....	85
表 4.2 使用被動電路正交相位降頻器量測結果.....	91
表 4.3 T18 正交相位降頻器電晶體.....	93
表 4.4 T18 使用被動電路正交相位降頻器模擬結果.....	98
表 4.5 T13 正交相位降頻器電晶體.....	101
表 4.6 T13 使用被動電路正交相位降頻器模擬結果.....	106

第一章

導論



1.1 研究動機

近年來無線通訊科技的快速發展，包含2G及3G手機、Bluetooth、無線區域網路（Wireless LAN :WLAN）等無線設備的普及，已深深地影響我們的生活成為日常生活中不可缺少的溝通與訊息傳輸工具。由於積體電路技術、數位通訊與數位訊號處理方法等的長足進步使得通訊設備的功能更多元，依據不同的地區與功能的需求，分別發展出不同的系統規格，而各系統對於傳輸頻段、調變方式、訊號頻寬與多工模式的要求也都不盡相同，因而未來的電路設計，不管是數位、類比、或是射頻電路將更加的複雜，難度不段地提升，當然也考驗設計者的功力。

此外，這些新的通信系統規格要求更高速的傳輸速率以提供多媒體的服務，並且須需低耗電操作以增加電池壽命已是現代無線行動通訊設備共同的趨勢。而在射頻電路的設計上，要求高更的傳輸頻率、更低的操作電壓與功率消耗、以及電路的高整合度已使得射頻電路設計已不同於傳統的設計而充滿了挑戰性——當然，也就充滿了機會。

就現今的個人通訊裝置而言，可能包含數百萬計以上的電晶體，其中射頻電路只佔了極小的一部份，然而射頻電路仍是現今電路設計上的一個瓶頸，其主要原因由於射頻電路需考慮許多參數，包含了雜訊、線性度、功率消耗、阻抗匹配、操作頻率、直流電壓供應、信號振幅及系統規格之間的衡量(Trade Off)，各種參數相互地影響使得設計上更加困難。而且，缺少一個精確的主動和被動電路模型使得設計者難以準確地設計出所預計電路的效能。

而在射頻晶片製程技術上，由於 CMOS 技術的成本較低且有極佳的系統整合能力，使用 CMOS 製程技術在單一晶片上同時實現射頻前端電路及

基頻電路已是最新的趨勢。CMOS 技術擁有眾多的優勢，似乎也是電路整合發展的主流，但從特性觀點來看，砷化鎵(GaAs)，矽鍺 (SiGe) 元件有更高的截止頻率、更高的轉導值，用來實現射頻前端電路將消耗較少的功率，所以這類技術非常適合高速電路之應用。但隨著 CMOS 製程不斷地進步提高了工作截止頻率，進而一步一步廣大應用範圍，SiGe 和 GaAs 技術必需提出更獨特的應用，否則將有被取代的命運。而本篇論文將採用這 SiGe，CMOS 兩種技術來分別探討射頻升降頻電路晶片的設計與實現，並且用 GaAs 技術製作變壓器電路，展示其製程的特色。

1.2 論文組織

本篇論文將分別採用 CMOS 及 SiGe 製程技術來設計升降頻混頻器晶片。在介紹各種射頻混頻電路設計之前，在第二章先討論 SiGe BiCMOS 製程中所提供的電感 Q 值與感值的關係，並且綜述電感的參數與特性關係。第三章介紹使用 SiGe BiCMOS 技術設計雙頻升頻器，使用 CMOS 技術設計雙頻升頻器，以及用 Trifilar []設計升頻器並更進一步針對升頻器所需要的單邊頻譜設計單邊頻譜升頻器 (Single Side Band Up Converter)，在此章中也推導雙頻升頻的原理。第四章介紹將被動元件整合進入積體電路之中的實例，實現耦合線，變壓器，Marchand Balun，並且將它們與主動電路結合設計成正交相位降頻器。在此章中採用 SiGe BiCMOS，T18CMOS 以及 T13CMOS 各自設計了降頻器，並且針對製成不同的特性，在被動元件的部分利用製程提供的特性作設計，最後在第五章對於電路設計與實作結果做一結論。

第三章

雙頻 *LC combiner* 之升頻器



3.1 前言

為了因應未來高速無線區域網路的應用，FCC(Federal Communication Commission)於5GHz 規劃了300MHz 頻寬為 U-NII (Unlicensed National Information Infrastructure)頻帶。U-NII 頻帶裡可以分為低、中、高三個頻帶。在射頻積體電路中，美國制訂的免授權頻帶範圍，頻段分別為5.15~5.35GHz 及5.725~5.825GHz，802.11b/g 制定的頻段在2.4GHz，由這些規範的例子可看出，系統單晶片(System on Chip)的發展必須往多頻道(Multi-band)方向前進，才能在單一電路中進行多個頻道訊號處理。

電感與電容常使用於功率能量儲存、LC 頻率共振、射頻偏壓電路(RF choke)，阻抗匹配…等電路。在此一章節我們已既有文獻資料為基礎[1][2]，提出一個新型的電感、電容組合而成的電流合成器，此電流合成器除了將 RF 輸出電流轉變成單端輸出之外也提供了雙頻電流合成的功能。我們總共提出四個電路，第一個使用 TSMC 0.35um SiGeBiCMOS 製程，製作雙頻電流合成器和 Gilbert Cell 結合實現雙頻升頻器，第二個電路使用 TSMC 0.18um CMOS 製程，使用雙頻電流合成器和 Micromixer 結合實現雙頻升頻器，第三個電路使用 TSMC 0.35um SiGeBiCMOS 製程，使用三個電感纏繞的 trifilar 電路[2]，實現升頻器，第四個電路使用 TSMC 0.35um SiGeBiCMOS 製程，使用 Poly Phase Generator[3]搭配第一個電路，來實現單邊頻譜升頻(Single Side-Band Up-conversion)電路。

3.2 使用新型電流合成器的 2.4G/5.7G 雙頻混頻器

在 RFIC 中的接收器設計中，混頻器本身具有寬頻特性，但取出訊號的 LC combiner 卻是窄頻特性，因而限制了混頻器使用頻率。本電路利用新的 LC combiner 架構來達到雙頻的功能。

3.2.1 LC 電流合成器(LC current combiner)

電流合成器特點乃將 RF 輸出電流轉變為單端技術，以實現單端輸出的升頻電路，其 AC 等效的電流合成器如圖 (3.1) 所示。

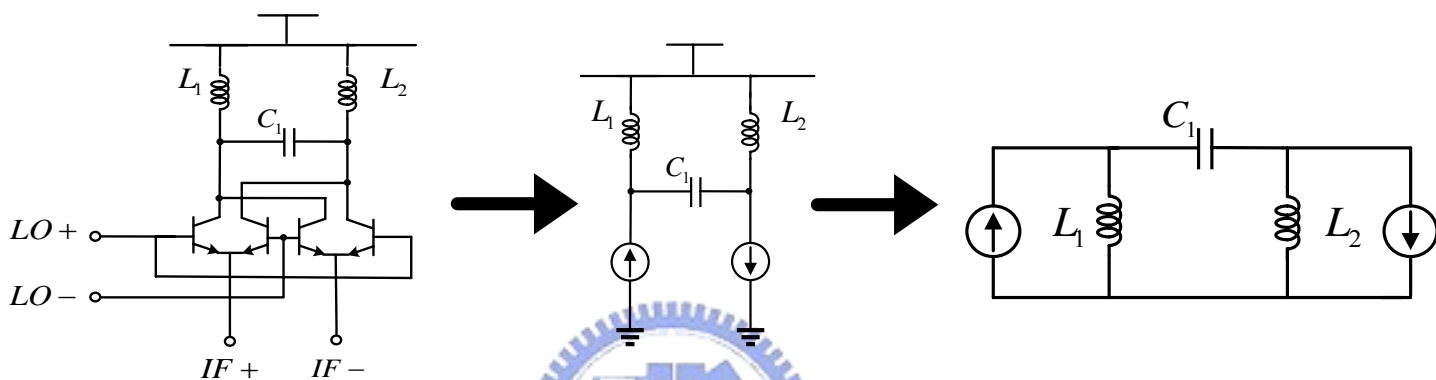


圖 (3.1) AC 等效電流合成電路

而操作原理如圖 (3.2)，當 L、C 共振時可以將反相的電流轉換為同相相加。

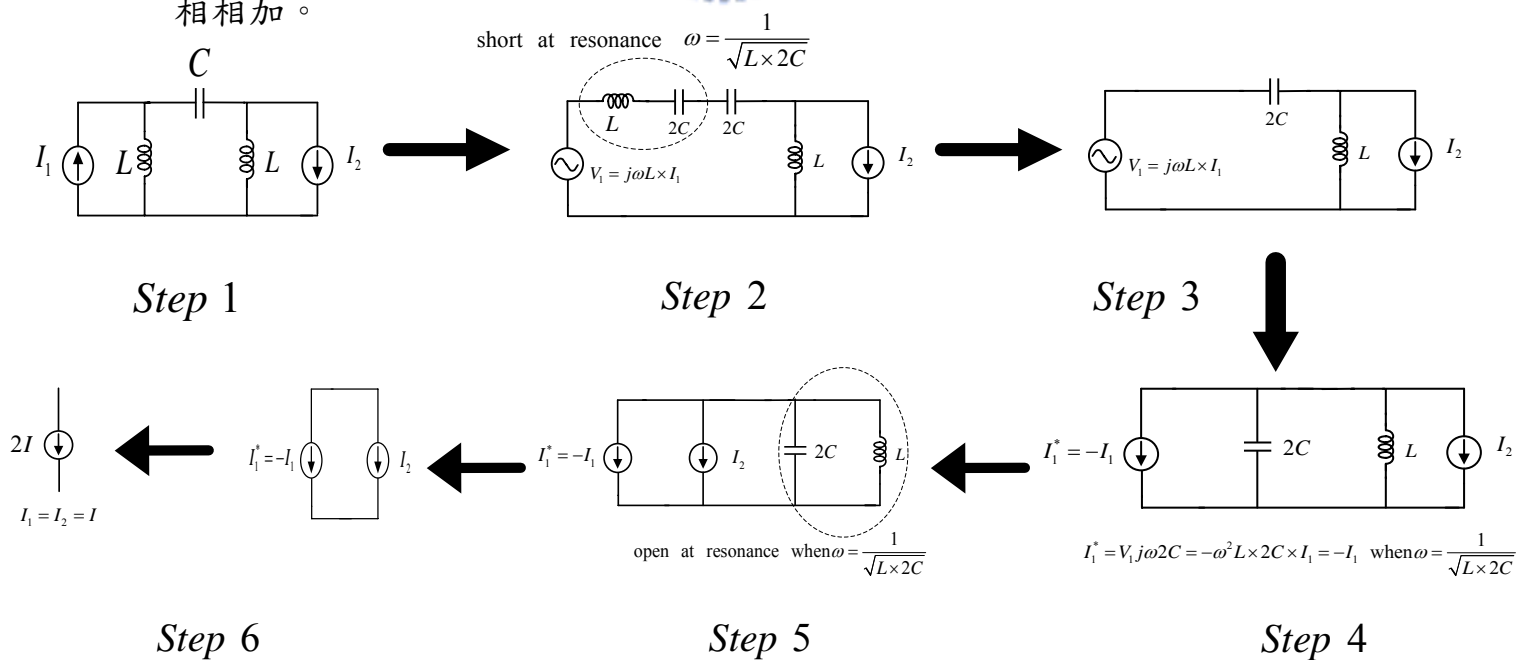


圖 (3.2) 電流合成器電流相加原理

Step1:

電流合成器等效小信號模型。

Step2:

將電流源轉換成等效電壓源，其中 $V_1 = j\omega LI_1$ 。

Step3:

LC 串聯共振時為一短路，其共振頻率為 $\omega = \frac{1}{\sqrt{L \times 2C}}$ 。

Step4:

將電壓源轉為等效電流源，由 Norton 等效知

$$I_1^* = \frac{V}{Z} = \frac{j\omega L \times I_1}{\frac{1}{j\omega 2C}} = -I_1 \omega^2 L 2C = -I_1 \quad \text{when} \quad \omega^2 L 2C = 1$$

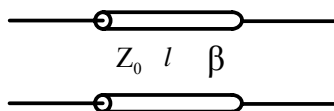
Step5、6:

在共振頻率時，LC 並聯為一開路，最後兩組電流同相相加。

由上面轉換推導知，我們利用簡單的 LC 電路做為 RF 端的差動轉單端輸出。

除此之外我們還可以使用 ABCD 矩陣的方式來推導電流合成器，推導方式如下：

我們先得到圖 (3.1) 等效電流合成器的電路，根據傳輸線理論，一段傳輸線的 ABCD 矩陣可以寫成圖 (3.3) 的形式：



Lossless transmission line ($\alpha = 0$)

$$\begin{bmatrix} A & B \\ C & D \end{bmatrix} = \begin{bmatrix} \cos \beta l & jZ_0 \sin \beta l \\ jY_0 \sin \beta l & \cos \beta l \end{bmatrix}$$

圖 (3.3) 理想傳輸線 ABCD 矩陣形式

圖(3.1)等效電流合成器的電路可以寫成如下的 ABCD 矩陣：

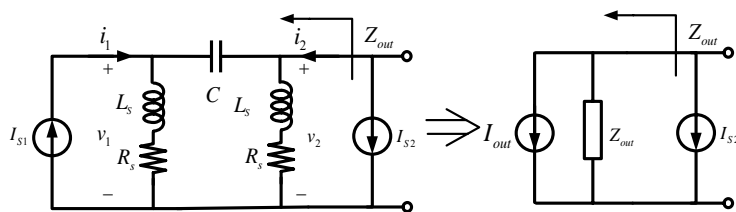


圖 (3.4) 電流合成器等效電路 ABCD 矩陣

$$\begin{aligned}
 \begin{bmatrix} A & B \\ C & D \end{bmatrix} &= \begin{bmatrix} 1 & 0 \\ \frac{1}{R_s + j\omega L_s} & 1 \end{bmatrix} \begin{bmatrix} 1 & \frac{1}{j\omega C} \\ 0 & 1 \end{bmatrix} \begin{bmatrix} 1 & 0 \\ \frac{1}{R_s + j\omega L_s} & 1 \end{bmatrix} \\
 &= \begin{bmatrix} \frac{R_s + j\omega L_s + \frac{1}{j\omega C}}{R_s + j\omega L_s} & \frac{1}{j\omega C} \\ \frac{2(R_s + j\omega L_s) + \frac{1}{j\omega C}}{(R_s + j\omega L_s)^2} & \frac{R_s + j\omega L_s + \frac{1}{j\omega C}}{R_s + j\omega L_s} \end{bmatrix} \quad \omega_r^2 = \frac{1}{2L_s C} \quad Q = \frac{\omega_r L_s}{R_s} \\
 \begin{bmatrix} A & B \\ C & D \end{bmatrix} &= \begin{bmatrix} \frac{R_s - j\omega_r L_s}{R_s + j\omega_r L_s} & -j2\omega_r L_s \\ \frac{2R_s}{(R_s + j\omega_r L_s)^2} & \frac{R_s - j\omega_r L_s}{R_s + j\omega_r L_s} \end{bmatrix} = \begin{bmatrix} \frac{1 - jQ}{1 + jQ} & -j2R_s Q \\ \frac{2}{R_s(1 + jQ)^2} & \frac{1 - jQ}{1 + jQ} \end{bmatrix} \quad (3.1)
 \end{aligned}$$

我們將矩陣化簡之後可以看出矩陣 D 元素有一個很明顯的特徵，即在 $\omega_r^2 = \frac{1}{2L_s C}$ 的時候，如果電感的 Q 值趨近無限大，矩陣 D 元素會等於 -1，這個結論不僅和使用基本電路學推導的共振頻率相同，也說明了 Q 值和電流合成器的響應高度的相關。

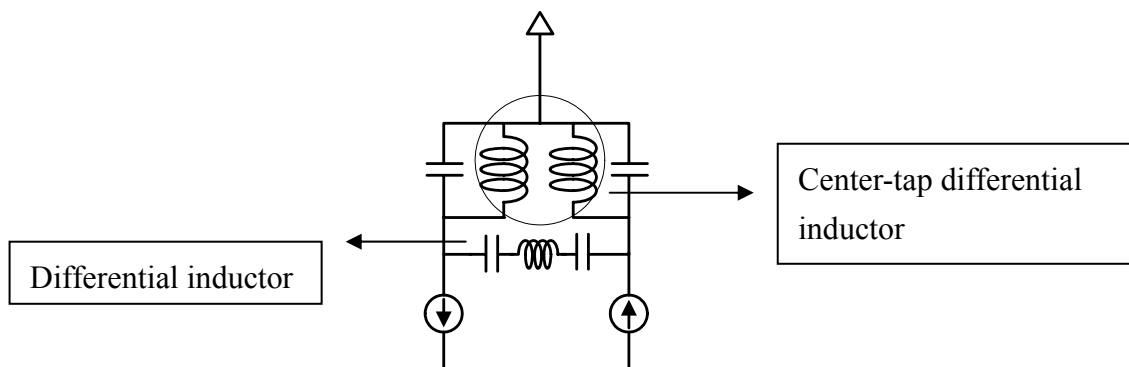
因此我們對電流合成器有了一個具體的結論：

1. 提升電感的 Q 值可以讓電流合成的器的效果更接近理想。
2. ABCD 矩陣的 D 元素等於 -1 時的 ω 所得的根即為電流合成器的操作頻率。

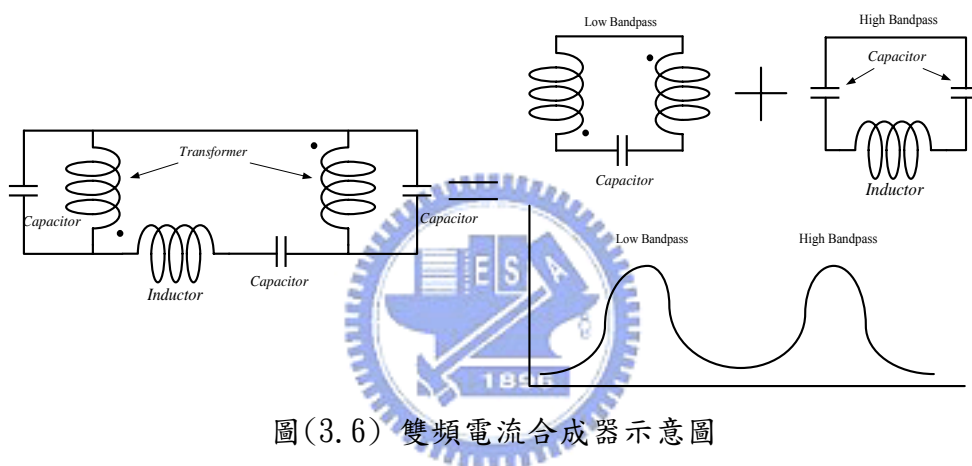
3.2.2 雙頻電流合成器(dual-band current combiner)

根據 3.2.1 的結論，如果設計一個電流合成器，它 ABCD 矩陣的 D 元素為 -1 能解出兩個根，即可有雙頻的效果。除此之外我們也發現

L-C-L 型式的電流合成器有電流合成的效果，其 dual 結構 C-L-C 也有相同的效果，因此，我們將電流合成器設計成如下的形式：

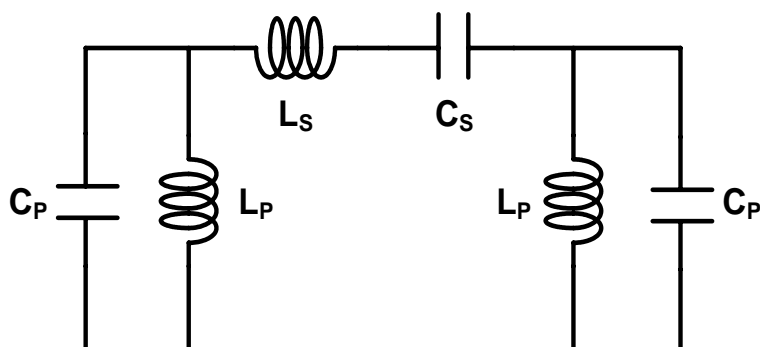


圖(3.5) 雙頻電流合成器電路圖



圖(3.6) 雙頻電流合成器示意圖

其中 Center-tap differential inductor 將 Center-tap 的部分接到 V_{cc} ，如此一來 DC 訊號可以順利偏壓，對小訊號來說是接地。可從圖(3.6)直觀的看出雙頻電流合成器合成的概念，更進一步使用 ABCD 矩陣的方式來推導雙頻電流合成器的電流合成關係：



圖(3.7) 雙頻電流合成器

依照 ABCD 矩陣的運算方式，將並聯的 LC 和串聯 LC 分別寫成 ABCD 矩陣並且相乘，可得到完整新型 LC combiner 的 ABCD 矩陣：

$$\begin{bmatrix} A & B \\ C & D \end{bmatrix} = \begin{bmatrix} 1 & 0 \\ Y & 1 \end{bmatrix} \begin{bmatrix} 1 & Z \\ 0 & 1 \end{bmatrix} \begin{bmatrix} 1 & 0 \\ Y & 1 \end{bmatrix} = \begin{bmatrix} 1+YZ & Z \\ 2Y+Y^2Z & 1+YZ \end{bmatrix}$$

我們暫時忽略電阻的效應，代入 $Y = \frac{1}{j\omega L_p} + j\omega C_p$ 和 $Z = \frac{1}{j\omega C_s} + j\omega L_s$ 得到下列式子：

$$\begin{bmatrix} 1 + \frac{L_s}{L_p} + \frac{C_p}{C_s} + (-\omega^2 C_p L_s) + \frac{1}{(-\omega^2 C_s L_p)} & j\omega L_s + \frac{1}{j\omega C_s} \\ j\omega C_p + \frac{1}{j\omega L_p} + [1 + \frac{L_s}{L_p} + \frac{C_p}{C_s} + (-\omega^2 C_p L_s) + \frac{1}{(-\omega^2 C_s L_p)}][j\omega C_p + \frac{1}{j\omega L_p}] & 1 + \frac{L_s}{L_p} + \frac{C_p}{C_s} + (-\omega^2 C_p L_s) + \frac{1}{(-\omega^2 C_s L_p)} \end{bmatrix} \quad (3.2)$$

如同在式(3.1)的推導，我們特別注意式(3.2)矩陣的 D 元素，此元素代表兩端電流的比值，如果有一個特定的 ω 使得 D 元素為 -1，則可以達到差動電流相加的效果，式(3.1)的 D 元素為一個二次方程式，所以有一組共軛解，由於在實際上頻率均是正頻所以可以得到單一電流合成頻率，式(3.2)的 D 元素是一個四次方程式，會產生兩組共軛解，其詳解如下：

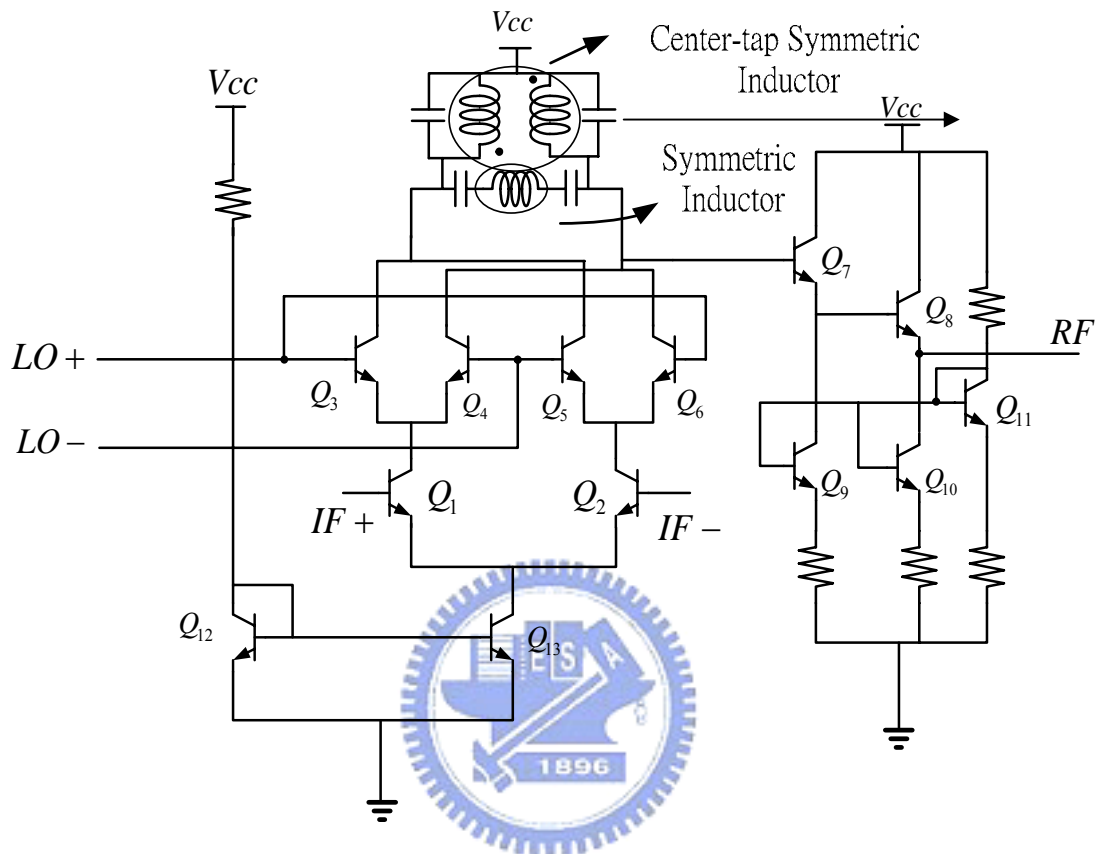
$$\begin{aligned} D &= -1 \\ 1 + \frac{L_s}{L_p} + \frac{C_p}{C_s} + (-\omega^2 C_p L_s) + \frac{1}{(-\omega^2 C_s L_p)} &= -1 \\ \frac{L_s}{L_p} + \frac{C_p}{C_s} + (-\omega^2 C_p L_s) + \frac{1}{(-\omega^2 C_s L_p)} + 2 &= 0 \\ C_p C_s L_p L_s \omega^4 - (L_s C_s + C_p L_p + 2C_s L_p) \omega^2 + 1 &= 0 \\ \therefore \omega^2 &= \frac{(L_s C_s + C_p L_p + 2C_s L_p) \pm \sqrt{(L_s C_s + C_p L_p + 2C_s L_p)^2 - 4C_p C_s L_p L_s}}{2C_p C_s L_p L_s} \end{aligned} \quad (3.3)$$

由此可知，這樣的結構可以完成一個雙頻的電流合成器。

3.2.3 2.4G/5.7G 雙頻升頻 Gilbert 混頻器

本電路以 SiGeBiCMOS 製程實作 RF 頻率在 2.4G/5.7G 的升頻器，其中 LO 和 IF 訊號均採用 differential 輸入，基本 Gilbert Mixer 結構，RF 輸出端使用 3.2.2 介紹的雙頻電流合成器將電流加成之後由單端取出。輸出級的部分採用 CC-CC 輸出級，將電流的訊號轉成電壓輸出。這樣的架構相當簡單，目的在於驗證雙頻電流合成器

的工作效果，並且 LO 和 IF 都不需要考慮輸入阻抗匹配的問題，輸出阻抗由 CC-CC 輸出級視入，可得到阻抗匹配的效果。其整體電路如下：

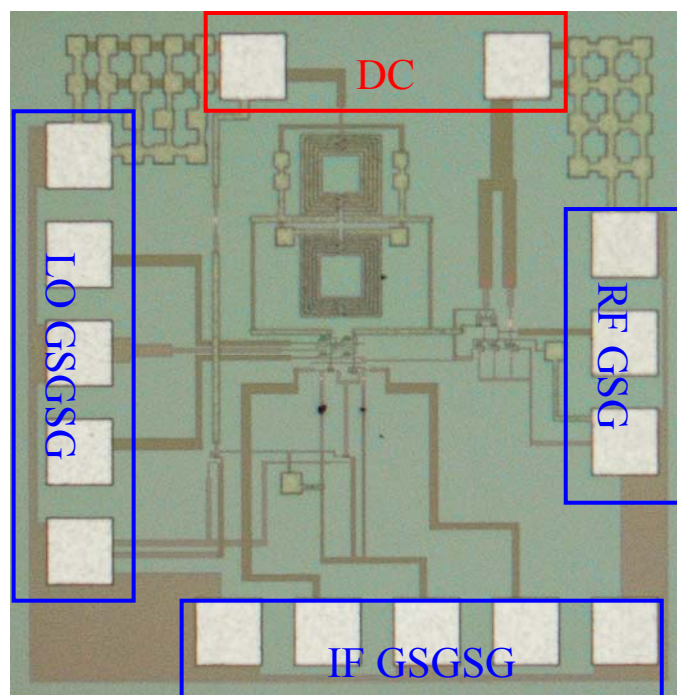


圖(3.8)雙頻升頻混頻器電路圖

表3.1 雙頻升頻混頻器使用之電晶體

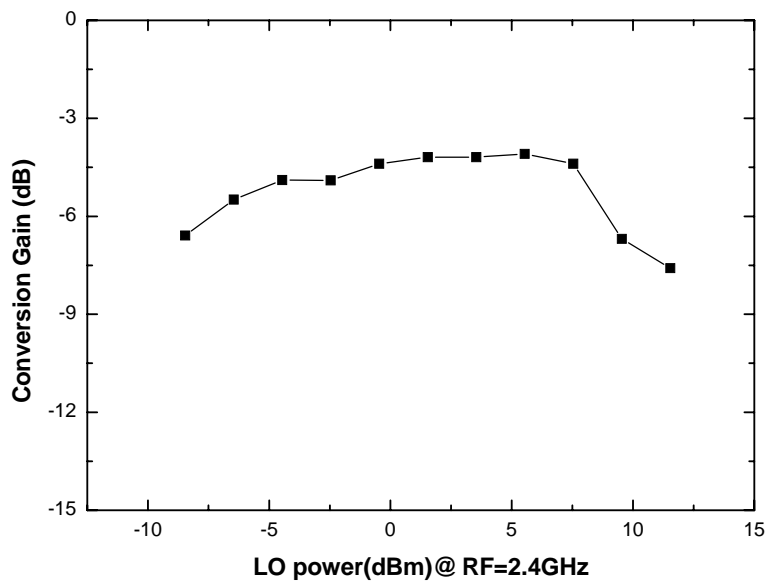
BJT Number	Type	Emitter Width(um)	Emitter Length(um)	Sim I(mA)	Jc (mA/um ²)
Q1	Dn062	0.3	5.1	3.33	2.176
Q2	Dn062	0.3	5.1	3.33	2.176
Q3	Dn062	0.3	5.1	1.66	1.08
Q4	Dn062	0.3	5.1	1.66	1.08
Q5	Dn062	0.3	5.1	1.66	1.08

Q6	Dn062	0.3	5.1	1.66	1.08
Q7	Dn062	0.3	5.1	3.85	2.51
Q8	Dn062	0.3	5.1	3.82	2.49
Q9	Dn062	0.3	5.1	3.86	2.52
Q10	Dn062	0.3	5.1	3.85	2.52
Q11	Dn102	0.3	9.9	6.95	2.34
Q12	Dn062	0.3	5.1	6.72	4.39
Q13	Dn062	0.3	5.1	6.79	4.43

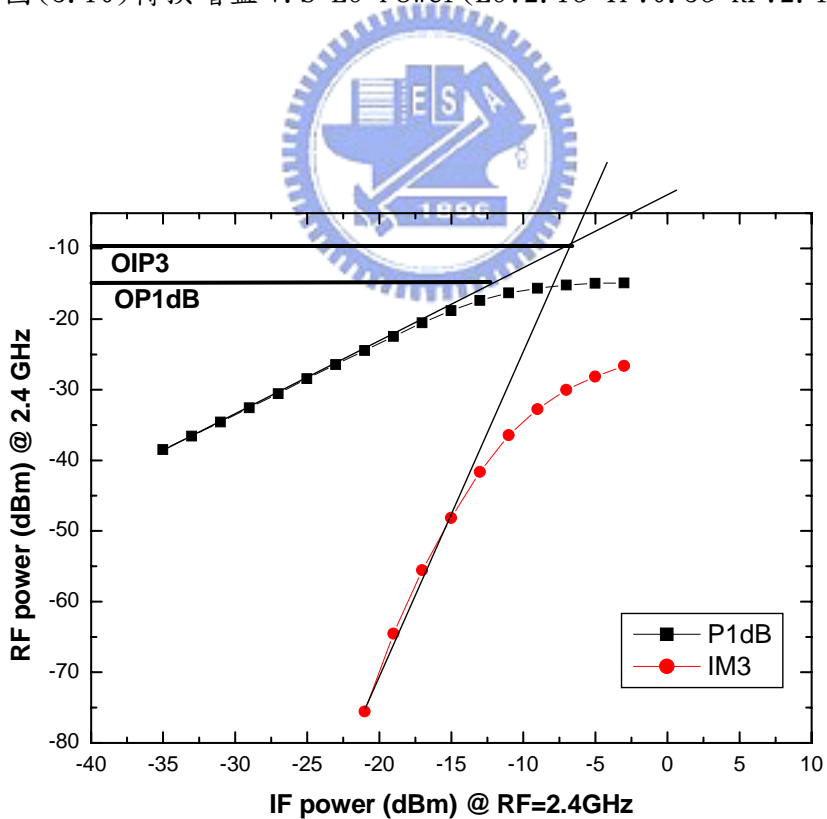


圖(3.9) Die photo(1mmX1mm)

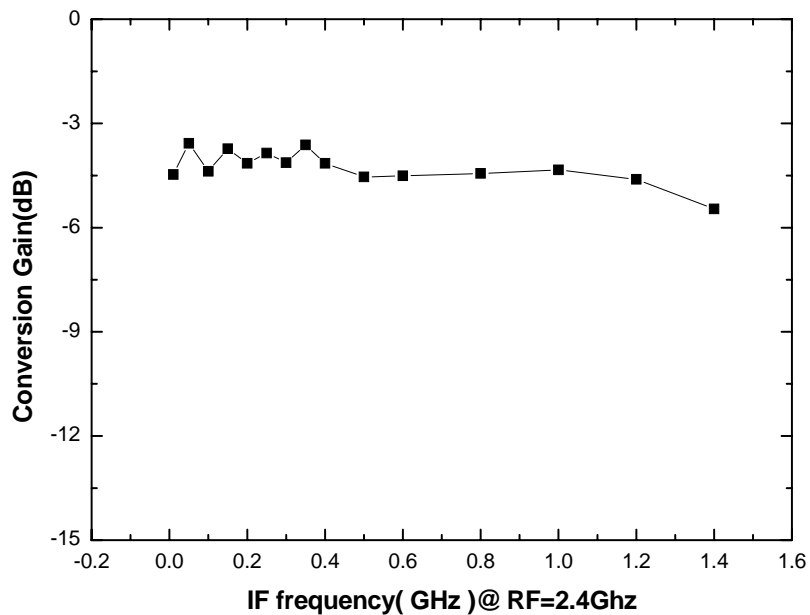
--量測結果--



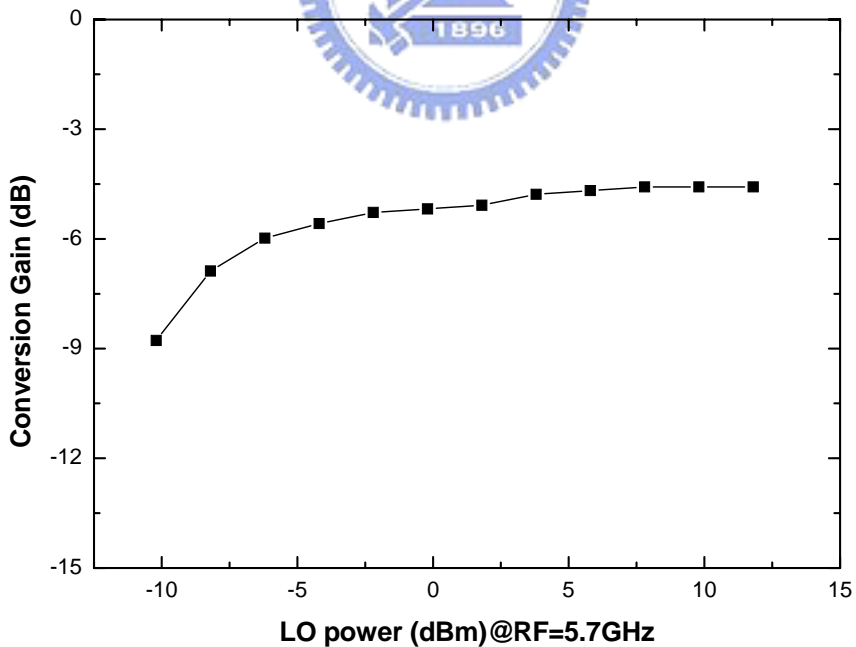
圖(3.10)轉換增益 V. S LO Power(LO:2.1G IF:0.3G RF:2.4G)



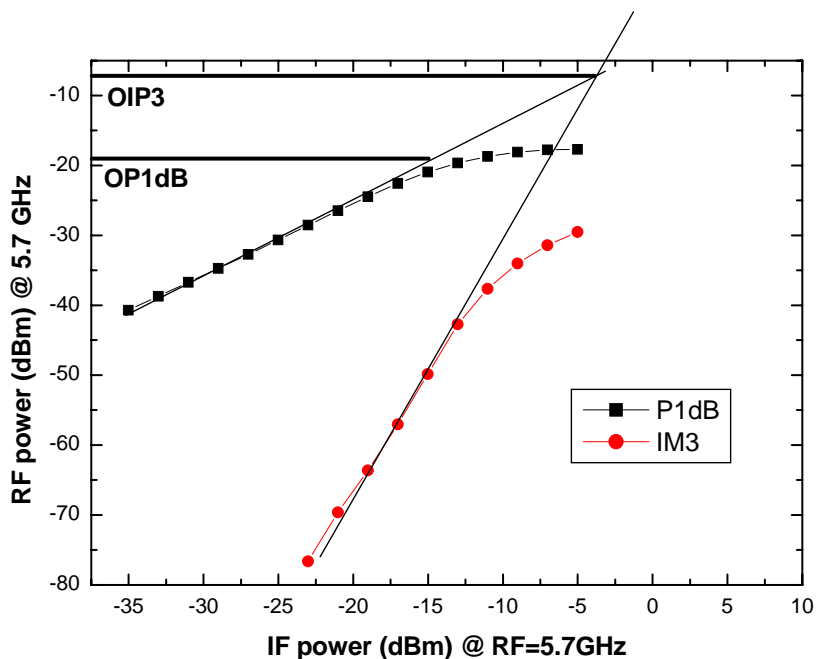
圖(3.11) OP1dB and OIP3 (LO:2.1G 9dBm IF:0.3GHz)



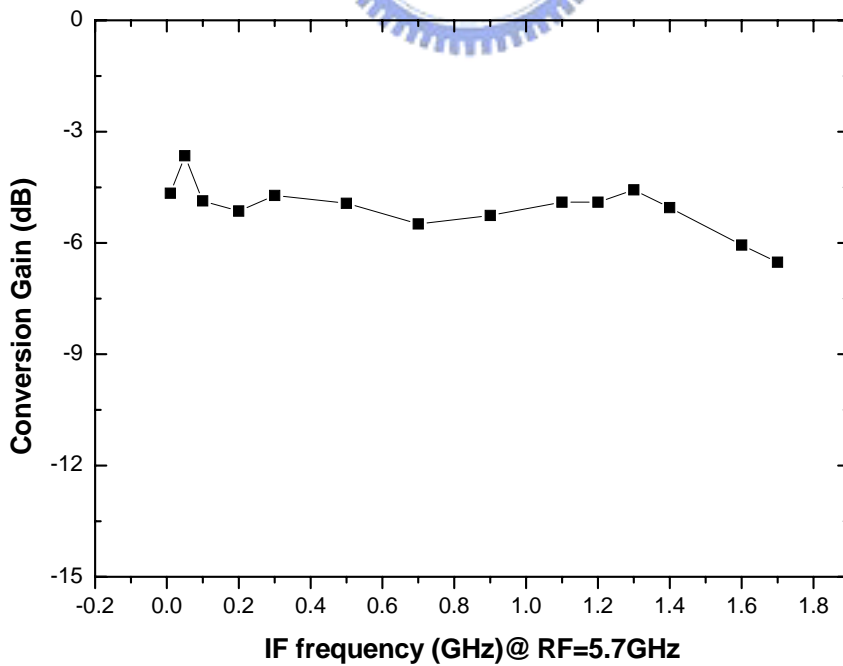
圖(3.12) IF Bandwidth(Fixed RF:2.4G IF:0.01~1.4GHz/-30dBm)



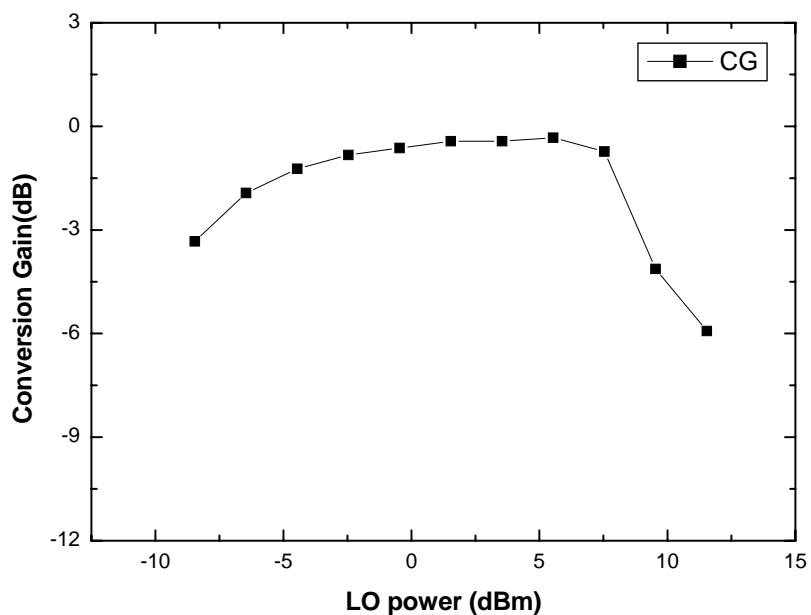
圖(3.13)轉換增益 V. S LO Power(LO:5.4G IF:0.3G RF:5.7G)



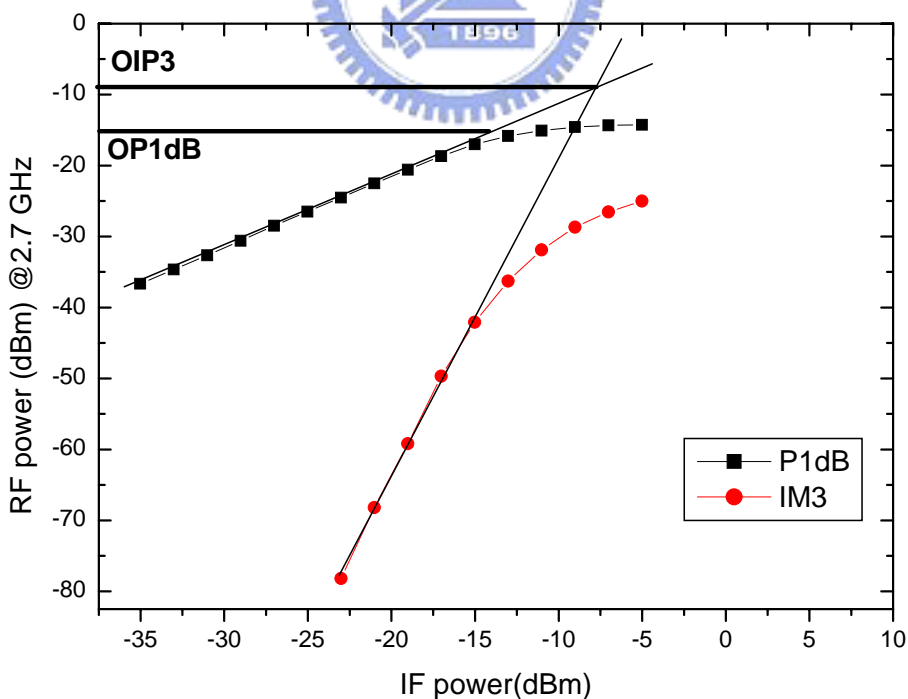
圖(3.14) OP1dB and OIP3 (LO:5.4G 13dBm IF:0.3GHz)



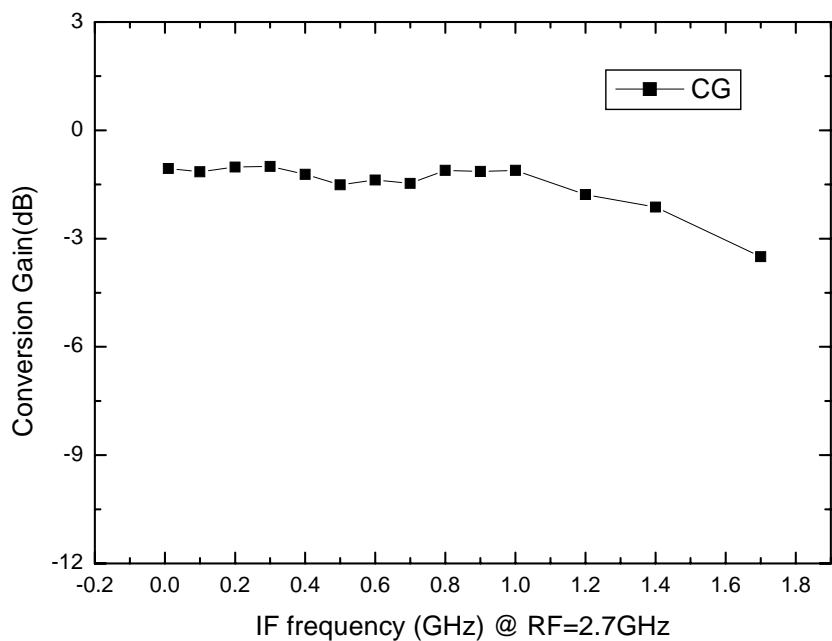
圖(3.15) IF Bandwidth(Fixed RF:5.7G IF:0.01~1.8GHz/-30dBm)



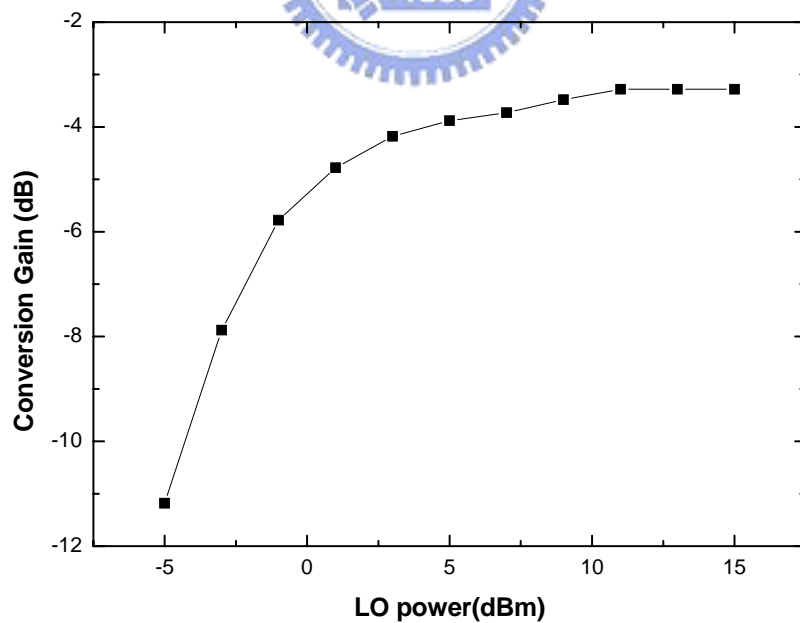
圖(3.16)轉換增益 V. S LO Power (LO:2.4G IF:0.3G RF:2.7G)



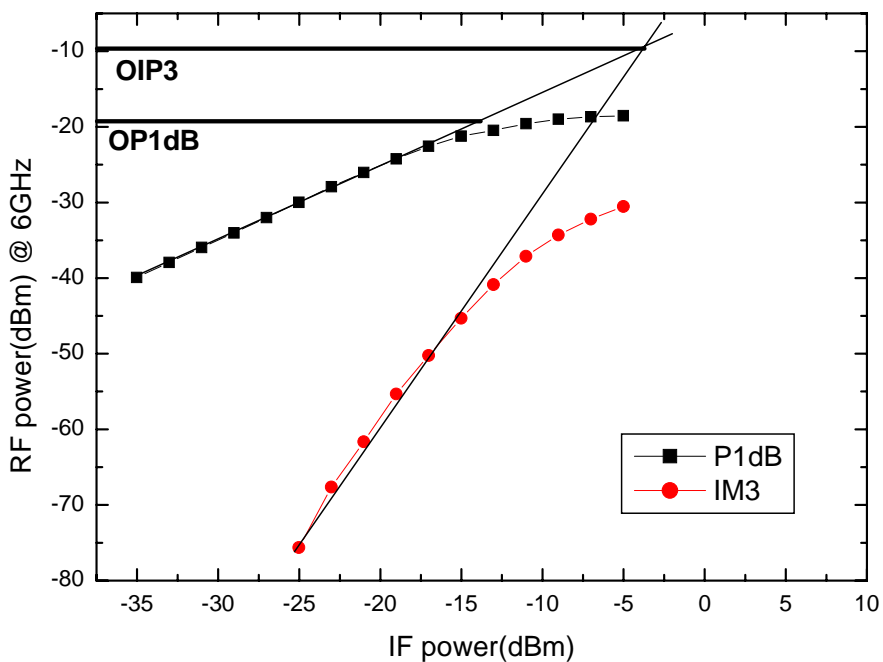
圖(3.17) OP1dB and OIP3 (LO:2.4G IF:0.3GHz)



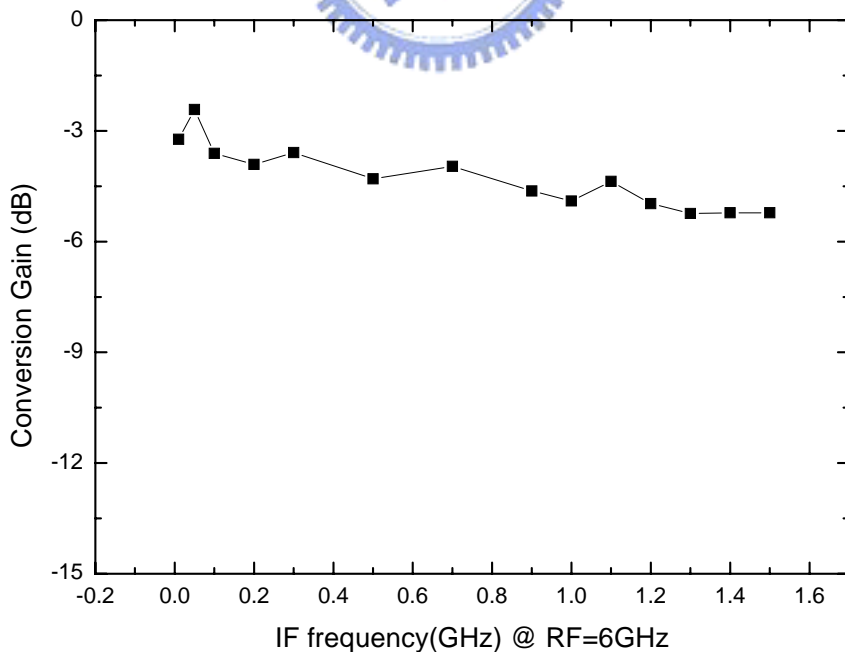
圖(3.18) IF Bandwidth(Fixed RF:2.7G IF:0.01~1.8GHz/-30dBm)



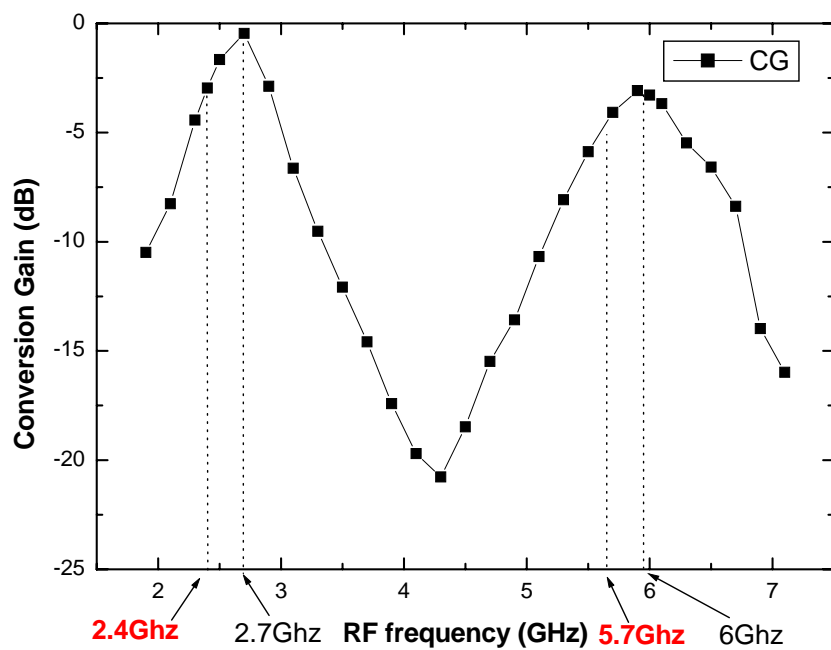
圖(3.19)轉換增益 V. S LO Power(LO:5.7G IF:0.3G RF:6G)



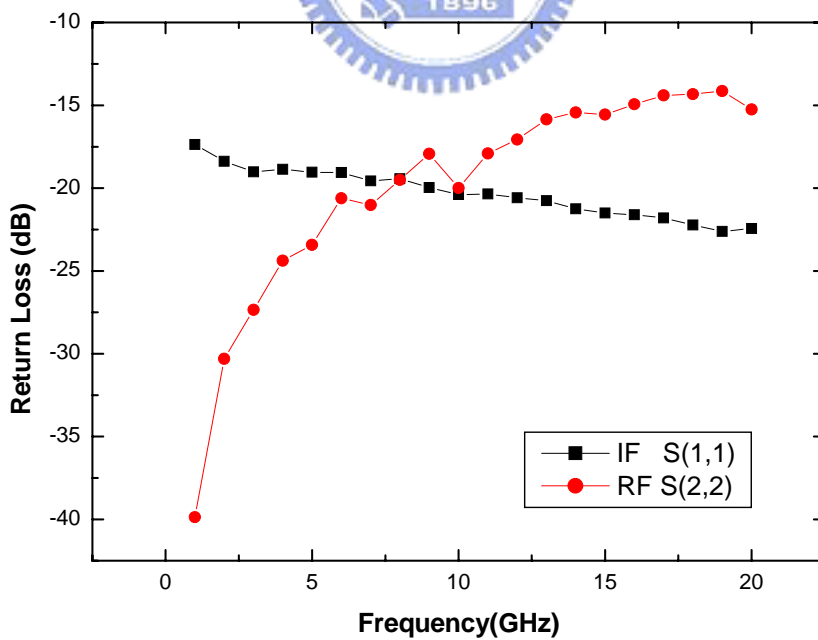
圖(3.20) OP1dB and OIP3 (LO:5.7G IF:0.3GHz)



圖(3.21) IF Bandwidth(Fixed RF:6G IF:0.01~1.8GHz/-30dBm)



圖(3.22) RF 頻率響應



圖(3.23) 輸出輸入阻抗匹配

表 3.2 雙頻升頻混頻器量測結果

Process	TSMC 0.35um SiGe BiCMOS
DC Power	24.5mA @ 3.3V (Mixer 10.9mA Buffer 13.6mA)
Conversion Gain	2.4GHz -3dB / 5.7GHz -4dB 2.7GHz 0dB / 6GHz -3dB
S11(IF)/S22(RF)	<-18dB / <-20dB
OP1dB	2.4GHz -14.6dBm 5.7GHz -18.9dBm 2.7GHz -15dBm 6GHz -18dBm
OIP3	2.4GHz -9dBm 5.7GHz -7dBm 2.7GHz -9dBm 6GHz -9.5dBm
Chip Size	1*1 mm ²

結果與討論

本電路的雙頻效果相當明顯，頻率最高點落在2.7GHz/6GHz，分別約是0dB和-3dB，這兩個頻段並沒有應用的規範，然而鄰近的應用頻段2.4GHz，5.7GHz其頻率響應值均可以接受，故我們並列2.4GHz，5.7GHz頻段的數據。

由此電路的實作可以判斷頻率的飄移可能是電容的飄移，或是電感模擬不夠準確所致，但是誤差在還算合理的範圍之內，根據式(3.3)，我們可以發展出設計雙頻電路合成器的流程。

根據式(3.3)，已知電感電容值情況下其兩個頻率如下：

$$\omega^2 = \frac{(L_S C_S + C_P L_P + 2C_S L_P) \pm \sqrt{(L_S C_S + C_P L_P + 2C_S L_P)^2 - 4C_P C_S L_P L_S}}{2C_P C_S L_P L_S} \quad (4)$$

把正號運算所得的頻率令為 ω_h ，把負號運算所得的頻率令為 ω_l ，如果我們要設計雙頻電路， ω_h 和 ω_l 應該是給定的，此兩個頻率是可以把(式3.4)改寫成如下：

$$\frac{\omega_h + \omega_l}{2} = \frac{(L_S C_S + C_P L_P + 2C_S L_P)}{2C_P C_S L_P L_S} \quad (3.5)$$

$$\frac{\omega_h - \omega_l}{2} = \frac{\sqrt{(L_S C_S + C_P L_P + 2C_S L_P)^2 - 4C_P C_S L_P L_S}}{2C_P C_S L_P L_S} \quad (3.6)$$

由於電感的感值是離散的，所以我們只能選擇已有的電感值，然後根據(式3.5)(式3.6)求出符合的電容值，以該電感電容來製作電流合成器，即可將共振頻率設計在所求的頻率。

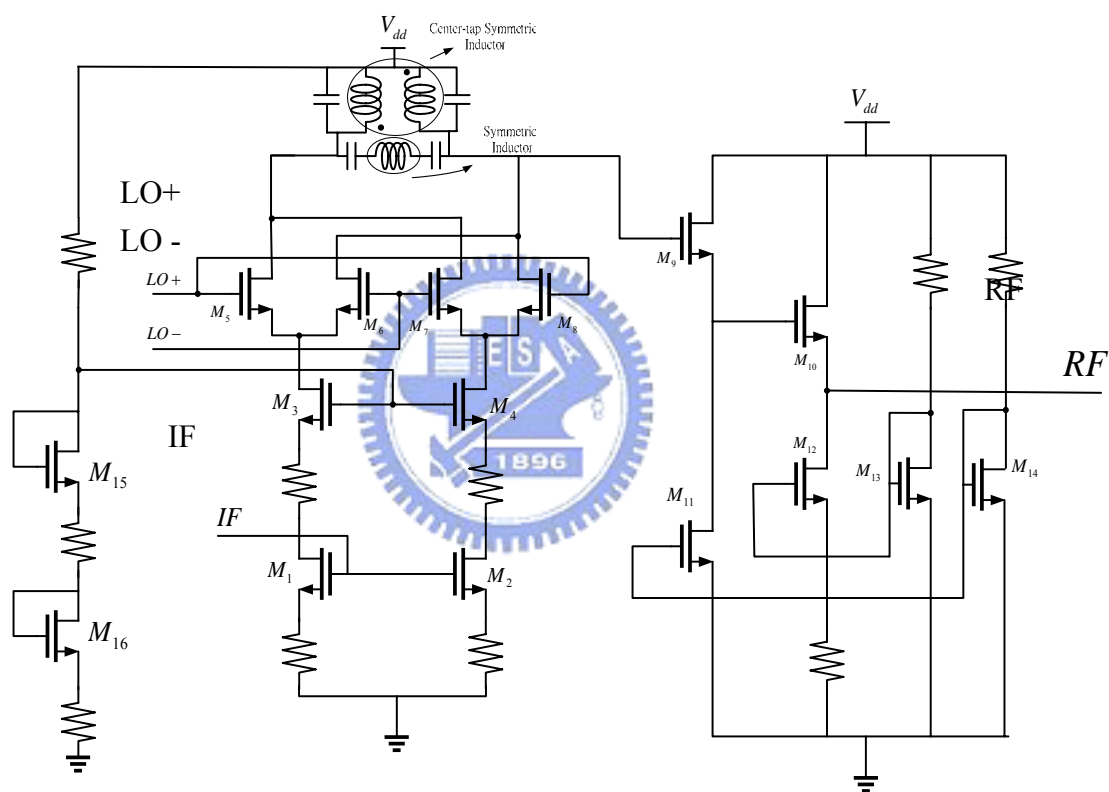
此電路使用差動激發電感，根據文獻[4][5]，這種電感的 Q 值高於傳統螺旋電感，從量測的數據可以看出此混頻器的增益趨近 0dB，這是相當不錯的結果。如果使用一般的電感，一來將佔用很大的面積，二來電感 Q 值會較低，電流合成器損耗較大，要達到足夠的增益並不容易。

本電路為達到輸入阻抗匹配，在電晶體的 Base 端並聯電阻，故匹配效果不錯，但實際量測時此電阻造成增益下降因此使用雷射將連接此電阻的金屬線切斷，故真正的輸入阻抗量測是不包含阻抗匹配的。實際上，IF 端是低頻輸入，也不需要考慮阻抗匹配的問題。

3.3 2.4G/5.7G 雙頻升頻微混頻器

本電路實現一個可以在 1.8 伏特操作，2.4/5.7GHz 之 CMOS 雙頻升頻器，此電路架構與 3.2.3 的電路有一個相同點，便是在訊號取出的單端均是使用雙頻電流合成器來把 differential 的電流加總，將 RF 輸出電流轉變成單端輸出實現升頻(Up-conversion)電路。除了這一點相同之外，有兩樣很大的不同處，第一：3.2.3 所介紹的電流合

成器，不論是有 centertap 接到 Vcc 的 differential inductor 或是一般 differentail inductor，均是使用電磁模擬軟體，自行纏繞而成，而此電路採用 TSMC 0.18um CMOS 製程，此製程有提供電感模型，選用其模型合成電流合成器(Current Combiner)。第二：3.2.3 主動電路使用傳統 Gilbert Mixer，在此電路中使用 Micromixer，單端輸入轉 differential 的技術，整體的電路圖如下：



圖(3.24) RF CMOS 雙頻升頻器電路圖

表3.3雙頻升頻微混頻器使用之電晶體

Mos Number	Type	Length(um)	Width(um)	Finger number	Sim Current(mA)
M1	NMOS	0.18	2.5	64	1.69

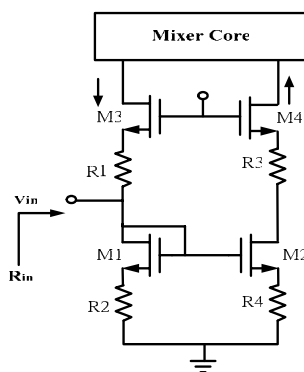
M2	NMOS	0.18	2.5	64	1.69
M3	NMOS	0.18	2.5	64	1.69
M4	NMOS	0.18	2.5	64	1.69
M5	NMOS	0.18	2.5	16	0.843
M6	NMOS	0.18	2.5	16	0.843
M7	NMOS	0.18	2.5	16	0.843
M8	NMOS	0.18	2.5	16	0.843
M9	NMOS	0.18	2.5	64	6.24
M10	NMOS	0.18	2.5	24	4.87
M11	NMOS	0.18	1.5	32	6.24
M12	NMOS	0.18	1.5	32	4.87
M13	NMOS	0.18	1.5	32	12.6
M14	NMOS	0.18	1.5	32	6.05
M15	NMOS	0.18	2.5	32	0.938
M16	NMOS	0.18	2.5	32	0.938

微混頻器(Micromixer)單端轉 differential 的原理如下：

我們利用一個電壓-電流轉換級達成轉換功能同時達成輸入匹配的工作，在量測上更方便且可靠。輸入端轉導級，如圖(3.25)所示，電晶體 M1、M2、M3、M4 構成一 Single to Differential 之電路，M3 為共閘極(CG)，其增益為 $+g_m V_{IF}$ ，M1、M2 為一電流鏡(Current Mirror)，M4 也是共閘極(CG)，其增益為 $-g_m V_{IF}$ ，其目的是讓 IF 訊號經由電流鏡，M3(CG)和 M4(CG)變成差動訊號。並藉電晶輸入阻抗 $\frac{1}{g_m}$ 和電阻 R1、R2 達到輸入阻抗匹配之效果，輸入阻抗可表示為

$$\begin{aligned}
 R_{in} &= (1/g_{m1} + 50) \parallel (1/g_{m3} + 50) \\
 &= (1/g_m + 50)/2 \\
 &\approx 50 \Omega
 \end{aligned}$$

此方法可以使輸入達到匹配，不需要額外加上 L 電路，節省電路面積。



圖(3.25) 微混頻器電路

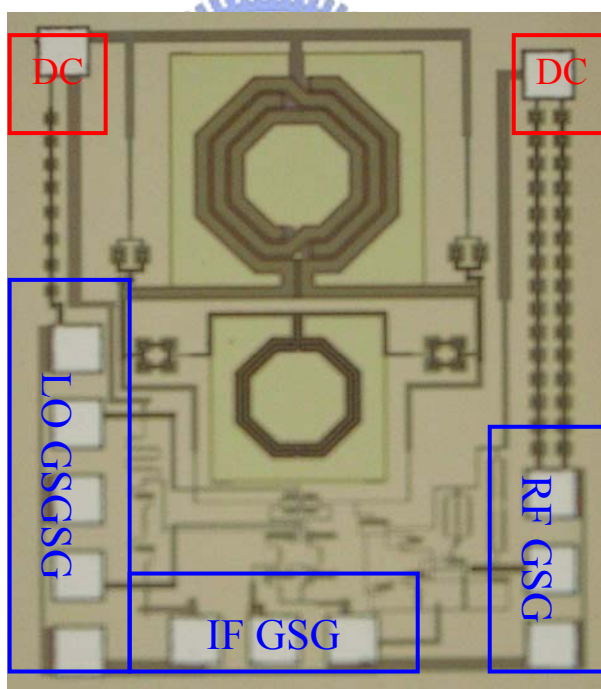


圖 (3.26) Die photo(1mmX1.3mm)

--模擬結果--

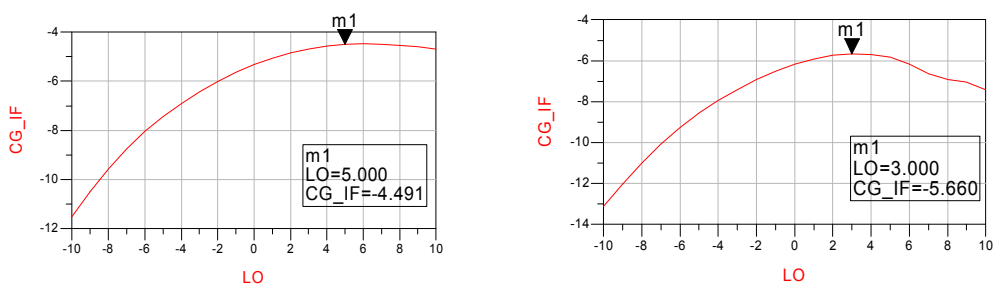
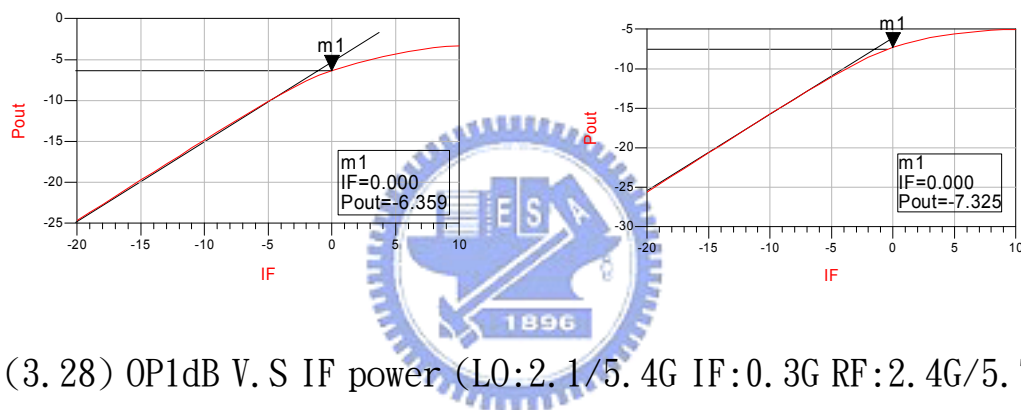
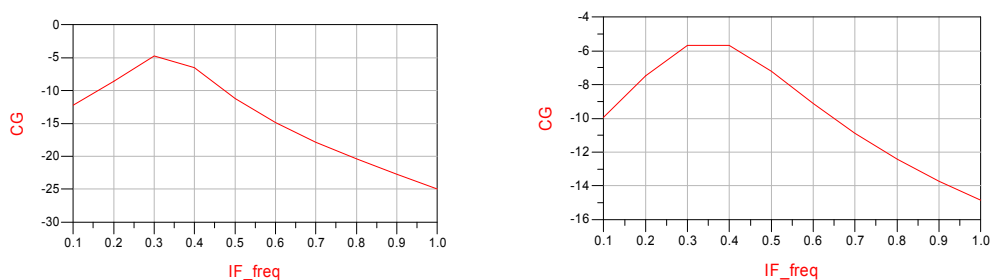


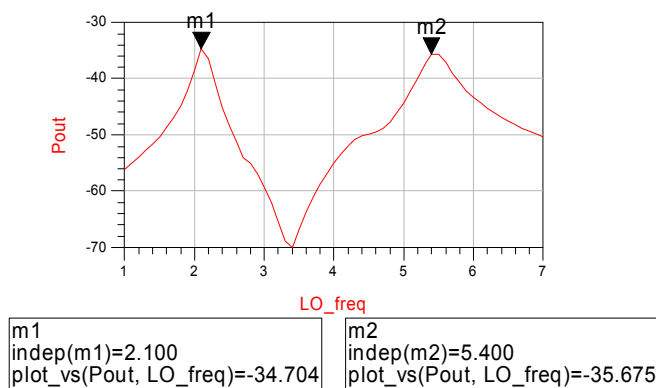
圖 (3.27) 轉換增益 V. S LO Power (LO:2.1/5.4G IF:0.3G RF:2.4G/5.7G)



圖(3.28) OP1dB V. S IF power (LO:2.1/5.4G IF:0.3G RF:2.4G/5.7G)



圖(3.29) 轉換增益 V. S IF frequency (LO:2.1/5.4G IF:0.1~1G)



圖(3.30) 頻率響應 (LO:1~7G IF:0.3G)

表 3.4 雙頻升頻微混頻器模擬結果

Process	TSMC 0.18um 1P6MCMOS	
DC Power	34.11mA(buffer29.8mA)@1.8V	
Conversion Gain	2.4G / -4dB	5.7G / -5dB
S11(IF)/S22(RF)	<-15dB/<-10dB	
OP1dB	2.4GHz -6dBm 5.7GHz -7.5dBm	
IF BW	2.4GHz 240Mhz 5.7GHz 400Mhz	
Chip Size	1.045*1.3 mm ²	

--量測結果--

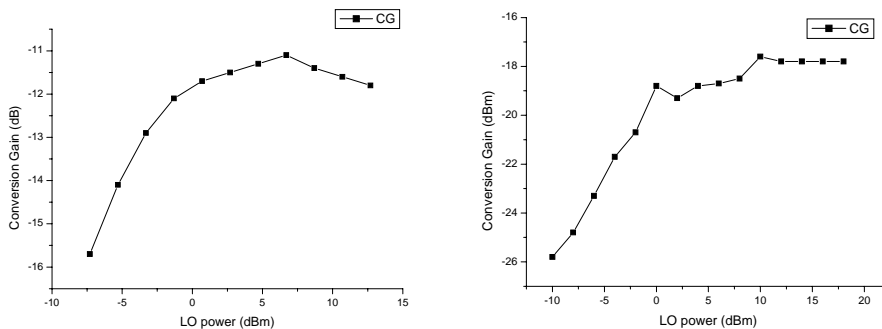


圖 (3.31)

轉換增益 vs LO power (LO : 1.9/4.3GHz IF:0.3GHz RF:2.2/4.6GHz)

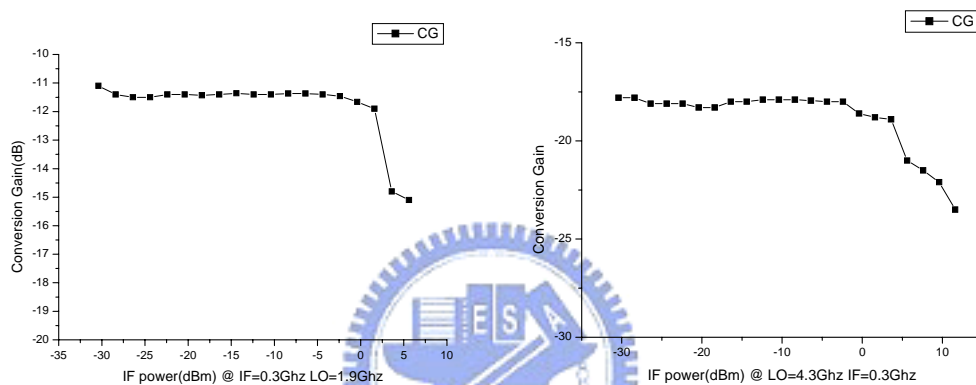


圖 (3.32)

轉換增益 vs IF power (LO : 1.9/4.3GHz IF:0.3GHz RF:2.2/4.6GHz)

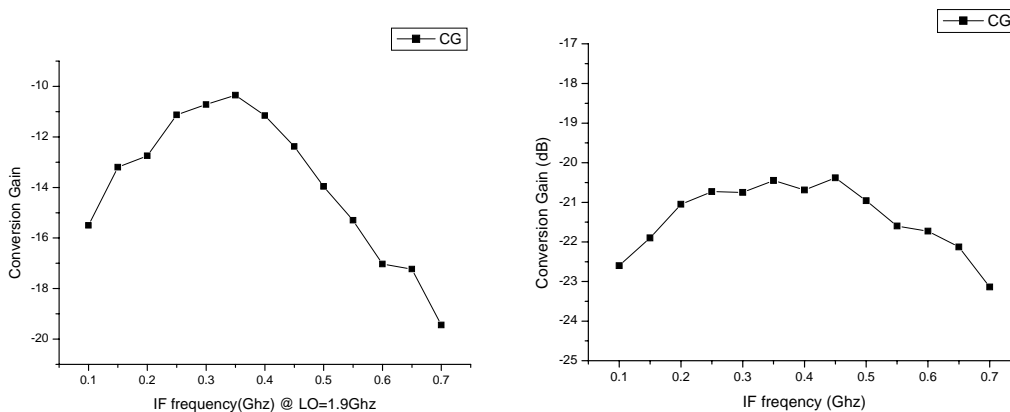


圖 (3.33)

轉換增益 vs IF Frequency(LO:1.9/4.3G IF:0.1~0.7G)

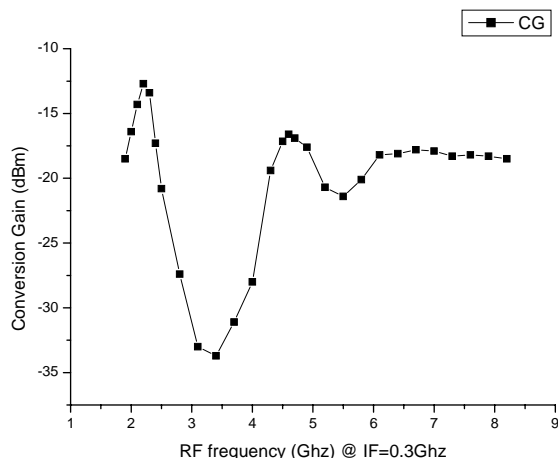


圖 (3.34) RF frequency Response

結果與討論

與 3.3 的實作比較可以看出，SiGe BiCMOS 的特性比 CMOS 優異很多，轉換增益在 3.2 中模擬結果 2.4GHz 為 6dB，5.7GHz 為 7dB，量測結果頻率響應最高點趨近 0dB，在 2.4GHz 和 5.7GHz 的地方只有約 -3dB，由此可知模擬與量測的誤差大約有 7dB，如果頻率有飄移的現象，增益的衰減會更多。然而在此電路中模擬結果 2.4GHz 為 -4dB，5.7GHz 為 -5dB，如果和 3.2 的結果類似的話，增益會是 -10dB 左右，我們實際量測發現，低頻的部分頻率飄移到 2.2GHz 增益為 -12dB，此值太小已經沒有實用的價值，此外高頻的部分飄移到 4.6 GHz，與模擬的結果相差 1GHz。

觀察電感的頻率對感值，Q 值作圖：

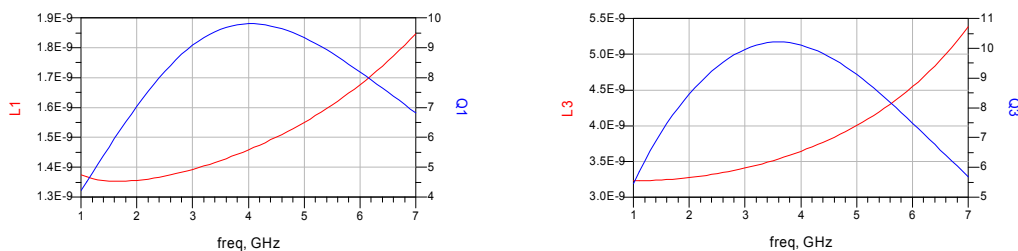


圖 (3.35) 電感特性對頻率作圖

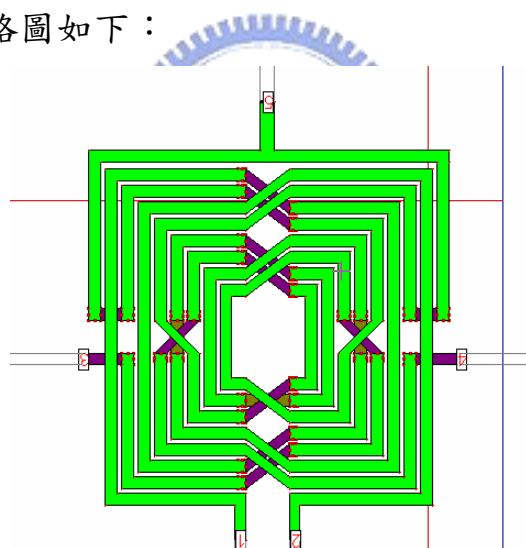
(a) differential with center-tap (b)without

兩個電感 Q 值最高的地方幾乎都在 4GHz 的地方，也就是說到 5GHz 附近，電感已經不適合做電感使用，這也說明實際量測的頻率響應(圖 3.34)，低頻的部分實作和量測的結果符合 3.2 所得出的經驗誤差，高頻的部分頻率響應相當糟糕的現象。

3.4 使用 trifilar 升頻器

在 3.2.3, 3.3 兩個電路中，我們可以看出使用雙頻架構必須使用三個電感，其中兩個是相同的電感用於和電容並聯，另一個是獨自的電感用於和電容串聯，因此，[3]提出的 trifilar 恰好可以提供這個需求，我們將 trifilar 引入電路中，製作升頻器。

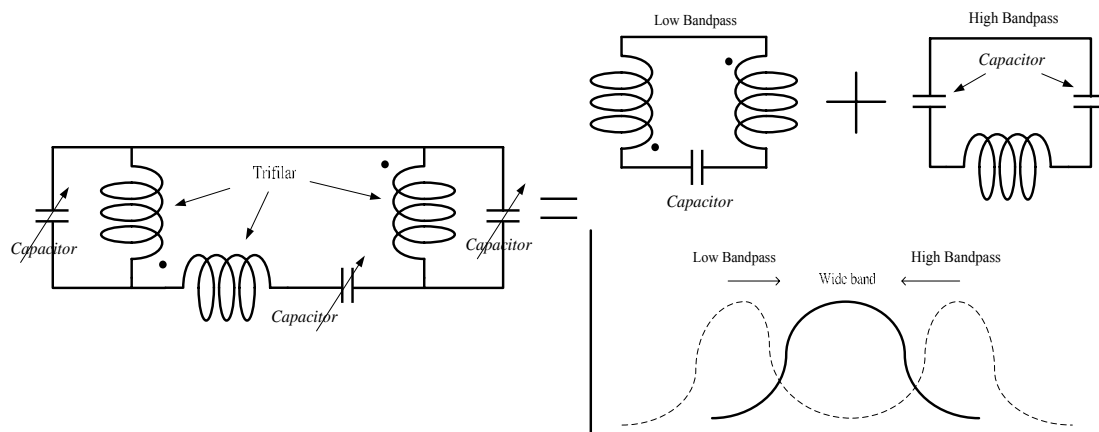
Trifilar 的電路圖如下：



圖(3.36) Trifilar 電路

此被動元件剛好符合圖 (3.5) 雙頻升頻器的電感配置，左右兩側是兩個相同的電感，下方是一個單獨的電感。構成一個雙頻的共振腔。

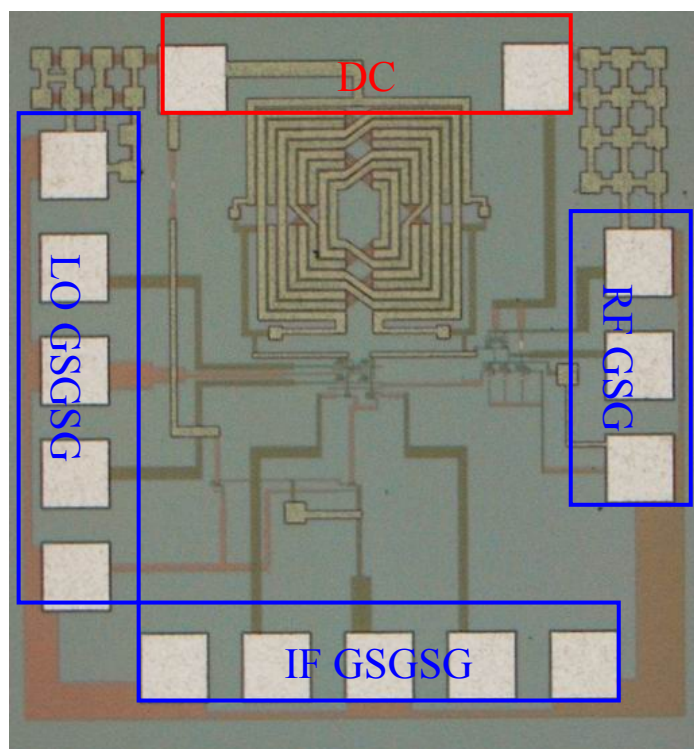
由 3.2.3 的電路我們知道此電路足以構成雙頻，因此我們嘗試將兩個頻帶靠近，製作出寬頻的效果，如下圖所示：



圖(3.37) 雙頻轉寬頻示意圖

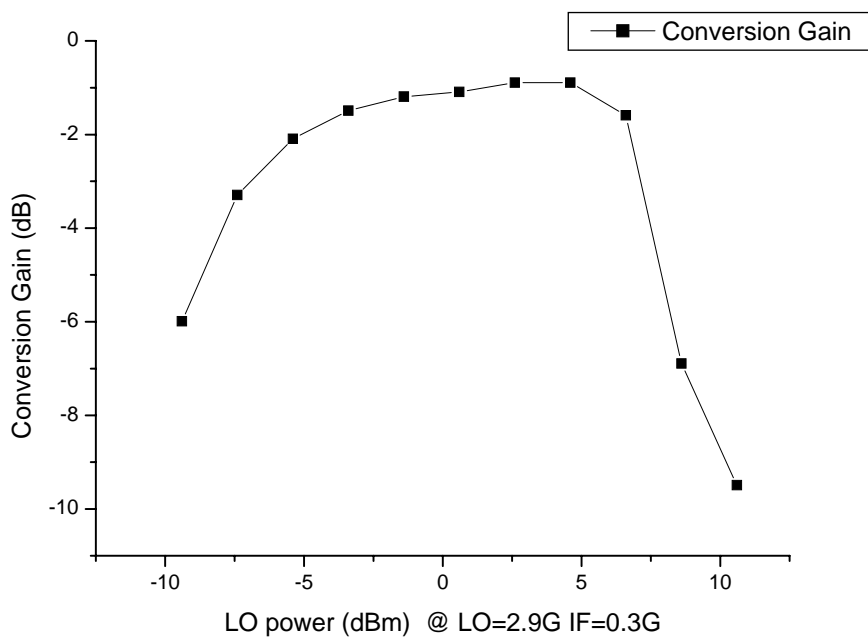
倘若藉由適當的電容調整，應該可以達到寬頻的效果，因此本電路嘗試將這個概念付之實現。

整體電路如圖 (3.8)，但電流合成器的部分用 trifilar 取代。

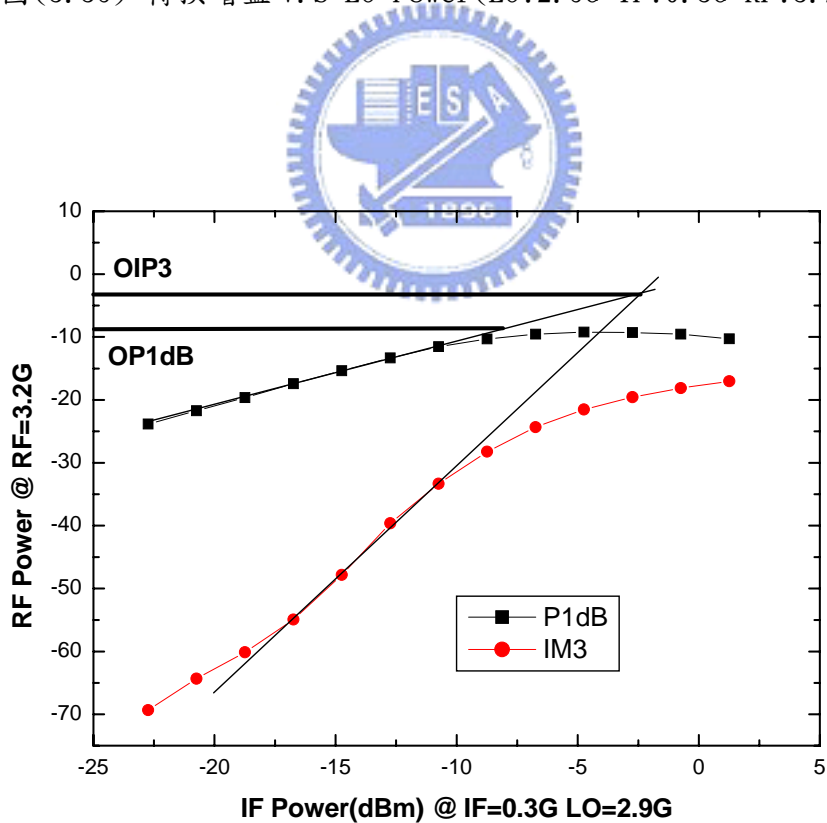


圖(3.38) Die photo (1mmX 1mm)

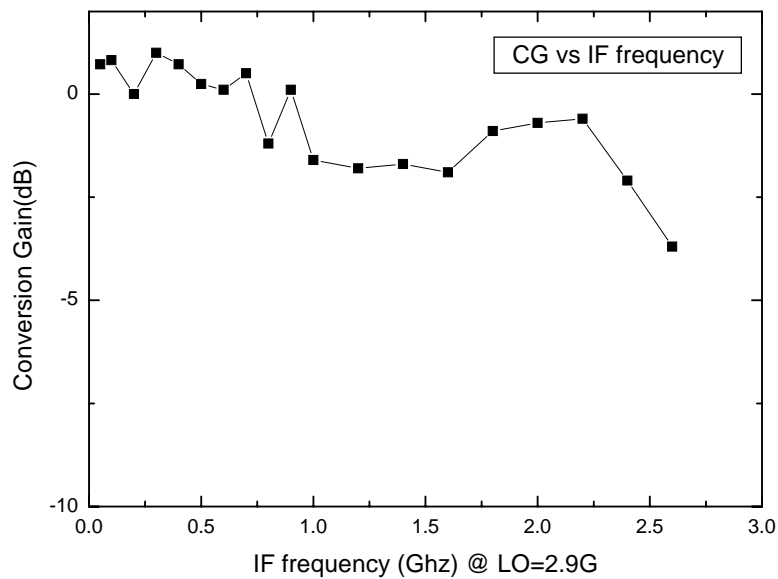
—量測結果—



圖(3.39) 轉換增益 V. S LO Power(LO:2.9G IF:0.3G RF:3.2G)

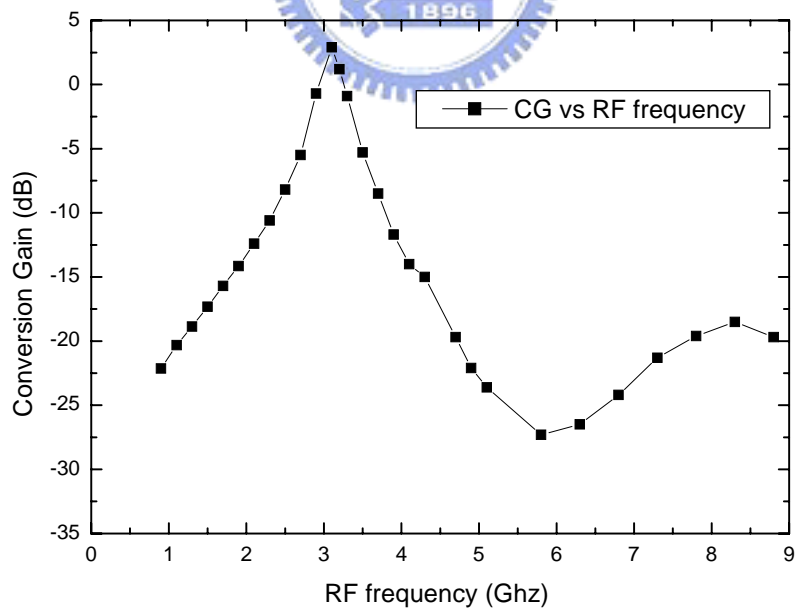


圖(3.40) OP1dB and OIP3(LO:2.9G 6dBm IF:0.3GHz)

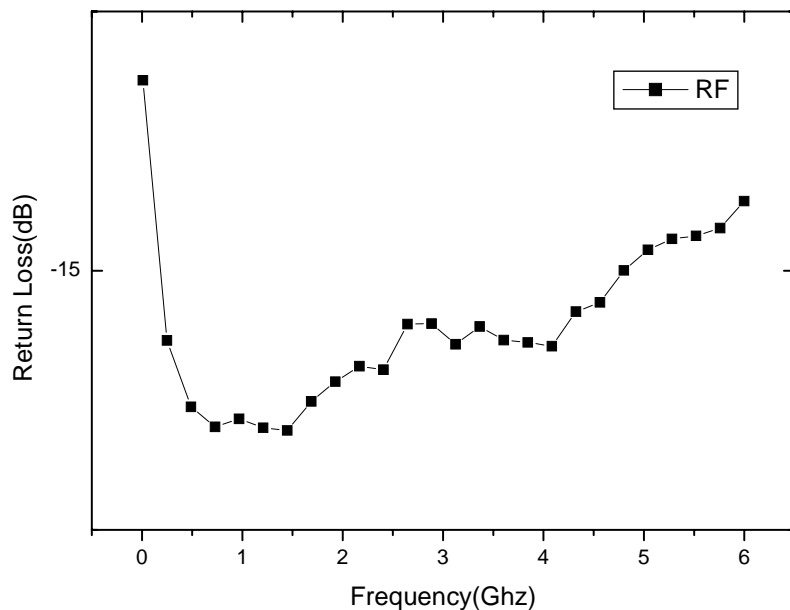


圖(3.41) 轉換增益 V.S IF 頻寬(Fixed LO:2.9G 6dBm

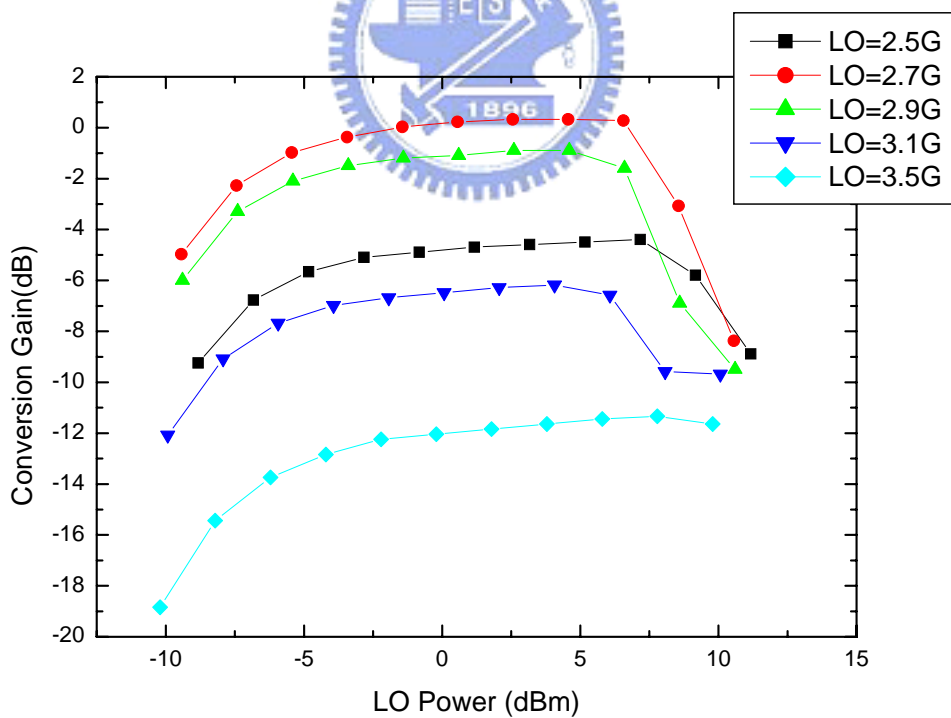
IF:0.01~0.9GHz/-30dBm)



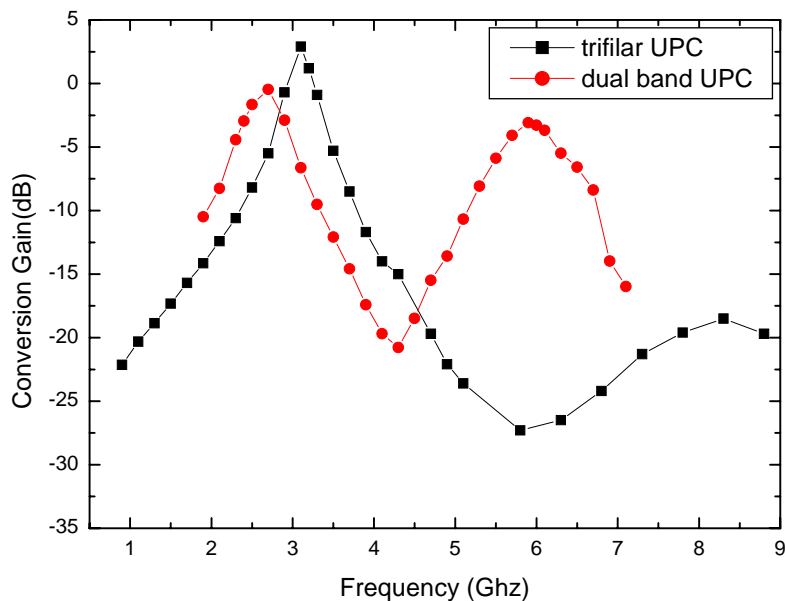
圖(3.42) RF frequency response



圖(3.43) In/Output Return Loss



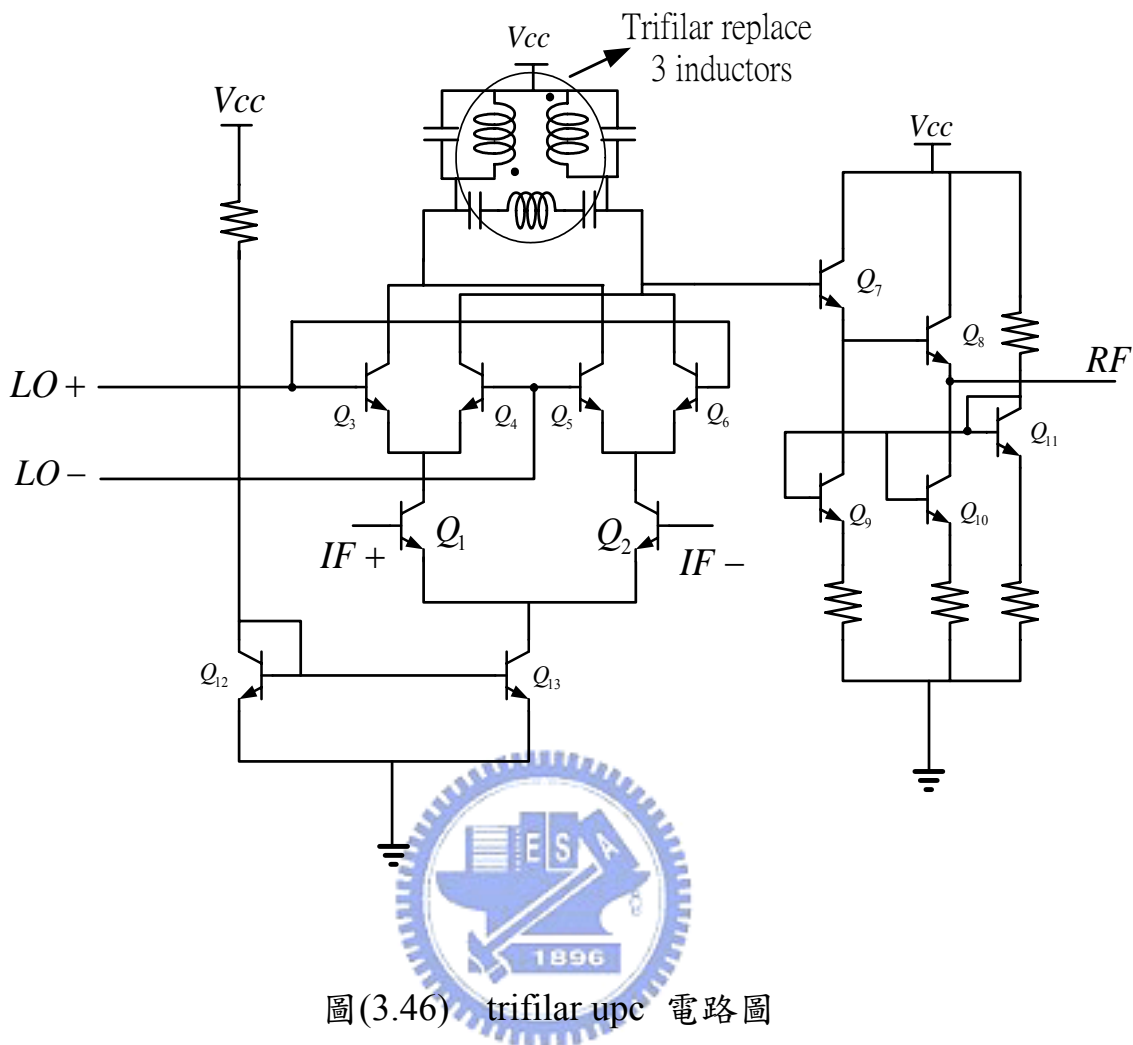
圖(3.44) LO Bandwidth



圖(3.45) dual band upc & trifilar upc 比較

表 3.5 Trifilar 升頻器量測結果

Process	TSMC 0.35um SiGe BiCMOS
DC Power	24.5mA @ 3.3V (Mixer 10.9mA Buffer 13.6mA)
Conversion Gain	0.22dB/3GHz
S11(IF)/S22(RF)	<-18dB/<-15dB
OP1dB	-12dBm
OIP3	-2.5dBm
Chip Size	1*1 mm ²



圖(3.46) trifilar upc 電路圖

表 3.6 Trifilar 升頻器使用之電晶體

BJT Number	Type	Emitter Width(um)	Emitter Length(um)	Sim I(mA)	Jc (mA/um ²)
Q1	Dn062	0.3	5.1	3.33	2.176
Q2	Dn062	0.3	5.1	3.33	2.176
Q3	Dn062	0.3	5.1	1.66	1.08
Q4	Dn062	0.3	5.1	1.66	1.08
Q5	Dn062	0.3	5.1	1.66	1.08
Q6	Dn062	0.3	5.1	1.66	1.08
Q7	Dn062	0.3	5.1	3.85	2.51

Q8	Dn062	0.3	5.1	3.82	2.49
Q9	Dn062	0.3	5.1	3.86	2.52
Q10	Dn062	0.3	5.1	3.85	2.52
Q11	Dn102	0.3	9.9	6.95	2.34
Q12	Dn062	0.3	5.1	6.72	4.39
Q13	Dn062	0.3	5.1	6.79	4.43

結果討論

根據(圖 3.37)，我們使用 trifilar 來當作電流合成器，是為了將雙頻的訊號轉成寬頻輸出，然而輸出的結果並不如預期。

從頻率響應(圖 3.45)來看，使用 trifilar 的效果並沒有比較寬頻的現象發生，但是有效的使增益提升了 3dB 左右。

根據文獻[3]，變壓器的繞線，除了對地會有電容之外，線圈和線圈也會有電容產生，由於過於緊密的繞線，線圈之間的電容經由變壓器之後，容值加大到與電感相當，在此電路中電容將電感抵銷，導致原本應該有兩個共振頻率的電流合成器，最後只剩一組共振頻率。

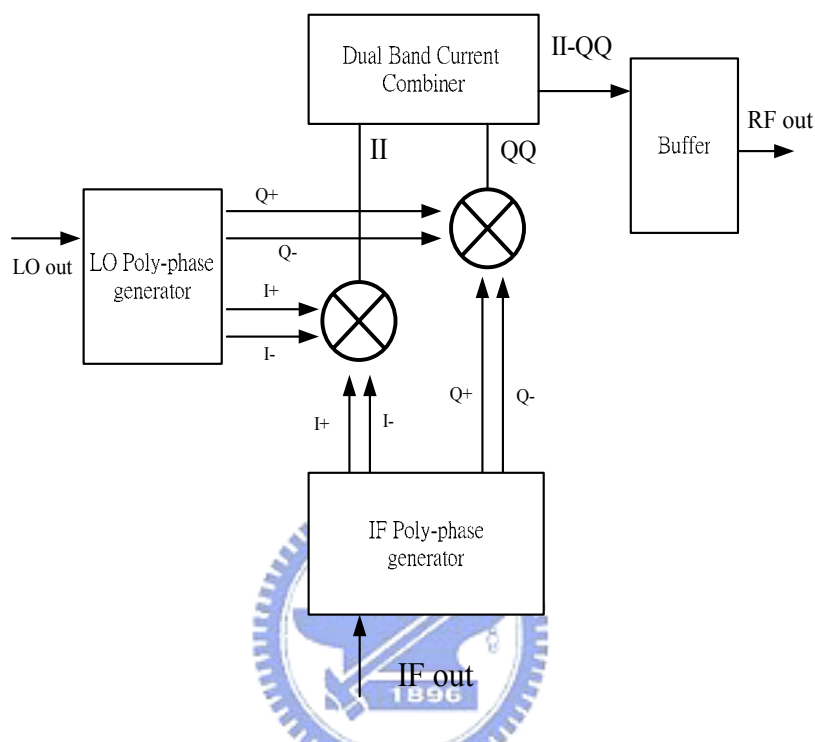
然而緊密的繞線，有效提高電感的 Q 值，這一點可以從量測資料看到，增益提高，頻寬變窄，這都是變壓器 Q 值提升的影響。

3.5 2.4G/5.7G 雙頻單邊頻譜升頻器

我們將實現一雙頻升頻器，此架構特點為 LO 與 IF 需為正交 (Quadrature) 信號，先利用 Polyphase Filter[6]的特性來設計正交訊號產生器，產生 I+ I- 的 LO 訊號，以及 Q+ Q- 的 LO 訊號，此兩訊號搭配 I+ I- 的 IF 訊號和 Q+ Q- 的 IF 訊號，生成兩組正交的訊號之後，經過雙頻的 LC 混合器將訊號取單端輸出，再藉由共集-共射極的 Output

buffer 達成單一輸出。此電路之特點在可消除混頻器產生雙邊頻帶 (double-sided band) 之不需要的一邊，即產生 single-sided band 之 RF 信號。

電路的示意圖如下：

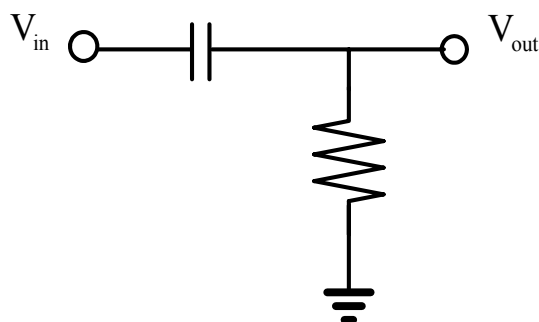


圖(3.47) SSB Up Converter 示意圖

3.5.1 正交相位產生器(Poly-phase generator)

多相位正交濾波器可以產生優異的差動(differential)或是正交訊號(quadrature)，用以壓制在複數頻率訊號時所不必要的正頻部分或是負頻部分[6]。此類濾波器另一種接法可以輸入差動訊號並在輸出端產生正交相位[7]，此即我在單邊頻譜升頻器中使用的正交相位產生器，以下將介紹 RC 被動式濾波器以及正交相位產生器的原理。

首先先考慮單極點的 RC 濾波器如下圖(3.48)



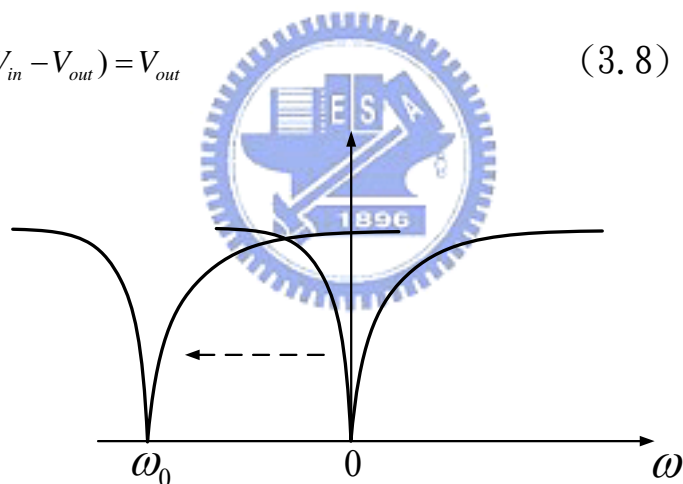
圖(3.48) 單極點 RC 濾波器

轉換式可以表示成：

$$sRC(V_{in} - V_{out}) = V_{out} \quad (3.7)$$

利用 Hilbert 轉換[8]，將 $s \rightarrow s + j\omega_0$ 代入(式7)，可以將中心頻率轉移至 $-\omega_0$ ：

$$(s + j\omega_0)RC(V_{in} - V_{out}) = V_{out} \quad (3.8)$$

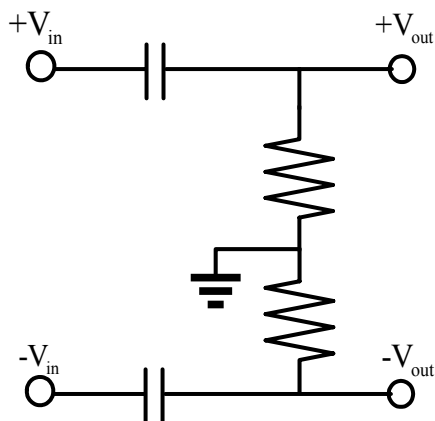


圖(3.49) 單極點 RC 濾波器線性轉換

整理(3.7)後：

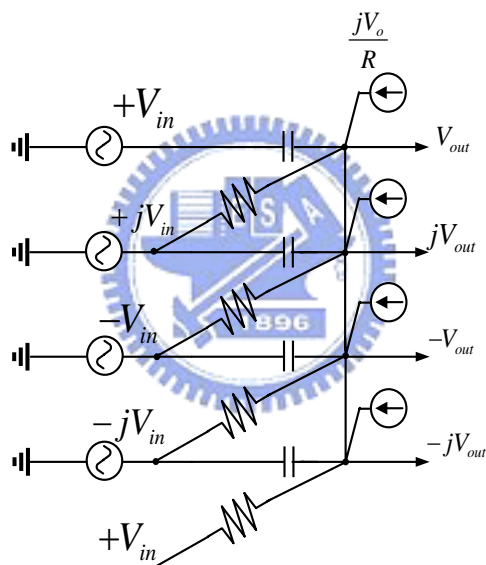
$$sC(V_{in} - V_{out}) = \frac{1}{R}(V_{out} - jV_{in}) + \frac{1}{R}jV_{out} \quad \text{when } \omega_0 RC = 1 \quad (3.9)$$

現假設 V_{in} 為差動輸入且分為 I/Q 相位，即 $\pm V_{in}$ 與 $\pm jV_{in}$ ，給定控制訊號源將這些訊號以電阻電容作連結了解單一濾波器操作，如圖(3.50)所示。我們可以重複四個濾波結構給定不同輸入，很自然將電路擴展成差動正交型態如圖(3.51)。



圖(3.50) RC-CR 輸入輸出關係

我們很自然的把四個相位的訊號放在輸入端，根據上圖的推導，可以寫出輸出端相對應的訊號相位，表示圖如下：

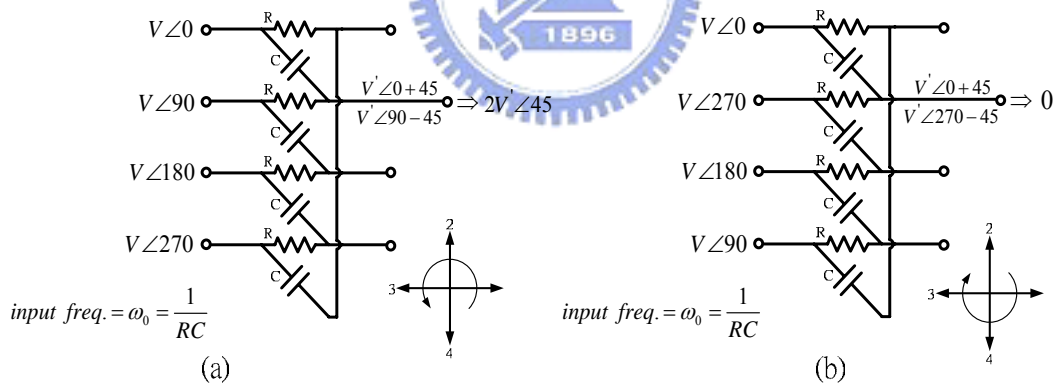


圖(3.51) 四相位產生器相位關係

進一步考量 RC-CR 的多相位濾波器的基本濾除正負頻率的原
理。從圖3.52(a)中，假設四個輸入相位分別為 0° 、 90° 、 180° 、 270° ，
可以表示為 $\cos \omega_0 t$ 、 $\sin \omega_0 t$ 、 $-\cos \omega_0 t$ 、 $-\sin \omega_0 t$ ，分別代表著 V_{in} 、 jV_{in} 、
 $-V_{in}$ 、 $-jV_{in}$ ，在複數極座標中可以逆時鐘方向來代表正頻率

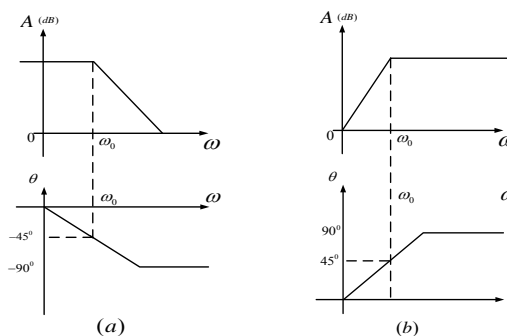
($e^{j\omega_0 t} = \cos \omega_0 t + j \sin \omega_0 t$)；同樣地，圖3.52(b)中四個輸入相位為 0° 、
 270° 、 180° 、 90° ，可以表示為 $\cos \omega_0 t$ 、 $-\sin \omega_0 t$ 、 $-\cos \omega_0 t$ 、 $\sin \omega_0 t$ ，分

別代表 V_{in} 、 $-jV_{in}$ 、 $-V_{in}$ 、 jV_{in} ，在極座標中可以順時鐘方向來代表負頻率 ($e^{j\omega_0 t} = \cos \omega_0 t + j \sin \omega_0 t$)。首先在圖 3.52(a) 中，使用重疊原理，可以見到輸入相位為 0° 的訊號等效上看到一 CR 高通濾波器，而輸入相位為 90° 的訊號見到一 RC 低通濾波器。其中一階低通與高通濾波器其頻率響應如圖 (3.53) 所示，在極點頻率 $\omega_0 = 1/RC$ 時，其相位分別超前 45° (-45°) 及落後 45° ($+45^\circ$)。因此相位為 0° 的輸入訊號落後 45° 成為 45° ；而相位 90° 的輸入訊號超前 45° 成為 45° ，即輸出訊號同相，重疊原理相加後得兩倍訊號。圖 3.53(b) 中，分別輸入 0° 、 270° 的訊號，相位 0° 因 CR 濾波器相位落後 45° ，但相位 270° 的輸入訊號超前 45° 成為 225° ，因此兩輸出訊號相差 180° ，重疊原理相加後無訊號輸出。由上可知，對於一逆時鐘方向的正頻率訊號可以達到輸出端，而對於一個逆時鐘方向的負頻率則在輸出端被消除。



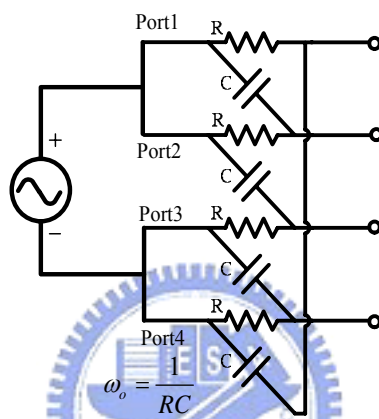
圖(3.52) RC-CR 多相位濾波器(a)正頻率(b)負頻率

複數正交相位濾波器如果把輸入端 port1 和 port2 相接，port3 和 port4 相接，並且在這兩個輸入端給予差動訊號，這樣輸出端便可以產生 0° 、 90° 、 180° 、 270° 四個不同相位的訊號，分析的方法和濾波器的方法相似，首先掌握 RC 低通濾波器和 CR 高通濾波器對相位的影響如圖(3.53)：



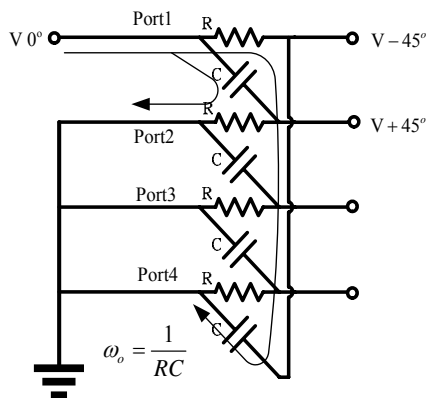
圖(3.53)RC 電路頻率響應(a)Low-pass filter(b)High-pass filter

我們如果要將複數濾波器設計成 RC-CR 正交相位產生器，接線必須如下：

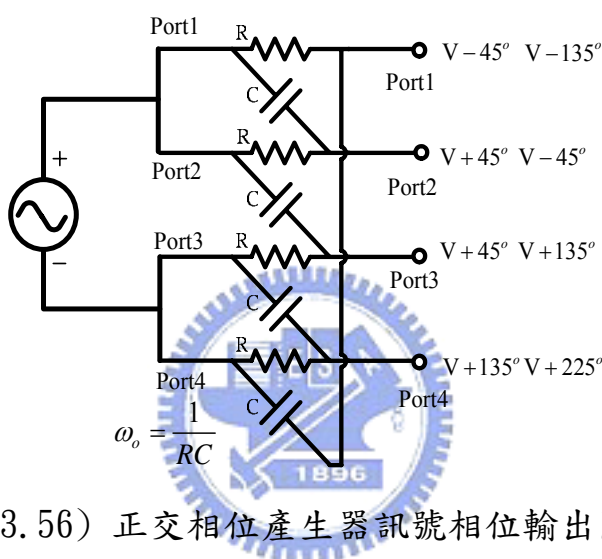


圖(3.54)正交相位產生器

分析的方法使用重疊原理，把Port2，Port3，Port4均接地如圖(3.55)，從Port1輸入 $V \ 0^\circ$ ，根據圖(3.53)的相位響應關係，輸出端port1相當於訊號經過RC低通濾波器之後，相位領先 $45^\circ(-45^\circ)$ ，輸出端port2相當於訊號經過CR高通濾波器之後，相位落後 $45^\circ(+45^\circ)$ ，除了輸入端port1之外，運用疊加原理也在輸入端port2輸入 $V \ 0^\circ$ ，輸入端port3輸入 $V \ 180^\circ$ ，輸入端port4輸入 $V \ 180^\circ$ ，分別討論其RC或CR兩個路徑在輸出端的響應，如此一來可以得到圖(3.56)的輸出訊號相位關係。



圖(3.55)單埠訊號輸入與相位輸出



圖(3.56) 正交相位產生器訊號相位輸出關係

輸出端訊號經過相位相加之後，Port1/3產生 270° ， 90° ，Port2/4產生 180° ， 0° 的訊號，此即正交相位產生器的工作原理。

3.5.2 IQ 通道升頻器設計

如果只有 $\cos \omega_0 t$ 、 $-\cos \omega_0 t$ 進入混頻器，混頻之後會產生正負兩邊的頻帶，然而把 LO 和 RF 端正交訊號 $-\sin \omega_0 t$ 、 $\sin \omega_0 t$ 一起注入混頻器中，將產生 USB 與 LSB 兩邊頻帶，並利用 I/Q 通道 $I(LO)I(IF)-Q(LO)Q(IF)$ 的架構來去除不必要的邊頻，產生單邊頻帶(single-sideband)的升頻頻譜，其 single-sideband 產生方式以下三角函數所示：

$$IF(t) = \cos(\omega_{IF}t) + j \sin(\omega_{IF}t)$$

$$LO(t) = \cos(\omega_{LO}t) + j \sin(\omega_{LO}t)$$

IF 和 LO 的訊號，都可以寫成複數的形式，將這兩個訊號經過正交相位產生器之後，可以把它們的 $\cos(\omega_{LO}t)$ 和 $\sin(\omega_{LO}t)$ 分開來，我們所要的訊號和所不要的鏡像訊號頻率分別如下：

$$\omega_D = \omega_{LO} + \omega_{IF}$$

$$\omega_{IM} = \omega_{LO} - \omega_{IF}$$

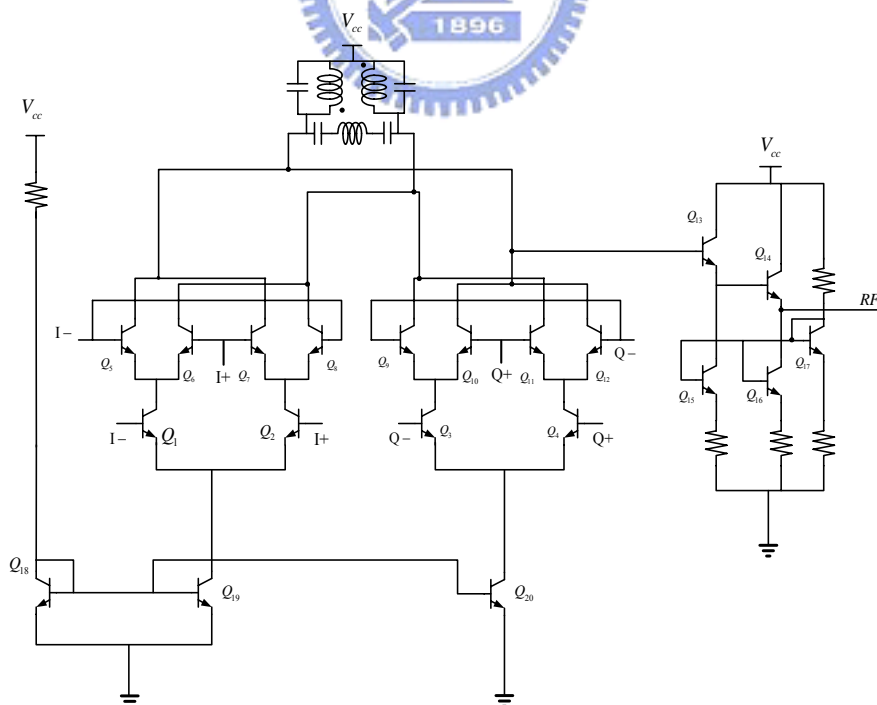
經過 $I(LO)I(IF) - Q(LO)Q(IF)$ 後，可發現我們所要的訊號會被留存下來，鏡像訊號會被消除。

$$\cos(\omega_{IF}t) \cos(\omega_{LO}t) = \frac{1}{2} \cos((\omega_{IF} + \omega_{LO})t) + \frac{1}{2} \cos((\omega_{IF} - \omega_{LO})t)$$

$$- \sin(\omega_{IF}t) \sin(\omega_{LO}t) = \frac{-1}{2} \cos((\omega_{IF} + \omega_{LO})t) + \frac{1}{2} \cos((\omega_{IF} - \omega_{LO})t)$$

$$\frac{\cos(\omega_{IF}t) \cos(\omega_{LO}t) - \sin(\omega_{IF}t) \sin(\omega_{LO}t)}{\cos(\omega_{IF}t) \cos(\omega_{LO}t) - \sin(\omega_{IF}t) \sin(\omega_{LO}t)} = \cos((\omega_{IF} + \omega_{LO})t)$$

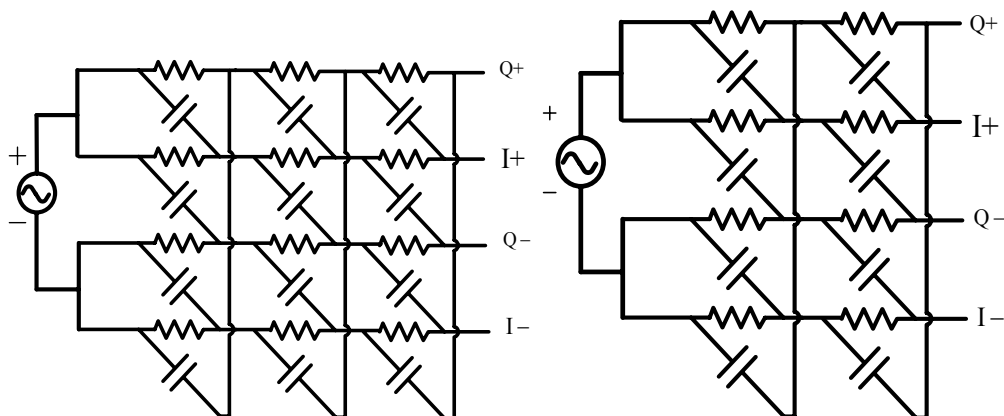
雙頻混頻器輸出電流加總單端輸出，整體電路圖如下：



圖(3.57) 單邊頻帶升頻混頻器

此電路即為兩組圖(3.8)的電路，然後在輸出端地方直接接上雙頻電流合成器，由於混頻器的輸出是 current mode，只要接線接成 $I(LO)I(IF)-Q(LO)Q(IF)$ ，便可以達到鏡像消除的功能。

在正交相位產生器方面，

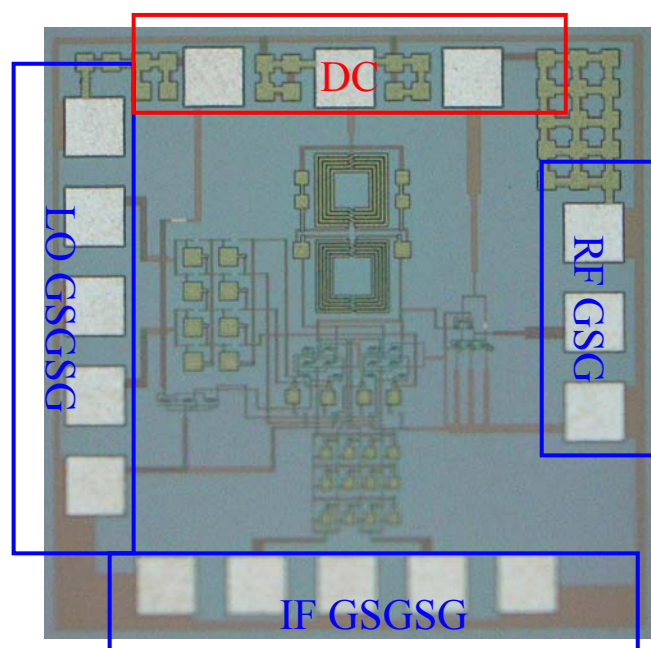


圖(3.58)正交相位產生器(a)LO 端2~6GHz (b)IF 端300Mhz

表3.7 雙頻單邊頻譜升頻器使用之電晶體

BJT Number	Type	Emitter Width(um)	Emitter Length(um)	Sim I(mA)	Jc (mA/um ²)
Q1	Dn062	0.3	5.1	3.33	2.176
Q2	Dn062	0.3	5.1	3.33	2.176
Q3	Dn062	0.3	5.1	1.66	1.08
Q4	Dn062	0.3	5.1	1.66	1.08
Q5	Dn062	0.3	5.1	1.66	1.08
Q6	Dn062	0.3	5.1	1.66	1.08
Q7	Dn062	0.3	5.1	3.85	2.51
Q8	Dn062	0.3	5.1	3.82	2.49

Q9	Dn062	0.3	5.1	3.86	2.52
Q10	Dn062	0.3	5.1	3.85	2.52
Q11	Dn102	0.3	9.9	6.95	2.34
Q12	Dn062	0.3	5.1	6.72	4.39
Q13	Dn062	0.3	5.1	6.79	4.43



圖(3.59) Die photo 1mm X 1mm

--模擬結果--

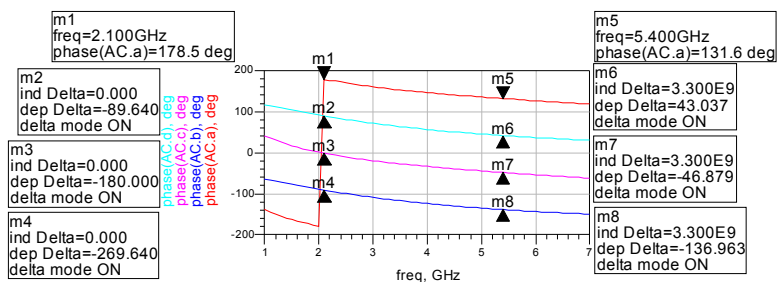


圖 (3.60) LO 寬頻 Polyphase filter 的相位模擬

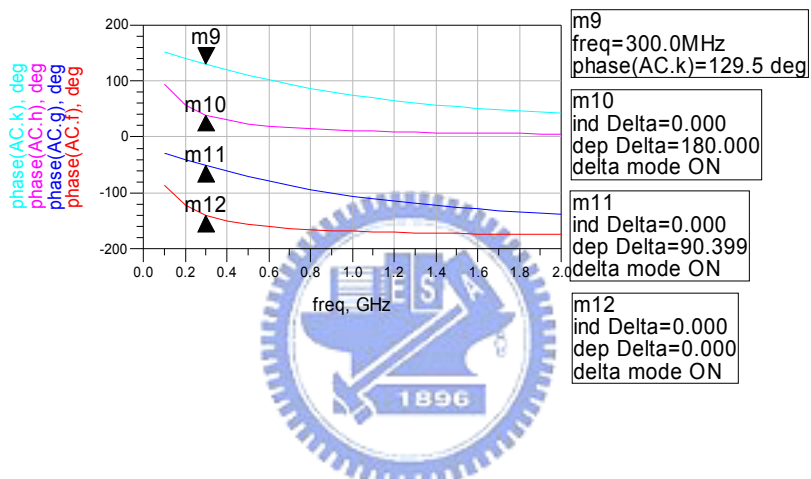


圖 (3.61) IF 低頻 Polyphase filter 的相位模擬

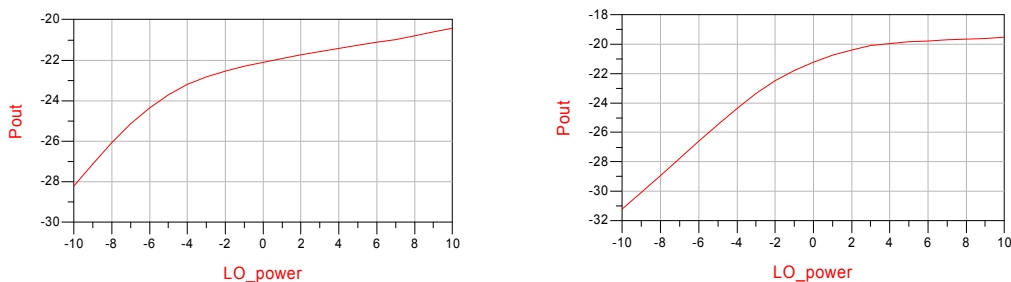


圖 (3.62) CGV.S LO Power(LO:2.1G/5.4G/IF:0.3G/-30dBm)

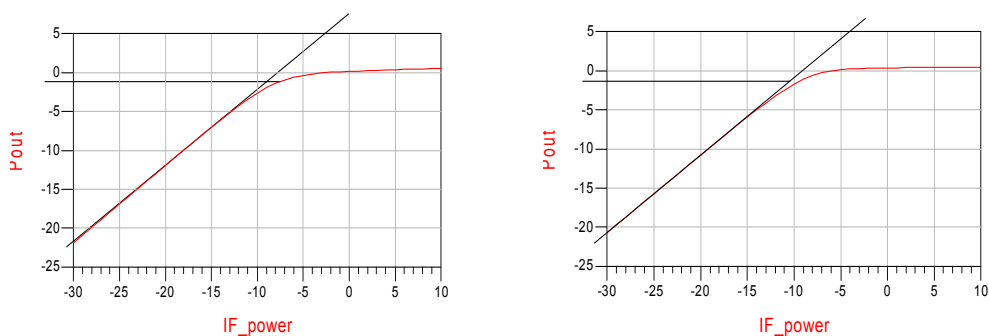


圖 (3.63) OP1dB(L0:2.1G/5.4G/2dBm IF:0.3G/)

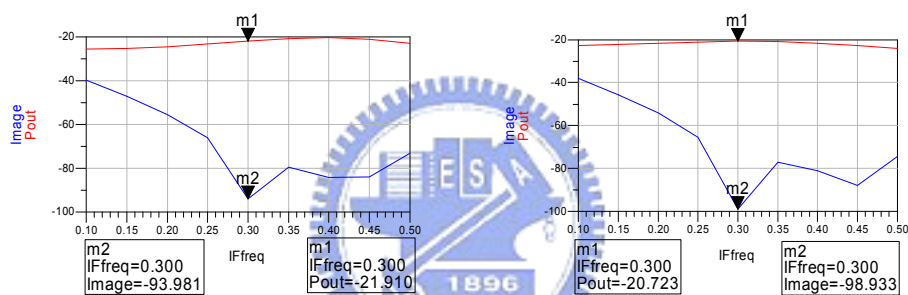


圖 (3.64) 轉換增益 V.S IF 頻寬(IF:0.1~0.5G/-30dBm Fixed
L0:2.1G/5.4G/2dBm)

第四章

被動元件的分析與設計

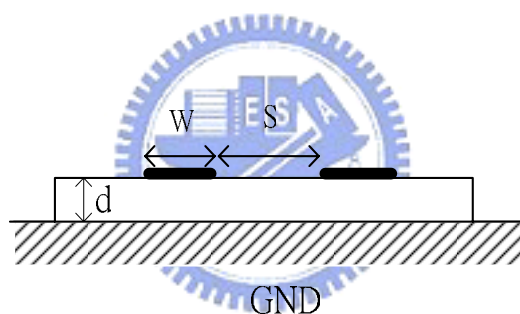


4.1 前言

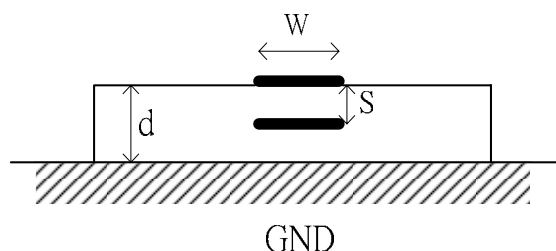
隨著射頻電路操作的頻率日益提高，傳統使用的主動式 Balun，多相位產生器(Poly phase generator)在特性或物理結構限制，都面臨了高頻的瓶頸，過去微波電路使用的設計概念均需整合進入積體電路製程當中，因此積體電路設計的被動元件已經從電感，變壓器，到各種微波電路都包含進入。

4.2 耦合線(Couple Line)

耦合線的理論在微波電路的相關書籍中已經描述的相當清楚，兩條鄰近的傳輸線(transmission line)可實現在 IC 中的架構有如下二種：



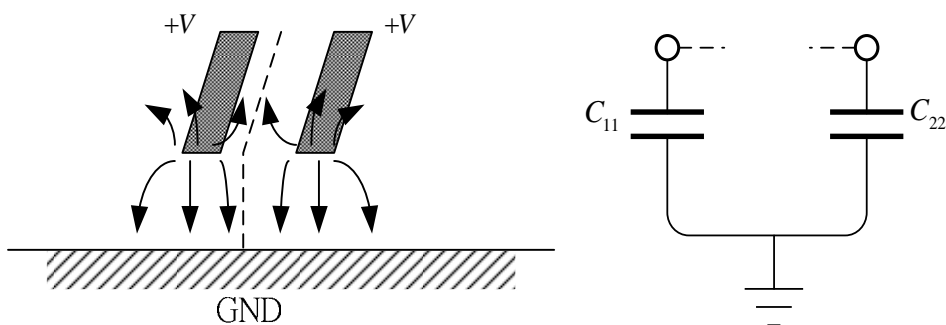
圖(4.1) 邊緣耦合(Edge Couple)傳輸線架構



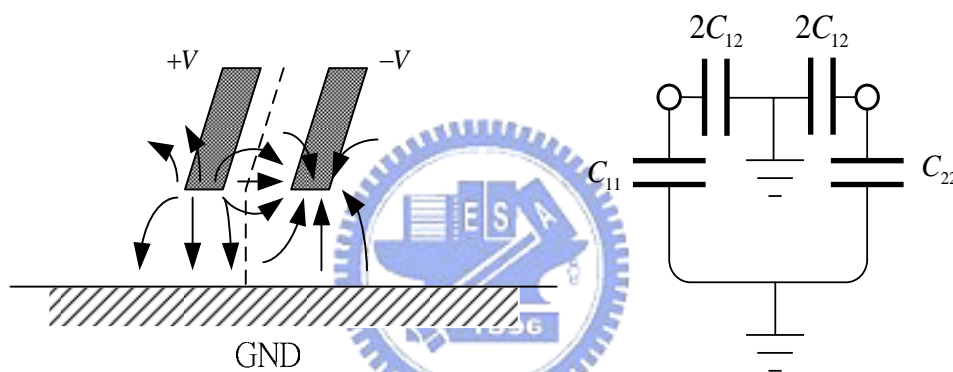
圖(4.2) 寬邊耦合(Broadside Couple)傳輸線模型

傳統微波電路要製作寬邊耦合有物理結構上的困難，然而在 IC 設計上，尤其是先進製程(.13um .18um)提供多層金屬供設計者選擇，寬邊耦合實現就變得相當容易，分析耦合線使用的方法是求出耦合線

的奇偶模(even mode , odd mode)阻抗(Z_{0e} , Z_{0o})，奇偶模阻抗主要是由耦合線的物理結構所決定的(S =耦合線的間距， d =基板的厚度， W =傳輸線的寬度)，其激發的場和等效電路如下：



圖(4.3)偶模(Even mode)激發



圖(4.4)奇模(Odd mode)激發

我們可以得到奇偶模等效阻抗[1]如下：

$$Z_{0e} = \sqrt{\frac{L}{C_e}} = \frac{\sqrt{LC_e}}{C_e} = \frac{1}{\nu C_e} \quad (4.1)$$

$$C_e = C_{11} = C_{22} \quad (4.2)$$

$$Z_{0o} = \frac{1}{\nu C_o} \quad (4.3)$$

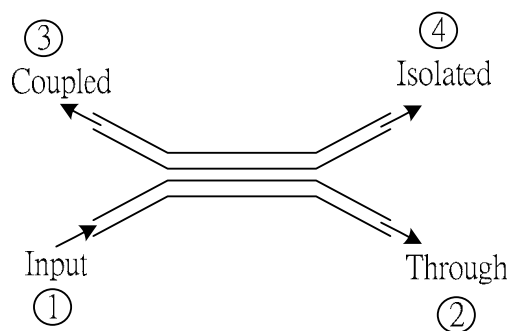
$$C_o = C_{11} + 2C_{12} = C_{22} + 2C_{12} \quad (4.4)$$

耦合線的耦合係數 K 定義成：

$$K = \frac{Z_{0e} - Z_{0o}}{Z_{0e} + Z_{0o}} \quad (4.5)$$

耦合線四個埠的相對位置如下，依照文獻，如果從 port1 輸入 $2V$ ，輸出端 port2，port3，port4 輸出電壓可推得

$$V_2 = V \frac{\sqrt{1-K^2}}{\sqrt{1-K^2} \cos \theta + j \sin \theta}, \quad V_3 = V \frac{jK \tan \theta}{\sqrt{1-K^2} + j \tan \theta}, \quad V_4 = 0$$



圖(4.5)耦合線

如果傳輸線的長度為 $\frac{\lambda}{4}$ 則 port2，port3 的輸出可改寫為：

$$V_2 = -jV\sqrt{1-K^2} \quad (4.6)$$

$$V_3 = KV \quad (4.7)$$

K 值為 $\frac{1}{\sqrt{2}} = 0.707$ ，則 port2，port3 的電壓強度會相同，相位相差 90° 。

一般而言，量測微波網路的特性阻抗是 50Ω ，給定 $Z_0 = \sqrt{Z_{0e}Z_{0o}}$ 根據式(4.5)，可以得到：

$$Z_{0e} = Z_0 \sqrt{\frac{1+K}{1-K}} \quad (4.8)$$

$$Z_{0o} = Z_0 \sqrt{\frac{1-K}{1+K}} \quad (4.9)$$

所以如果耦合量足夠大的時候，偶模的阻抗 Z_{0e} 會比奇模的阻抗 Z_{0o} 大很多，在傳統微波電路設計上要使耦合量足夠大，兩條傳輸線的距離必須十分靠近，不容易實現，但在 IC 製程當中，善用多層金屬的特性，可以得到高耦合量的耦合線。

4.3 變壓器(Transformer)

變壓器常用於功率轉換(power transfer)、電壓與電流轉換(voltage and current scaling)、直流隔離(dc isolation)；而在射頻電路中，變壓器主要用於(1)阻抗轉換(impedance transformer)，來完成電路的阻抗匹配(impedance matching)，有效的將最大的增益或功率傳送出去，(2)在電路系統區塊中，需要單端(single)和差動(differential)訊號的轉換，此時就需要用到 balun(balance to unbalance)，外接 balun 需要額外成本，利用變壓器構成的 balun 可容易的整合在晶片中。(3)利用變壓器耦合以減少電晶體堆疊的使用，來實現低壓操作的特性。

4.3.1 變壓器阻抗轉換功能

倘若一變壓器等效示意圖如下：

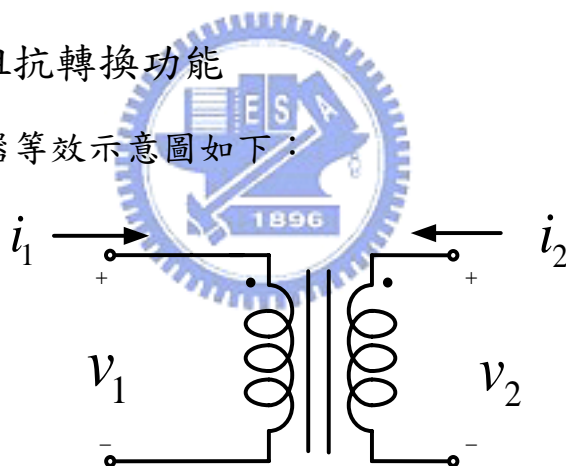


圖 (4.6) 變壓器電路模型

橫跨變壓器兩端的電壓和匝數成正比，圖(4.6)變壓器主線圈圈數為 N_1 ，副線圈圈數為 N_2 則兩端電壓比為：

$$\frac{V_1}{V_2} = \frac{N_1}{N_2} \quad (4.10)$$

為維持能量守恆， $P=IV$ ，兩側電流和電壓成反比，因此兩側電流和線圈數亦成反比：

$$\frac{I_1}{I_2} = \frac{N_2}{N_1} \quad (4.11)$$

因此阻抗的比例為

$$\frac{Z_1}{Z_2} = \frac{\frac{V_1}{I_1}}{\frac{V_2}{I_2}} = \frac{\frac{N}{1}}{\frac{1}{N}} = N^2 \quad (4.12)$$

$$Z_1 = N^2 Z_2 \quad (4.13)$$

此即可看出變壓器具備轉換阻抗的效果。

4.3.2 變壓器作 Balun

除了阻抗的轉換之外，變壓器提供的另一個功能是在電路中當作 balun 來使用，balun 用於將單端輸入的訊號轉換成差動輸出或是將差動訊號轉換成單端輸出，在微波和射頻電路當中，差動放大器 (Differential Amplifier) 是最常用來當作 Balun 的電路，其他還有 Lange, Rat-Race, Branch Line Coupler, 差動放大器的優點在於面積小，但是當我們的電路設計到達數 Ghz 或數十 Ghz 時，電晶體本身的速度受到 f_T 的限制，因此差動放大器的架構適用於較低頻的電路，此外如微波電路 Lange Coupler, Rat-race, Branch Line Coupler, 這些電路的面積或長度與訊號的波長相關，因此這些電路操作在 30Ghz 以下都顯得太大，變壓器適用的範圍在繞線長度遠小於波長的狀況，速度又優於主動差動放大器，剛好介於這兩類電路之間，相當適合數 Ghz 到十幾 Ghz 的電路。

變壓器最常見的架構如下：

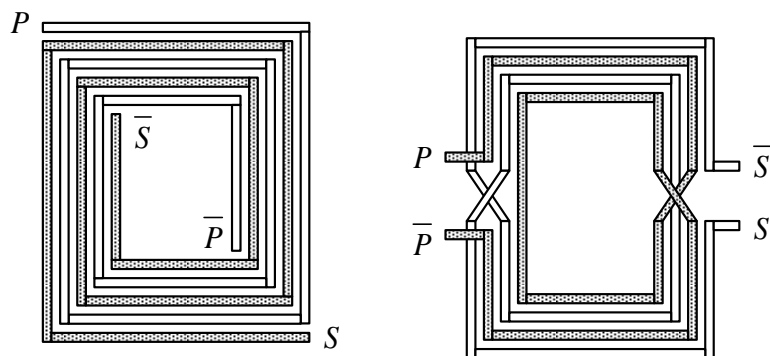


圖 (4.7) (a) 傳統變壓器 (b) 對稱型變壓器

圖 (4.7(a)) 的架構適合當作 lump 化的耦合線，當操作頻率提高到波長夠短足以整合入 IC 的時候，耦合線的觀念便可以用此型的變壓器實現，其物理結構上的特點在於輸入輸出端可以由任何一個方向拉出，這對實現電路而言是個極大的優點，它可以避免過長的接線。

圖 (4.7(b)) 的變壓器則適合當作 Balun，一個單端輸入轉差動輸出的 Balun 其等效電路模型如下：

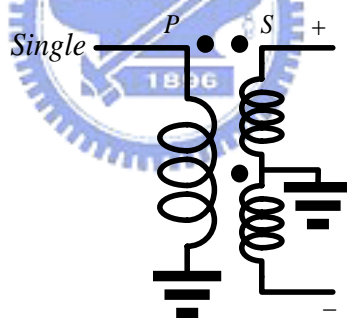


圖 (4.8) 變壓器 Balun 等效模型

等效模型可以看出需要一個中央抽頭接地在副線圈端，然而如圖 (4.7 (a)) 的變壓器由於其非對稱的的架構，很難看出線圈的中點位於何處，圖 (4.7(b)) 的對稱型[2] (Rabjohn) Balun，不論主線圈或副線圈，中點都會落在中間交錯的地方，因此如果要從中點接線為小訊號的地端或給予直流偏壓，本架構都可以提供這個需求。

分析此 Balun 的原理時我們先定義各個埠之間的關係

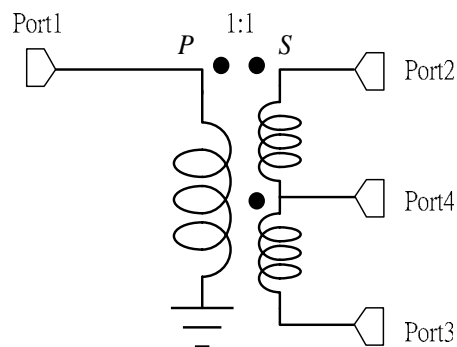


圖 (4.9) 4 port 變壓器 Balun

當作 Balun 使用時，主線圈一端接地，此時 Port1 為 differential input port 其輸入會在 Port2，Port3 造成 differential output，對 Port1 而言，Port2，Port3 的負載電阻 Z_L 是呈現串聯的關係。從式 (4.13)，主線圈和副線圈比例是 1:n 的情況下如果要達到阻抗的匹配，Port1 的負載電阻必須是 Port2，Port3 負載電阻之和除上 n 的平方，即 $Z_\Delta = \frac{2Z_L}{n^2}$ 。

就 Port4 而言，Port2，Port3 的電阻是呈現並聯的關係，不論主線圈和副線圈比例為何，達到阻抗匹配的狀況時 Port4 的負載電阻會是 Port2，Port3 負載電阻的一半即 $Z_\Sigma = \frac{Z_L}{2}$ 。

一般來說，Port2，Port3 的負載阻抗為 50 ohm。在線圈比例為 1:1，阻抗完全匹配的情況下 Port1 必須是 100 ohm，Port4 必須是 25 ohm。

阻抗匹配的狀況之下，此變壓器形成 180° hybrid，其 S 參數在考慮各個埠之間阻抗不同的情況下會滿足 180° hybrid 的 S 參數型式

$$[S] = \frac{1}{\sqrt{2}} \begin{bmatrix} 0 & 1 & -1 & 0 \\ 1 & 0 & 0 & 1 \\ -1 & 0 & 0 & 1 \\ 0 & 1 & 1 & 0 \end{bmatrix} \quad (4.14)$$

而實際的電壓波是 S 參數矩陣的元素除上其每個埠的負載阻抗。
 將訊號由 Port1(differential port)輸入實際各埠輸出電壓如下圖：

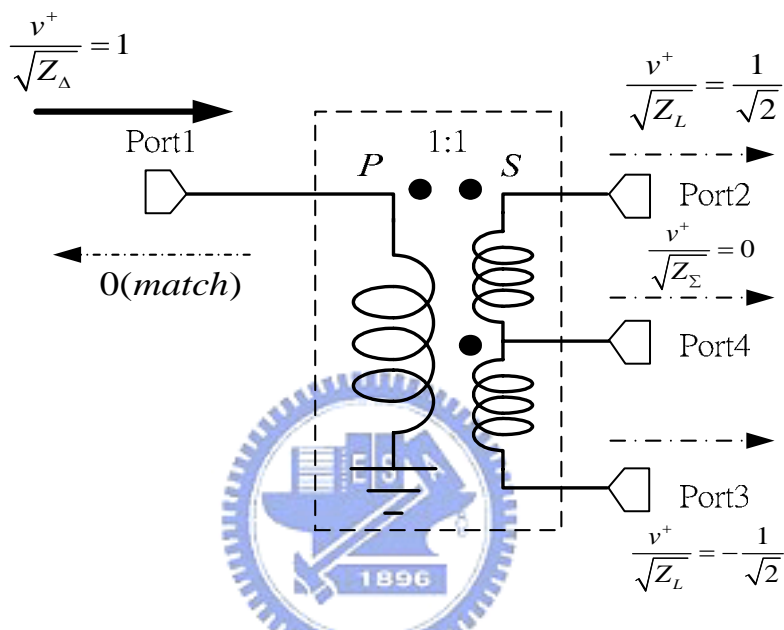


圖 (4.10)變壓器 Balun Port1 輸入

將訊號從 Port4 (sum port) 輸入，實際各埠輸出電壓關係：

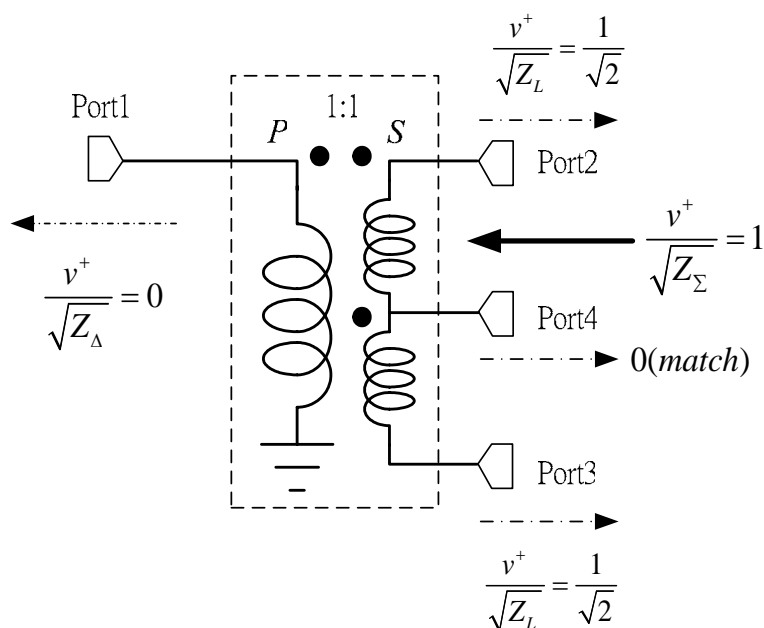


圖 (4.11) 變壓器 Balun Port4 輸入

從這兩個圖示可以看出來將變壓器當作 Balun 來使用，需要在特定阻抗的條件之下，才能達到理想的狀態，與 Ring Hybrid 或 Rat-race 需要四個埠都匹配才能有理想 Balun 效應一樣。

4.3.3 Model

要將被動元件整合進入電路，需要製作被動元件的模型，變壓器的每一段鄰近的金屬線，都可以模擬成互感和自感以及一些其他寄生電阻電容，兩條金屬線根據[3]可以模擬成如下的模型：

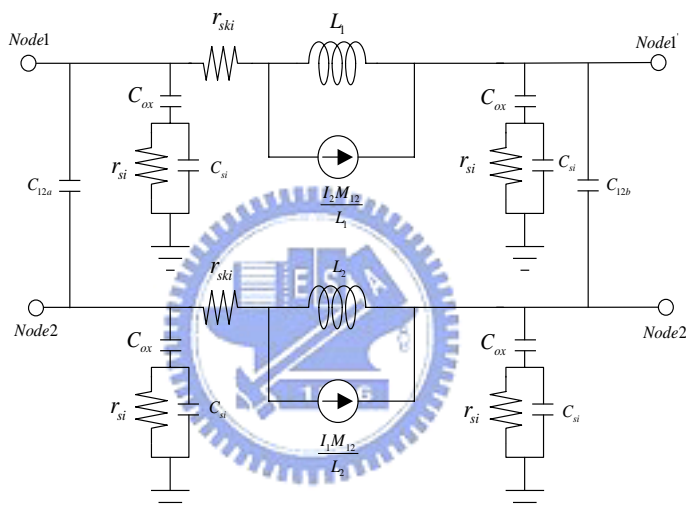


圖 (4.12) 平行線耦合模型

其中 L_1 和 L_2 表示兩條線各自自感的部分， M_{12} 是兩條線產生的互感，互感會產生額外的電流，使用電流源表示如圖中 $\frac{I_1 M_{12}}{L_2}$ 和 $\frac{I_2 M_{12}}{L_1}$ ， C_{ox} 表示金屬線和基版之間氧化層所提供的電容， r_{ski} 代表金屬線本身產生的電阻， C_{12a} 和 C_{12b} 表示兩條線產生耦合電容。

方型變壓器如圖 (4.7(a)) 的架構，倘若圈數為 N ， $4N$ 組此型傳輸線即可構成變壓器的模型，圖 (4.12) 中 L 的部分是每個單獨的線段的自感，電流源是由互感產生的，根據[2]，將它們集總之後，數學式可以寫出如下的模型：

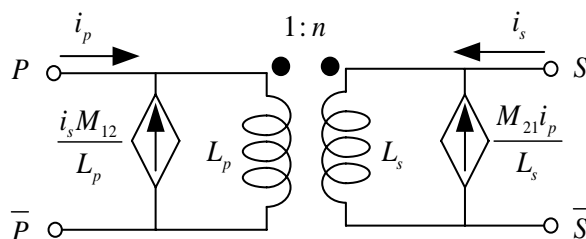


圖 (4.13) 變壓器模型 1

圖(4.13)是數學上單純只有自感和互感的模型,如同圖(4.12)的模型一樣, L_p 和 L_s 分別代表主副線圈的自感部分, 電流源則代表線圈互感的部分。

為了要使模型的描述更符合量測所能量得的數值, 引入耦合係數 (Coupling Factor) k_m 到式子中, 把變壓器主線圈和副線圈一端接

地, 形成一個雙埠元件, 令 $k_m = \frac{M}{\sqrt{L_1 L_2}}$ 其中 $L_1 = \frac{\text{Im}[Z_{11}]}{2\pi f}$, $L_2 = \frac{\text{Im}[Z_{22}]}{2\pi f}$, $M = \frac{\text{Im}[Z_{21}]}{2\pi f}$ 即可得到 k_m , 然後可以得到[2]所提的如下模型:

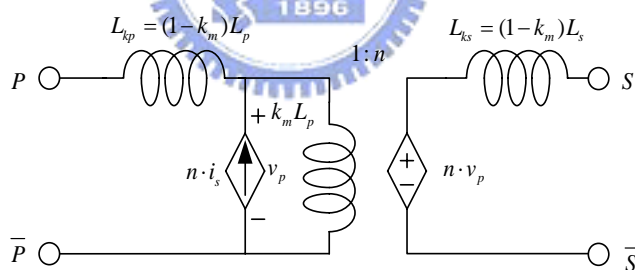


圖 (4.14) 變壓器模型 2

此外還可以將洩漏電感移到主線圈側得到如下模型:

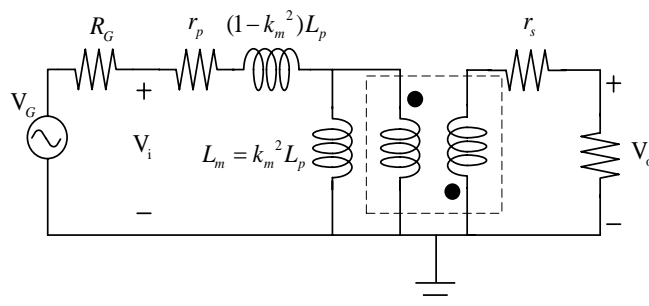


圖 (4.15) 變壓器模型 3

將所有的寄生效應考慮進去，可以得到如下的模型，

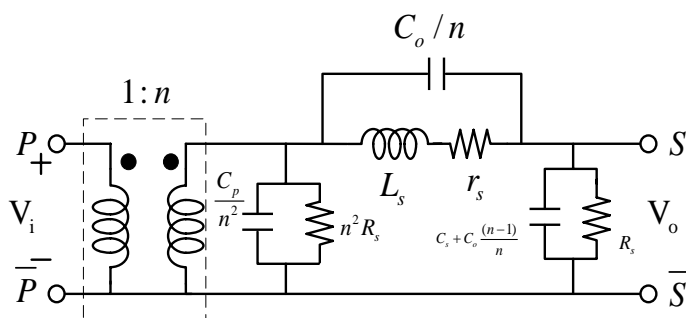


圖 (4.16) 變壓器高頻模型

圖 (4.16) 的模型是變壓器最完整的一種形式，不但可以給予直流偏壓，小訊號的響應也能同時看見，此外有另一種比較簡化的模型，直接採用主線圈和副線圈的自感互感形成，並考慮接線間的電容，其模型如下：

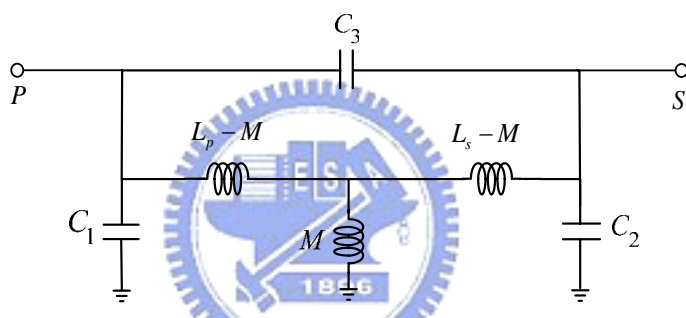


圖 (4.17) 變壓器簡化 T 模型

此即將變壓器轉換成雙埠元件

4.3.4 變壓器測試鍵

利用 GaAs HBT 來製作電感的的測試元件，其實作的晶片照片如下：

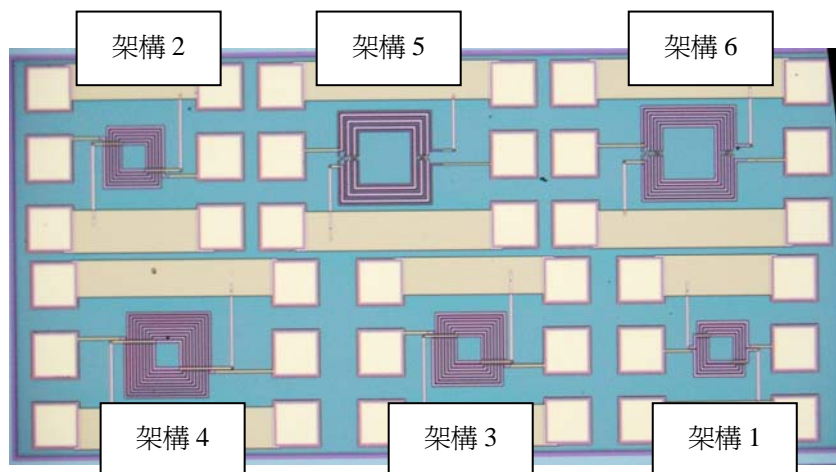


圖 (4.18) Die photo (1mm X 2mm)

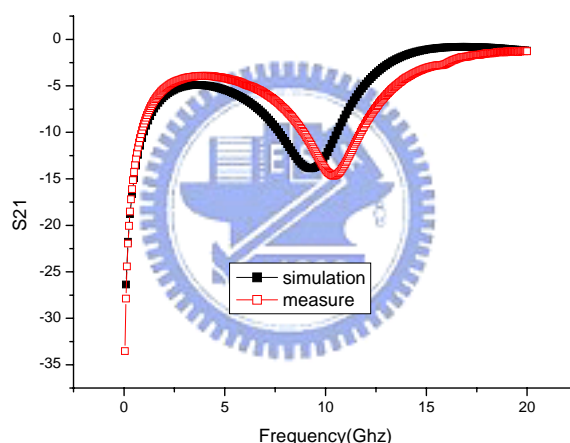
每個架構的物理結構如下：

- 架構 1. width=3.7 μ m, gap=3.8 μ m, interleave, turns=5
- 架構 2. width=3.7 μ m, gap=3.8 μ m, interleave, turns=6
- 架構 3. width=3.2 μ m, gap=3.8 μ m, interleave, turns=8
- 架構 4. width=3.2 μ m, gap=3.8 μ m, interleave, turns=10
- 架構 5. width=5.2, 2.2 μ m, gap=3.8 μ m, symmetric, turns=7
- 架構 6. width=5.2, 2.2 μ m, gap=3.8 μ m, symmetric, turns=7

—量測結果—

架構 1 和架構 2 由於接線上的錯誤導致開路，因此量測數據只有架構 3 到架構 6，分別量測 S 參數並比較量測與模擬的差異，且將 S 參數轉後後得其 K 值。

架構 3：



圖(4.19) 架構 3 S21

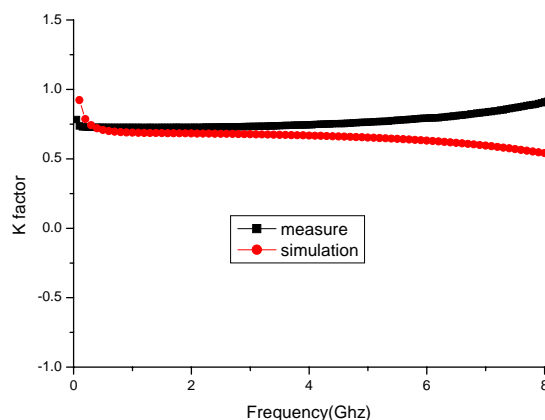


圖 (4.20) 架構 3 Coupling Factor (K)

架構 4 :

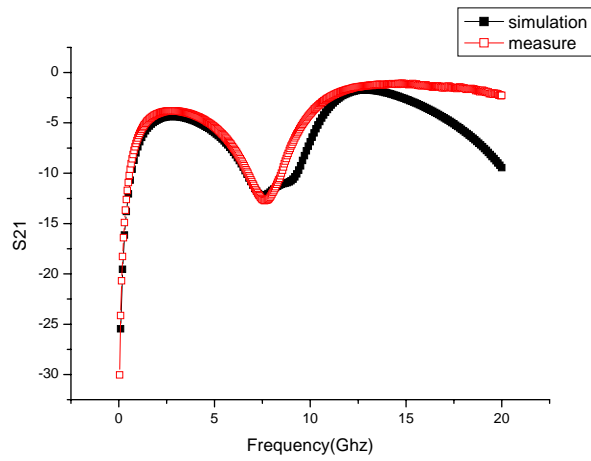


圖 (4.21) 架構 4 S21

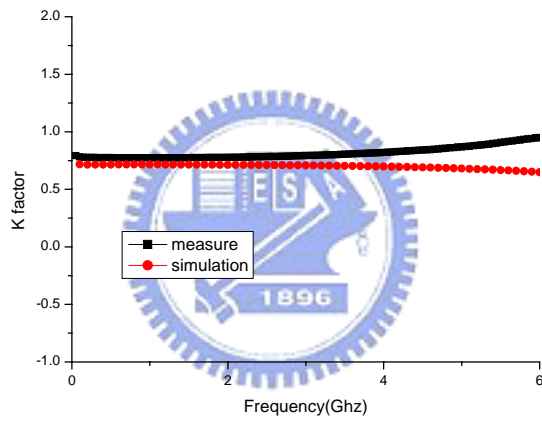


圖 (4.22) 架構 4 Coupling Factor (K)

架構 5 :

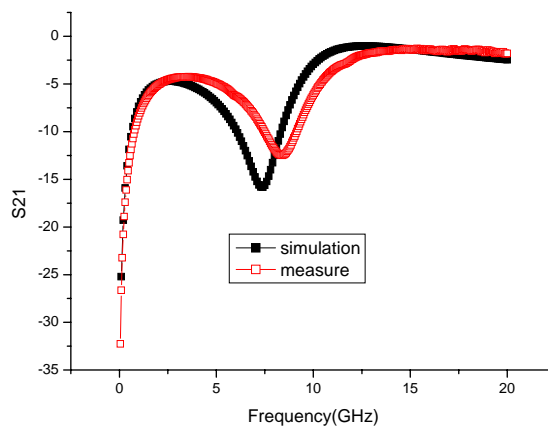


圖 (4.23) 架構 5 S21

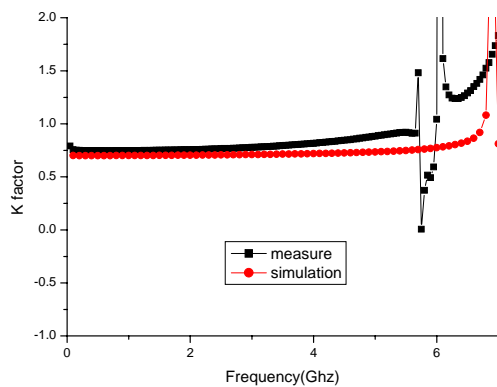


圖 (4.24) 架構 5 Coupling Factor (K)

架構 6 :

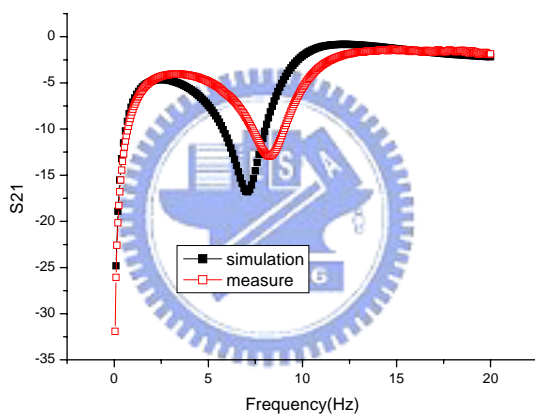


圖 (4.25) 架構 6 S21

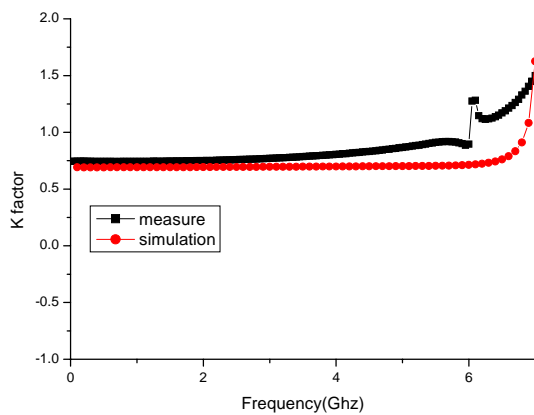


圖 (4.26) 架構 6 Coupling Factor (K)

4.4 Marchand Balun

Marchand Balun 主要是由兩組 $\frac{\lambda}{4}$ 的耦合線構成，它可以用來產生差動訊號，比起前面提到以變壓器副線圈中央抽頭接地產生差動訊號，Marchand Balun 更適合用在高頻，常用的 Marchand Balun 其結構如下：

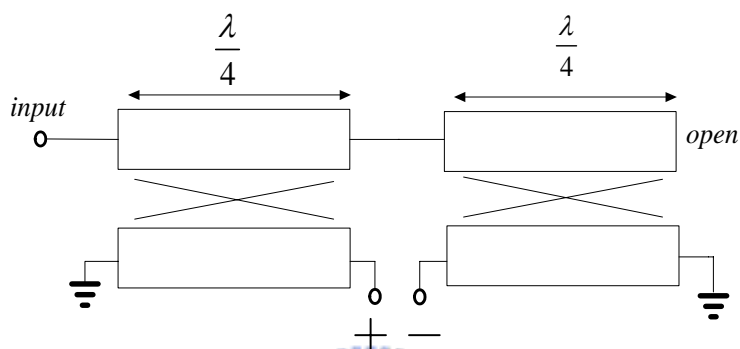


圖 (4.27) Marchand Balun

兩組 $\frac{\lambda}{4}$ 的耦合線每一個線段都有耦合係數 C 和傳輸係數 T 的關係，圖 (4.23) 結構的 Marchand Balun，其理論分析[4]如下：

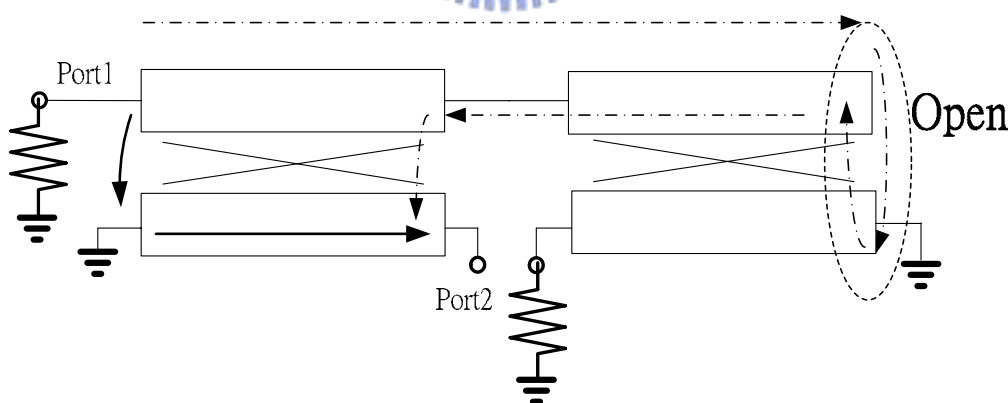


圖 (4.28) Marchand Balun Port2 分析

$$S_{21} = \frac{-C \times T}{1 + C^2} + \frac{T^3 \times C}{1 + C^2} = \frac{-CT(1 + C^2 + T^2)}{1 + C^2} = \frac{2Cj\sqrt{1 - C^2}}{1 + C^2} \quad (4.15)$$

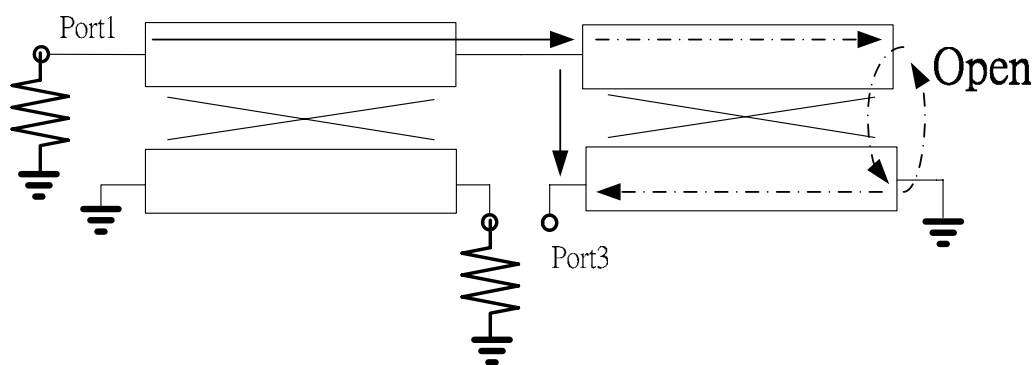


圖 (4.29) Marchand Balun Port3 分析

$$S_{31} = C \times T - \frac{T^3 \times C}{1+C^2} = \frac{2CT}{1+C^2} = -\frac{2Cj\sqrt{1-C^2}}{1+C^2} \quad (4.16)$$

由以上的分析可以看出 port2 和 port3 的訊號大小相等，相位相差 180 度，因此從數學上可以看出實現 Marchand Balun，需要靠兩組 $\frac{\lambda}{4}$ 的耦合線來實現。

4.5 使用被動元件之正交相位降頻器實作

4.5.1 SiGe BiCMOS 正交相位降頻器實作簡介

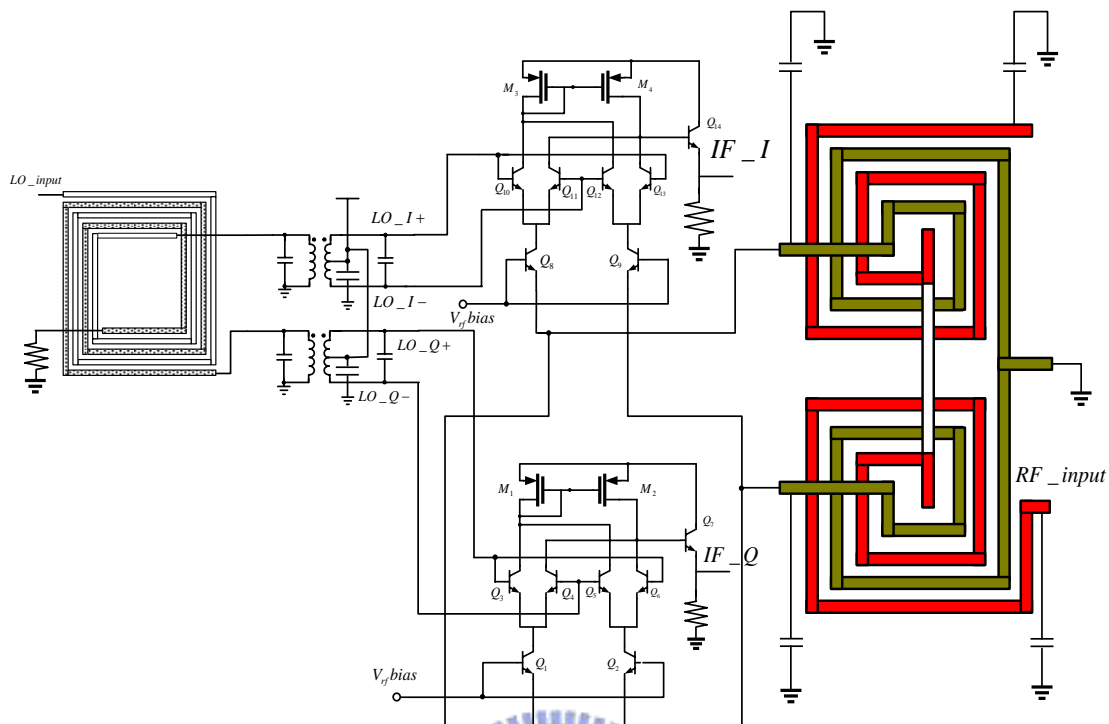
本電路同時使用本章介紹的三種被動電路於同一顆 IC 中，降頻器的 LO 部分，使用變壓器型式的耦合器，如圖 (4.7)；加上兩個中央抽頭接地變壓器型式的 Balun，產生正交相位。

降頻器 RF 的部分，使用變壓器型式的 Marchand Balun 並掛上電容，使之微小化，如 [5] 所提出的。

由於使用 Marchand Balun，其小訊號的 differential 端和直流訊號接地端在同一條金屬線上，所以我們採用 CB 架構輸入，讓 Marchand Balun 同時提供直流的 ground 和小訊號的 differential 訊號，這樣可以減少電晶體堆疊的數目，降低操作電壓，並利用被動元件結構特性。

4.5.2 SiGe BiCMOS 正交相位降頻器電路圖

整體電路圖如下：



圖(4.30) 正交相位降頻器電路圖

表 4.1 正交相位降頻器電晶體

BJT Number	Type	Emitter Width(um)	Emitter Length(um)	Sim I(mA)	Jc (mA/um ²)
Q1	Dn062	0.3	5.1	0.684	0.447
Q2	Dn062	0.3	5.1	0.684	0.447
Q3	Dn022	0.3	1.9	0.34	0.526
Q4	Dn022	0.3	1.9	0.34	0.526
Q5	Dn022	0.3	1.9	0.34	0.526
Q6	Dn022	0.3	1.9	0.34	0.526
Q7	Dn102	0.3	9.9	1.2	0.404
Q8	Dn062	0.3	5.1	0.684	0.447
Q9	Dn062	0.3	5.1	0.684	0.447

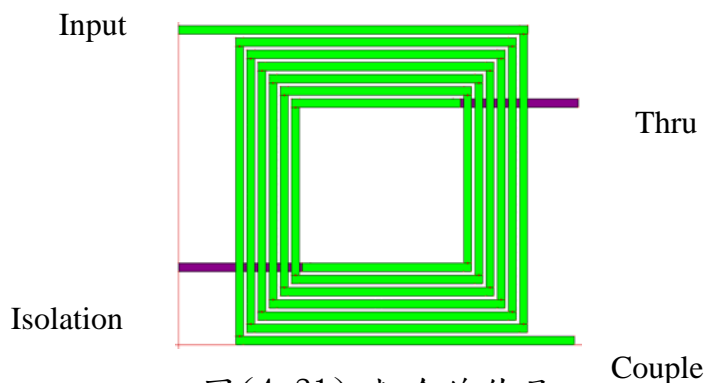
Q10	Dn022	0.3	1.9	0.34	0.526
Q11	Dn022	0.3	1.9	0.34	0.526
Q12	Dn022	0.3	1.9	0.34	0.526
Q13	Dn022	0.3	1.9	0.34	0.526
Q14	Dn102	0.3	9.9	1.2	0.404

Mos Number	Type	Length(um)	Width(um)	Finger number	Sim Current(mA)
M1	NMOS	0.35	6	8	0.68
M2	NMOS	0.35	6	8	0.68
M3	NMOS	0.35	6	8	0.68
M4	NMOS	0.35	6	8	0.68

電路圖左邊中央抽頭變壓器前後，均掛上電容，這四個電容可以用來調整變壓器，使其相位達到準確，根據[2]，這四個 tuning 電容可以使阻抗匹配，並且降低損耗。

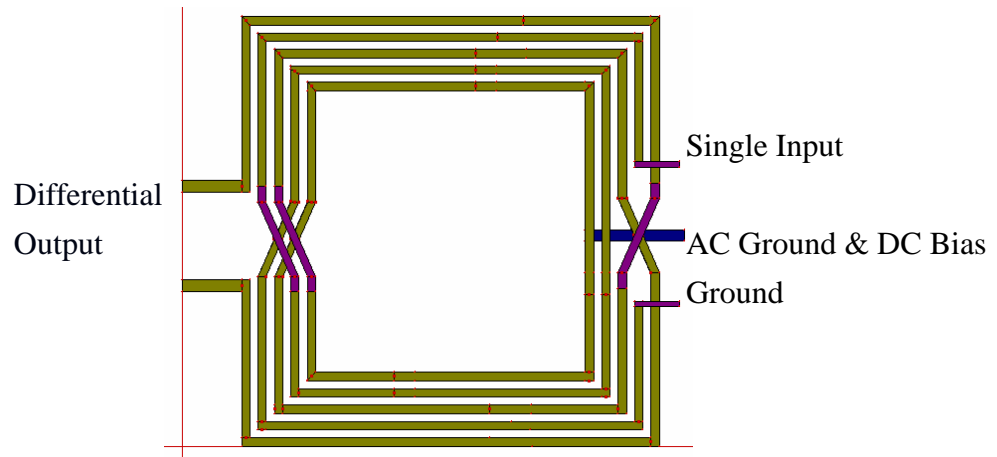
電路圖右邊是變壓器型式的 Marchand Balun，在四邊加上電容，具備微小化的功能。各部分的佈局如下：

(1) 耦合線



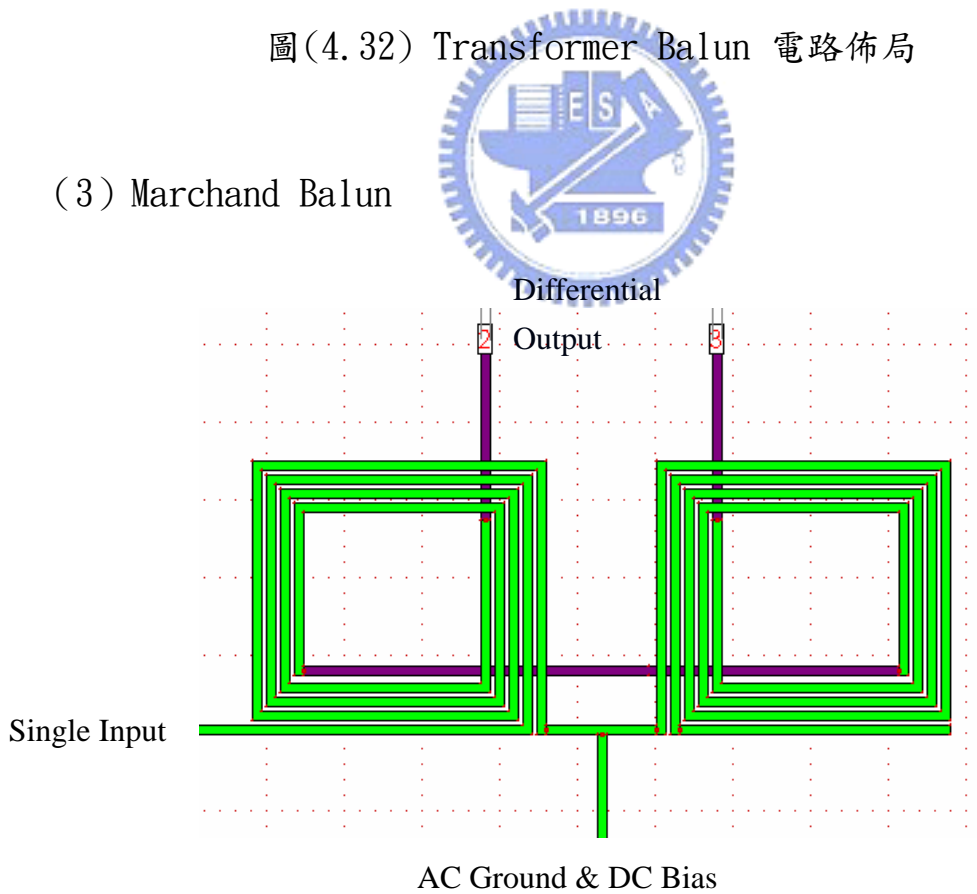
圖(4.31) 耦合線佈局

(2) Transformer Balun

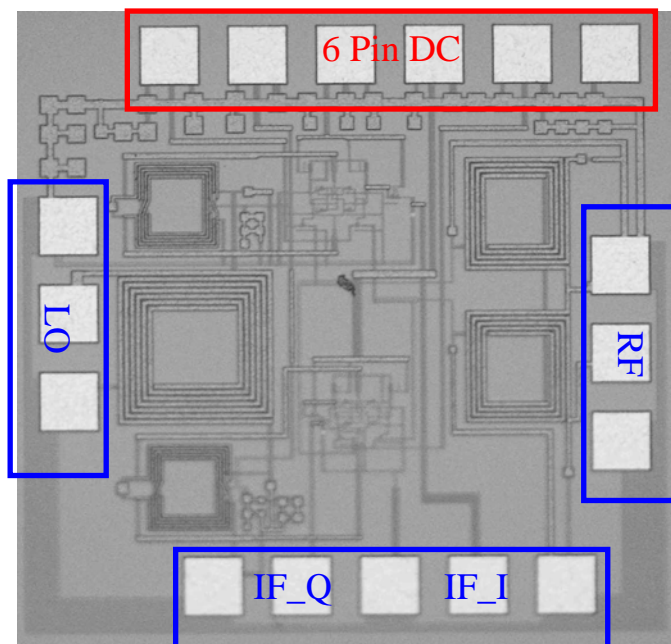


圖(4.32) Transformer Balun 電路佈局

(3) Marchand Balun

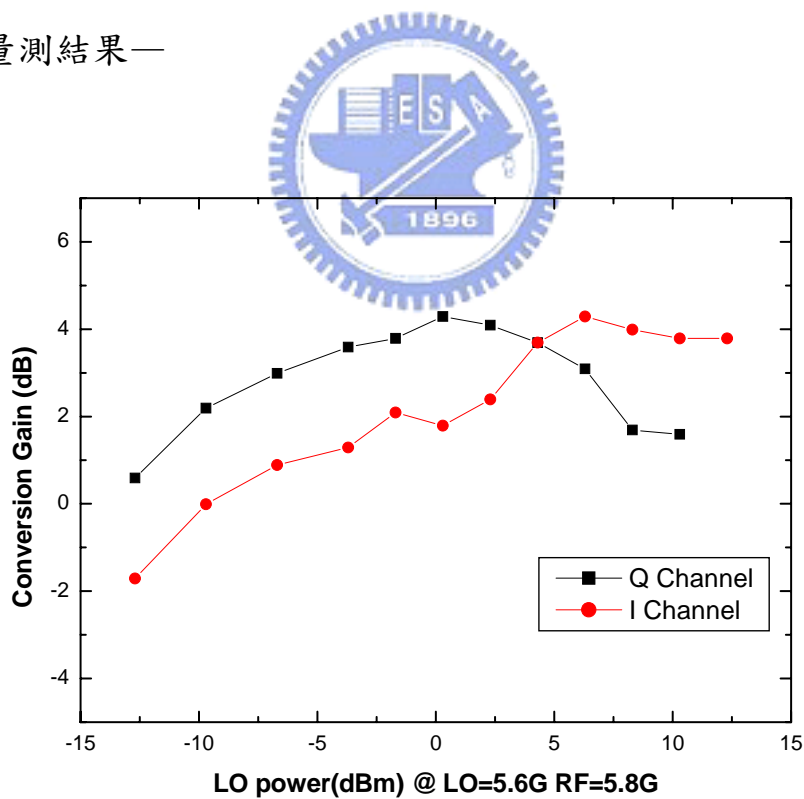


圖(4.33) Marchand Balun 電路佈局

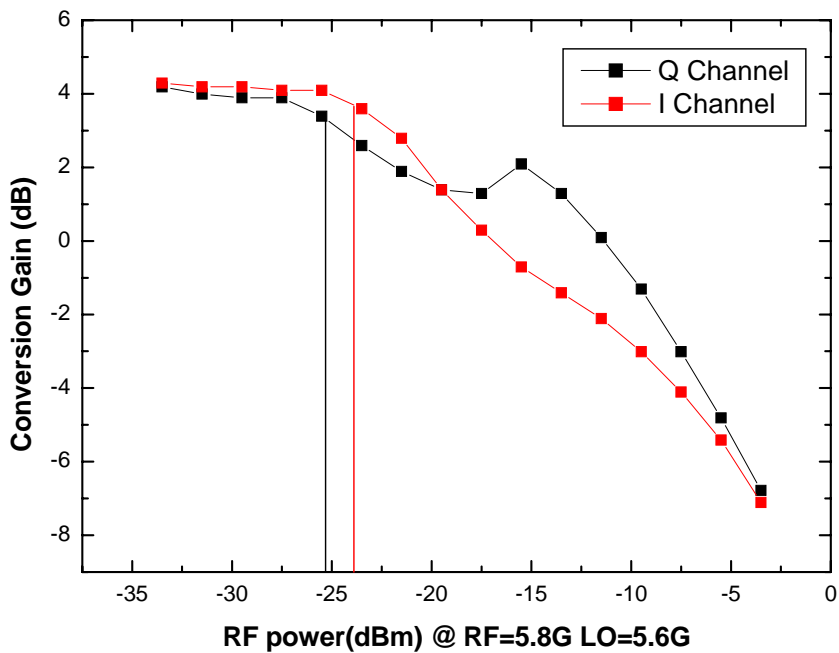


圖(4.34) Die Photo (1mmX1mm)

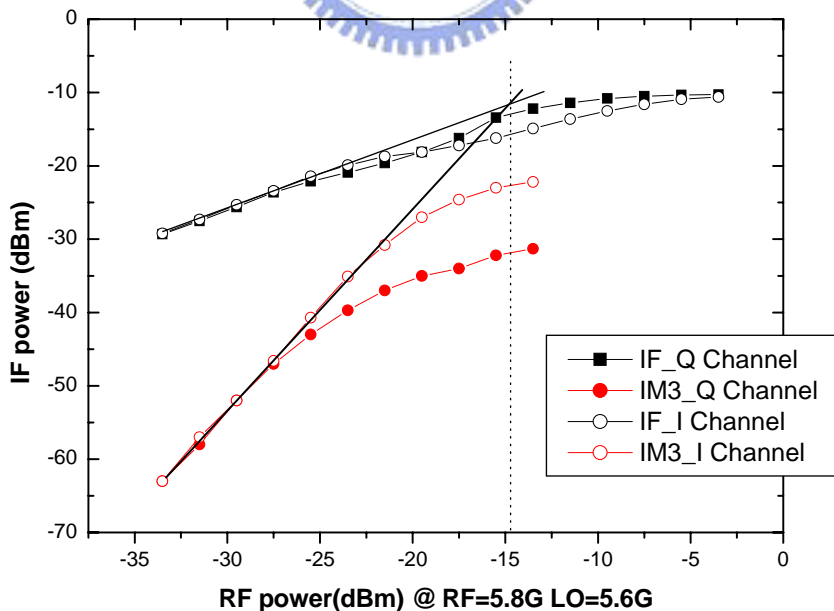
—量測結果—



圖(4.35)LO power v.s. Conversion gain
(RF=5.8GHz / -30dBm LO=5.6GHz IF=200Mhz)



圖(4.36) P1dB
(RF=5.8Ghz LO=5.6Ghz / 5dBm IF=200Mhz)



圖(4.37) IIP3
(RF=5.8Ghz / -30dBm LO=5.6Ghz IF=200Mhz)

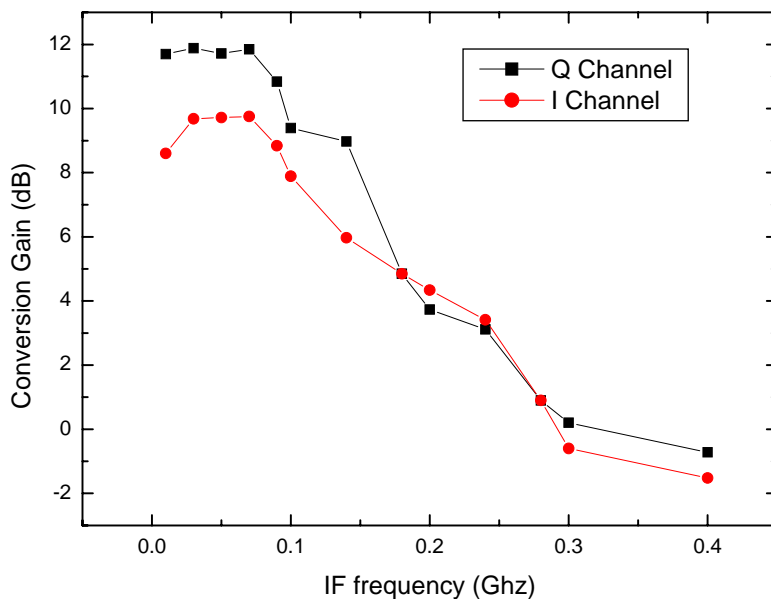


圖 (4.38) IF 頻寬
(RF=5.65~6.1Ghz / -30dBm LO=5.6Ghz/5dBm IF=200Mhz)

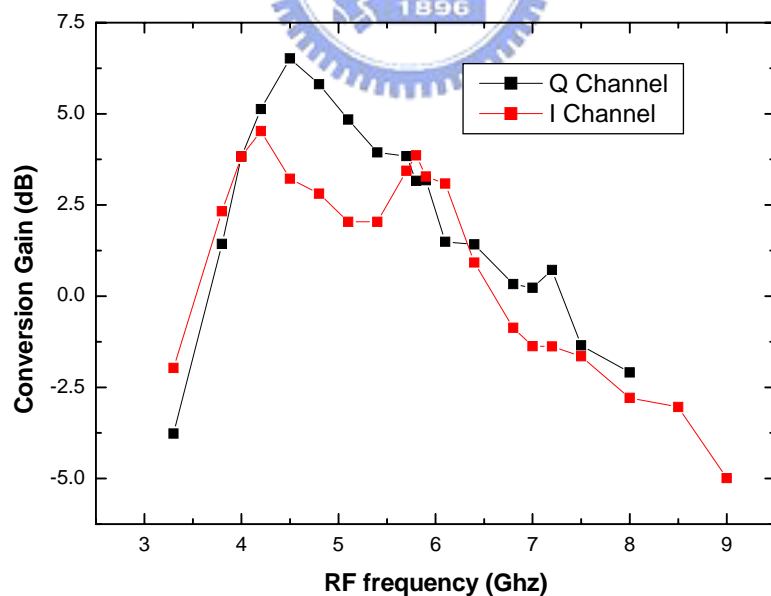


圖 (4.39) RF Frequency Response

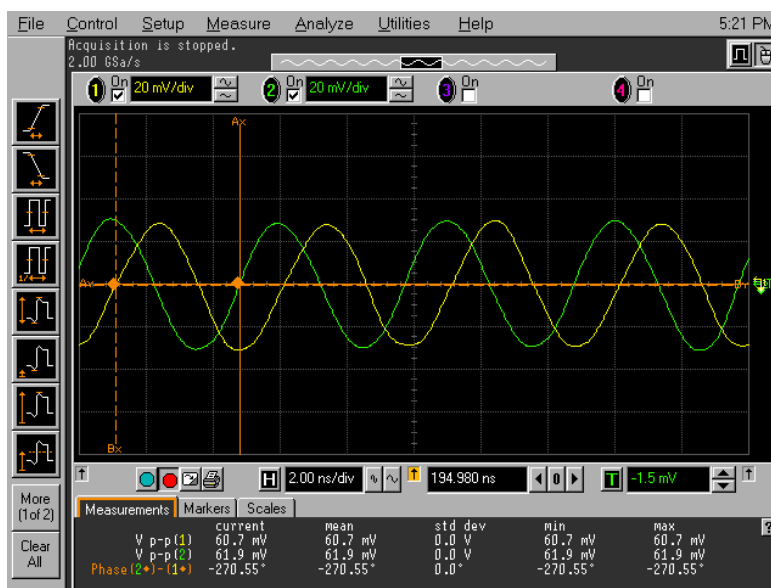


圖 (4.40) RF=5.8Ghz LO=5.6Ghz Time Domain

表 4.2 使用被動電路正交相位降頻器量測結果

Process	TSMC 0.35um SiGe BiCMOS	
DC Power	1.55mA @ 3.3V(I_Channel+Q_Channel)	
Center Frequency	RF=5.8Ghz LO=5.6Ghz IF=200Mhz	
Conversion Gain	3.69dB	
Input Return loss		
Noise Figure		
IP1dB	I_Channel	Q_Channel
	-23dBm	-25dBm
IIP3	-15dBm	-15dBm
Phase error	>2	
Bandwidth	200Mhz	
Chip Size	1*1 mm ²	

4.5.3 T18CMOS 正交相位降頻器實作簡介

本電路實作一個操作在 10GHz 的正交相位降頻器，和 4.5.1 一樣也是將三種被動電路同時應用在電路上。

其中變壓器型式的耦合器，在 4.5.1 中採用的是圖 (4.1) 邊緣耦合 (Edge Coupling) 構成，在此電路中，採用圖 (4.2) 寬邊耦合製成，由於 SiGe BiCMOS 製成只提供三層金屬，所以較不適合使用寬邊耦合。T18 共有六層金屬，以 Metal6, Metal5 來當作耦合線，需要交叉穿越的部分，以 Metal4 實現。

在此電路中將 Metall 製作成一塊 Floating 的金屬鋪在變壓器型式的耦合器底下，根據 [6] 提到，在變壓器或電感底下鋪上一層 Floating 的金屬，可以隔絕基版的損耗和磁場引發的電流，增加電感的 Q 值，在耦合線的理論中，我們知道損耗變小，耦合量和穿越量會提高由以下關係式：

$$|C^2| + |T^2| = 1 \quad \text{without loss}$$

$$|C^2| + |T^2| < 1 \quad \text{with loss} \quad (4.17)$$

將損耗變小可以提高耦合量 (C) 和穿越量 (T)，從式 (4.17) 可以知道，提升 C 將更容易讓訊號達到 90 度耦合的效果。

4.5.4 T18CMOS 正交相位降頻器電路圖

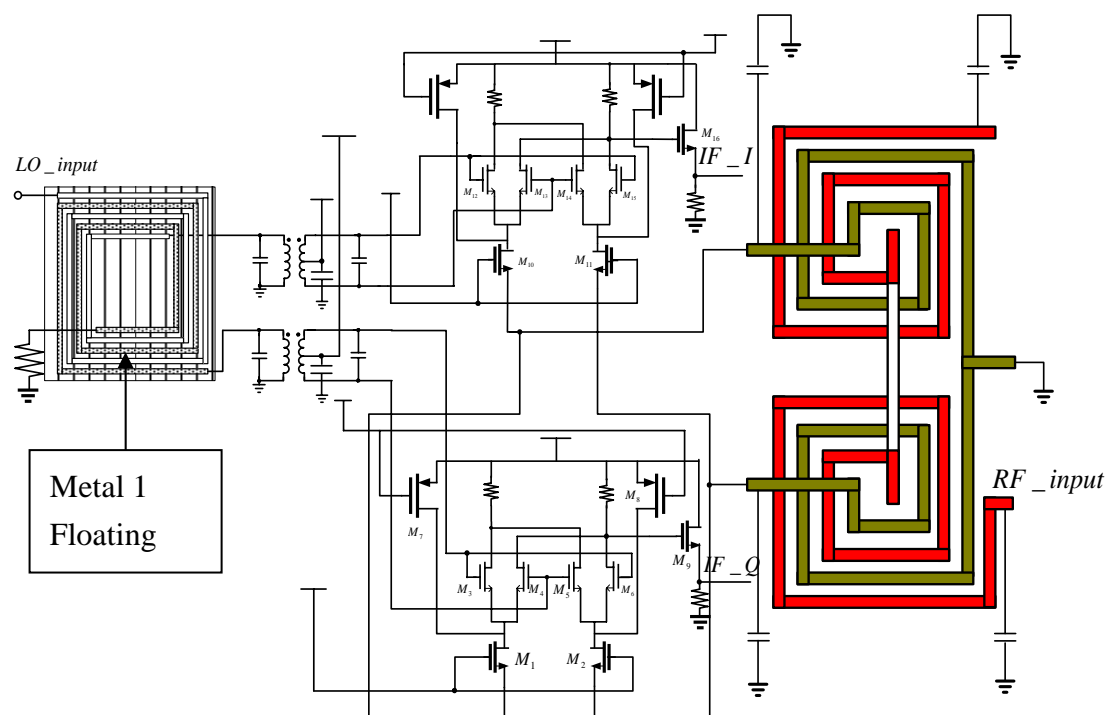


圖 (4.41) T18 正交相位降頻器電路圖

表 4.3 T18 正交相位降頻器電晶體

Mos Number	Type	Length(um)	Width(um)	Finger number	Sim Current(mA)
M1	NMOS	0.18	2	36	3.13
M2	NMOS	0.18	2	36	3.13
M3	NMOS	0.18	1.5	32	0.127
M4	NMOS	0.18	1.5	32	0.127
M5	NMOS	0.18	1.5	32	0.127
M6	NMOS	0.18	1.5	32	0.127
M7	PMOS	0.18	2	36	2.88
M8	PMOS	0.18	2	36	2.88
M9	NMOS	0.18	10	64	3.57
M10	NMOS	0.18	2	36	3.13

M11	NMOS	0.18	2	36	3.13
M12	NMOS	0.18	1.5	32	0.127
M13	NMOS	0.18	1.5	32	0.127
M14	NMOS	0.18	1.5	32	0.127
M15	NMOS	0.18	1.5	32	0.127
M16	PMOS	0.18	2	36	2.88
M17	PMOS	0.18	2	36	2.88
M18	NMOS	0.18	8	42	1.31

與 4.5.2 相比，此電路操作在 10GHz，耦合線和變壓器繞線均較短。

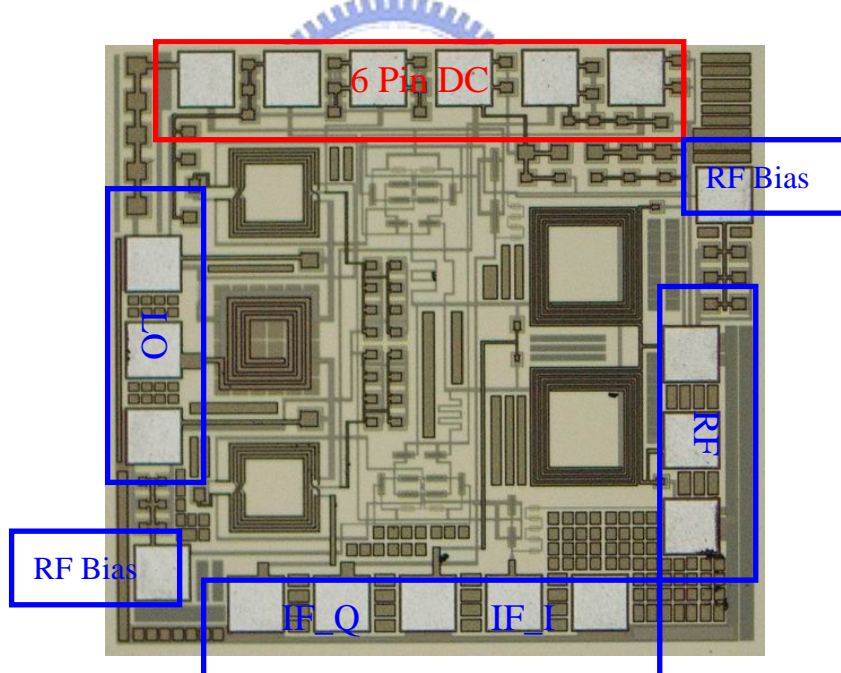


圖 (4.42) T18 Die Photo(1mmX1mm)

—模擬結果—

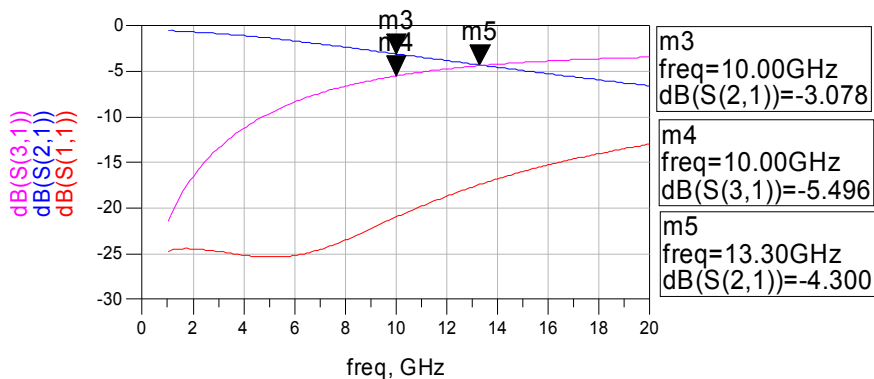


圖 (4.43) 耦合線 S 參數強度關係

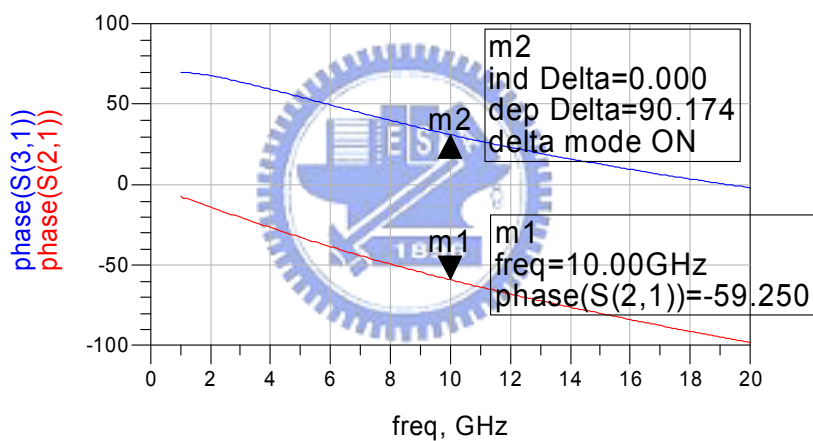


圖 (4.44) 耦合線 S 參數相位關係

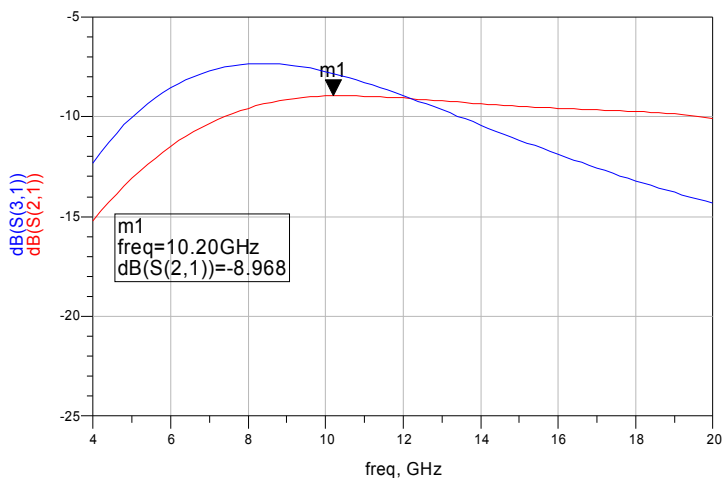


圖 (4.44) Marchand Balun S 參數強度關係

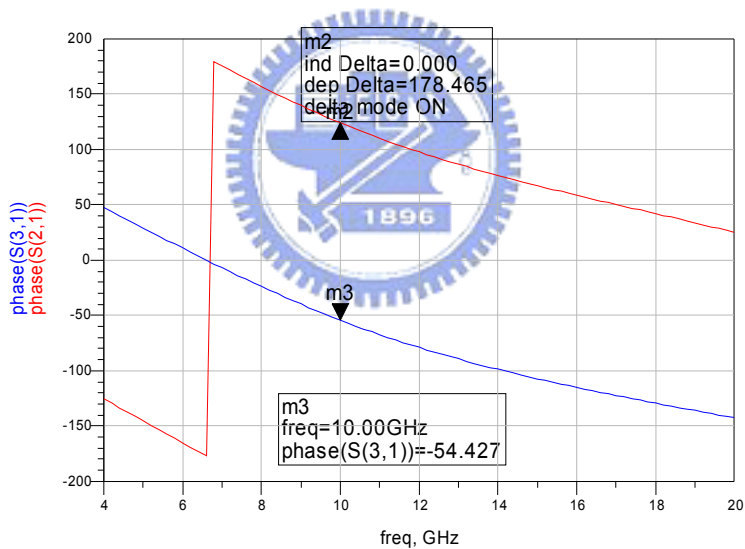


圖 (4.45) Marchand Balun S 參數相位關係

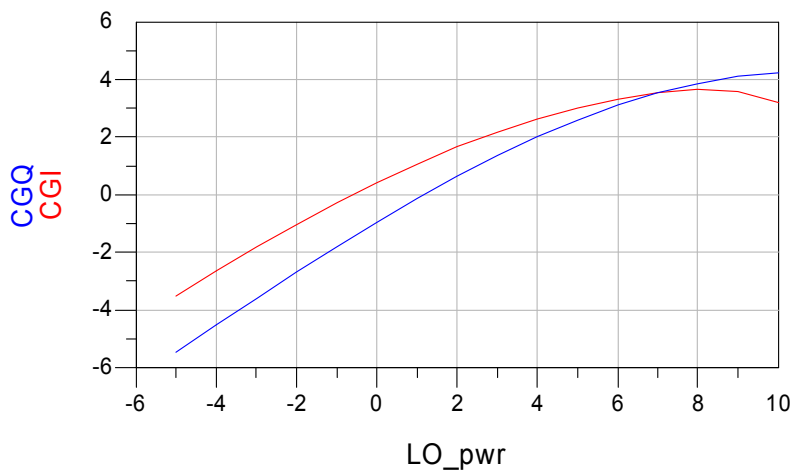
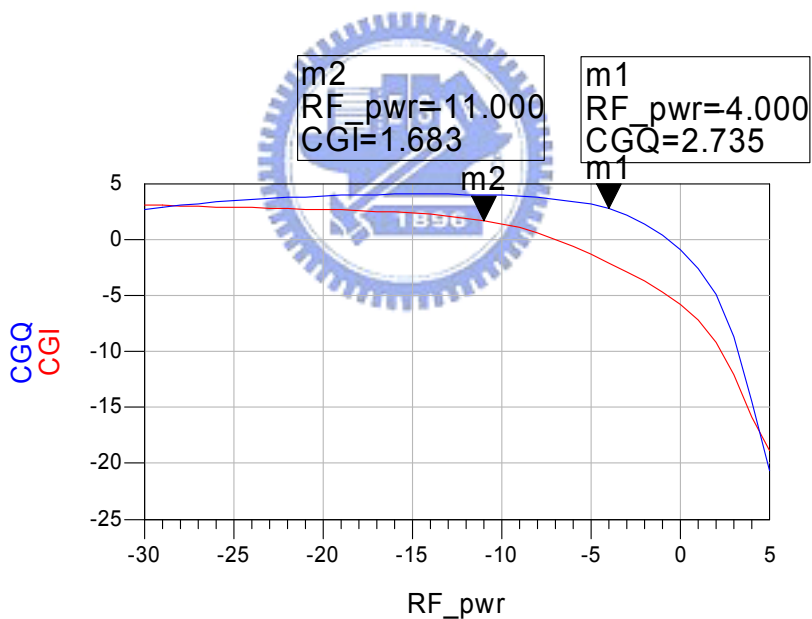


圖 (4.46) LO power v.s. Conversion gain
(RF=10Ghz / -30dBm , LO=9.999Ghz , IF=1Mhz)



圖(4.47)P1dB
(RF=10Ghz , LO=9.999Ghz/5dBm , IF=1Mhz)

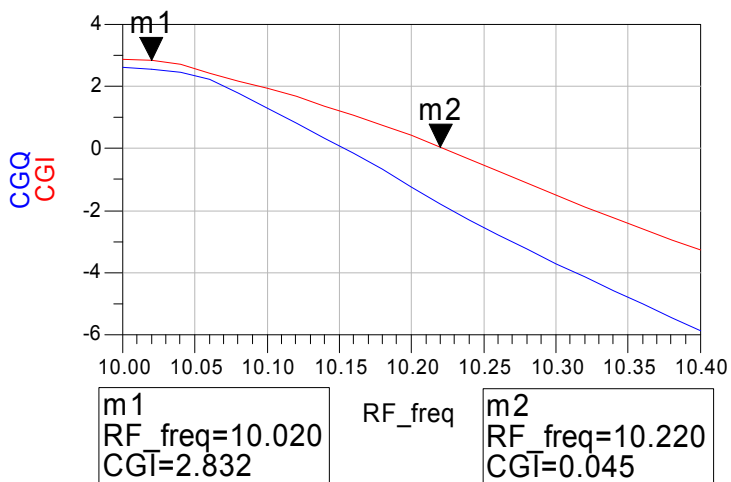


圖 (4.48) IF Bandwidth
(RF=10GHz~10.4GHz / LO=9.999GHz/5dBm)

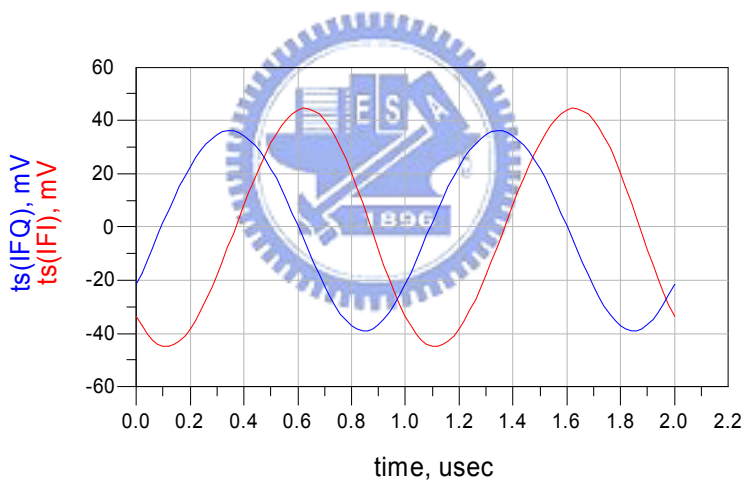


圖 (4.49) Time Domain

表 4.4 T18 使用被動電路正交相位降頻器模擬結果

Process	TSMC 0.18um 1P6M
RF/LO/IF	10 GHz/ 9.999GHz/ 1MHz
Power Supply (Vdd/ Vrf / Vlo)	1.8 V / 0.7 V / 1 V
Total Current	19.636 mA
Power Dissipation	35.34 mW

RF-Port Input Return Loss	-11 dB
LO power	7 dBm
Conversion Gain (I/Q)	3 dB /3 dB
P1dB	-4dBm
IFBW	200Mhz

4.5.5 T13CMOS 正交相位降頻器實作簡介

此電路和 4.5.2 的架構相同，操作頻率提高到 30GHz，如 4.3 所提及的，用於產生差動訊號的變壓器操作條件是在金屬繞線長度遠小於波長的情況下，當頻率到達 30GHz 之後，變壓器必須做得很小，這一點在同一平面要實現並不容易。

因此，此電路的變壓器部分採用 Metal7，Metal8 兩層金屬來實現，此外 T13 製程提供了 8 層金屬，我們利用折繞的方式，使 Marchand Balun 所需要的耦合線經過立體的繞線實現可以縮小平面的面積。

變壓器造型如下：

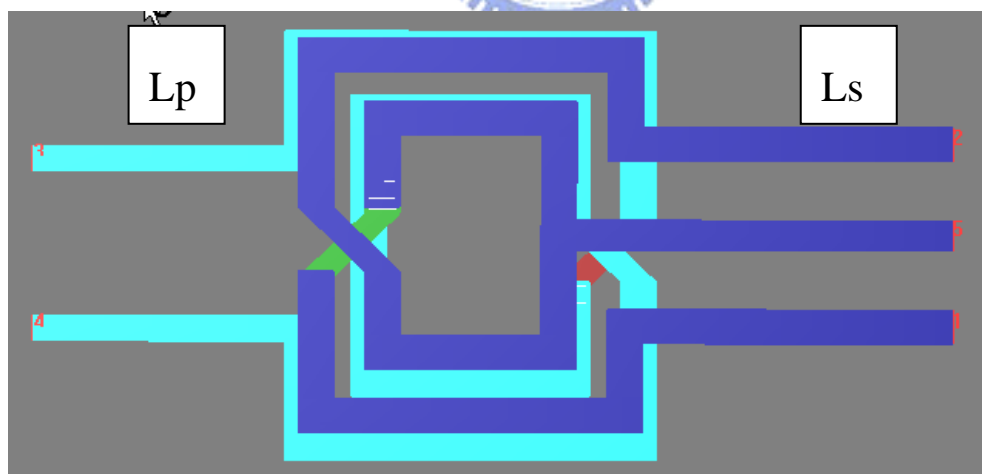


圖 (4.50) 30GHz 使用雙層金屬變壓器

主線圈 L_p 的部分以 Metal6 構成，副線圈 L_s 的部分以 Metal8 構成，Metal7 和 Metal5 當作交越部分，變壓器的大小是 50um X 42um。

Marchand Balun 的整體造型如下：

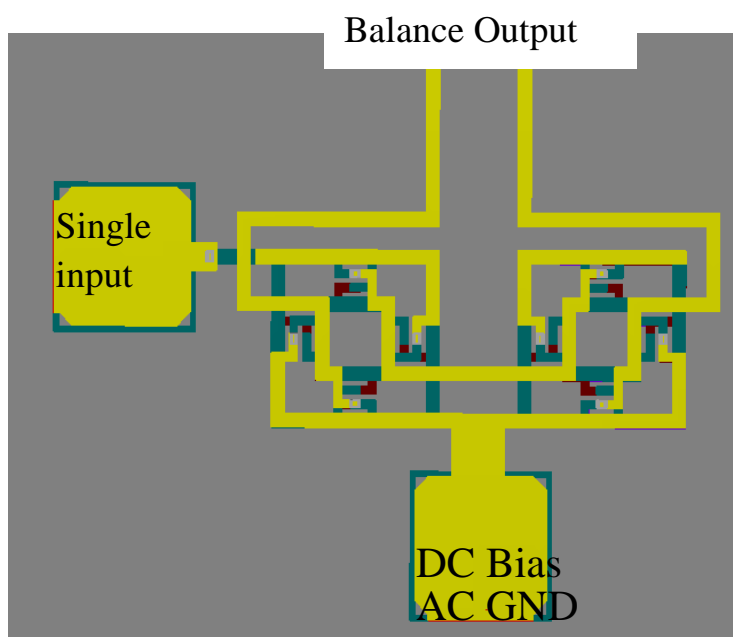


圖 (4.51) 使用四層金屬之 3D Marchand Balun

使用四層金屬 (Metal8~Metal15) 纏繞去除 4.5.2 電路中用來微小化 Balun 的電容，儘管在沒有電容微小化的情況下原本面積很大的 Marchand Balun 利用多層金屬的特性，也縮小為 160um X 80um。

4.5.6 T13CMOS 正交相位降頻器電路圖

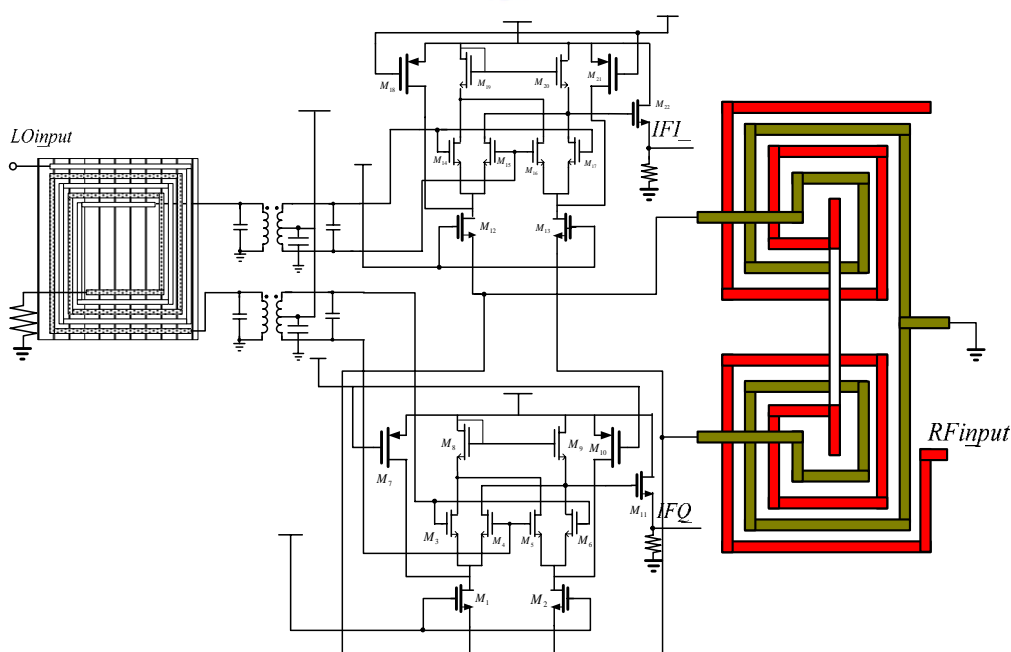


圖 (4.52) T13 正交相位降頻器電路圖

表 4.5 T13 正交相位降頻器電晶體

Mos Number	Type	Length(um)	Width(um)	Finger number	Sim Current(mA)
M1	NMOS	0.13	2.5	26	5.8
M2	NMOS	0.13	2.5	26	5.8
M3	NMOS	0.13	2.5	12	0.163
M4	NMOS	0.13	2.5	12	0.163
M5	NMOS	0.13	2.5	12	0.163
M6	NMOS	0.13	2.5	12	0.163
M7	PMOS	0.13	5	15	5.47
M8	NMOS	0.3	2	8	0.325
M9	NMOS	0.3	2	8	0.325
M10	NMOS	0.13	5	15	5.47
M11	NMOS	0.13	5	28	8.25
M12	NMOS	0.13	2.5	26	5.8
M13	NMOS	0.13	2.5	26	5.8
M14	NMOS	0.13	2.5	12	0.163
M15	NMOS	0.13	2.5	12	0.163
M16	NMOS	0.13	2.5	12	0.163
M17	NMOS	0.13	2.5	12	0.163
M18	PMOS	0.13	5	15	5.47
M19	NMOS	0.3	2	8	0.325
M20	NMOS	0.3	2	8	0.325
M21	NMOS	0.13	5	15	5.47

M22	NMOS	0.13	5	28	8.25
-----	------	------	---	----	------

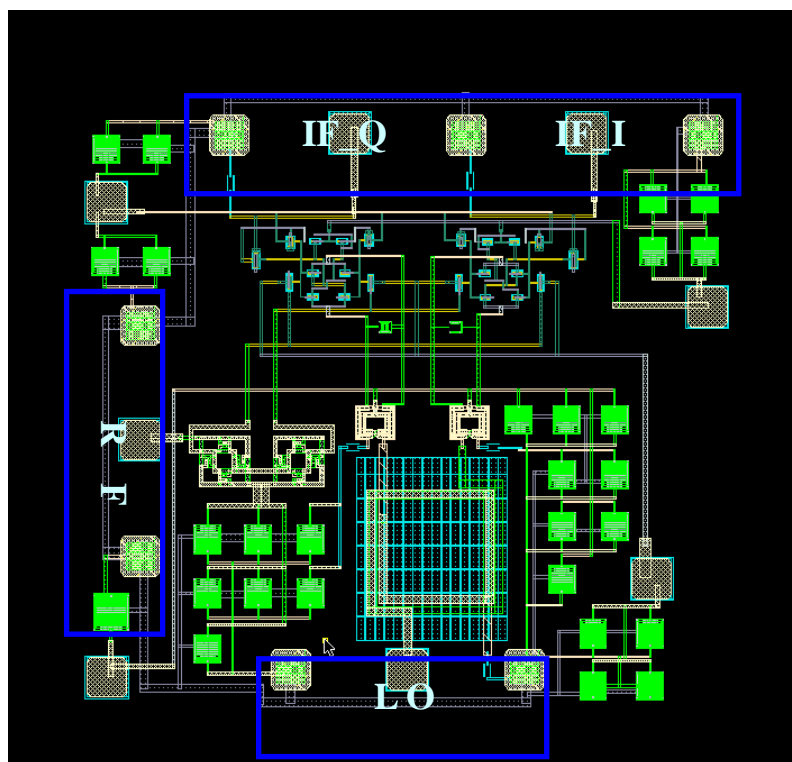


圖 (4.53) T13 正交相位降頻器電路佈局

--模擬結果--

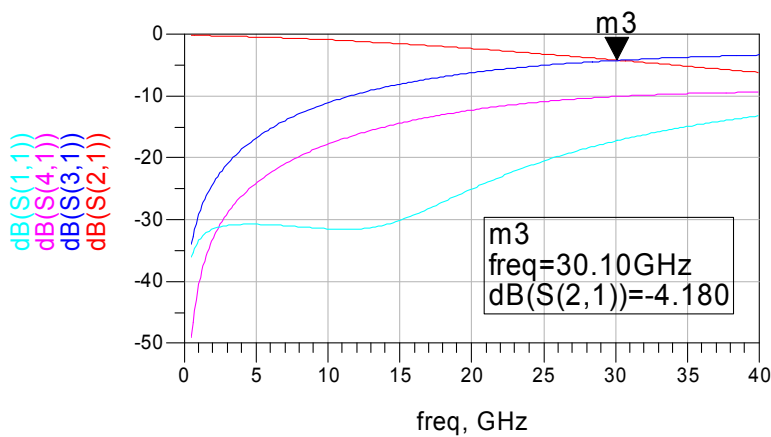


圖 (4.54) 耦合線 S 參數強度關係

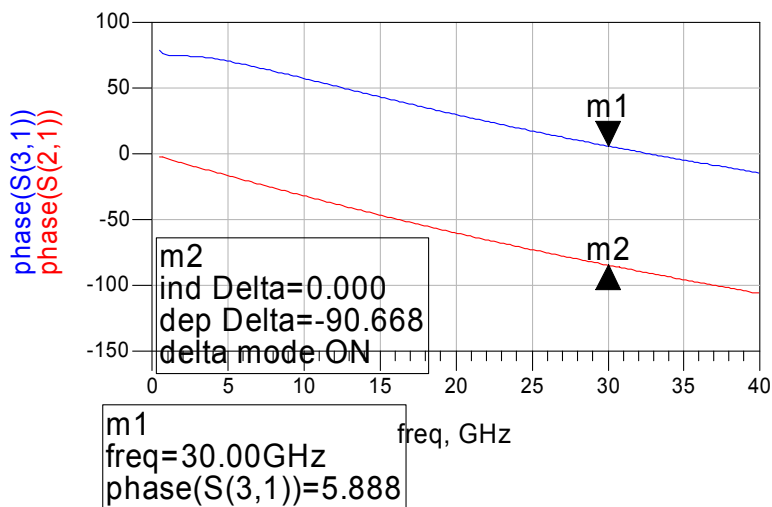


圖 (4.55) 耦合線 S 參數相位關係

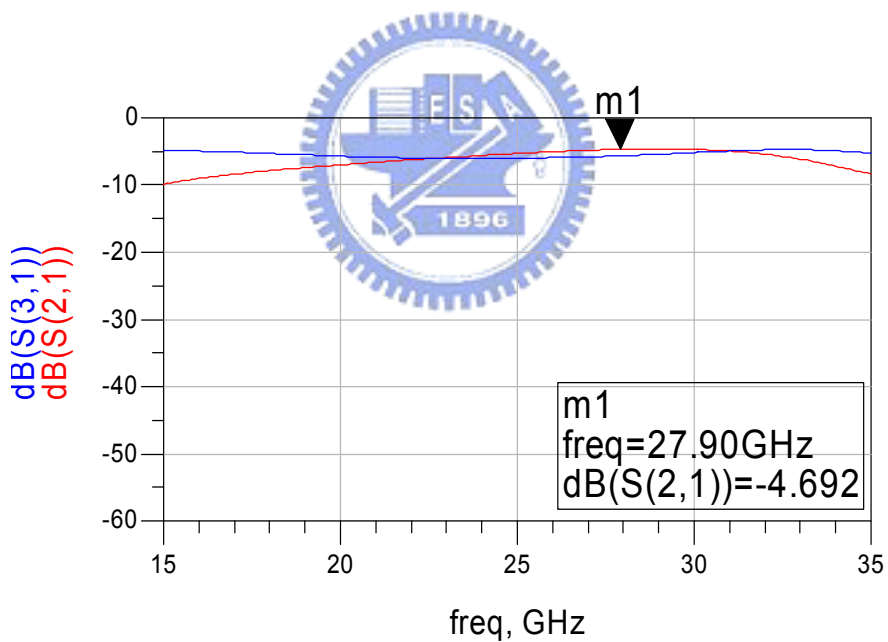


圖 (4.56) Marchand Balun S 參數強度關係

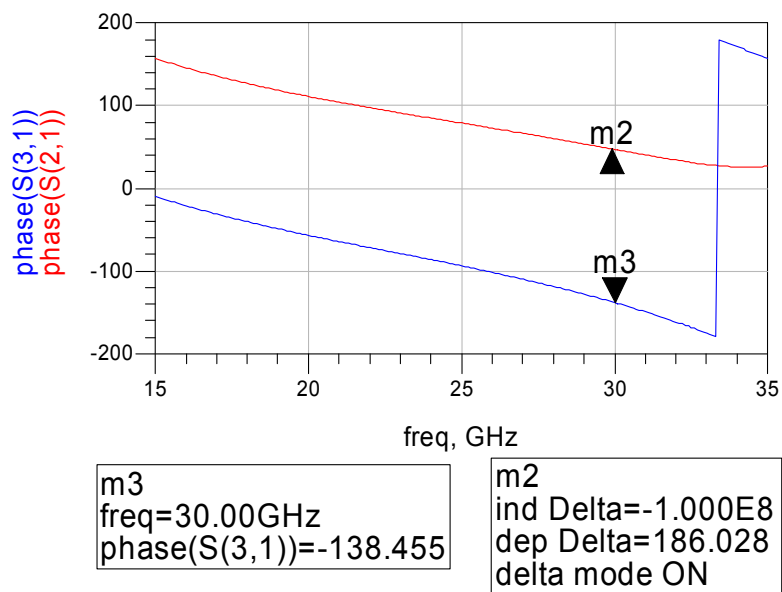


圖 (4.57) Marchand Balun S 參數相位關係

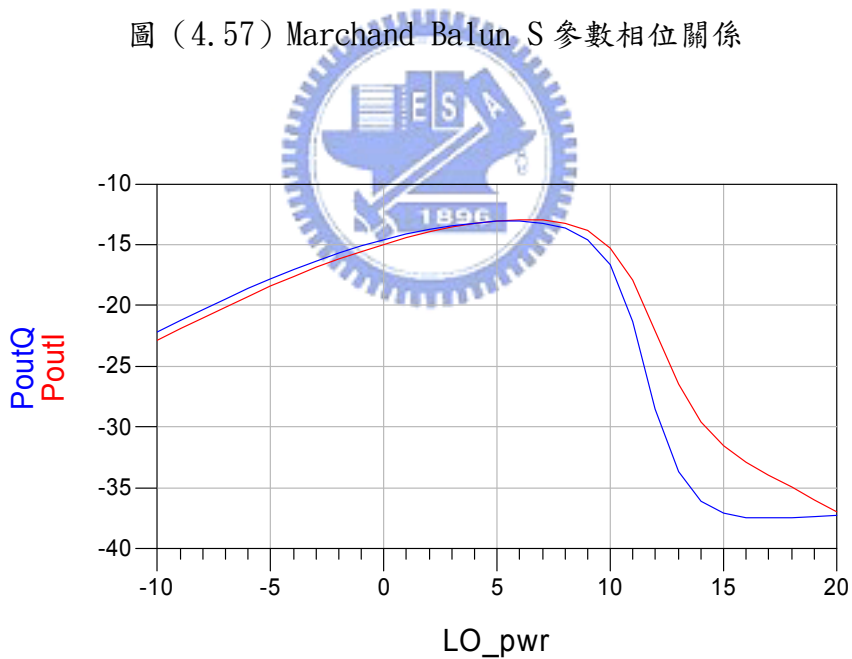


圖 (4.58) LO power v. s. Conversion gain
(RF=30Ghz / -20dBm , LO=29.5Ghz , IF=500Mhz)

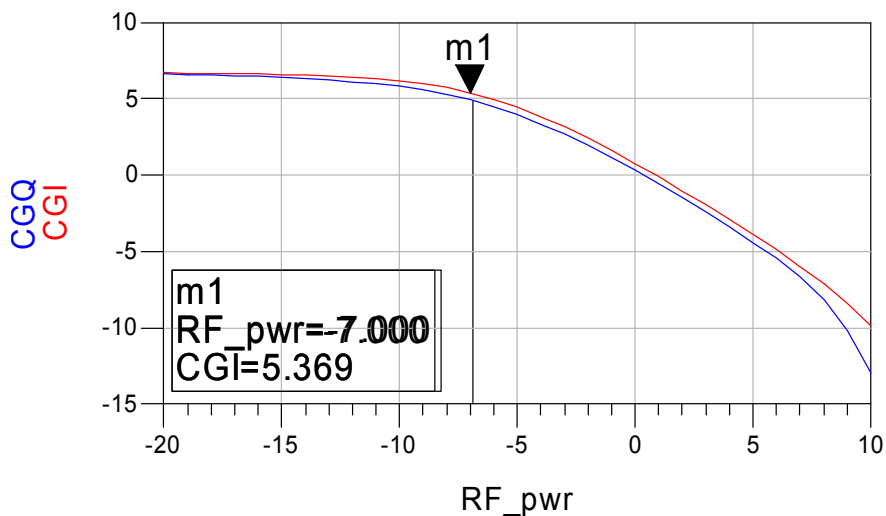


圖 (4.59) P1dB
(RF=30Ghz , LO=29.5Ghz/5dBm , IF=500Mhz)

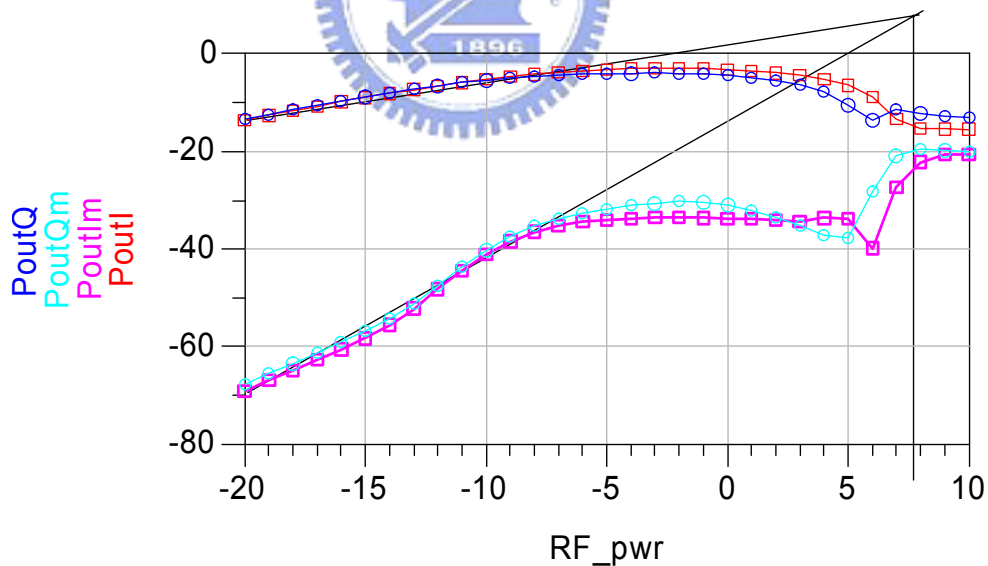


圖 (4.60) IIM3
(RF=30Ghz , LO=29.5Ghz/5dBm , IF=500Mhz)

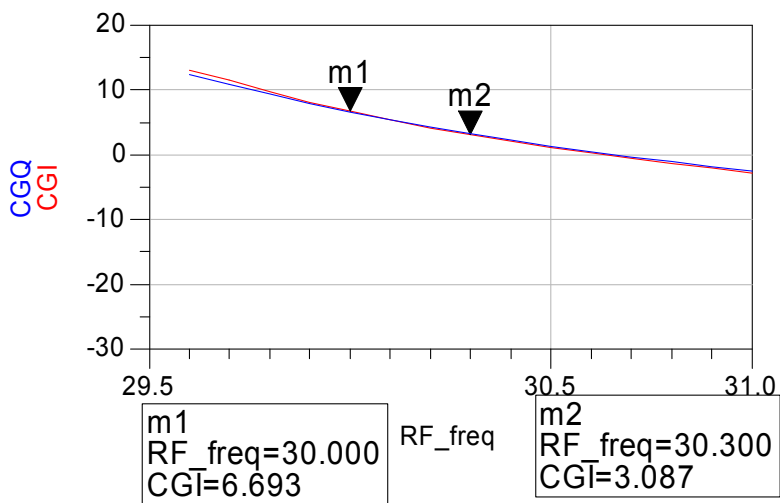


圖 (4.61) IF 頻寬
(RF=29.5GHz~31GHz, LO=29.5GHz/5dBm)

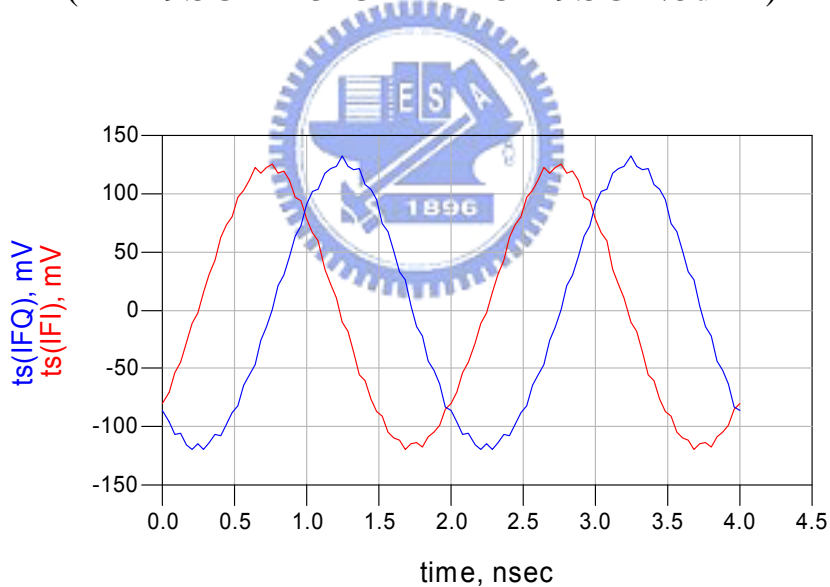


圖 (4.62) Time Domain

表 4.6 T13 使用被動電路正交相位降頻器模擬結果

Process	TSMC 0.13um 1P8M
RF/LO/IF	30 GHz/ 29.5GHz/ 500MHz
Power Supply (Vdd/ Vrf / Vlo)	1.8 V / 0.6 V / 0.9 V

Total Current	39.6mA
Power Dissipation	71.28 mW
RF-Port Input Return Loss	-11 dB
LO power	5 dBm
Conversion Gain (I/Q)	7 dB /7 dB
P1dB	-7dBm
IIM3	8dBm
IFBW	300Mhz



第五章

結論



在本篇論文我們研製了應用於無線區域網路的吉伯特混頻器，並且利用自行設計的電感，變壓器，Trifilar 實現雙頻升頻器。此外，利用不同的被動元件實現了正交相位降頻器。

TSMC 0.35um SiGe BiCMOS 製程方面，包含了一利用雙頻電流合成器產生單端輸出之雙頻升頻器，實驗結果顯示混頻器擁有-3dB 的增益。此外尚有一個單邊頻譜雙頻升頻器的設計，以及使用耦合線，變壓器，Marchand Balun 的正交相位降頻器，其量測結果約有 3dB 的增益，並且輸出達到正交相位。

TSMC 0.18um CMOS 製程方面，包含了一利用雙頻電流合成器單端輸出之微混頻器，以及使用耦合線，變壓器，Marchand Balun 的正交相位降頻器。

在 GCT 2.0um HBT 製程，實現了六個變壓器的測試鍵，實驗結果可看出變壓器參數與其感值 Q 值的關係。

TSMC 0.13um CMOS 製程，使用耦合線，變壓器，3D Marchand Balun 實現正交相位降頻器。

主要發展出雙頻電流合成器的設計的流程，並且大量的將被動元件整合到各種製程當中，利用各製程不同的特點，發展出立體繞線，平面繞線等不同被動電路架構。

參考文獻

第二章

- [1] C.C. Tang, C.H. Wu , and S.I. Liu ,”Miniature 3-D inductors in standard CMOS process ,” IEEE J. Solid-State Circuits, vol. 37, no.4, pp. 471-480, Sept. 2002.
- [2] Y. Cao , R. Groves, X.Huang , N.D. Zamdmer , J. Plouchart , R. Wachnik , T.J. King ,and C.Hu, “Frequency-Independent Equivalent-Circuit Model for On-Chip Spiral Inductors,” IEEE J. Solid-State Circuits, vol. 38, no.3, pp. 419-426, Mar. 2003.
- [3] Y.C. Shih , C.K. Pao , and T. Itoh , “A Broadband Parameter extraction technique for the equivalent circuit of planar inductors ,” MTT-S Int. Dig. , vol. 3, Jun. 1992, pp 1345-1348.

第三章

- [1] T.H. Wu , C.C. Meng , T.H. Wu and G.W. Huang , “A 5.7GHz 0.35um Gilbert Upconversion Mixer with an LC Current Combiner Output using 0.35um SiGe HBT Technology,” IEICE Trans. Electron., vol.E88-C , no.6, pp. 1267-1570, June 2005
- [2] C.C. Meng , T.H. Wu and M.C. Lin , “Compact 5.2-GHz Ga-InP / GaAs HBT Gilbert Upconverter Using Lumped Rat-Race Hybrid and Current Combiner ,” IEEE Microw. Wrieless Compon. Lett., vol. 15, no.10, pp. 688-690, Oct. 2005.
- [3] J. R. Long , “Monolithic transformers for Silicon RF IC design,” IEEE J. Solid-State Circuits, vol. 35, no.9, pp. 1368-1382, Sept. 2000.
- [4] A. Niknejed and R. Mayer , “Analysis, Design , and Optimization of Spiral Inductors and Transformers for Si RF IC’s,” IEEE J. Solid-State Circuits, vol. 33 , no.10 , pp. 1470-1481, Oct. 1998.
- [5] Y.C. Shih , C.K. Pao , and T. Itoh , “A Broadband Parameter extraction technique for the equivalent circuit of planar inductors ,” MTT-S Int. Dig. , vol. 3, Jun. 1992, pp 1345-1348.
- [6] F. Behbahani, Y. Kishigami, J. Leete, and A. Abidi, “CMOS Mixers and Polyphase Filters for Large Image Rejection,” IEEE J. Solid-State Circuits, vol. 36, no. 6, June 2001.

- [7] 林明奇, “射頻吉伯特混頻器設計與實作”, 國立交通大學碩士論文, 2004
- [8] 宋大偉, “混頻器與多相位濾波器”, 國立中興大學碩士論文, 2003

第四章

- [1] David Pozar , Microwave Engineering. 3rd Edition , N.Y.: John Wiley & Sons, 1998.
- [2] J. R. Long and M. A. Copeland, “The modeling characterization, and design of monolithic inductors for silicon RF ICs ,” IEEE J. Solid-State Circuits, vol. 32, pp. 357-369, Mar. 1997.
- [3] J. R. Long , “Monolithic transformers for Silicon RF IC design,” IEEE J. Solid-State Circuits, vol. 35, pp. 1368-1382, Sept. 2000.
- [4] J. R. Long and M. A. Copeland, “A 1.9GHz low-voltage silicon bipolar receiver front-end for wireless personal communication system,” IEEE J. Solid-State Circuits, vol. 30, pp. 1438-1448, Dec.1995.
- [5] K. S. Ang, S. B. Economides, S. Nam, and I. D. Robertson, "A compact MMIC balun using spiral transformers," in Proc. IEEE Asia-Pacific Microwave Conf., vol. 3, Nov. 1999 ,pp. 655-658,.
- [6] 張家宏, “被動分合波器與主動混頻器之整合及覆晶封裝之毫米波驅動放大器設計與實作,” 交通大學碩士論文, 2006
- [7] Robert C Frye , Sharad Kapur and Robert C. Melville, “A 2GHz Quadrature Hybrid Implemented in CMOS Technology”, in IEEE Custom Integrated Circuit Conf. , May2002, pp. 287-290.
- [8] Tak Shun D. Cheung , John R. Long , Kunal Vaed , Richard Volant , Anil Chinthakindi , Christopher M Schnabel , John Florkey , Kenneth Stein , “On-chip interconnect for mm-wave applications using an all-copper technology and wavelength reduction, ” in IEEE Int. Solid-State Circuit Conf. (ISSCC) Dig. Tech. Paper, vol.1, 2003, pp.396-501.