

國立交通大學

電信工程學系碩士班

碩士論文

低功率超聲波壓控振盪器與其負電阻之研究

Study on a Low Power Voltage-Controlled SAW Oscillator  
and its Negative-Resistance Analysis

研究生：林晏慶

指導教授：高曜煌 教授

中華民國九十五年十一月

# 低功率超聲波壓控振盪器與其負電阻之研究

## Study on a Low Power Voltage-Controlled SAW Oscillator and its Negative-Resistance Analysis

研究生：林晏慶

Student : Yan-Chin Lin

指導教授：高曜煌

Advisor : Prof. Yao-Huang Kao

國立交通大學

電信工程學系碩士班



Submitted to The Institute of Communication Engineering  
College of Electrical Engineering and Computer Science  
National Chiao Tung University  
In partial Fulfillment of the Requirements  
For the Degree of Master of Science  
In

Communication Engineering

November 2006

Hsinchu, Taiwan, Republic of China

中華民國九十五年十一月

# 低功率超聲波壓控振盪器與其負電阻之研究

## Study on a Low Power Voltage-Controlled SAW Oscillator and its Negative-Resistance Analysis

研究生：林晏慶

指導教授：高曜煌 博士

國立交通大學電信工程學系碩士班



本論文提出一個可應用於高頻的低功率損耗表面聲波振盪電路，以皮爾斯振盪器為基礎，並以三級串接取代原有之單一增益級。此電路以單一大電阻進行偏壓，具有直流耦合的作用，可避免使用電容進行耦合所帶來的面積與高頻損耗問題；並利用一電阻進行相位調節，可針對特定頻率增進其負電阻上限，且在此機制下的增益轉導值相對具有較大的自由度，使得此電路能夠達到低功率損耗的目標。本電路以台灣積體電路公司所提供的  $0.35\mu\text{m}$  2P4M CMOS 製程實現，輸出頻譜為 622.6MHz，強度 -33.19dBm，功率損耗為 18.93mW。文末對模擬與量測結果分析比對，並針對此電路可能帶來的寄生振盪進行討論。

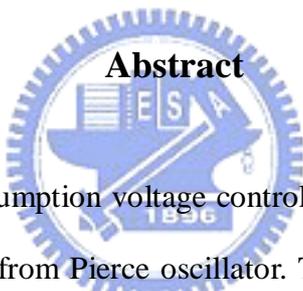
# **Study on a Low Power Voltage-Controlled SAW Oscillator and its Negative-Resistance Analysis**

Student : Yan-Ching Lin

Advisor : Prof. Yao-Huang Kao

Institute of Communication Engineering

National Chiao Tung University



## **Abstract**

In this thesis, a low consumption voltage controlled SAW oscillator for high frequency is proposed, which is deduced from Pierce oscillator. Three-cascaded gain stage instead of a single one is employed. A single resistance is provided for DC bias and DC coupling so that the area and power consumption problem caused by capacitor coupling is reduced. Another small resistance is used for phase adjustment, which is capable to improve the negative resistance limit for certain frequency. The transconductance of the circuit is widely tuned to achieve the goal of low power consumption. The circuit is implemented by TSMC 0.35 $\mu$ m 2P4M CMOS process. The output frequency is at 622.6MHz. The power consumption of the core circuit is 18.93mW with the fundamental tone equals to -33.19dBm. The possible effect caused by the parasitic is also discussed.

# 誌謝

本論文得以順利完成，首先要感謝我的指導教授高曜煌博士，在兩年的研究所生涯中，無論專業知識上的教導或生活上的待人處事，都使我有很大的收穫。此外，感謝周復芳教授、許孟庭教授和林宏澤博士撥冗擔任我的口試委員，提供寶貴的意見。

感謝國家晶片系統設計中心（CIC）及台灣積體電路公司（TSMC）提供晶片下線及製作的機會。另外感謝鍾世忠教授實驗室在量測儀器上的協助支援，也感謝交通大學提供這麼完整豐富的學習環境，讓我這兩年獲益良多。

感謝 909 實驗室的所有成員：書宗、義濱、炯宏、萬信、銘鴻、東鉞、崇安、建樺學長在學習與生活上的幫助，勇銚、志雄、佳宏同學兩年來一同努力的奮鬥是我們共同的回憶，與乃元、嘉川、宏彰、邦郁學弟，謝謝你們平時生活的照顧與協助，研究生的生活因你們而多了許多歡笑與回憶。感謝我的高中好友弘彬，在剛到新竹時在生活上的幫助與勉勵。也感謝我大學好友文浩，在研究所生活最後幾個月來的陪伴與照顧。

感謝我的父母與兩個妹妹，你們的支持一直是我的最大動力，使我能夠專心於學習研究上，並完成這份論文。

僅以此論文獻給所有關心我與愛我的人。

2006.10.26 晏慶于新竹交大

# 目錄

中文摘要	i
英文摘要	ii
致謝	iii
目錄	iv
表目錄	vi
圖目錄	vii
<b>第一章 緒論</b> .....	<b>1</b>
<b>1.1 研究動機</b> .....	<b>1</b>
<b>1.2 表面聲波振盪器</b> .....	<b>3</b>
1.2.1 表面聲波振盪器常用架構 .....	3
1.2.2 表面聲波振盪器範例 .....	6
1.2.3 本論文所採用的架構基礎 .....	8
<b>1.3 相關規格參考說明</b> .....	<b>9</b>
<b>1.4 論文目標</b> .....	<b>10</b>
<b>1.5 論文架構</b> .....	<b>10</b>
<b>第二章 表面聲波振盪器</b> .....	<b>11</b>
<b>2.1 表面聲波共振腔</b> .....	<b>11</b>
2.1.1 表面聲波共振腔結構 .....	11
2.1.2 表面聲波共振腔等效電路之分析與萃取 .....	12
<b>2.2 表面聲波積體振盪器</b> .....	<b>16</b>
2.2.1 振盪器基本原理 .....	16
2.2.2 表面聲波振盪器負電阻分析 .....	21
2.2.3 負電阻振盪分析 .....	23
2.2.4 負電阻小訊號分析 .....	25
<b>第三章 低功率三級表面聲波振盪器</b> .....	<b>29</b>
<b>3.1 三級表面聲波振盪器之發展與演進</b> .....	<b>29</b>
<b>3.2 三級壓控表面聲波振盪器之設計流程</b> .....	<b>33</b>
3.2.1 振盪器之負電阻分析 .....	33
3.2.2 頻率調整之設計 .....	35
3.2.3 環境因素變動之模擬 .....	39
3.2.4 三級與一級電路之比較 .....	42
<b>3.3 三級壓控表面聲波振盪器之電路之量測與分析</b> .....	<b>44</b>
3.3.1 振盪器之頻譜與消耗功率分析 .....	46

3.3.2 振盪核心電路之負電阻分析與量測.....	47
3.3.3 量測結果之討論.....	49
<b>第四章 結論.....</b>	<b>50</b>
<b>附錄 A 壓電共振腔的等效模型.....</b>	<b>51</b>
<b>附錄 B 表面聲波振盪器負電阻之小訊號推導.....</b>	<b>60</b>
<b>附錄 C 可變電容之介紹與大訊號分析.....</b>	<b>64</b>
<b>參考文獻 .....</b>	<b>73</b>



# 表 目 錄

表 1.1	SONET/SDH 規格對照表 .....	2
表 1.2	相關產品規格比較.....	9
表 2.1	622MHz 單埠表面聲波共振腔等效電路參數 .....	16
表 3.1	單級與三級電路之比較表 .....	42
表 3.2	消耗電流與輸出直流準位比較 .....	46
表 A.1	聲波與電磁波參數對應表 .....	51
表 A.2	聲波與電磁波方程式對應表 .....	51



# 圖目錄

圖 1.1	使用共振腔基頻的皮爾斯振盪器 .....	3
圖 1.2	使用高階諧波項的皮爾斯振盪器 .....	4
圖 1.3	考畢茲振盪器 .....	5
圖 1.4	巴特勒振盪器 .....	5
圖 1.5	表面聲波振盪器(a) [4] .....	6
圖 1.6	表面聲波振盪器(b) [5] .....	7
圖 1.7	QoS 製程剖面圖 [6] .....	7
圖 1.8	皮爾斯架構 CMOS 振盪電路 .....	8
圖 2.1	單埠表面聲波共振腔 .....	11
圖 2.2	雙埠表面聲波共振腔結構 .....	12
圖 2.3	表面聲波元件 BVD 等效模型 .....	13
圖 2.4	表面聲波共振腔 S21 散射參數量測 .....	15
圖 2.5	正回授系統方塊圖 .....	16
圖 2.6	能量補償系統分析圖 .....	18
圖 2.7	負電阻產生電路 (a)交叉耦合電晶體差動對 (b)單顆電晶體 .....	19
圖 2.8	接地點不同構成的振盪器結構 (a) Source Follower (b) Colpitts (c) Pierce .....	20
圖 2.9	Pierce 振盪電路 .....	22
圖 2.10	負電阻分析方法 (a)傳統分析方法 (b)本論文分析方法 (c)系統示意圖 .....	22
圖 2.11	振盪電路等效元件示意圖 .....	23
圖 2.12	$Z_c$ 阻抗複數平面軌跡圖 .....	24
圖 2.13	單級表面聲波振盪器小訊號等效電路 .....	25
圖 2.14	以 $g_m$ 為變數之小訊號阻抗複數平面軌跡圖 .....	27
圖 2.15	一級 Pierce 電路負電阻分析 .....	28

圖 3.1	使用串接電容的三級表面聲波振盪器 .....	29
圖 3.2	使用電阻進行相位調整的三級表面聲波振盪器 .....	30
圖 3.3	三級電路簡化小訊號等效模型 .....	31
圖 3.4	三級電路負電阻數學解析 .....	32
圖 3.5	(a)調整相位用電阻與負電阻值的相對應關係(b)選定後之相位延遲 .....	34
圖 3.6	(a)改變負載電容所相對應的負電阻值 (b)參數選定後之負電阻趨勢 .....	36
圖 3.7	振盪迴路虛部阻抗圖 .....	37
圖 3.8	MOS 可變電容電路結構示意圖 .....	38
圖 3.9	調諧電壓與輸出頻率之關係 .....	39
圖 3.10	各種環境變因下的負電阻與調諧電壓關係圖 .....	40
圖 3.11	模擬震盪波形與其頻譜 (a) TT Corner (b) SS Corner .....	41
圖 3.12	圖 3.12 單級與三級電路頻譜比較圖 (a) 單級 (b) 三級 .....	43
圖 3.13	(a)晶片佈局圖 (b)Raw Die 照相圖 .....	44
圖 3.14	(a)頻譜量測電路板 (b)負電阻量測電路板 .....	45
圖 3.15	輸出頻譜量測圖 .....	46
圖 3.16	(a)負電阻量測結果(b)負電阻模擬修正結果 .....	48
圖 3.17	表面聲波共振腔與共振電路的阻抗虛部量測圖 .....	49
圖 A.1	聲波傳遞的示意圖 .....	52
圖 A.2	非壓電材料內部聲波傳播的 T 型等效網路 .....	53
圖 A.3	傳輸線的 T 型等效電路 .....	54
圖 A.4	壓電材料的波傳遞示意圖 .....	55
圖 A.5	壓電材料的 Mason' s Model .....	57
圖 A.6	加上上下電極與基板的等效壓電共振腔模型 .....	58
圖 A.7	壓電共振腔的簡化等效模型 .....	59
圖 A.8	壓電共振腔 BVD 等效模型 .....	59

圖 B.1	單級表面聲波振盪器之小訊號負電阻分析圖 .....	60
圖 B.2	三級表面聲波振盪器之小訊號負電阻分析圖 .....	61
圖 C.1	(a)理想無損電容電感共振槽 (b)可變電容小訊號與大訊號容值之比較.....	63
圖 C.2	p+_Nwell 接面電容 (a)製程結構 (b)電容-電壓特性[22].....	64
圖 C.3	N 型 MOS 可變電容 (a)製程結構與電路符號 (b)電容-電壓特性[16].....	65
圖 C.4	反轉型 MOS 可變電容 (a)PMOS 製程結構、端點連接方法與電路符號 (b)NMOS 製程結構、端點連接方法與電路符號 .....	66
圖 C.5	反轉型 MOS 可變電容電壓電容特性曲線 (a) PMOS (b) NMOS .....	67
圖 C.6	累積型 MOS 可變電容 (a) 製程結構 (b) 電容電壓特性 .....	67
圖 C.7	大訊號擺幅下的等效電容電壓曲線.....	68
圖 C.8	積分平均法預估之大訊號等效電容電壓關係曲線.....	69
圖 C.9	大訊號擺幅下可變電容的電流電壓軌跡圖(不同臨界電壓)[22].....	70
圖 C.10	利用(C.7)式預估之可變電容大訊號等效電容電壓曲線.....	70
圖 C.11	HSPICE 傅立葉分析電路設置圖 (反轉型 NMOS 可變電容) .....	71
圖 C.12	HSPICE 傅立葉分析法預估之大訊號等效電容電壓曲線 .....	71

# 第一章

## 緒論

### 1.1 研究動機

西元 1855 年，英國科學家 Lord Rayleigh 於地震研究領域上發現了表面聲波的存在[1]，此後將此現象運用於地震研究上。他在文獻[1]中指出，除了剪波（Shear wave）與縱波（Longitudinal wave）外，還可存在一種延著半無限彈性體表面傳遞的波，叫做表面聲波（Surface acoustic wave），此後表面聲波又被稱為 Rayleigh Wave；西元 1965 年，加州大學柏克萊分校的 R.M. White 以及 F.W. Voltmer 發現在壓電晶體上鍍上交叉指狀電極（Inter-digital Transducer:IDT） [2]，則可產生表面聲波，此後表面聲波元件便開啟了其在通訊以及感測方面的應用。

表面聲波元件（Surface Acoustic Wave Devices）具有相當高的品質因數（Quality Factor）和頻率穩定度，其同時亦具有體積小、重量輕、與 IC 製程相容等優點，因此被廣泛應用於無線通訊上濾波器與振盪器等設計[3]。目前主流的表面聲波元件主要涵蓋範圍在 10MHz 到 3GHz 之間，因此可應用於中高頻訊號處理與射頻訊號的發射接收，乃至於電視視訊、衛星通訊與雷達系統等等，作為提供穩定訊號之訊號源。

為了確保資料傳輸的正確性，光通訊系統需要一準確的參考訊號源來進行時脈與資料回復；表面聲波元件具有上述等特性，常被使用於實現振盪電路，作為光通訊系統中此穩定訊號的來源。目前光通訊系統的標準主要有三大技術，分別是高密度分波多工(Dense Wavelength Division Multiplexing)、光乙太網路(Optical Ethernet)與 SONET/ SDH，其中 SONET/ SDH 為現今光通訊網路的主流標準。SONET (Synchronous Optical Network，同步光纖網路)與 SDH (Synchronous Digital Hierarchy，同步數位階層)的基本架構都是以同步傳送模式為基礎，SONET

SONET STANDARD	SDH STANDARD	BIT RATE
OC1	-	51.84Mbps
OC3	STM1	155.52Mbps
OC12	STM4	622.08Mbps
OC48	STM16	2.4883Gbps
OC192	STM64	9.9533Gbps

表 1.1 SONET/ SDH 規格對照表

是由美國所訂定的光纖傳輸標準，SDH 是由國際電信協會(International Telecommunication Union) 根據 SONET 為藍本所制定出來適用於美國以外的全球同步傳輸標準，此標準除了適用於光纖網路外，也適用於其他以同步傳輸為標準的傳輸方式。圖表 1.1 列舉了 SONET/SDH 的規格。由於 SDH/SONET 具有高傳輸率、高可靠度，與相容於不同協定平台等優點，故在目前的光通訊系統中扮演了主流的角色。

隨著網際網路的普及和影音多媒體的廣泛應用，網路頻寬的需求與日俱增，為了確保在大量傳輸時資料的正確性，光接收器中利用到時脈回復電路，對於誤碼率(Bit Error Rate)有著高標準的要求。此時操作於高頻的壓控表面聲波振盪器(Voltage Controlled SAW Oscillator)能夠提供一精準且穩定的參考訊號。本論文所研究的電路為一操作於 622MHz 的 VCISO，利用可變電容進行頻率的校準，並以低功率為目標，以 TSMC 2P4M 0.35 $\mu$ m 製程實現之，以達到小體積、可量產、乃至於便宜的商業化目標。除了光通訊之外，將來更能夠以此電路為基本架構，做更深一步的研究，使用於行動通訊等同樣需要準確參考訊號源的電路。

## 1.2 表面聲波振盪器

過去表面聲波振盪器主要是以離散電路的方法實現，利用大量的集總元件和迴路放大器來實現振盪器，此方法佔去太大的面積，且需要較高電壓作為電源供應。而因應積體電路(Integrated Circuit)的蓬勃發展，積體化的表面聲波振盪器也隨之產生。IC化的表面聲波振盪器克服傳統離散電路的大面積缺點，而隨著製程進步，使得低損耗功率的電路也跟著可行。

### 1.2.1 表面聲波振盪器常用架構

#### (a) 使用共振腔基頻的皮爾斯振盪器

使用基頻的皮爾斯(Pierce)振盪電路如圖 1.1，表面聲波元件在電路中扮演電感的角色，在適當設計的前提下，此電路能輕易地達到低失真弦波輸出的目標，且其的偏壓容易設計，相對地使得電路較為穩定。

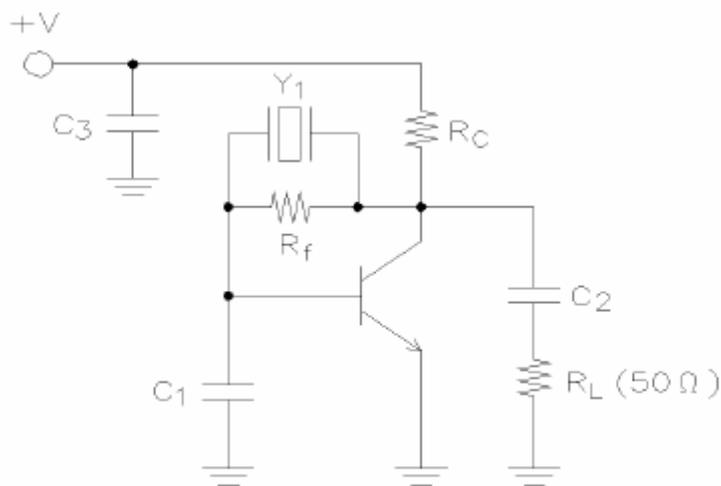


圖 1.1 使用共振腔基頻的皮爾斯振盪器

### (b) 使用高階諧波項的皮爾斯振盪器

經過安排的壓電共振腔能夠使電路操作於其奇次項諧波，利用此方法可以使電路克服本身限制而操作於較高頻率，而考慮到輸出功率通常在高階諧波的選用上為三次項諧波。此電路的架構如圖 1.2，和圖 1.1 的架構相較多了電感來產生能量槽，L1 與 C1 為主要的能量槽提供者，兩者之共振頻率必須大於共振腔之基頻，C4 為隔絕直流用的大電容。

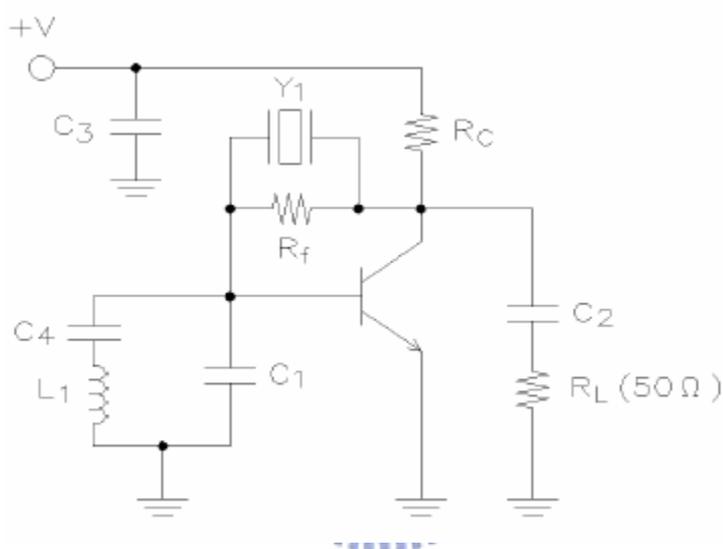


圖 1.2 使用高階諧波項的皮爾斯振盪器

### (c) 考畢茲振盪器

圖 1.3 為考畢茲(Colpitts)振盪器的基本結構，如同皮爾斯振盪器，表面聲波元件在此架構中扮演著電感的角色。為了達到較大的頻率調動範圍，電路設計者會將可變電容與共振腔串接，與皮爾斯振盪器不同，此安排於考畢茲振盪器並不會對增益級有著直接的影響，使得考畢茲振盪器在頻寬上能有較佳的表現。

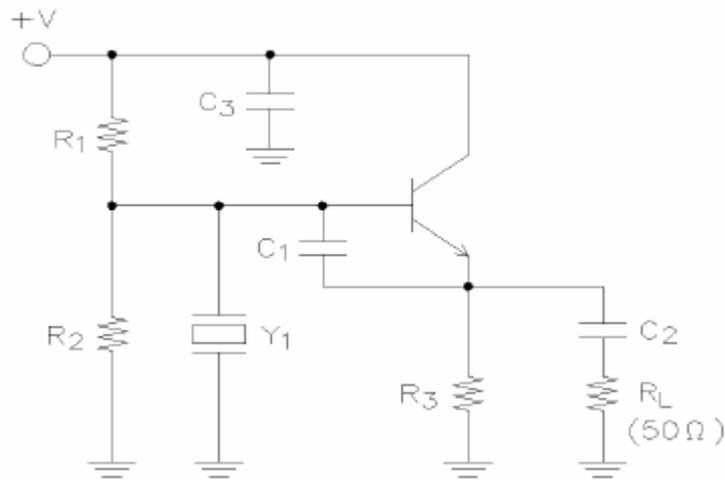


圖 1.3 考畢茲振盪器

(d) 巴特勒振盪器

為了使共振腔在高頻或高階諧波下能夠正常工作，巴特勒振盪器為一適於高頻下操作的振盪電路，如圖 1.4。電路將共振腔儘可能設計於其最小阻抗，以因應品質因數隨頻率增加而降低的現象。圖中的  $L_1$ 、 $C_1$  與  $C_2$  構成了能量槽，期共振頻率設計於欲得到之工作頻率。 $C_3$  為直流隔離電容，對振盪無直接影響。此電路對偏壓的條件要求較為嚴格，且工作頻寬較窄，有較大的機會需要使用到額外的輸出匹配電路。

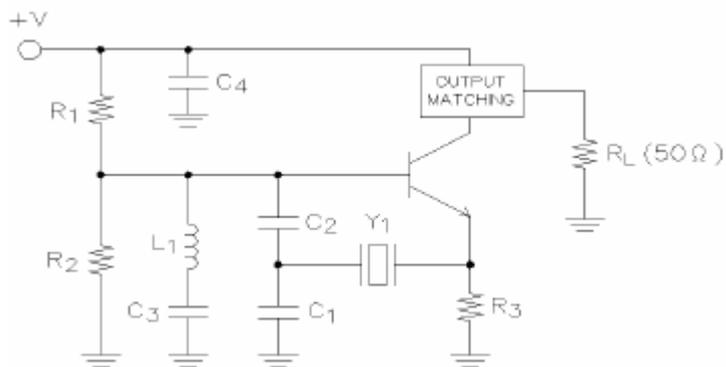


圖 1.4 巴特勒振盪器

## 1.2.2 表面聲波振盪器範例

(a) 下圖 1.5 為一考畢茲架構的表面聲波振盪器[4]，電阻  $R_f$  用來調整表面聲波元件的回授能量，電感  $L_1$  可以用來延伸頻率拉動範圍(Frequency Pulling Range)， $V_{c1}$  為可變電容，經由外來的控制電壓可對頻率進行調整。此電路利用雙載子接面電晶體(BJT)提供增益，表面聲波元件為引發振盪的主要角色，在滿足巴克豪森的條件下會引發。

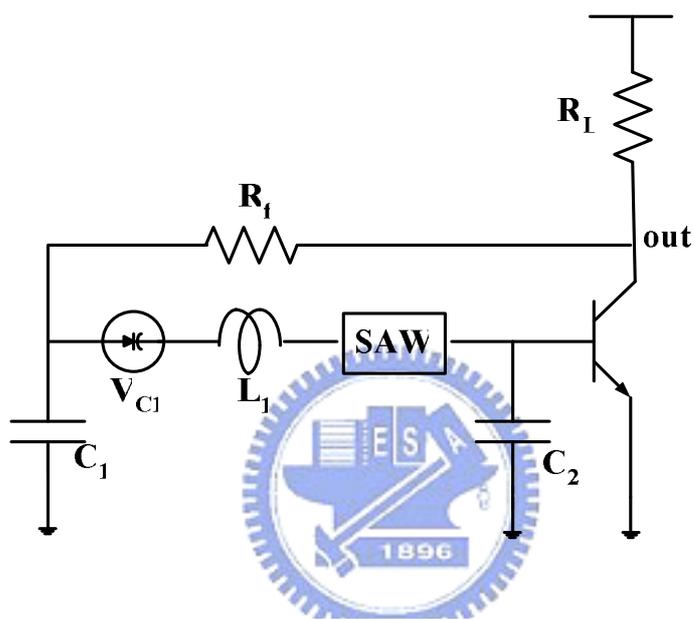


圖 1.5 表面聲波振盪器(a)

(b) 圖 1.6 是利用表面聲波共振腔進行頻率穩定之用的振盪器[5]，電路主體為一考畢茲振盪器，引發振盪的機制來自於核心振盪器本身，振盪頻率主要由 LC 決定，表面聲波元件為穩定頻率之用。和振盪器(a)比較起來，此電路在滿足元件中心頻率的前提下，LC 的元件值具有較大的設計自由度，但電感為引發振盪的主要元件，需以外接實現之，因而會佔去大量體積，為此電路的主要缺點。

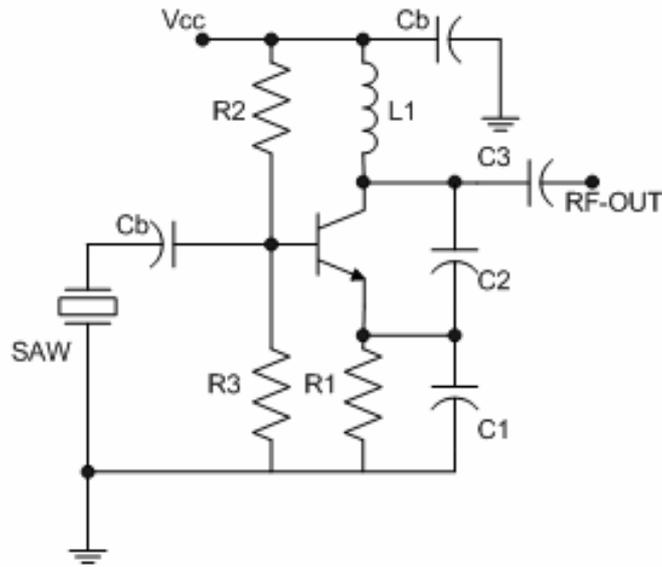


圖 1.6 表面聲波振盪器(b)

(c) 另外一種實現表面聲波振盪器的方法是利用製程技術，將石英晶體機版和金氧半導體的矽基板疊合在一起，形成單晶片的形式[6]。也就是所謂的 Quartz on silicon (QoS) 製程。如此一來可避免外接表面聲波元件所引發的寄生效應，但由於製程本身的條件，使得表面聲波元件在高頻的表現有一定的限制，且此製程在成本上明顯高出其他實現電路的方法。圖 1.7 為此製程的剖面示意圖。

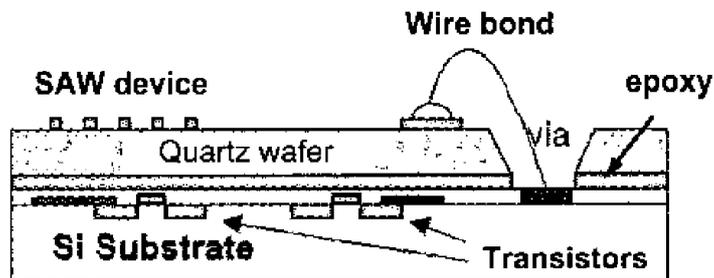


圖 1.7 QoS 製程剖面圖

### 1.2.3 本論文所採用的架構基礎

本論文所採用的基本架構為一個皮爾斯(Pierce)架構的振盪電路如圖 1.8，其中包括了一個反相器作為增益級，一回授電阻以穩定偏壓，可變電容對頻率作微調，以及 SAW 做為引發振盪的能量槽。由於上述各方法相對於 CMOS 製程在成本上明顯來得昂貴[7]，本論文除了表面聲波元件的部份(虛線部分)將以 TSMC 的 0.35 $\mu\text{m}$  CMOS 製程實現積體化。在接下來的章節中將對電路本身進行分析，針對某些要點提出電路上的改進，並對改進後的電路進行深一步的探討。

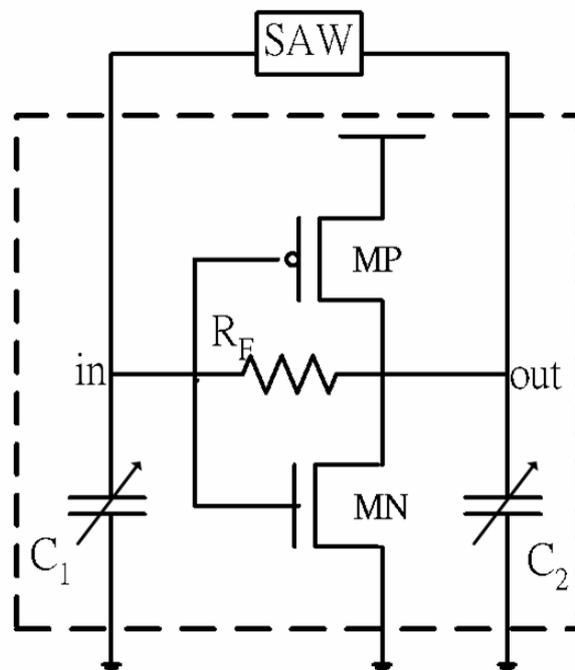


圖 1.8 皮爾斯架構 CMOS 振盪電路

### 1.3 相關規格參考說明

本論文研究為實現一全互補式金氧半製程(CMOS)之積體化表面聲波振盪器。表 1.2 為一些相關產品規格比較，最右邊為欲達到之設計目標，其中最主要的重點為低功率消耗。

	VECTRON	TXC	KSS	F-tech	Goal
Product	VS-700	8P Series	KSS-VCSSO -100B	VCSSO 622SMD	NCTU -ED909
Frequency	500~850M Hz	500~750MHz	622.08MHz	622.08MHz	622.08M Hz
Supply Voltage	3.3V	3.3V	3.3V	3.3V	3V
Supply Current	55mA	64mA	60mA	70mA	30mA
Operating Temperature	-40~85°C	-40~85°C	0~85°C	N.A.	-30~85°C
Package Size	5.0×7.5×2. 5 mm	7.0×5.0×1.85 mm	20×20×8.5 mm	14.4×14.4 ×5.0 mm	No Package
Output Level	650 mV-pp	0.1VDD ~0.9VDD	-5dBm	13dBm	-5dBm

表 1.2 相關產品規格比較

## 1.4 論文目標

本論文目標在於使用 CMOS 製程技術實現一個可應用的表面聲波振盪器架構，而此架構也能同時應用於其他同樣使用壓電共振腔的振盪器電路。實現的振盪器有以下的特色：

1. 高穩定度：由於振盪器使用了高品質因數的表面聲波為共振腔，使得此振盪器比一般使用電容電感共振槽(LC-tank)的振盪器有著更為精準的振盪頻率。
2. 節省材料成本與電路面積：將傳統上使用集總元件製作的表面聲波振盪器減化成 IC，可減少外部集總元件的使用。
3. 低功率損耗：市面上利用 CMOS 製程實現的表面聲波振盪器為了在高頻時能提供足夠的負電阻，需要足夠大的功率消耗使得迴路中的增益級能達到標準。本論文提出的架構降低了電路對增益級電導的依靠性，進一步降低其功率損耗。

## 1.5 論文架構

本論文各章節的主題如下：第一章為歷史沿革，發展動機以及市面上的規格介紹與論文目標；第二章為表面聲波共振腔的參數萃取，振盪器基本架構與理論，分析方法以及基本架構的限制；第三章則是為了克服負電阻限制所提出來的三級架構與其理論，振盪器的設計流程與模擬結果，實現電路時的考量和實際電路量測結果，以及為了貼近量測結果對模擬結果所做的修正；第四章為結論與未來的研究展望。



# 第二章

## 表面聲波振盪器

### 2.1 表面聲波共振腔

#### 2.1.1 表面聲波共振腔結構

表面聲波是超聲波的一種，其為在介質表面進行淺層傳播的機械能量波。隨著表面條件不同，表面聲波具有不同的振盪型態[8]。在這些不同型態的表面聲波中，Rayleigh wave 具有非色散、易分析，且在傳遞的過程中有著尖銳的頻率特性，因而被廣泛的使用。表面聲波元件一般可分為單埠與雙埠兩種。

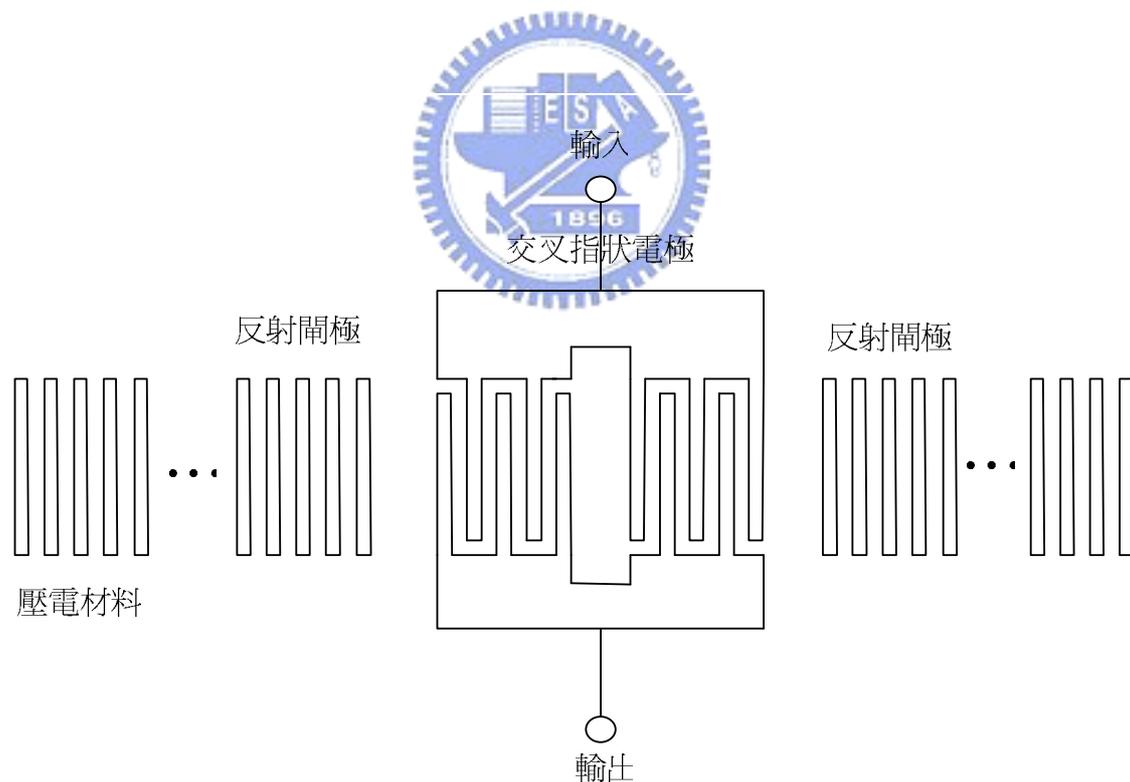


圖 2.1 單埠表面聲波共振腔

圖 2.1 為單埠表面聲波共振腔(SAW-R)結構圖。表面聲波元件在壓電材料基板上以薄膜製造方式製造兩組交叉指狀電極(IDT)，其中一組為輸入，將接受到的電訊號以逆壓電效應轉換成表面聲波，轉換的表面聲波將透過兩組 IDT 間的延遲線區到達另一組 IDT，再利用正壓電效應將表面聲波轉換成電訊號輸出。

圖 2.2 則為雙埠表面聲波共振腔。工作原理與上述單埠表面聲波共振腔之工作原理同。

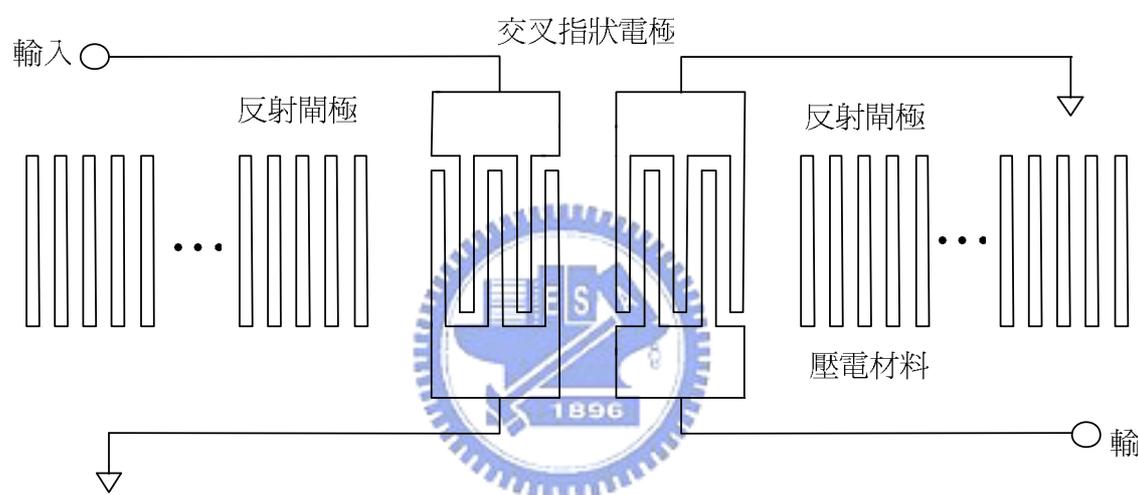


圖 2.2 雙埠表面聲波共振腔結構

### 2.1.2 表面聲波共振腔等效電路之分析與萃取

本論文將使用單埠表面聲波共振腔來作為振盪電路中作為振盪源的能量槽，因此以下將針對單埠表面聲波元件進行等效電路的分析與萃取。壓電共振腔具有多種集總元件等效模型，為了在設計分析上的方便和貼近實際電路兩者間取得平衡點，我們採用了 Butterworth Van Dyke (BVD) 模型，BVD 模型的等效模型如圖 2.3[9]，附錄 A 中將簡單地介紹等效模型之推導。此模型為對稱架構，因此腳位 1 和腳位 2 兩接腳可自由互換。

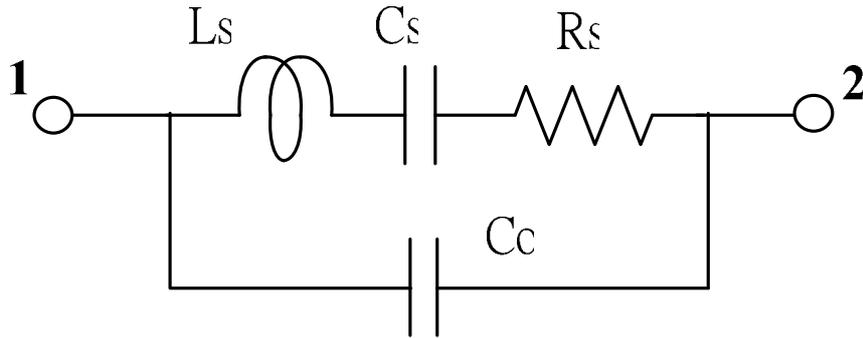


圖 2.3 表面聲波元件 BVD 等效模型

在 BVD 模型中，破壞振盪的主要等效元件為與 RLC 並聯的電容  $C_o$ ，此電容產生的原因主要來自於 IDT 間的雜散電容，以及包裝時封裝的等效寄生電容。此電容同時也被稱為靜態電容(static capacitor)、封裝電容(case capacitor)，或是分路電容(shunt capacitor)。

圖 2.3 表示了表面聲波元件在單一共振模態下的等效模型，串聯 RLC 電路中的三個元件為共振電路的主要提供者。令  $R_{s(i)}$ 、 $L_{s(i)}$ 、 $C_{s(i)}$  分別為其不同共振模態下的元件值，每個模態下其串聯輸入阻抗  $Z_{s(i)}$  也不盡相同。在第 (i) 模態下的串聯共振頻率  $f_s$  主要由  $L_{s(i)}$  和  $C_{s(i)}$  決定，如以下 (2.1) 式：

$$2\pi f_s = \omega_{s(i)} = \frac{1}{\sqrt{L_{s(i)} C_{s(i)}}} \quad (2.1)$$

並聯共振頻率  $f_p$  則是由  $L_{s(i)}$ 、 $C_{s(i)}$  以及旁路電容  $C_o$  決定，表示方法如 (2.2) 式：

$$2\pi f_p = \omega_p = \frac{1}{\sqrt{L_{s(i)} \left( \frac{C_{s(i)} C_o}{C_{s(i)} + C_o} \right)}} \quad (2.2)$$

其品質因數  $Q(i)$  表示方法如 (2.3) 式：

$$Q(i) = \frac{1}{\omega_{s(i)} C_{s(i)} R_{s(i)}} = \frac{\omega_{s(i)} L_{s(i)}}{R_{s(i)}} \quad (2.3)$$

此時的串聯部分輸入阻抗  $Z_{s(i)}$  可表示為下列 (2.4) 式：

$$Z_{s(i)} = R_{s(i)} + j(\omega L_{s(i)} - \frac{1}{\omega_{s(i)} C_{s(i)}}) \quad (2.4)$$

因為振盪器的工作頻率  $\omega$  相當接近共振腔串聯共振頻率  $\omega_{s(i)}$ ，亦即  $\omega \doteq \omega_{s(i)}$ ，我們假設兩者的頻率偏移比例  $p$  如 (2.5) 式，並預期此偏移比例將遠小於一。

$$p = \frac{\omega - \omega_{s(i)}}{\omega_{s(i)}} \ll 1 \quad (2.5)$$



利用 (2.5) 式和  $\omega \doteq \omega_{s(i)}$  的關係，我們將 (2.4) 式改寫成如下 (2.6) 式：

$$\begin{aligned} Z_s &= R_s + j\omega_s L_s \left( \frac{\omega}{\omega_s} - \frac{\omega_s}{\omega} \right) = R_s + j\omega_s L_s \left( \frac{(\omega + \omega_s)(\omega - \omega_s)}{\omega \cdot \omega_s} \right) \\ &\approx R_s + j\omega_s L_s (2p) \end{aligned} \quad (2.6)$$

利用上述式子，可以得到表面聲波元件的等效電路參數。本論文使用嘉碩科技所提供的 622.310MHz 表面聲波共振腔，利用網路分析儀進行量測，觀察其  $S_{21}$  散射參數，所量測到的  $S_{21}$  參數如圖 2.4 所示。

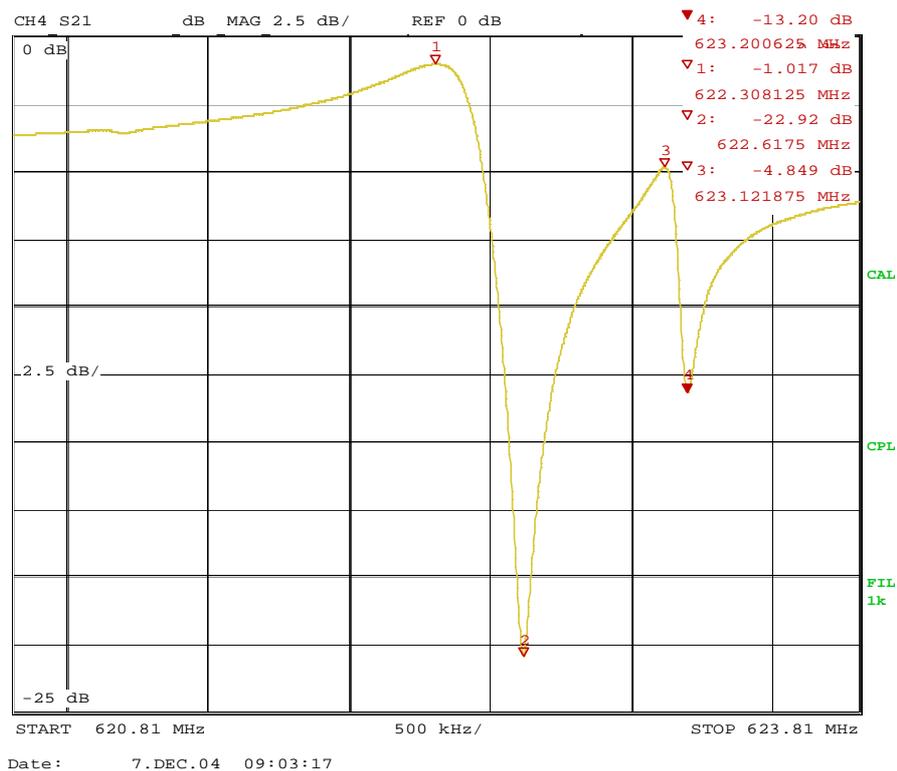


圖 2.4 表面聲波共振腔 S21 散射參數量測

等效表面參數萃取之步驟如下：

1. 利用共振腔在串聯共振頻率  $f_s$  時的特性來求取  $R_s$  值，也就是利用此時的插入損耗 (Insertion Loss) 來計算出  $R_s$  值，由於表面聲波元件的單埠共振腔具有低損耗的特性，典型的  $R_s$  值約在  $10\sim 30\Omega$  之間。
2. 已知共振腔的負載品質因數  $Q_L$  (Loaded Quality Factor) 的定義如下：

$$Q_L = \frac{f_r}{BW} = \frac{f_r}{f_p - f_s} \quad (2.7)$$

其中  $f_r = \sqrt{f_s \cdot f_p}$ ，由圖 2.4 可得知  $f_s$  與  $f_p$  的值。

又  $Q_L$  可以由 2.8 式的方式表示：

$$Q_L = \frac{1}{2\pi f_s R C_s} \quad (2.8)$$

由 (2.7) 和 (2.8) 我們可以求得  $C_s$ ，再帶入 (2.1) 式我們可以得到  $L_s$  值。

一般典型的  $L_s$  數量級約在幾十~幾百  $\mu\text{H}$ ， $C_m$  則是在幾個  $\text{fF}$  之間。

3. 藉由並聯共振頻率  $f_p$  我們可以決定旁路電容  $C_o$  值。

$$f_p = \frac{1}{2\pi} \left[ \frac{1}{L_m C_m} \left(1 + \frac{1}{r}\right) \right]^{\frac{1}{2}} \approx f_s \left(1 + \frac{1}{2r}\right) \quad (2.9)$$

其中  $r = \frac{C_p}{C_m}$ ，稱作電容比(capacitance ratio)，通常我們會定義 pulling range =

$\frac{C_m}{2C_p} = \frac{1}{2r}$ ，SAW 元件典型的 pulling range 值約在  $\pm 300\text{ppm}$  以內。

表 2.1 為我們萃取出來的等效電路參數。

fs(MHz)	IL(dB)	QL	Rs( $\Omega$ )	Ls( $\mu\text{H}$ )	Cs(fF)	Co(pF)
622.31	1.02	2012	12.89	35.308	1.853	2.79

表 2.1 622MHz 單埠表面聲波共振腔等效電路參數

## 2.2 表面聲波積體振盪器

### 2.2.1 振盪器基本原理

振盪器為一個產生週期性電壓變化訊號的電路元件。電路要產生振盪必須符合振盪條件，最基本的理論為巴克豪森準則(Barkhausen Criteria)，主要是由迴路增益與其相位變化來分析起振狀況；圖 2.5 為一正回授系統，其轉移函數如(2.10)式所示：

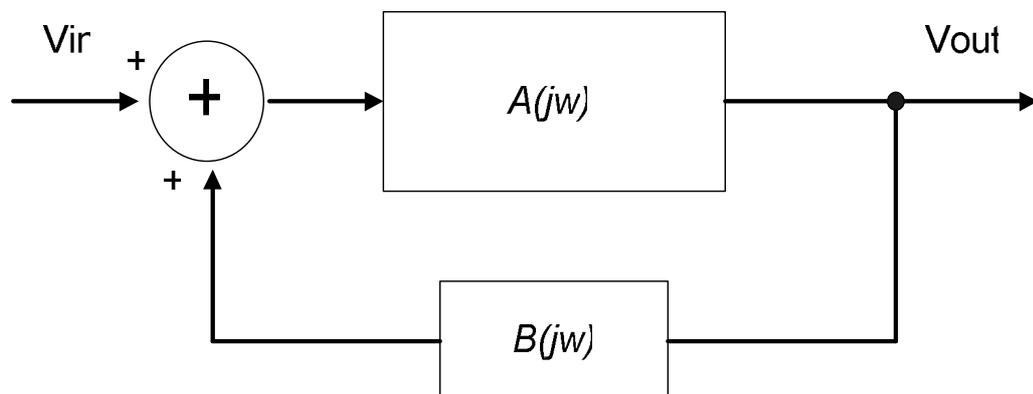


圖 2.5 正回授系統方塊圖

$$\frac{V_{out}(j\omega)}{V_{in}(j\omega)} = \frac{A(j\omega)}{1 - A(j\omega)B(j\omega)} \quad (2.10)$$

根據巴克豪森準則，電路要產生振盪必須滿足兩個條件：

- (1) 電路的閉迴路增益在振盪頻率上必須大於一。
- (2) 電路的總相位移在振盪頻率時須為  $2n\pi$ ，其中  $n$  為  $0, 1, 2, \dots$  等整數。

亦即 (2.10) 式須滿足：

$$|A(j\omega_o)B(j\omega_o)| \geq 1 \quad (2.11)$$

$$\angle A(j\omega_o)B(j\omega_o) = 0^\circ \text{ or } 360^\circ \quad (2.12)$$

當此兩條件成立時，電路便可振盪於使 (2.12) 成立的頻率點  $\omega_o$  上，當 (2.11) 式等於一時，(2.10) 式所表示的增益將變成無窮大。換句話說，在這時候即使沒有輸入訊號，只有在系統中有雜訊存在，迴路增益會放大雜訊在輸出端產生訊號，亦即此系統仍然能夠促使振盪。

除了上述迴路分析的方式外，亦可由能量補償的觀點來分析，即所謂的負電阻分析法。在一個理想的電容電感諧振槽 (Resonance Tank) 中，如圖 2.6(a)，給予其一個電流脈衝訊號觸發時，此諧振槽將在電感電抗 ( $j\omega_o L$ ) 等於電容電抗 ( $1/j\omega_o C$ ) 時產生共振，共振頻率  $\omega_o$  為  $1/\sqrt{LC}$ 。然而在實際電路電容和電感具有寄生電阻，如圖 2.6(b)，當 RLC 電路振盪時，訊號會被寄生電阻  $R_p$  衰減掉。為避免此現象，我們可以想像將一個負的  $R_p$  與此電路並聯，如圖 2.6(c)，藉以抵消諧振槽中的電阻能量消耗，使訊號能夠維持振盪。實際電路中負電阻元件並不存在，但我們能夠以主動電路來實現等效元件，如圖 2.6(d)，主動電路提供了負電阻，給予能量以補償 RLC 共振槽中電阻帶來的損耗，使電路能夠維持振盪。因此在分析振盪器電路時，電路成功起振必須滿足兩個條件：(1) 電路的總電抗為零。(2) 電路的總電阻在起振頻率時為負值。當兩項條件均滿足時，電路將振盪在第一項條件成立的條件點，且在第二項條件接近零的時候到達穩定振盪。

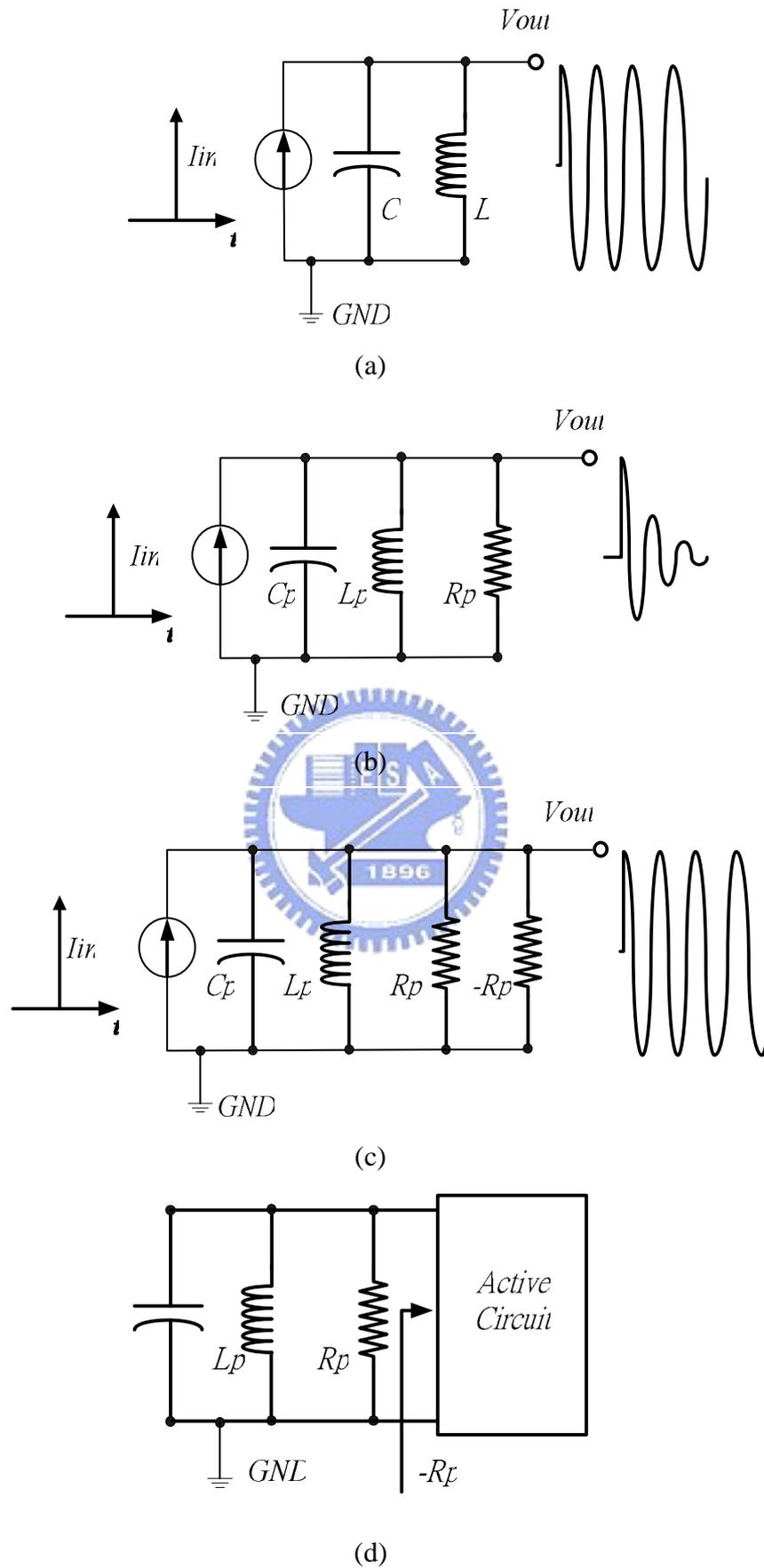


圖 2.6 能量補償系統分析圖

利用電晶體產生負電阻的方式大致上有兩種架構；一種為交叉耦合 (cross-couple) 電晶體差動對的形式，一種為單顆電晶體形式，如圖 2.7 所示，由小訊號等效電路分析，忽略基底效應(body effect)和通道調變效應(channel modulation effect)，可得負電阻為[10]：

$$Z_{in1} = \frac{-2}{g_m} = -R_p \quad (2.13)$$

$$Z_{in2} = -\frac{g_m}{C_1 C_2 \omega^2} - j \left( \frac{1}{C_1 \omega} + \frac{1}{C_2 \omega} \right) = -R_p - jX_p \quad (2.14)$$

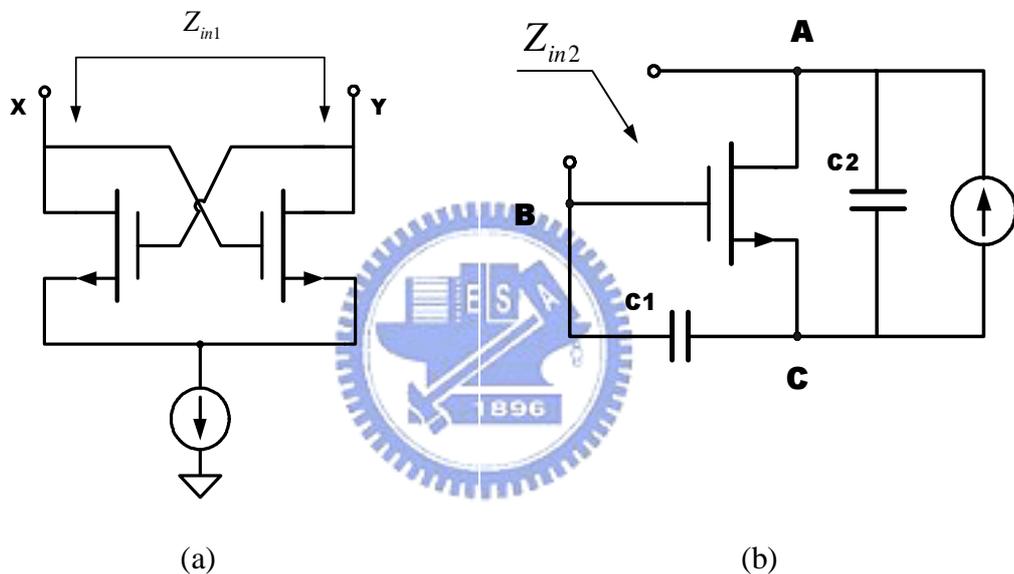


圖 2.7 負電阻產生電路 (a)交叉耦合電晶體差動對 (b)單顆電晶體

此兩種負電阻產生方式皆實現了圖 2.6 中補償損耗的負電阻  $-R_p$ ；此兩種電路都能夠產生負電阻，然而在表面聲波振盪器中，交叉耦合的方式並不適用，當我們將 SAW 元件兩端跨在圖 2.7(a) 中 XY 兩端之間時，等效串聯共振臂裡頭的電容會把 XY 兩點斷路，這樣會使得此二端點的偏壓點無法建立，讓這個電路產生門鎖(latch)的功能，而無法提供振盪器所需要的負電阻，故交叉耦合的負電阻產生方式多半僅應用於電容電感振盪器(LC-tank VCOs)中。因此在使用到壓電共振腔的振盪器中，多半以圖 2.7(b)的方式來實現負電阻。而圖 2.7(b)中的單顆電晶體架構中，A,B 和 C 三點分別接地可以得到三種不同架構的振盪電路，如圖 2.8 所

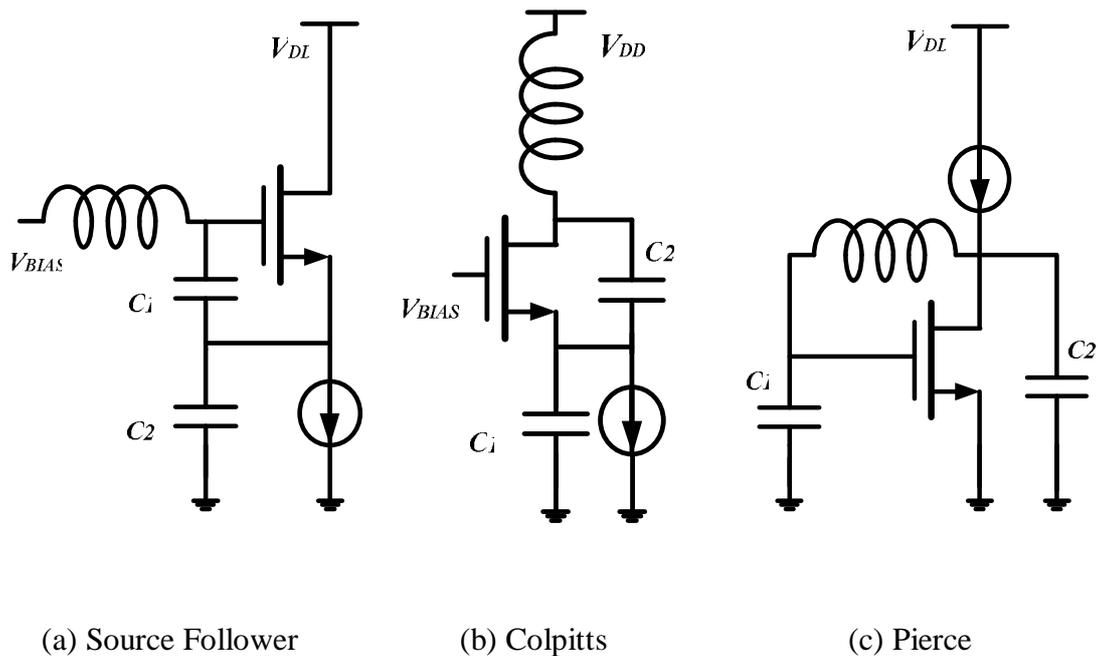


圖 2.8 接地點不同構成的振盪器結構

示。A 點接地之電路如圖 2.8(a)，為一個源極隨耦器(source follower)架構；圖 2.8(b) 為 B 點接地之電路，為單端振盪器中使用最廣泛的考畢茲(Colpitts)振盪電路；圖 2.8(c)為 C 點接地之電路，與前兩者相比，此電路少了一個偏壓點，此架構稱為皮爾斯(Pierce)振盪電路。在這三種電路之中，又以皮爾斯架構在壓電共振腔的應用之中最廣。Pierce 振盪電路中的並聯負載電容對於頻率控制有著明顯的定義，且電容接地在積體電路中可直接與基底連接，提供良好的交流接地點(ac ground)，共振腔兩端的寄生電容也可以直接與 C1 和 C2 兩並聯電容合併考慮，另外電晶體的源極接地，使得源極和基板的電容(Csb)短路。以上接地的效果皆降低了多餘的雜散效應，使得此架構能達到低功率和高穩定度的表現[11]。

由於負電阻分析中，主要將表面聲波元件和主動電路分開，如圖 2.7(b)的形式，分析主動電路所提供的負電阻是否大於電路中的電阻損耗，即可判斷此電路是否起振；與迴路分析的方式比較，負電阻分析來得直觀且方便。基於以上各點，本論文在架構上選用皮爾斯振盪電路，電路分析理論上採用負電阻分析的方式。

## 2.2.2 表面聲波振盪器負電阻分析

論文中使用的電路基本架構如圖 2.9，為皮爾斯架構，而以互補式金氧半反向器取代單一電晶體的形式，且利用一個  $R_f$  的大電阻，使反向器偏壓在線性區以提供增益，同時也防止輸出與輸入的訊號耦合；表面聲波元件提供電感性，而兩旁的電容提供電路頻率調諧，且使主動電路具有負電阻特性，如 (2.14) 式；傳統上在分析此電路的負電阻方式僅考慮主動電路部份，如圖 2.10(a)，此時若要分析 SAW 元件中的阻抗中的阻值與抗值，整個推導過程將會十分繁雜不便於分析。為了分析上的精準與方便，我們將振盪器分為線性與非線性兩個部份。表面聲波元件的串聯輸入阻抗  $Z_s$  為線性部分，寄生電容  $C_o$  納入主動電路考慮為非線性部份，如圖 2.10(b)。如同石英晶體，表面聲波元件具有高品質因數，即使元件兩端跨壓含多次諧波成分，流過串聯共振臂  $Z_s$  的電流仍為正弦波，換言之電路中能量交換部份僅發生在基頻( $i=1$ )[12]。因此非線性部份的等效阻抗便可在於此頻率下以 (2.15) 式表示：

$$Z_{C(1)} = -\frac{V_{(1)}}{I} \quad (2.15)$$

其中  $V_{(1)}$  為圖 2.10(c) 中  $V$  在基頻下的複數值，與電流  $I$  的大小相關。此外，由於  $Z_{C(1)}$  在  $\omega_s$  附近沒有高品質因數的極點[12]，所以頻率對  $Z_{C(1)}$  的影響遠小於對  $Z_s$  的影響，故在討論  $Z_{C(1)}$  時，可將頻率視作固定 ( $\omega = \omega_s$ )。而頻率對  $Z_s$  的影響可由 (2.6) 式看出來，更詳細的理論會在後面的章節提及。

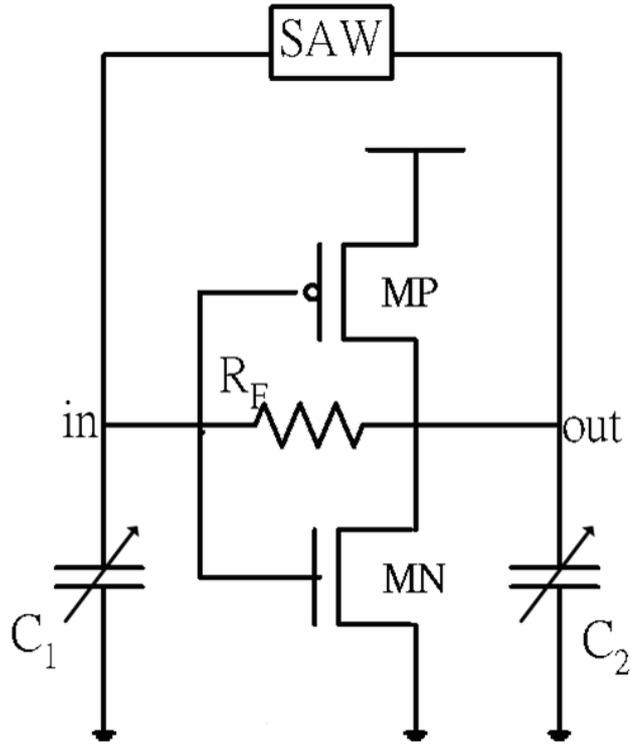
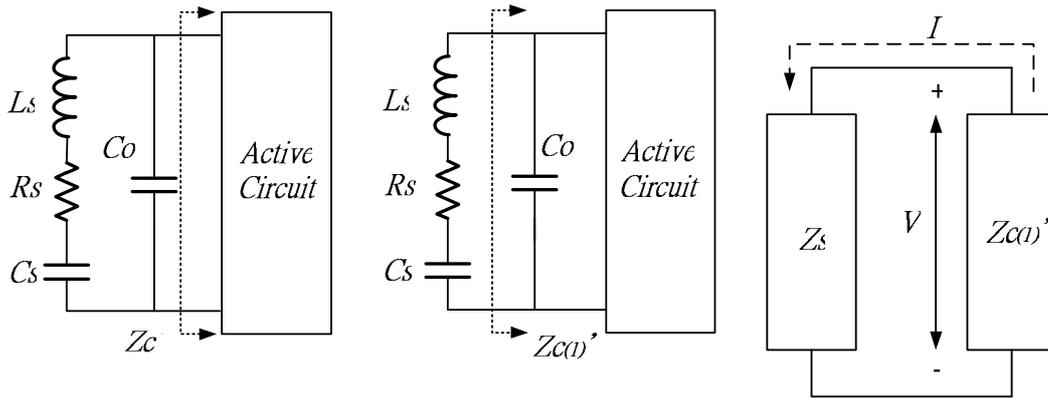


圖 2.9 Pierce 振盪電路



(a)傳統分析方法

(b)本論文分析方法

(c)系統示意圖

圖 2.10 負電阻分析方法

### 2.2.3 負電阻振盪分析

如 2.2.2 所述，整個電路被拆成線性與非線性兩部份，線性部分由表面聲波元件的等效串聯共振臂構成，輸入阻抗如 (2.6) 式表示，在振盪頻率附近可視作一電阻與一電感串聯；非線性部份由表面聲波元件寄生電容  $C_0$  和主動電路組成，當訊號振盪振幅很小時，電路本身仍可以線性視之，因此在分析起振初始條件時，我們可以用小訊號阻抗  $Z_C$  取代圖 2.10(c) 中的阻抗  $Z_{C(1)}$ 。由於  $Z_C$  受  $\omega_s$  附近的頻率影響遠小於  $Z_s$ ，因此在分析上我們直接使用  $\omega_s$  取代  $\omega$ ， $Z_C$  將呈現負電阻與電容串聯。 $Z_C$  類比成 (2.14) 式。圖 2.10(c) 可表示成圖 2.11 的形式。

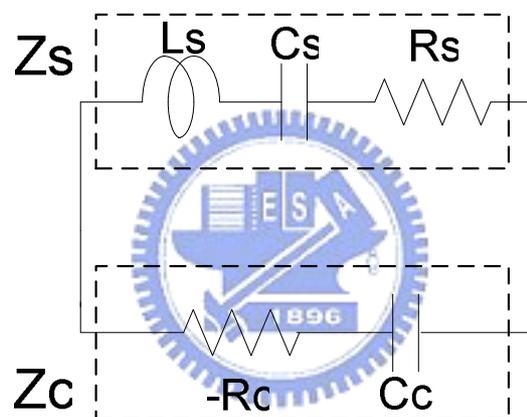


圖 2.11 振盪電路等效元件示意圖

根據 2.2.1 的起振理論，振盪器成功起振且穩定振盪需要滿足 (2.16) 式。

$$\begin{cases} \text{Re}\{Z_c(\omega_o)\} + \text{Re}\{Z_s(\omega_o)\} < 0 \\ \text{Im}\{Z_c(\omega_o)\} + \text{Im}\{Z_s(\omega_o)\} = 0 \ \& \ \frac{\partial Z_s(\omega)}{\partial \omega} \Big|_{\omega=\omega_o} > 0 \end{cases} \quad (2.16)$$

其中  $\omega_o$  是振盪頻率，振盪能量由  $Z_C$  中的負電阻  $-R_C$  提供，故負電阻的值必須大於  $Z_s$  中的損耗  $R_s$  確保此電路成功起振，而  $Z_C$  和  $Z_s$  虛部分別為容抗和感抗，彼此間會發生共振。起振後的的振幅以指數形式成長，時間常數如 (2.17) 式[13]：

$$\tau = -\frac{2L_s}{\text{Re}(Z_C) + R_s} = -\frac{2}{\omega^2 C_s (\text{Re}(Z_C) + R_s)} \quad (2.17)$$

由此我們能夠得知，當負電阻愈大時，起振時間愈快，即主動電路部份提供的能量愈大，使得電路愈快達到振盪穩定。

而當振幅愈來愈大時，非線性現象開始出現，此時小訊號阻抗  $Z_C$  由  $Z_{C(1)}$  表示。圖 2.12 為阻抗複數軌跡圖，隨著流過表面聲波元件的電流振幅增加，使得  $-\text{Re}\{Z_{C(1)}\}$  降低，當負電阻的值降到於等效串聯共振臂中的電阻值  $R_s$  相等時，電路振盪達到穩定，如圖中交點 P，此時穩定振盪的條件如 (2.18) 式：

$$\begin{cases} \text{Re}\{Z_{c(1)}(\omega'_o)\} + \text{Re}\{Z_s(\omega'_o)\} = 0 \\ \text{Im}\{Z_{c(1)}(\omega'_o)\} + \text{Im}\{Z_s(\omega'_o)\} = 0 \end{cases} \quad (2.18)$$

其中  $\omega'_o$  為振盪器穩定振盪時的頻率。

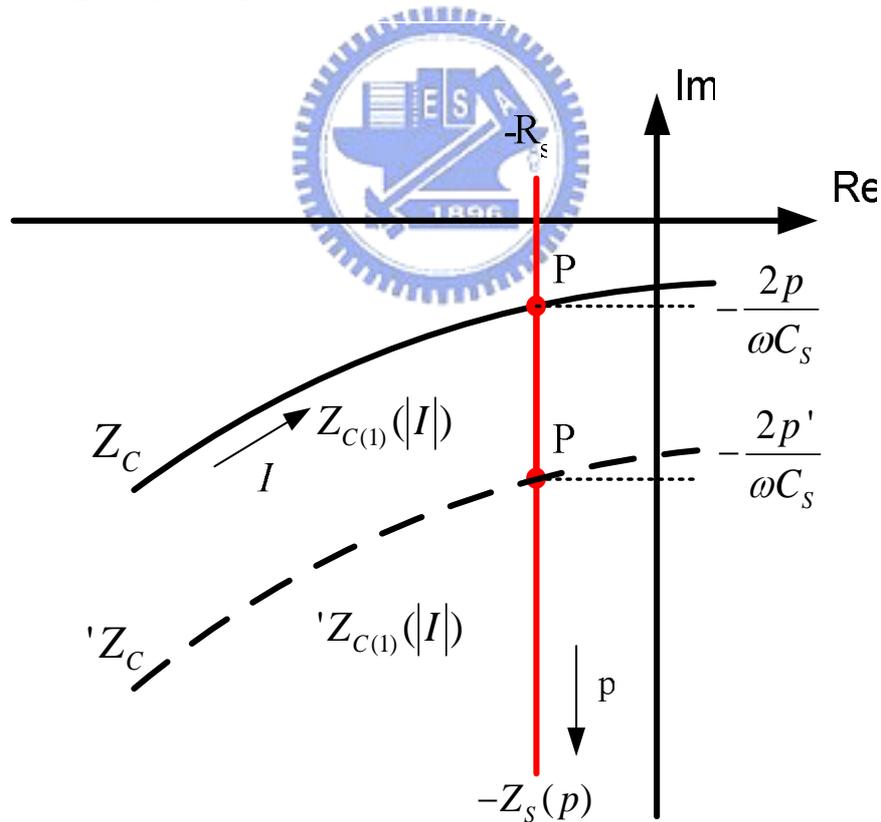


圖 2.12  $Z_c$  阻抗複數平面軌跡圖

利用非線性失真的方法來達到穩定振盪存在兩個缺點：(1)製程或是電源變動致使偏壓點改變時，起振時的小訊號阻抗跟著產生變動，如圖 2.12 中的  $Z_c$ ，此時會對應產生出一個頻率偏移量  $p$ ，使得振盪訊號的穩定度變差；(2) 由於電晶體的非線性效應，基本波成長趨緩，而高次諧波卻快速成長，因此當提供的負電阻過大時，提供的功率將有大部分利用在產生諧波上，使得電路的功率使用效率變差。基於以上兩點，我們必須適當地設計起振負電阻，避免不必要的功率消耗，已達到低功率的要求。

#### 2.2.4 負電阻小訊號分析

起振負電阻的大小設計考量為電晶體尺寸與兩旁的並聯負載電容。考慮圖 2.9 的振盪電路，其等效的小訊號模型如圖 2.13，回授電阻為偏壓用故予以忽略，因 PMOS 和 NMOS 在小訊號時為並聯，故可將其視作一元件。此處忽略  $r_{ds}$  的效應 ( $10^{10} \Omega$ ~等級)，而  $C_{gs}$ 、 $C_{gd}$  以及  $C_{ds}$  等寄生電容，一方面可併入表面聲波元件旁路電容與兩旁負載電容合併考慮，另一方面其值相對於可合併考慮的部份來得小，故在設計之時可先忽略以得到負電阻與元件間的解析關係。

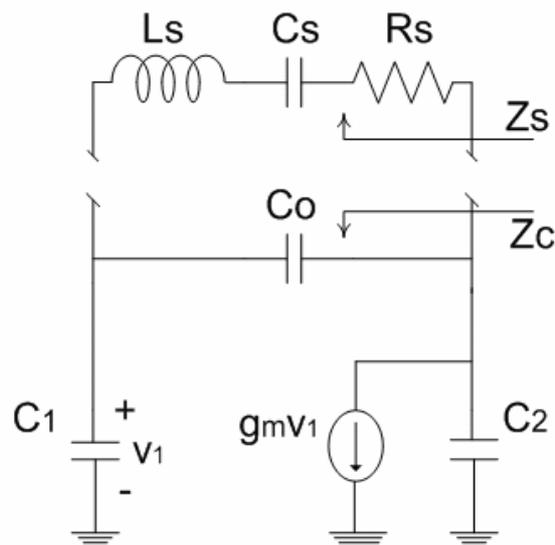


圖 2.13 單級表面聲波振盪器小訊號等效電路

根據圖 2.13 我們可以推導出 (2.19) 式和 (2.20) 式[附錄 B]：

$$\operatorname{Re}(Z_c) = -\frac{g_m C_1 C_2}{g_m^2 C_o^2 + \omega^2 (C_1 C_2 + C_2 C_o + C_o C_1)^2} \quad (2.19)$$

$$\operatorname{Im}(Z_c) = -\frac{g_m^2 C_o^2 + \omega^2 (C_1 + C_2)(C_1 C_2 + C_2 C_o + C_o C_1)}{\omega [(g_m C_o)^2 + \omega^2 (C_1 C_2 + C_2 C_o + C_o C_1)^2]} \quad (2.20)$$

其中我們可以將  $\operatorname{Re}(Z_c)$  對  $g_m$  微分，得到最大負電阻時的電流轉導值  $g_{m,opt}$ ：

$$g_{m,opt} = \omega \left( C_1 + C_2 + \frac{C_1 C_2}{C_o} \right) \quad (2.21)$$

當  $g_m = g_{m,opt}$  時，此時主動電路部份所提供的最大負電阻為：

$$\operatorname{Re}(Z_c)_{\max} = -\frac{1}{2\omega C_o \left( 1 + C_o \frac{C_1 + C_2}{C_1 C_2} \right)} \quad (2.22)$$

把 (2.22) 式代入 (2.17) 式可得最小時間常數，即最快的起振時間：

$$\tau_{\min} = \frac{2C_3}{\omega C_s} \left( 1 + C_o \frac{C_1 + C_2}{C_1 C_2} \right) \quad (2.23)$$

由以上分析我們得知，負電阻並非隨著電晶體尺寸的增加無上限地增大，而是存在一個最大值，如 (2.22) 式。令負電阻恰好補償串聯共振臂電流損耗可得電流轉導值的下限，此時臨界轉導值  $g_{m,crit}$  使得負電阻大小恰巧等於  $-R_s$ ，得  $g_{m,crit}$  等於[12]：

$$g_{m,crit} = \frac{\omega}{Q C_s} \cdot \frac{(C_1 C_2 + C_2 C_o + C_o C_1)^2}{C_1 C_2} \quad (2.24)$$

其中 Q 為表面聲波元件的品質因數。

圖 2.14 為  $g_m$  為變數之小訊號阻抗複數平面軌跡圖。假設我們選定的負電阻值落於圖 2.14 中的 C 點，當電路開始振盪時， $g_m$  值會逐漸變小而往 A 點移動，最後在 A 點到達穩定振盪；文獻[14]中亦由實驗證明，無論起振負電阻如何選擇

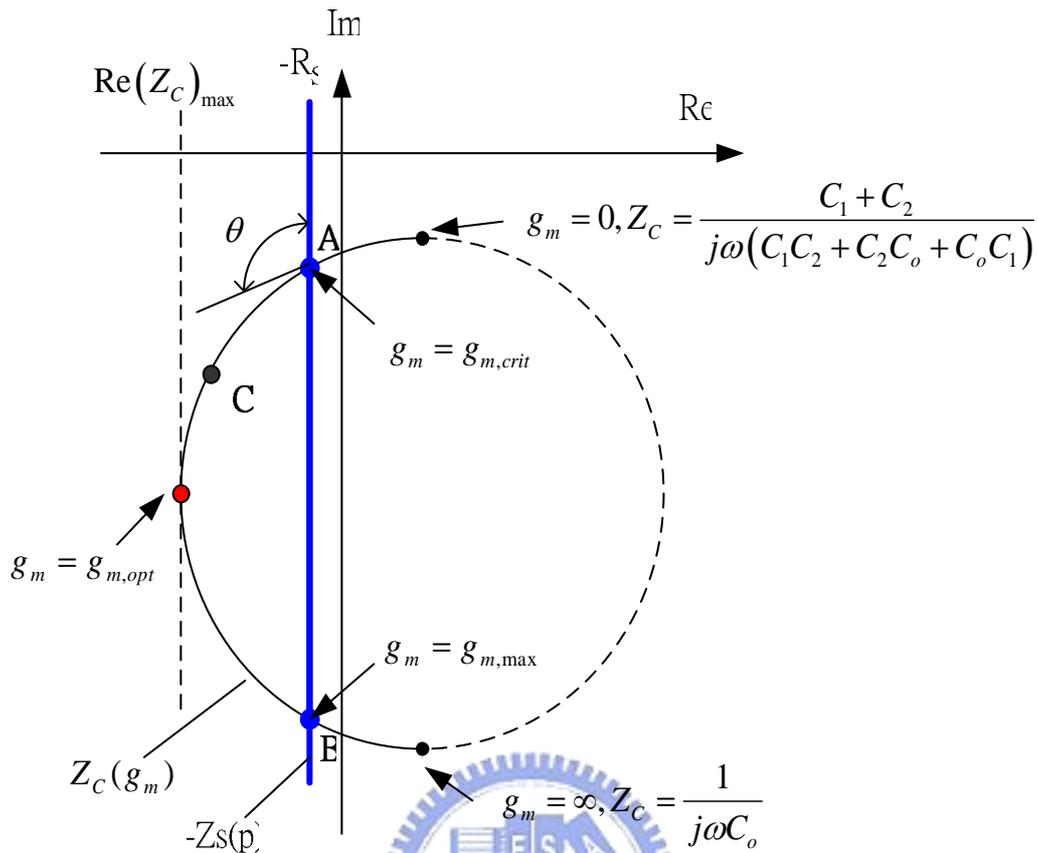


圖 2.14 以  $g_m$  為變數之小訊號阻抗複數平面軌跡圖

大訊號阻抗  $Z_C$  在穩定振盪時均會落於 A 點。然而就實際上的狀況考量， $Z_C$  會在 A 點附近擺動而使得振盪頻率產生飄移，此頻率飄移量取決於  $-R_s$  軸和阻抗圓軌跡的夾角  $\theta$ ， $\theta$  愈大表示當  $Z_C$  隨著  $g_m$  變動時，其虛部的相對變動愈大，使得頻率的穩定度最差。根據文獻[12]中的證明，當  $C_1=C_2$  時，圓軌跡有最大半徑，此時  $\theta \cong 90^\circ$ ， $Z_C$  在微量變動時其虛部的相對變化量最小，擁有最佳的頻率穩定度。因此在設計上，我們將以  $C_1=C_2$  為預設考量。

現假設  $C_1=C_2=C$ ，將表 2.1 中萃取的參數  $C_o$  和振盪頻率帶入 (2.19) 式中，對  $C$  值和  $g_m$  值做製程內合理數值的掃描(X 軸與 Y 軸分別為  $C$  值和  $g_m$  值，Z 軸為負電阻大小)，由此可得知滿足成功起振的負電阻所需要的電晶體與負載電容大小。如圖 2.15。

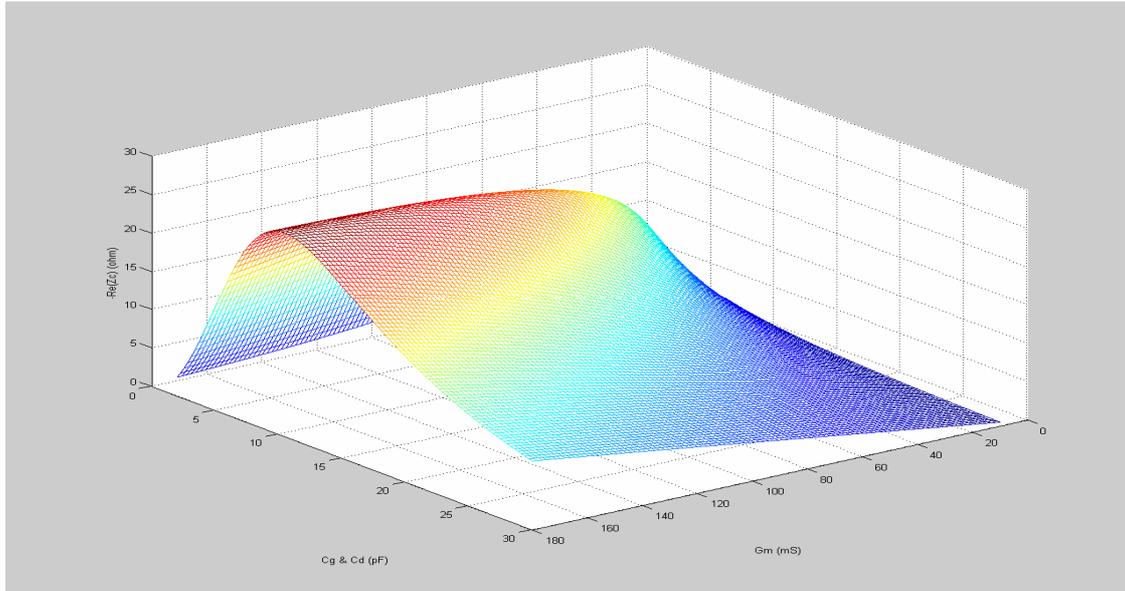


圖 2.15 一級 Pierce 電路負電阻分析

由圖 2.15 可以看出最大負電阻在  $20\Omega$  以下，約為表 2.1 中萃取的串聯共振臂中的消耗阻抗  $R_s$  的 1~2 倍之間，不足於傳統微波振盪器所要求的三倍負電阻 [15]；考慮到起振時間以及更大的製程飄移，利用 IC 來實現此電路時對於負電阻大小有著更大的要求 [16]，而考慮電路在高頻時的寄生，實際的負電阻又會比圖 2.15 中的解析負電阻之解來得更小，使得電路無法穩定起振。

以單級皮爾斯電路為基礎，我們提出一個三級的皮爾斯振盪電路，一方面使得此電路能有足夠大的負電阻以成功起振，另一方面則利用此電路的某些特性來達到低消耗功率的目的。在下一章節中將對此電路進行模擬，使用 TSMC 提供的製程技術進行表面聲波元件實體電路的實現，並加以量測分析。

# 第三章

## 低功率三級表面聲波振盪器

### 3.1 三級表面聲波振盪器之發展與演進

傳統上的皮爾斯振盪器擁有低失真且相對穩定等優點，因此大量出現在石英晶體等壓電共振腔為基礎的振盪器應用之中[16]。表面聲波元件的基本頻率較高，使得其負電阻受到元件以及製程本身所帶來的限制愈大，在這種情形之下單級皮爾斯電路的負電阻值存在一飽和上限，加大電晶體提高增益電導亦無法解決此問題，(2.19) 式和圖 2.15 已說明了此現象。

爲了改善此現象，文獻[17]中提出了一個三級表面振盪器，如圖 3.1。圖中將原本皮爾斯振盪電路中的單一增益級改成三級串接，並使用兩個電容進行直流隔離。然而根據文獻[17]的模擬結果，要使負電阻達到符合要求的數值，此二電容對於參數的要求十分嚴苛，因此我們可以合理地推斷此二電容非單純地直流隔離用，而是扮演著相位調整的角色。

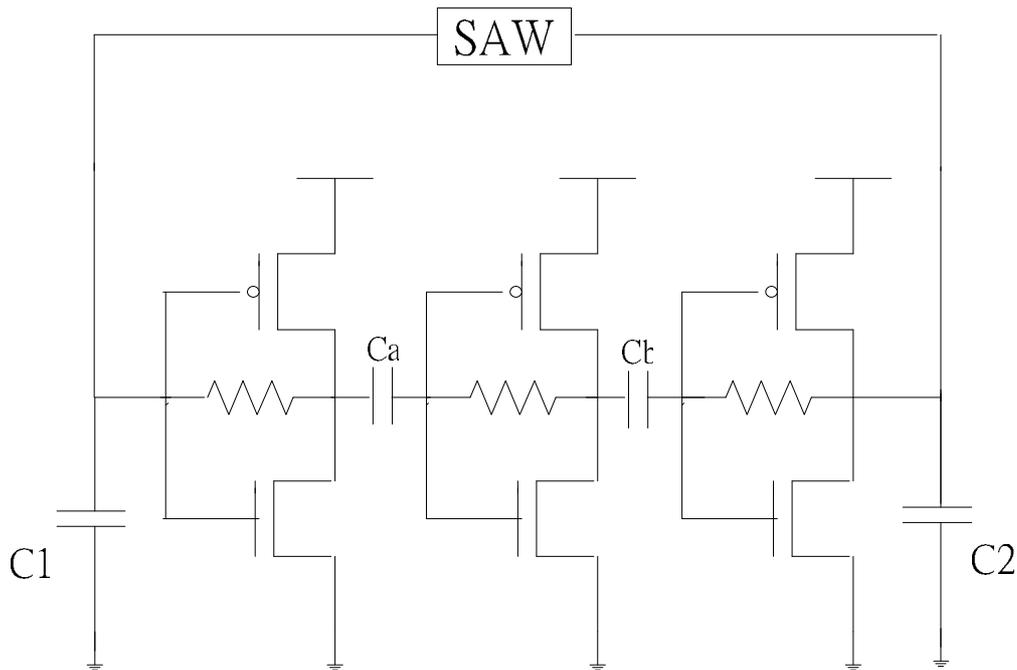


圖 3.1 使用串接電容的三級表面聲波振盪器

除此之外，此架構使用了三個偏壓用電阻，加上在各增益級間的電容，所以電路在實現上需要大量的面積，相對地提高了電路的成本。且增益級間的電容置於振盪迴路中，在振盪產生時會致使能量損耗，降低此電路的能量使用效率。

針對以上各點，我們將圖 3.1 電路中增益級間的電容拿掉，改以一小電阻進行相位調整，並改以單一大電阻進行偏壓，如此一來可以減少面積，並提高此電路的使用效率，改進的電路如圖 3.2。

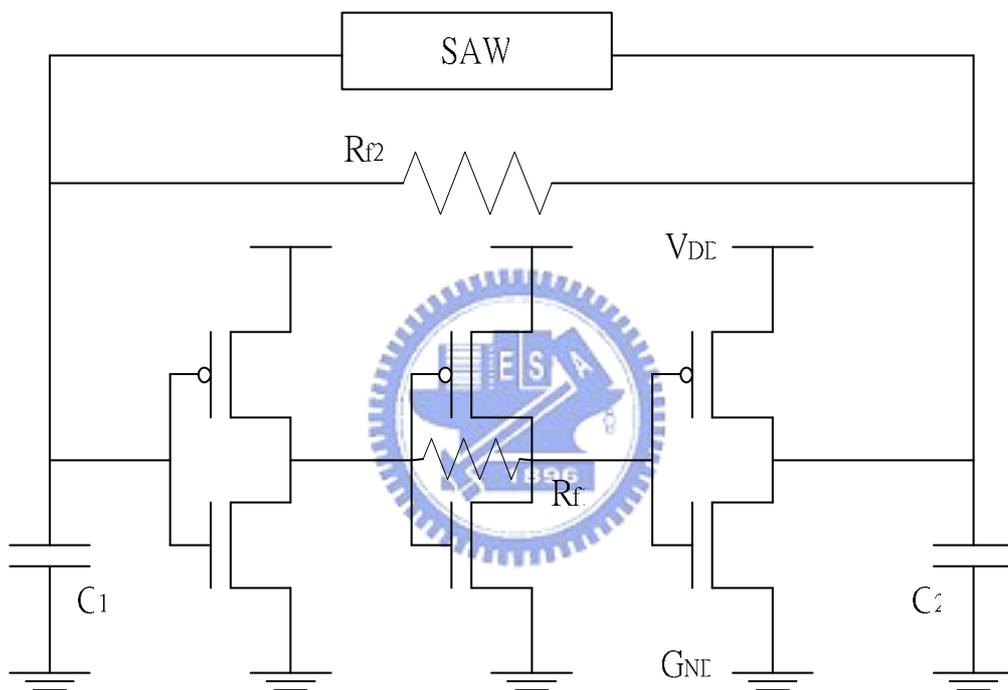


圖 3.2 使用電阻進行相位調整的三級表面聲波振盪器

根據文獻[18]，我們能夠將得到圖 3.2 中的小訊號模型，如圖 3.3。其中  $g_m$  為前兩級的電壓增益乘以第三級的轉導， $e^{-j\theta}$  為前兩個增益級除了反相器本身的  $180^\circ$  所帶來額外的相位偏移。考慮最佳的頻率穩定度，同樣地令  $C1=C2=C$ ，將相位偏移納入分析後，原本 (2.19) 和 (2.20) 兩個負電阻公式可以變更為 (3.1) 與 (3.2) 兩式[附錄 B]。

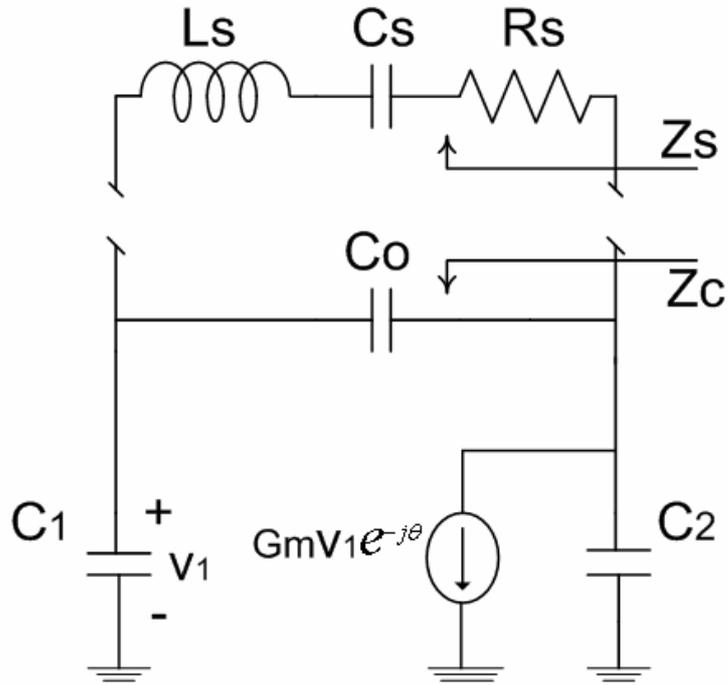


圖 3.3 三級電路簡化小訊號等效模型

$$\text{Re}(Z_c) = -\frac{G_m C^2 \cos \theta}{(G_m C_0)^2 - 2G_m \omega C_0 (2C \times C_0 + C^2) \sin \theta + \omega^2 (2C \times C_0 + C^2)^2} \quad (3.1)$$

$$\text{Im}(Z_c) = -\frac{G_m^2 C_0 - G_m \omega C_0 (C_0 + 2C) \sin \theta + 2\omega^2 C (2C \times C_0 + C^2)}{\omega [(G_m C_0)^2 - 2G_m \omega C_0 (2C \times C_0 + C^2) \sin \theta + \omega^2 (2C \times C_0 + C^2)^2]} \quad (3.2)$$

我們發現只要選擇適當的相位，亦圖 3.2 的電路架構中選擇適當的  $Rf2$ ，負電阻即可輕鬆地達到所需要的標準，從 (3.1) 式中我們可以發現，要使電阻維持在負值，相位偏移須保持在  $0 \sim 0.5\pi$  之間，考慮到製程偏移以及相位對頻率準確度的影響，理想的相位偏移量不可高於  $0.4\pi$ ，圖 3.4 為假設相位偏移為  $0.35\pi$  時所進行的負電阻數學解析，電容和轉導值同樣在合理範圍內進行掃描。另一方面由於相位對負電阻值的影響，使得  $G_m$  相對上有著較大的彈性，因此在功率的節省上能達到顯著的作用。

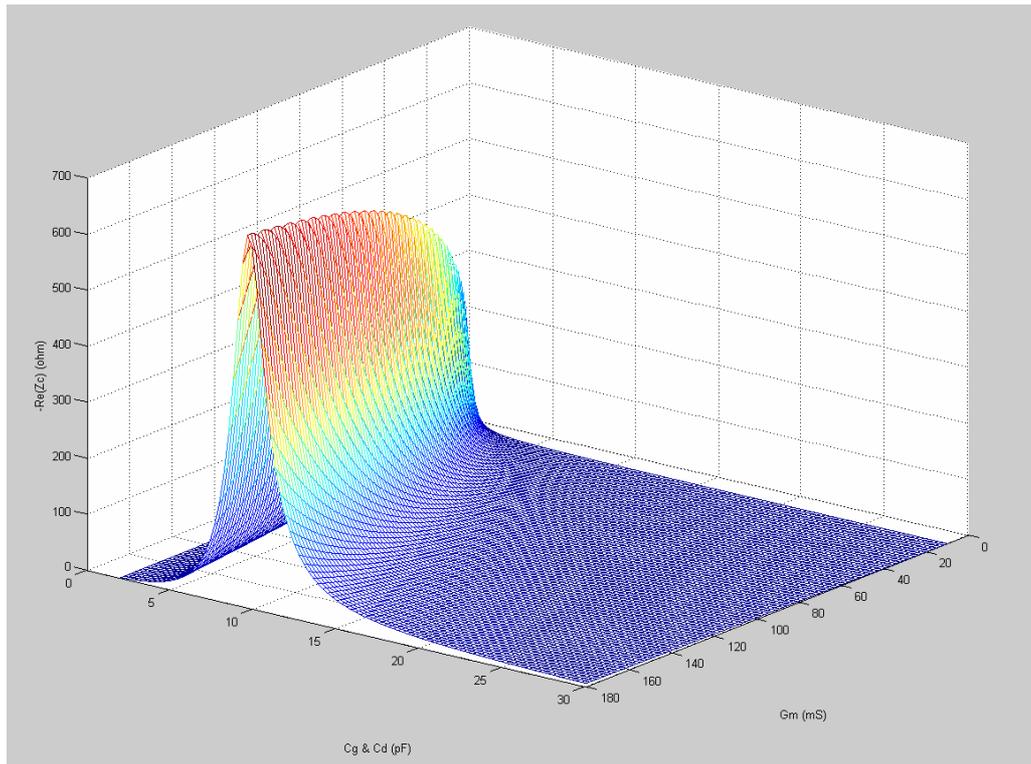


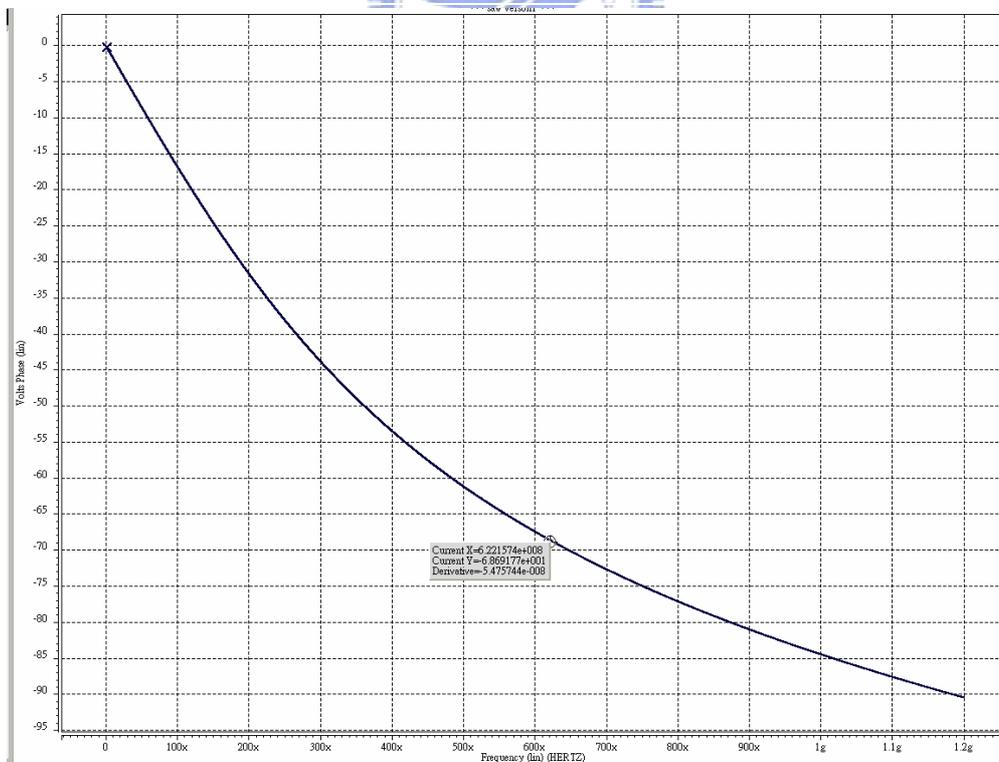
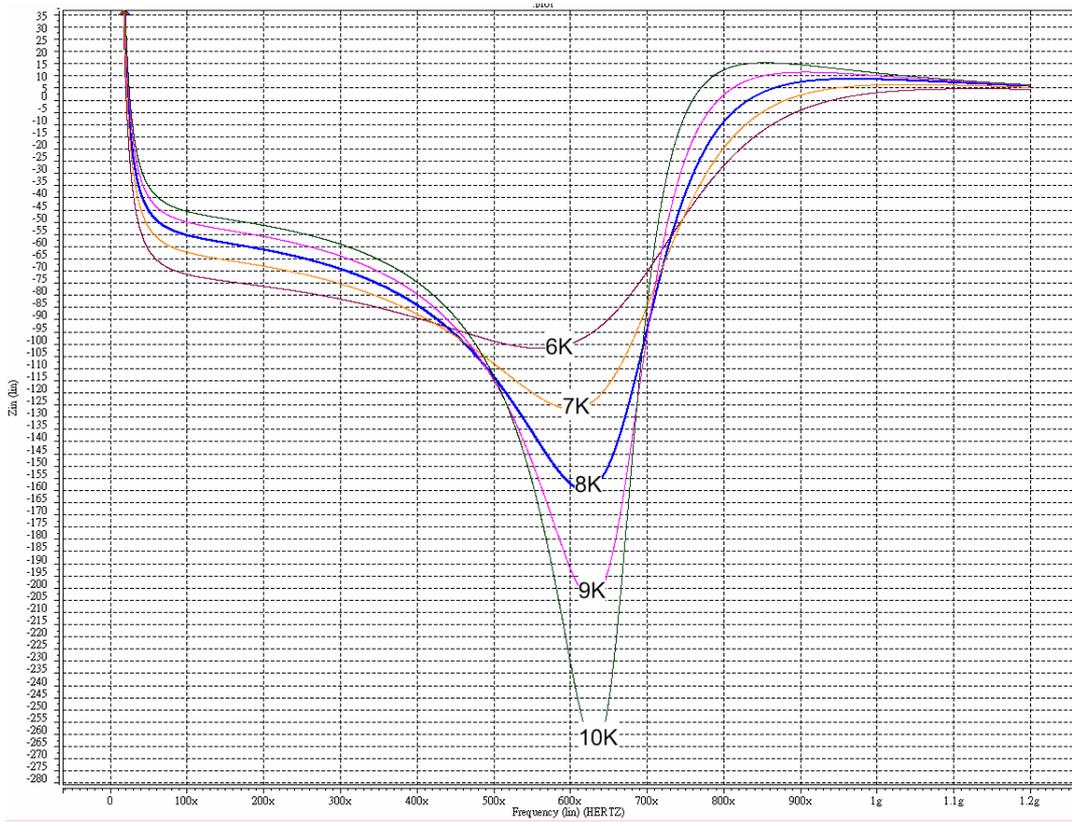
圖 3.4 三級電路負電阻數學解析

由以上的分析我們可以發現圖 3.2 的架構能夠提供足夠大的負電阻，且由於其有效負電阻區域可容許較大的電導值變化，在另一方面有著低功率的顯著優點，因此我們將以此架構為基礎發展一表面聲波振盪器。在接下來的章節中，我們會利用 SPICE 軟體進行完整的電路設計流程，並將增益級兩端的電容置換成可變電容，以因應製程與外在環境的變化對頻率作微調。

## 3.2 三級壓控表面聲波振盪器之設計流程

### 3.2.1 振盪器之負電阻分析

根據 3.1 節的說明，我們得知此電路架構之所以能克服單級皮爾斯電路中負電阻不足的關鍵在於振盪迴路中的相位延遲，而從 (3.1) 式和圖 3.4 的分析中，我們可以看出來在選定適當範圍後電路各級轉導值對於負電阻大小影響並不顯著。又由於電晶體的尺寸大小會產生寄生電容和一定程度的等效電阻，使得迴路的相位延遲會受到電晶體尺寸的影響，電路的功率消耗的影響主要參數為電晶體尺寸，故在我們的設計流程中，電晶體尺寸將被先決定，再利用電路中的回授電阻來進行相位的調節。根據第一章的規格比較，市面上的 CMOS 表面聲波振盪器的消耗電流約在 50~90mA 之間，故我們設定目標為在 40mA 以下能夠提供足夠大的負電阻。已知 NMOS 和 PMOS 中的載子移動率比為 3:1，為了輸出對稱起見，兩者尺寸比約為 1:3，在本論文的設計中尺寸為  $1.85\mu\text{m}/6\mu\text{m}$ ；在單一增益級為上述固定尺寸後，我們調整其並排個數(m 值)以達到等效放大的目的，當  $m=50$  的時候，電路的損耗電流約為 40mA，即我們設定之目標，為了試探其下限，我們設計  $m=12$ ，損耗電流改以 10mA 為目標，圖 3.5 為此條件下變化回授電阻參數所得到相對應的負電阻大小。從圖 3.5 可以看出回授電阻參數 6~10k $\Omega$  之間負電阻有良好表現，考慮功率損耗與成功起振與否，並同時考慮避免不必要的寄生振盪等問題，損耗電阻和負電阻間必須維持適當的比例，理想的負電阻值約在損耗電阻的 7~30 倍之間[16]，故根據圖 3.5(a)的模擬結果我們選擇回授電阻大小為 8k $\Omega$ ，以此為基準來進行電路設計。此時前兩級相位延遲為  $0.38\pi$ ，如圖 3.5(b)所示。



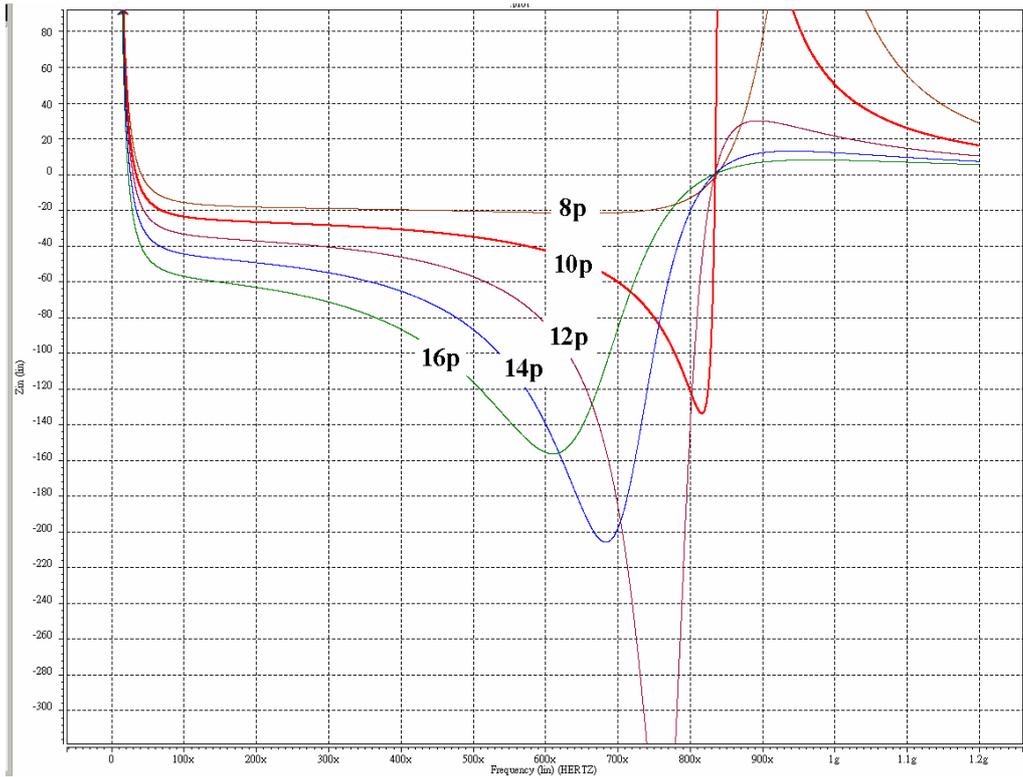
(b)

圖 3.5 (a)調整相位用電阻與負電阻值的相對應關係(b)選定後之相位延遲

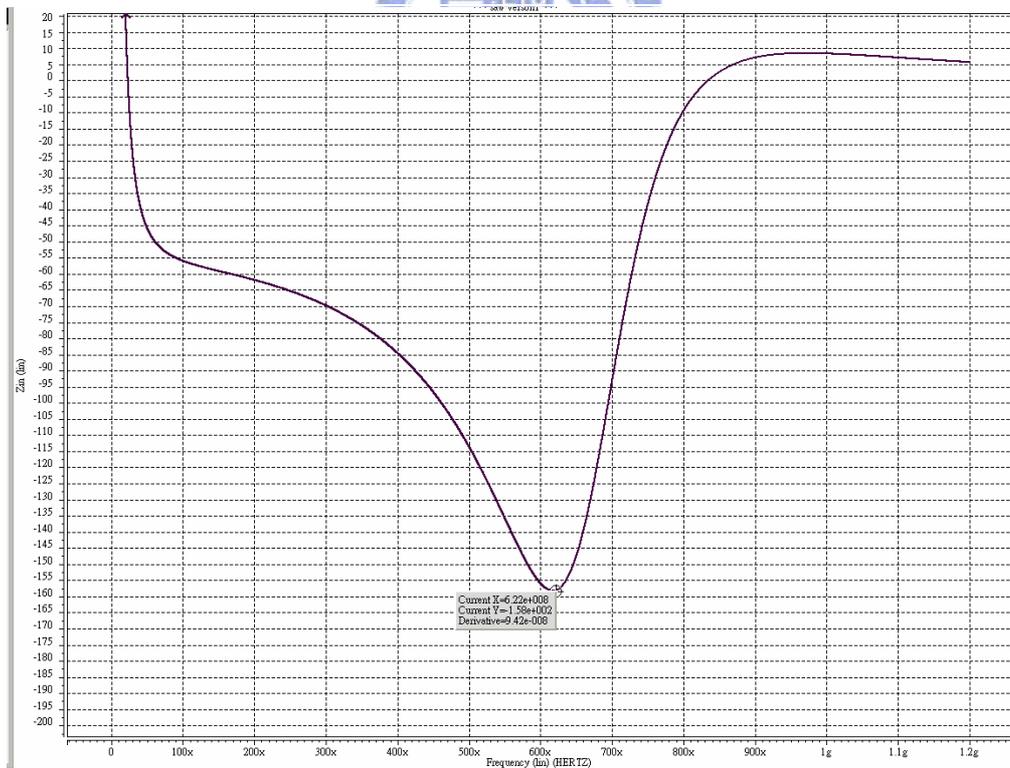
### 3.2.2 頻率調整之設計

由於振盪器的振盪頻率會受到製程、溫度以及種種環境變數等影響，我們希望能在設計中加入頻率調整的機制，以因應各種環境變數所造成輸出頻率飄移。在振盪器電路中，可變電容(Varactor)為最常用的頻率調整方法，因此在電路設計上，我們將先調整兩旁負載電容找出合理的振盪範圍，也就是在此電容值範圍內負電阻之值能維持一定比例來確保起振，再藉此觀察出振盪頻率調整範圍，最後將電容替換成可變電容重複同樣的流程。圖 3.6(a)為替換兩旁負載電容所相對應的負電阻值。由此我們可以看出適當的電容值範圍約在 8~16pF 之間，就應用範圍的較適當值為 16pF。圖 3.6(b)為參數選定後之負電阻趨勢圖，除了足夠大的負電阻外，其最大負電阻也設計在所需要的區間附近。

由於振盪器在高品質因數下，時域的起振模擬極為耗時，且由於 Hspice 本身解析度的問題，使得其傅立葉轉換將與正確的輸出頻譜有所偏差，故我們以 (2.12) 式為基礎，利用振盪產生時的相位條件來預估輸出頻率。圖 3.7 為不同負載電容時連同共振腔一起考慮時所相對應的阻抗虛部，振盪頻率產生於此值為零之時，由圖 3.7 可以看出當負載電容在 8~16pF 的範圍內變化時，振盪頻率將在 622.1~622.8MHz 間變化，在頻率方面的偏差不大。且根據 2.2.4 節的阻抗軌跡圖分析，我們得知起振後的頻率會與此預估值略有偏差，主要是因為在起振後與剛開始起振時的虛部阻抗不相同所導致，但頻率的調動範圍大致上仍有相當的準確度。在種種的考量之下，這種頻率預估方式仍不失一有效率且擁有一定準確度之方法。



(a)



(b)

圖 3.6 (a)改變負載電容所相對應的負電阻值 (b)參數選定後之負電阻趨勢

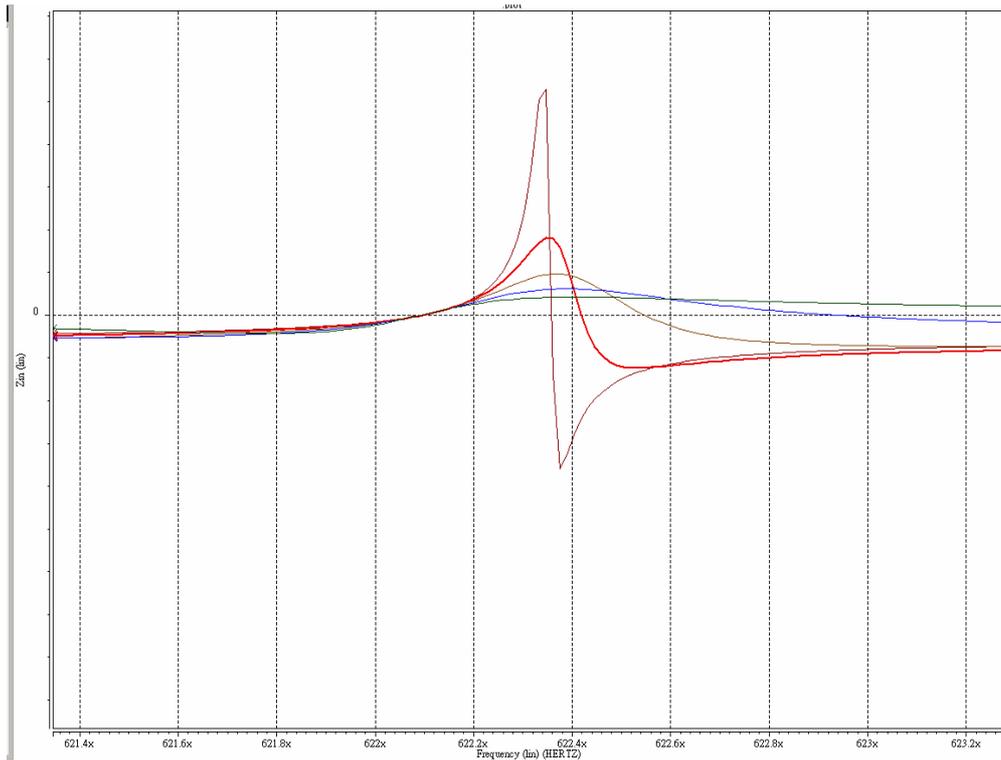


圖 3.7 振盪迴路虛部阻抗圖

在實現振盪器的時候，調諧電容的方式通常是透過所謂的可變電容(Varactor)來對振盪迴路進行相位調整，進而改變諧振頻率以達到壓控目的，在附錄 D 中將會對一般可在電路中使用的可變電容作介紹。為了同時兼顧成功起振與適當的頻率調諧，由圖 3.6 與圖 3.7 中得知負載電容值的適當範圍約在 8~16pF 之間，因此我們在可變電容的設計上也將以此為基準。就製程提供的 MOS 可變電容來說，其容值受電晶體寬度(W)與通道長度(L)兩個元件參數所影響，電晶體寬度與通道長度的乘積(W\*L)決定了可變電容的容值調動範圍，使用短通道的電晶體有較小的電容調動範圍，反之長通道有著較大的電容調動範圍，但另一方面寄生電阻又與通道長度成正比[16]，故長通道會使得品質因素變差，進而影響到輸出頻率的穩定度。一般在次微米製程的設計上，為了維持適當的電容比例與品質因數，通道長度通常設計在  $L_{\min} \sim 3L_{\min}$  之間[19]，而在選定了所需要的通道長度後，再依所需要的電容大小，選取適當的電晶體寬度。由於 MOS 可變電容所表現的

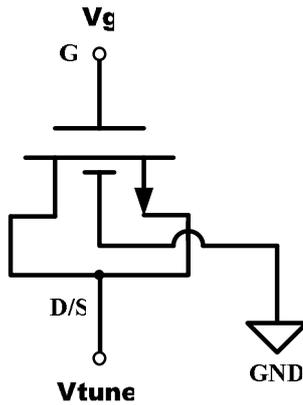


圖 3.8 MOS 可變電容電路結構示意圖

電容值與加在其兩端的相關，而當振盪發生時其兩端跨壓會隨著振盪訊號而改變，所謂大訊號的電容分析方式便針對此現象而發展出來[附錄 C]。

可變電容的電路示意圖如圖 3.8，其中閘極(Gate)端接在輸出端，基底(Body)部分接地，源極(Source)和汲級(Drain)接在一起並與調諧電壓(Tuning Voltage)連接，藉由調整調諧電壓來對電容值進行調校，進一步調整輸出頻率。

利用大訊號的分析方式，我們得到了可變電容與調諧電壓的關係。過大的調動範圍會使得輸出頻率穩定度變差[19]，而由之前的負電阻分析我們得知負載電容有正常工作的使用範圍，故我們將可變電容設計在 1~6pF 之間，不足的電容值部份以固定電容實現之。圖 3.9 為利用 Hspice 模擬出的可變電容調諧電壓與輸出頻率之關係圖，由此圖可看出此振盪器的頻率調諧範圍約在±13ppm 以內。

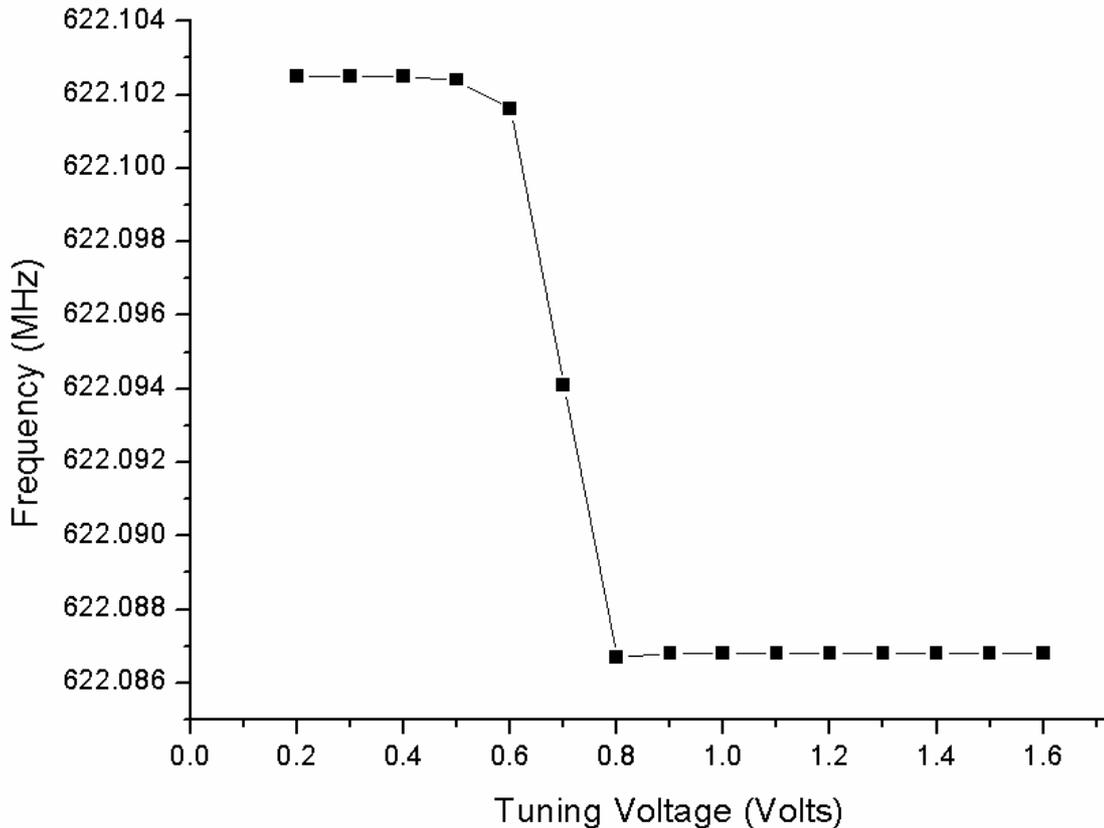


圖 3.9 調諧電壓與輸出頻率之關係

### 3.2.3 環境因素變動之模擬

在設計 IC 時，除了合乎要求的規格之外，另外一項重要的考量便是在環境因素變動之下 IC 是否能夠保持正常工作的狀態，此項考慮會對設計出的 IC 良率有著重大的影響。以下我們將針對此要點對設計進行模擬分析。

由於表面聲波元件擁有高品質因數(High Q Factor)，進行完整的時域振盪模擬為一件極為費時的工作，故此項模擬上我們觀察負電阻以確保成功起振為主。圖 3.10 為各種環境變因下的負電阻與調諧電壓關係圖。由圖 3.10 可以看出負電阻在高溫以及 SS Corner 的時候會略為不足，使得起振時間可能拉長甚至無法成功起振，然而在大部分的環境變因下此電路仍可正常工作。

為了觀察此電路的正常工作範圍，我們針對圖 3.10 中一般狀況的 TT Corner 和負電阻最為不足的 SS Corner 做時域分析，並對其進行快速傅立葉轉換(FFT)

以觀察其頻譜。圖 3.11 為 TT Corner 狀況下的時域波形與其頻譜，頻譜由於 Hspice 軟體本身快速傅立葉轉換的解析度有所限制，故得到的主頻會有所偏差。圖 3.12 為 SS Corner 下的振盪波形與其頻譜，從圖中可看出此狀況下仍可成功起振，而主頻的位置亦在預估的合理範圍之內，比較明顯的差別則是在輸出波形的振幅大小，由於負電阻為能量的另一種形式，故較小的負電阻狀況下輸出波形振幅較小實屬一合理現象。

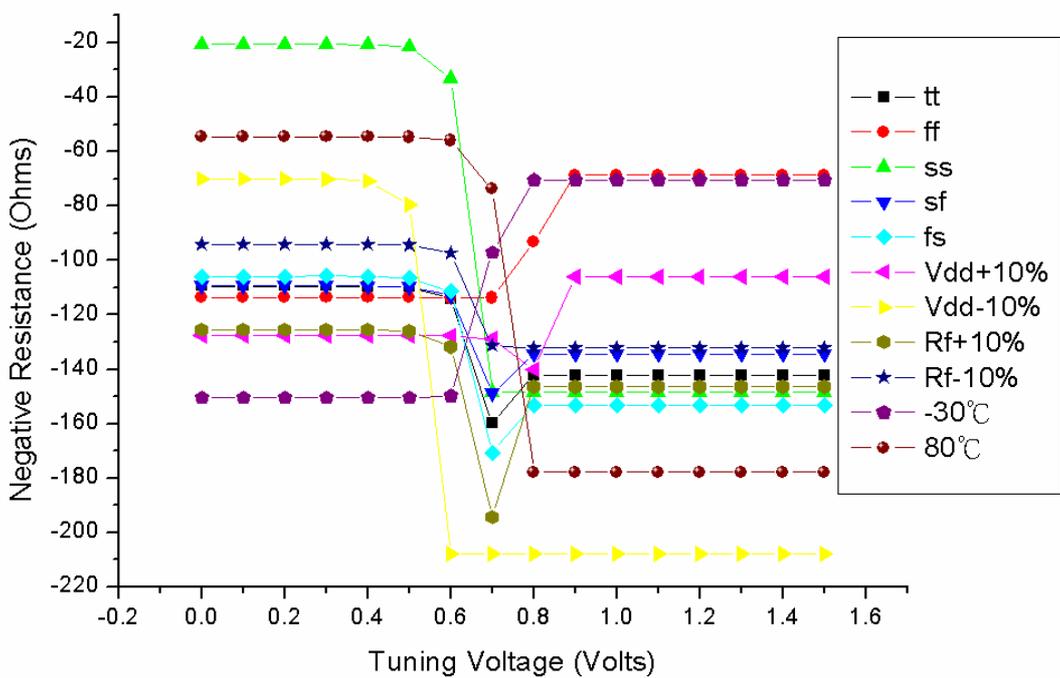
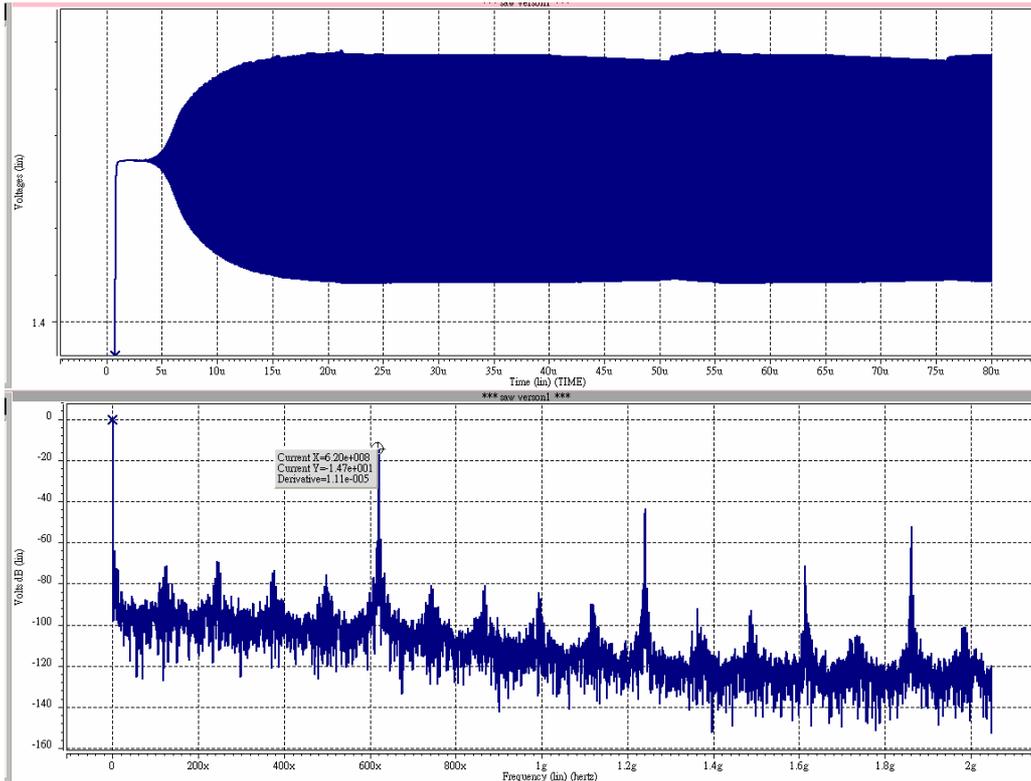
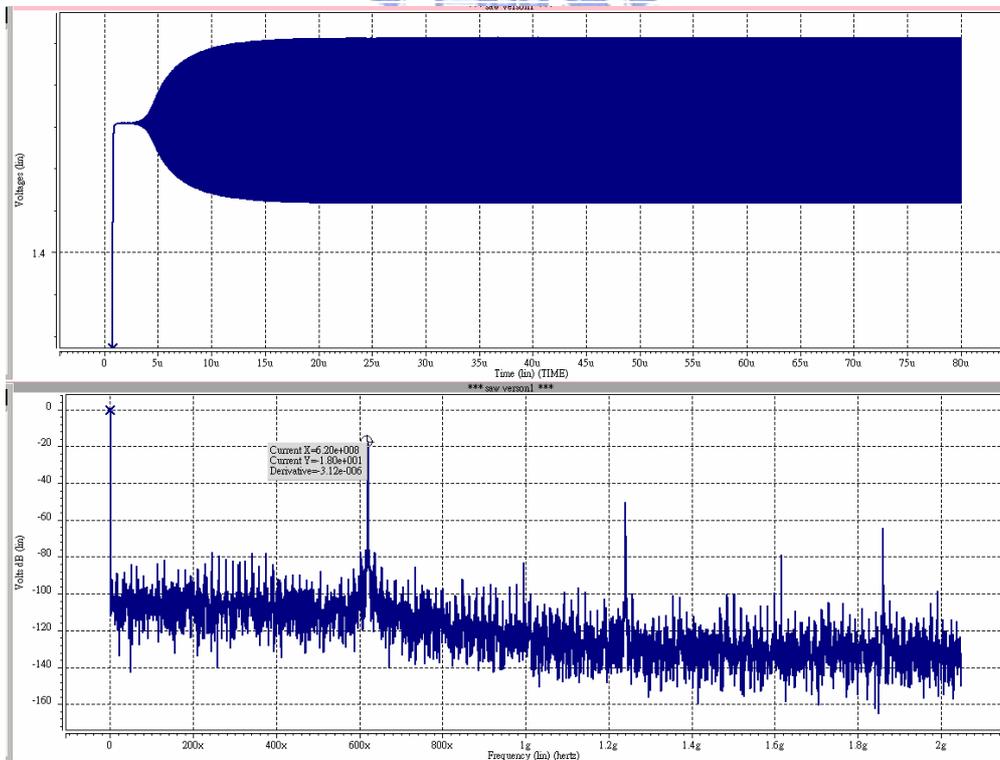


圖 3.10 各種環境變因下的負電阻與調諧電壓關係圖



(a)



(b)

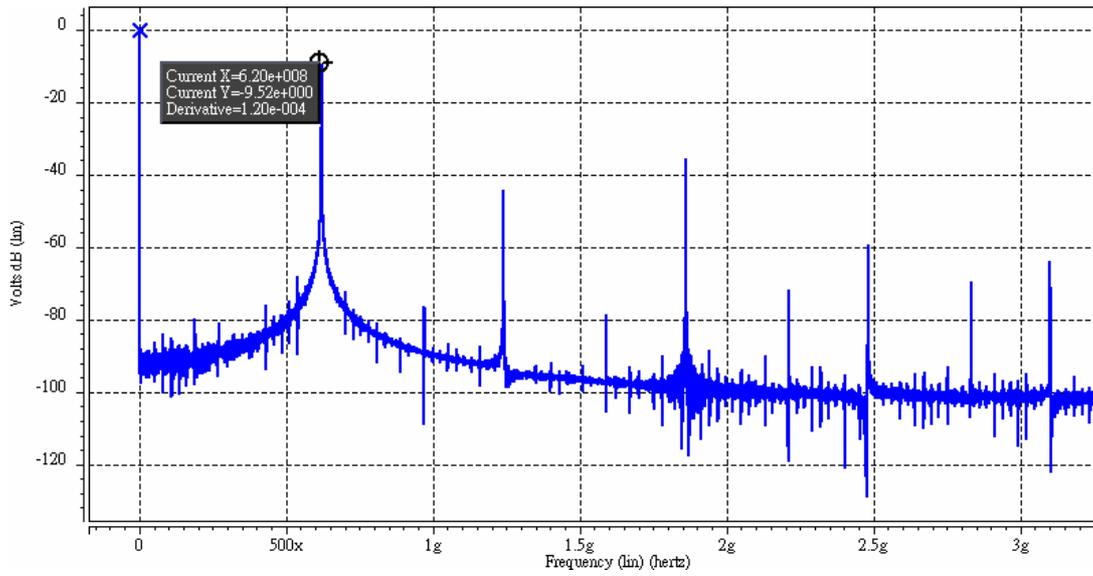
圖 3.11 模擬震盪波形與其頻譜 (a) TT Corner (b) SS Corner

### 3.2.4 三級與一級電路之比較

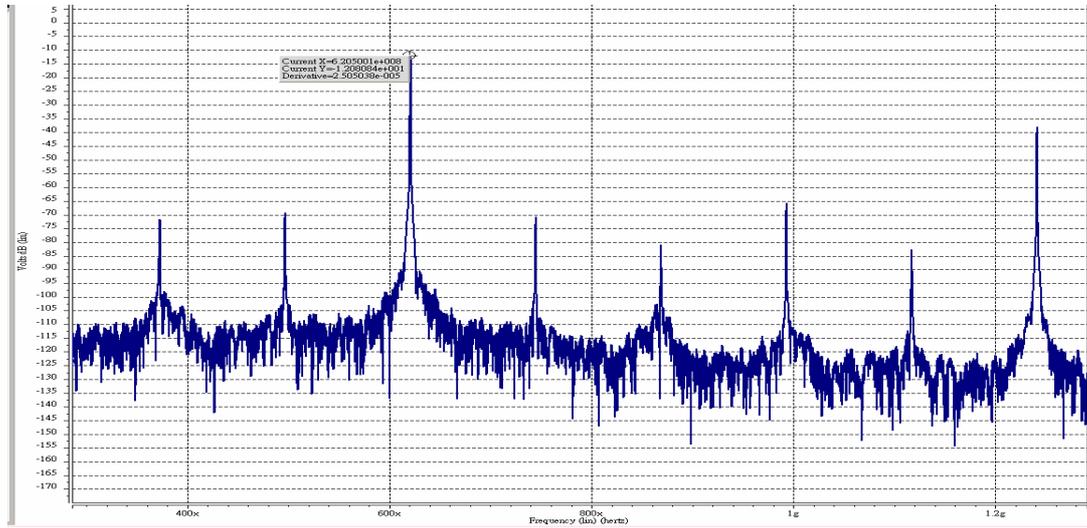
根據圖 2.15 的數學解析，單一增益級電路為了達到足夠大的負電阻，在電導值上有著較為嚴苛的要求，換句話說，也就是設計需要足夠大的電晶體尺寸來達到起振，而其負電阻的上限也較三級電路來得小。我們根據文獻[17]中所提到的單級增益電路設計，來與以上的三級電路設計作一簡單的比較，由於文獻[17]中的振盪電路的負載與此三級電路不同，故此三級串接電路在模擬上負載必須有所調整，表 3.1 為調整後兩者之比較表格，由比較表中我們可以看出三級電路能量使用效率明顯高過單級電路，且其負電阻較大，可容許較大的負電阻飄移偏差，相對地良率高過單級電路。

Topology	Single Stage	Three-cascaded Stage
Supply Voltage	3V	3V
Power Consumption	85.08mW	25.69mW
Current Consumption	28.36mA	8.56mA
Negative Resistance	-22ohms	-158ohms
Spectrum Magnitude	-9.52dBm	-12.08dBm
Frequency	620.31MHz	620.5MHz
Efficiency on Found.	0.131%	0.241%

表 3.1 單級與三級電路之比較表



(a)

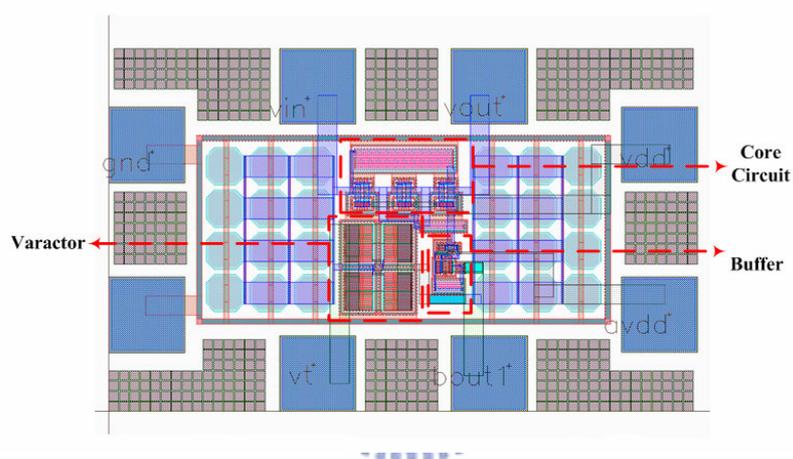


(b)

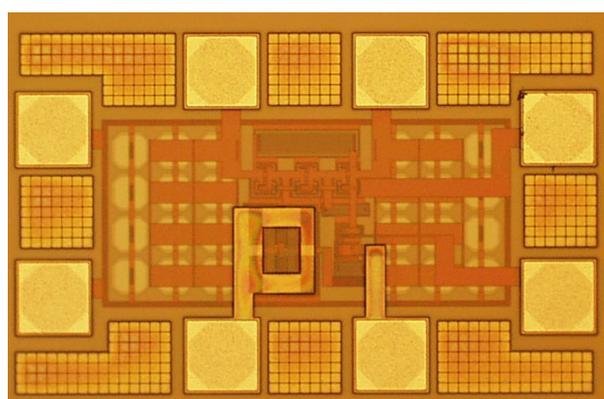
圖 3.12 單級與三級電路頻譜比較圖 (a) 單級 (b) 三級

### 3.3 三級壓控表面聲波振盪器之電路之量測與分析

圖 3.13 為本論文晶片(D35-95A-43)的全電路佈局圖與 Raw Die 的照相圖。在佈局時以對稱性為原則，以降低製程偏移誤差。量測電路板盡量縮小走線距離，SMA 接頭為輸出端，以乾電池為提供電源避免電源供應器可能帶來的漣波雜訊干擾，表面聲波元件以外接方式相連，尤需注意避免其端點間的串音效應 (Crosstalk)所可能帶來的不良影響，同時必須注意良好接地點的設置，測試板如圖 3.14 所示，之後以 HP8596E 頻譜分析儀觀測其頻譜，E5071B 網路分析儀進行負電阻量測。

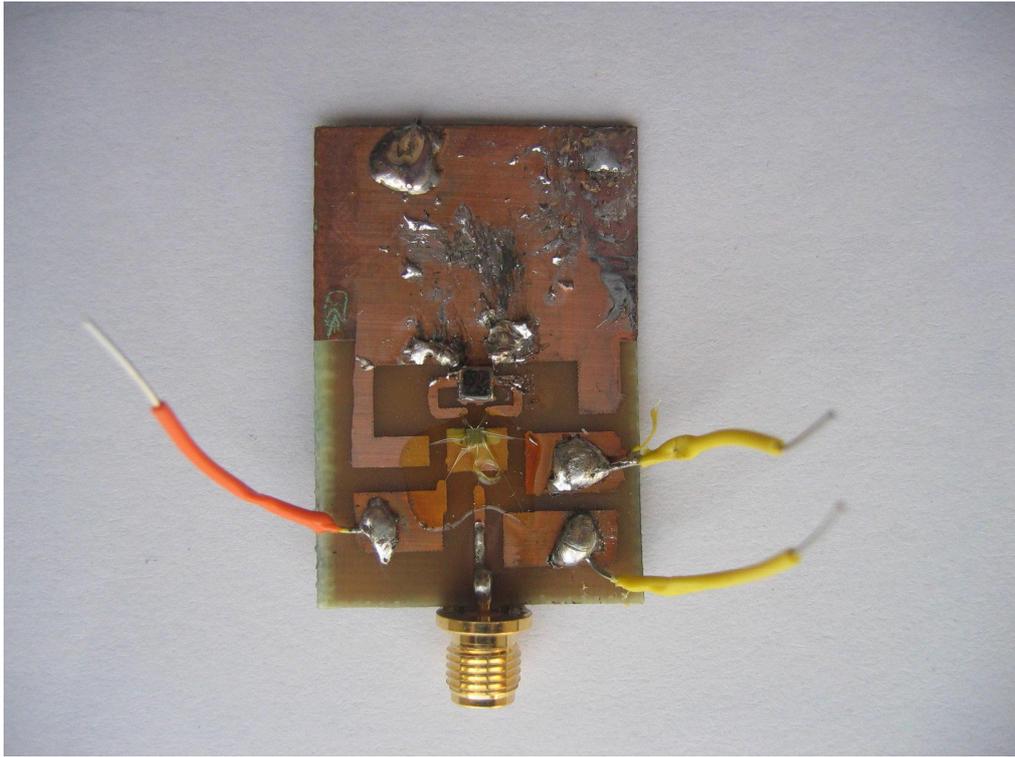


(a)

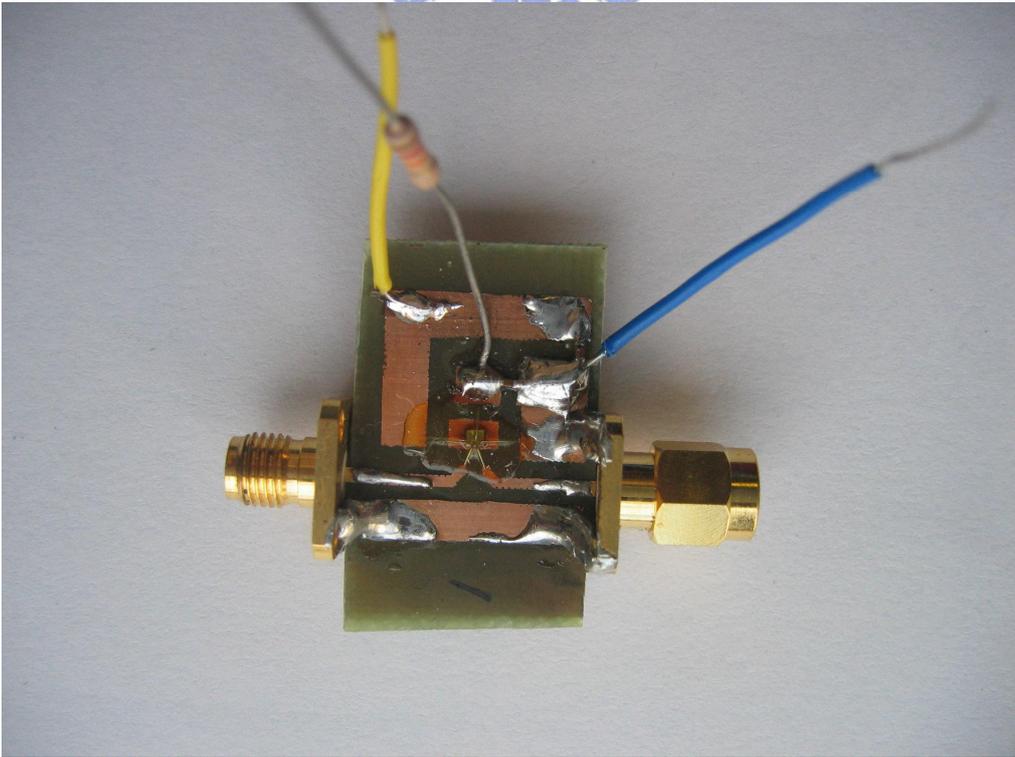


(b)

圖 3.13 (a)晶片佈局圖 (b)Raw Die 照相圖



(a)



(b)

圖 3.14 (a)頻譜量測電路板 (b)負電阻量測電路板

### 3.3.1 振盪器之頻譜與消耗功率分析

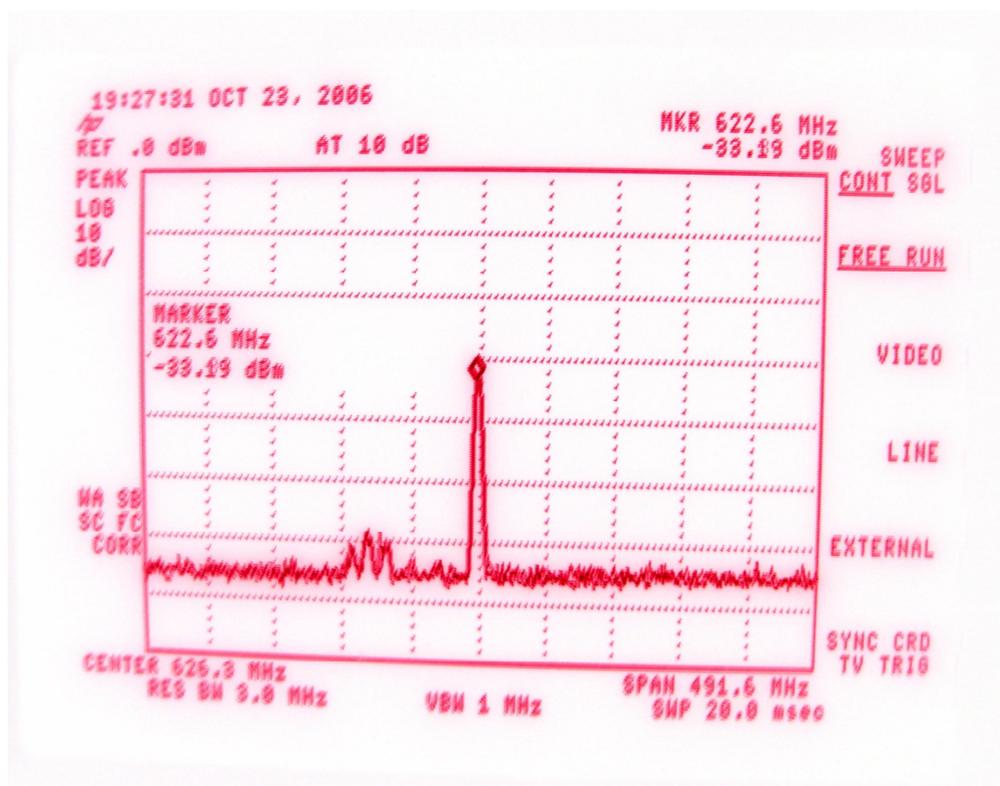


圖 3.15 輸出頻譜量測圖

圖 3.15 為所量測到之輸出頻譜圖。和模擬相比，其頻譜強度約衰減了 10~20dBm，推測原因有二，一是緩衝級的設計不良所導致，二是其在所需頻率的負電阻不若原本之設計。首先我們針對第一項假設作更進一步的驗證，同時也為了確定此電路達到低功率消耗的目標，表 3.2 為一些相關量測資料。從表 3.2 的數據來看，發現主電路之電流與模擬結果相較之下略為衰減，而緩衝級所消耗之電流卻顯然不足，而輸出的直流準位也和模擬有些許出入，由此我們推測緩衝級電路的設計不佳可能為頻譜強度衰減的原因之一。

為了確認核心電路能夠確實提供能量抵銷共振槽之損耗，並對頻譜衰減的第二項推測做進一步的確認，在下一章節我們將對此振盪器的核心電路進行負電阻量測與分析。

	Core Circuit	Buffer	Output DC level
Sample 1	4.52mA	0	0
Sample 2	4.23mA	1.51mA	1.38V
Sample 3	6.31mA	1.21mA	1.43V
Sample 4	3.99mA	2.16mA	1.54V
Simulation	8.56mA	8.87mA	1.47V

表 3.2 消耗電流與輸出直流準位比較

### 3.3.2 振盪核心電路之負電阻分析與量測

雙埠網路的差動阻抗分析可利用量測其 S 參數來分析[26]，其轉換公式如(3.3)式所示：

$$Z_d = 2Z_o \frac{(1 - S_{12})(1 - S_{21}) - S_{11}S_{22}}{(1 - S_{11})(1 - S_{22}) - S_{12}S_{21}} \quad (3.3)$$

本論文核心電路的負電阻值即為其差動輸入阻抗之實部，我們先利用網路分析儀進行 S 參數之量測，再根據(3.3)式利用 ADS 軟體進行換算求得負電阻值。負電阻量測結果如圖 3.16(a)。和圖 3.6(b)的模擬結果比較，量測值變化明顯地較為陡峭，且使用頻寬為相對窄頻，使得此電路所振盪主頻位置的負電阻為損耗電阻的三倍以下，提供的能量相對不足。根據(3.1)式的負電阻解析，此現象極可能為前兩級電路提供過量的相位延遲所導致。此電路所使用的製程電阻在高頻時會有等效的二極體寄生產生，而第二級電路中的電阻又為相位調節之關鍵，且晶片與共振腔之間的接線每 1mm 約有 150mΩ 和 1nH 的等效寄生，因此我們在模擬上以寄生模型取代原本的模擬做修正，並觀測此時前兩級所提供的相位延遲，修正過後的模擬圖如圖 3.16(b)所示。

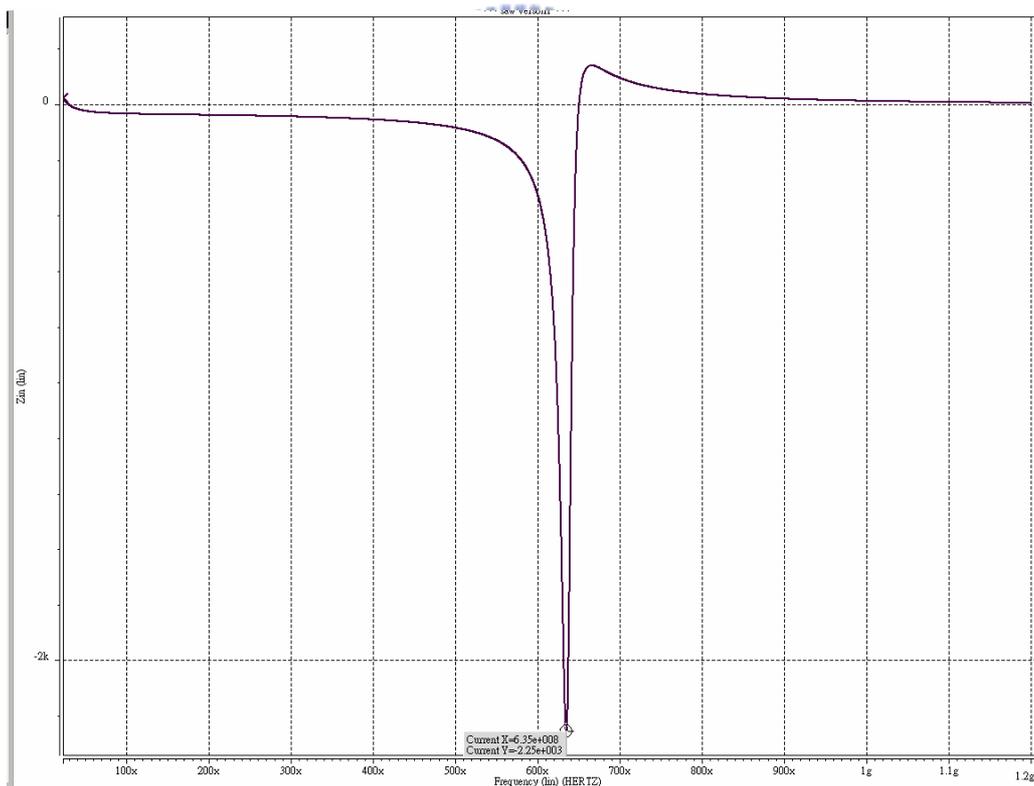
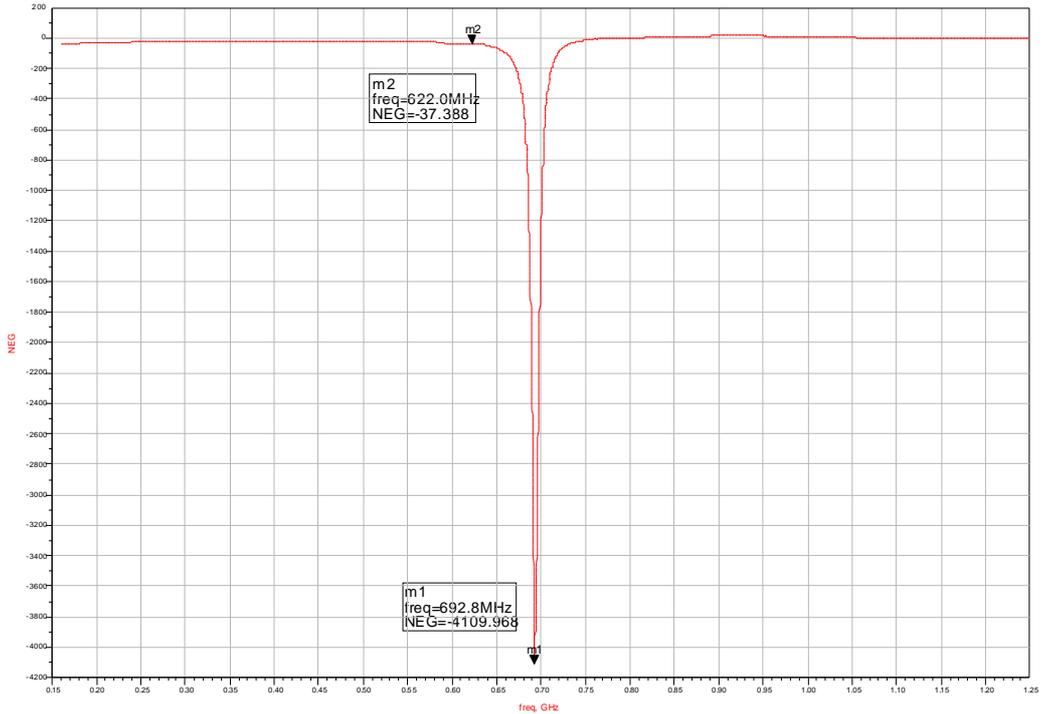


圖 3.16 (a)負電阻量測結果(b)負電阻模擬修正結果

此時前兩級提供的相位延遲為  $0.4\pi$ ，由圖 3.16 的模擬修正可看出相位偏移對此電路有著明顯影響，且極可能為造成量測與下線前模擬的負電阻差距主因。

量測結果在所需要的振盪頻率能提供振盪所需的負電阻大小，然而其衰減可能對輸出頻譜造成不良之影響，且其可使用頻寬過窄，使得此電路的使用範圍受到侷限。

另外我們觀測此時的虛部零交越點來對振盪頻率做分析，圖 3.17 為表面聲波共振腔與共振電路的阻抗虛部量測圖。除了本來所需要的 622MHz 有零交越點之外，另外在 621MHz 和 624MHz 處亦產生一零交越點，在此可能對振盪出來的頻率產生偏差。

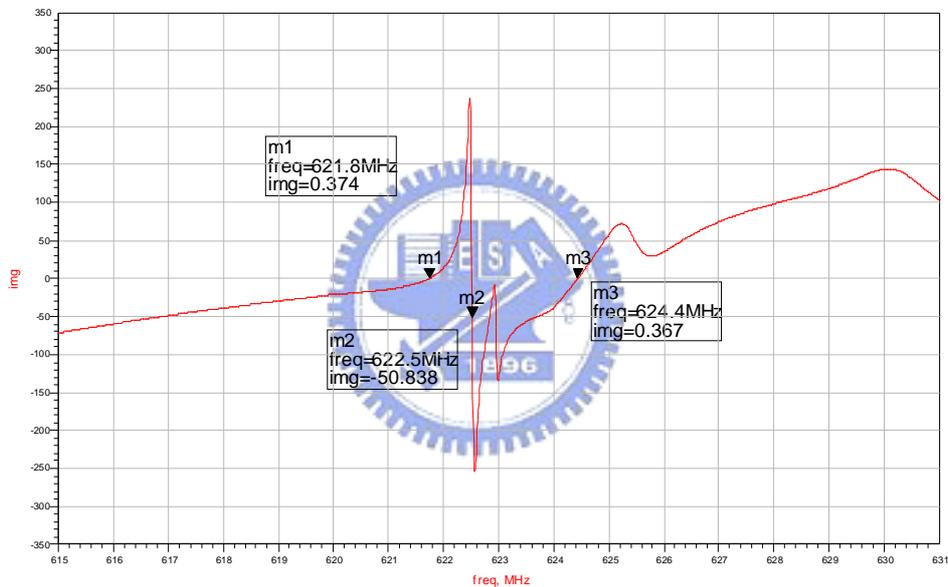


圖 3.17 表面聲波共振腔與共振電路的阻抗虛部量測圖

### 3.3.3 量測結果之討論

根據以上的量測結果，我們發現此電路的緩衝級需要再做修正。此外在相位調節部份，降低使用電阻之寄生為重要關鍵，偏移較大的 poly 電阻或較先進的 SOI 製程均可列為參考之改進方式。為了使得此電路能夠有著較高的良率，緩衝級電路為首要改進目標，再者我們必須對此相位調節方式進行修正或補償，以克服此電路遇到所可能遇到的製程偏移與寄生效應等種種不良因素。

## 第四章 結論

本論文研究在於提出一個三級表面聲波振盪器的架構與分析方法，並使用 TSMC 所提供的  $0.35\mu\text{m}$  CMOS 製程來進行實驗方面的驗證。傳統的皮爾斯架構振盪電路具有易解析與較低寄生等優點，然而根據解析與軟體設計，我們了解到其具有負電阻不足與消耗功率較大的缺點。為了克服這兩個缺點，本論文提出了一個三級架構，並對此架構提出一套理論作為基礎，再以此基礎來進行一設計流程。

根據本論文的研究結果，在前兩級有著相同的相位延遲的前提下，模擬所得之負電阻值較解析解來的小，關於此現象我們的解釋有二：第一、由於解析解並未因應不同製程作修正(而事實上過多的考慮也會喪失解析解本身簡化設計之意義)，而模擬時卻有許多額外的寄生必須列入考慮；第二、在模擬時所使用的相位延遲是利用交流分析所得，此方法易於分析卻可能與實際的相位延遲狀況有所誤差。從量測的結果看來，此電路在低功率下能提供負電阻來成功起振，且較大的負電阻亦容許了較大的製程偏差；另外，本架構在相位設計有所偏差時其負電感相對窄頻，且強度極大，可能產生過大的寄生振盪而影響到本來的振盪機制，此乃電路對於相位延遲參數敏感所致，因此在設計上必須考慮穩定的相位機制，也就是利用一個較為可靠的相位調節用電阻，避免電路在測試平台設計不佳或因寄生而影響其良率。

在未來設計者能夠以本論文所提出的理論為基礎，尋求一個更加穩定的相位調節機制，且可針對不同的應用層面作不同的相位延遲設計，並在良率、消耗功率與輸出頻譜強度等種種因素作取捨，對電路找出一套最佳化設計評估。

# 附錄 A

## 壓電共振腔的等效模型

### A.1 非壓電材料等效模型[20]

一受到外力的物體內部會產生應力(Stress)作用，使物體產生形變(strain)。藉由虎克定律和牛頓定律推得聲波傳遞方程式(A.1)：

$$\frac{\partial v}{\partial z} = \frac{1}{c} \frac{\partial T}{\partial t}, \quad \frac{\partial T}{\partial z} = \rho \frac{\partial v}{\partial t} \quad (\text{A.1})$$

經由(A.1)式，我們可以看出來聲波在介質中傳遞的特性與電磁波在傳輸線上的傳遞方式十分類似，只要將兩者相互對照，即可發現彼此等效的關係，對照關係如表 A.1：

聲波在介質中參數	電磁波在傳輸線上參數
質點速度 $v$	電流 $I$
應力 $T$	電壓 $V$
密度 $\rho$	單位長度電感 $L$
剛性常數倒數 $1/c$	單位長度電容 $C$

表 A.1 聲波與電磁波參數對應表

而方程式的對應如表 A.2 所示：

聲波方程式	傳輸線方程式
$\frac{\partial T}{\partial z} = \rho \frac{\partial v}{\partial t}$	$\frac{\partial V}{\partial z} = -L \frac{\partial I}{\partial t}$
$\frac{\partial v}{\partial z} = \frac{1}{c} \frac{\partial T}{\partial t}$	$\frac{\partial I}{\partial z} = -C \frac{\partial V}{\partial t}$
$v_a = \sqrt{\frac{c}{\rho}}$	$v_p = \sqrt{\frac{1}{LC}}$
$Z = \rho v_a$	$Z_o = \sqrt{\frac{L}{C}}$

表 A.2 聲波與電磁波方程式對應表

$v_a$  : phase velocity of acoustic wave

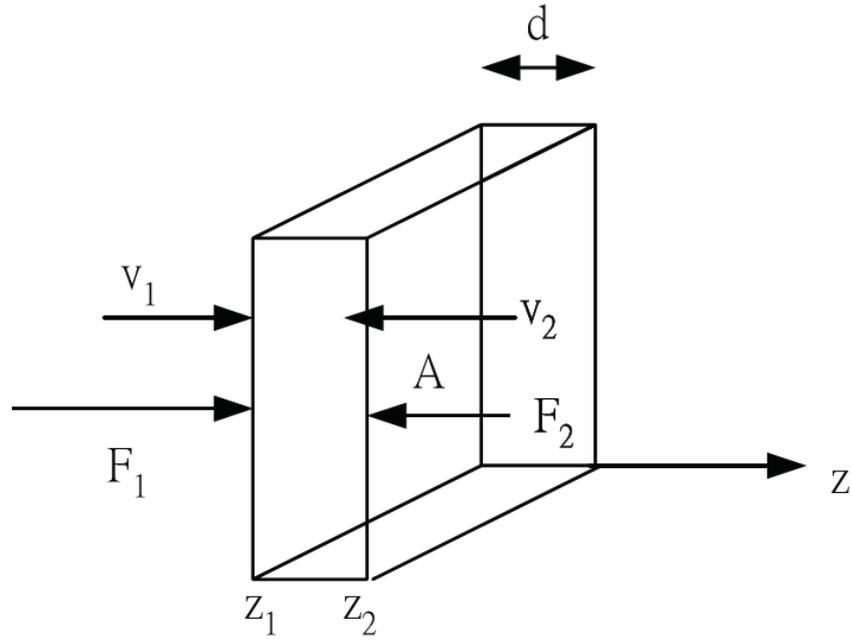


圖 A.1 聲波傳遞的示意圖

聲波傳遞的示意圖如圖 A.1，由波的傳導方程式[15]，我們可以將聲波的傳遞方程式以傳輸線方程式類比之，令聲波  $u$  如(A.2)式：

$$u = ae^{-\gamma z} + be^{\gamma z} \quad (\text{A.2})$$

利用  $z = z_1$  和  $z = z_2$  兩個邊界條件得到(A.3)式和(A.4)式：

$$v_1 = u_1' = j\omega(ae^{-\gamma z_1} + be^{\gamma z_1}) \quad (\text{A.3})$$

$$v_2 = u_2' = j\omega(ae^{-\gamma z_2} + be^{\gamma z_2})$$

由(A.3)式  $\Rightarrow j\omega ae^{-\gamma z_1} e^{\gamma z_2} = v_1 e^{\gamma z_2} - j\omega b e^{\gamma(z_1+z_2)}$ ，又  $z_2 - z_1 = d$

$$\Rightarrow j\omega a e^{\gamma d} = v_1 e^{\gamma z_2} - j\omega b e^{\gamma(z_1+z_2)} \quad (\text{A.4})$$

$$\text{由(A.3)式} \Rightarrow j\omega b = v_2 e^{-\gamma z_2} - j\omega a e^{-2\gamma z_2} \quad (\text{A.5})$$

將(A.5)式帶入(A.4)式可得：

$$j\omega a = \frac{v_1 e^{\gamma z_2} - v_2 e^{\gamma z_1}}{2 \cdot \sinh(\gamma d)} \quad (\text{A.6})$$

$$j\omega b = \frac{v_1 e^{-\gamma z_1} - v_2 e^{-\gamma z_2}}{2 \cdot \sinh(\gamma d)} \quad (\text{A.7})$$

而在非壓電材料中，其外力可以表示成

$$F = A \cdot T = A \cdot c \frac{\partial u}{\partial z} = -\gamma c A (ae^{-\gamma z} - be^{\gamma z})$$

$$= Z (j\omega a e^{-\gamma z} - j\omega b e^{\gamma z}) \quad \text{where } Z = \frac{j c \gamma A}{\omega} = Z_a \cdot A \quad (A \text{ 為面積}) \quad (\text{A.8})$$

由(A.6)、(A.7)以及(A.8)三式：

$$F_1 = Z \left( \frac{v_1}{\tanh(\gamma d)} - \frac{v_2}{\sinh(\gamma d)} \right)$$

$$F_2 = Z \left( \frac{v_1}{\sinh(\gamma d)} - \frac{v_2}{\tanh(\gamma d)} \right)$$

再由三角函數公式  $\frac{1}{\tanh(\gamma d)} = \frac{1}{\sinh(\gamma d)} + \tanh\left(\frac{\gamma d}{2}\right)$ ：

$$F_1 = \frac{Z}{\sinh(\gamma d)} (v_1 - v_2) + Z \tanh\left(\frac{\gamma d}{2}\right) v_1 \quad (\text{A.9})$$

$$F_2 = \frac{Z}{\sinh(\gamma d)} (v_1 - v_2) - Z \tanh\left(\frac{\gamma d}{2}\right) v_2 \quad (\text{A.10})$$

由以上公式可以得到非壓電材料內部聲波傳播的 T 型等效網路如圖 A.2

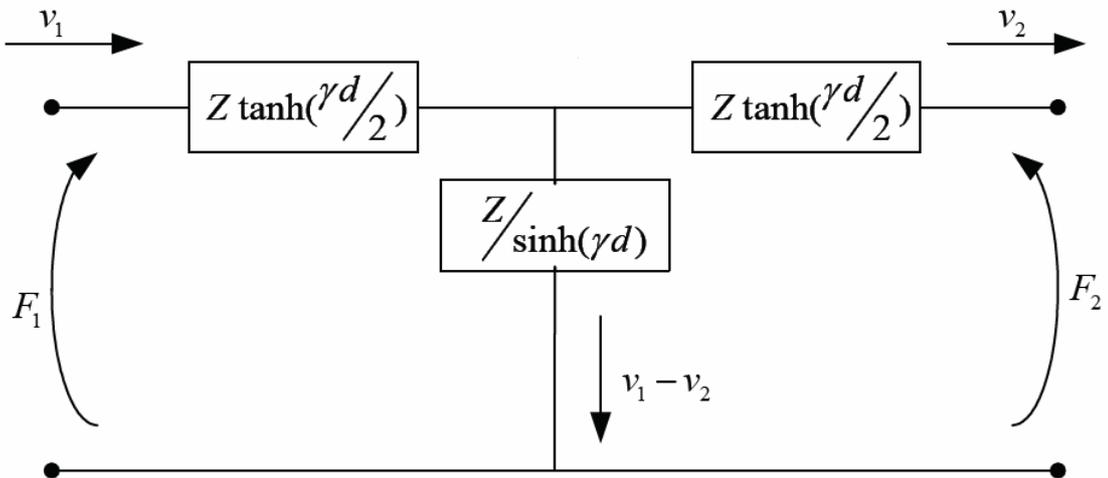


圖 A.2 非壓電材料內部聲波傳播的 T 型等效網路

我們利用表 A.1 的對應關係，可將圖 A.2 換成傳輸線的 T 型等效電路如圖 A.3：

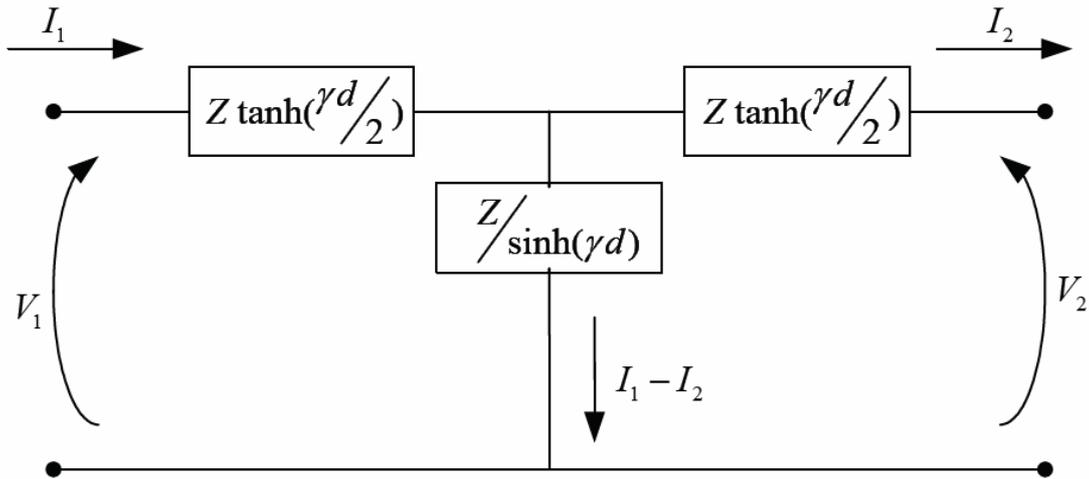


圖 A.3 傳輸線的 T 型等效電路

由圖 A.3 我們可以得到 V 和 I 的關係如(A.11)式：

$$\begin{bmatrix} V_1 \\ V_2 \end{bmatrix} = Z \begin{bmatrix} \frac{1}{\sinh(\gamma d)} + \tanh\left(\frac{\gamma d}{2}\right) & \frac{1}{\sinh(\gamma d)} \\ \frac{1}{\sinh(\gamma d)} & \frac{1}{\sinh(\gamma d)} + \tanh\left(\frac{\gamma d}{2}\right) \end{bmatrix} \begin{bmatrix} I_1 \\ -I_2 \end{bmatrix} \quad (\text{A.11})$$

將(A.11)式轉換成 ABCD 矩陣得到(A.12)式：

$$\begin{bmatrix} V_1 \\ I_1 \end{bmatrix} = \begin{bmatrix} \cosh(\gamma d) & Z \sinh(\gamma d) \\ \frac{\sinh(\gamma d)}{Z} & \cosh(\gamma d) \end{bmatrix} \begin{bmatrix} V_2 \\ I_2 \end{bmatrix} \quad (\text{A.12})$$

比較一段特性阻抗為  $Z_o$ ，長度為  $l$  的傳輸線，其 ABCD 矩陣如(A.13)式：

$$\begin{bmatrix} V_1 \\ I_1 \end{bmatrix} = \begin{bmatrix} \cosh(\gamma l) & Z_o \sinh(\gamma l) \\ \frac{\sinh(\gamma l)}{Z_o} & \cosh(\gamma l) \end{bmatrix} \begin{bmatrix} V_2 \\ I_2 \end{bmatrix} \quad (\text{A.13})$$

經由上列的比較，非壓電材料的厚度  $d$  可以等效成傳輸線的長度  $l$ ，而非壓電材料的  $Z = \frac{j\gamma A}{\omega} = Z_a \cdot A$  即可等效成傳輸線的等效阻抗  $Z_o$ ，往後在分析時便可以傳輸線模型觀之，簡化其分析上的困難。

## A.2 壓電材料等效模型

壓電材料在受到外加電場時，內部會產生電場來抵抗外加電場的作用。因應壓電材料的此特性，我們將圖 A.1 加上電氣特性得到圖 A.4：

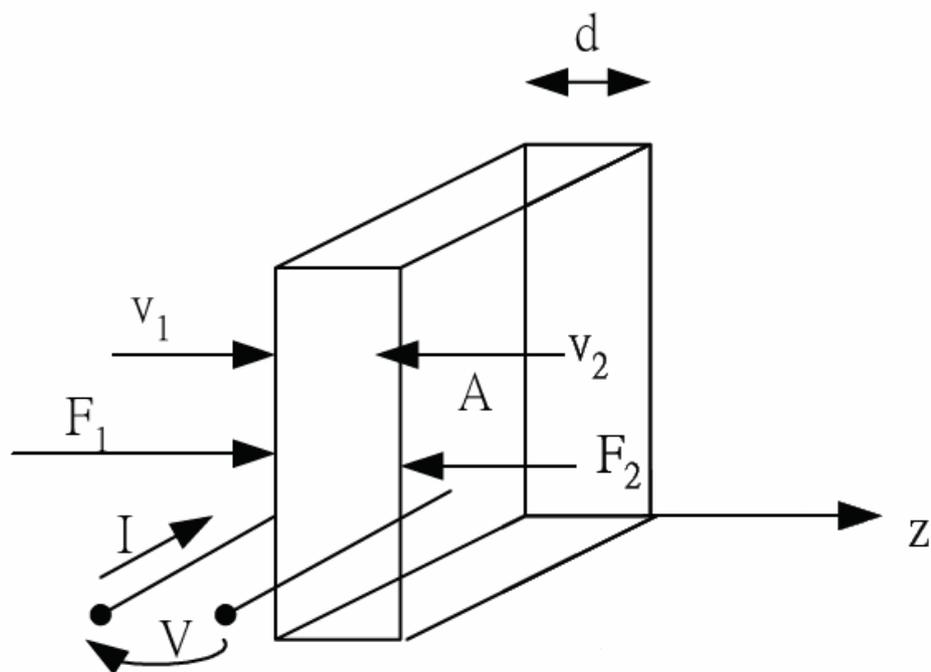


圖 A.4 壓電材料的波傳遞示意圖

以圖 A.4 為基準，可以得到  $v$  和  $F$  的式子如下：

$$v_z(0) = v_1, \quad v_z(d) = v_2$$

$$F_1 = AT_1 = -AT(0), \quad F_2 = AT_2 = -AT(d) \quad (\text{A.14})$$

其中  $T$  為應力。

$$\text{壓電體中電流可表示成 } I = JA = j\omega D_z A \quad (\text{A.15})$$

而在壓電體中，聲波波速可以表示成

$$v_z(z) = (j\omega C \cosh \gamma z + j\omega D \sinh \gamma z)$$

帶入邊界條件得到：

$$v_1 = v_z(0) = j\omega C \quad (\text{A.16})$$

$$v_2 = v_z(d) = (j\omega C \cosh \gamma d + j\omega D \sinh \gamma d) = (v_1 \cosh \gamma d + j\omega D \sinh \gamma d) \quad (\text{A.17})$$

上式即為壓電材料中的聲波傳遞方程式。而壓電材料內部受力與電場的虎克

定律如(A.18)式：

$$\begin{aligned} T &= c^E S - eE_z = c^E \frac{\partial v_z}{\partial z} - eE_z \\ D_z &= eS + \varepsilon^S E_z = e \frac{\partial v_z}{\partial z} + \varepsilon^S E_z \end{aligned} \quad (\text{A.18})$$

(A.18)式可整理如下：

$$E_z = \frac{1}{\varepsilon^S} \left[ D_z - \frac{e}{j\omega} \frac{\partial v_z}{\partial z} \right] \quad (\text{A.19})$$

$$T_z = -\frac{e}{\varepsilon^S} D_z + \frac{1}{j\omega} \frac{\partial v_z}{\partial z} \left[ c^E + \frac{e^2}{\varepsilon^S} \right] \quad (\text{A.20})$$

由(A.15)式，令  $\frac{e}{\varepsilon^S} = h$ ， $c^E + \frac{e^2}{\varepsilon^S} = c^D$  代入(A.20)式可得：

$$T(z) = -\frac{hI}{j\omega A} + \frac{c^D}{j\omega} \frac{\partial v_z}{\partial z} \quad (\text{A.21})$$

分別代入  $z=0, z=d$  兩個邊界條件：

$$\begin{aligned} T(0) &= -\frac{hI}{j\omega A} + \frac{c^D \gamma (j\omega D)}{j\omega} \\ T(d) &= -\frac{hI}{j\omega A} + \frac{c^D \gamma (j\omega)}{j\omega} [-C \sinh(\gamma d) + D \cosh(\gamma d)] \end{aligned}$$

將(A.16)式和(A.17)式代入可得到：

$$T(0) = -\frac{hI}{j\omega A} - \frac{c^D \gamma}{j\omega} \left[ v_1 \frac{1}{\tanh(\gamma d)} - v_2 \frac{1}{\sinh(\gamma d)} \right] \quad (\text{A.22})$$

$$T(d) = -\frac{hI}{j\omega A} - \frac{c^D \gamma}{j\omega} \left[ v_1 \frac{1}{\sinh(\gamma d)} - v_2 \frac{1}{\tanh(\gamma d)} \right] \quad (\text{A.23})$$

由(A.19)式  $E_z$  可以寫成：

$$E_z = \frac{1}{\varepsilon^S} \left\{ \frac{1}{j\omega A} I - \frac{e\gamma j\omega}{j\omega} [-C \sinh(\gamma d) + D \cosh(\gamma d)] \right\}$$

因而得到外加電場的影響

$$V = \int_0^d E_z dz = \frac{1}{j\omega C_o} I + \frac{e}{j\omega \varepsilon^S} (v_1 - v_2) \quad (\text{A.24})$$

$$\text{其中 } C_o = \frac{\varepsilon^s A}{d}$$

由(A.22)、(A.23)和(A.24)三式，我們得到了  $F_1$ 、 $F_2$  和  $V$ ，利用三角函數的性質作整理後可得到：

$$F_1 = \frac{Z}{\sinh(kd)}(v_1 - v_2) + Z \tanh\left(\frac{kd}{2}\right)v_1 + \frac{h}{j\omega}I \quad (\text{A.25})$$

$$F_2 = \frac{Z}{\sinh(kd)}(v_1 - v_2) - Z \tanh\left(\frac{kd}{2}\right)v_2 + \frac{h}{j\omega}I \quad (\text{A.26})$$

$$V = \frac{h}{j\omega}(v_1 - v_2) + \frac{1}{j\omega C_o}I \quad (\text{A.27})$$

由上列各式，我們發現壓電材料的性質能以圖 A.5 表示，此即所謂的 Mason's Model，其比非壓電材料的等效模型多了一個變壓器電路，主要是由於壓電材料會受到外加電場所影響而導致。圖 A.5 中參數  $h = \frac{e}{\varepsilon^s}$ ，其中  $e$  為壓電材料單位面積的帶電量，求得  $h$  的方法如(A.28)式，其中  $k_t^2$  為機電耦合常數(Electromechanical Coupling Constant)， $K^2$  為機電耦合參數(Electromechanical Coupling Factor)。

$$K^2 = \frac{k_t^2}{1 - k_t^2}, \quad h = \sqrt{\frac{K^2 c^E}{\varepsilon^s}} \quad (\text{A.28})$$

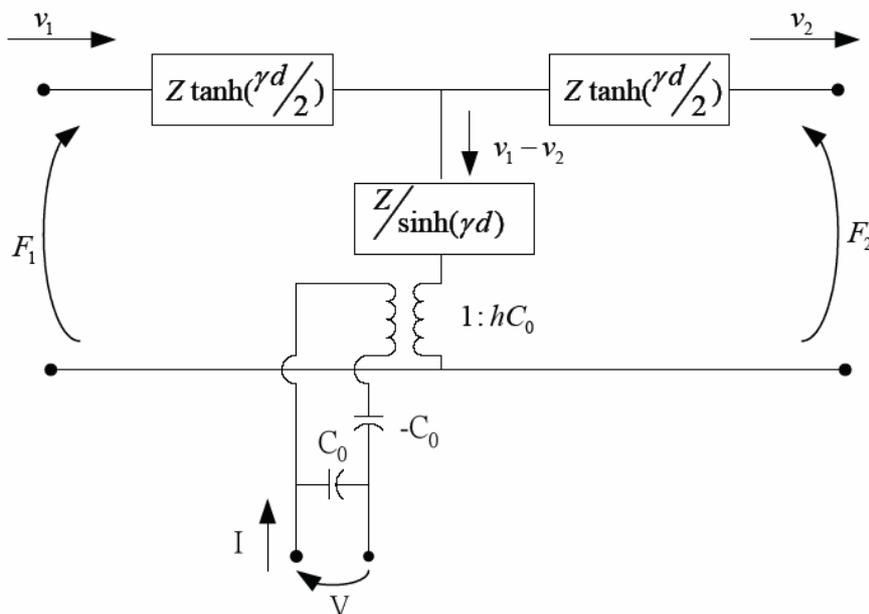


圖 A.5 壓電材料的 Mason's Model

### A.3 壓電共振腔的 Butterworth Van Dyke 模型

由 A.2 中的推導，我們得知壓電材料可以等效為圖 A.5 的電路。此時加上上下電極與基板，我們可以得到較為完整的壓電共振腔等效模型如圖 A.6，其中上下電極與基板根據 A.1 可等效成傳輸線。

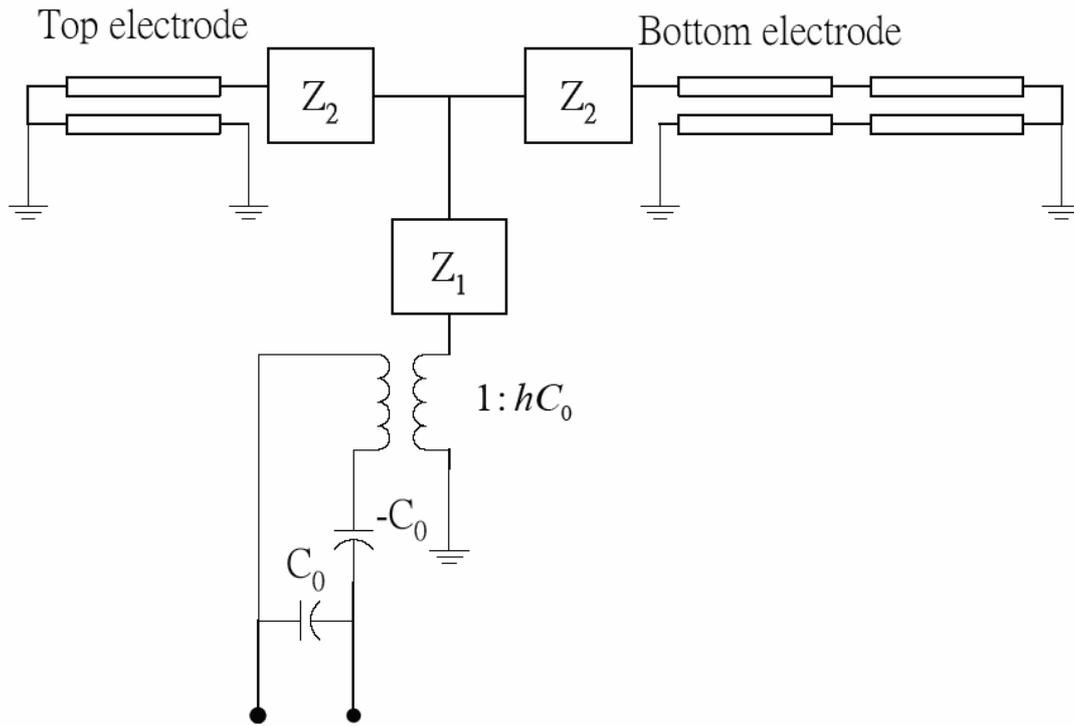


圖 A.6 加上上下電極與基板的等效壓電共振腔模型

利用傳輸線公式  $Z_{in} = Z_o \frac{Z_L + Z_o \tan(\gamma l)}{Z_o + Z_L \tan(\gamma l)}$ ，我們可以得到上電極的等效阻抗

$Z_T$ ，下電極與基板的等效阻抗  $Z_B$ ，再經由等效電路換算：

$$Z_x = (hC_0)^2 Z, \text{ 其中 } Z = Z_1 + (Z_2 + Z_B) // (Z_2 + Z_T)$$

可以得到壓電共振腔的簡化等效模型，如圖 A.7。

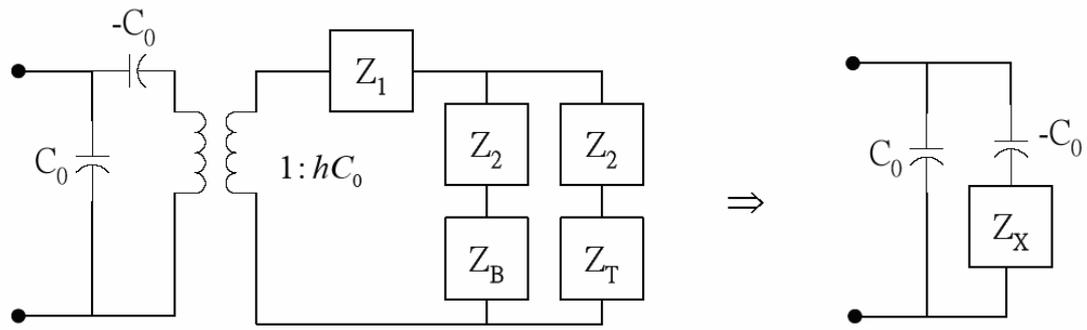


圖 A.7 壓電共振腔的簡化等效模型

此模型恰巧與 Butterworth-Van Dyke 提出的等效模型相同，而根據實際的測量結果此模型確實有相當的參考價值，BVD 等效模型如圖 A.8，模型中的參數萃取方式於第二章已提及。

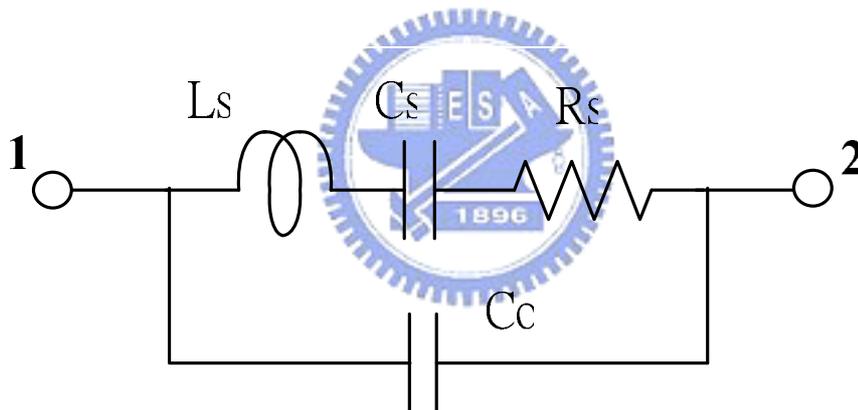


圖 A.8 壓電共振腔 BVD 等效模型

## 附錄 B

# 表面聲波振盪器負電阻之小訊號推導

### B.1 單級表面聲波振盪器之小訊號負電阻推導

在第二章中有提及，在考慮到起振與否的時候，小訊號負電阻為一個便於觀察的參數。已知表面聲波振盪器之電路結構如圖 2.9，利用圖 2.10 的分析方式，我們將表面聲波元件的旁路電容  $C_o$  列入負電阻的考慮之中，得到單級表面聲波振盪器的小訊號等效模形如圖 2.11，其中  $g_m$  值為 PMOS 與 NMOS 兩者的電導並聯(相加)， $V_1$  為兩電晶體閘極到接地點的電壓差。為了分析此電路的小訊號負電阻，在共振腔的兩端我們掛了一個測試電壓來分析，示意圖如圖 B.1。根據克希荷夫電流定律(Kirchhoff's current law)，我們可以分別列出節點 X 和節點 Y 的流入流出電流，再利用此二式求出 XY 兩點間所觀測到之負電阻大小。

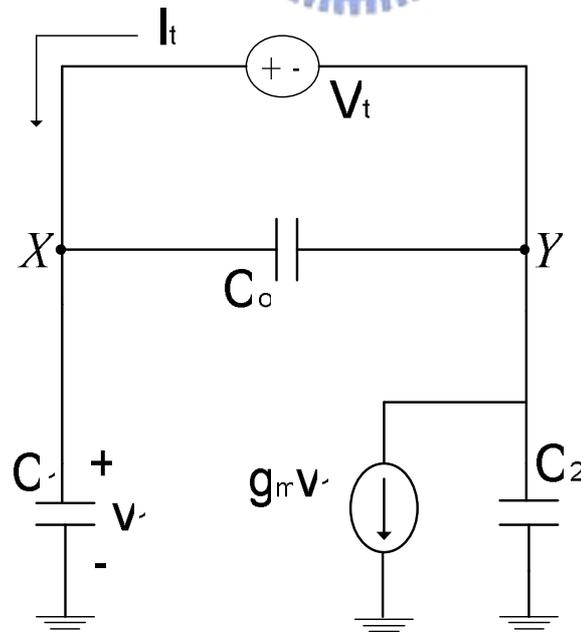


圖 B.1 單級表面聲波振盪器之小訊號負電阻分析圖

節點 X :  $j\omega C_o V_t + j\omega C_1 V_1 = I_t$

節點 Y :  $I_t + g_m V_1 + j\omega C_2 (V_1 - V_t) = j\omega C_o V_t$

由節點 X  $\Rightarrow V_1 = \frac{I_t}{j\omega C_1} - \frac{C_o}{C_1} V_t$  , 帶入節點 Y 的式子中得到 :

$$I_t + (g_m + j\omega C_2) \left( \frac{I_t}{j\omega C_1} - \frac{C_o}{C_1} V_t \right) = j\omega (C_o + C_2) V_t$$

$$\Rightarrow I_t + \frac{g_m + j\omega C_2}{j\omega C_1} I_t = j\omega (C_o + C_2) V_t + \frac{C_o}{C_1} (g_m + j\omega C_2) V_t$$

$$\Rightarrow (g_m + j\omega C_1 + j\omega C_2) I_t = -\omega^2 C_1 (C_o + C_2) V_t + j\omega C_o (g_m + j\omega C_2) V_t$$

$$\Rightarrow Z_c = \frac{V_t}{I_t} = \frac{g_m + j\omega (C_1 + C_2)}{-\omega^2 C_1 (C_o + C_2) + j\omega C_o (g_m + j\omega C_2)} = \frac{g_m + j\omega (C_1 + C_2)}{-\omega^2 (C_o C_1 + C_1 C_2 + C_2 C_o) + j\omega C_o g_m}$$

$$= \frac{C_1 + C_2 - j \frac{g_m}{\omega}}{g_m C_o + j\omega (C_o C_1 + C_1 C_2 + C_2 C_o)} = \frac{(C_1 + C_2 - j \frac{g_m}{\omega}) [g_m C_o - j\omega (C_o C_1 + C_1 C_2 + C_2 C_o)]}{g_m^2 C_o^2 + \omega^2 (C_o C_1 + C_1 C_2 + C_2 C_o)^2}$$

$$= -\frac{g_m C_1 C_2}{g_m^2 C_o^2 + \omega^2 (C_1 C_2 + C_2 C_o + C_o C_1)^2} - \frac{j \frac{g_m^2 C_o^2 + \omega^2 (C_1 + C_2) (C_1 C_2 + C_2 C_o + C_o C_1)}{\omega [(g_m C_o)^2 + \omega^2 (C_1 C_2 + C_2 C_o + C_o C_1)^2]}}$$

以上推導得到 :

$$\text{Re}(Z_c) = -\frac{g_m C_1 C_2}{g_m^2 C_o^2 + \omega^2 (C_1 C_2 + C_2 C_o + C_o C_1)^2}$$

$$\text{Im}(Z_c) = -\frac{g_m^2 C_o^2 + \omega^2 (C_1 + C_2) (C_1 C_2 + C_2 C_o + C_o C_1)}{\omega [(g_m C_o)^2 + \omega^2 (C_1 C_2 + C_2 C_o + C_o C_1)^2]}$$

由此可以觀察出振盪電路的負電阻。從其中我們得知，同樣的電路在頻率愈高的情形下，其負電阻愈小；而電晶體的轉導值會隨著其參數區間的不同對負電阻產生不同的影響。

## B.2 三級表面聲波振盪器之小訊號負電阻推導

為了解決單級振盪器中負電阻不足的問題，我們提出了三級的架構。三級的架構之所以能夠克服負電阻不足的問題，其關鍵在於前兩級所能夠提供的額外相位，此安排能將能量作更有效率的應用，使得此電路在高頻下能夠成功起振。圖 B.2 為三級表面聲波振盪器之小訊號負電阻分析圖， $G_m$  為前兩級的電壓增益乘以第三級的電導， $e^{-j\theta}$  為前兩級的相位延遲。同樣地利用克希荷夫定律，分別列出 XY 兩節點的電流，藉此我們能夠推算出此二節點間的等效阻抗。

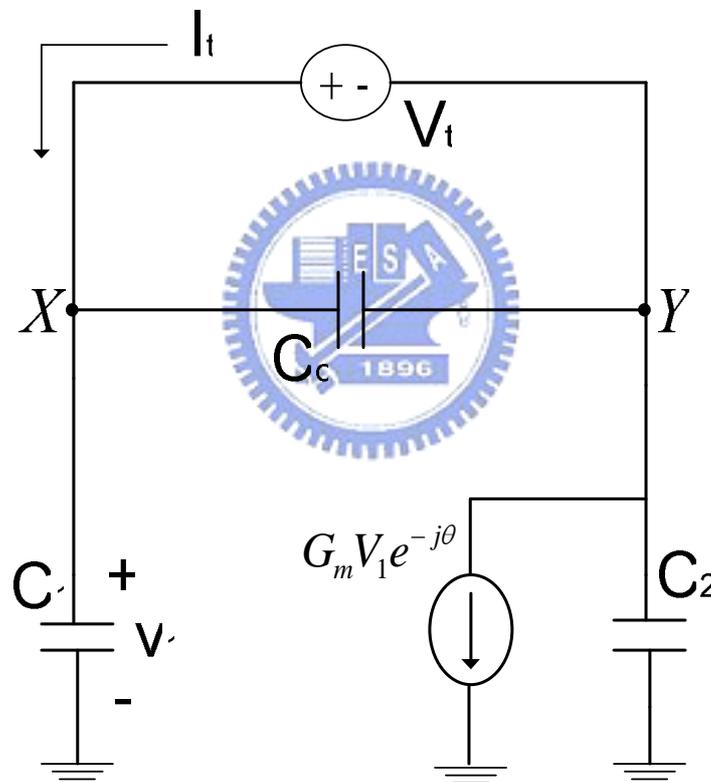


圖 B.2 三級表面聲波振盪器之小訊號負電阻分析圖

$$\text{節點 X: } j\omega C_o V_t + j\omega C_1 V_1 = I_t$$

$$\text{節點 Y: } I_t + G_m V_1 e^{-j\theta} + j\omega C_2 (V_1 - V_t) = j\omega C_o V_t$$

$$\text{由節點 X } \Rightarrow V_1 = \frac{I_t}{j\omega C_1} - \frac{C_o}{C_1} V_t, \text{ 帶入節點 Y 的式子中得到:}$$

$$\begin{aligned}
I_t + (G_m e^{-j\theta} + j\omega C_2) \left( \frac{I_t}{j\omega C_1} - \frac{C_o}{C_1} V_t \right) &= j\omega (C_o + C_2) V_t \\
\Rightarrow I_t + \frac{G_m e^{-j\theta} + j\omega C_2}{j\omega C_1} I_t &= j\omega (C_o + C_2) V_t + \frac{C_o}{C_1} (G_m e^{-j\theta} + j\omega C_2) V_t \\
\Rightarrow (G_m e^{-j\theta} + j\omega C_1 + j\omega C_2) I_t &= -\omega^2 C_1 (C_o + C_2) V_t + j\omega C_o (G_m e^{-j\theta} + j\omega C_2) V_t \\
\Rightarrow Z_c = \frac{V_t}{I_t} &= \frac{G_m e^{-j\theta} + j\omega (C_1 + C_2)}{-\omega^2 C_1 (C_o + C_2) + j\omega C_o (G_m e^{-j\theta} + j\omega C_2)} \\
&= \frac{G_m (\cos\theta - j\sin\theta) + j\omega (C_1 + C_2)}{-\omega^2 (C_o C_1 + C_1 C_2 + C_2 C_o) + j\omega C_o G_m (\cos\theta - j\sin\theta)} \\
&= \frac{G_m \cos\theta + j(\omega C_1 + \omega C_2 - G_m \sin\theta)}{-\omega^2 (C_o C_1 + C_1 C_2 + C_2 C_o) + \omega C_o G_m \sin\theta + j\omega C_o G_m \cos\theta} \\
&= \frac{[G_m \cos\theta + j(\omega C_1 + \omega C_2 - G_m \sin\theta)][C_o G_m \sin\theta - \omega(C_o C_1 + C_1 C_2 + C_2 C_o) - jC_o G_m \cos\theta]}{\omega \left\{ [C_o G_m \sin\theta - \omega(C_o C_1 + C_1 C_2 + C_2 C_o)]^2 + C_o^2 G_m^2 \cos^2 \theta \right\}} \\
&= \frac{-\omega G_m C_1 C_2 \cos\theta - j[G_m^2 C_o - G_m \omega C_o \sin\theta (C_o + C_1 + C_2) + 2\omega^2 C (C_o C_1 + C_1 C_2 + C_2 C_o)]}{\omega \left[ (G_m C_o)^2 - 2G_m \omega C_o \sin\theta (C_o C_1 + C_1 C_2 + C_2 C_o) + \omega^2 (C_o C_1 + C_1 C_2 + C_2 C_o)^2 \right]} \\
\Rightarrow \text{Re}[Z_c] &= \frac{-G_m C_1 C_2 \cos\theta}{(G_m C_o)^2 - 2G_m \omega C_o \sin\theta (C_o C_1 + C_1 C_2 + C_2 C_o) + \omega^2 (C_o C_1 + C_1 C_2 + C_2 C_o)^2} \\
\Rightarrow \text{Im}[Z_c] &= -\frac{G_m^2 C_o - G_m \omega C_o \sin\theta (C_o + C_1 + C_2) + 2\omega^2 C (C_o C_1 + C_1 C_2 + C_2 C_o)}{\omega \left[ (G_m C_o)^2 - 2G_m \omega C_o \sin\theta (C_o C_1 + C_1 C_2 + C_2 C_o) + \omega^2 (C_o C_1 + C_1 C_2 + C_2 C_o)^2 \right]}
\end{aligned}$$

由上述的推導我們可以看出來，只要選擇適當的相位延遲，即可克服負電阻選擇區間的參數限制，然而不適當的相位也可能造成此電路恆無法成功起振的狀況，因此在相位參數的選擇上需格外謹慎。

# 附錄 C

## 可變電容之介紹與大訊號分析

### C.1 簡介

可變電容(varactor)在壓控振盪器中有著頻率調諧的功能，是不可或缺的重要元件。一般在金氧半(MOS)標準製程中，二極體電容(p+\_Nwell 接面電容)和 MOS 可變電容為常使用的兩大類，後者根據其端點連接的不同可操作於不同模態，又分為強反轉型(strong inversion mode)和累積型(accumulation mode)[21]。考慮一個理想的無損共振槽，如圖 C.1(a)，由其中我們可以看出可變電容所扮演的角色。在振盪產生時，可變電容的兩端的跨壓並非定值，使得其容值也會因振盪發生而隨之改變，進而對頻率調諧造成影響，在頻率預估上形成誤差。圖 C.1(b)即利用小訊號與大訊號兩種方式來預估頻率的示意圖，由此可以看出兩者間明顯的誤差。在接下來的章節中，我們會對幾種不同的可變電容作簡單的介紹，並提出幾種不同的大訊號可變電容分析方法並加以比較。

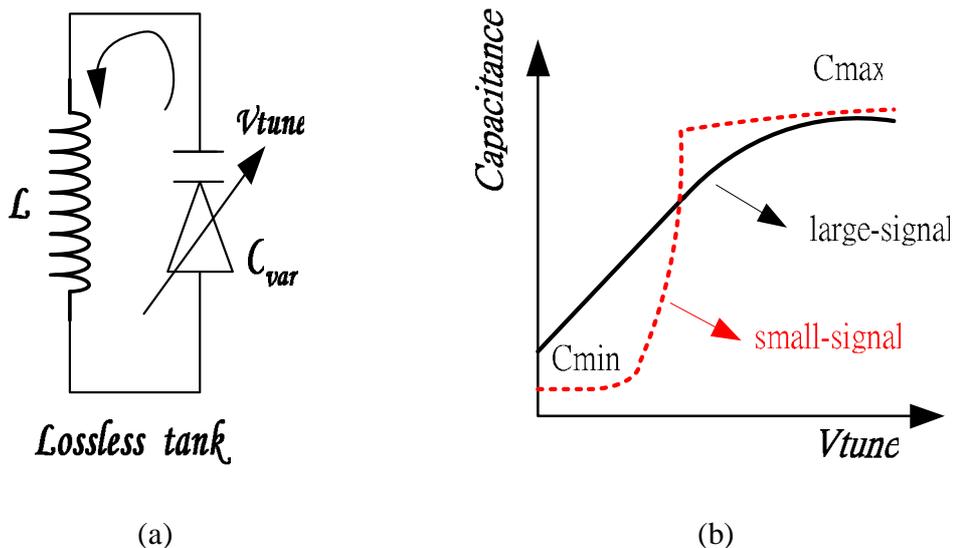


圖 C.1 (a)理想無損電容電感共振槽 (b)可變電容小訊號與大訊號容值之比較

## C.2 可變電容的分類

本節主要介紹金氧半製程所能提供的可變電容分類，包括二極體電容、標準 MOS 可變電容、反轉型 MOS 可變電容，以及累積型可變電容，並由其中選擇出符合實際上應用的可變電容。

### C.2.1 二極體電容(p+\_Nwell junction Capacitance)

二極體電容其架構如圖 C.2(a)，主要是利用 p+和 Nwell 兩層形成的 PN 接面(junction)來實現之，接面的空乏區(depletion region)受逆偏壓(reverse bias)影響而形成一個壓控可變電容，其容值與調諧電壓的關係如(C.1)式：

$$C(V_R) = \frac{C_o}{\left(1 + \frac{V_R}{V_o}\right)^m} \quad (C.1)$$

其中的  $V_o$  為接面植入(build-in)電壓， $V_R$  為逆偏壓值， $C_o$  為逆偏壓為零時的接面電容，而  $m$  表示梯度係數(gradient coefficient)，其值範圍約在 0.3~0.5[10]；電容與逆偏壓的關係如圖 C.2(b)[22]。此種電容具有極佳的品質因數[23]，然而只有在逆偏壓的時候具有電容特性，當振盪訊號為大訊號的時候，PN 接面有機會進入順偏區使其喪失電容的功能；再者此類電容的調動範圍小，僅有在接近順偏區的時候有較明顯的容值變化，不適用於此論文的振盪器設計中。

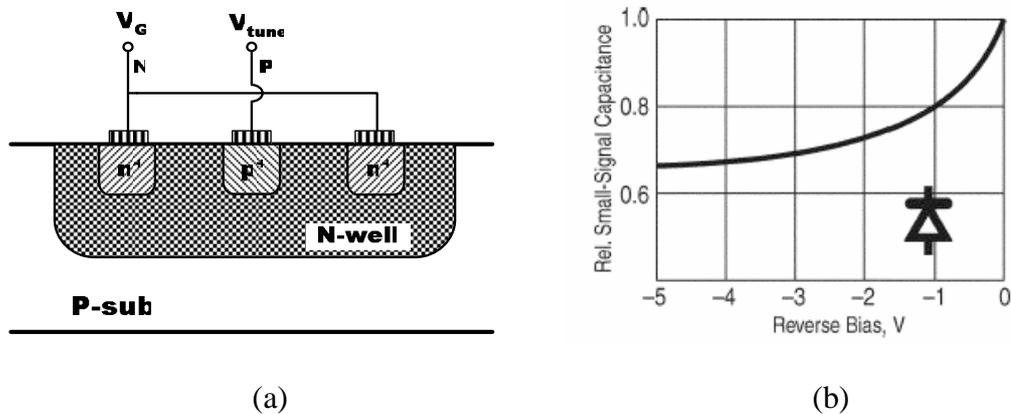


圖 C.2 p+\_Nwell 接面電容 (a)製程結構 (b)電容-電壓特性[22]

### C.2.2 標準 MOS 可變電容(Standard-mode MOS Varactor)

相較於二極體可變電容，MOS 可變電容不存在順偏壓的問題，具有較大的電壓控制與動態範圍。以 NMOS 為範例，圖 C.3(a)為標準 MOS 可變電容的製程結構與電路符號示意圖，其汲極(Drain)、源極(Source)與基底(Bulk)三個端點相連接，利用與閘極(Gate)端的跨壓來進行電容調諧。其電壓電容特性如圖 C.3(b)，由其中我們可以看出此類可變電容之電容特性非單調曲線，其調諧範圍受到限制，且當振盪器應用於鎖相迴路時，此特性會使得電路的鎖定時間(lock time)變長甚至無法成功鎖定。

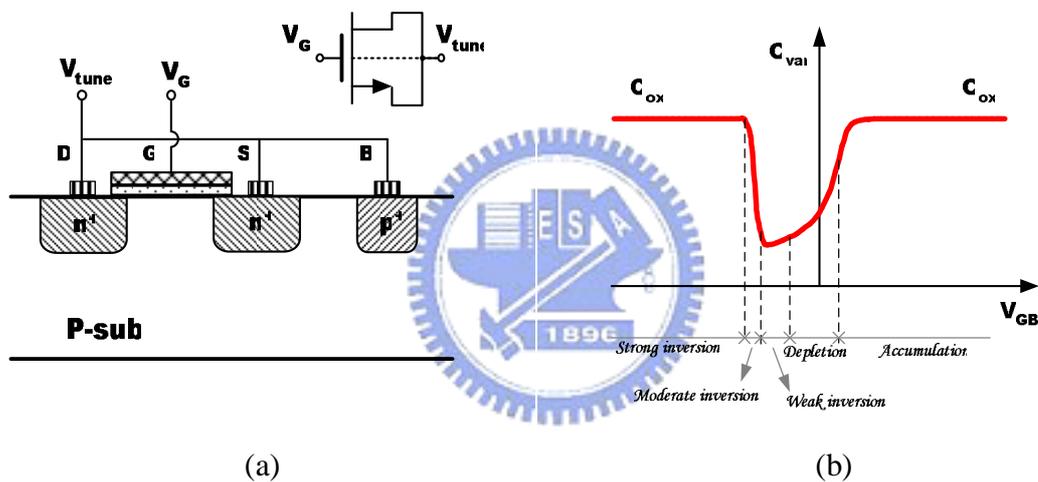


圖 C.3 N 型 MOS 可變電容 (a)製程結構與電路符號 (b)電容-電壓特性[16]

### C.2.3 反轉型 MOS 可變電容(Inversion-mode MOS Varactor)

一般壓控振盪器需要單調(monotonic)特性的調諧，改變標準型態 MOS 可變電容中的節點連接方式，將汲極與源極連接，基底接到最低電位(NMOS)或是最高電位(PMOS)，其製程結構與電路符號如圖 C.4(a)(b)，其電容電壓特性如圖 C.5(a)(b)。反轉型可變電容之可調範圍比標準型可變電容的來得大，因為反轉型可變電容不再進入累積區(Accumulation region)，而是工作於強反轉區與中(弱)反轉區，另外基底端接到最正或最負電壓，消除了基底效應(Body effect)，使得

電壓電容特性曲線稍微往外移；在強反轉區有高通道電阻存在，關於與可變電容串聯的寄生電阻，工作在強反轉區時可以用(C.2)式近似[24]：

$$R_{mos} = \frac{L}{12 \cdot k \cdot W (V_{BG} - |V_T|)} \quad (C.2)$$

電阻大小關係到品質因數，故在強反轉區可變電容有最小的品質因數；NMOS 具有較大的載子移動率，即(C.2)式中的 k 值，所以跟 PMOS 相較之下其寄生電阻較低，但由於基底共用的原因使得 NMOS 可變電容易受基底雜訊影響，此因素使得 PMOS 可變電容反而比 NMOS 有較佳的品質因數表現。然而考慮到 layout 與可變電容的調諧方式，論文裡頭採用的為反轉型的可變電容。

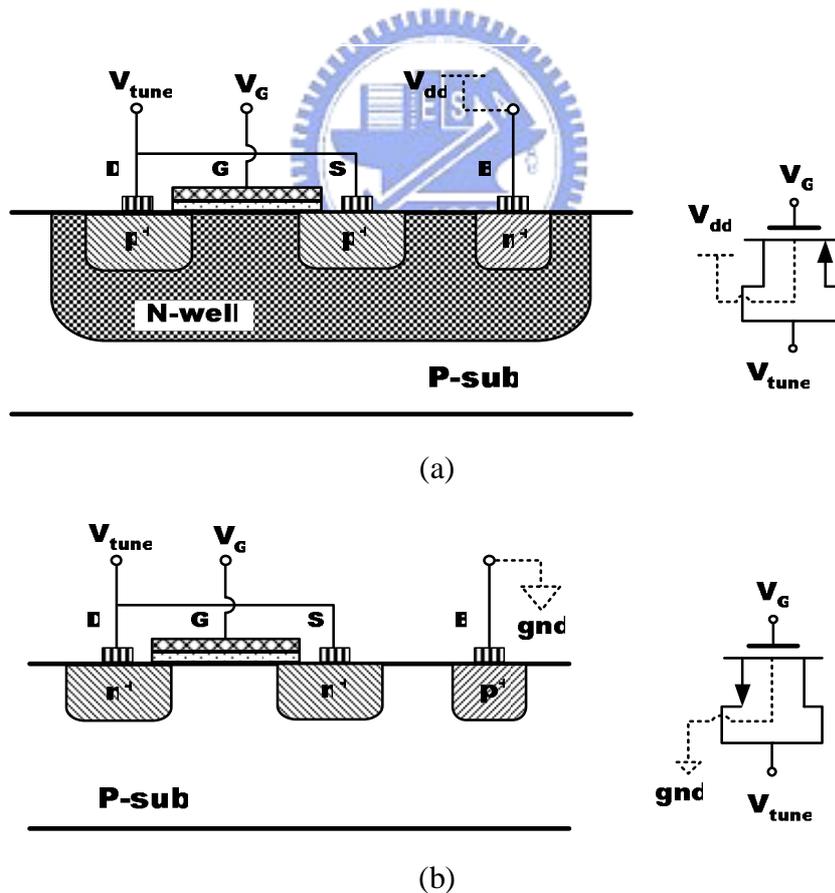


圖 C.4 反轉型 MOS 可變電容 (a)PMOS 製程結構、端點連接方法與電路符號  
(b)NMOS 製程結構、端點連接方法與電路符號

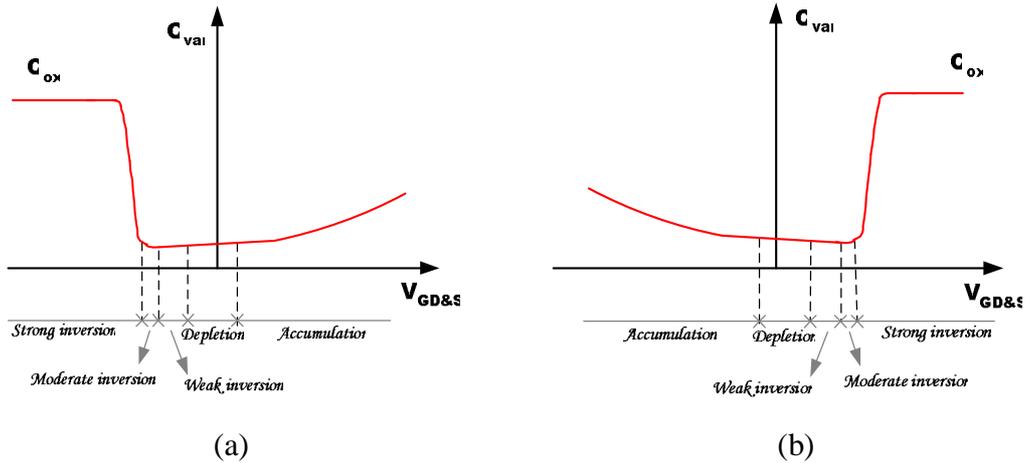


圖 C.5 反轉型 MOS 可變電容電壓電容特性曲線 (a) PMOS (b) NMOS

### C.2.4 累積型 MOS 可變電容(Accumulation-mode MOS Varactor)

與反轉型 MOS 可變電容一樣，為了達到單調的調整，發展出累積型 MOS 可變電容。在一般的 PMOS 元件中，改變其汲極與源極的參雜型態(doping type)，由 p+改成 n+，如圖 C.6(a)所示，抑制少數載子電洞在通道中產生，防止進入強反轉區，而工作在累積區與空乏區，電容電壓特性如圖 C.6(b)，較反轉型的可變電容變化趨勢來得緩和，且因為 Nwell 上的 n+ 參雜使得寄生電阻來得較小，同時 Nwell 亦有隔絕基底雜訊的功能，使得此類電容具有較佳的品質因數；但是在我們所採用的 TSMC 0.35 $\mu\text{m}$  製程並無提供此類電容，電路設計者欲使用此電容需要製作測試元件(testkey)建立等效模態參數，始能應用於電路模擬之中。

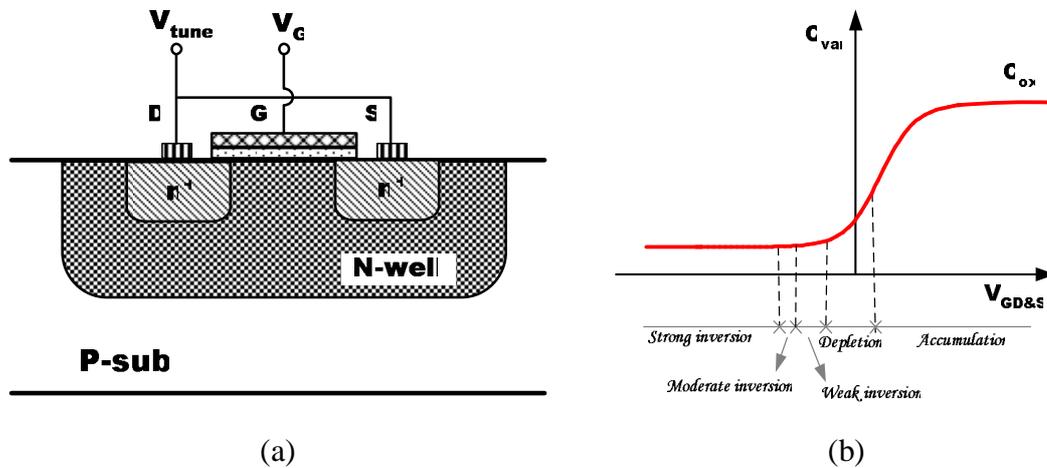


圖 C.6 累積型 MOS 可變電容 (a) 製程結構 (b) 電容電壓特性

## C.3 可變電容之大訊號分析

### C.3.1 簡介

金氧半可變電容(MOS varactor)所表現的電容值與加在其兩端的跨壓相關，在固定調諧電壓下，當閘極有小訊號擾動時，電容值之表現類似前述的可變電容在直流跨壓時的電容電壓特性；在閘極端為大訊號擺動時，可變電容會隨著振幅改變而改變其電容值，使得其特性與直流偏壓下預估不同。因應此現象，在接下來的章節中我們會提出幾個大訊號分析可變電容的方法。

### C.3.2 積分平均法

訊號週期內，振幅在閘極端擺盪，訊號的大電壓容值變化如圖 C.7，取其積分平均為大訊號等效可變電容[25]：

$$C_{\text{var,ave}} = \frac{1}{V_{gH} - V_{gL}} \int_{V_{gL}}^{V_{gH}} C(V_{\text{tune}}, V_g) dV_g \quad (\text{C.3})$$

由 C.3 式我們可以看出，等效可變電容大小受振盪訊號振幅、調諧電壓和閘極偏壓影響。當閘極電壓固定時，根據(C.3)式可以得到調諧電壓與等效容值的關係曲線隨振幅增加而趨於平緩，圖 C.8 為以反轉型可變電容為例之關係圖[16]。

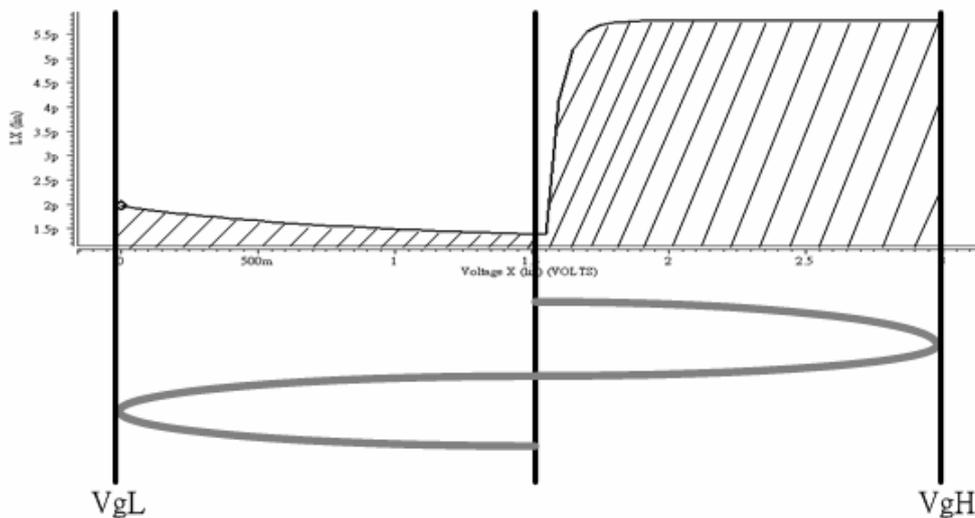


圖 C.7 大訊號擺幅下的等效電容電壓曲線

### Integrated analysis method

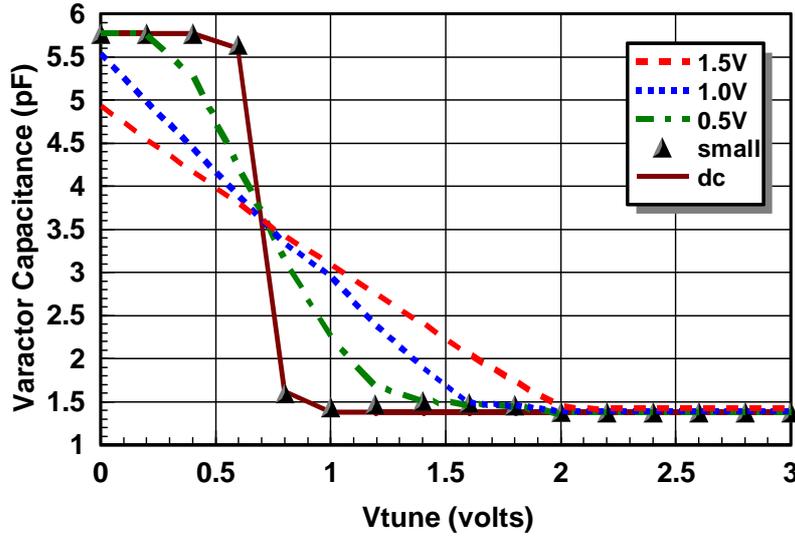


圖 C.8 積分平均法預估之大訊號等效電容電壓關係曲線

### C.3.3 有效容值分析法

可變電容小訊號特性可以假設為(C.4)式，為理想的步階函數[22]；若振盪訊號忽略二階以上諧波，則步階不連續的電容在週期大訊號驅動下，其電流電壓軌跡如圖 C.9，以有效臨界電壓  $V_{eff} (=V_g - V_{th} - V_{tune})$  為分界，一個振盪週期下，其軌跡如同兩個橢圓合成：

$$\begin{cases} \left(\frac{V}{A}\right)^2 + \left(\frac{i}{\omega C_{min} A}\right)^2 = 1, \text{ for } V < V_{eff} \\ \left(\frac{V}{A}\right)^2 + \left(\frac{i}{\omega C_{max} A}\right)^2 = 1, \text{ for } V > V_{eff} \end{cases} \quad (C.4)$$

軌跡中  $V_{max} = A$  (振幅大小)， $I_{max} = \omega_o C A$ ，則週期下的有效容值如：

$$C_{eff} = \frac{\oint i dv}{\pi \omega_o A^2} \quad (C.5)$$

兩個橢圓的合成區域的迴路積分(enclosed integration)為：

$$\oint i dv = 2 \left( \int_{-A}^{V_{eff}} i dv + \int_{V_{eff}}^A i dv \right) \quad (C.6)$$

解出(C.5)式中的積分，代入(C.6)式中得到大訊號等效可變電容：

$$C_{var,ave} = \frac{1}{2}(C_{max} + C_{min}) + \frac{1}{\pi}(C_{min} - C_{max}) \times \left( a \sin\left(\frac{V_{eff}}{A}\right) + \left(\frac{V_{eff}}{A}\right) \sqrt{1 - \left(\frac{V_{eff}}{A}\right)^2} \right) \quad (C.7)$$

利用此方法所得到的大訊號等效電容電壓關係曲線如圖 C.10[16]，其趨勢與積分平均法大致上相同。

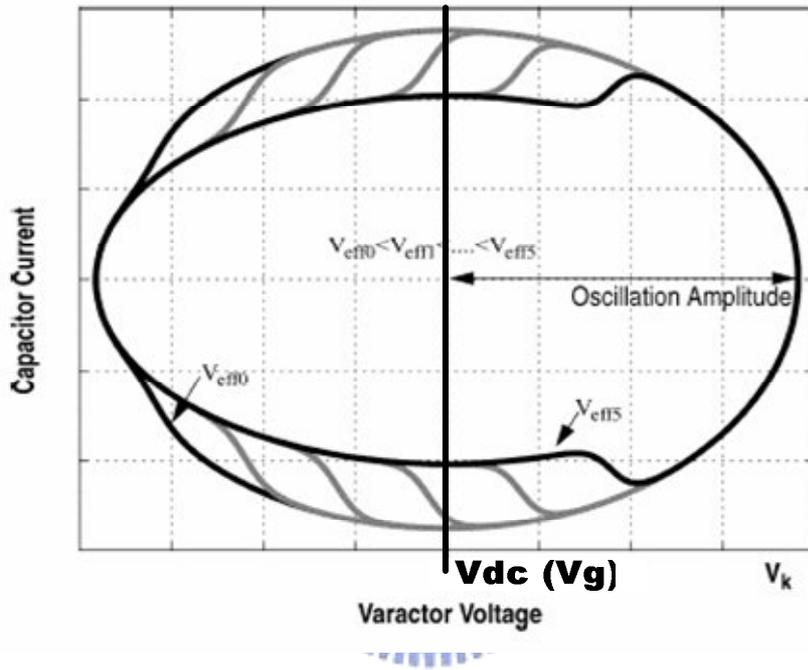


圖 C.9 大訊號擺幅下可變電容的電流電壓軌跡圖(不同臨界電壓)[22]

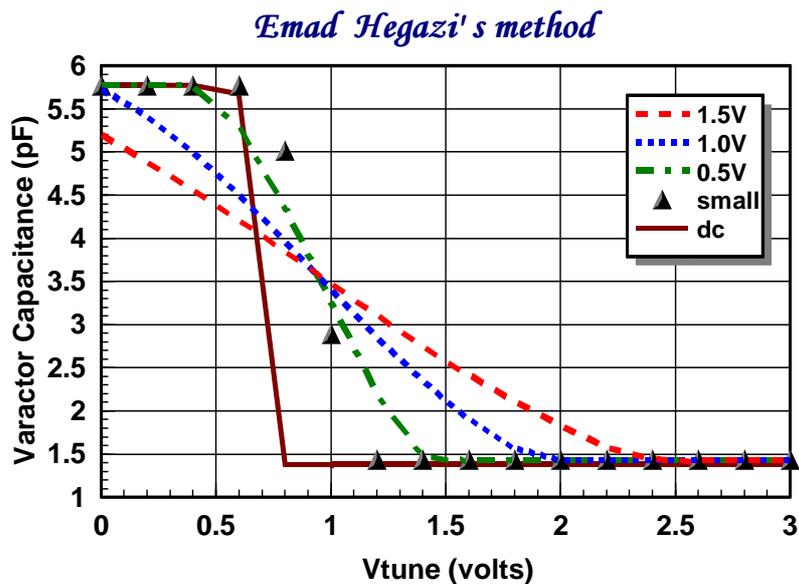


圖 C.10 利用(C.7)式預估之可變電容大訊號等效電容電壓曲線

### C.3.4 HSPICE 傅立葉分析法[16]

可變電容在大訊號驅動之下，跨壓變化與可變電容交流電流變化均為大訊號擺幅，另一方面訊號並非完美的週期性弦波，包含許多基頻(fundamental frequency)之外的諧波項。在文獻[22][23]中，忽略高階諧波的影響來求得可變電容在大訊號之下的影響；而在高品質因數的振盪電路中，如本論文中使用的表面聲波振盪器，訊號中的諧波將被衰減，能量交換發生在基頻[12]，因此我們假設振盪訊號為理想弦波，考慮可變電容中電流電壓的基頻成分，利用 HSPICE 中的傅立葉分析求其基頻項的等效阻抗，即可得到大訊號擺幅下的等效電容值。其設置如圖 C.11，電壓電容曲線如圖 C.12。

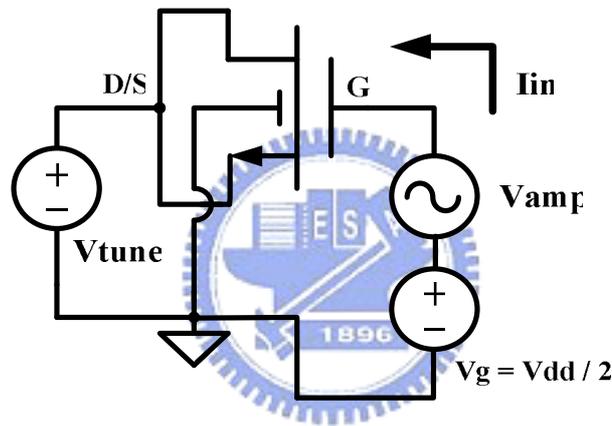


圖 C.11 HSPICE 傅立葉分析電路設置圖 (反轉型 NMOS 可變電容)

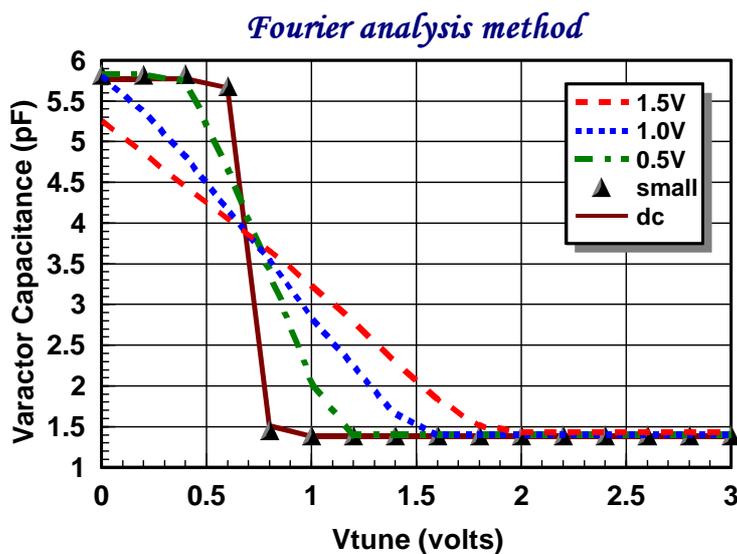


圖 C.12 HSPICE 傅立葉分析法預估之大訊號等效電容電壓曲線

## 參考文獻

- [1] Lord Rayleigh, "On waves propagating along the plane surface of an elastic solid." Proc. London Math. Soc., Vol.7, pp.4-11, November 1885.
- [2] R.M. White and F.W. Voltmer, "Direct piezoelectric coupling to surface elastic waves," Appl. Phys. Lett., Vol. 17, pp.314-316, 1965.
- [3] 朱慕道, "表面聲波元件原理與應用", 新電子—光電元件專輯, 1994年3月, p183~p186.
- [4] Toshio Saito, Takaaki Hara and Masaaki Shida, Susumu Akama, Hiroyuki Kudo, "3.3V Supply-Voltage Controlled SAW Oscillator and Its PLL Application," Frequency Control Symposium, 1996. 50<sup>th</sup>., Proceeding of the 1996 IEEE International, pp 248-251, June 1996.
- [5] Alexander Glas, "Principles of SAWR-stabilized oscillators and transmitters. App : Note #1," Simens Matsushita Components, 1998.
- [6] Yinseong Eo, Seokbong Hyun, Pilson Choi and Kwyro Lee, "Reference SAW Oscillator on Quartz-on-Silicon (QoS) Wafer for Polyolithic Intergration of True Single Chip Radio," Department of Electrical Engineering, Korea Advanced Institute of Science and Technology (Taejon, Korea) and Devices & Materials Lab, LG Corporate Institute of Technology (Seoul, Korea).
- [7] Colin K. Campbell, Surface Acoustic Wave Devices for Mobile and Wireless

Communications, pp533, Academic Press, 1998.

[8] M. J. Vellekoop, "Acoustic Wave Sensors and their technology," *Ultrasonics* , 36, 7-14,1998.

[9] Arthur Ballato, "Modeling Piezoelectric and Piezomagnetic Devices and Structures via Equivalent Networks, " *IEEE Transactions on Ultrasonics, Ferroelectrics, and Frequency Control*, Vol. 48, No. 5, September, 2001.

[10] Adel S. Sedra and Kenneth C. Smith, *Microelectronic Circuits*, Chap. 5, New York, NY: Oxford University Press, 1998.

[11] John R. Vig, "Quartz crystal resonators and oscillators for frequency control and timing applications," a tutorial, U.S. Army Communications- Electronics Command Attn: AMSEL-RD-C2-PT, Monmouth, NJ 07703-5601, USA, June, 2003.

[12] Eric A. Vittoz, Marc G. Degrauwe, and Serge Bitz, "High-Performance Crystal Oscillator Circuits : Theory and Application," *IEEE J. Solid-State Circuits*, Vol.23, no.3, pp. 774-783, June 1988

[13] Rusznyak, "Start-up time of CMOS oscillators,"*IEEE Trans. Circuits Syst.n vol. CAS-34*, pp. 259-268, March 1987.

[14] 曾耀緯, "溫度補償壓控石英振盪器之研究", 國立交通大學電信工程學系碩士班論文, 2003 年 6 月.

- [15] David M. Pozar, Microwave Engineering 2<sup>nd</sup> Edition, John Wiley & Sons, New York, 1998
- [16] 謝銘鴻, “壓控石英振盪器精準頻率控制之研究”, 國立交通大學電信工程學系碩士班論文, 2005 年 9 月
- [17] 蕭東鉞, “使用金氧半製程實現超聲波積體化振盪器”, 國立交通大學電信工程學系碩士班論文, 2005 年 9 月.
- [18] Minozu Kozaki and Norio Hama, “A 300-MHz-Band, Sub-1 V and Sub-1 mW CMOS SAW Oscillator Suitable for Use in RF Transmitters” IEICE Trans. Electron., Vol. E88-C, No. 4, April 2005.
- [19] Behzad Razavi, Phase-Locking in High Performance Systems :From Devices to Architectures, Wiley-IEEE Press, pp.3-12, February, 2003.
- [20] 顏子閔, ”薄膜體聲波共振腔分析與高頻開關設計”, 國立交通大學電信工程學系碩士班論文, 2005 年 6 月.
- [21] R. Castello, P. Erratico, S. Manzini, and F. Sveito, “A  $\pm 30\%$  tuning range varactor compatible with future scaled technologies,” in Symp. VLSI Circuit Tech. Dig., pp.34-35, June 1998.
- [22] E. Hegazi and A. Abidi, “Varactor characteristics, oscillator tuning curves, and AM-FM conversion,” IEEE J. Solid-State Circuits, Vol. 38, no.6, pp.1033-1043, June 2003.

- [23] R.L. Bunch and S. Raman, "Large-signal analysis of MOS varactors in CMOS -Gm LC VCOs," IEEE J. Solid-State Circuits, Vol. 38, no.8, pp.1325-1332, June 2003.
- [24] P. Andreani and S. Mattisson, "A 2.4GHz CMOS monolithic VCO based on an MOS varactor," in Proc. ISCAS'99, vol. II, pp. 557-560, May/June, 1999.
- [25] Domagoj Siprak and Andreas Roithmeier, "Varactor Modeling Methodology for Simulation of VCO Tuning Sensitivity," Proc. IEEE 2004 Int. Conference in Microelectronic Test Structures, Vol. 17, pp.273-277, March 2004.
- [26] Rene Meys and Frederic Janssens, "Measuring the Impedance of Balanced Antennas by an S-Parameter Method," IEEE Antennas and Propagation Magazine, Vol. 40, No. 6, December 1998.

# 簡 歷

姓 名：林晏慶

居 住 地：台灣省嘉義市

出生年月：民國七十一年三月二日

學 經 歷：

成功大學電機工程學系

(89年9月~93年6月)

交通大學電信工程學研究所

(93年9月~95年11月)

