CMOS 螺旋電感最佳化 Q 值方法之研究

研究生:張懷文 指導教授:唐震寰 博士

國立交通大學 電信工程學系碩士班



本論文將利用二種方法來最佳化 CMOS 螺旋電感的 Q 值。第一種方法是 推導出串聯電阻的數學公式,並且經由減少串聯電阻來推導出適當的電感 金屬線寬來增加品質因數,經過數值模擬驗證電感品質因素增加 20%以 上。第二種方法是利用基因演算法。論文最後將比較二種方法所得到的結 果。

Study of the Optimized Q Factor of CMOS Spiral Inductor

Stedent: Huai-Wen Chang

Advisor: Dr. Jenn-Hwan Tarng

Institute of Communication Engineering

National Chiao Tung University



This thesis employs two methods to optimize the quality factor (Q) of CMOS spiral inductors. The first method is deriving an analytical formula of series resistance and determines the proper width of metal strip which improves the quality factor by decreasing series resistance of inductor. Numerical simulation validates our method and shows that it can improve Q factor by more than 20%. The second method is using genetic algorithm. As the end, the results of two methods are compared. 本篇論文的完成,首先要感謝我的指導教授 唐震寰 博士,在唐震寰老 師的指導下,給了我相當多的意見及參考方向,讓我能夠一步步的完成本 論文。接著,必須要感謝 SRC 計畫的老師們- 鐘世忠 博士,郭仁財 博士 以及陳浩輝 博士,在他們的指導以及帶領下,讓我學到許多研究的技巧, 特別要感謝陳浩輝老師,在計畫執行中,不辭辛勞的指導我,帶領我從不 同方向角度面對我的研究領域以獲得許多解決方法跟經驗。再來要感謝實 驗室的施宜興學長,林育正學弟,許志瑋學弟,李奕慶學弟以及詹豐吉學 弟在實驗室的幫忙,助我能專心努力於研究上。最重要感謝我的父母親, 大姑姑,小姑姑,妹妹,弟弟以及楊怡琳 小姐,由於他們的鼓勵與支持, 讓我在兩年中得以披荊斬棘,克服困難,完成學業與研究,在此敬上最崇 高的謝意給我的家人們。

懷文

交大 新竹

95年七月

中文摘	要	i
英文摘	要	ii
致謝	•••	iii
目錄	••	iv
圖目錄		vi
第一章	序論	} 1
	1.1	研究動機1
	1.2	文獻探討與問題討論1
	1.3	研究方法
第二章	СМ	OS 螺旋電感的損耗來源與參數萃取4
	2.1	簡介4
	2.2	CMOS 螺旋電感的損耗來源
		2.2.1 金屬層的損耗
		2.2.2 基底的損耗
	2.3	品質因素(Q)與電感値(L)之計算13
第三章	СМ	OS 螺旋電感最佳化電感佈局之設計15
	3.1	簡介15
	3.2	最佳化電感佈局之設計15
		3.2.1 串聯電阻 (Series Resistance) 之數學表示式15
		3.2.2 最佳化佈局之金屬線寬度設計
	3.3	最佳化電感佈局之模擬結果
第四章	利	用基因演算法最佳化電感品質因素(Q)35
	4.1	簡介
	4.2	基因演算法之基本理論
		4.2.1 編碼與解碼
		4.2.2 適應函數

4.2.3 初始族群	38
4.3 基因演算法之工作原理	39
4.3.1 複製	39
4.3.2 交配	41
4.3.3 突變	43
4.4 基因演算法之流程與範例	43
4.5 最佳化問題之求解過程	46
4.6 與最佳化佈局設計之比較	48
第五章 結論	54
Reference	55



圖目錄

- 圖 2-1-1 CMOS 平面方形螺旋電感俯視圖
- 圖 2-1-2 TSMC 0.18 1P6M 製程結構側視圖
- 圖 2-2-1 趨膚效應 (skin effect)
- 圖 2-2-2 低頻時的金屬表面電流分佈圖 (@0.01GHz)
- 圖 2-2-3 高頻時的金屬表面電流分佈圖 (@10GHz)
- 圖 2-2-4 擁擠效應 (crowding effect)
- 圖 2-2-5 兩相鄰金屬線間的鄰接效應 (proximity effect)
- 圖 2-2-6 二氧化矽電容耦合效應圖
- 圖 2-2-7 矽基底感應電流圖
- 圖 2-2-8 參考地面 (PGS)
- 圖 2-3-1 電感隨頻率而變化的 Q 值與感值 L
- 圖 3-2-1 電感磁場分佈圖
- 圖 3-2-2 磁場與渦漩電流近似圖
- 圖 3-2-3 金屬層內的渦旋電流
- 圖 3-2-4 歐姆電阻 $R_n(W)$ 與渦旋電流電阻 $R_{addy}(W)$ 隨金屬線寬變化圖

ALARA

- 圖 3-2-5 金屬線寬相等之平面方形螺旋電感俯視圖
- 圖 3-2-6 最佳化金屬線寬之平面方形螺旋電感俯視圖
- 圖 3-3-1 W=10μm, D=20μm, N=6, S=2μm之電感最佳化前後Q值比較圖 圖 3-3-2 W=10μm, D=20μm, N=6, S=2μm之電感最佳化前後L值比較圖 圖 3-3-3 W=10μm, D=20μm, N=8, S=2μm之電感最佳化前後Q值比較圖 圖 3-3-4 W=10μm, D=20μm, N=8, S=2μm之電感最佳化前後L值比較圖 圖 3-3-5 W=10μm, D=20μm, N=10, S=2μm之電感最佳化前後Q值比較圖 圖 3-3-6 W=10μm, D=20μm, N=10, S=2μm之電感最佳化前後L值比較圖 圖 3-3-7 W=10μm, D=40μm, N=6, S=2μm 之電感最佳化前後 Q 值比較圖 圖 3-3-8 W=10μm, D=40μm, N=6, S=2μm之電感最佳化前後L值比較圖 圖 3-3-9 W=10μm, D=60μm, N=6, S=2μm之電感最佳化前後Q值比較圖 圖 3-3-10 W=10 µm, D=60 µm, N=6, S=2 µm 之電感最佳化前後 L 值比較圖 圖 3-3-11 W=10μm, D=80μm, N=6, S=2μm之電感最佳化前後Q值比較圖 圖 3-3-12 W=10μm, D=80μm, N=6, S=2μm 之電感最佳化前後 L 值比較圖 圖 3-3-13 W=12μm, D=20μm, N=6, S=2μm之電感最佳化前後Q值比較圖 圖 3-3-14 W=12μm, D=20μm, N=6, S=2μm之電感最佳化前後L值比較圖 圖 3-3-15 W=12μm, D=40μm, N=6, S=2μm 之電感最佳化前後Q值比較圖 圖 3-3-16 W=12 µm, D=40 µm, N=6, S=2 µm 之電感最佳化前後 L 值比較圖 圖 3-3-17 W=14μm, D=20μm, N=6, S=2μm之電感最佳化前後Q值比較圖

圖 3-3-18 W=14μm, D=20μm, N=6, S=2μm之電感最佳化前後L值比較圖
圖 3-3-19 W=14μm, D=40μm, N=6, S=2μm之電感最佳化前後Q值比較圖
圖 3-3-20 W=14μm, D=40μm, N=6, S=2μm之電感最佳化前後L值比較圖
圖 4-4-1 基因演算法流程圖
圖 4-6-1 W=10μm, D=20μm, N=6, S=2μm之電感最佳化與GA之Q值比較圖

圖 4-6-2 W=10 μm, D=20 μm, N=6, S=2 μm 之電感最佳化與 GA 之 Q 值比較圖 圖 4-6-2 W=10 μm, D=20 μm, N=6, S=2 μm 之電感最佳化與 GA 之 Q 值比較圖 圖 4-6-3 W=10 μm, D=20 μm, N=8, S=2 μm 之電感最佳化與 GA 之 Q 值比較圖 圖 4-6-4 W=10 μm, D=20 μm, N=8, S=2 μm 之電感最佳化與 GA 之 L 值比較圖 圖 4-6-5 W=10 μm, D=20 μm, N=10, S=2 μm 之電感最佳化與 GA 之 Q 值比較圖 圖 4-6-6 W=10 μm, D=20 μm, N=10, S=2 μm 之電感最佳化與 GA 之 L 值比較圖 圖 4-6-7 W=10 μm, D=40 μm, N=6, S=2 μm 之電感最佳化與 GA 之 Q 值比較圖 圖 4-6-8 W=10 μm, D=40 μm, N=6, S=2 μm 之電感最佳化與 GA 之 L 值比較圖 圖 4-6-9 W=10 μm, D=60 μm, N=6, S=2 μm 之電感最佳化與 GA 之 Q 值比較圖 圖 4-6-10 W=10 μm, D=60 μm, N=6, S=2 μm 之電感最佳化與 GA 之 Q 值比較圖

