

第一章

緒論

1.1 研究動機

超寬頻技術從 1980 年開始發展，主要應用在雷達偵測系統 [1]。由於高速開關技術近年來發展非常快，超寬頻在低花費消費性通訊的應用上變的非常熱門。超寬頻系統允許存在窄頻帶系統，使頻譜的使用上更有效率。因此聯邦通訊委員會(FCC)制定了 7500MHz 的頻寬給予超寬頻系統使用，頻帶從 3.1GHz 到 10.6GHz [2]。

超寬頻(UWB)通訊系統可以被定義成一種擁有極高頻寬載波比的無線通訊系統。中心頻率大於 2.5 GHz 的 UWB 系統其-10 dB 的頻寬至少需要 500 MHz，中心頻率在 2.5 GHz 以下的 UWB 系統則需要至少 20%的頻寬載波比。

超寬頻系統可以作為 IEEE 802.15.3a (TG3a) 解決方案，802.15 TG3a 負責建構非常高傳輸速率的無線個人區域網路實體層標，其傳輸速率的標準為在 10 公尺距離內傳送 110 Mbps 至 480 Mbps 的傳輸速率要以家庭市場為目標。

圖 1.1 是一個超寬頻系統接收機前端的系統方塊圖。聯邦通訊委員會(FCC)在 2002 年 2 月制定了 7500MHz 的頻寬給予超寬頻系統使用，頻帶從 3.1GHz 到 10.6GHz [2]。

為了達到低功率、低成本、容易和其他裝置積體化，TSMC0.18 射頻互補式金屬氧化半導體製程可以符合我們的需求，雖然雙載子電晶體可以簡化類比電路的設計。互補式金屬氧化半導體製程提供主動和被動元件，主動元件截止頻率高達 40GHz [3]，適合使用在無線系統中的射頻電路。但是被動元件例如電感卻不如主動元件在射頻電路中有如此好的表現，因為電感的品質因素會隨著金屬和基底層損耗而下降。

在超寬頻接收機中，寬頻低雜訊放大器是一個重要的方塊。在所需要的頻段內

(3GHz-10GHz) 對輸入的信號提供足夠的功率增益。必需具備下列幾個條件：平坦和足夠大的功率增益、好的輸入輸出阻抗匹配、低的雜訊指數、好的線性度、低的功率損耗。

對於超寬頻低雜訊放大器的設計，有下列幾種解決方案：**1·分佈放大器 (DA) [4]** 分佈放大器能吸收輸入端電晶體的寄生電容當做傳輸線的一部份，所以可以達到寬頻帶的效果，但是它從輸入端到輸出端需要多級的放大，所以在晶片的佈局上會佔據很大的面積還有很大的功率損耗，對於超寬頻低雜訊放大器的設計是不適合的。**2·回授方法**，可以達到寬頻帶的效果，但是因為電晶體寄生電容的影響，在高頻的一些特性沒有辦法表現很好[5]。**3·濾波器方法**，源極退化機制通常用在窄頻低雜訊放大器上，只要在輸入端加入適當帶通濾波器，可以把原本的窄頻帶轉換為寬頻帶[6] [7]。

1.2 超寬頻低雜訊放大器設計方法

1.2.1 寬頻濾波器應用在源極衰減低雜訊放大器

在 2001 年 9 月，**Pietro Andreani** 和 **Henrik Sjolund** 發表源極衰減低雜訊放大器的雜訊最佳化 [8]。電路架構如圖 1.3 所示，主要討論品質因素、通道雜訊、閘極雜訊電流三者關係。當品質因素增加，通道雜訊降低，但是會使閘極雜訊電流變大。電容 C_d 是品質因素 Q 和電容 C_{gs} 的函數，可以改變電容 C_{gs} 得到我們想要的品質因素 Q 。不過此電路架構只適合窄頻帶應用上。在 2004 年，**Andrea Bevilacqua** 和 **Ali M Niknejad** 加了兩個電感 L_1 、 L_2 ，兩個電容 C_1 、 C_2 ，電路架構如圖 2.5 所示，這些被動元件組成了一個帶通濾波器，可以達到非常寬頻帶的輸入阻抗匹配。此電路架構的三分貝頻寬是從 2.4 到 9.5GHz、功率損耗是 9 mW [6]。

1.2.2 主動式輸入阻抗匹配應用在低雜訊放大器

此種方法應用了共閘極放大器的技巧來達成輸入阻抗匹配。電路架構如圖 1.4 所示，從源極端看進來的輸入阻抗是 $\frac{1}{g_m}$ ，適當地選擇偏壓點可以得到 50 歐姆。電路的第二級

使用回授的技巧增加頻寬和整體增益。加了電感 L_f 增加整體的增益而且不會使電路振盪（避免產生正回授的現象）。電容 C_f 阻擋來自輸出端節點的直流電流，此電路的頻寬是從 3.1 到 6.1GHz、增益在 15.5 到 17dB [9]。

1.2.3 回授技巧應用在低雜訊放大器

並串回授技巧運用在低雜訊放大器，電路架構如圖 1.5 所示，使用電感 L_2 取代電阻性負載，當頻率增加，電感的等效阻抗也會增加，可以補償在高頻時所損耗的增益。電容 C_f 阻擋來自輸出端節點的直流電流，此電路的增益是 8.5dB，變異程度是正負 0.2dB，雜訊指數是 3dB [5]。表 1.1 是上述一些寬頻低雜訊放大器的比較。

本論文所設計的兩個低雜訊放大器，一個是從源級退化的方向出發，利用回授的技巧降低整體電路的 Q 值，設計適當的回授網路達到寬頻的效果，也使輸入端有寬頻阻抗匹配的效果，輸出端使用源極隨耦器達到輸出阻抗的效果，所設計的頻帶是 3-5 GHz。主要應用在用戶端語音，數據業務，速率從 64k bit/s 到 2M bit/s 以上 [10]。另一個是利用寬頻濾波器當作輸入端達到寬頻的效果，同時也達到輸入阻抗匹配，使用共閘極組態的電路，因為它的高頻表現還不錯，輸出端使用源極隨耦器達到輸出阻抗的效果，所設計的頻帶是 3-10.6 GHz。主要應用在多媒體串流、影像聲音纜線替代，傳輸數率大於 110M bit/s [10]。此兩個放大器都有低功率、寬頻帶、全積體化、低雜訊的特性，符合我們設計的目標。

在本論文中，我們使用台積電 0.18um 製程設計超寬頻低雜訊放大器和多頻帶低雜訊放大器。低雜訊放大器是無線系統中的第一級。因此對於他的雜訊指數表現對於整個系統的雜訊指數是非常關鍵的。

1.3 超寬頻系統的介紹

對於 IEEE 802.15.3a (TG3a) 有兩種解決方案，第一個方法是 Impulse Radio 使

用整個頻帶 **7500MHz**，也就是信號能夠被整型，使信號的封包能夠佔據整個頻譜。

Impulse Radio :

這是單頻帶的解決方案，訊息能夠編碼成超寬頻信號經由幾種不同的方法，最熱門的幾個方法是脈衝位置調變 (**PPM**)、脈衝振幅調變 (**PAM**)、兩元相位移圖解 (**BPSK**)。脈衝位置調變以法定脈衝位置為參考，同時把訊息編碼到兩個或更多的位置。脈衝傳遞到法定位置用 **0** 表示，到法定位置後用 **1** 表示。脈衝振幅調變以脈衝的振幅大小來編碼。兩元相位移圖解以脈衝的極性來編碼，脈衝的極性用 **0,1** 來互相切換。

第二個方法 **Multi-Band** 是把信號整型，使信號只能佔據 **500MHz** 頻寬，允許 **15** 個這樣的信號佔據整個頻譜。

Multi-Band :

多頻帶系統是以週期性的序列，傳遞不同的樣本在不同的頻帶，和 **frequency hopping** 非常類似。每個頻帶佔據 **500MHz** 的頻寬，**hopping** 速率在 **16MHz** 到 **32 MHz** 之間。在不同的網路使用不同的系列，可以減少和其他使用者的碰撞。圖 **1.2** 是把超寬頻系統頻譜分割成數個子頻譜。



1.4 論文組織

電路設計想法：使用負回授串並回授如圖 **1.6** 所示，可以使放大器達到寬頻的效果，輸出輸入阻抗都可以在相當寬的工作頻帶，電阻控制偏壓點，增益，輸出輸入阻抗，可以克服溫度和製程的偏移量。

$$R_{in} = \frac{R_f}{1 + R_L/R_1} = \frac{R_f}{1 - A_v}$$

$$R_{out} = \frac{R_f + R_s}{1 + R_s/R_1}$$

圖 **1.7** 是 **shunt-peaking** 架構，使電路在高頻時的增益不會掉下來，圖 **1.8** 是圖 **1.9** 的小信號模型推導。

$$A_v = g_m Z_{out} = g_m R_L \frac{s(L_d/R_L) + 1}{s^2 L_d C_{total} + s R_L C_{total} + 1}$$

使用串疊的架構可以消除 C_{gd} 的效果，因為 C_{gd} 可能會造成整個電路振盪。

$$Z_{in} = \frac{1}{j\omega C_{gs}} \uparrow \frac{1}{j\omega C_{gd}(1-A_v)}$$

$$A_v = -g_{m1} \frac{1}{g_{m2}}$$

設計寬頻低雜訊放大器可以在輸入端設計 LC 濾波器達到寬頻阻抗匹配的效果，如圖 1.10 所示。我們可以利用史密斯圖來幫助我們決定所需要的電感電容值，或是利用微波工程裡的濾波器來算達到我們想要的工作頻帶。

本篇論文包含兩個主題：“應用於 3-5GHz 超寬頻系統低雜訊放大器”、“應用於 3-10GHz 共閘極超寬頻低雜訊放大器”。

第二章先回顧低雜訊放大器的一些基本電路架構和原理，場效電晶體的一些雜訊模型和雜訊原理均有詳細地推導。低雜訊放大器的雜訊分析也會以小信號電路的方式做詳細地推導，再介紹如何設計 3-5GHz 超寬頻系統低雜訊放大器，使用電阻回授達到寬頻帶的效果，使用源極電感退化方法達成輸入阻抗匹配。

第三章介紹如何設計 3-10GHz 共閘極超寬頻低雜訊放大器，電路架構是串疊、兩極的架構，在輸入端設計三階巴特伍思濾波器，達到相當寬頻帶的阻抗匹配。

第四章是結論和未來需要改進的地方。

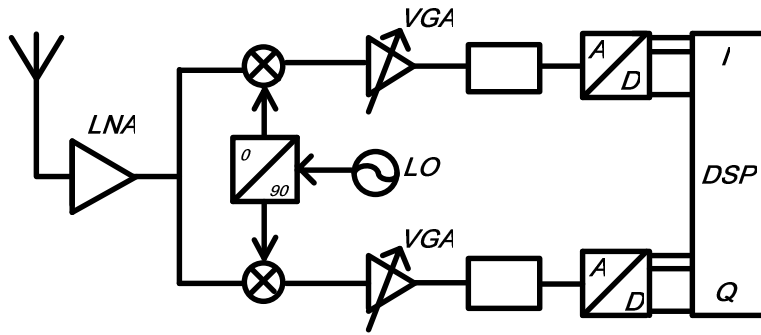


Fig.1.1 Ultra wideband system block diagram

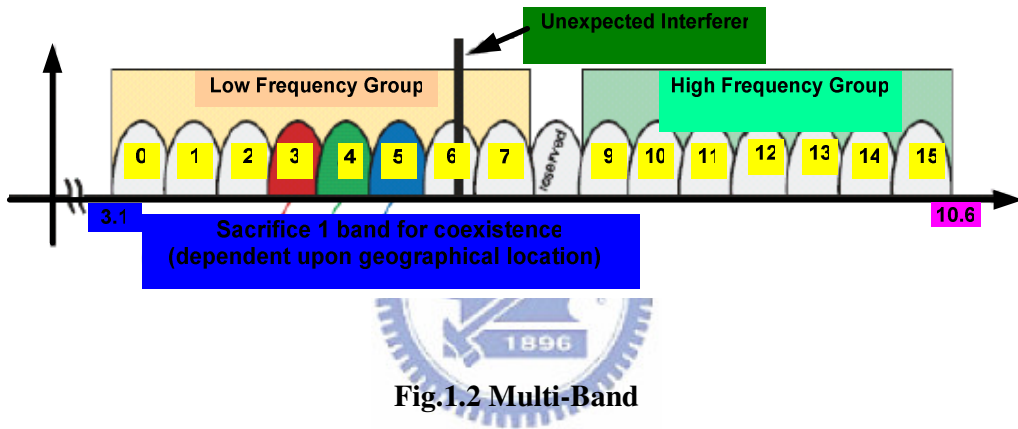


Fig.1.2 Multi-Band

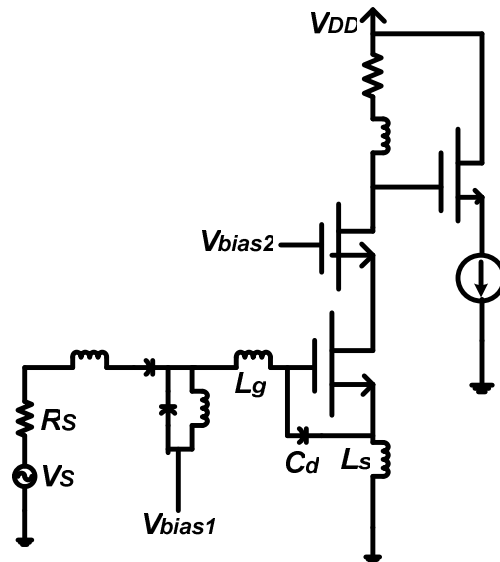


Fig. 1.3 Simplified schematic of wideband low noise amplifier [8]

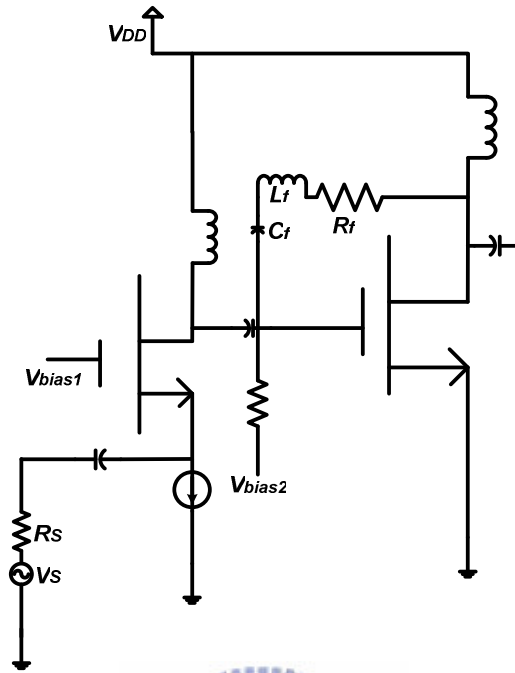


Fig. 1.4 Circuit schematic of wideband LNA with active input matching [9]

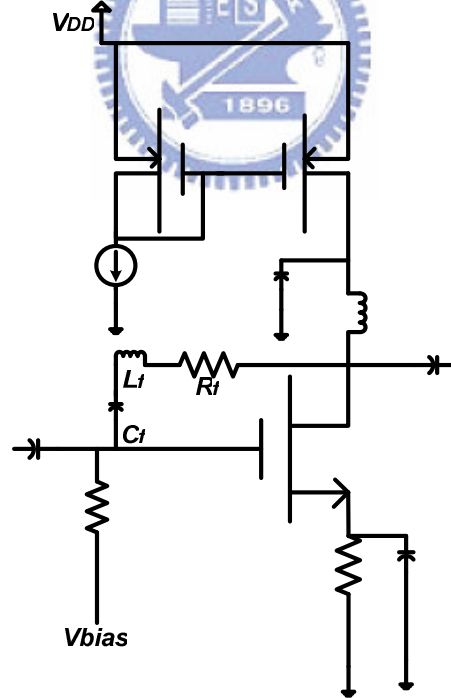


Fig. 1.5 Circuit schematic of wideband LNA with feedback [5]

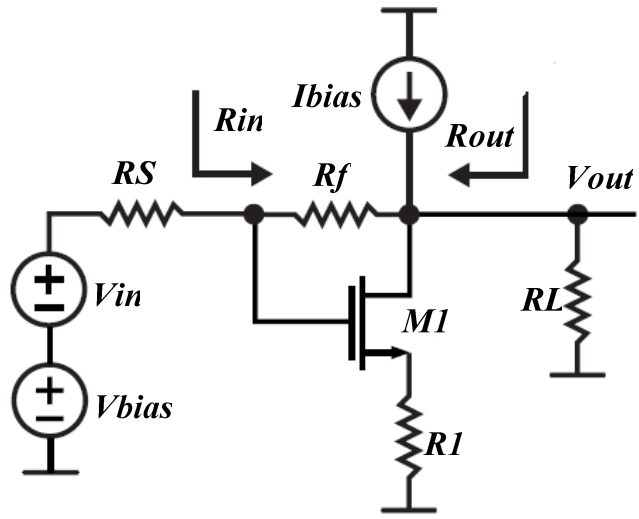


Fig.1.6 Shunt-Series Feedback Amplifier

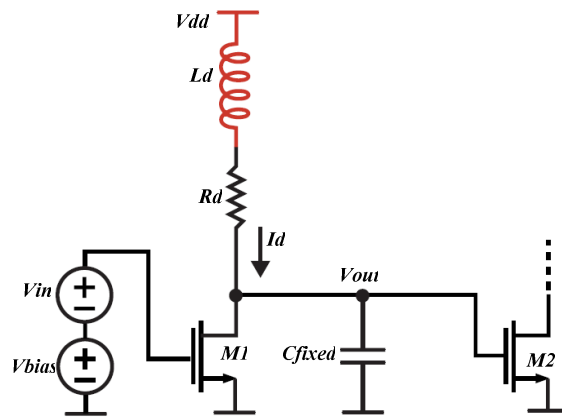


Fig.1.7 Shunt-Peaking Load

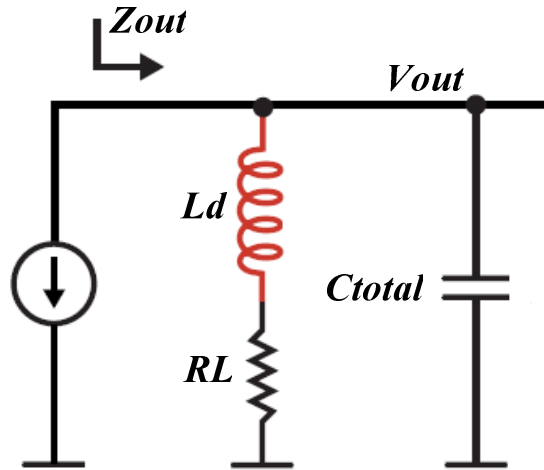


Fig.1.8 Small Signal model of Shunt-Peaking Load

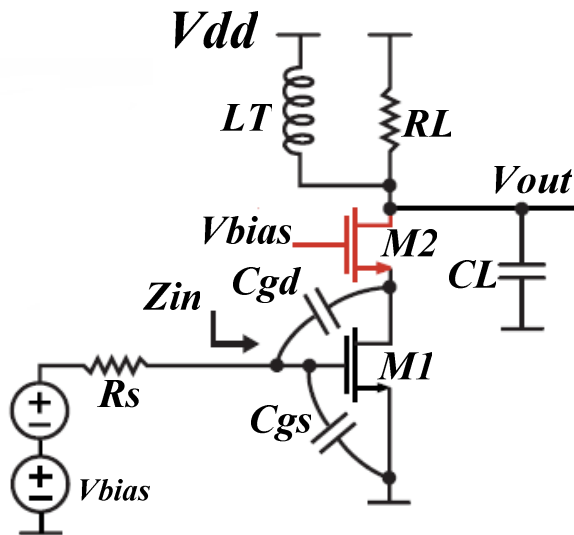


Fig.1.9 Cascode Amplifier

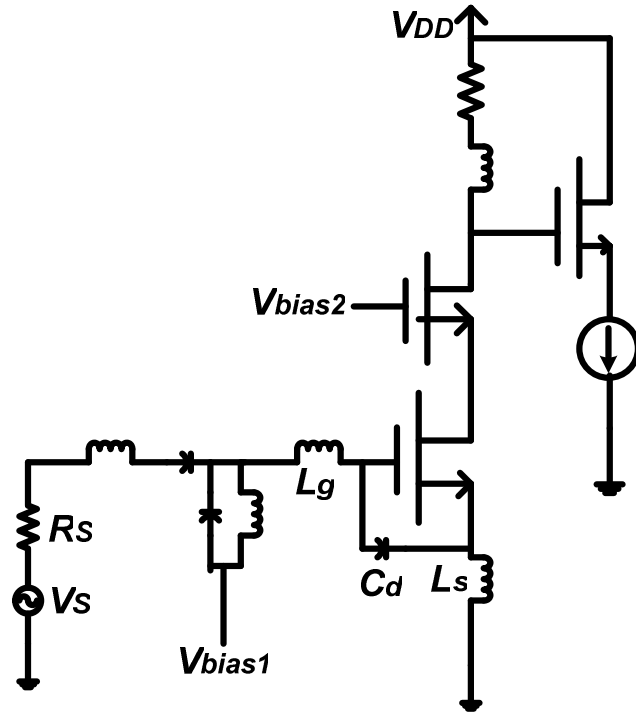


Fig.1.10 LC network Wideband LNA

	[6] measured	[9] Simulated	[5] Simulated
Technology	0.18 um CMOS	0.18 um CMOS	SiGe 0.5 um
Band(GHz)	2.4 to 9.5	3.1 to 6.1	0.8 to 1.6
Bandwidth	7.1(3dB)	3	0.8
S11(dB)	<-9.4	-12.9 to -18	N/A
S21(dB)	10.4(max)	17 to 15.5	8.5 ± 0.2
S12(dB)	<-35	<-43	N/A
NF(dB)	4.2 to 8	3.9 to 4.3	about 3
Power(mW)	9	21	23.1
Area(mm ²)	1.1	1.86 x 1.36	N/A

Table 1.1 Comparison of wideband low noise amplifiers