

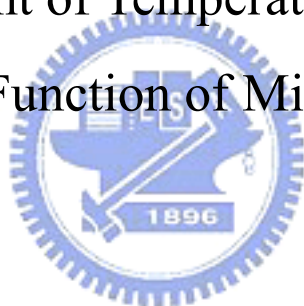
# 國立交通大學

## 機械工程學系

### 碩士論文

微模仁的溫度與壓力感測功能之開發

The Development of Temperature and Pressure  
Sensing Function of Micro-Mold



研 究 生：江忠晉

指導教授：陳仁浩 教授

中 華 民 國 九 十 五 年 六 月

微模仁的溫度與壓力感測功能之開發  
The Development of Temperature and Pressure Sensing Function of  
Micro-Mold

研 究 生：江忠晉

Student：Chung-Chin Chiang

指導教授：陳仁浩

Advisor：Ren-Haw Chen

國立交通大學

機械工程學系



Submitted to Institute of Mechanical Engineering  
College of Engineering  
National Chiao Tung University  
in partial Fulfillment of the Requirements  
for the Degree of  
Master of Science  
in  
Mechanical Engineering

June 2006

Hsinchu, Taiwan, Republic of China

中華民國九十五年六月

# 國立交通大學

## 博碩士論文全文電子檔著作權授權書

(提供授權人裝訂於紙本論文書名頁之次頁用)

本授權書所授權之學位論文，為本人於國立交通大學機械工程系所  
設計製造組，94 學年度第 2 學期取得碩士學位之論文。

論文題目：微模仁的溫度與壓力感測功能之開發

指導教授：陳仁浩

☒ 同意 ☐ 不同意

本人茲將本著作，以非專屬、無償授權國立交通大學與台灣聯合大學系統圖書館：基於推動讀者間「資源共享、互惠合作」之理念，與回饋社會與學術研究之目的，國立交通大學及台灣聯合大學系統圖書館得不限地域、時間與次數，以紙本、光碟或數位化等各種方法收錄、重製與利用；於著作權法合理使用範圍內，讀者得進行線上檢索、閱覽、下載或列印。

論文全文上載網路公開之範圍及時間：

本校及台灣聯合大學系統區域網路	<input checked="" type="checkbox"/> 中華民國 96 年 6 月 16 日公開
校外網際網路	<input checked="" type="checkbox"/> 中華民國 96 年 6 月 16 日公開

授權人：江忠晉

親筆簽名：江忠晉

中華民國 95 年 6 月 16 日

# 國立交通大學

## 博碩士紙本論文著作權授權書

(提供授權人裝訂於全文電子檔授權書之次頁用)

本授權書所授權之學位論文，為本人於國立交通大學機械工程系所設計製造組，94 學年度第 2 學期取得碩士學位之論文。

論文題目：微模仁之溫度與壓力感測功能之開發

指導教授：陳仁浩

■ 同意

本人茲將本著作，以非專屬、無償授權國立交通大學，基於推動讀者間「資源共享、互惠合作」之理念，與回饋社會與學術研究之目的，國立交通大學圖書館得以紙本收錄、重製與利用；於著作權法合理使用範圍內，讀者得進行閱覽或列印。

本論文為本人向經濟部智慧局申請專利(未申請者本條款請不予理會)的附件之一，申請文號為：\_\_\_\_\_，請將論文延至\_\_\_\_年\_\_\_\_月\_\_\_\_日再公開。

授權人：江忠晉

親筆簽名：江忠晉

中華民國 95 年 6 月 16 日

# 國家圖書館博碩士論文電子檔案上網授權書

ID:GT009314514

本授權書所授權之論文為授權人在國立交通大學工學院機械工程系所  
設計製造組 94 學年度第 2 學期取得碩士學位之論文。

論文題目：微模仁的溫度與壓力感測功能之開發

指導教授：陳仁浩

茲同意將授權人擁有著作權之上列論文全文（含摘要），非專屬、無償授權國家圖書館，不限地域、時間與次數，以微縮、光碟或其他各種數位化方式將上列論文重製，並得將數位化之上列論文及論文電子檔以上載網路方式，提供讀者基於個人非營利性質之線上檢索、閱覽、下載或列印。

※ 讀者基於非營利性質之線上檢索、閱覽、下載或列印上列論文，應依著作權法相關規定辦理。

授權人：江忠晉

親筆簽名：江忠晉

民國 95 年 6 月 16 日

# 國立交通大學

## 論文口試委員會審定書

本校 機械工程 學系碩士班 江忠晉 君

所提論文(中文) 微模仁的溫度與壓力感測功能之開發

(英文) The development of temperature and pressure  
sensing function of micro-mold

合於碩士資格水準、業經本委員會評審認可。

口試委員： \_\_\_\_\_

洪景華

徐瑞坤

指導教授： 陳仁浩

系主任： 傅武明 教授

中華民國 95 年 5 月 8 日



# 微模仁的溫度與壓力感測功能之開發

研究生：江忠晉

指導教授：陳仁浩 教授

國立交通大學機械工程學系

## 摘 要

微成形技術成為微機電元件大量且廉價生產的主要方式，然而成形品之良窳往往決定於其溫度與壓力的操作策略，以避免脫膜時的夾持應力及剪應力造成微結構的破壞及成形品的扭曲變形。為有效監控成形過程的溫度與壓力，外接式的溫度與壓力感測器已無法滿足微成形所需的局部且微細尺寸感測，本研究將開發嵌入式溫度與壓力感測元件，以期將來在製作微模仁過程中，整合於其內，進行更有效的監控，進而掌握成形條件。

本研究中將充分利用微機電製程進行溫度與壓力感測器的製作。以 LPCVD 沉積技術在矽基表面進行多晶矽薄膜沉積，並以離子佈植之技術將硼離子植入多晶矽作為感測材料，溫度感測器植入硼離子濃度  $5 \times 10^{14} \text{ atoms/cm}^{-2}$ ，使具有高度且線性的溫度阻抗系數；壓力感測器植入硼離子濃度  $5 \times 10^{15} \text{ atoms/cm}^{-2}$ ，使具有相當低的溫度阻抗系數，避免進行壓力量測時，阻值受到溫度變化而影響，失去壓力量測的準確度。此外，亦對多晶矽感測線路的幾何形狀進行探討，以求得具有最佳感測靈敏度的線長與線寬。

# The Development of Temperature and Pressure Sensing Function of Micro-Mold

Student : Chung-Chin Chiang

Advisor : Ren-Haw Chen

Institute of Mechanical Engineering  
National Chiao Tung University

## Abstract

Micro-molding technology is the main solution used to manufacture the large-surface area, low-cost, high precision and high quality plastic microstructure. In the molding process, temperature and pressure controls are two of the most important factors to affect the qualities of the microstructures. A suitable controlling strategy of these two parameters could make the micro-molded microstructures free from fracture. In order to monitor and control the temperature and pressure actually in the micro-molding process, the embedded temperature and pressure sensors were investigated and fabricated in this thesis.

MEMS process was employed to develop the embedded temperature and pressure sensors which will be integrated in the micro-mold insert in the future. The (110) P-type silicon wafer were used as the substrates. On these substrates, LPCVD (Low Pressure Chemical Vapor Deposition) was utilized to deposit Poly-silicon films implanted boron ions with different concentrations as temperature and pressure sensors, respectively. The temperature sensor was fabricated by implanting boron ions into the poly-silicon film with  $5 \times 10^{14}$  atoms/cm<sup>-2</sup> to have high temperature response and low pressure response. Oppositely, the pressure sensor was obtained by implanting boron ions into the poly-silicon film with  $5 \times 10^{15}$  atoms/cm<sup>-2</sup> to have low temperature response and high pressure response. Furthermore, the relationship between the sensitivity and the geography of the sensing resistors was investigated and the most sensitive design was found.



## 誌謝

倏忽，兩年研究生的生活已到了尾聲，回顧這兩年來的收穫，無論在學識的長進、研究的能力以及許許多多的待人接物，都著實讓我體驗與學習甚豐，而要感謝的人太多，不該只是謝天。

首要感謝的，必然是指導教授陳仁浩老師，讓我從懵懵懂懂的研究所新生，逐漸地了解做研究的精神，同時在面對研究瓶頸與問題時，能夠給予我許多建議與方向，讓我的視野更遼闊，而這些指導，不僅促使我的研究與論文得以順利完成，更影響了我的人生觀、做事的態度與看事情的角度。此外，也要感謝口試委員洪景華老師與徐瑞坤老師，對於我的研究給予許多意見與指導，讓本論文更完整。

實驗室的所有成員，因為有你們，讓我的研究所生活過得更豐富也更完整。感謝劉安誠學長在實驗實作上給予許多的機會進行學習與操作，同時提供許多豐富的經驗與意見，讓我能夠在研究設計上思考得更加周全。感謝盧明初學長，不僅在研究上給予寶貴且實在的建議，也時常在研究之餘，一同構思研究架構與規劃，落實了研究融入生活的理想概念。感謝旭昌與筱雯在研究與生活上一同陪伴我成長，能夠互相協助，共同討論研究，讓彼此更精進。也感謝沛原在課業的修習上伴我成長。畢業的碩士班學長，坤宏、濬賢及訓國學長，也給了我許多寶貴的經驗與建議，都是相當受用的。同時實驗室裡的學弟妹，春貴、振家與悅慈也讓我的實驗室生活更充滿了活力與歡樂。

感謝成功大學與大學時代的同學們，豐富了我最燦爛的四年大學生活，精彩有趣的體驗，讓我在研究與生活的構想上有更多天馬行空的想法，人生也變得更多采多姿。

最後，謹將我的研究成果與本論文，獻給我最親愛的家人，我的爺爺、奶奶、爸爸、媽媽。因為有你們的用心栽培與無盡的包容關愛，才能讓我這麼順利的完成人生的這個階段。謝謝你們，我生命中最重要的人們。

# 目錄

中文摘要.....	I
英文摘要.....	II
誌謝.....	III
目錄.....	IV
表目錄.....	VII
圖目錄.....	VIII
第一章 緒論 .....	1
1.1 研究背景 .....	1
1.1.1 微機電系統沿革與發展.....	1
1.1.2 微成形技術之發展.....	2
1.1.3 微感測器之發展.....	3
1.2 文獻探討 .....	5
1.2.1 微成形.....	5
1.2.2 溫度感測.....	5
1.2.3 壓力感測.....	6
1.3 研究動機與目的 .....	8
1.4 研究方法 .....	9
第二章 感測原理 .....	10
2.1 熱阻式溫度感測原理 .....	10
2.2 離子佈植之能量與摻雜濃度 .....	12
2.3 壓阻式壓力感測原理 .....	14
2.4 壓阻特性 .....	15
第三章 實驗設備 .....	24
3.1 半導體製程設備 .....	24
3.2 溫度與壓力量測校正設備 .....	27
第四章 微溫度與壓力感測器製作程序與校正.....	35
4.1 晶片製程原理與技術 .....	35

4.1.1	晶片清洗製程 .....	35
4.1.2	化學氣相薄膜沉積製程 .....	36
4.1.3	微影製程 .....	38
4.1.4	蝕刻製程 .....	41
4.1.5	摻雜製程 .....	42
4.2	晶片製作程序 .....	45
4.2.1	光罩設計 .....	45
4.2.2	製程順序 .....	45
4.3	感測功能校正 .....	47
4.3.1	溫度校正 .....	47
4.3.2	壓力校正 .....	47
第五章	實驗結果與討論 .....	56
5.1	晶片製程結果與討論 .....	56
5.1.1	多晶矽感測線路之製作與短路預防 .....	56
5.1.2	晶片經離子佈植後之退火與量測評估 .....	57
5.1.3	多晶矽感測線路之理論值與實際值 .....	58
5.2	多晶矽溫度感測器之校正 .....	59
5.2.1	多晶矽感測器對溫度之響應特性 .....	59
5.2.2	佈植濃度與線路幾何對多晶矽感測器的溫度響應性 影響 61	
5.3	多晶矽壓力感測器之校正 .....	63
5.3.1	多晶矽感測器對壓力之響應特性 .....	63
5.3.2	佈植濃度與線路幾何對多晶矽感測器的溫度響應性 影響 64	
第六章	結論與未來展望 .....	85
6.1	晶片製程成果 .....	85
6.2	溫度校正 .....	85
6.3	壓力校正 .....	86
6.4	未來發展目標 .....	86

附錄一 電阻之理論與實驗值 .....	88
附錄二 電阻變化率與線寬關係圖 .....	89
參考文獻.....	90



## 表目錄

表 4-1 RCA clean 清洗流程.....	48
表 4-2 微影製程參數與流程 .....	49



## 圖目錄

圖 2-1 感測元件關係圖 .....	18
圖 2-2 摻雜濃度對片電阻的影響[26] .....	18
圖 2-3 摻雜濃度對載子移動性的影響[26] .....	18
圖 2-4 摻雜濃度與 $\Delta R/R-T$ 關係圖[26] .....	19
圖 2-5 摻雜濃度-TCG 關係圖[28] .....	19
圖 2-6 離子佈植之縱向與橫向高斯分布圖[29] .....	20
圖 2-7 離子植入能量與投射距離關係圖[29] .....	20
圖 2-8 離子佈植能量與投射變動及側向變動關係圖[29] .....	21
圖 2-9 體型加工之隔膜式壓力感測器 .....	21
圖 2-10 面型加工之隔膜式壓力感測器 .....	22
圖 2-11 小變形量之多晶矽壓力感測器 .....	22
圖 2-12 電阻形狀與受力方向示意圖 .....	22
圖 2-13 硼離子植入濃度與壓阻係數關係圖[23] .....	23
圖 3-1 濕式工作台 .....	28
圖 3-2 氧化擴散系統 .....	28
圖 3-3 低壓化學氣相沉積系統 .....	28
圖 3-4 雷射圖形產生系統 .....	29
圖 3-5 光阻塗佈機 .....	29
圖 3-6 光罩對準曝光機 .....	29
圖 3-7 多功能烤箱 .....	30
圖 3-8 光學顯微鏡 .....	30
圖 3-9 複晶矽活性離子蝕刻系統 .....	31
圖 3-10 四點探針 .....	31
圖 3-11 薄膜測厚儀 .....	32
圖 3-12 資料擷取系統 .....	32
圖 3-13 加熱盤 .....	33
圖 3-14 熱電藕 .....	33



圖 3-15 壓力指示器 .....	34
圖 4-1 正光阻與負光阻示意圖 .....	50
圖 4-2 底切現象 .....	50
圖 4-3 電極槽光罩 .....	51
圖 4-4 感測線路光罩 .....	51
圖 4-5 感測線寬與線長參數表 .....	52
圖 4-6 晶片製作流程 .....	53
圖 4-7 KOH 蝕刻液溫度與蝕刻速率對照圖 .....	53
圖 4-8 晶片溫度校正系統 .....	54
圖 4-9 晶片壓力校正系統 .....	55
圖 5-1 晶片完成圖 .....	66
圖 5-2(a) 蝕刻不足之多晶矽感測線路圖 .....	66
圖 5-2(b) 過蝕刻之多晶矽感測線路圖 .....	67
圖 5-3 多晶矽感測線路蝕刻圖 .....	67
圖 5-4 離子佈植濃度條件為 $5 \times 10^{15}$ atoms/cm <sup>2</sup> 的晶片在退火前的電阻分布圖 .....	68
圖 5-5 離子佈植濃度條件為 $5 \times 10^{14}$ atoms/cm <sup>2</sup> 的晶片在退火後的電阻分布圖 .....	68
圖 5-6 離子佈植濃度條件為 $5 \times 10^{15}$ atoms/cm <sup>2</sup> 的晶片在退火後的電阻分布圖 .....	69
圖 5-7(a) $5 \times 10^{14}$ atoms/cm <sup>2</sup> ，線長 $5.5 \times 10^3 \mu\text{m}$ 之電阻-溫度圖 .....	69
圖 5-7(b) $5 \times 10^{14}$ atoms/cm <sup>2</sup> ，線長 $2.62 \times 10^4 \mu\text{m}$ 之電阻-溫度圖 .....	70
圖 5-7(c) $5 \times 10^{14}$ atoms/cm <sup>2</sup> ，線長 $3.32 \times 10^4 \mu\text{m}$ 之電阻-溫度圖 .....	70
圖 5-7(d) $5 \times 10^{14}$ atoms/cm <sup>2</sup> ，線長 $5.62 \times 10^4 \mu\text{m}$ 之電阻-溫度圖 .....	71
圖 5-8(a) $5 \times 10^{15}$ atoms/cm <sup>2</sup> ，線長 $5.5 \times 10^3 \mu\text{m}$ 之電阻-溫度圖 .....	71
圖 5-8(b) $5 \times 10^{15}$ atoms/cm <sup>2</sup> ，線長 $2.62 \times 10^4 \mu\text{m}$ 之電阻-溫度圖 .....	72
圖 5-8(c) $5 \times 10^{15}$ atoms/cm <sup>2</sup> ，線長 $3.32 \times 10^4 \mu\text{m}$ 之電阻-溫度圖 .....	72
圖 5-8(d) $5 \times 10^{15}$ atoms/cm <sup>2</sup> ，線長 $5.62 \times 10^4 \mu\text{m}$ 之電阻-溫度圖 .....	73
圖 5-9 多晶矽感測器升溫七次之電阻-溫度圖 .....	73

圖 5-10 多晶矽感測器降溫七次之電阻-溫度圖 .....	74
圖 5-11 多晶矽感測器升溫七次之電阻變化率-溫度圖 .....	74
圖 5-12 多晶矽感測器降溫七次之電阻變化率-溫度圖 .....	75
圖 5-13 多晶矽感測器升溫降溫之電阻變化率-溫度圖 .....	75
圖 5-14 多晶矽感測器週期性升溫降溫之電阻-溫度圖 .....	76
圖 5-15 多晶矽感測器週期性升溫之阻值偏移比例圖 .....	76
圖 5-16 電阻變化率與線長關係圖 .....	77
圖 5-17 電阻變化率與線寬關係圖 .....	77
圖 5-18(a) $5 \times 10^{14}$ atoms/cm <sup>2</sup> ，線長 $5.5 \times 10^3 \mu\text{m}$ 之電阻-壓力圖 .....	78
圖 5-18(b) $5 \times 10^{14}$ atoms/cm <sup>2</sup> ，線長 $2.62 \times 10^4 \mu\text{m}$ 之電阻-壓力圖 .....	78
圖 5-18(c) $5 \times 10^{14}$ atoms/cm <sup>2</sup> ，線長 $3.32 \times 10^4 \mu\text{m}$ 之電阻-壓力圖 .....	79
圖 5-18(d) $5 \times 10^{14}$ atoms/cm <sup>2</sup> ，線長 $5.62 \times 10^4 \mu\text{m}$ 之電阻-壓力圖 .....	79
圖 5-19(a) $5 \times 10^{15}$ atoms/cm <sup>2</sup> ，線長 $5.5 \times 10^3 \mu\text{m}$ 之電阻-壓力圖 .....	80
圖 5-19(b) $5 \times 10^{15}$ atoms/cm <sup>2</sup> ，線長 $2.62 \times 10^4 \mu\text{m}$ 之電阻-壓力圖 .....	80
圖 5-19(c) $5 \times 10^{15}$ atoms/cm <sup>2</sup> ，線長 $3.32 \times 10^4 \mu\text{m}$ 之電阻-壓力圖 .....	81
圖 5-19(d) $5 \times 10^{15}$ atoms/cm <sup>2</sup> ，線長 $5.62 \times 10^4 \mu\text{m}$ 之電阻-壓力圖 .....	81
圖 5-20 多晶矽感測器施壓四次之電阻-壓力圖 .....	82
圖 5-21 多晶矽感測器降壓四次之電阻-壓力圖 .....	82
圖 5-22 多晶矽感測器施壓四次之電阻變化率-壓力圖 .....	83
圖 5-23 多晶矽感測器降壓四次之電阻變化率-壓力圖 .....	83
圖 5-24 多晶矽感測器施壓降壓之電阻變化率-壓力圖 .....	84
圖 5-25 電阻變化率與線寬關係圖 .....	84

## 第一章 緒論

### 1.1 研究背景

#### 1.1.1 微機電系統沿革與發展

“There’s plenty of room at the bottom. ”，物理大師 Richard P. Feynman 博士在 1959 年美國物理年會所發表的專題演講，為微機電系統(Micro-Electro-Mechanical System)的發軔起了一個輪廓[1]。往後數十年，由最初將機器微小化(Miniaturization)的概念，進展到單一功能微元件的開發，乃至於多功能微元件與積體電路的整合，使微機電系統的發展愈臻成熟。微機電系統的尺寸定義可由 1mm 至  $1\mu\text{m}$ ，最初微機電系統的應用原理與範圍以機械與電子、電機為主軸建構而成，隨著技術的進步與諸多領域的投入研究，使得微機電系統已成為一門融合光學、機械、電子、電機、材料、化學、生物醫學之整合性科技。微系統(Microsystem Technology)通常則定義為，由微機電系統所構成之特定功能的工程系統，歐洲地區與日本一般以微系統(MST)泛稱微機電系統[2]。

微機電系統的主要特點在於「整合性」及「微小化」。除了整合性良好，能應用於各領域以解決問題外，微小化使微機電系統具備了許多突破傳統的優點。諸如：低質量與低慣性，使系統移動速度更快，靈敏度提高；低質量也使與之成反比的共振頻率大幅提高，避免了許多系統共振的困擾；微機電系統的體積小，精準度與穩定度皆高，相當適用於精密系統的應用，如醫藥、手術或航太科技；微機電系統批量生產的特性，讓產品能夠低價而大量生產，有效降低成本。基於許多有別於傳統的優越性，使得微機電系統的競爭力變得不可忽視，世界各國無不致力投入研究[3]。

微機電系統的加工也因為微小化而有別於傳統機械加工，如切削、銑、鉋、鉚等，都無法直接沿用。應用在微機電系統加工的技術通常稱為微加工(Micromachining)或微製造(Microfabrication)，多數的微製造技術皆流用自 1950 年代開始發展且臻致成熟的薄膜沉積(Thin Film Deposition)、微影(Lithography)、蝕刻(Etching)、摻雜(Doping)、

氧化(Oxidation)、熱處理等半導體製程技術[4]，亦有其他如 LIGA 技術、能量束加工(Beam-Machining)、微放電加工技術(Micro-Electro-Discharge Machining)等應用各種不同原理之微加工技術。矽基製程中包括面型微加工(Surface Micromachining)、體型微加工(Bulk Micromachining)，面型加工由下而上(Bottom Up)以物理與化學沉積薄膜於基材(Substrate)上，逐層堆疊，再利用蝕刻技術定義出所需結構，不傷及基材本體；體型加工則由上而下(Top Down)，以蝕刻技術直接對基材進行加工，以得到所需結構。LIGA 技術及類 LIGA 技術則分別利用同步輻射 X 光源及較廉價的 UV 光源進行微影，並配合微電鑄(Micro-Electroforming)或微成形技術(Micromolding)進行微結構的製作[5]。

#### 1.1.2 微成形技術之發展

微加工方法發展至今，許多技術已然成熟，然而以前述方法製造微結構，卻往往因為加工成本過高，生產性低以及重現性不佳等諸多缺點，而不易獲得更廉價、大量且品質均勻的產品。微成形製程的出現，不啻是為追求低價量產且品質穩定的微元件，找到一條最佳的解決之道。

微成形(Micro-Molding)技術乃以微模具(Micro-Mold, Micro-Die)進行微結構的製造，材料應用範圍廣泛，包含高分子、陶瓷粉末等，以塑膠為成形材料而言，主要可分為微熱壓成形(Micro-Hot Embossing)、射出成形(Micro-Injection Molding)及輥壓(Rolling)、光聚合法(Photopolymerization)等。高分子微成形取代一般微加工的優勢在於(1)能製造低成本且大面積的成形品、(2)可輕易地大量複製(Replication)高精確度之成形品、(3)可依不同應用性，選擇不同性質之高分子材料，選用範圍廣闊、(4)幾何變化的容忍性高，如高深寬比、各種幾何形狀[6][7]。微熱壓成形則有其獨特優點，如低材料流動性(Low Material Flow)、低流率(Low Flow Rate)以避免內應力的產生，讓微細結構得以輕易製造[8]。



### 1.1.3 微感測器之發展

微成形製程中，溫度與壓力的控制扮演著舉足輕重的角色，適時且適當的在成形製程中對溫度與壓力進行調整與控制，絕對是成形品質良窳與否的重要因素，欲對製程中的溫度與壓力進行控制，第一步就是需能夠量測到正確的溫度和壓力值。然而有別於傳統，微小化後的成形製程，感測元件的尺寸受到限制而成為量測的一大問題，許多發展已久的溫度和壓力感測器因為體積過大而無法深入微模仁的關鍵位置進行量測，是以本研究欲發展之內嵌式微感測器也應運而生。

電子式感測器將欲量測之物理變化量轉換成電子訊號，並由電腦進行數據處理，以利於整個系統的數據監視，甚至更進一步地做即時控制。由於具備此優點，電子式感測器取代傳統體積大、讀取數值不便之感測器，得以輕易進行動態量測且精確度更為提升。隨前述之微機電及半導體技術的進步，感測器的微小化亦成為一齣不可或缺的戲碼，微小化的感測器大幅提升量測的空間解析度，且共振頻率的提高，也避免了許多與系統共振的困擾。

微壓力感測器具低成本，高靈敏度，低遲滯(Hysteresis)等優點，也是最早被商業化的微機電產品，其中又以應用於汽車及航太工業最為廣泛。微壓力感測器主要製作方式以矽基材料之微加工為主，利用材料因壓力產生之應變，再依各種不同的傳感原理轉換成電子訊號，大致可分為壓阻式(Piezoresistive Sensing)、電容式(Capacitive Sensing)、共振式(Resonating Sensing)等數種。電容式微壓力感測器在受力後薄膜變形，兩薄膜間距改變，導致電容值改變，藉此量得訊號變化，此類壓力感測器優點在於對溫度靈敏度低，缺點則在於電壓與電容改變呈非線性[9]。共振式微壓力感測器則以製作振動樑，通以電流使其產生共振，承受應力時，改變其振動頻率，並轉換為電子訊號以量測，此類壓力感測器優點乃對於溫度變化有相當高的穩定性；應力與頻率亦有相當高的線性關係，然而其缺點在於造價昂貴且封裝難度高[10]。

壓阻式微壓力感測器則利用受壓時感測器分子結構的小變形或

巨觀之大變形，導致電阻的改變，藉由擷取電阻的變化與壓力變化相對應，即能完成壓力量測。常用之壓阻感測器多以矽基材料為主，因矽基材料容易整合於積體化的單晶片上，且具有低成本等諸多優點，而其缺點乃在於對溫度之靈敏性偏高。

溫度感測器的應用原理眾多，常用如熱敏電阻(Thermistor)，熱電藕(Thermal Couple)。熱敏電阻其電阻值隨溫度變化，依不同的變化曲線可分為三類，正溫度係數(Positive Temperature Coefficient,PTC)、負溫度係數(Negative Temperature Coefficient,NTC)、臨界溫度電阻(Critical Temperature Resistor,CTR)。PTC 之電阻隨溫度上升而上升，使用材料以鈦酸鉬系列為主；NTC 之電阻隨溫度上升而下降，主要材料有錳、鎳、鈷等；CTR 則以氧化釩、硫化銀等材質製作，具有開關特性，可作為防止過熱之開關。常用之熱敏電阻以 NTC 為主。

熱電藕乃是將兩種不同金屬連接在一起，因其擁有不同之自由電子數，在溫度變化時，接觸面的自由電子移動產生電位差，藉以得到電位差與溫度變化的關係曲線，熱電藕材料多以鎳鉻合金、鎳錳合金、康銅等金屬為主。



## 1.2 文獻探討

### 1.2.1 微成形

微熱壓成形的技術上，黃重凱提出以熱電阻設置於微模仁中，通入電流使之發熱，做為控制微模仁溫度的熱源，在熱壓溫度由  $140^{\circ}\text{C}$  降溫到開模  $70^{\circ}\text{C}$  時，對模仁施以熱回饋，維持適當模溫，可使材料充填完全，轉印效果更佳[11]。蘇濬賢更深入指出，微熱壓成形的冷卻保壓階段施以熱回饋，可改善微結構的脫膜破壞，並發現在接近熱壓材料之玻璃轉移溫度降至保壓結束這段時間加熱，微結構能順利且完整地脫膜[12]。

### 1.2.2 溫度感測

羅國綸根據傳統的熱電藕溫度感測原理，利用半導體技術上以濺鍍方式沉積鉻、鋁等金屬，以量測射出塑料的溫度，以因應模具內體積小、高溫、高壓且具腐蝕性的環境[13]。

黃重凱利用單晶矽植入磷離子，試圖找出溫度與電阻以及壓力與電阻的關係曲線，以進行溫度與壓力的量測，進一步控制成形條件[11]。由 Helmut F. Wolf 繪製的溫度與阻值關係圖，可清楚看出 N-type 與 P-type 單晶矽之阻值對應溫度的上升，會依摻雜濃度不同而在不同溫度點有正負溫度係數的轉變，以摻雜濃度  $10^{14}\text{atoms/cm}^2$  的 P-type 單晶矽為例，約  $150^{\circ}\text{C}$  以下為正溫度係數， $150^{\circ}\text{C}$  則轉為負溫度係數[14]。

早在 1968 年，W. M. Bullis 等，對非本徵(extrinsic)鍍和矽兩種基質進行硼、鋁、鎵、磷、砷、銻等摻雜以進行改質，並依溫度係數之數值計算，繪出各摻雜後材質的阻值與溫度係數關係圖，其中摻雜磷與硼的矽底材在阻值約  $10^{-2}\sim 1.5\times 10^{-2}\Omega\text{-cm}$  時，溫度係數會有正負之分，在此範圍以下為負溫度係數，此範圍以上為正溫度係數。比較之下，摻雜鋁的矽底材其溫度係數小於摻雜硼之矽底材[15]。

D.Grgec 表示，多晶矽薄膜摻雜磷或砷在高溫時具有不穩定的特性，故一般模擬與製程多以硼為摻雜材料[16]。多晶矽製作溫度感測器之技術方面，Z. Bendekovic、P. Biljanovic 等人以數值模擬方式發

現多晶矽晶粒大於 100nm，摻雜硼濃度超過  $10^{18}\text{cm}^{-3}$ ，具有正溫度阻抗系數(Positive Temperature Coefficient of Resistance)，但同時也指出晶粒大小卻非影響溫度阻抗系數之關鍵因素，指出摻質濃度大於  $10^{19}\text{cm}^{-3}$  且晶粒大於  $1\mu\text{m}$  之多晶矽對於溫度變化，將具有較佳之線性度[17]。O. Zucker W. Langheinrich 等人以離子佈植(ion implantation)方式，對多晶矽施以不同濃度之硼離子，發現低硼濃度植入( $10^{14}\text{cm}^{-2}$ )的電阻器(resistor)具有負且高度非線性的溫度係數，隨著植入濃度的增加，溫度係數逐漸轉小，當植入濃度達到  $3.72\times 10^{15}\text{cm}^{-2}$ ，溫度係數趨近於零[18]。

### 1.2.3 壓力感測

微壓力感測器應用材料廣泛，往往依據不同需求與量測範圍，發展出各種不同的材料與微結構的設計。F. Löffler 和 C. Siewert 以 Manganium 合金做為壓阻感測器的感測材料，可直接濺鍍於微小的針狀軸承上，利用薄膜微小的性質，得以對不易測得的位置進行量測[19]。陳俊豪為量測薄流路中的剪切應力變化，在模穴內埋入小型壓電式壓力感測器，其感測面與材料接觸，當材料通過感測面時，會對感壓石英造成壓應變使輸出電荷，經轉換為直流電壓後量測之，換算得壓力值[20]。大部分的壓力感測器原理為應用壓電(Piezoelectric)或壓阻原理(Piezoresistive)，然而應用壓電原理之感測器不適於應用在靜壓力的感測上，因其固定壓力下，會導致電荷的逸漏(Leakage)，而以壓阻原理製作之半導體相對有較高的可靠度。T. N. Tun、T. S. Lok 等人以矽為基底， $\text{Al}_x\text{Ga}_{1-x}\text{As}$  薄膜為感測材料之元件，能應用於靜態與動態壓力量測，具廣大之量測範圍，可達 45MPa，且具高度壓力靈敏度、線性及低遲滯性[21]。R. C. Luo 等為即時量測射出成形時的壓力與溫度，將鋇鈦酸鉛( $\text{PbZrTiO}_3$ , PZT)濺鍍於基材上，並以退火技術使薄膜結晶為所需之薄膜結構，以訊號放大器擷取壓電訊號來量測壓力 [22]。

V. Mosser 和 J. Suski 等人調查整理出多晶矽壓力感測器具有下列諸多優點：(1)與微電子技術相容，(2)工作溫度高，(3)明顯的壓阻效

應，(4)可配合不同設計結構與量測範圍選擇不同的摻雜濃度，以達到設計需求，(5)對於溫度的偏移(Offset)、阻值、及壓力靈敏度都有接近線性的變化，(6)良好的時間穩定性。同時也指出欲提升多晶矽壓力感測器的電性，主要努力方向在於使熱效應(Thermal Effect)最小化以及使壓阻效應(Piezoresistive Effect)最大化。可經由減少材料之晶格邊界表面積、選擇適當之摻雜濃度、選擇具優越性能的基材來達到目標[23]。

P. Melvas, E. Kalvesten 等人為克服壓阻式壓力感測器容易面臨高的溫度相依性(Temperature Dependence)所導致的輸出訊號變化及零壓力偏移，製作雙臂式壓力感測器，一臂為懸臂樑，一臂的兩端皆固定於結構上，前者隨壓力而產生大量變形，作為壓力感測元件，後者對於壓力變化不靈敏，將兩者連接於惠斯同電橋，後者即能做為溫度補償之用[24]。



### 1.3 研究動機與目的

高分子材料發展迅速，其應用由民生工業、包裝、汽機車零件，逐漸跨足至高科技領域，無論生物醫學器材、光電元件、電子元件，皆有其發揮的空間。通常此類高分子元件都具有體積小、精度高、成本低的特點，製造方式一般以微成形為主，其主要流程是將高分子材料加熱至玻璃轉移溫度以上，呈融熔狀後填充進入微模仁，經過保壓、降溫、脫模等程序，以獲得製品。然而無論微熱壓成形抑或微射出成形，在降溫脫膜時，相當容易因為各種因素導致成形品及微模仁的破壞，如冷卻過程，模仁與塑料本身因材料特性不同，而造成的收縮率差異；模穴壓力分布不均亦會造成收縮率不同。由此產生之結構側邊的夾持應力、結構基部之相對剪應力，皆會在脫模時對微模仁與成形品之結構造成縱向破壞與側向扭曲變形[25]。細究其原因，成形過程中溫度與壓力的操作策略與時間控制，左右了脫模的成敗與否，若能在關鍵時刻控制溫度以釋放模穴內材料之應力，並控制成形壓力，相信能大幅降低缺陷的發生，獲得良好的成形效果。

本研究中，企圖開發嵌入式之溫度與壓力感測元件，以期將來能置入微模仁之中，進行壓力與溫度的即時監控。相較於額外設置於微模仁外之感測工具，嵌入式感測元件能更貼近於微結構，量測到局部而微細的溫度與壓力變化，以利於更進一步之參數調整。本研究的設計致力於提升感測器之穩定性、可靠度，並簡化與整合溫度與壓力感測器之製程，使更易與微模仁製程相容。



#### 1.4 研究方法

本研究以半導體摻雜改質，以及利用多晶矽導線的電阻相對於溫度及壓力的變化特性之概念，做為發展溫度與壓力感測器的基礎，並結合半導體製程等微細加工技術以發展模仁內嵌入式微感測器。研究中，使用(110)P型矽晶片做為微感測器的結構材料，並利用半導體製程在晶片上製作感測器之微結構，其設計以易於製作且性能穩定為目標。感測材料為在矽基表面以 LPCVD 進行多晶矽的沉積，並以黃光微影製程及乾式蝕刻將所設計出的圖案轉印至多晶矽薄膜上，在感測結構的形狀設計、線寬、長度都期望能找到最佳的尺寸，同時以離子佈植之技術將硼離子植入多晶矽，進行電性的改質，作為感測元件。使感測功能諸如靈敏度、線性度提升，降低誤差及遲滯性。

溫度感測器植入之硼濃度約為  $5 \times 10^{14} \text{cm}^{-2}$ ，使具有高度且線性的溫度阻抗係數；壓力感測器植入之硼濃度約  $5 \times 10^{15} \text{cm}^{-2}$ ，使具有相當低的溫度阻抗係數，避免進行壓力量測時，阻值受到溫度變化而影響，失去壓力量測的準確度。

感測器的微製作技術方面，除了利用 LPCVD 及離子佈植製作多晶矽感測器，同時還運用 APCVD 等製程進行阻擋層、絕緣層如二氧化矽、氮化矽層等製作，結構圖案則利用黃光微影製程、乾式蝕刻、濕式蝕刻定義。

## 第二章 感測原理

感測器的設計原理在於利用外界物理或化學刺激，使感測器自身性質產生變化，經過適當地轉換成為電子訊號，進而得以擷取與量化，以了解電子輸出與物理量變化之間的關係。感測系統中各元件關係如圖 2-1。

感測器經外界刺激後，其反應可分為兩種。其一為會自我產生電子訊號，如利用壓電效應，或如熱電藕以兩種金屬對熱產生不同電動勢，而產生的電壓差，皆屬此類感測器，僅需量測電流或電壓變化，即可得所需資訊。其二則需施以已知電壓或電流方能量測感測器的訊號變化，如電阻變化，以鉑(pt)等合金製作的 RTD，或是以半導體陶瓷材料製作的熱敏電阻都屬此類。

### 2.1 熱阻式溫度感測原理

以金屬材料製作的溫度感測器具有價格低、高精度、高線性、高響應性以及工作範圍大等諸多優點，然而金屬材料欲整合於半導體製程中，僅能安排於後段製程，以避免汙染元件，這項缺點使設計製程時有相當大的限制。

選擇半導體材料作為感測元件時，以矽摻雜 III V 族元素改質應用最為簡易且普遍，然而以單晶矽摻雜改質來說，其溫度係數 (Temperature Coefficient Resistance) 會在本研究所需之工作溫度產生正負變化[11]。故本研究採用經過摻雜(doping)改質後的多晶矽為電阻器(resistor)，作為溫度變化時的感測元件，經過適當濃度的離子摻雜與製程設計，掌握住電阻值對溫度的特性變化，即能應用於溫度感測上，且無製程汙染上的問題，易於整合在各種微機電元件上，應用性相對更為廣泛。諸如微模仁、微流道的內部溫度感測，甚至各種生物醫學元件都可成為應用對象。

摻雜改質的多晶矽為電阻器，其理論電阻值以電阻率( $\rho$ )、薄膜厚度( $t$ )、電阻長度( $L_R$ )、電阻寬度( $W_R$ )、片電阻( $R_s$ )等參數定義之，如式 2-1

$$R = \frac{\rho}{t} \frac{L_R}{W_R} = R_s \frac{L_R}{W_R} \quad (2-1)$$



電阻率由下式 2-2 定義之：

$$\rho = \frac{1}{N\mu e} \quad (2-2)$$

N: carrier density,  $\mu$ : carrier mobility, e: charge of an electron

由上式可知，載子的密度、載子的移動性成為影響電阻率大小的關鍵，間接影響片電阻的大小，而由圖 2-2 與圖 2-3 可發現摻雜能夠增加載子密度及載子移動性，進而降低了片電阻，故摻雜離子濃度、摻雜離子種類的選擇相當重要[26]。

溫度與電阻之間的變化關係又稱為溫度阻抗係數(TCR)，其定義如式 2-3：

$$TCR = \frac{1}{\rho} \frac{d\rho}{dT} \quad (2-3)$$

能得一線性且高靈敏度的曲線，為溫度感測器的設計重點。



## 2.2 離子佈植之能量與摻雜濃度

以 LPCVD(Low Pressure Chemical Vapor Deposition)所沉積的多晶矽薄膜欲進行摻雜時，可以採用擴散法(diffusion)和離子佈植法(Ion implantation)。以擴散法進行摻雜，易於將高濃度的摻質快速地植入薄膜，然而卻無法精確控制摻質的植入濃度、均勻性以及摻雜製程的重覆性(reproducibility)。

本研究採用離子佈植法，可以離子束電流大小控制摻質濃度，離子加速時所得動能來調整摻質在薄膜內的縱深分布，此外較低的橫向穿透，更能精確定義植入位置。離子佈植的低溫製程特性，僅需以光阻就能做為遮罩層，降低了製程的複雜性。選擇以硼(Boron)為摻質，乃因 n-type 之 III V 族摻質，如砷(As)、磷(P)等，易於多晶矽的晶格邊界產生隔離效應(segregation trapping)，多晶矽的導電性會被位於晶格邊界的載子補捉(carrier trapping)和摻雜原子補捉(dopant atoms trapping)所影響。對於砷和磷來說，隔離效應與摻雜原子種類、摻雜濃度以及晶粒大小有關。而對於硼摻雜的多晶矽薄膜來說，則無此問題[27]。

以不同摻雜濃度的多晶矽薄膜進行測試，可由  $\Delta R/R-T$  的圖中得到不同的特性曲線，如圖 2-4，摻雜劑量小於  $10^{15}\text{cm}^{-2}$  時具有相當大的負溫度係數(negative TCR)，利用此特性進而選取較線性的摻雜濃度，即可作為溫度感測元件的材料。反之，TCR 低的摻雜濃度表示對於溫度敏感度低，適於作為其他類型感測器之用，以避免溫度對感測器造成干擾，若摻雜濃度選擇適當，甚至可達到零 TCR(zero-TCR)，本研究中利用此一性質作為壓力感測元件之材料。此外由圖 2-5[28]亦可得知，摻雜濃度增加，G-factor 對溫度的偏移量，也就是 TCG(Temperature Coefficient G-factor)會快速減小，其中 G-factor 為每一單位應變相對產生的阻抗變化量。

離子佈植法為一種低溫的選擇性摻雜製程技術，先將摻雜原子解離成正離子，經過質量分析器篩選得到所要摻雜的原子，再由加速器將離子加速，使離子具高動能以植入晶片，其中以  $R_p$  表示離子進入

晶片中的平均最濃深度，亦稱為投射距離(projected range)，由於離子進入晶片所產生的碰撞次數與損失能量皆為隨機變化，其變動可以投射變動(projected straggle,  $\Delta R_p$ )和側向變動(lateral straggle,  $\Delta R_l$ )，分別表示離子在投射方向上及垂直方向上的變動，以高斯函數趨近，如圖 2-6 所示[29](Gaussian distribution function)，由以上定義及圖 2-7 和圖 2-8[29]，可進一步選擇適當的植入能量，控制好設計的離子植入濃度於薄膜上。



### 2.3 壓阻式壓力感測原理

壓力感測器的應用原理十分多樣，除了傳統的巴登管(Burdon tube)、伸縮風箱(Bellow type)、電子式的金屬板電容式壓力計、線性可變差動變壓器，更有利用半導體製程製造出的各種微細壓力感測元件，如面型、體型等半導體薄膜感測器，或是以金屬薄膜沉積而得的感測器。

無論是何種微感測器，都是量測感測器所反應出的電子訊號進行分析，然而隨著材料的不同、結構設計的不同，都會影響電子訊號的大小，若是電子訊號太過微弱，就會影響量測效果。為了有效量測感測結構所發出的電子訊號，可在整個量測系統的電路上製作放大電路，另外也可在感測器本身設計能夠放大電子訊號的結構，例如懸臂樑、真空薄膜等可撓曲結構，將壓阻器置放在撓曲結構上，隨之產生大變形，增大電阻器的形變，增加感測器的靈敏度，感測器的訊號轉換如下式 2-4，式中  $\Delta P$  為壓力變化量、 $\varepsilon$  為感測器應變量、 $\sigma$  為感測器所受應力、 $R$  及  $\Delta R$  分別為感測器初始電阻、電阻變化量、 $\Delta mV$  為輸出之電壓值。

$$\Delta P \rightarrow \varepsilon \rightarrow \sigma \rightarrow \frac{\Delta R}{R} \rightarrow \Delta mV \quad (2-4)$$

隔膜式設計成為最普遍的半導體壓力感測器的設計，以體型微加工或面型微加工製作薄膜，再沉積上摻雜改質後的多晶矽為感測材料，基本結構如圖 2-9 及圖 2-10。

阻值為  $R$  的電阻器經薄膜受壓變形，電阻值變為  $R + \Delta R$ ，轉換後即可得  $\frac{\Delta R}{R} \rightarrow \Delta mV$  中的  $\Delta mV$ ，藉此找出壓力與阻值的關係，以定義出壓力感測器的工作壓力範圍。本研究企圖利用多晶矽感測線路本身受壓後的小變形，造成其電阻變化並量測之，以了解其電阻變化與壓力之間的關係。此設計可省去製作懸臂樑或進行背向蝕刻等難度較高的製程，大量降低半導體製程的繁瑣性。其基本結構如圖 2-11。

## 2.4 壓阻特性

如前述所提，感測器中的電阻值可以  $R = \rho L/A$  定義， $\rho$  為電阻率、 $L$  為電阻器長度、 $A$  為電阻器截面積，受力方向及電阻形狀如圖 2-12

若對  $R$  微分則如下式

$$dR = d\rho \frac{L}{A} + dL \frac{\rho}{A} - \rho \frac{dA}{A^2} L \quad (2-5)$$

$$\frac{dR}{R} = \frac{d\rho}{\rho} + \frac{dL}{L} - \frac{dA}{A} \quad (2-6)$$

$$\text{其中} \quad A = wh \quad (2-7)$$

$$dA = hdw + wdh \quad (2-8)$$

$$\frac{dA}{A} = \frac{dw}{w} + \frac{dh}{h} \quad (2-9)$$



根據 Poisson's ratio

$$\nu = -\frac{\text{側向應變}}{\text{正向應變}}$$

$$\text{令 } \varepsilon = \frac{dL}{L} \quad \frac{dw}{w} = \frac{dh}{h} = -\nu \frac{dL}{L} \quad (2-10)$$

$$\text{則} \quad \frac{dR}{R} = \frac{d\rho}{\rho} + \frac{dL}{L} - \left[ \frac{dw}{w} + \frac{dh}{h} \right] \quad (2-11)$$

$$\frac{dR}{R} = \frac{d\rho}{\rho} + \varepsilon - 2\nu\varepsilon \quad (2-12)$$

$$\frac{dR}{R} = \frac{d\rho}{\rho} + (1-2\nu)\varepsilon \quad (2-13)$$

對於金屬材料而言，自由電子的數目非常多，當分子結構受壓而電性改變的  $d\rho/\rho$  項並不明顯，電阻變化的主因在於幾何外形變化

(1-2 $\nu$ )，若要定義每單位應變所造成的電阻變化，則如 2-14 式，稱為 Gauge Factor：

$$G = \frac{\Delta R/R}{\varepsilon} = (1-2\nu) + \frac{d\rho/\rho}{\varepsilon} \quad (2-14)$$

半導體材料的 Gauge Factor 大於金屬材料上百倍，相當適合做為應力感測元件的材料，而與金屬材料最大不同之處，影響半導體材料的 Gauge Factor 的主要因素並非幾何外形，而是分子結構受壓後所造成的電性改變，也就是  $\Delta\rho/\rho$  此項成為電阻變化的主要因素。

將各方向的壓阻係數及各方向的正向應力、剪應力寫成矩陣，即為壓阻係數矩陣，如下所示：

$\{\Delta R\}$ ：壓阻變化矩陣

$[\pi]$ ：壓阻係數矩陣

$\{\sigma\}$ ：應力矩陣

$$\text{矩陣 } \{\Delta R\} = [\pi]\{\sigma\} \quad (2-15)$$

$$\{\Delta R\} = \begin{Bmatrix} \Delta R_{xx} \\ \Delta R_{yy} \\ \Delta R_{zz} \\ \Delta R_{xy} \\ \Delta R_{xz} \\ \Delta R_{yz} \end{Bmatrix}, \quad \{\sigma\} = \begin{Bmatrix} \sigma_{xx} \\ \sigma_{yy} \\ \sigma_{zz} \\ \sigma_{xy} \\ \sigma_{xz} \\ \sigma_{yz} \end{Bmatrix}$$

$$[\pi] = \begin{Bmatrix} \pi_{11} & \pi_{12} & \pi_{12} & 0 & 0 & 0 \\ \pi_{12} & \pi_{11} & \pi_{12} & 0 & 0 & 0 \\ \pi_{12} & \pi_{12} & \pi_{11} & 0 & 0 & 0 \\ 0 & 0 & 0 & \pi_{44} & 0 & 0 \\ 0 & 0 & 0 & 0 & \pi_{44} & 0 \\ 0 & 0 & 0 & 0 & 0 & \pi_{44} \end{Bmatrix}$$

將電阻變化對於壓阻係數的矩陣簡化為縱向與橫向壓阻係數，可以寫成如式 2-16

$$\frac{\Delta R}{R} = G_T \sigma_T + G_L \sigma_L \quad (2-16)$$



對於任何材料來說，此類壓阻係數皆須以實驗測之，方能正確掌握。由 Obermeier[23]的實驗中可發現，經過植入硼離子的多晶矽其縱向和橫向壓阻係數與硼離子的關係如圖 2-13 所示， $G_T$  在各種植入劑量中，都不具太大的值， $G_L$  則約在 30~20 之間。



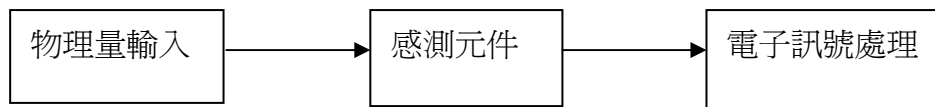


圖 2-1 感測元件關係圖

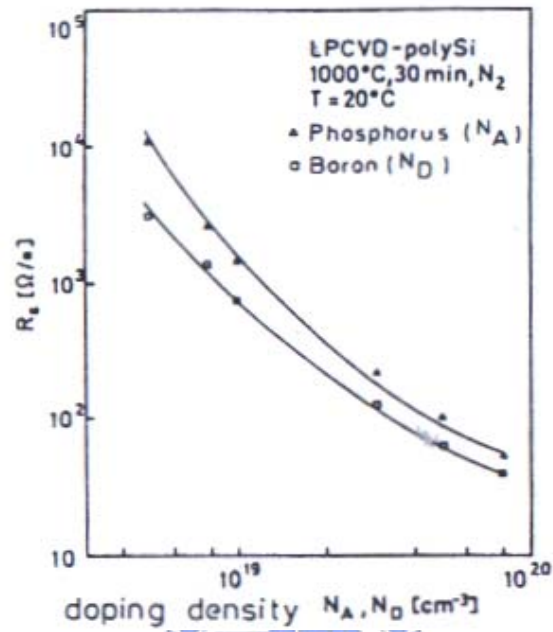


圖 2-2 摻雜濃度對片電阻的影響[26]

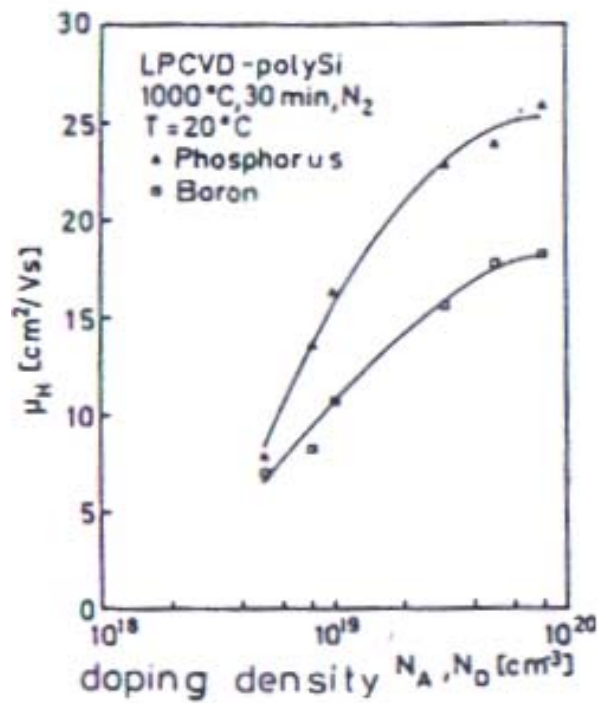


圖 2-3 摻雜濃度對載子移動性的影響[26]

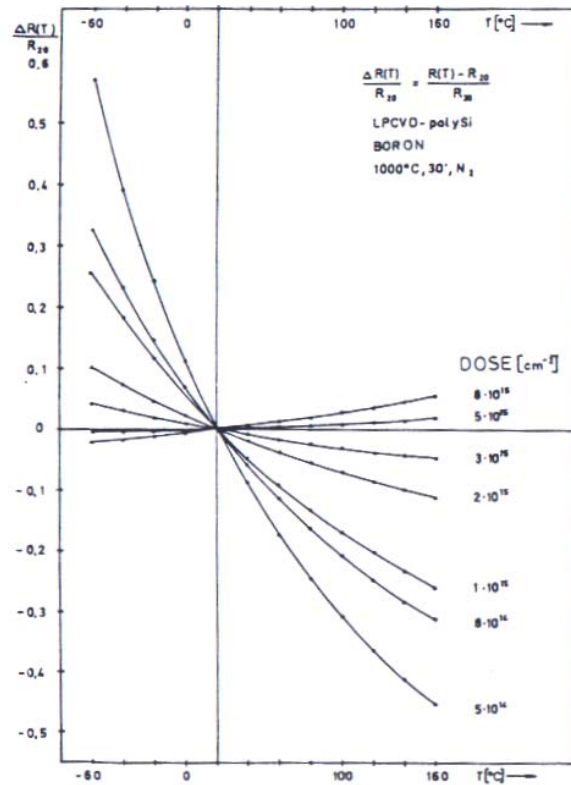


圖 2-4 摻雜濃度與 $\Delta R/R-T$  關係圖[26]

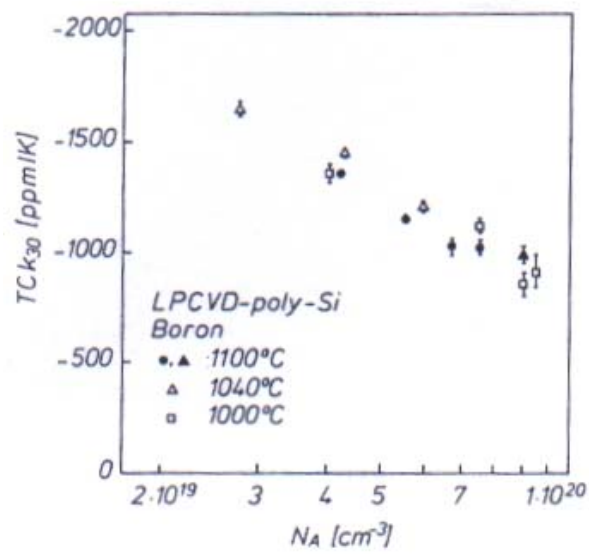


圖 2-5 摻雜濃度-TCG 關係圖[28]

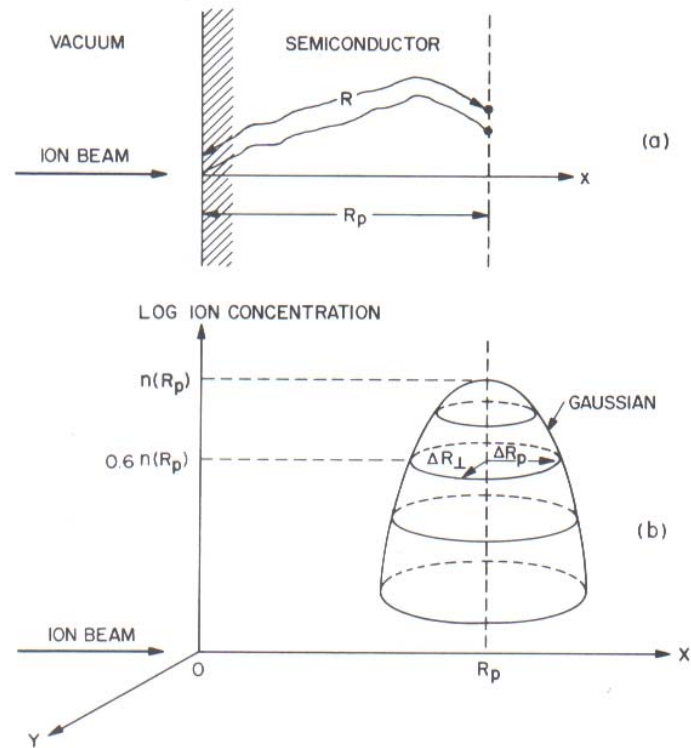


圖 2-6 離子佈植之縱向與橫向高斯分布圖[29]

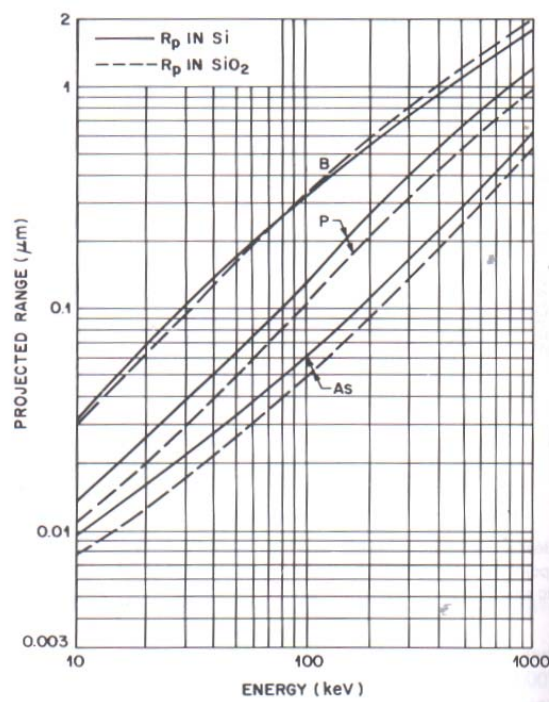


圖 2-7 離子植入能量與投射距離關係圖[29]

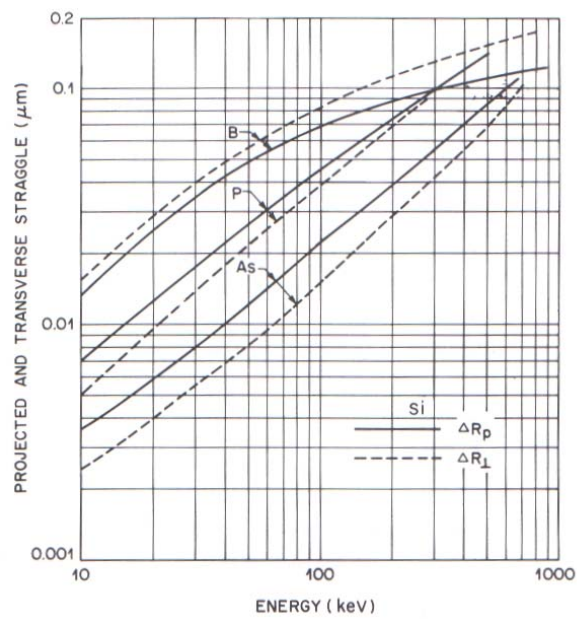


圖 2-8 離子佈植能量與投射變動及側向變動關係圖[29]

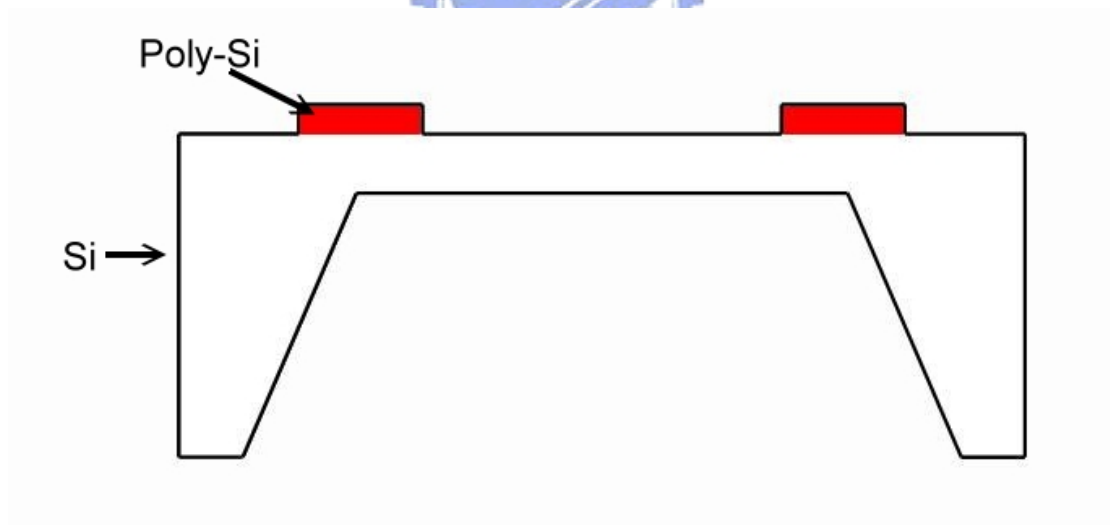


圖 2-9 體型加工之隔膜式壓力感測器

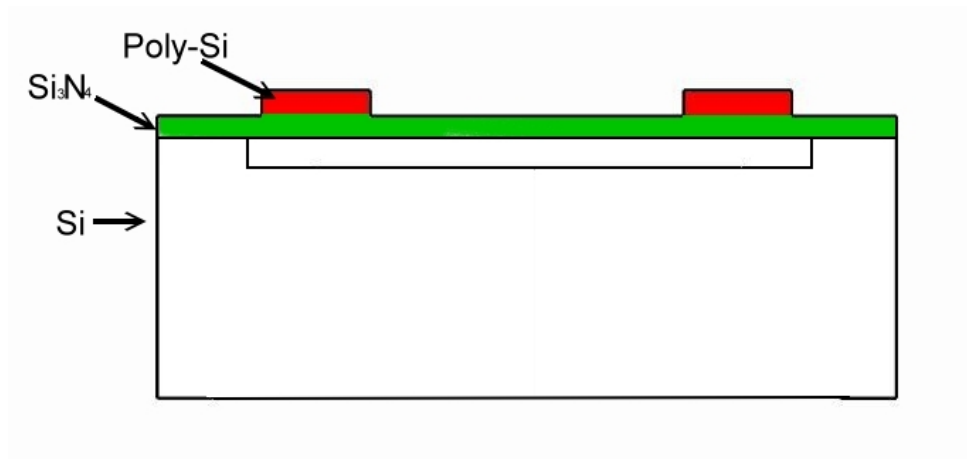


圖 2-10 面型加工之隔膜式壓力感測器

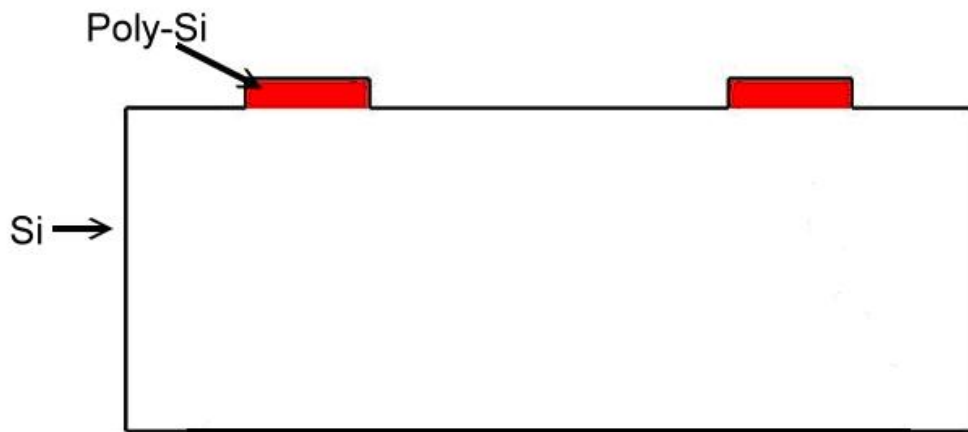


圖 2-11 小變形量之多晶矽壓力感測器

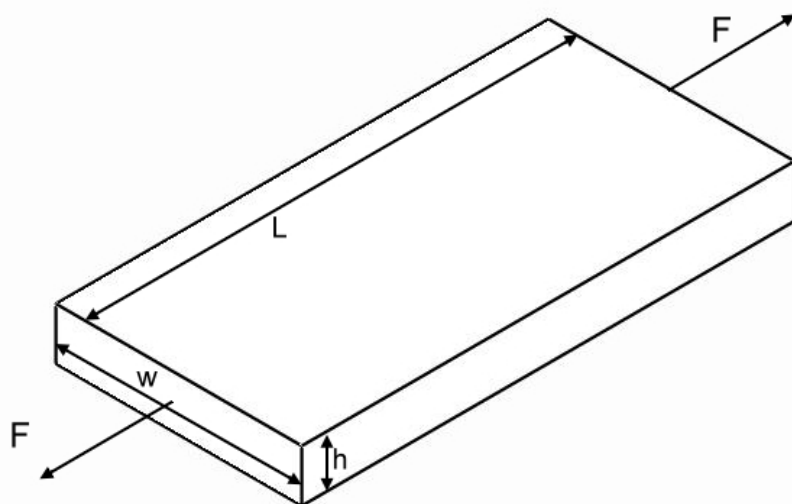


圖 2-12 電阻形狀與受力方向示意圖



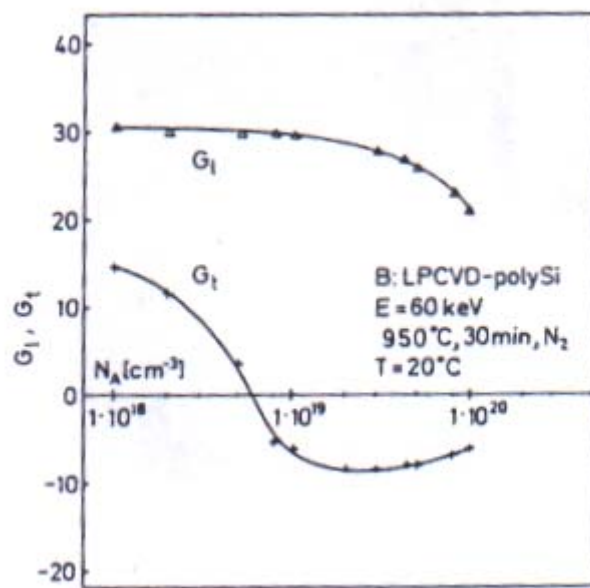


圖 2-13 硼離子植入濃度與壓阻係數關係圖[23]



### 第三章 實驗設備

本研究的實驗設備可分為晶片製作所需的半導體製程設備，以及晶片完成後所進行的溫度與壓力量測及校正設備。半導體製程設備以交通大學奈米中心以及國家奈米元件實驗室所提供為主，晶片感測性能的量測設備則以本實驗室的資料擷取器與個人電腦為主。

#### 3.1 半導體製程設備

##### 1. 濕式工作台

此濕式工作台為欣賢公司所製造。用來做矽晶片最初始的 RCA clean 以及製程中需要的沖洗、酸洗或蝕刻等步驟。本濕式工作台具有有機清洗台一台、無機清洗台三台、石英管清洗台一台、三吋及四吋晶片旋乾機各一台等。如圖 3-1。

##### 2. 氧化擴散系統(Oxidation & Diffusion furnaces)

本氧化擴散系統由交通大學半導體中心自行組裝，高溫爐體加熱腔為 LINDBER 出品，No：55667，可用來做濕氧氧化、乾氧氧化及  $N_2O$  氧化之氧化層成長(dry & wet oxidation)、各種金屬矽化物的形成(silicidation)、N-型和 P-型離子的置入 (drive-in、金屬鋁的退火 (Al sintering、磷的預置 ( $POCl_3$  predeposition) )。如圖 3-2。

##### 3. 低壓化學氣相沉積系統(Low Pressure Chemical Vapor Deposition System)

腔體 (chamber)為 6 吋，加熱區長度 36 吋，真空度可達  $5 \times 10^{-3}$  Torr，工作溫度：POLY-Si- $620^\circ C$ 、 $Si_3N_4$ - $800^\circ C$  以及非晶矽-  $550^\circ C$  的沉積，使用的特殊氣體有  $SiH_4$ 、 $Si_2H_6$ 、 $SiH_2Cl_2$ 、 $NH_3$ 。如圖 3-3。

##### 4. 雷射圖形產生系統(Laser Pattern Generator)

4 吋玻璃、5 吋玻璃光罩之製造。使用波長 442nm 的雷射光源 (g-line) Helium \_Cadmium LASER Power 70mW，最小線寬可達  $0.20\mu m$ ，4 吋光罩有效區域  $8cm \times 8cm$ ，5 吋光罩圖案有效區域  $10cm \times 10cm$ ，使用圖檔格式為 GDSII DATA \_INPUT 及 Auto CAD 之 \*.dwg、\*.dxf 檔。如圖 3-4。

##### 5. 光阻塗佈機(Photo Resist Spinner)

為 Synrex 擎邦 1-PM101D-R790，用來做晶片上的光阻塗布，具兩段轉速及時間控制，最高轉速可達 7500rpm，亦可作為負光阻塗布及顯影定影。如圖 3-5。

#### 6. 光罩對準曝光機(Mask Aligner)

為德國 Karl-SussMJB-3 機型，適用光罩尺寸為 5"x5"或 4"x4"，適用晶片尺寸為 4"，曝光範圍為 3"，汞燈功率為 350W，波長 350nm~450nm。如圖 3-6。

#### 7. 多功能烤箱(Vacuum Oven)

為 Yield Engineering Systems 公司所製作，型號為 YES-5。用來做矽晶片或其他半導體晶片塗布光阻前處理、烘乾、上 HMDS。加熱功率 8~200W，腔體大小為 16"W X 16"D X 16"H。如圖 3-7。

#### 8. 光學顯微鏡(Optical Microscope)

型號為 Olympus BH2-MJLT。目鏡 10X、物鏡 5X，10X，20X，50X，100X，具 CCD 顯像、偏光功能。如圖 3-8。

#### 9. 複晶矽活性離子蝕刻系統 Polysilicon Reactive Ion Etching

為日本 SAMCO 公司製作的 RIE-10N。包含兩真空幫浦、一個真空室，RF 產生器最大可輸出 300 瓦，頻率 13.56MHz。本蝕刻系統有活性離子蝕刻（有方向性）可供選擇，真空室用途可通入 CF<sub>4</sub>、PO<sub>2</sub>、SF<sub>6</sub>、CHF<sub>3</sub> 等氣體蝕刻複晶矽、單晶矽等材料。如圖 3-9。

#### 10. 四點探針(4-point Probe)

NAPSON 公司生產，型號為 RT-7，用以量測半導體層、雜質擴散層或離子佈植層的電阻值，可測之最大值 < 400kΩ /square。如圖 3-10。

#### 11. 薄膜測厚儀(surface profile)

為 DektakII A 型號，用以量測薄膜厚度、表面圖形。最大可測高度為 65μm，解析度 5 Å，掃描長度 50μ 到 30mm，探針圓球半徑 12.5μm，針壓 50mg。如圖 3-11。

#### 12. 場發射掃描式電子顯微鏡

Hitachi 公司所生產的 S-4000 電子顯微鏡，加速電壓為

0.5~300kV，電子槍為冷陰極場發射電子源，解析度可達 1.5nm，放大倍率 20X~300000X，真空度為  $1.43 \times 10^{-6}$  Torr。

### 13. 中電流離子佈植機

機型為 Varian E220 中電流離子佈植機，植入能量為 10~200keV，佈植離子種類有  $\text{As}^+$ ， $\text{P}^+$ ， $\text{B}^+$  和  $\text{BF}^{2+}$ 。使用氣體為  $\text{AsH}_3$ ， $\text{PH}_3$ ， $\text{BF}_3$ ，Ar，佈植劑量  $10^{11}/\text{cm}^2 \sim 10^{16}/\text{cm}^2$ ，腔內真空度低於  $9 \times 10^{-6}$  Torr。



### 3.2 溫度與壓力量測校正設備

#### 1. 資料擷取系統

本研究所採用的資料擷取系統是由 InstrunetNet 所開發，主要由 DSP 控制卡、資料擷取盒、光電耦合電源轉換器及電源供應器等元件所組成。DSP 控制卡型號為#iNET-200，以 PCI 介面，資料擷取盒為#iNet-100B，具有(16 頻道 single end/8 頻道 differential end) 14bit 解析的類比訊號讀入頻道、8 頻道 8bit 解析類比輸出、8 bit 數位 I/O、提供 12V 及 5V DC 電源，類比訊號讀入頻道可以直接擷取 Voltage、Thermocouple、Strain Gage、Current、RTD、Thermistor、Resistance 等感測器訊號。如圖 3-12。

#### 2. 加熱盤

陶瓷材料加熱板，加熱範圍由室溫至 350°C，用以提供感測晶片溫度變化之環境。如圖 3-13。

#### 3. 熱電藕

為 Omega 所生產之 Thermocouple K-type CHAL-005，用以對本研究所研製之溫度感測器進行校正。如圖 3-14。

#### 4. 壓力指示器

為本研究室自行製作，可對晶片施以壓力，並由 Kyowa 公司所生產之荷重計(load cell)連接至資料擷取器，以對本研究所研製之壓力感測器進行校正。如圖 3-15。

#### 5. 個人電腦

586 個人電腦，用以紀錄溫度、壓力與感測器電阻的變化，並進行資料處理。





圖 3-1 濕式工作台



圖 3-2 氧化擴散系統



圖 3-3 低壓化學氣相沉積系統

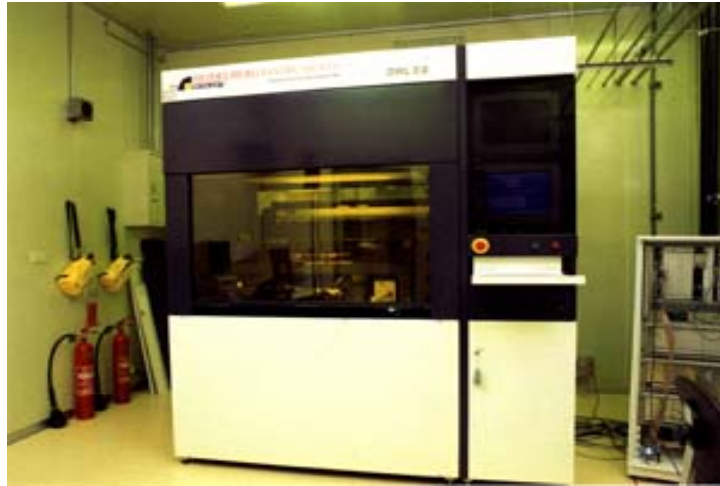


圖 3-4 雷射圖形產生系統



圖 3-5 光阻塗佈機



圖 3-6 光罩對準曝光機



圖 3-7 多功能烤箱



圖 3-8 光學顯微鏡



圖 3-9 複晶矽活性離子蝕刻系統



圖 3-10 四點探針



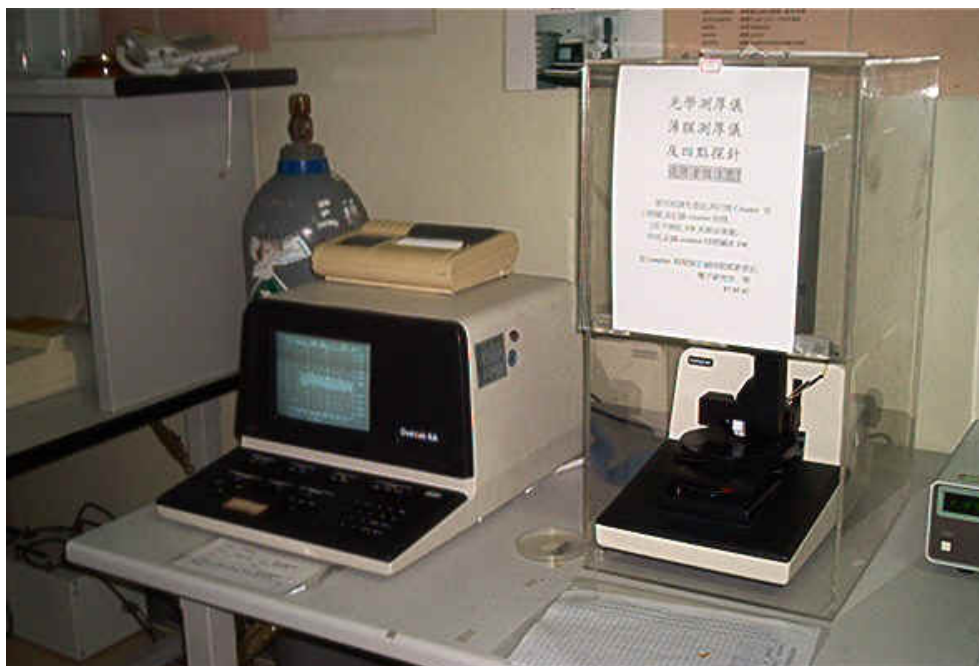


圖 3-11 薄膜測厚儀

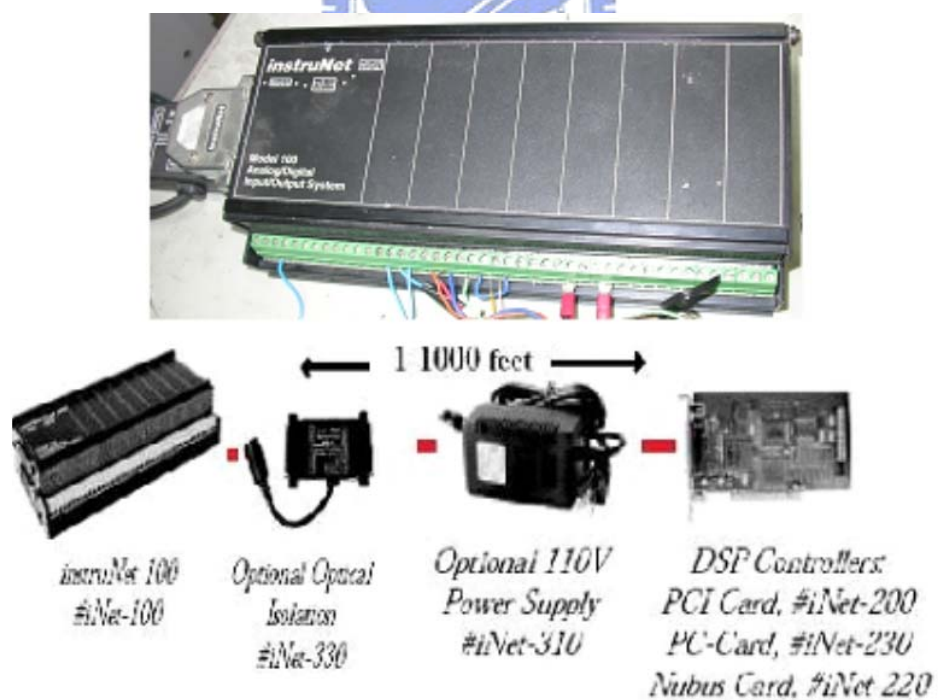


圖 3-12 資料擷取系統



圖 3-13 加熱盤

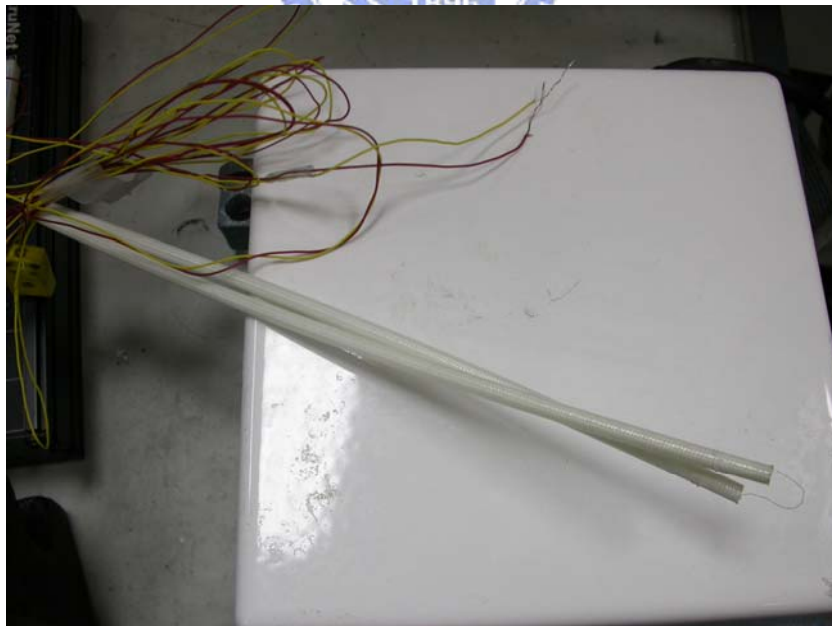


圖 3-14 熱電藕



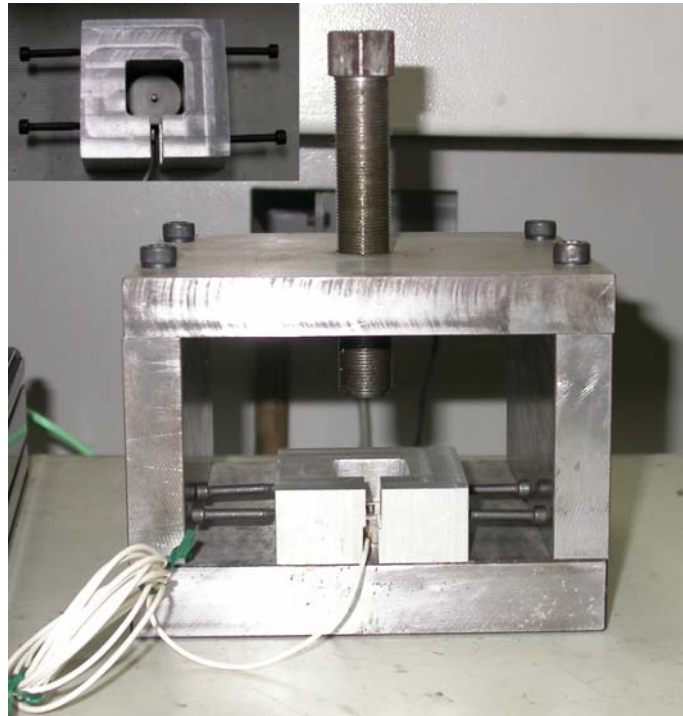


圖 3-15 壓力指示器



## 第四章 微溫度與壓力感測器製作程序與校正

### 4.1 晶片製程原理與技術

#### 4.1.1 晶片清洗製程

本研究的半導體製程主要在交大奈米中心潔淨度為 10k 級無塵室中進行，然而製程進行中仍有許多污染因子，包括了空氣中的微粒、有機物、無機物及離子等，這些因子都將影響晶片製作完成後的性能，甚至導致製程的完全失敗，故在許多製程中間，都需要先經過晶片清洗的步驟，避免製程間的相互污染與環境中的污染。

本實驗的晶片清洗步驟乃依美國無線電公司所開發的標準清潔程序(RCA clean)進行，主要清洗對象為晶片上的有機物、表面氧化物、金屬離子及表面微粒。除了利用去離子水當作各清洗步驟間的隔離，以免產生藥品殘留，主要使用的化學藥品包括了硫酸與雙氧水的混合液、氫氟酸稀釋液、氨水與雙氧水混合液、鹽酸與雙氧水混合液等。

使用  $\text{H}_2\text{SO}_4 : \text{H}_2\text{O}_2 = 3 : 1$  的混合溶液，利用硫酸的強力脫水性，將晶片上有機物的碳氫鍵結破壞並碳化，再利用雙氧水的強氧化性氧化之，產生一氧化碳或二氧化碳，最後以去離子水沖洗脫離晶片。

矽晶片因為曝露在空氣中，往往會於晶片表面形成原生氧化層(native oxide)，為洗去此氧化層，特以  $\text{HF} : \text{H}_2\text{O} = 1 : 100$  的稀釋液與二氧化矽反應並洗去，一般以晶片表面成為疏水性來判斷二氧化矽是否已去除。

$\text{NH}_4\text{OH} : \text{H}_2\text{O}_2 : \text{H}_2\text{O} = 1 : 5 : 20$ ，此組成溶液主要用以去除晶片上的微粒，先利用  $\text{H}_2\text{O}_2$  將晶片表面的矽元素氧化為二氧化矽， $\text{NH}_4\text{OH}$  將二氧化矽層水解，連同附著於矽晶片表面的微粒一起洗去。

$\text{HCl} : \text{H}_2\text{O} : \text{H}_2\text{O}_2 = 1 : 1 : 6$ ， $\text{HCl}$  將與附著於矽晶片上的鹼金族離子及鋁鎂的氫氧化物形成錯合物，並溶解去除之。

在前述清洗過程中，大量使用強氧化劑  $\text{H}_2\text{O}_2$ ，晶片表面容易再生成化學氧化層，為能徹底清潔晶片，須再以  $\text{HF} : \text{H}_2\text{O} = 1 : 100$  的溶液將此氧化層去除。

最後以去離子水沖洗五分鐘，清除殘留化學藥品後，置入旋乾機旋乾即可。

清洗流程及時間參數列於表 4-1。

#### 4.1.2 化學氣相薄膜沉積製程

微機電元件的結構經常是由一層層不同的半導體或金屬材料堆疊而成並加以成形，這些薄膜種類可略分為熱氧化層、介電層、多晶矽層及金屬層，要將材料覆蓋在晶片上，需要各種不同的技術，這些技術可統稱為薄膜沉積技術。

薄膜沉積泛指成長一層同質或異質材料於基材上，依沉積機制有無化學反應與否，可分為物理氣相沉積(physical vapor deposition)與化學氣相沉積(chemical vapor deposition)。物理氣相沉積主要有蒸鍍(evaporation)與濺鍍(sputtering)兩種方式。蒸鍍是在高真空狀態下將蒸鍍材料熔化且蒸發，使附著於基板上；濺鍍則是以電漿(plasma)對靶材(target)進行離子轟擊(ion bombardment)，將靶材表面原子撞擊出來，再沉積於基材上。物理氣相沉積多半應用於金屬薄膜的沉積，對於絕緣體或半導體層的沉積，並不適合，對於此類材料的沉積，通常使用化學氣相沉積法進行。化學氣相沉積是通入氣體於反應器中進行化學反應，在晶片基底上成長薄膜。在反應器中的氣體反應機制主要包含將反應物導入腔內主氣流中並擴散至晶片表面、進行原子吸附並在晶片表面反應，最後將生成之副產物帶離晶片表面。

常用的化學氣相沉積有三種，分別為大氣壓化學氣相沉積(atmospheric pressure CVD)、低壓化學氣相沉積(low pressure CVD)以及電漿增強化學氣相沉積(plasma enhance CVD)，三種沉積法各有其優缺點，端視製程所需選用。APCVD 的優點在於製作程序簡單、沉積速率快且屬於低溫製程，缺點在於階梯覆蓋不夠好且易受環境污染，多用於製作犧牲層；LPCVD 所製作出的薄膜則具有高均勻性及高純度、階梯覆蓋性良好，缺點是製程溫度高且沉積速率慢，並不適於太大的膜厚沉積，常用於製作結構層。PECVD 的沉積速率快、附著力強且屬於低溫製程，相當適用於不能以高溫進行的晶片，但其最

大缺點在於化學及微粒污染性高、階梯覆蓋性亦不佳，使得電性或潔淨度要求高的薄膜並不能用 PECVD 製作，故 PECVD 多用來製作鈍化層。

#### 4.1.2.1 二氧化矽(SiO<sub>2</sub>)

二氧化矽在微機電元件的應用相當廣泛，舉凡介電層、隔離層或是犧牲層都可利用二氧化矽充當之。本研究中則將二氧化矽作為蝕刻阻擋層，同時因為二氧化矽對於矽晶片及氮化矽都有優秀的附著力，能確保 Si<sub>3</sub>N<sub>4</sub> 層的附著性，此外更避免氮化矽層的拉伸應力直接作用於矽底材上，抓破晶片，故也作為氮化矽與矽晶片間的緩衝層(buffer layer)，。

二氧化矽有多種製作方法，熱氧化法中包括乾氧化法與濕氧化法，亦可用 PECVD 或 LPCVD 製作。若是晶片製程不容許高溫，例如已先鍍鋁上去，會選用 PECVD 進行，但是作為阻擋層，PECVD 所產生的二氧化矽結構較為鬆散，面對蝕刻液侵蝕的抵擋效果較 APCVD 及 LPCVD 差；若使用 LPCVD 沉積二氧化矽則考量到成本過高和沉積速率慢的問題；為確保氧化矽的品質且兼顧沉積速率與成本考量，本研究採用乾氧化法進行之，操作溫度為 1050°C，其化學反應式如下：



乾氧化法相較於濕氧化法有較慢的成長速率，但也因此能得到較佳品質的二氧化矽薄膜，這是本研究選用此法的理由。

#### 4.1.2.2 氮化矽(Si<sub>3</sub>N<sub>4</sub>)

氮化矽最著名的應用就在於前段製程中的 LOCOS(local oxidation of silicon，區域矽氧化法)，作為阻擋氧氣和水與晶片接觸而氧化的罩幕層(masking layer)。本研究中亦將氮化矽和二氧化矽做為濕式蝕刻時的硬式罩幕(hard mask)，用作抵擋 KOH 溶液使對晶片僅作局部的蝕刻。以 LPCVD 成長的氮化矽具有相當均勻且緻密的化學組成，能有效阻擋水氣、氧及鹼金屬離子，這樣的性質無疑是做為保



護層(passivation)的最佳選擇。然而氮化矽並非全無缺點，其表面拉伸應力高達  $10^{10}$  dyne/cm<sup>2</sup>，若厚度超過一定範圍，容易產生龜裂或抓破晶片，故需覆蓋二氧化矽層作為緩衝層。運用 LPCVD 製作的氮化矽反應式如下：



#### 4.1.2.3 多晶矽(poly-Silicon)

多晶矽是由不同結晶方向(crystal orientation)的小單晶矽晶粒所組成的純矽物質，結構介於單晶矽(single crystal of silicon grains)和非晶矽(amorphous silicon)之間。每個單晶粒間由晶格邊界(grain boundary)所隔開，摻入雜質(dopant)改質時，這些雜質經由晶格邊界擴散的能力比由單晶晶粒中擴散來得快，依此性質，摻雜後的多晶矽應用廣泛，在 IC 元件上可應用在電晶體的閘極或電容器上，在微機電元件上的應用則如電阻器(resistor)或感測材料。

本研究以 LPCVD 進行多晶矽的沉積，將矽甲烷(silane)加熱解離，沉積於矽晶片上，反應式如下式：



相同的反應式在不同的操作溫度下，會形成不同形式的矽質生成物。若操作溫度低於 575°C，矽生成物以非晶矽的形式存在；介於 575~625°C 間，則以多晶矽存在；高於 625°C 則矽生成物為單晶矽。在多晶矽沉積的溫度控制上，若溫度偏高則沉積速率快，均勻性(uniformity)會變差，若溫度偏低，則沉積速率太慢，故本研究將操作溫度控制於 625°C。

#### 4.1.3 微影製程

微影(photolithography)乃是將微機電製程中的各層薄膜圖案(pattern)定義出來的步驟，製程中所需微影次數越多，則製作難度越

高。微影的原理很簡單，主要可分為三大步驟：光阻塗布(photoresist coating)、曝光(exposure)、顯影(develop)。首先將具有感光性的光阻均勻塗布於晶片上，把已經定義並製作好圖案的光罩(mask)置於晶片與光源之間，選擇適當波長的光源打在晶片上。光罩阻擋下與圖案形狀相同區域的光線，使晶片上的光阻分為經過感光與沒有感光兩種。再利用適當的化學藥品將欲去除的光阻洗去，即完成光阻的圖案轉移(pattern transfer)。

微影製程中，定義光阻圖形前，須先了解光阻之性質。光阻的性質依光阻在感光及顯影後保留與否可分為兩種：正光阻(positive photoresist)與負光阻(negative photoresist)。正光阻本身難溶於顯影液，在受紫外光源照射後，鏈結被光能量打斷，顯影後溶解於顯影液中，晶片上僅保留住未曝光的光阻；負光阻則反之，曝光後的光阻會加強鍊結而不溶於顯影劑中，故顯影後晶片上僅保留曝光後的光阻。由於負光阻在顯影時，顯影液會侵入負光阻中使發生光阻變形脹大的現象，故並不適用於線寬太小以及精密度要求高的製程中，本研究乃採用解析度較良好的正光阻，圖 4-1 分別為使用正負光阻進行微影後的示意圖。

#### 4.1.3.1 去水烘烤(dehydration bake)與塗底(priming)

光阻塗布於晶片之前，需對晶片做清洗和前處理，以確保光阻塗布於晶片能保持均勻性及附著性。晶片置於空氣中常會附著微粒以及水氣，若未作前處理即進行光阻覆蓋，則微粒可能使光阻產生孔洞，水氣則影響之後塗底材料的附著性，故清洗後的晶片通常置於 150°C 的真空或乾氮烤箱中進行烘烤，才進行塗底的工作。塗底所使用的材料為六甲基乙矽氮烷(Hexamethyldisilazane)，簡稱 HMDS，適當的 HMDS 量對於光阻與晶片皆有高度的附著力，作為光阻與晶片的介質，可使光阻對晶片表面的附著力加強。本研究所使用的 HMDS 塗布方法乃是以蒸氣沉積的方式進行，將晶片置於真空腔室內進行脫水烘烤後直接導入 HMDS 蒸氣，使晶片沉積一層 HMDS，此法可同時避免在上 HMDS 時有微粒污染也能提高 HMDS 的塗布效率，上完



HMDS 即可進行光阻的塗布。

#### 4.1.3.2 光阻塗布(photoresist coating)

典型的光阻塗布方式為旋轉塗布(spin coating)，晶片置於具有真空吸盤的旋轉器上，滴上適量光阻，由旋轉器提供扭矩帶動晶片旋轉，使光阻往晶片外圍甩開，均勻散布於晶片上。對於微影製程來說，光阻的厚度與均勻度經常左右了製程成功與否，這兩個變數與光阻滴上晶片的量沒有太密切的關係，而需以光阻液的黏度和旋轉器的轉速來控制，黏度越小及轉速越高所旋塗出來的光阻膜厚就越小。旋轉器的轉速控制分為高低轉速兩段，以薄膜光阻來說，低轉速約設在 1500rpm 上下，旋轉 15 秒，使光阻均勻分布在晶片上，高轉速設在 4500rpm 上下，控制光阻厚度約在 1 微米左右。

#### 4.1.3.3 軟烤(soft bake)

光阻液的組成主要有三種成份，樹脂(resin)、感光劑(sensitizer)和溶劑(solvent)。樹脂為有機物，作為光阻的黏合劑，也是光阻做圖形轉移時，留下的主要成份，可抵擋離子佈植以及乾式蝕刻；感光劑則為光活化性極強的有機化合物，能夠控制並調整曝光過程中的光化學反應；溶劑則是溶解樹脂和感光劑的一種液體。為了使旋塗時，光阻能均勻且快速的散布在晶片上，光阻中溶劑的添加量約與樹脂的含量一樣多，使光阻以液態存在，但是要進行曝光時，需降低光阻的流動性，以確保曝光後的圖案不易變形，於是將晶片置於熱烤盤烘烤，將光阻中部分溶劑驅除，降低光阻的流動性。此外，顯影的效果與溶劑在光阻中的比例也有很大的關係，溶劑若過多，會使曝光與否的光阻選擇性降低，導致圖案轉移不夠明顯；溶劑若過少則會使的光阻因變脆而降低附著性，曝光時光阻對光的敏感度也降低，影響顯影效果，所以軟烤的溫度與時間為相當重要的參數，完成軟烤後即可進行曝光的動作。

#### 4.1.3.4 曝光(exposure)

軟烤後的晶片要進行曝光，需選擇適當的光源，使圖案能夠在光阻感光後轉移。曝光光源的選擇上有紫外光(UV)、深紫外光(DUV)、

可見光等，依所需的解析度與成本考量做選擇，通常光源波長愈短，解析度就愈小。本研究以波長 350nm 的汞燈作為曝光光源，並以接觸式曝光，晶片與光罩表面彼此接觸，故光罩上的圖案與晶片上的圖案將是 1：1，同時具有良好的解析度，主要的缺點在於，光罩表面隨曝光次數的增加，會沾上光阻與微粒，造成污染而影響曝光品質。

曝光過程最重要的參數為光源強度(intensity)和曝光時間，通常需要經驗累積與多方參考，方能得到適當的光能量使光阻層進行光轉化，避免光阻吸收光能量太多而影響圖案解析度或是光阻吸收光能量不足，使得顯影時無法將光阻充分顯影。

#### 4.1.3.5 顯影與定影(develop & rinse)

本研究所使用的正光阻曝光後會形成羧酸(carboxylic acid)，後續的顯影就是將之置入鹼性溶液中，利用酸鹼中和的原理將其溶於鹼性溶液，完成圖案轉移，這種鹼性溶液稱之為顯影液，其濃度會隨顯影次數愈多而降低，故顯影液需適時補充或更換以保持濃度固定，方能有穩定的顯影效果。顯影的時間必須控制得當，顯影時間過久，不僅曝過光的光阻會被中和，未曝光的光阻也會遭到顯影液侵蝕而使圖案失真，顯影時間太短顯影液無法將曝光過的光阻完全中和，也會造成圖案轉移不完全，一般顯影約在 20~30 秒左右。本研究先以目測先於顯影時判斷顯影完成與否，經去離子水定影後，再以顯微鏡仔細觀察細部的顯影效果(after develop inspection, ADI)。

#### 4.1.3.6 硬烤(hard bake)

ADI 確認光阻圖案無誤後，即可進行最後的烘烤將光阻內的溶劑量降到最低，增強光阻的附著力，並使光阻內的樹脂結構更緊密，以利後續蝕刻或離子佈植等製程所需的阻擋能力。一般硬烤亦在熱墊板上進行，約設定在 100°C~130°C 左右。

#### 4.1.4 蝕刻製程

光阻塗布於晶片或事先長好的薄膜上，完成微影後，利用化學或物理方式將沒有被光阻保護的薄膜或矽基材去除，將光阻圖案轉移到晶片上。蝕刻是一種將薄膜或矽基材去除的技術，主要可分為濕式蝕

刻(wet etching)與乾式蝕刻(dry etching)兩種。

#### 4.1.4.1 濕式蝕刻(wet etch)

濕式蝕刻是以特定化學溶液對欲蝕刻薄膜進行化學反應，以移除薄膜表面原子，屬於液相與固相的反應。蝕刻液的選擇以找出快速有效蝕刻，且不蝕刻到其他材料如阻擋層或結構層為基準，使蝕刻能具有很高的選擇性(selectivity)。濕式蝕刻是蝕刻液體完全包圍薄膜進行反應並移除，故蝕刻方向除了縱向(vertical)蝕刻外，也具有側向(lateral)蝕刻的速率，這樣的蝕刻特性會造成阻擋層下的薄膜也遭到蝕刻，形成底切(undercut)現象，如圖 4-2。為避免這類的等向性蝕刻影響到圖案精確的轉移，後來發展出以電漿為蝕刻源的乾式蝕刻。

#### 4.1.4.2 乾式蝕刻(dry etch)

乾式蝕刻的機制中包含了物理性蝕刻和化學性蝕刻，物理性乾式蝕刻是提供能量給電漿中的離子，使離子因加於腔體內的電位差而產生加速，藉離子對薄膜表面進行轟擊，將薄膜表面原子移除，純粹是利用動量傳遞(momentum transfer)的方式進行蝕刻，故其準直性相當優異，但對於蝕刻的對象選擇性相對較低；化學性乾式蝕刻則是利用電漿把特定氣體解離成具有與蝕刻薄膜反應能力的離子，使與薄膜產生化學反應，再以真空系統抽離生成物，達到移除薄膜材料的效果，此法使蝕刻的選擇性大增，但準直性較差。

為了同時能擁有準直性佳與蝕刻選擇性高的優點，遂將前述兩種方式結合，是為反應性離子蝕刻(reactive ion etch, RIE)，亦為目前蝕刻製程的主要方法，本研究之乾式蝕刻即為此法。

#### 4.1.5 摻雜製程

半導體材料的導電性介於導體與非導體之間，這樣的性質由導帶(conduction band)與價帶(valence band)間的能量差距決定，也就是所謂的能隙(energy gap)高低，能隙低則電子容易躍過能隙進行移動，換句話說導電性較佳，反之導電性較差。除了半導體材料本身的能隙高低足以決定導電性，加入雜質(dopant)離子如磷、硼、砷等，也可以在半導體的能隙間產生能階(energy level)使電性變化。

摻雜後的矽晶片可分為 P 型與 N 型，P 型半導體是植入三價離子如硼、鋁等，當其取代四價矽原子時，因為少了一個電子而形成一個電洞，可由其他電子進入，電子藉此傳遞而增加導電性。此外三價的摻質在矽晶片中所形成的能階又稱為受體(acceptor)能階。N 型半導體則植入五價離子如磷或砷，取代矽原子而多一個電子形成自由電子，藉以增加導電性，形成之能階稱為載體(donor)能階。

一般摻雜方式多以擴散法(diffusion)與離子佈植法為主，但利用高溫將摻質驅入矽基材的擴散法因無法精確控制摻雜的縱深與濃度，故本研究採用離子佈植法進行雜質的摻雜，以下將對離子佈植的原理作說明。

#### 4.1.5.1 離子佈植(ion implanting)

離子佈植的主要過程分成三部分，(1)原子的解離、(2)篩選出欲摻雜的離子、(3)離子加速植入晶片。原子的解離乃是先將固態的摻質加熱蒸發，通過直流電漿使原子解離，解離後的離子帶有電荷，以質量分析儀(mass analyzer)施加磁場或電場，篩選出正確的摻雜離子質量，最後進入加速器(accelerator)中使具有足夠動能，植入晶片。

植入晶片後，離子因與原子核撞擊、離子與晶格原子電子的交互作用使得離子在晶片內的路徑呈現相當曲折的現象，離子與原子核間的碰撞可視為彈性碰撞，碰撞後離子會將部分能量轉移到原子核上，最後離子的動能完全傳遞消散而停止。能量轉移的關係式如下式[4]：

$$E_T = \frac{4M_1M_2}{(M_1 + M_2)^2} \times E_0 \times f(\theta) \quad (4-4)$$

$E_T$  為離子對原子核轉移的能量、 $E_0$  為離子撞擊前所具有的能量、 $M_1$  與  $M_2$  分別為離子與原子核的質量， $f(\theta)$  為撞擊角度的函數，當碰撞次數增加，入射離子能量減弱，到最後終將停止。離子植入的深度可以入射離子的動能加以控制，然而並非每個入射離子所到達的深度都相同。經過統計計算，離子在晶片內的深度與濃度分布，可以高斯分布表示，通常以投射距離  $R_p$ 、投射變動  $\Delta R_p$ 、側向變動  $\Delta R_l$  定義



之，如 2.2 節所述，本研究利用此原理控制離子植入晶片之深度與分布。



## 4.2 晶片製作程序

晶片的製作過程中應用了以上所提及的各種半導體製程，配合各層的光罩所設計的圖案，將結構製作成形於晶片上，以下分別詳述各光罩的設計原由與晶片的製作程序。

### 4.2.1 光罩設計

為了將所設計的圖案經由微影製程轉移到光阻上，需要在光罩(mask)上製作出透光與不透光區之分的圖案，置於光源與晶片之間，使晶片上的光阻僅有局部的曝光，接著顯影定影，完成圖案轉移。為有效阻擋下光源的照射，光罩多以石英或玻璃為基底，於其上濺鍍一層鉻膜，同樣以電子束微影的方式定義出圖案，將沒受到光阻保護的鉻膜蝕刻掉，去除光阻後即完成光罩製作。

本研究目前主要使用正光阻進行微影製程，第一道光罩封閉圖形內為透光區，用以製作感測電路的接線槽，長  $1250\mu\text{m}$  寬  $300\mu\text{m}$ ，如圖 4-3，待晶片製作完成後，將接以銅線至資料擷取器。第二道光罩為多晶矽電阻器的圖案，為進行初步測試線寬及線長對感測效果的影響，本光罩依各種不同線寬與線長，如圖 4-4，共有七種線寬及四種線長，如圖 4-5 所示，封閉區域內為不透光區。

### 4.2.2 製程順序

本研究為了進行多晶矽薄膜對溫度與壓力的響應，及各種線寬與線長對感測效能的影響，故先行製作此批晶片進行測試，以期日後將此感測線路整合至微模仁，製程圖示如圖 4-6。詳細的半導體製程如下：

1. 本研究使用的矽晶片之晶格方向為(110)，摻雜硼離子之 P 型矽底材。晶片的製作過程中，為保持製程設備與晶片的潔淨度，同時避免污染影響沉積薄膜的品質，故需先進行 RCA clean。
2. 製作氮化矽與矽之間的緩衝層，本研究常壓高溫爐管進行乾氧化法沉積，長成  $2000\text{\AA}$  的二氧化矽。
3. 以 LPCVD 沉積  $2500\text{\AA}$  的氮化矽，做為蝕刻阻擋層。為避免



氮化矽層長太厚，使拉伸應力破壞晶片，故將  $\text{Si}_3\text{N}_4$  的厚度控制在  $2500\text{\AA}$ 。

4. 第一道黃光微影製程，進行電極槽的圖案轉移。
5. 以 RIE 蝕刻二氧化矽和氮化矽層，將光阻上圖案轉移至二氧化矽及氮化矽層，並洗去光阻。
6. 以 KOH 進行矽底材的濕式蝕刻，蝕刻深度為  $200\mu\text{m}$ ，40% 的 KOH 蝕刻液其蝕刻速率依圖 4-7，故蝕刻時間約為 2 小時，此蝕刻槽將作為連接銅導線所用。
7. 以 RIE 將晶片上的二氧化矽和氮化矽薄膜全部移除，以便接下來進行多晶矽的沉積。
8. 以 LPCVD 成長  $4000\text{\AA}$  的多晶矽，做為本研究之感測線路材料。
9. 以中電流離子佈植機植入硼離子，植入  $5\times 10^{14}\text{ atoms/cm}^2$  和  $5\times 10^{15}\text{ atoms/cm}^2$  兩種濃度，分別做為溫度感測與壓力感測兩種線路之材料，以四點探針量測片電阻分布。
10. 置於高溫爐管中進行退火，溫度設定於  $1000^\circ\text{C}$ ，時間 30 分鐘，並量測片電阻分布。
11. 第二道黃光微影製程，定義出各種線寬與線長的多晶矽感測線路。
12. 以 RIE 進行 Poly-Si 的圖案轉移，進行 RIE 乾式蝕刻時，為避免多晶矽層沒有蝕刻徹底，造成晶片除感測線路外，其餘部分也導通，所以會加長蝕刻時間，以過蝕刻(over etch)的方式，確保多晶矽層蝕刻完全。
13. 進行晶片切割並接線。

### 4.3 感測功能校正

#### 4.3.1 溫度校正

本研究的溫度對阻值的校正，係由加熱盤提供一均勻的溫度環境，一方面將熱電藕貼於加熱盤上以量測溫度變化並紀錄於電腦中，一方面將晶片貼於加熱盤上，以導線拉出連接至資料擷取器。擷取因為溫度改變而產生的阻值變化，並經由訊號轉換記錄於電腦中。溫度校正系統如圖 4-8。

#### 4.3.2 壓力校正

在做壓力對阻值的校正時，先將壓力指示器連接至資料擷取器，以記錄實驗中的壓力變化量，然後將晶片置於壓力指示器內，由壓力指示器對晶片施壓，並接上導線連接至資料擷取器。資料擷取器提供 5Volt 的電壓，以量取晶片因受壓而造成的阻值變化，再將類比訊號轉換為數位訊號儲存於電腦中，同時記錄壓力指示器的壓力變化，以利後續的數據處理。壓力校正系統如圖 4-9。



表 4-1 RCA clean 清洗流程

步驟	使用藥品	清洗溫度與時間	目的
1.	D.I. H <sub>2</sub> O	常溫、5 min	去除塵埃
2	H <sub>2</sub> SO <sub>4</sub> +H <sub>2</sub> O <sub>2</sub> (3:1)	85°C、10~15 min	去除有機物、重金屬
3	D.I. H <sub>2</sub> O	常溫、5 min	去除殘留化學藥品
4	HF+ H <sub>2</sub> O (1:100)	常溫、10~15 sec	去除自然氧化層
5	D.I. H <sub>2</sub> O	常溫、5 min	去除殘留化學藥品
6	NH <sub>4</sub> OH+H <sub>2</sub> O <sub>2</sub> +H <sub>2</sub> O (1:1:5) (SC-1 清洗溶液)	70~80°C、10~15 min	去除微塵粒子
7	D.I. H <sub>2</sub> O	常溫、5 min	去除殘留化學藥品
8	HCl+H <sub>2</sub> O <sub>2</sub> +H <sub>2</sub> O (1:1:6) (SC-2 清洗溶液)	70~80°C、10~15 min	去除金屬離子
9	D.I. H <sub>2</sub> O	常溫、5 min	去除殘留之化學藥品
10	HF+ H <sub>2</sub> O (1:100)	常溫、10~15 sec	去除原生氧化層
11	D.I. H <sub>2</sub> O	常溫、5 min	去除殘留之化學藥品

12	旋乾機	常溫、1 min	旋乾晶片
----	-----	----------	------

表 4-2 微影製程參數與流程

步驟	設備或溶液	時間、溫度	目的
1. 預烤 (Pre-Bake)	真空烤箱 真空烤箱	30 分鐘 150°C	去除晶片表面水氣，同時塗佈 HMDS 增加光阻與晶片的附著性
2. 塗底 (Priming)			
3. 光阻塗佈 (Coating photo resist)	光阻塗佈機	1500rpm 15sec 4500rpm 25sec	控制旋轉塗佈之光阻厚度約 10000Å
4. 軟烤 (Soft Bake)	加熱板	60 秒 90°C	去除多餘的光阻溶劑
5. 曝光 (Exposure)	光罩對準曝光機	60 秒	將光罩圖形轉移至光阻上
6. 顯影 (Develop)	FHD-5 溶液	視顯影狀況而定：30~40 秒	定義出曝光後圖案
7. 定影 (Rinse)	DI Water	60sec	去除殘留之顯影液
8. 硬烤 (Hard Bake)	加熱板	3 分鐘 120°C	將光阻內溶劑降至最低

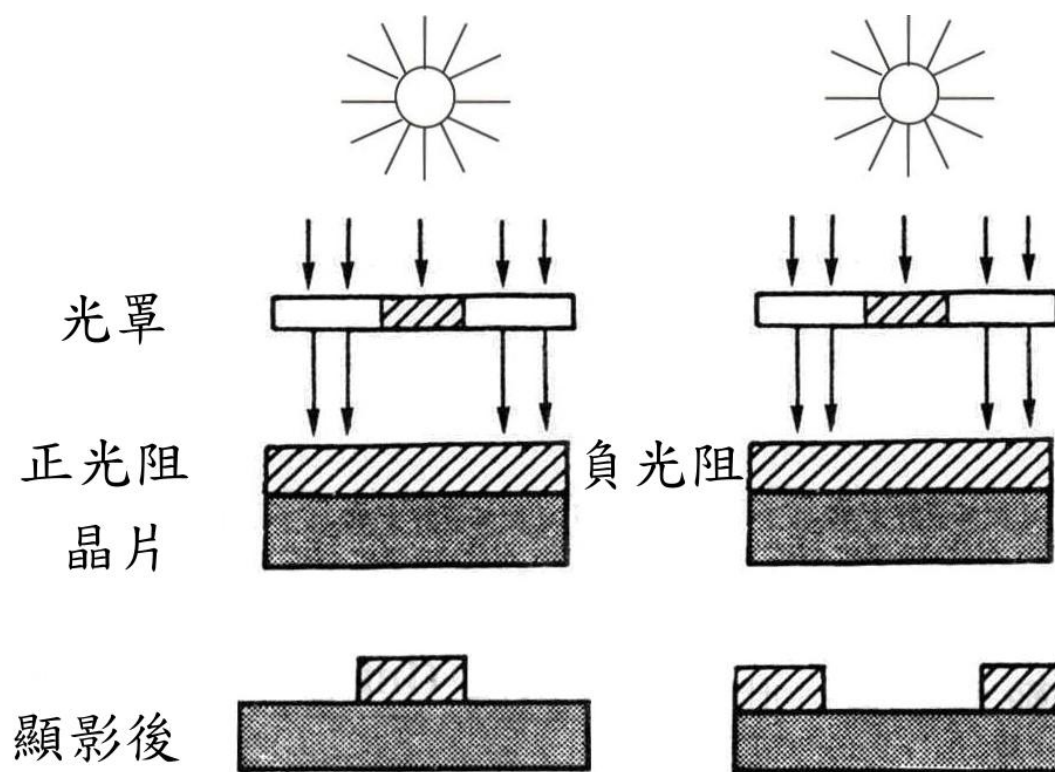


圖 4-1 正光阻與負光阻示意圖

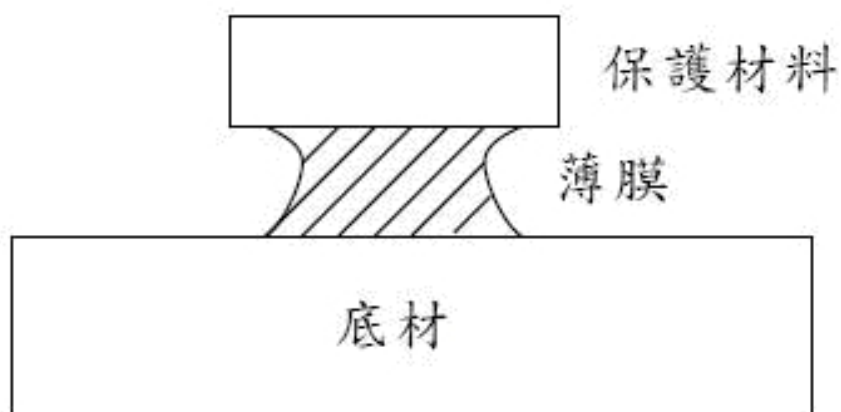


圖 4-2 底切現象

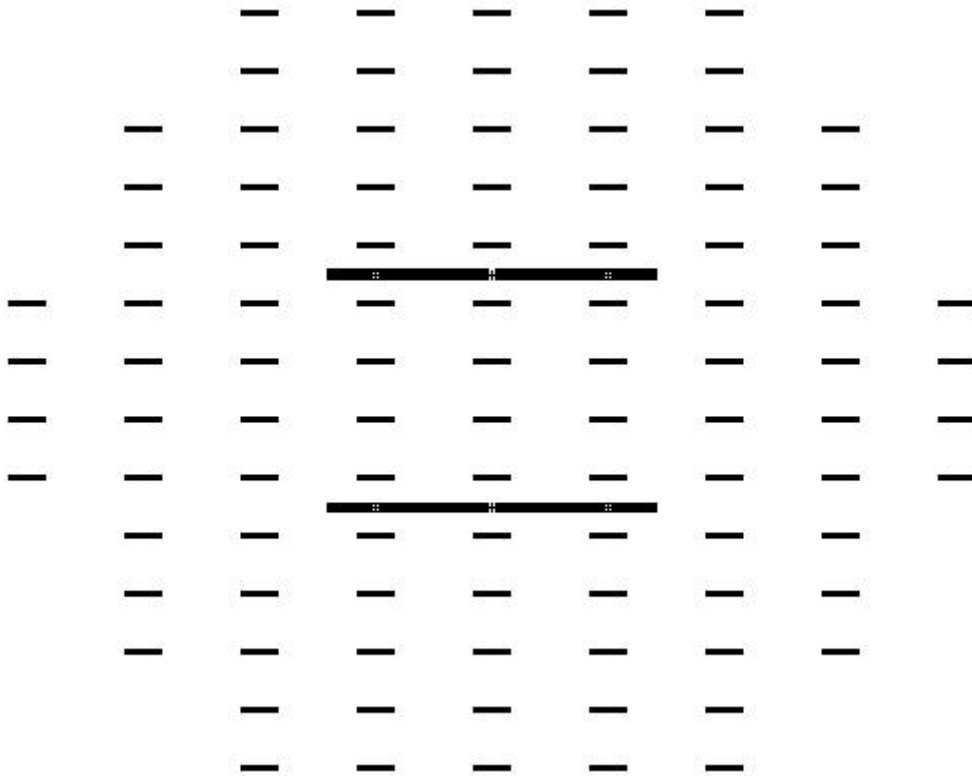


圖 4-3 電極槽光罩

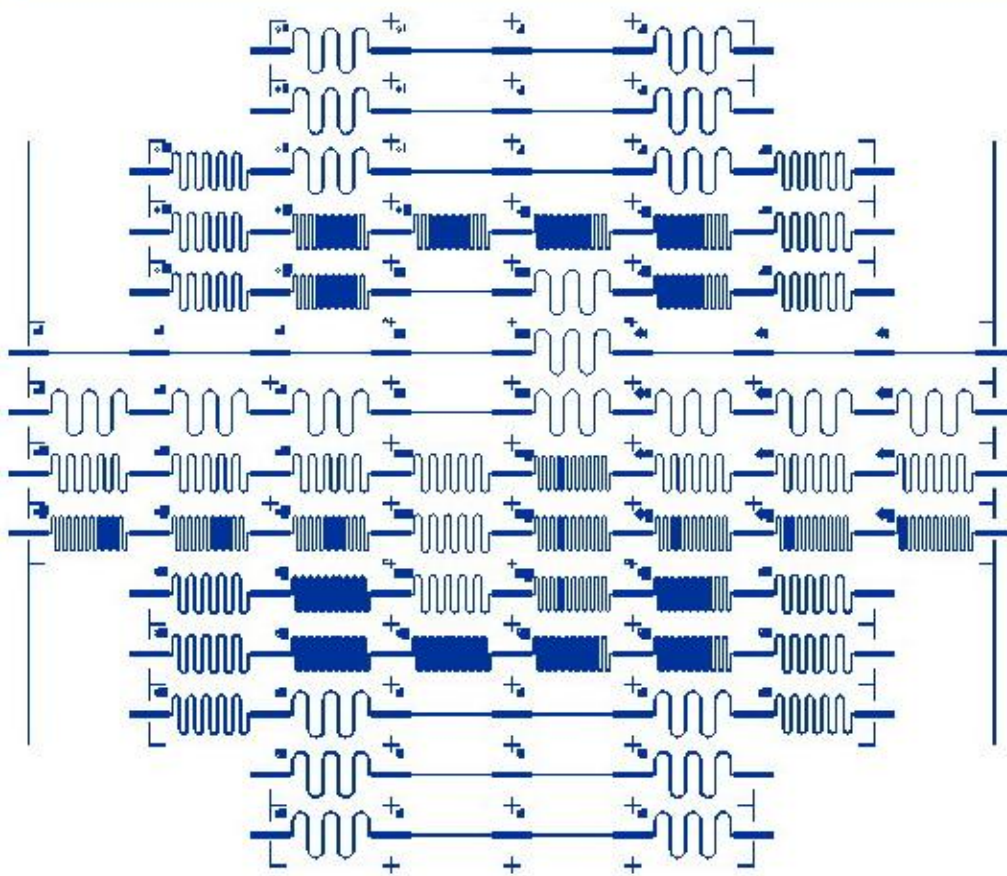
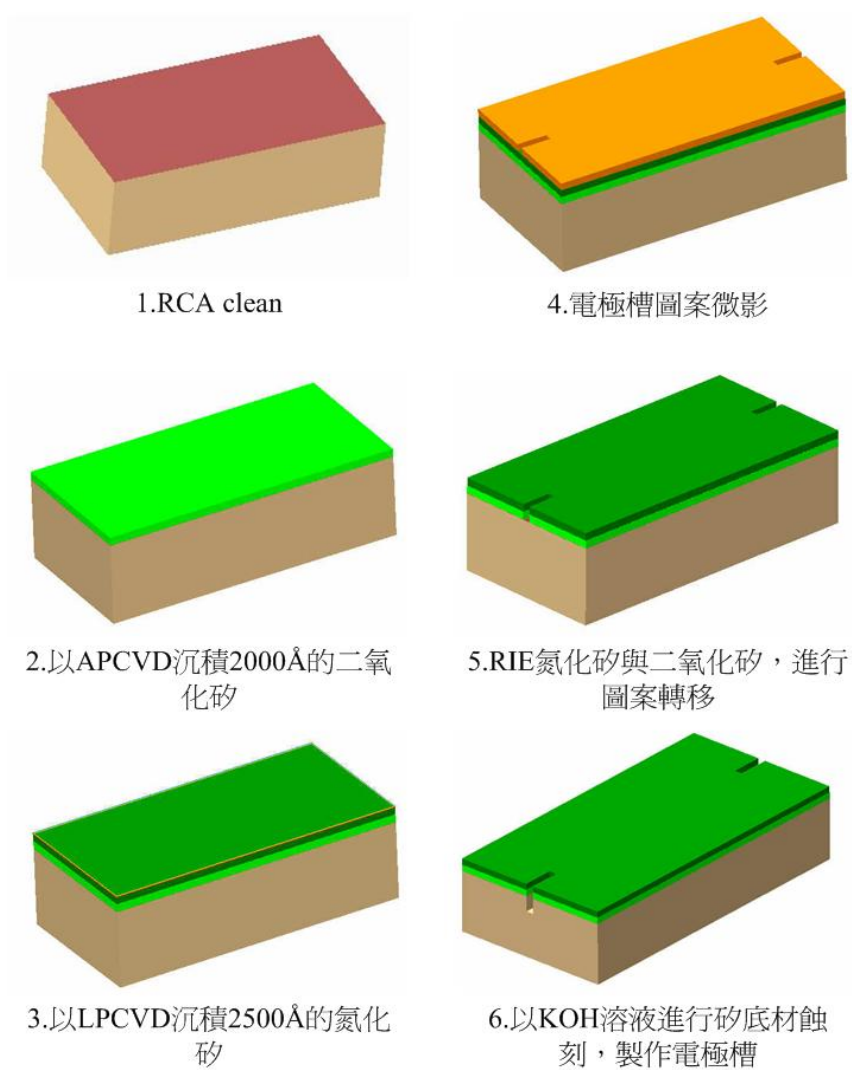


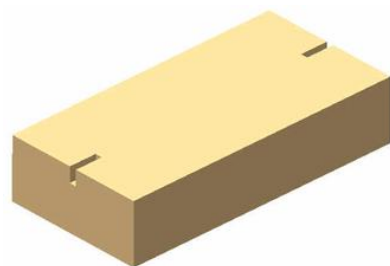
圖 4-4 感測線路光罩



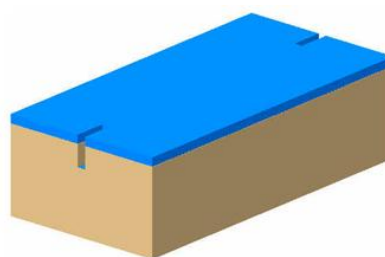
	線寬( $\mu\text{m}$ )	線長( $\mu\text{m}$ )
A	5	5500
B	10	26200
C	20	33200
D	40	56200
E	60	
F	80	
G	100	

圖 4-5 感測線寬與線長參數表

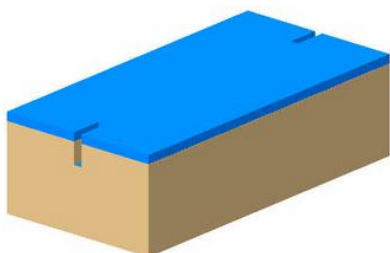




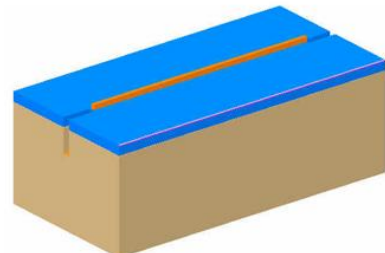
7.以RIE去除晶片上所有二氧化矽與氮化矽



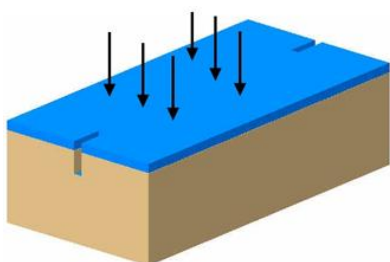
10.以高溫爐管1000°C退火三十分鐘



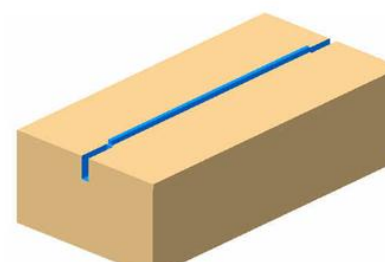
8.以LPCVD沉積4000Å的多晶矽



11.感測線路微影



9.以中電流離子佈植機植入硼離子於多晶矽內



12.以RIE進行多晶矽之感測線路圖案轉移

圖 4-6 晶片製作流程

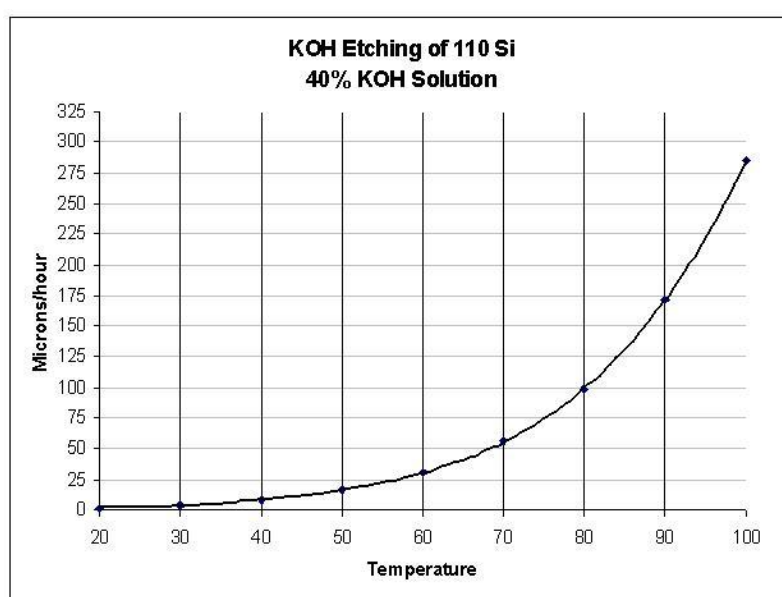


圖 4-7 KOH 蝕刻液溫度與蝕刻速率對照圖

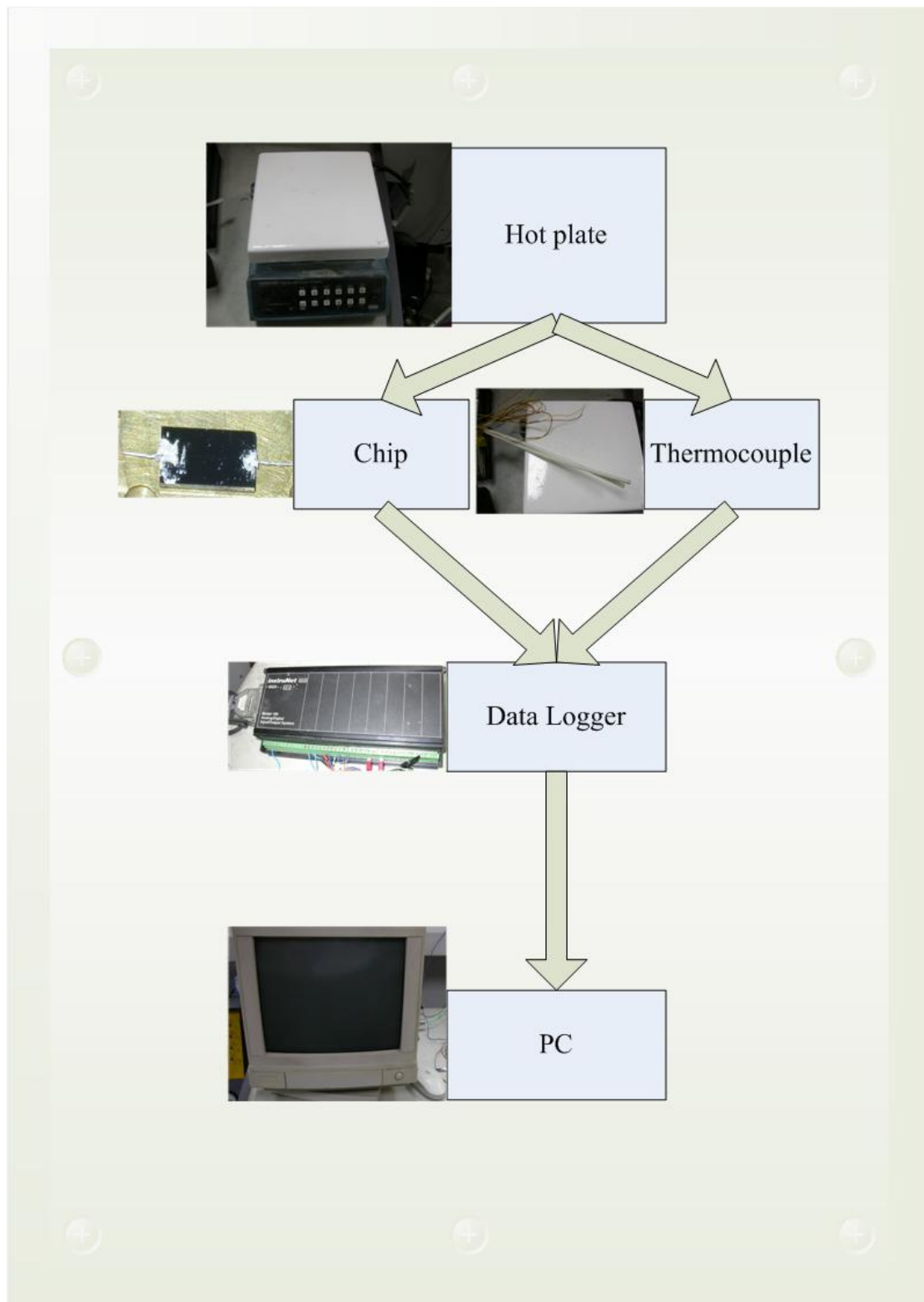


圖 4-8 晶片溫度校正系統

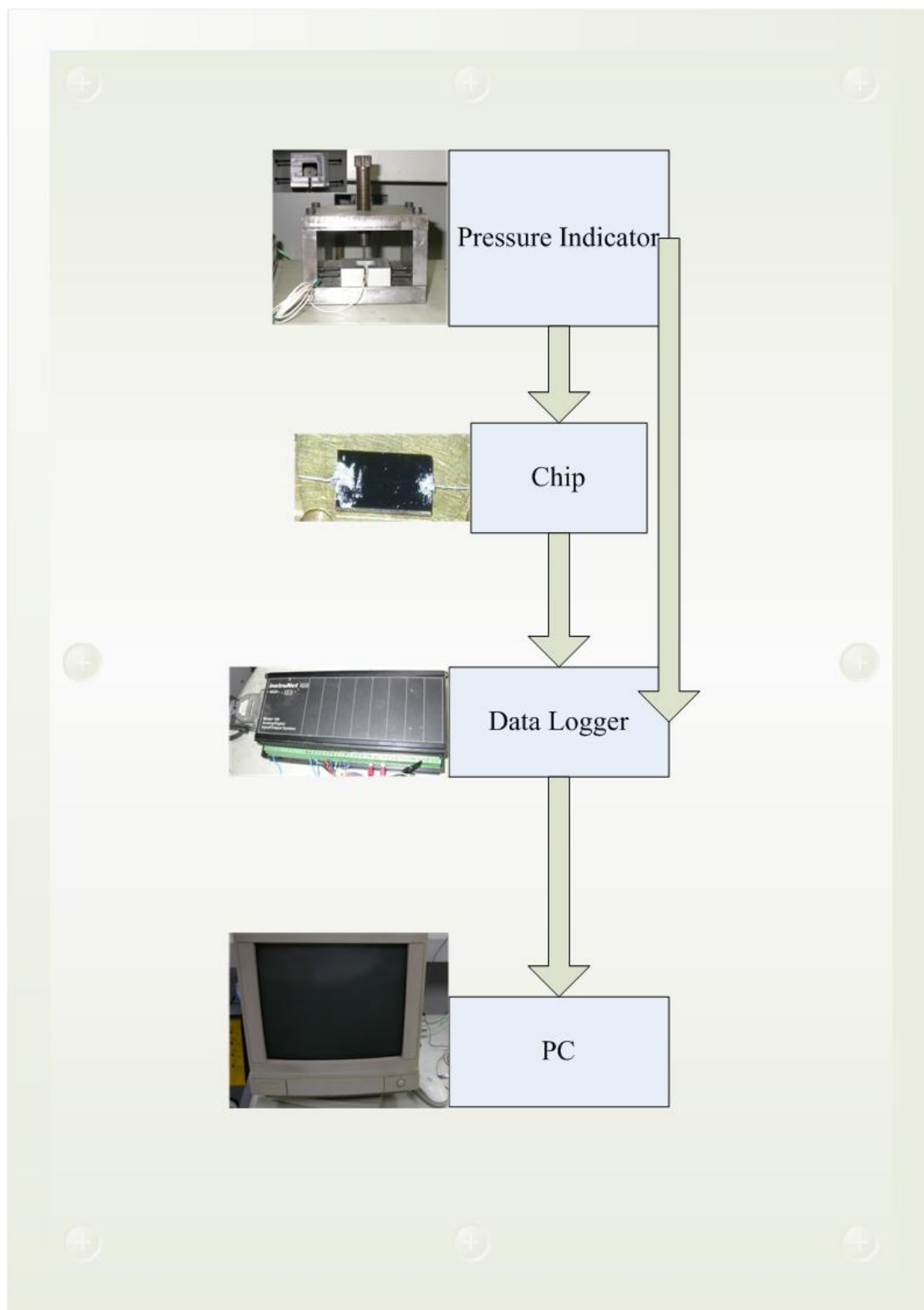


圖 4-9 晶片壓力校正系統

## 第五章 實驗結果與討論

### 5.1 晶片製程結果與討論

本研究的製程主要利用二氧化矽及氮化矽層做為濕式蝕刻的阻擋層以製作電極槽，並以多晶矽沉積再經離子佈植後做為感測器的主體，共計植入硼離子有  $5 \times 10^{14} \text{ atoms/cm}^2$  和  $5 \times 10^{15} \text{ atoms/cm}^2$  兩種佈植濃度，晶片完成圖如圖 5-1。

本實驗製程在開發階段，需在製程中進行特性的量測與控制，避免諸多可能產生的問題，影響爾後晶片對於溫度與壓力校正時的特性，例如感測線路的短路、離子佈植後片電阻的均勻性與穩定性以及電阻值的理論與實際值間的差異，並探討其間的影響因素。

#### 5.1.1 多晶矽感測線路之製作與短路預防

本研究所設計之多晶矽線路的厚度為  $4000 \text{ \AA}$ ，利用 LPCVD 通入  $\text{SiH}_4$  氣體，以  $620^\circ\text{C}$  進行四十分鐘的低壓化學氣相沉積，機台額定的沉積厚度為  $3200 \text{ \AA}$ ，然而依使用之經驗值通常多晶矽厚度可達  $4000 \text{ \AA}$ ，故本研究在進行多晶矽薄膜之沉積與蝕刻時，皆以  $4000 \text{ \AA}$  為基準。另一方面，將多晶矽薄膜厚度設定在  $4000 \text{ \AA}$ ，乃考慮到沉積更大的厚度可能造成更大的實驗誤差。

由離子佈植的角度來設計薄膜厚度，則考量到離子佈植的投射距離必須在薄膜的中心方為最佳值，依圖 2-7 可知， $60 \text{ keV}$  植入能量的硼離子植入深度為  $2000 \text{ \AA}$ ， $90 \text{ keV}$  植入能量的硼離子植入深度為  $3000 \text{ \AA}$ ，再更深的植入深度則需要更強大的植入能量，然而越大的植入能量對薄膜的晶格破壞越嚴重，為盡量避免高能量離子植入薄膜時的破壞，以  $60 \text{ keV}$  植入薄膜中心深度  $2000 \text{ \AA}$  處為最佳的設計。以上亦為設定薄膜厚度的重要原因之一。

經過離子佈植後的晶片必須再經過熱處理，以修補被高能量離子撞擊而受損的薄膜晶格，並使植入離子均勻地擴散。由於經過退火後的硼離子均勻的擴散至多晶矽薄膜之中，以 RIE 進行多晶矽電路的蝕刻更需慎重，以避免蝕刻不足而造成多晶矽電路因底層導通而短路，如圖 5-2(a)所示。故本實驗在進行 RIE 蝕刻時，以增加蝕刻時間的方



式，使多晶矽線路蝕刻得徹底，如圖 5-2(b)所示。圖 5-3 為經過 RIE 蝕刻後的多晶矽線路，其高度略大於 4000Å，晶片製作完成切割後，以三用電表確認晶片表面與線路確實無短路情況發生。

### 5.1.2 晶片經離子佈植後之退火與量測評估

藉由離子佈植，可以精確控制植入離子的劑量與植入深度，其後的高溫退火製程則可以活化植入離子，使其擴散至適當位置，使具有良好的濃度縱深分布，同時修補受離子植入破壞的晶格結構。然而不適當的高溫退火參數，卻會導致離子過度擴散，失去原本設計的性能，甚至造成短路，抑或造成片電阻的分布不平均，影響到整體晶片的性能穩定。短路的避免與確認已如上節所述解決，而為了確定晶片上的片電阻分布能均勻，則做了以下的量測與歸納。

本研究的溫度與壓力感測材料是以多晶矽摻雜硼離子改質來製作，故多晶矽薄膜的電阻均勻性成為感測功能穩定的關鍵之一。為了解摻雜後多晶矽薄膜的電阻分布，及退火對電阻分布的影響性，本研究分別對  $5 \times 10^{14}$  atoms/cm<sup>2</sup> 和  $5 \times 10^{15}$  atoms/cm<sup>2</sup> 兩種佈植硼離子濃度的多晶矽薄膜，進行 1000°C 30 分鐘的退火，並在退火前後進行四點探針之片電阻量測，量測點共在矩形 60cm×64cm 的曝光區量測九點。

退火前  $5 \times 10^{14}$  atoms/cm<sup>2</sup> 的佈植濃度無法量測出片電阻，依四點探針顯示為無法調整電流，意味著量測物幾乎完全導電，電阻相當低，推測應是探針量測之深度恰為植入離子集中深度，導致阻值相當低，可謂完全導體。退火前  $5 \times 10^{15}$  atoms/cm<sup>2</sup> 的佈植濃度所量測出的片電阻如圖 5-4，最低電阻為 72.1 kΩ，最高電阻為 111.7kΩ，阻值相當高，且分布相當不平均，最高片電阻與最低片電阻差距可達將近一倍，平均片電阻為 86.34 kΩ，與平均片電阻相較，最大片電阻變動高達 23%。

退火後  $5 \times 10^{14}$  atoms/cm<sup>2</sup> 的佈植濃度之片電阻分布如圖 5-5，最低片電阻為 106.6Ω，最高片電阻為 109.7Ω，最高片電阻與最低片電阻僅差 3.1Ω，由圖可知分布相當均勻，平均片電阻值為 108.0Ω，與平均片電阻相較，最大變動比例僅 1.34%。退火後  $5 \times 10^{15}$  atoms/cm<sup>2</sup> 的

佈植濃度之片電阻分布如圖 5-6，最低片電阻  $27.73\ \Omega$ ，最高片電阻為  $28.8\ \Omega$ ，最高片電阻與最低片電阻僅差  $1.07\ \Omega$ ，平均片電阻值為  $28.35\ \Omega$ ，與平均片電阻相較，最大變動比例僅  $1.73\%$ 。

由以上量測與歸納可知，經過  $1000^\circ\text{C}$  長達三十分鐘的退火，多晶矽薄膜具有相當良好的片電阻分布性及穩定性，故退火成為本研究在離子佈植棚離子後不可或缺的步驟。

### 5.1.3 多晶矽感測線路之理論值與實際值

對於多晶矽製作的感測線路而言，理論上的電阻值計算一般以 2-1 式中的片電阻與電阻器的長寬定義之。在上一節中已經由四點探針量測得到兩種佈植濃度的片電阻，配合各尺度的線路幾何，即可求得理論電阻值。實際電阻值以室溫  $25^\circ\text{C}$  為基準，經由資料擷取器量得並記錄之。

將感測器之實際電阻值與理論值的比值，可觀察出兩者之間是否相符，抑或差距多少。從數據中可發現[附錄一]，就  $5\times 10^{14}\ \text{atoms}/\text{cm}^2$  佈植濃度的晶片來說，共 28 塊晶片之平均比值為 0.338； $5\times 10^{15}\ \text{atoms}/\text{cm}^2$  佈植濃度的晶片來說，共 28 塊晶片之平均比值為 1.172。檢視晶片製程與實驗過程中，造成誤差形成的原因來自於實驗環境污染與銅線之接觸電阻的影響，前者造成阻值降低，後者造成阻值上升，致使晶片阻值不如預期。

雖然晶片初始值受到影響，但以電阻變化率觀察感測器本身對溫度與壓力的特性，即可發現此影響並不大。若要更進一步解決此類誤差，可在多晶矽感測線路上再沉積一層二氧化矽薄膜，以保護多晶矽線路免於污染。

## 5.2 多晶矽溫度感測器之校正

在溫度校正的規劃上，設定的感測器工作溫度為 25°C 至 160°C，以加熱盤反覆升溫降溫 7~9 次，並經由資料擷取器記錄溫度與感測器電阻值的數據，再以電腦計算出溫度與電阻變化率之間的關係。

設計微模仁的嵌入式感測器時，首要考量的就是感測器特性與工作範圍必須能適用於微模仁的成形操作過程，在其成形溫度與壓力範圍內皆能正常工作，具有高度線性、高度再現性以及低誤差，方能在成形監控過程中，有效且可靠的得到量測參數。

本研究中以佈植硼離子濃度  $5 \times 10^{14}$  atoms/cm<sup>2</sup> 的多晶矽線路作為溫度感測器，並測試出作為壓力感測器的佈植硼離子濃度  $5 \times 10^{15}$  atoms/cm<sup>2</sup> 的多晶矽線路其對溫度低響應的特性。另外在感測線路的幾何上設計了 5μm、10μm、20μm、40μm、60μm、80μm、100μm 七種線寬以及 5500μm、26200μm、33200μm、56200μm 四種線長，最短線長為一直線，其他三種線長以 S 形方式增加長度。設定這些參數的目的，乃是為得到多晶矽感測線路在幾何上的最佳條件，使其具有對溫度與壓力更適當的響應特性。

### 5.2.1 多晶矽感測器對溫度之響應特性

#### 5.2.1.1 多晶矽感測器電阻值對溫度響應之線性度

對理想的感測器而言，量測值與輸出值之間是保持固定的關係，換言之，兩者應成一直線的函數關係。然而，實際的感測器應用上，往往無法達到完全線性的關係，故具有優越的線性度一直是設計感測器所追求的重要目標。本研究對兩種離子佈植濃度及各種幾何參數的晶片進行溫度校正，以線性回歸的方式求出最佳直線(best straight line, BSL)的校正近似值。

圖 5-7(a)、圖 5-7(b)、圖 5-7(c)、圖 5-7(d)為佈植硼離子濃度  $5 \times 10^{14}$  atoms/cm<sup>2</sup> 的多晶矽感測器之電阻值與溫度變化關係圖，線長分別為 5500μm、26200μm、33200μm、56200μm。由圖可知，絕大多數的晶片都具有相當高的線性度，僅少數可能因外在因素影響而導致實驗上的誤差，造成曲線線形的變化。圖 5-8(a)、圖 5-8(b)、圖 5-8(c)、

圖 5-8(d)則為佈植硼離子濃度  $5 \times 10^{15}$  atoms/cm<sup>2</sup> 的多晶矽感測器之電阻值與溫度變化關係圖。由圖可知，不同佈植濃度的多晶矽感測器，依舊具有良好的線性度，也證實了多晶矽摻雜硼離子的確擁有良好的阻值對溫度線性度。

#### 5.2.1.2 多晶矽感測器對溫度之再現性及穩定性

多晶矽佈植硼離子的感測線路已由上節證明具有優越的線性度，而再現性亦為感測器另一重要指標，為確定經過反覆的升溫降溫，仍能具有相同的特性曲線，本研究對每一晶片進行 7~9 次的反覆溫度測試。以佈植硼離子濃度  $5 \times 10^{14}$  atoms/cm<sup>2</sup>，線長 56200μm，線寬 40μm 的晶片為例，圖 5-9 及圖 5-10 顯示，七次的升溫降溫過程中，第一次與第二次升溫降溫的電阻值呈現較低的情況，線性度也較差，而從第三次到第七次，升溫與降溫分別的電阻值都近似，僅有少量偏移，且電阻值變化過程都相當線性且一致。推測會產生如前述第一、二次升降溫的電阻值特性之原因可能是晶片表面有水分子附著，導致電阻值降低且特性曲線受到影響，而經過兩次升溫降溫後，待晶片表面水分子蒸發，即可正常操作。由電阻變化率對溫度的圖，如圖 5-11 及圖 5-12 來看，可得知電阻變化率對溫度的每一次響應都是相當一致的，故以此做為溫度變化的量測依據，具有相當高的再現性與可靠度。同時由圖 5-13 亦可發現，升溫與降溫兩條特性曲性並非相同，故應用於感測溫度時，升溫與降溫應以電腦選擇不同曲線進行量測。

為得知週期性升溫所造成電阻值的偏移，以同一晶片為例，圖 5-14 乃後五次升溫降溫過程在 25°C 及 160°C 時的電阻值，分別計算出在 25°C 及 160°C 時的平均電阻值及兩者的差值，再依 5-1 式計算其電阻偏移比例。

$$\frac{R_{\max,160^{\circ}\text{C}} - R_{\text{avg},160^{\circ}\text{C}}}{R_{\text{avg},25^{\circ}\text{C}} - R_{\text{avg},160^{\circ}\text{C}}} \times 100\% \quad (5-1)$$

如圖 5-15 所示，佈植硼離子濃度  $5 \times 10^{14}$  atoms/cm<sup>2</sup> 的多晶矽感測器，28 個不同幾何參數的晶片偏移比例多在 10% 以下，總平均偏移



比例為 6.26%。雖然電阻值會因反覆升溫降溫而造成偏移，然而利用電阻變化率量測溫度變化，則能維持其再現性，不會受到電阻偏移的影響。

### 5.2.2 佈植濃度與線路幾何對多晶矽感測器的溫度響應性影響

本研究中佈植兩種不同濃度之硼離子，使其一達到對溫度的高響應性，作為溫度感測器之用，其一達到對溫度的低響應性，作為壓力感測器之用，由圖 5-16 及圖 5-17 很明顯可以發現，升溫至 160°C 時，佈植硼離子濃度  $5 \times 10^{14}$  atoms/cm<sup>2</sup> 的多晶矽感測器相對具有較大的電阻變化率，而由平均電阻變化率來看，佈植硼離子濃度  $5 \times 10^{14}$  atoms/cm<sup>2</sup> 的平均電阻變化率為 -0.495，依式 5-2 計算，溫度係數為 -0.00367/°C，佈植硼離子濃度  $5 \times 10^{15}$  atoms/cm<sup>2</sup> 的多晶矽感測器平均電阻變化率為 -0.338，溫度係數為 -0.00250/°C，雖無法使其溫度係數完全降低為零，但的確已達到設計目的。

$$TCR = \frac{\Delta R / R}{\Delta T} \quad (5-2)$$

本研究中設計線路幾何共有四種線長及七種線寬，企圖找到線長與線寬對電阻變化率-溫度的影響。理論的推導如下所示，R 表示電阻、 $\rho$  表示電阻率，t、L、W 分別表示電阻器在 25°C 的初始厚度、初始長度與初始寬度。R' 和  $\rho'$  分別表示在 160°C 時的電阻與電阻率， $\Delta t$ 、 $\Delta L$ 、 $\Delta W$  分別表示在 160°C 時，電阻器在三個方向的膨脹量。

$$R = \frac{\rho}{t} \frac{L}{W} \quad (5-3)$$

$$R' = \frac{\rho'}{(t + \Delta t)} \frac{(L + \Delta L)}{(W + \Delta W)} \quad (5-4)$$



$$\begin{aligned}
\Delta R &= R' - R \\
&= \left[ \frac{\rho'}{(t + \Delta t)} \frac{(L + \Delta L)}{(W + \Delta W)} - \frac{\rho L}{tW} \right] \\
&\cong \frac{\rho' L + \rho' \Delta L - \rho L}{(t + \Delta t)(W + \Delta W)} \\
&= \frac{L(\rho' - \rho) + \rho' \Delta L}{(t + \Delta t)(W + \Delta W)} \tag{5-5}
\end{aligned}$$

$$\begin{aligned}
\frac{\Delta R}{R} &= \frac{\frac{L(\rho' - \rho) + \rho' \Delta L}{(t + \Delta t)(W + \Delta W)}}{\frac{\rho L}{tW}} \\
&= \frac{tW}{\rho L} \left[ \frac{L(\rho' - \rho) + \rho' \Delta L}{(t + \Delta t)(W + \Delta W)} \right] \tag{5-6}
\end{aligned}$$

式 5-6 中  $t$ 、 $W$ 、 $L$  為常數， $\rho$  僅受摻質種類影響，而  $\rho' < \rho$  也是導致電阻變化率為負值的主要原因。當多晶矽感測線路受到升溫影響，每單位體積受熱膨脹，長、寬、高的膨脹量皆相同，故若初始線寬相同，初始線長越長，則在長度上所累積的膨脹量也就越大，換言之， $\Delta L_{56200\mu m} > \Delta L_{33200\mu m} > \Delta L_{26200\mu m} > \Delta L_{5500\mu m}$ ；此外，若初始線長相同，初始線寬越寬，則在寬度上所累積的膨脹量也就越大，也就是說， $\Delta W_{100\mu m} > \Delta W_{80\mu m} > \Delta W_{60\mu m} > \Delta W_{40\mu m} > \Delta W_{20\mu m} > \Delta W_{10\mu m} > \Delta W_{5\mu m}$ 。由式 5-6 很明顯可知，當初始線寬固定時，初始長度  $L$  的決定影響了電阻變化率的大小，初始長度  $L$  設計越大，則在  $160^\circ\text{C}$  時的電阻變化率越往負值增大，此時的  $\Delta L$  雖往正值影響，但卻是相對較小的，實驗結果如圖 5-16；當初始線長固定時，初始寬度設計越寬，膨脹量也越大，在  $160^\circ\text{C}$  時的電阻變化率越往正值減小。由理論推導與實驗相互印證，相同佈植濃度下，當線長越長且線寬越小，具有的電阻變化率  $\Delta R/R$  越大，越適合作為溫度感測器，反之則適合做為低溫度係數的壓力感測器之用。

### 5.3 多晶矽壓力感測器之校正

在壓力校正的規劃上，本研究設定的壓力校正範圍為 0~31.25MPa。以壓力指示器施加壓力於晶片上，進行 4~5 次的壓力校正。並經由資料擷取器記錄壓力值與感測器電阻值的數據，再以電腦計算出壓力與電阻變化率之間的關係。

#### 5.3.1 多晶矽感測器對壓力之響應特性

##### 5.3.1.1 多晶矽感測器電阻值對壓力響應之線性度

本研究對兩種離子佈植濃度及 28 種幾何參數的晶片進行壓力校正，以線性回歸的方式求出最佳的校正近似值。圖 5-18(a)、圖 5-18(b)、圖 5-18 (c)、圖 5-18 (d)為佈植硼離子濃度  $5 \times 10^{14}$  atoms/cm<sup>2</sup> 的多晶矽感測器之電阻值與壓力變化關係圖，感壓線長分別為 5500 $\mu$ m、26200 $\mu$ m、33200 $\mu$ m、56200 $\mu$ m。由圖可知，多晶矽感測器對於壓力響應具有相當高的線性度。圖 5-19(a)、圖 5-19 (b)、圖 5-19 (c)、圖 5-19(d)則為佈植硼離子濃度  $5 \times 10^{15}$  atoms/cm<sup>2</sup> 的多晶矽感測器之電阻值與壓力變化關係圖。由圖可知，不同佈植濃度的多晶矽感測器，同樣具有良好的線性度，也證實了多晶矽摻雜硼離子的確具有優秀的阻值對壓力線性度。然而整體來看，多晶矽感測器以小變形原理設計，對壓力的響應性並不十分明顯，在 31.25MPa 下的最大之電阻變化率僅約為-0.2 左右，最小之電阻變化率約為-0.01。

##### 5.3.1.2 多晶矽感測器對壓力之再現性及穩定性

同樣以佈植硼離子濃度  $5 \times 10^{14}$  atoms/cm<sup>2</sup>，線長 56200 $\mu$ m，線寬 40 $\mu$ m 的晶片為例，以確認同一晶片分別在溫度與壓力作用下的響應特性，如圖 5-20 及圖 5-21 所示。四次的施壓與降壓的過程中，第一次到第四次都具有不同的初始電阻值，推測原因乃多晶矽線路裸露於晶片外，與壓力指示器互相接觸，所造成的電阻大量偏移，欲解決此問題，可以藉由改良製程，以避免多晶矽線路與外在介質直接接觸，同時亦可發現，此類的外在因素僅會造成電阻初始值的偏移，對於電阻的變化量並不會有太大的改變，換言之，無論是從圖 5-20 及圖 5-21 中，電阻變化的斜率來看，或是從圖 5-22 及圖 5-23 中，電阻變化率

與壓力之間的關係來看，都不會有太大的影響，如圖 5-22 及圖 5-23，第一次的施壓與降壓可能因為實驗設置的關係，導致響應性不佳，爾後三次的施壓與降壓則僅有些微的偏差，具有相當不錯的再現性，故以多晶矽感測器量測壓力時，以電阻變化率做為量測依據，會具有較佳的可靠度。如同所有的壓力感測器一樣，都有遲滯性的問題，也就是施壓與降壓時所具有的最大差值，多晶矽感測器也有遲滯現象，如圖 5-24 顯示。欲徹底解決此問題的方法，即利用電腦記錄兩條不同的曲線，當施壓與降壓時，取用不同的校正曲線做為量測依據。

### 5.3.2 佈植濃度與線路幾何對多晶矽感測器的溫度響應性影響

本研究已證實佈植硼離子濃度  $5 \times 10^{14}$  atoms/cm<sup>2</sup> 的多晶矽感測器確實具有較高的溫度係數以做為溫度感測器之用。相對於此，佈植硼離子濃度  $5 \times 10^{15}$  atoms/cm<sup>2</sup> 的多晶矽感測器適合做為壓力感測器與否，則需由實驗證明其小變形量的多晶矽線路，是否具有較高且足夠的壓力響應性來決定。同樣的，本研究對於兩佈植濃度進行壓力校正，如圖 2-25 所示，當施壓達到 31.25MPa 時，佈植硼離子濃度  $5 \times 10^{15}$  atoms/cm<sup>2</sup> 的多晶矽感測器具有比佈植硼離子濃度  $5 \times 10^{14}$  atoms/cm<sup>2</sup> 的多晶矽感測器還高的壓力響應性。由平均的電阻變化率來看，佈植硼離子濃度  $5 \times 10^{14}$  atoms/cm<sup>2</sup> 的多晶矽感測器平均電阻變化率為 -0.0994，依式 5-7 計算，壓力靈敏度  $S$  為 -0.00318/MPa。佈植硼離子濃度  $5 \times 10^{15}$  atoms/cm<sup>2</sup> 的多晶矽感測器平均電阻變化率為 -0.1189，壓力靈敏度為 -0.00380/MPa，由實驗結果得知，後者的壓力靈敏度比前者高，且溫度係數較低，換言之，佈植硼離子濃度  $5 \times 10^{15}$  atoms/cm<sup>2</sup> 的多晶矽感測器確實較適合做為壓力感測器之用。

$$S = \frac{\Delta R / R}{\Delta P} \quad (5-7)$$

本研究在設計的線路幾何中，企圖找到線長與線寬對電阻變化率-壓力關係的影響，以達到幾何最佳化的目的。由式 2-10 可以得知，當電阻器的厚度受壓縮時，長度與寬度均會依 Poisson's ratio 增加，

電阻變化率的表示式則如式 5-8， $R$  表示電阻、 $\rho$  表示電阻率， $t$ 、 $L$ 、 $W$  分別表示電阻器在不受力時的初始厚度、初始長度與初始寬度。 $R'$  和  $\rho'$  分別表示在施壓 31.25MPa 時的電阻與電阻率， $\Delta t$ 、 $\Delta L$ 、 $\Delta W$  分別表示在施壓 31.25MPa 時，電阻器在三個方向的壓縮量及伸長量。

$$\begin{aligned}\frac{\Delta R}{R} &= \frac{\frac{L(\rho' - \rho) + \rho' \Delta L}{(t - \Delta t)(W + \Delta W)}}{\frac{\rho L}{t W}} \\ &= \frac{tW}{\rho L} \left[ \frac{L(\rho' - \rho) + \rho' \Delta L}{(t - \Delta t)(W + \Delta W)} \right] \quad (5-8)\end{aligned}$$

由式 5-8 可知， $tW/\rho L$  為常數，半導體材料受壓時，電阻率  $\rho$  決定了主要的電阻變化趨勢。晶格受壓變形，能帶產生變化，使得  $\rho' < \rho$ ，故受壓時，電阻變化率為負值。除此之外，在同樣的壓力下，當初始線長固定時，初始寬度  $W$  的設計影響了電阻變化率的大小，初始寬度  $W$  設計越大，則所具有的電阻變化率  $\Delta R/R$  越往正值減小。實驗結果如圖 5-25 所示，隨著初始線寬越大，在 31.25MPa 的受壓下，電阻變化率也越小。然而亦可發現，線寬為 5 $\mu\text{m}$  時，兩佈植濃度的晶片都具有相當小的壓力響應性，而當線寬為 10 $\mu\text{m}$  時，卻相對具有很大的壓力響應性，此後隨線寬增加響應性逐漸減小。推測可能在 5 $\mu\text{m}$  至 10 $\mu\text{m}$  中間，有一臨界尺寸，低於此臨界尺寸則無法有效感應壓力變化，故在設計多晶矽感測器的幾何線路時，此將為一重要考量。在同樣的壓力下，當初始線寬固定時，由式 5-8 推論，初始長度越長，電阻變化率  $\Delta R/R$  會越往負值增大，然而由實驗結果[附錄二]中，卻無法互相印證，推測可能另有未考慮到的變數影響此一實驗結果。



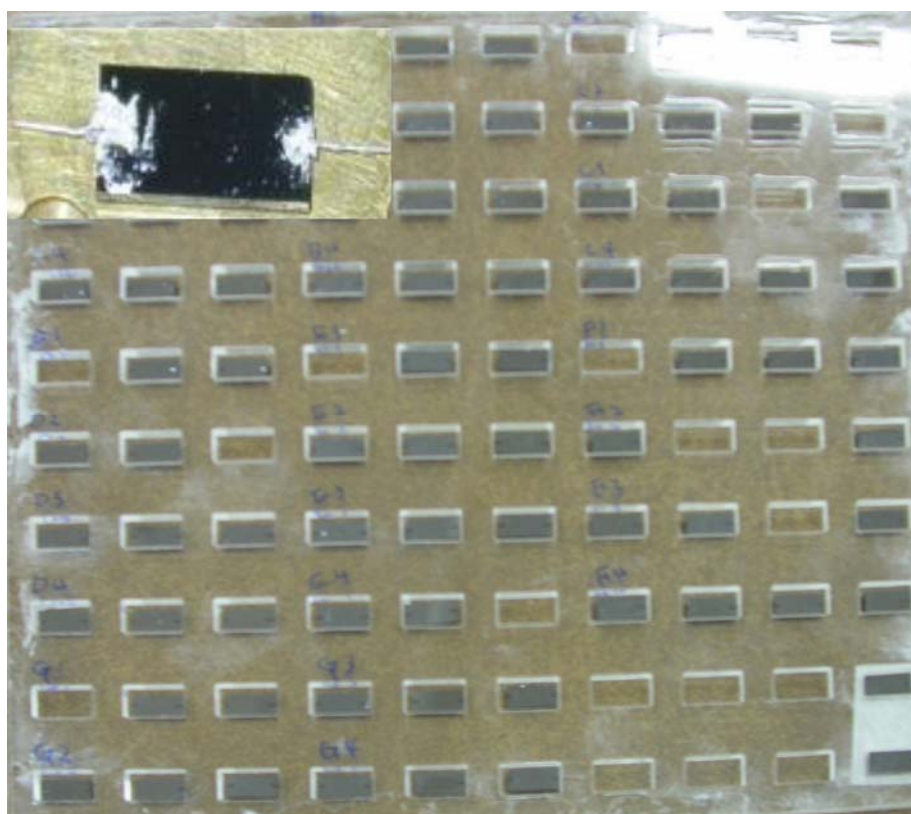


圖 5-1 晶片完成圖

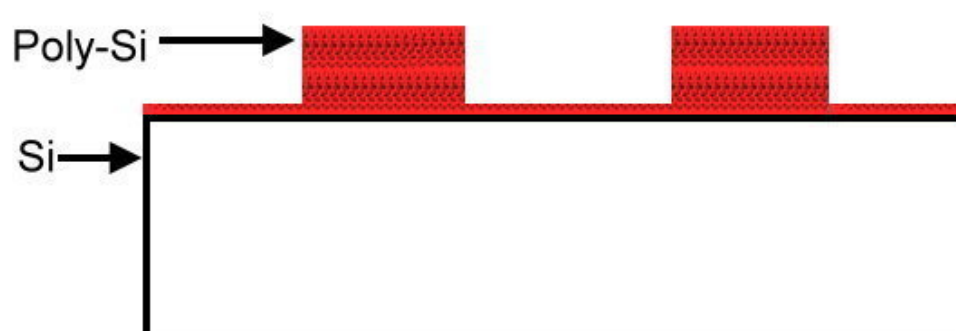


圖 5-2(a) 蝕刻不足之多晶矽感測線路圖



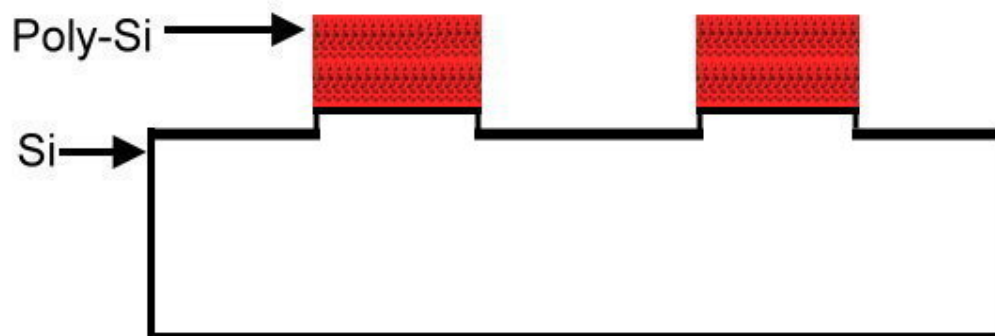


圖 5-2(b) 過蝕刻之多晶矽感測線路圖

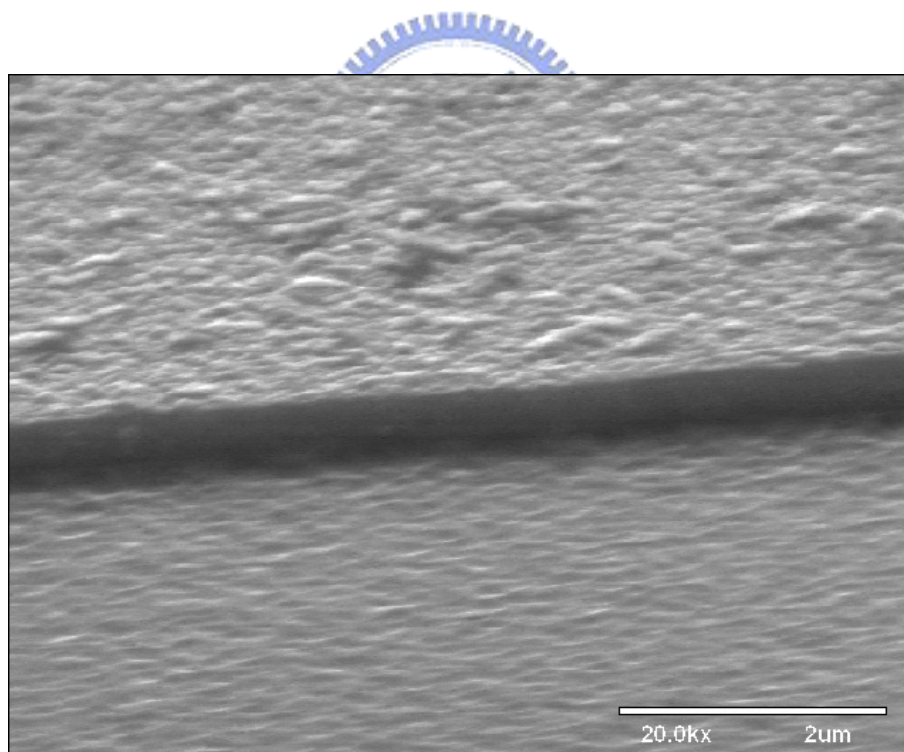


圖 5-3 多晶矽感測線路蝕刻圖

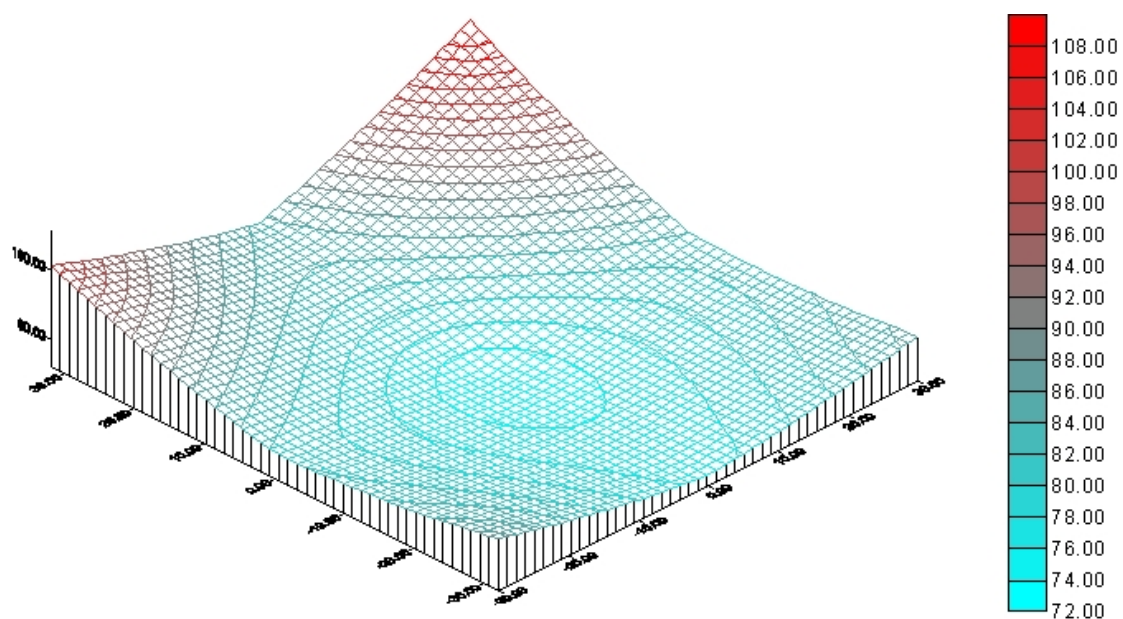


圖 5-4 離子佈植濃度條件為  $5 \times 10^{15}$  atoms/cm<sup>2</sup> 的晶片在退火前的電阻分布圖

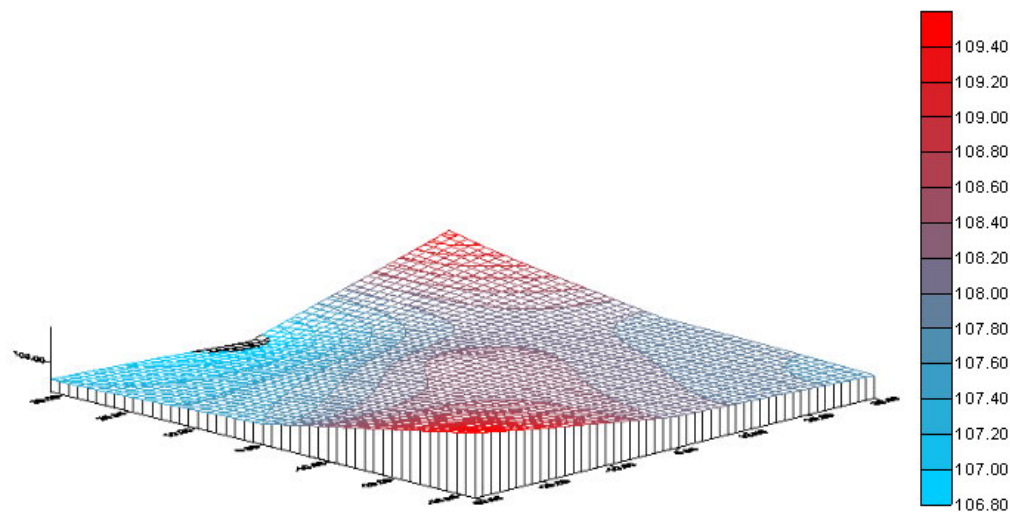


圖 5-5 離子佈植濃度條件為  $5 \times 10^{14}$  atoms/cm<sup>2</sup> 的晶片在退火後的電阻分布圖

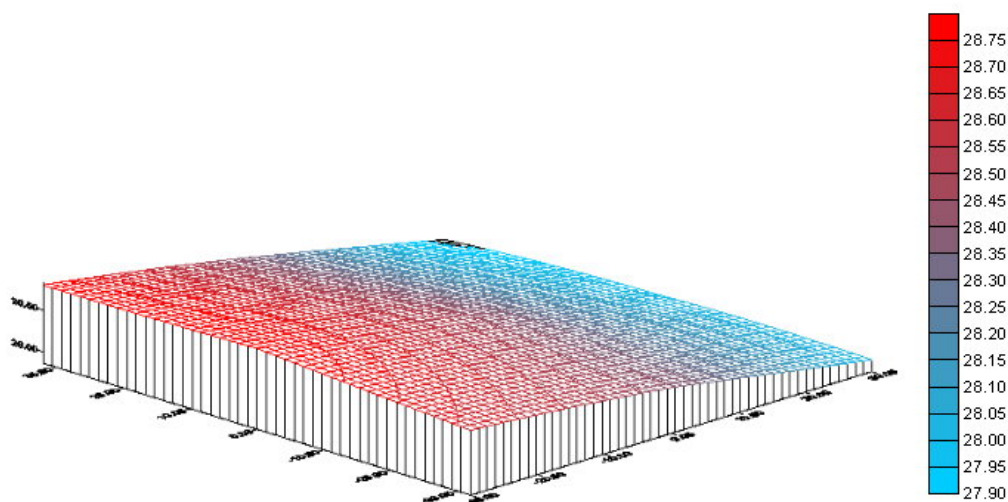


圖 5-6 離子佈植濃度條件為  $5 \times 10^{15} \text{ atoms/cm}^2$  的晶片在退火後的電阻分布圖

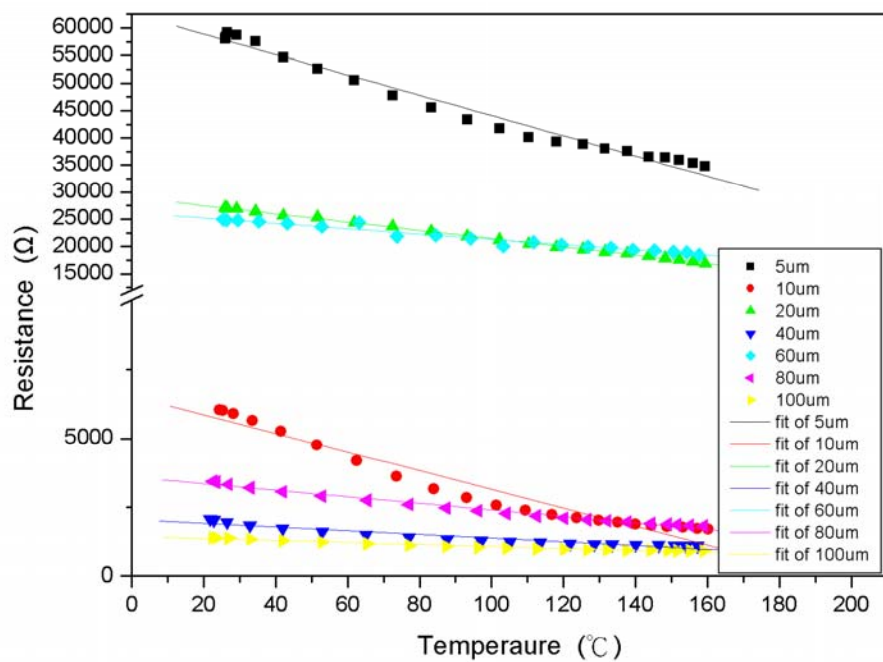


圖 5-7(a)  $5 \times 10^{14} \text{ atoms/cm}^2$ ，線長  $5.5 \times 10^3 \mu\text{m}$  之電阻-溫度圖

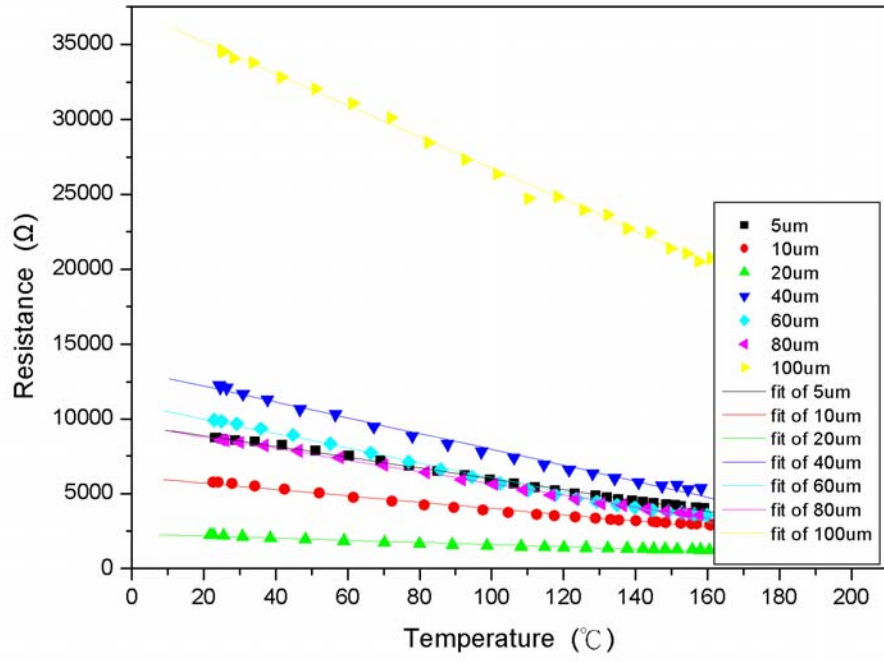


圖 5-7(b)  $5 \times 10^{14}$  atoms/cm<sup>2</sup>，線長  $2.62 \times 10^4 \mu\text{m}$  之電阻-溫度圖

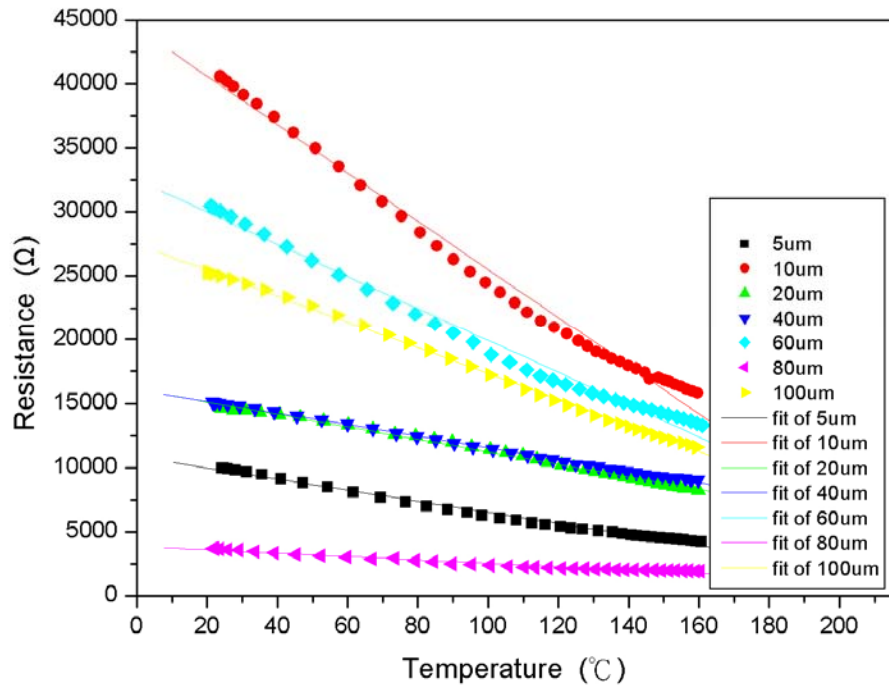


圖 5-7(c)  $5 \times 10^{14}$  atoms/cm<sup>2</sup>，線長  $3.32 \times 10^4 \mu\text{m}$  之電阻-溫度圖

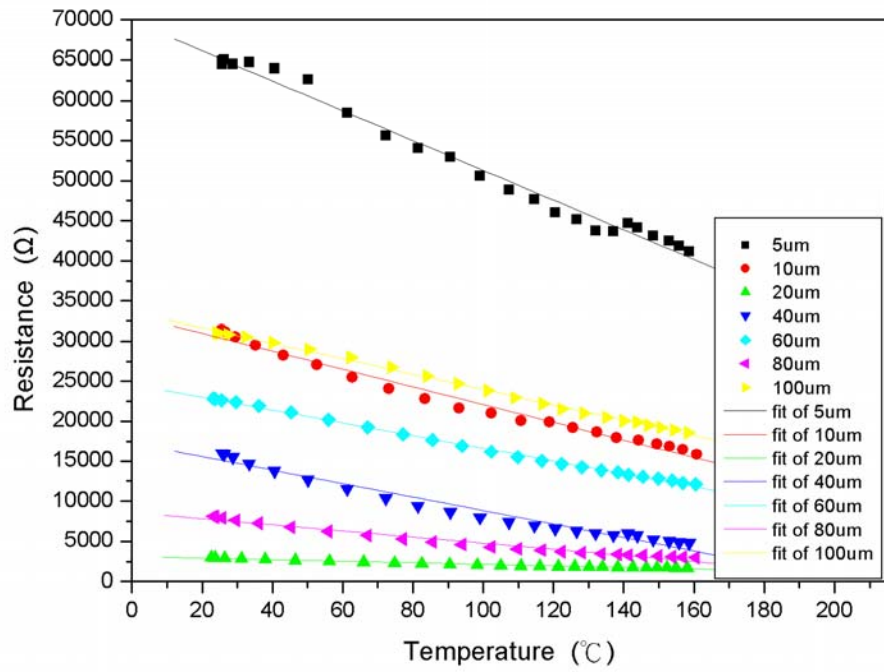


圖 5-7(d)  $5 \times 10^{14} \text{ atoms/cm}^2$ ，線長  $5.62 \times 10^4 \mu\text{m}$  之電阻-溫度圖

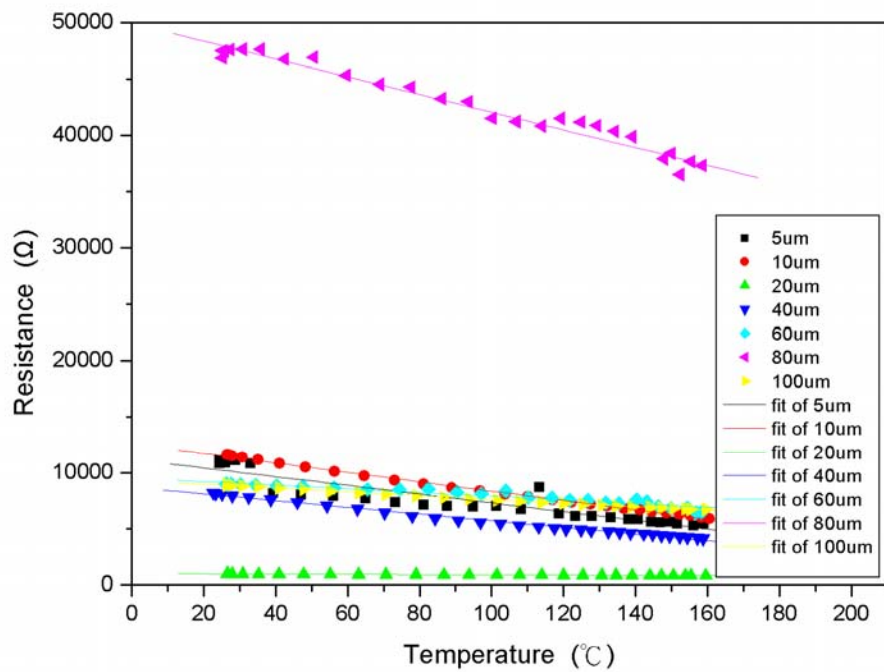


圖 5-8(a)  $5 \times 10^{15} \text{ atoms/cm}^2$ ，線長  $5.5 \times 10^3 \mu\text{m}$  之電阻-溫度圖



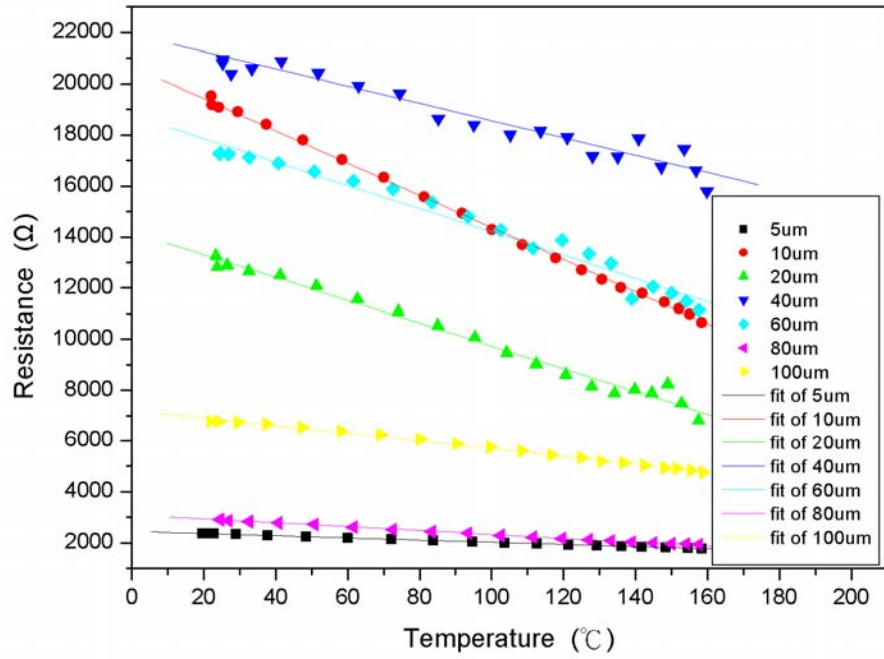


圖 5-8(b)  $5 \times 10^{15} \text{ atoms/cm}^2$ ，線長  $2.62 \times 10^4 \mu\text{m}$  之電阻-溫度圖

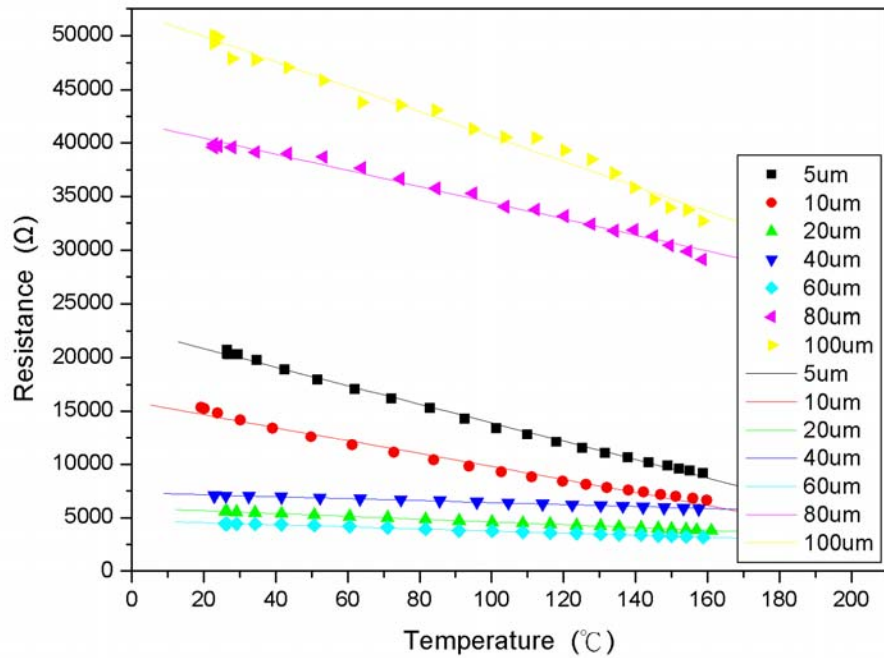


圖 5-8(c)  $5 \times 10^{15} \text{ atoms/cm}^2$ ，線長  $3.32 \times 10^4 \mu\text{m}$  之電阻-溫度圖

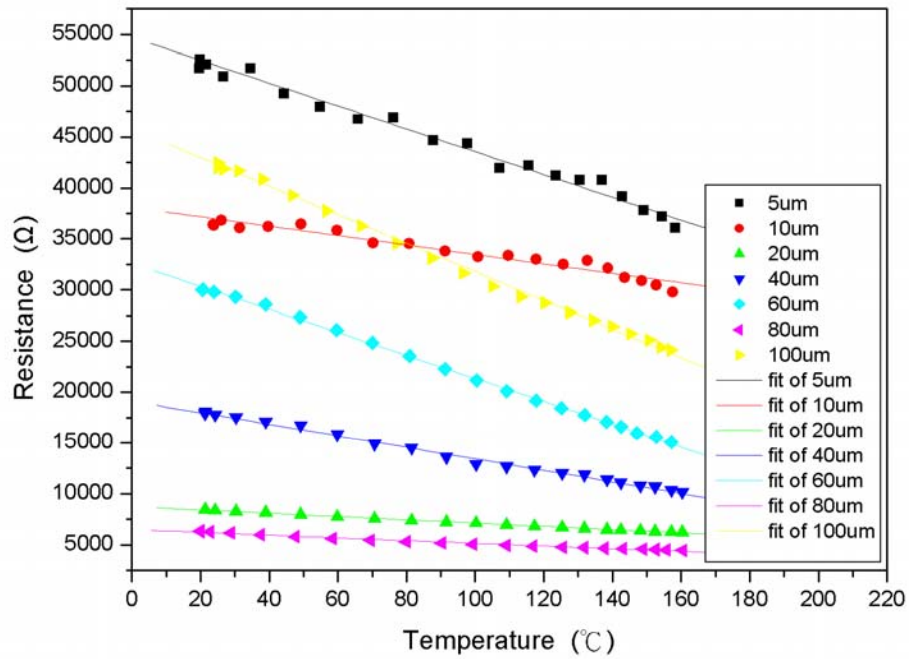


圖 5-8(d)  $5 \times 10^{15} \text{ atoms/cm}^2$ ，線長  $5.62 \times 10^4 \mu\text{m}$  之電阻-溫度圖

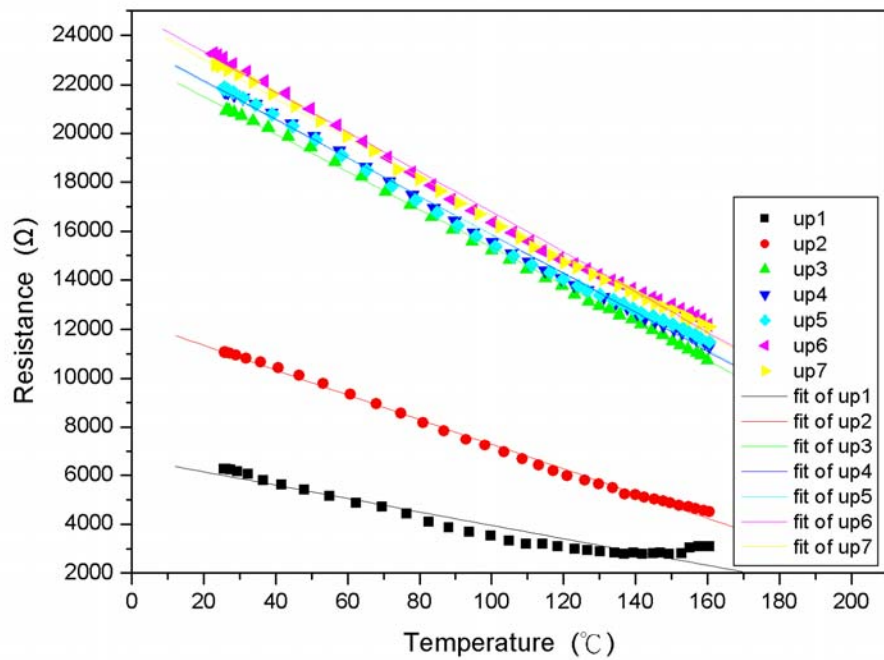


圖 5-9 多晶矽感測器升溫七次之電阻-溫度圖

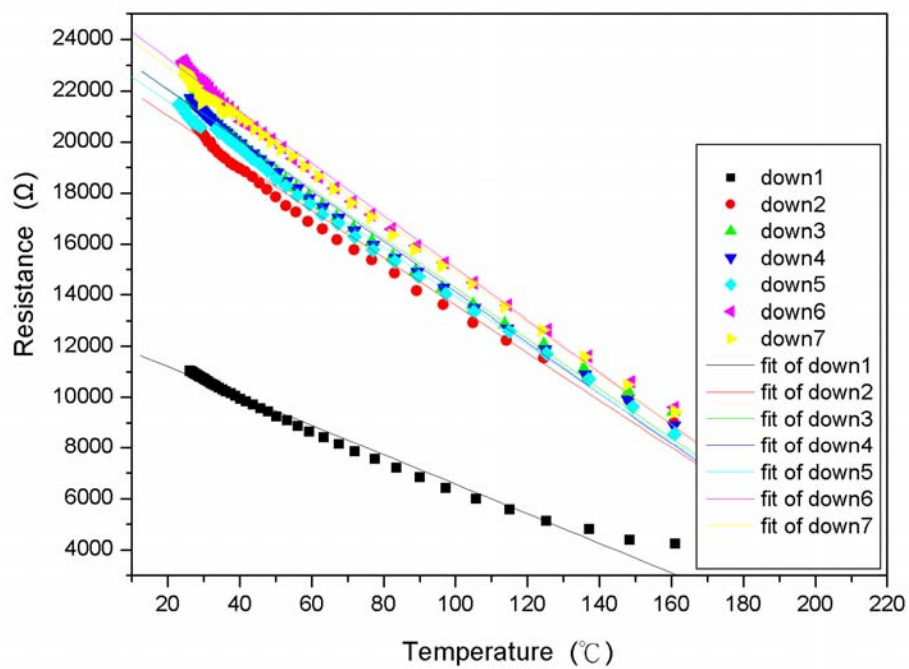


圖 5-10 多晶矽感測器降溫七次之電阻-溫度圖

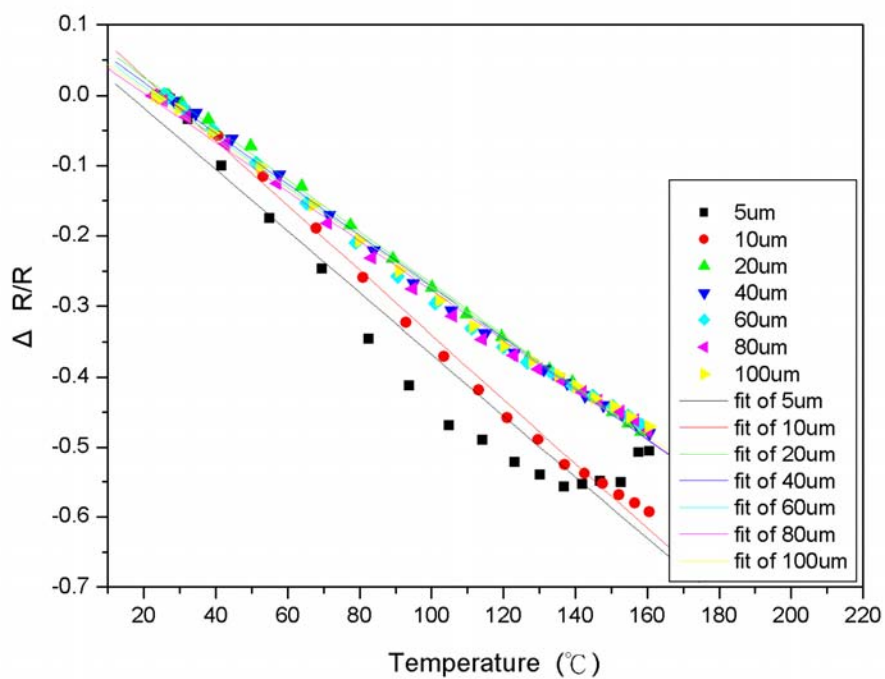


圖 5-11 多晶矽感測器升溫七次之電阻變化率-溫度圖

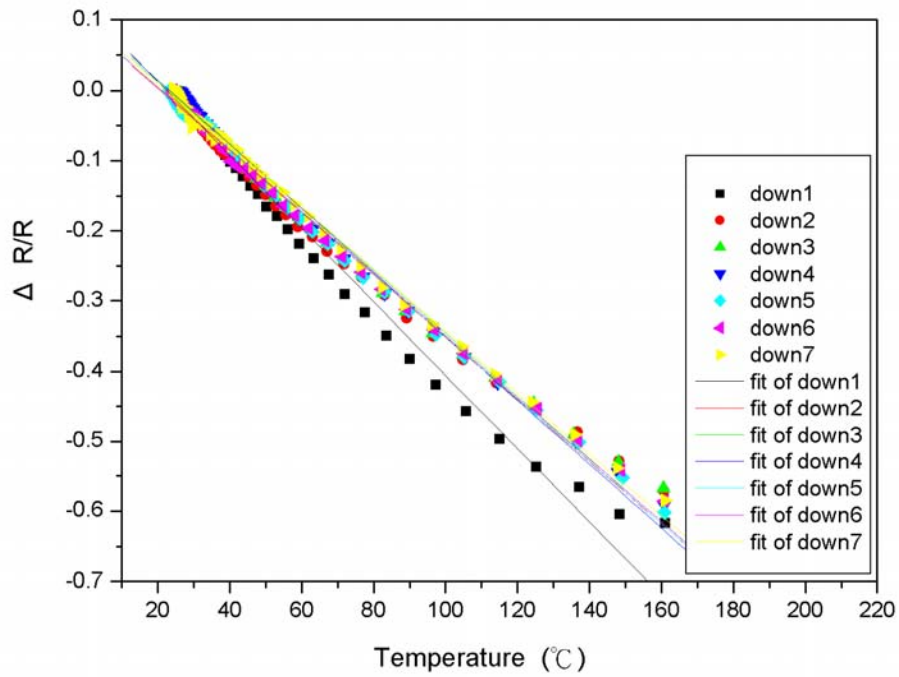


圖 5-12 多晶矽感測器降溫七次之電阻變化率-溫度圖

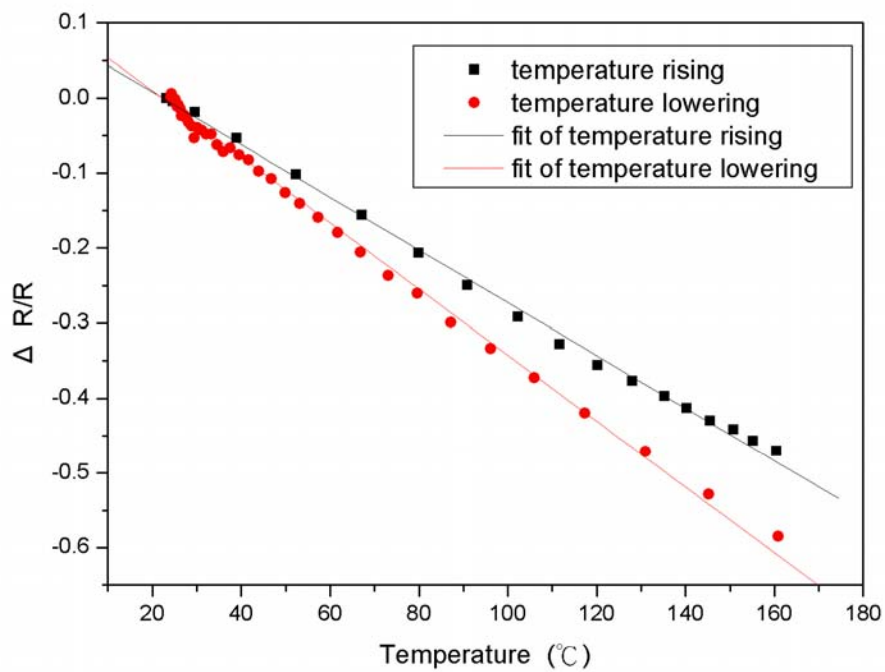


圖 5-13 多晶矽感測器升溫降溫之電阻變化率-溫度圖

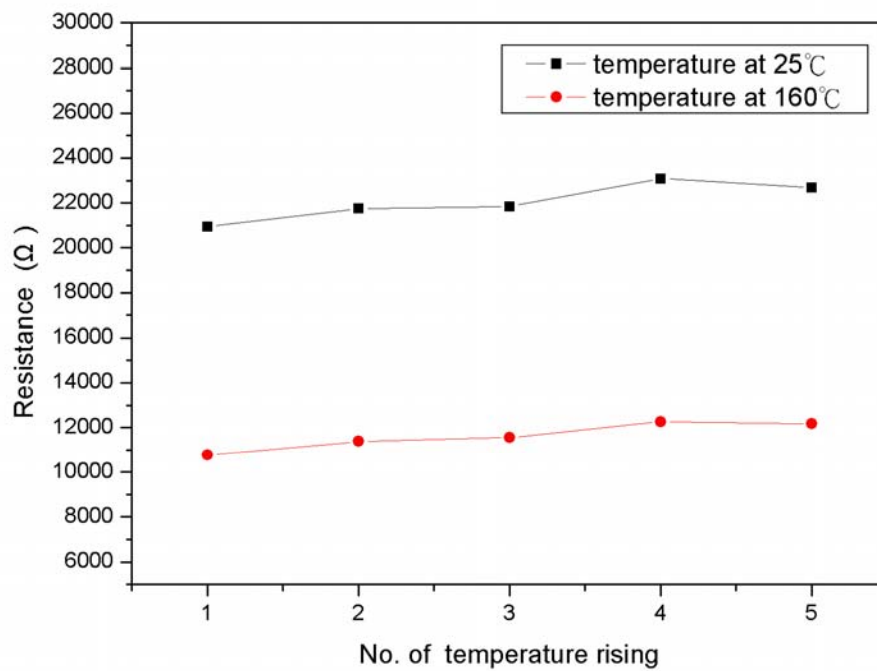


圖 5-14 多晶矽感測器週期性升溫降溫之電阻-溫度圖

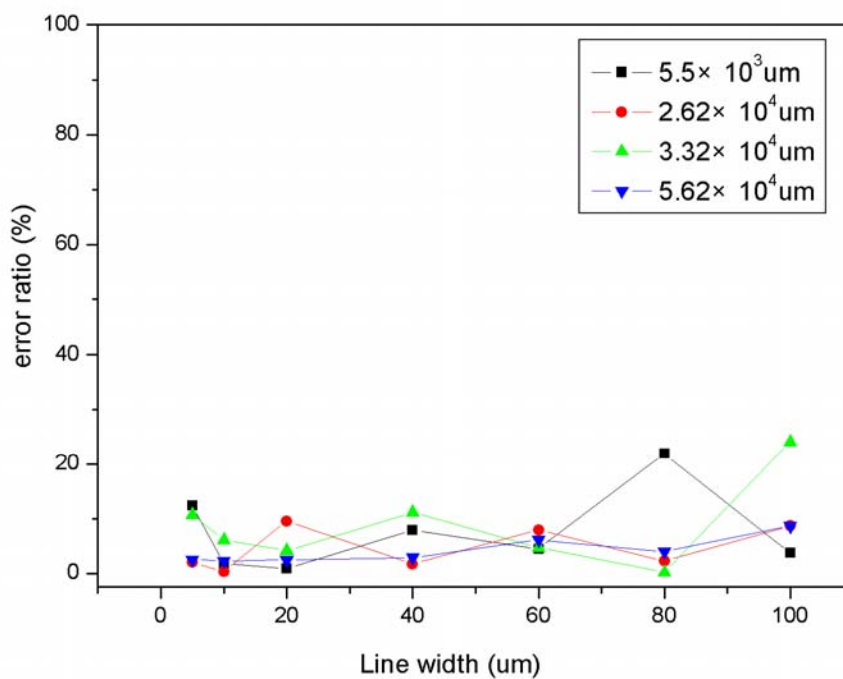


圖 5-15 多晶矽感測器週期性升溫之阻值偏移比例圖



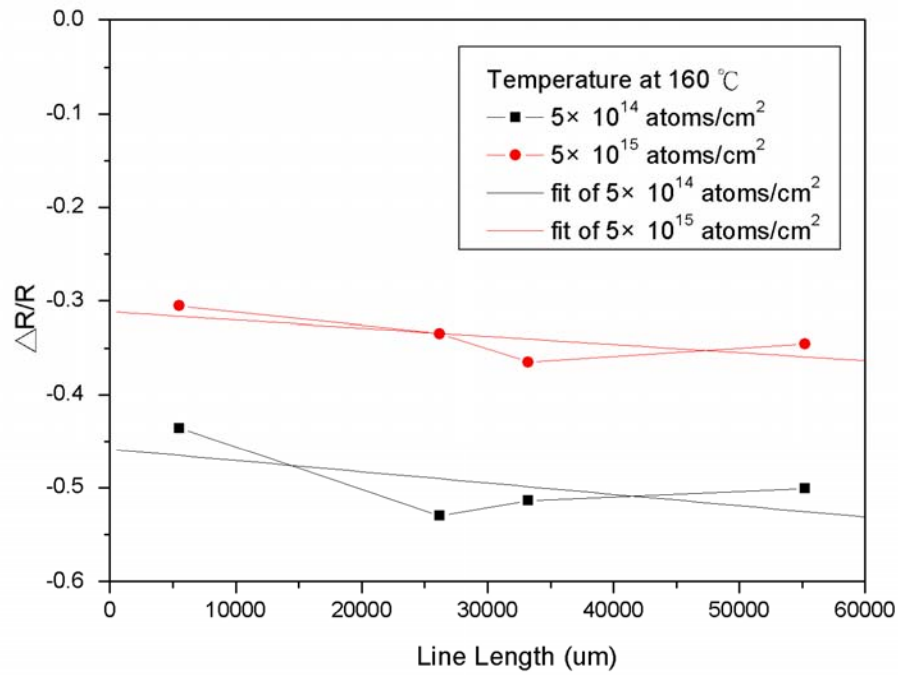


圖 5-16 電阻變化率與線長關係圖

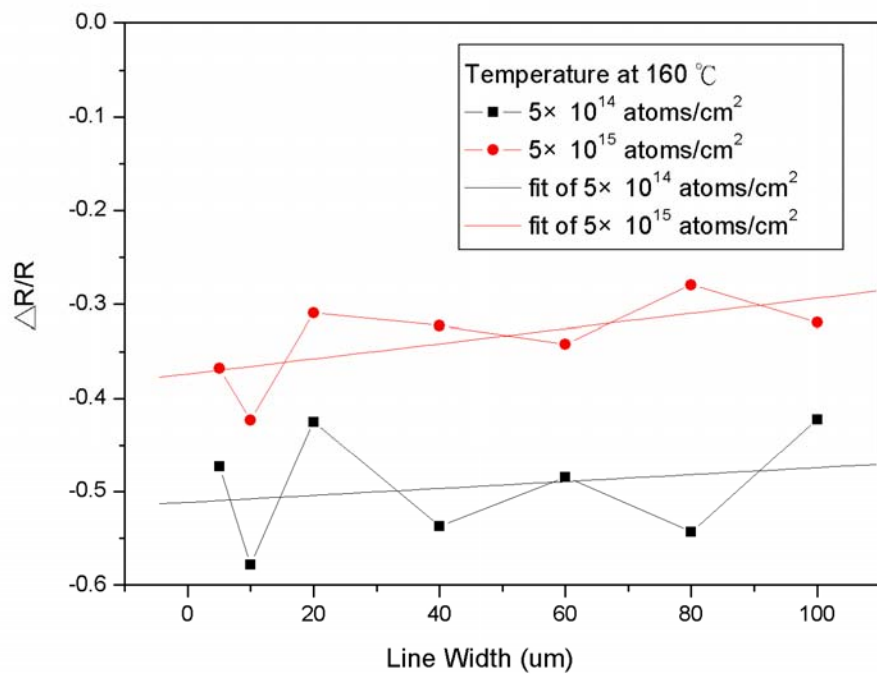


圖 5-17 電阻變化率與線寬關係圖

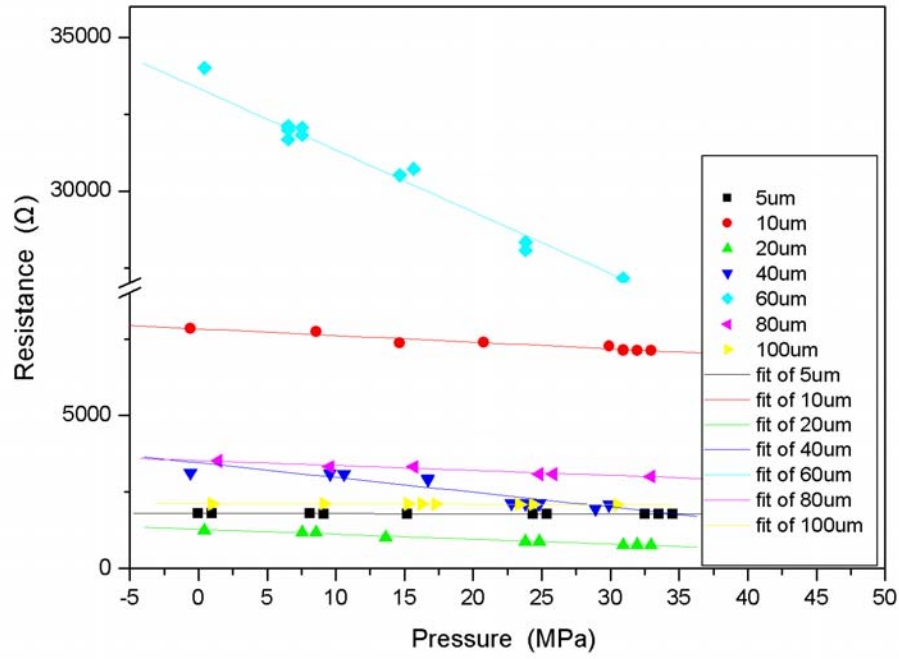


圖 5-18(a)  $5 \times 10^{14} \text{ atoms/cm}^2$ ，線長  $5.5 \times 10^3 \mu\text{m}$  之電阻-壓力圖

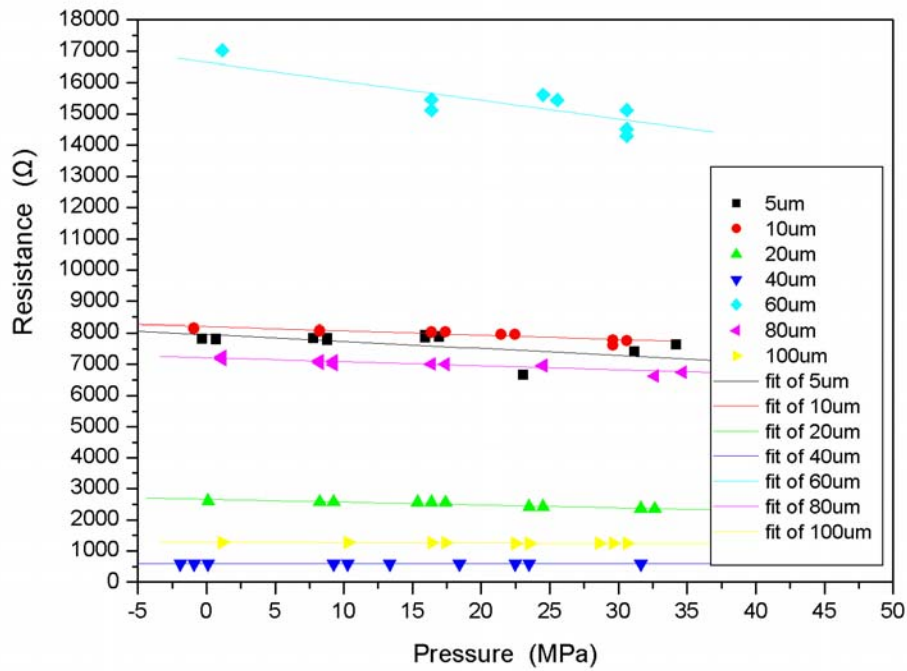


圖 5-18(b)  $5 \times 10^{14} \text{ atoms/cm}^2$ ，線長  $2.62 \times 10^4 \mu\text{m}$  之電阻-壓力圖

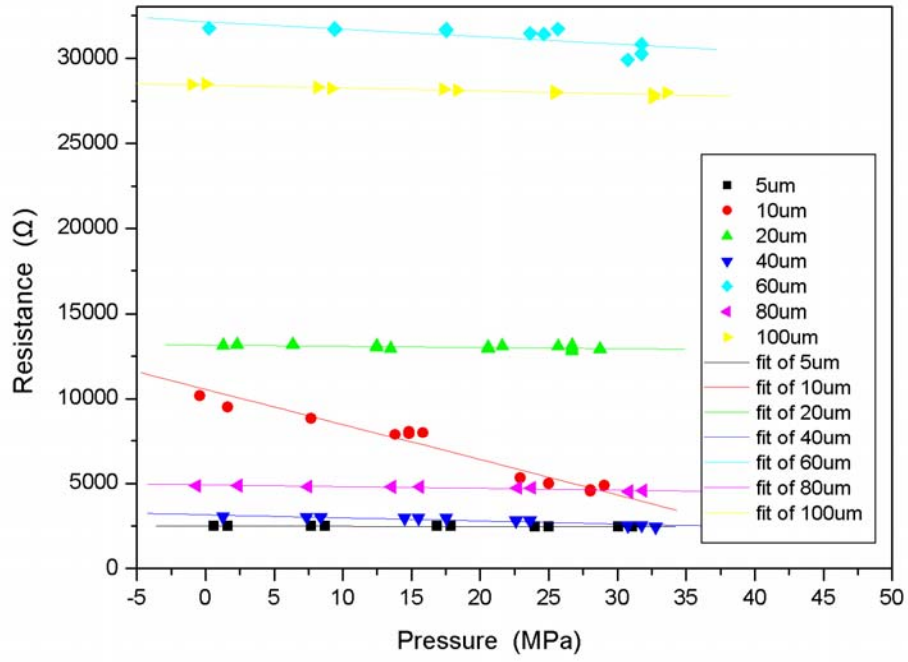


圖 5-18(c)  $5 \times 10^{14} \text{ atoms/cm}^2$ ，線長  $3.32 \times 10^4 \mu\text{m}$  之電阻-壓力圖

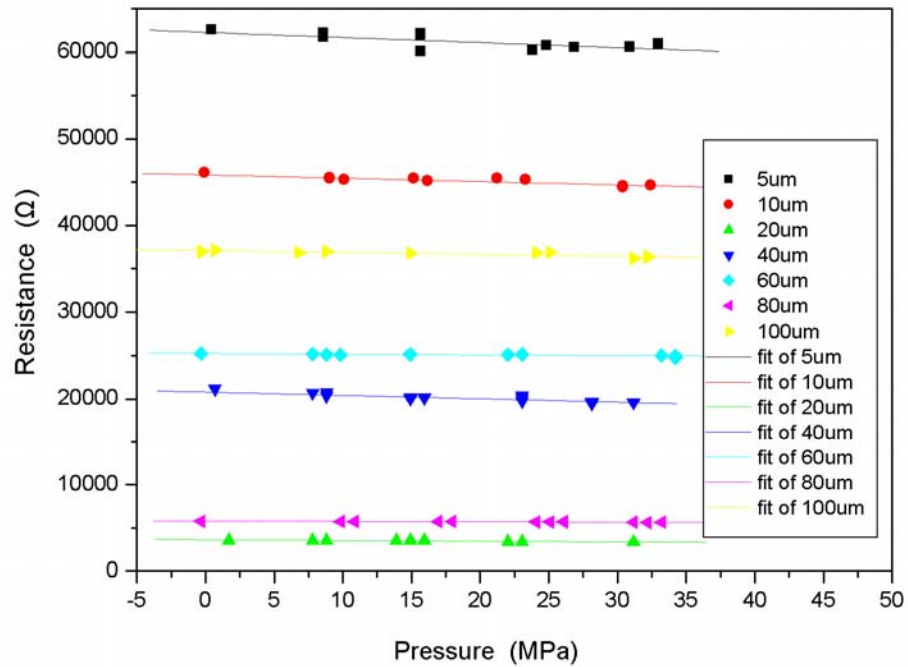


圖 5-18(d)  $5 \times 10^{14} \text{ atoms/cm}^2$ ，線長  $5.62 \times 10^4 \mu\text{m}$  之電阻-壓力圖

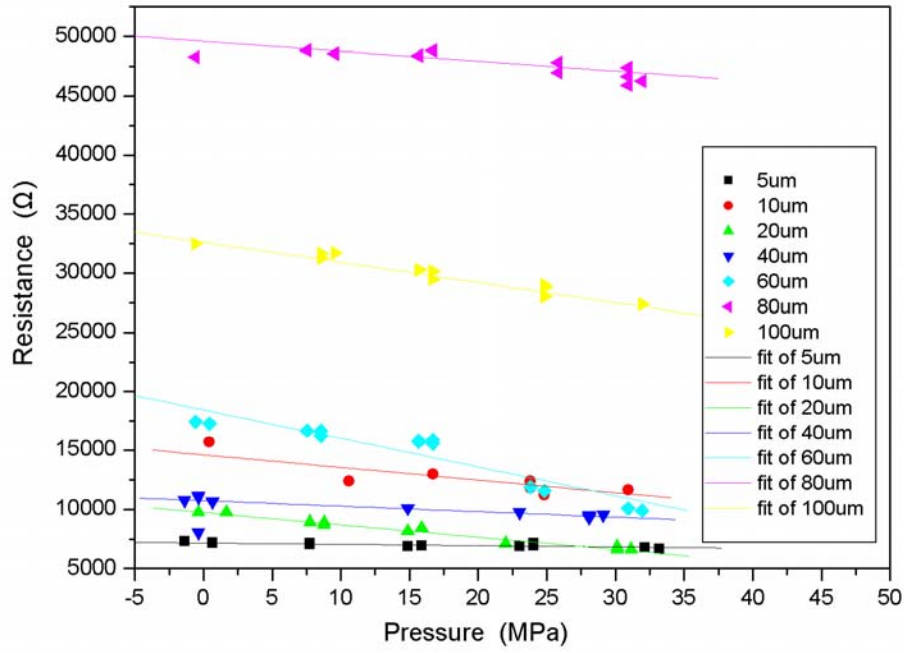


圖 5-19(a)  $5 \times 10^{15} \text{ atoms/cm}^2$ ，線長  $5.5 \times 10^3 \mu\text{m}$  之電阻-壓力圖

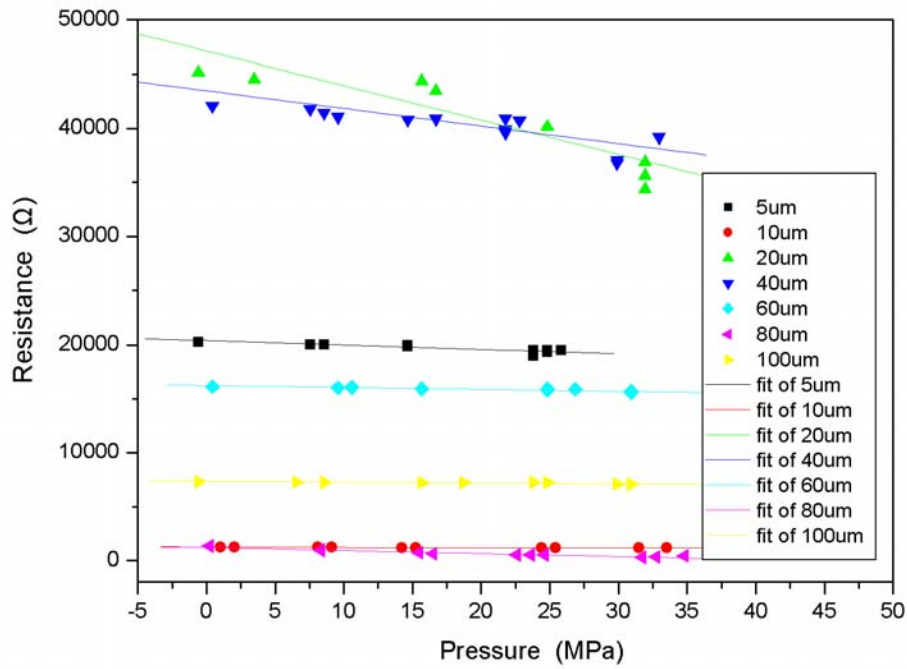


圖 5-19(b)  $5 \times 10^{15} \text{ atoms/cm}^2$ ，線長  $2.62 \times 10^4 \mu\text{m}$  之電阻-壓力圖

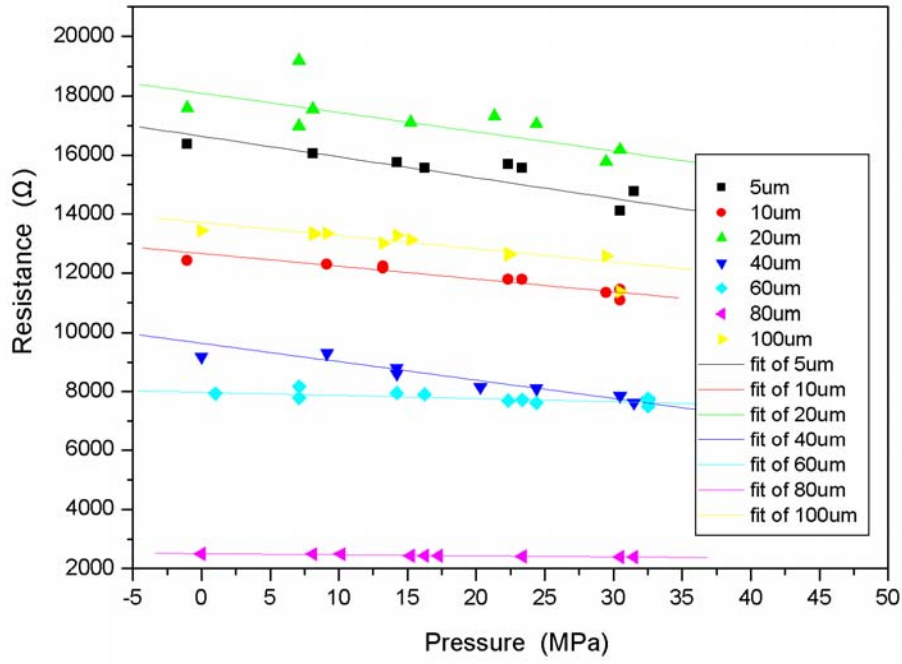


圖 5-19(c)  $5 \times 10^{15} \text{ atoms/cm}^2$ ，線長  $3.32 \times 10^4 \mu\text{m}$  之電阻-壓力圖

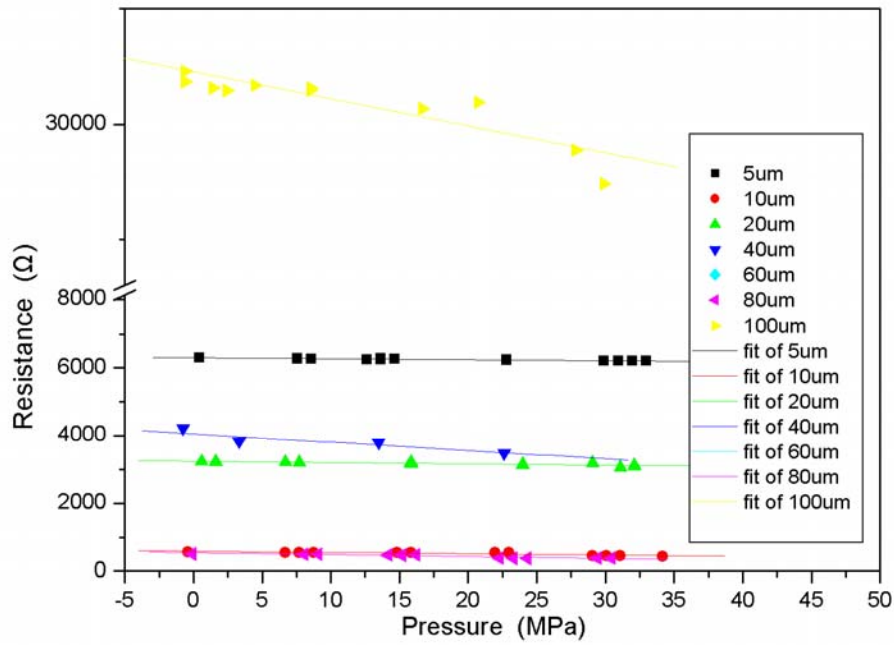


圖 5-19(d)  $5 \times 10^{15} \text{ atoms/cm}^2$ ，線長  $5.62 \times 10^4 \mu\text{m}$  之電阻-壓力圖



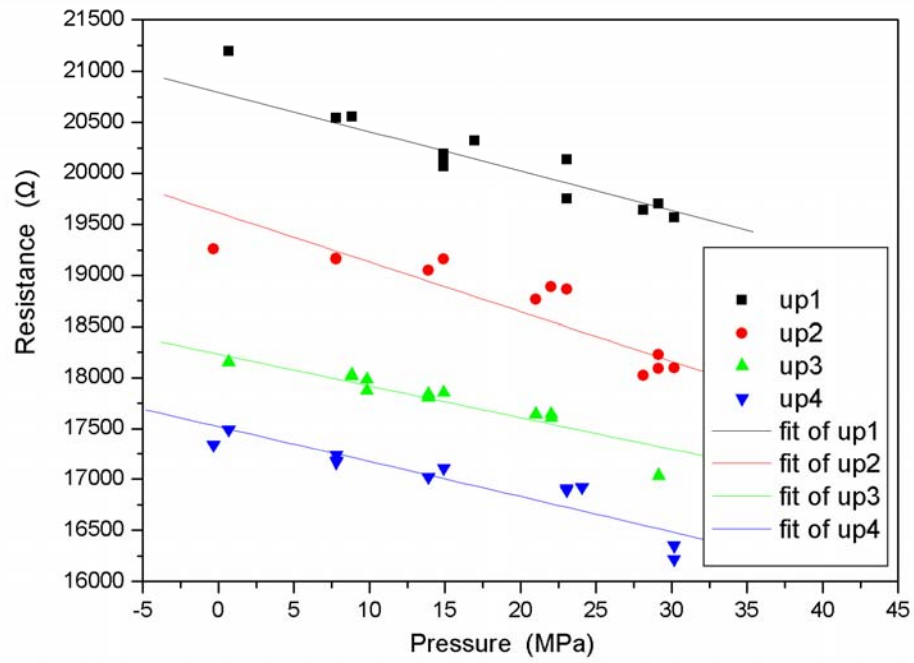


圖 5-20 多晶矽感測器施壓四次之電阻-壓力圖

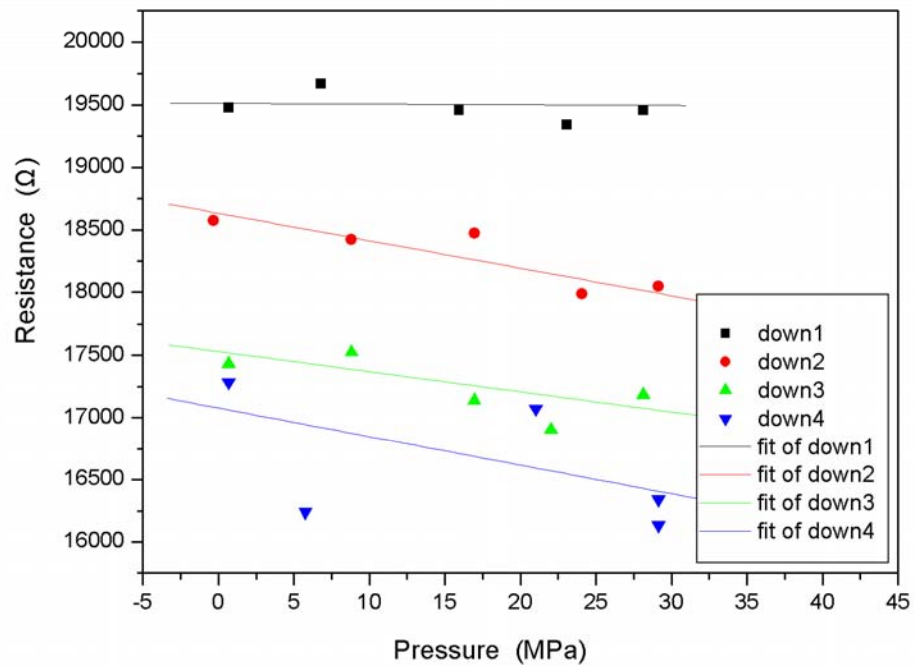


圖 5-21 多晶矽感測器降壓四次之電阻-壓力圖

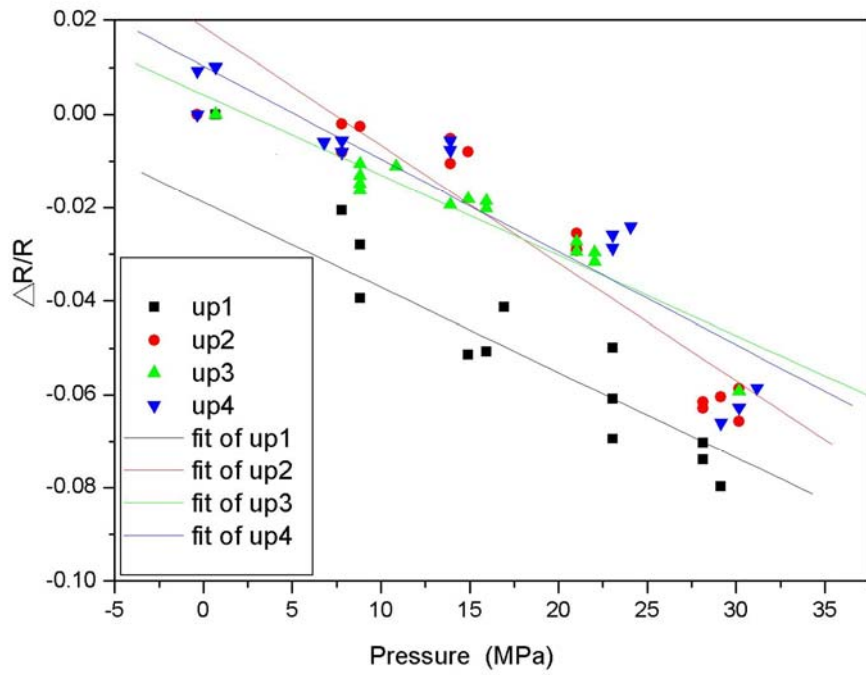


圖 5-22 多晶矽感測器施壓四次之電阻變化率-壓力圖

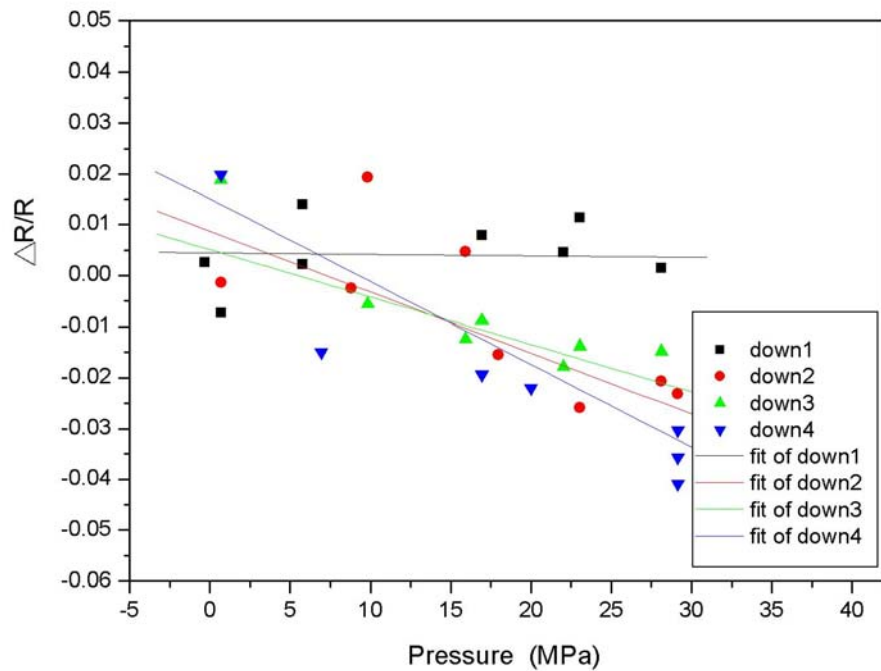


圖 5-23 多晶矽感測器降壓四次之電阻變化率-壓力圖

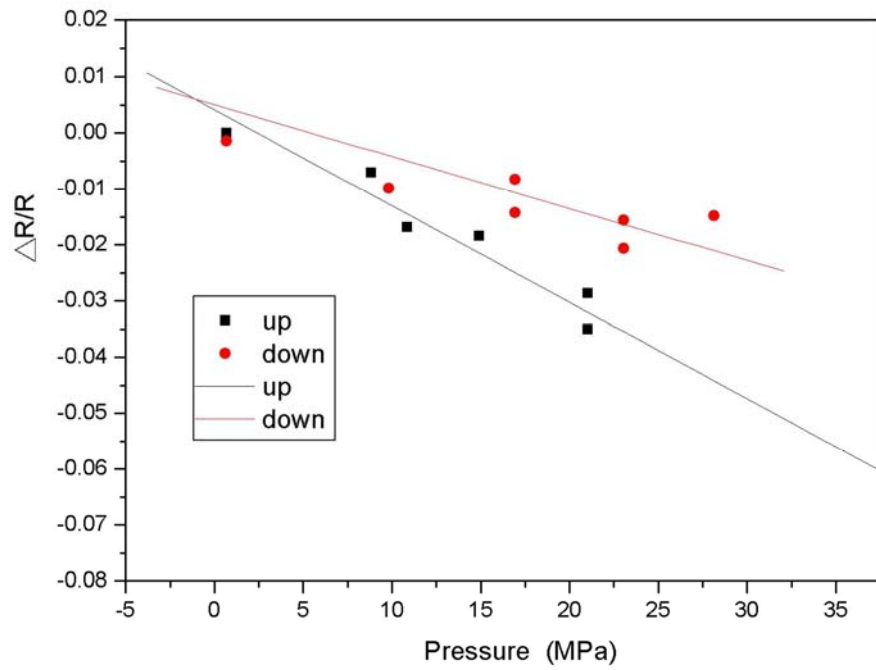


圖 5-24 多晶矽感測器施壓降壓之電阻變化率-壓力圖

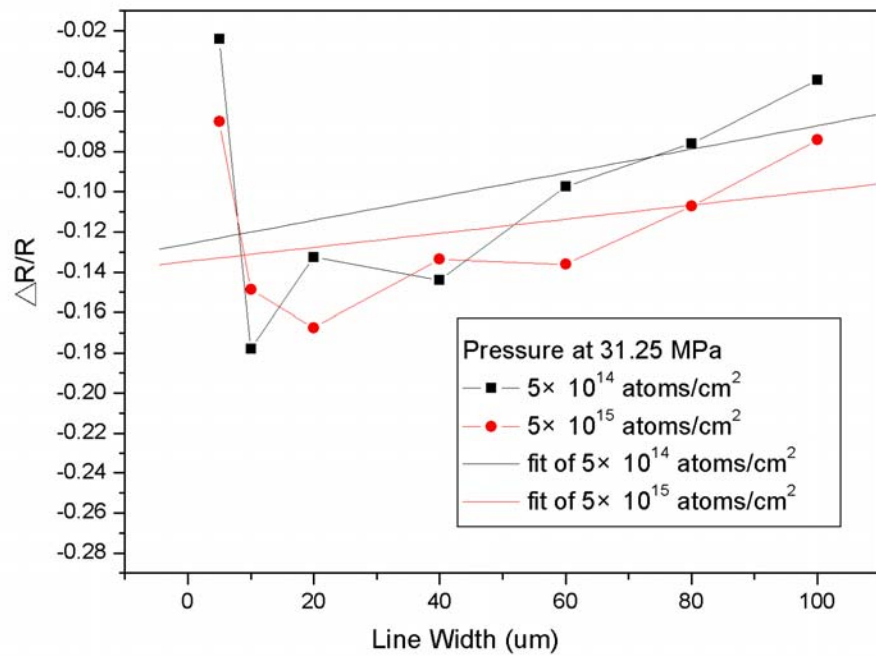


圖 5-25 電阻變化率與線寬關係圖

## 第六章 結論與未來展望

為即時量測與監控微成形製程中微模仁內的溫度與壓力數據，以掌握最佳的成形條件，本研究利用微機電製程技術，致力於嵌入式溫度與壓力感測器的開發，確保製程的穩定，並使具有高靈敏度、高再現性、優秀的線性度及低遲滯性等優良感測器特點。本研究主要成果及結論如下：

### 6.1 晶片製程成果

1. 建立製作流程簡易且完整的多晶矽感測器之微機電製程步驟。
2. 定義適當的多晶矽薄膜厚度  $4000 \text{ \AA}$ ，使植入硼離子的能量僅需要  $60\text{keV}$ ，即可使硼離子投影深度達到多晶矽薄膜的中心，以利進行退火時，硼離子可由薄膜中心均勻擴散，同時較低的植入能量也能減小離子佈植對多晶矽晶格的破壞。
3. 為避免硼離子經過熱處理退火後擴散至矽基底，以及 RIE 蝕刻多晶矽線路不完全，造成多晶矽感測器短路，在進行 RIE 時，需延長蝕刻時間，徹底將線路外之多晶矽薄膜移除。
4. 多晶矽薄膜經過硼離子佈植後，務必施以適當的退火，方能得到穩定且均勻之片電阻。

### 6.2 溫度校正

1. 證實摻雜硼離子所得之多晶矽感測器之電阻值對於溫度變化具有相當良好的線性度及再現性。
2. 多晶矽感測器在進行溫度量測前，先進行 2~3 次的預熱，可使表面水分子蒸發，使具有更高的穩定性。
3. 經過多次反覆升溫降溫，多晶矽感測器的電阻值最大會產生約 6.26% 的偏移，然而以電阻變化率-溫度做為溫度量測的依據，則具有相當一致的重覆性，故建議以此做為量測依據。
4. 多晶矽感測器之升溫與降溫的電阻變化率-溫度特性曲線並不完全一致，但兩者各別之再現性相當良好，故建議升溫與降溫分別利用兩條曲線量測之。

5. 佈植硼離子濃度  $5 \times 10^{14}$  atoms/cm<sup>2</sup> 的多晶矽感測器具有溫度係數為  $-0.00367/^{\circ}\text{C}$ ，佈植硼離子濃度  $5 \times 10^{15}$  atoms/cm<sup>2</sup> 的多晶矽感測器具有溫度係數為  $-0.00250/^{\circ}\text{C}$ ，顯示前者確實較適合做為溫度感測器之用。
6. 經由理論推導及實驗結果證明，多晶矽感測線路之線長越長，具有越高的溫度係數；線寬越寬，具有越低的溫度係數。故建議欲做為溫度感測器，適合以長且窄的線路幾何為設計基礎，欲做為低溫度係數之感測器，適合短且寬的線路幾何設計。

### 6.3 壓力校正

1. 證實摻雜硼離子所得之多晶矽感測器之電阻值對於壓力變化具有相當良好的線性度及再現性。
2. 反覆的施壓降壓，多晶矽感測器的初始電阻值會產生偏移，然而電阻變化率-壓力關係則具有相當一致的重複性，故建議以此做為壓力量測依據。
3. 多晶矽感測器之施壓與降壓的電阻變化率-壓力特性曲線因為遲滯現象而不完全一致，但兩者各別之再現性相當好，故建議施壓與降壓分別利用兩條曲線量測之。
4. 佈植硼離子濃度  $5 \times 10^{14}$  atoms/cm<sup>2</sup> 的多晶矽感測器具有壓力靈敏度為  $-0.00318/\text{MPa}$ ，佈植硼離子濃度  $5 \times 10^{15}$  atoms/cm<sup>2</sup> 的多晶矽感測器具有壓力靈敏度為  $-0.00380/\text{MPa}$ ，顯示後者確實較適合做為壓力感測器之用。
5. 經由理論推導及實驗結果證明，多晶矽感測線路之線寬越寬，具有越低的壓力靈敏度。故建議欲做為壓力感測器，適合以較窄的線路幾何為設計基礎。
6. 壓力感度的臨界線寬介於  $5 \sim 10 \mu\text{m}$  之間，低於此一線寬則具有相當低的壓力靈敏度，故在感測器設計上可做為一設計考量。

### 6.4 未來發展目標



1. 多晶矽感測器對於溫度與壓力的特性已充分掌握，利用其特性曲線將能更進一步準確取得量測數據。
2. 為避免外在介質諸如汙染粒子、水氣等分子接觸感測器表面，建議可在多晶矽感測線路製作完成後，再沉積一層乾氧化層，以保護感測線路，提高感測器之穩定性。
3. 在製作低溫度係數的感測器時，本研究採用  $5 \times 10^{15} \text{ atoms/cm}^2$  的佈植硼離子濃度，但仍未將溫度係數降到最低，甚至趨近於零，就趨勢而言，或許植入更高濃度的硼離子，可以更進一步地將溫度係數降低。
4. 對於將來更微小化的微機電製程，尺寸效應的影響將會更大，臨界壓力感測線寬介於  $5 \sim 10 \mu\text{m}$  之間，若能找出更精確的值，相信對微機電製程的設計與應用上，可以更有幫助。
5. 推測可能尚有許多變數影響電阻變化率對於線長之間的關係，或許可經由更精密的理論推導與實驗設計找出。

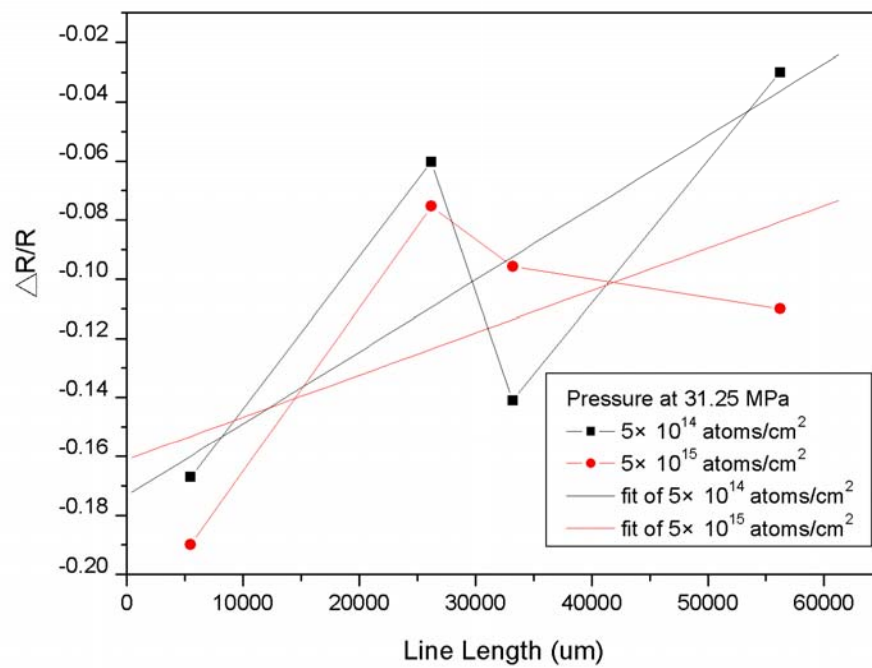


## 附錄一 電阻之理論與實驗值

5.00E+14 5 $\mu$ m				10 $\mu$ m				20 $\mu$ m				40 $\mu$ m			
實際值	理論值	%		實際值	理論值	%		實際值	理論值	%		實際值	理論值	%	
5500 $\mu$ m	58044.32	118800	0.488589	6025.004	59400	0.101431		27181.98	29700	0.915218		1981.792	14850	0.133454	
26200 $\mu$ m	8654.176	565920	0.015292	5708.324	282960	0.020174		2201.646	141480	0.015562		12148.91	70740	0.17174	
33200 $\mu$ m	9954.503	717120	0.013881	40252.7	358560	0.112262		14668.42	179280	0.081818		14986.25	89640	0.167183	
56200 $\mu$ m	64524.85	1213920	0.053154	31423.37	606960	0.051772		2947.449	303480	0.009712		15995.28	151740	0.105412	
平均值			0.142729			0.07141				0.255578				0.144447	
5.00E+15 5 $\mu$ m				10 $\mu$ m				20 $\mu$ m				40 $\mu$ m			
實際值	理論值	%		實際值	理論值	%		實際值	理論值	%		實際值	理論值	%	
5500 $\mu$ m	10901.21	31185	0.349566	6724.276	15592	0.431265		5038.221	7796	0.646257		8099.146	3898	2.07777	
26200 $\mu$ m	2350.234	148554	0.015821	19092.84	74277	0.257049		12971.58	37138	0.349281		20811.51	18569	1.120766	
33200 $\mu$ m	9867.482	188244	0.052419	14651.31	94122	0.155663		15140.1	47061	0.321712		7059.614	23530	0.300026	
56200 $\mu$ m	52156.75	318654	0.163678	36563.79	159327	0.229489		8366.993	79663	0.10503		17632.51	39831	0.442683	
平均值			0.145371			0.268366				0.35557				0.985311	

60 $\mu$ m			80 $\mu$ m			100 $\mu$ m			
實際值	理論值	%	實際值	理論值	%	實際值	理論值	%	平均值
24956.59	9900.36	2.520776	3368.061	7425	0.453611	1381.244	5940	0.232533	
9864.543	47161.71	0.209164	8567.669	35370	0.24223	34766.48	28296	1.228671	
29881.28	59762	0.500005	3627.384	44820	0.080932	24929.03	35856	0.695254	
22678.96	101163	0.224182	7926.053	75870	0.104469	30944.51	60696	0.509828	
		0.863532			0.22031			0.666571	0.337797
60 $\mu$ m			80 $\mu$ m			100 $\mu$ m			
實際值	理論值	%	實際值	理論值	%	實際值	理論值	%	平均值
9029.962	2598	3.475736	46891.63	1949	24.05933	21772.37	1559	13.9656	
17268.77	12379	1.395005	2906.951	9284	0.313114	6779.703	7427.7	0.912759	
29983.07	15687	1.911332	39902.72	11765	3.391646	49238.86	9412	5.231498	
29708.04	26555	1.118736	6246.267	19915	0.313646	41985.86	15932	2.635316	
		1.975202			7.019433			5.686293	2.347935
								total avg	1.342866

## 附錄二 電阻變化率與線寬關係圖



## 參考文獻

- [1]Richard P. Feynman, “There’s plenty of room at the bottom”, 1960 issue of Caltech’s Engineering and Science.
- [2]Tai-Ran Hsu, MEMS and Microsystems: Design and Manufacture, pp.1-48, McGraw-Hill, 2002.
- [3]S. Fatikow and U. Rembold, Microsystem Technology and Microrobotics, pp.1-24, Sprigner, 1997.
- [4]莊達人, VLSI 製造技術, 高立圖書有限公司, 2004。
- [5]Marc Madou, Fundamentals of Microfabrication, CRC Press, 1997.
- [6]Holger Becker, Ulf Heim, “Hot embossing as a method for the fabrication of polymer high aspect ratio structures”, Sensors and Actuators, Vol.83, pp.130-135, 2000.
- [7]H. Schiff, C. David, M. Gabriel, J. Gobrecht, L. J. Heyderman, W. Kaiser, S. Koppel and L. Scandella, “Nanoreplication in polymers using hot embossing and injection molding”, Microelectronic Engineering, Vol.53, pp.171-174, 2000.
- [8]M. Hecke, W. Bacher, K. D. Muller, “Hot embossing – The molding technique for plastic microstructures”, Microsystem Technologies, Vol.4, pp.122-124, 1998.
- [9]C. D. Fung and W. H. Ko, “Miniature Capacitive Pressure Transducers”, Sensors and Actuators, Vol.2, pp.321-326, 1982.
- [10]K. Ikeda, H. Kuwayama, T. Kobayash, T. Watanabe, T. Nishikawa, T. Yoshida and K. Harada, “Three-dimensional Micromachining of Silicon Pressure Sensor Integrating Resonant Strain Gauge on Diaphragm”, Sensors and Actuators, Vol.A21-A23, pp.1007-1010, 1990.
- [11]黃重凱, 「智慧型模仁的初步開發」, 國立交通大學碩士論文, 民國 92 年。
- [12]蘇濬賢, 「微機電系統化的模仁及其配套熱壓成形技術的開發」,

國立交通大學碩士論文，民國 93 年。

- [13]羅國綸，「模內溫度即時量測薄膜矽基熱電藕之研製」，國立台北科技大學碩士論文，民國 88 年。
- [14]Helmut F. Wolf, Silicon Semiconductor Data, pp.50-51, Signetics Corporation, New York, 1978.
- [15]W. M. Bullis, F. H. Brewer, C. D. Kolstad, L. J. Swartzendruber, “Temperature Coefficient of Resistivity of Silicon and Germanium near room Temperature”, Solid-State Electronics Pergamon Press, Vol.11, pp.639-646, 1968.
- [16]D. Grgec, “On the Usage of Polysilicon in Power Electron Devices”, Graduate Work, Faculty of Electrical Engineering and Computing, Zagreb, 1996.
- [17]Z. Bendekovic, P. Biljanovic, D. Grgec, “Polysilicon Temperature Sensor”, Electrotechnical Conference, 9th Mediterranean, Vol.18-20, pp.362-366, 1998.
- [18]O.Zucker, W. Langheinrich, M. Hierholzer, J. Meyer, “Realization of a Temperature Transducer by a Standard Polysilicon Process”, Sensors and Actuators, A21-23, pp.1015-1018, 1990.
- [19]F. Loffler, C. Siewert, C. Ascher, “Manganin thin film sensor for force sensing”, Surface and Coating Technology, Vol.174-175, pp.1287-1292, 2003.
- [20]陳俊豪，「薄殼射出成形之模穴壓力分佈量測」，國立交通大學碩士論文，民國 89 年。
- [21]T. N. Tun, T. S. Lok, T. C. Jui, R. Akkipeddi, M.Rahman, “Contact pressure measurement using silicon-based  $\text{Al}_x\text{Ga}_{1-x}\text{As}$  semiconductor pressure sensors”, Sensors and Actuators A, Vol.118, pp.190-201, 2005.
- [22]R. C. Luo, C. S. Tsai, “ThinFilm PZT pressure/Temperature Sensory Arrays for On-line Monitorinf of Injection Molding”, IEEE Industrial



Electronics Society, pp. 375-380, 2001.

- [23]V. Mosser, J. Suski, J.Goss, “Piezoresistive pressure sensors based on polycrystalline silicon”, Sensors and Actuators A, Vol.28, pp.113-132, 1991.
- [24]P. Melvas, E. Kalvesten, Goran Stemme, “A Temperature Compensated Dual Pressure Sensor”, Sensors and Actuators, Vol.100, pp.46-53, 2002.
- [25]微機電系統技術與應用，行政院國家科學委員會，精密儀器發展中心，2003。
- [26]Ernst Luder, “Polycrystalline Silicon-Based Sensors”, Sensors and Actuators, Vol.10, pp.9-23, 1986.
- [27]Mohammad M. Mandurah, Krishna C. Sarawat, and C. Robert Helms, “Dopant Segregation in Polycrystalline Silicon”, J. Appl. Phys., Vol. 51, No. 11, November 1980.
- [28]H. Schafer, V. Graeger and R. Kobs, “Temperature-Independent Pressure Sensors using Polycrystalline Silicon Strain Gauges”, Sensors and Actuators, Vol. 17, pp.521-527, 1989.
- [29]Sze and S. M. , “Semiconductor Devices, Physics and Technology”, Wiley, 2002.