


國立交通大學

機械工程學系

碩士論文



高頻覆晶構裝之熱應力分析

An Analysis on Thermal Stress
of High Frequency Flip-Chip Package

研究生：許豐庭

指導教授：林振德

中華民國九十五年七月

高頻覆晶構裝之熱應力分析

研究生：許豐庭

指導教授：林振德

摘要

本文針對 III-V 族高頻覆晶構裝，分別利用有限元素與有限體積等數值模擬方法，研究構裝體於接合製程後之殘留應力以及晶片工作後最終熱應力分析。對於負責傳輸訊號且容易受破壞的凸塊及金線，本文考量雙線性之塑彈性材料以增加模擬可信度；此外以不增加構裝體模型整體尺寸為原則，藉由改變金線厚度、凸塊材料、凸塊半徑與高度以及基板材質等變數，我們探討金線與凸塊部分的應力及變形行為。

研究結果顯示，金線厚度增加雖有益於構裝體的散熱效果，但也會提高凸塊與金線的熱應力值。對於凸塊材質的選擇上，由於機械與熱傳性質上的差異，銅凸塊比金凸塊更可以有效降低其本身的殘留應力與晶片工作後的最終熱應力。至於基板材料 AlN 與 Al_2O_3 二者之相比較結果，AlN 基板不但可以有效降低晶片溫度，且金線部分的熱應力值也較採用 Al_2O_3 基板時要低，此外金線與凸塊部分亦將不會產生較大之位移變化量，亦即可避免翹曲現象發生。

An Analysis on Thermal Stress of High Frequency Flip-Chip Package

Student: Feng-Ting Xu

Advisor: Prof. Jenn-Der Lin

Abstract

Considering the III-V group high frequency flip chip package, in this thesis we apply finite element and finite volume methods to investigate the residual stress after bonding process and total thermal stress when chip is at work. For the purpose of improving the reliable result of simulation, it's necessary to include the bilinear plastic feature of the material into wire and bump, which take charge of signal transmission. In this study, we analyze the thermomechanical phenomenon in wire and bump at fixed dimensions, and various values of wire thickness, bump radius and height, for two kind materials of substrate.

The results show that thickened wire will benefit on the thermal dissipation in package, but it also makes the thermal stress of wire and bump rise up. Because the thermal and mechanical properties in Cu bump are different from those in Au bump, is found that using Cu bump can decrease the residual and final stresses much more efficiently than Au bump. Comparing with the cases of Al_2O_3 substrates, results show that AlN substrates can not only significantly reduce the maximum temperature in chip, but also lower the stress in wire. Besides, it can avoid deflection in wire and bump.

致謝

本論文係承恩師 林振德教授悉心指導下始得完成，謹致至深之謝忱。同時感謝論文口試委員吳志陽、陳志臣等教授及林劉恭博士對本文所提之寶貴意見，使之更臻完善。

我非常珍惜在交大的每一天，感謝學長文福、志銘、智通、自皓、本權、昱宏、俞任對於我的照顧，還有同窗好友懋勳在衝刺時的互相打氣，以及學弟光倫、志豪、昌彥你們的陪伴與鼓勵，本人亦將銘記在心。感謝家人及親朋好友的支持與鼓勵，讓我能無後顧之憂地專心於學業；最後，僅以本論文獻給所有關心我的人。

目錄

中文摘要	i
英文摘要	ii
致謝	iii
目錄	iv
表目錄	viii
圖目錄	ix
符號表	xii
第一章 緒論	1
1-1 前言	1
1-2 電子構裝簡介	2
1-2-1 電子構裝的目的	2
1-2-2 球格陣列(Ball Grid Array ; BGA)覆晶構裝簡介	3
1-3 高電子遷移電晶體(High Electron Mobility Transistor ; HEMT)覆晶構裝	5
1-4 文獻回顧	7
1-5 研究動機與目的	9
第二章 物理與數學模式	10
2-1 物理模式	10

2-2	熱傳數學模式	12
2-2-1	暫態熱傳數學模式	12
2-2-2	穩態熱傳數學模式	12
2-2-2-1	流體區域	13
2-2-2-2	固體區域	14
2-2-2-3	液、固體介面區域	14
2-2-2-4	熱源處理	14
2-3	熱應力與熱變形數學模式	15
2-3-1	彈性線性材料	15
2-3-2	非線性彈塑性材料	17
2-3-2-1	降伏準則	18
2-3-2-2	雙線性應力應變模式	19
第三章	數值模擬	20
3-1	ANSYS 計算接合製程中的降溫過程與殘留應力	20
3-1-1	降溫過程之暫態溫度場分析	20
3-1-1-1	前處理	20
3-1-1-2	求解分析	22
3-1-2	殘留應力計算	23
3-1-2-1	前處理	23

3-1-2-2	求解分析.....	23
3-1-2-3	後處理.....	24
3-2	ICEPAK 計算晶片工作溫度.....	24
3-2-1	前處理.....	24
3-2-2	求解分析.....	25
3-2-3	後處理.....	25
3-3	ANSYS 計算最終晶片工作的總應力值.....	25
3-3-1	前處理.....	25
3-3-2	求解分析.....	26
3-3-3	後處理.....	26
第四章	結果與討論.....	27
4-1	金線厚度對應力與位移量之影響分析.....	27
4-2	改變凸塊材質與幾何參數對應力與位移量之影響分析...	28
4-2-1	Au 凸塊高度 50 μm ，不同凸塊半徑之應力和位移量 分析.....	28
4-2-2	Au 凸塊高度 100 μm ，不同凸塊半徑之應力和位移量 分析.....	29
4-2-3	比較不同 Au 凸塊直徑高度比值之應力與位移量分析	30

4-2-4	Cu 凸塊高度 $50\ \mu\text{m}$ ，不同凸塊半徑之應力和位移量 分析.....	30
4-2-5	Cu 凸塊高度 $100\ \mu\text{m}$ ，不同凸塊半徑之應力與位移量 分析.....	31
4-2-6	比較不同 Cu 凸塊直徑高度比值之應力與位移量分 析.....	31
4-2-7	比較不同凸塊材質之應力與位移量分析.....	32
4-3	Al_2O_3 基板下，改變 Cu 凸塊半徑與高度之應力和位移量 分析.....	33
4-3-1	Cu 凸塊高度 $50\ \mu\text{m}$ ，不同凸塊半徑之應力與位移量 分析.....	33
4-3-2	Cu 凸塊高度 $100\ \mu\text{m}$ ，不同凸塊半徑之應力與位移量 分析.....	34
4-3-3	Al_2O_3 基板下，比較不同 Cu 凸塊直徑高度比值之應力 與位移量分析.....	34
第五章	結論與未來展望.....	36
5-1	結論.....	36
5-2	未來展望.....	37
	參考文獻.....	38

表目錄

表 2-1	模型幾何尺寸表.....	41
表 2-2	線性材料性質表.....	42
表 2-3	塑性材料性質表.....	42
表 4-1	Au 凸塊模擬案例表.....	43
表 4-2	Cu 凸塊模擬案例表.....	44
表 4-3	凸塊最大等效應力與最大位移量結果表.....	45
表 4-4	金線最大等效應力與最大位移量結果表.....	46
表 4-5	晶片工作下熱分析結果表.....	47

圖目錄

圖 1-1	IC 元件在封裝型態上的發展與演進.....	48
圖 1-2	引起電子元件損壞的主要因素.....	48
圖 1-3	高電子遷移率電晶體覆晶封裝圖.....	49
圖 2-1	二分之一模型幾何圖.....	50
圖 2-2	降溫過程之溫度時間圖.....	50
圖 2-3	覆晶構中散熱量分布率圖.....	51
圖 2-4	邊界條件設定圖.....	51
圖 2-5	ICEPAK 模擬模型圖.....	52
圖 2-6	單一元素之應力、剪應力向量圖.....	52
圖 2-7	材料之降伏準則.....	53
圖 2-8	塑性材料之雙線性應力應變圖.....	54
圖 3-1	模擬流程圖.....	55
圖 3-2	20 節點之 Solid 元素.....	56
圖 3-3	模型整體與細部劃分之網格.....	56
圖 3-4	金線與凸塊殘留應力分析結果圖(案例 G).....	57
圖 3-5	晶片作用下之構裝體溫度分布圖(案例 G).....	57
圖 3-6	金線與凸塊最終應力分析結果圖(案例 G).....	58
圖 4-1	案例 A, B, C 之最大應力值結果圖.....	58

圖 4-2	不同金線厚度其溫度梯度分布圖.....	59
圖 4-3	案例 A, B, C 之最大位移量結果圖.....	60
圖 4-4	案例 D, C, E 之最大應力值結果圖.....	60
圖 4-5	案例 D, C, E 之最大位移量結果圖.....	60
圖 4-6	案例 F, G, H 之最大應力值結果圖.....	61
圖 4-7	案例 F, G, H 之最大位移量結果圖.....	61
圖 4-8	C~H 等六案例下之最大應力值結果圖.....	61
圖 4-9	C~H 等六案例下之最大位移量結果圖.....	62
圖 4-10	案例 I, J, K 之最大應力值結果圖.....	62
圖 4-11	案例 I, J, K 之最大位移量結果圖.....	62
圖 4-12	案例 L, M, N 之最大應力值結果圖.....	63
圖 4-13	案例 L, M, N 之最大位移量結果圖.....	63
圖 4-14	I~N 等六案例之最大應力值比較圖.....	63
圖 4-15	I~N 等六案例之最大位移量比較圖.....	64
圖 4-16	Au 凸塊與 Cu 凸塊之凸塊最大應力值結果圖.....	64
圖 4-17	Au 凸塊與 Cu 凸塊之金線最大應力值結果圖.....	64
圖 4-18	案例 O, P, Q 之最大應力值結果圖.....	65
圖 4-19	案例 O, P, Q 之最大位移量結果圖.....	65
圖 4-20	凸塊高度 50 μm ，改變凸塊半徑與基板材料之溫度梯度	

	比較圖.....	66
圖 4-21	案例 R, S, T 之最大應力值結果圖.....	67
圖 4-22	案例 R, S, T 之最大位移量結果圖.....	67
圖 4-23	凸塊高度 $100\ \mu\text{m}$ ，改變凸塊半徑與基板材料之溫度梯 度比較圖.....	68
圖 4-24	0~T 等六案例之最大應力值比較圖.....	69
圖 4-25	0~T 等六案例之最大位移量比較圖.....	69



符號表

A.W	驅動晶片工作下之狀態
B.W	尚未驅動晶片工作下之狀態
c_p	等壓比熱
[D]	應力-應變矩陣
E	彈性係數
E_x 、 E_y 、 E_z	X、Y、Z 三方向之彈性係數
\bar{F}	外力項
G	剪力係數
G_{XY}	XY 平面剪力係數
G_{XZ}	XZ 平面向剪力係數
G_{YZ}	YZ 平面剪力係數
\bar{g}	重力項
h_{coc}	熱對流係數
I	單位張量
k	熱傳導係數
k_f	工作流體之熱傳導係數
k_s	固體之熱傳導係數
k_{s1}	固體 1 之熱傳導係數
k_{s2}	固體 2 之熱傳導係數
P	靜態壓力
q	熱通量
S_h	熱源項
T	溫度
t	時間
\bar{v}	速度向量
α	熱擴散係數
α^{se}	熱膨脹係數
α_x^{se} 、 α_y^{se} 、 α_z^{se}	X、Y、Z 三方向之熱膨脹係數
ε	應變
ε^{el}	彈性應變
ε^{th}	熱應變
ε_x 、 ε_y 、 ε_z	X、Y、Z 三方向之應變

ε_{XY}	XY 平面剪應變
ε_{XZ}	XZ 平面剪應變
ε_{YZ}	XZ 平面剪應變
θ_f	流體溫度差
θ_s	固體溫度差
θ_{s1}	固體 1 溫度差
θ_{s2}	固體 2 溫度差
θ_{sf}	固體與流體間溫度差
μ	黏滯係數
ν	浦松比
ν_{XY}	X 對 Y 方向之浦松比
ν_{XZ}	X 對 Z 方向之浦松比
ν_{YZ}	Y 對 Z 方向之浦松比
ρ	密度
σ	應力
σ_e	等效應力
σ_x 、 σ_y 、 σ_z	X、Y、Z 三方向之應力
σ_y	降伏應力
τ_{XY}	XY 平面剪應力
τ_{XZ}	XZ 平面剪應力
τ_{YZ}	YZ 平面剪應力
Φ	黏性消散項

上標

el 彈性
se 形狀膨脹
th 熱

下標

coc 熱對流係數
f 流體
h 焓
p 等壓
s 固體
s1 固體 1
s2 固體 2
sf 固體和液體介面



第一章 緒論

1-1 前言

電子構裝屬於半導體產業的後段製程技術，因此電子構裝普遍被認為只是積體電路(IC)製程技術的配角之一。事實上構裝技術的範圍涵蓋相當廣泛，它運用了物理、化學、機械、材料、電機、電子等相關知識學門。在微電子產品功能不斷追求提昇及新一代科技產品的開發下，如高亮度發光二極體(Light Emitting Diode；LED)及晶片薄膜接合(Chip on Film；COF)的技術，各項構裝技術的重要性已不亞於積體電路製程技術與其它微電子相關製程技術。

隨著半導體產業的高度發展與技術不斷的精進，電子產品更朝向外型短小輕薄(如圖 1-1)、性能提昇與價格降低的趨勢發展。由於系統與元件的效能不斷提高，再加上其設計方式與所用材料亦愈加複雜，使得晶片本身產生高熱以及熱應力，於是造成了產品的可靠度降低以及壽命的減少，所以散熱問題也就成為半導體產業在構裝技術上的一大挑戰。根據美國空軍 1995 年所發表的研究報告中指出，造成超過 50% 的半導體元件損壞或缺陷的主要的原因來自於熱的問題(如圖 1-2 所示)。許多探討相關熱所造成的損壞與缺陷的文獻，於各知名的期刊與國際研討會之文獻中歷歷可見[1-3]。

早期電子構裝的材料以陶瓷材料為主，陶瓷材料的最主要的特色

是可以變化化學組成，大幅調整其各項物化性質。陶瓷構裝屬於密封(Hematic)構裝，能提供 IC 優良的熱、電、機械特性、保護性與可靠性，極適合軍事、衛星用途或大型積體電路等高價位的電子元件構裝。但由於陶瓷材料脆性較高，易受應力破壞，與塑膠封裝相比它的製程溫度高、成本亦高，因此陶瓷構裝只見於高可靠度需求的 IC 構裝中[4]。自 80 年代以後，構裝技術的推動力來自於消費性電子產品，其技術開發必須同時考慮成本、品質及功能，此時塑膠構裝便成為首要的選擇。雖然在散熱與可靠度等材料性質上，塑膠材料不如陶瓷材料；但在近年來在熱傳設計上的進步，經由加裝散熱裝置等各種技術不斷的開發，塑膠構裝已可處理一些高瓦數的熱量。不過在目前電子系統不斷的提升功能與性能下，現在又即將面臨新一波散熱上的問題，如何處理高熱通量的電子產品將成為現在科技進步的一重要議題。

1-2 電子構裝簡介

1-2-1 電子構裝的目的

積體電路是在一個小面積的矽或砷化鎵晶片上構築非常多的電路和電子元件，他們的尺寸都非常細微且精密，而所謂的電子構裝，就是一種將這些集成電路用絕緣的塑膠或陶瓷材料打包起來。構裝對

於晶片來說是必須的，也是至關重要的，因為晶片必須與外界隔離，以防止空氣中的雜質對晶片電路的腐蝕而造成電器性能下降；另一方面，構裝後的晶片也更能便於安裝和運輸，而構裝技術的好壞直接影響到晶片本身性能的發揮以及與之連接的印刷電路板(Printed Circuit Boards；PCB)的設計與製造。構裝也可以說是半導體集成電路晶片的外殼，它不僅有安放、固定、密封、保護晶片和增強導熱性能的作用，同時也是溝通晶片內部世界和外部電路的橋樑，因此對於半導體產業來說，電子構裝技術是非常關鍵的一環。總結上述而言，電子構裝主要有下列四大功能：

- 〔1〕保護晶片電子元件功能
- 〔2〕固定晶片各部元件功能
- 〔3〕增強晶片整體散熱功能
- 〔4〕晶片內外訊號傳輸功能

1-2-2 球格陣列(Ball Grid Array；BGA)覆晶構裝簡介

對於覆晶廣義的定義即是指，只要晶片的正面(電路面)翻轉向下，無論運用何種技術方法、材料與基板做連接，皆可稱為覆晶構裝。覆晶構裝技術是利用電鍍或印刷的方式將鉛錫(Solder)長在 IC 腳墊上，經回焊(Reflow)形成錫球，再利用覆晶接合機台(Flip Chip Bonder)精確對位後與基板接合，在此過程中，以有機基板進行覆晶接合時，

矽晶片與基板間之熱膨脹係數差異甚大，往往造成局部疲勞應變，進而導致錫錫連接處破壞，因此需添加縫隙填膠(Underfill)以降低錫錫連接點疲勞應力。而晶粒尺寸構裝(Chip Scale Package)泛指封裝後，晶片面積在裸晶面積的 1.2 倍以內。覆晶晶粒尺寸構裝具有連線短、電感低、高頻雜訊易控制及構裝尺寸縮小等優點，因而較能滿足電子產品散熱性佳、高速度及輕薄短小的需求，且覆晶晶粒尺寸構裝仍具有基本程度的封裝，因此在組裝運送和使用過程中不易受到損害。綜合以上所述覆晶構裝有以下的優缺點，覆晶技術的優點有：

- (1) 具有高輸入/輸出數
- (2) 基板面積小
- (3) 良好的電氣特性
- (4) 一次完成輸入/輸出接腳
- (5) 簡化組裝降低成本

在缺點方面有：

- (1) 不易重工(Rework)
- (2) 不易檢測
- (3) 凸塊製作複雜，製程設備昂貴

BGA 構裝係指單一晶片或多晶片以打線接合、自動捲帶接合或覆晶接合的方式與基板上的導線相連接，基板本身以面積陣列方式分

佈的錫球做為基體電路與外連接的接點，而 BGA 在分類上，主要是以基板所使用的材料為依據，可分為 PBGA(Plastic BGA)、CBGA(Ceramic BGA)、TBGA(Tape BGA)與 MBGA(Metal BGA)四種。BGA 構裝的設計是將原先方塊形扁平構裝(Quad Flat Pack；QFP)對外連接的導線架，改為位於基板腹底的錫錒接腳，這種以錫球接合方式，既可疏散腳距又可增加腳數。BGA 構裝有以下的優點：

- (1)可提供小面積高密度的表面黏著構裝
- (2)回錒時錫球能自我對準，減少對位誤差造成生產上的損失
- (3)錒接溫度低，散熱也較容易
- (4)良率較高、電氣特性佳及成本低
- (5)BGA 與現有製程相容，具有高生產率

1-3 高電子遷移電晶體 (High Electron Mobility Transistor；HEMT)覆晶構裝

半導體材料可分為由單一元素構成的元素半導體與兩種以上元素之化合物所構成的化合物半導體兩類，前者如矽(Silicon)、鍺(Germanium)等所形成的半導體，後者如砷化鎵(Gallium Arsenide，GaAs)、磷化銦(Indium Phospide，InP)等化合物形成的半導體。在過去以個人電腦為應用主軸的時期，全球半導體業皆以矽材料為發展重心，但由於矽元素先天上的物理限制，傳統的矽-互補金氧半導體

(Complementary Metal Oxide Semiconductor, CMOS)製程較無法勝任處理 1GHz 以上的高頻訊號，比如高電子遷移電晶體(HEMT)和異質接面雙極電晶體(Heterostructure Bipolar Transistor; HBT)等。近年來在通訊應用半導體的需求急增，特別是對於高工作頻率、高放大率與低雜訊等條件極為要求的無線通訊 IC 而言；高頻元件的應用領域可分為無線通信與有線通信兩大類，若以使用頻率而言，從行動電話的 1GHz 到車用雷達的 70GHz 都是它涵蓋的範圍。砷化鎵化合物所製做之半導體元件，由於其電子遷移速度為矽元素的五倍，且具有功率高、耗電量小及不失真的特性，因此在高頻元件的製造上，遠比矽元素合適，故近來高頻無線(IC)元件的生產，多採用砷化鎵的技術模式，因此 III-V 族化合物半導體砷化鎵的材料與製程的需求便格外受到重視。目前砷化鎵元件的生產泰半集中在 10GHz 以下，而以手機使用之 IC(<2GHz)為最大宗，經濟部學界開發產業技術計畫就支援發展 III-V 族高頻通訊積體電路及覆晶系統構裝，冀發展 60GHz 以上毫米波技術等相關研究，並進一步拓展國內 III-V 族之產品範圍及技術領域。

本研究採用經濟部學界開發產業計畫中以新製程所發展的高電子遷移率電晶體覆晶封裝結構作為模擬模型，其實體圖如圖 1-3 所示，中間的球格(Bumps)使用無鉛製程(金、銅)電鍍而成，非一般傳

統的錫鉛材料，並在高溫下(200-250°C)將上晶片與下基板、球格等接合起來。此外，位於晶片中央的兩顆球格為訊號部(Signal)、旁邊兩側之球格皆為接地部(Ground)，由於中間的球格需有效傳輸訊號且避免受到干擾，故不適宜填加其他材料如底部填膠等，屆時便會有熱應力的問題產生，這便是本篇論文所要探討的主要考量因素。

1-4 文獻回顧

今日的電子元件效能不斷提昇，其結構亦複雜許多。以電子構裝來說，除了要改善散熱問題，由於構裝元件材料特性不同，造成各個材料熱膨脹係數(Coefficient of Thermal Expansion ; CTE)的差異(mismatch)，連帶產生出形變破壞的問題，因此在構裝體內部結構間的熱應力問題也日趨重要，多年來已有多份研究針對覆晶構裝之可靠度來說明熱應力對於構裝結構所造成的疲勞及破壞。 Teng 和 Lee[5]的研究中，他們在 RF 通訊電路覆晶構裝模擬時，分析藉由改變晶片、基板以及凸塊材料以增加其散熱效果。Christiaens 等人[6]單純就晶片與基板之間的接合過程，以有限元素法模擬分析其暫態熱傳現象。Lau[7]一書中詳細介紹了 BGA 型式電子構裝元件之潛變破壞、熱疲乏可靠度數學模式以及錫球黏塑性材料非線性性質的形變常數和熱疲乏分析結果。Amagai[8]以 ANSYS 有限元素分析軟體作 CSP(Chip Scale Package)電子構裝元件錫球部份的可靠度分析，研究結果顯示：

晶片尺寸、晶片填膠材料、構裝本體尺寸及錫球數，皆會影響可靠度。Winslow[9]針對焊接球接合處進行張力與壓力負載實驗，並指出壓力負載對於焊接球的疲勞破壞遠低於張力負載。Xie 和 Wang[10]在研究中指出，PCB 板的材料、厚度對於錫球接合處的破壞變形，扮演一個很重要的角色。Lee 等人[11]以雙線性應力應變模型和隨動降伏法則來模擬錫鉛凸塊之應力行為，並探討電子構裝在有無 PCB 板架構下，其整體應變與剪應變之差別，研究顯示構裝體裝在附有 PCB 板時其整體變形量比沒有 PCB 板時來的小；研究中也指出錫球在離元件中心附近之熱應力值為張力，而在元件邊緣處的錫球熱應力值為壓應力。Bougataya 等人[12]先利用 CFD 軟體進行模擬以求得構裝體的等效熱對流係數，再以 FEM 軟體來模擬構裝體的變形行為。Wang 等人[13]利用雲紋干涉儀(Moiré Interferometry)來觀察高密度覆晶 BGA 構裝之破壞行為，並指出除了在錫球部份有最大之應力集中外，在晶片邊緣與填膠接觸處亦有較大的破壞可能。Lau[14]指出覆晶構裝當中易發生破裂(Crack)之處位於凸塊，且伴隨幾何形狀改變，應力集中的位置也會不同。此外，Lau 也指出以線性材料來分析覆晶構裝較為不合理，其原因在於一但材料產生應力超過其降伏點，則線性材料行為應力值會遠大於非線性材料行為之應力值。Ho 等人[15]利用線性有限元素模擬在熱循環負載下，分析 PBGA 錫球的應力行為，並提出沙

漏型錫球比桶狀型錫球的可靠度要高。

1-5 研究動機與目的

由前面所述，覆晶 BGA 構裝在半導體產業有著舉足輕重的角色，不論散熱的改善與分析，或者是因為熱應力而衍生出來的破壞問題，學術界上也有多位學者針對這方面主題來進行研究。以模擬分析來說，大多數的研究多以有限元素模擬熱場與結構場間的耦合分析，然而在分析過程中，多預先假設在晶片接合製造過程中無殘留應力產生，即忽略高溫接合後經冷卻下來至室溫所遺留之殘留應力；此外當晶片整體以一定功率在作用時，內部熱應力的產生除了材料性質的差異外，亦會受到晶片整體的溫度梯度差異有所影響，然而在求解熱場溫度分布時，都以一固定近似的熱對流係數作為全體模型的求解條件，但是熱對流係數為溫度的函數，必須在不同的溫度分布下設定相對應的熱對流係數。因此本研究乃利用商用套裝軟體 ICEPAK 與 ANSYS，以合理的假設去考量上述發生的物理現象，先由 ANSYS 之有限元素法(FEM)以溫度-結構耦合計算殘留應力，再以 ICEPAK 之計算流體力學(CFD)求得晶片整體工作溫度場，最後考慮晶片的殘留應力並且以 CFD 所得之溫度場做為邊界條件，計算出晶片實際工作時的應力值，如此將流場、熱場、結構場三方面耦合分析以期望能更精確的求得模擬結果。

第二章 物理模式與數學模式

2-1 物理模式

本研究中所考慮之覆晶構裝模型其尺寸如表 2-1，整體模型二分之一幾何圖如圖 2-1，所用的晶片及基板分別為 GaAs、AlN 與 Al_2O_3 等陶瓷材料，傳輸訊號之 Wire 為擁有較好的電信性質與不錯熱傳性質的純 Au 當作材質，選用的球格乃是以 Au 與 Cu 為主，模擬中所要用到的材料性質包含線性與塑性材料性質如表 2-2、2-3 所示。整個分析流程有三個部份：(I) 計算接合製程中的降溫過程與殘留應力；(II) 計算晶片工作溫度；(III) 計算最終晶片工作的總應力值。其物理模式詳細敘述如下。

(I) 計算接合製程中的降溫過程與殘留應力

在晶片接合製程前，我們先將球格以低溫電鍍的方式鍍於基板上，由於電鍍溫度接近常溫(30~40°C)，故此部份之殘留應力可忽略不考慮。在晶片接合製程中，將晶片、基板連同上方球格和線路分別置於兩加熱平台上並加熱到 225°C 進行接合動作，最後控制加熱平台溫度並在 600 秒期間由 225°C 冷卻至常溫 25°C(如圖 2-2)。根據文獻，如圖 2-3 之回顧，一般覆晶構裝在自然對流的條件下，超過 87.5% 的熱將以傳導方式傳至 PCB 板再經由熱對流散逸至大氣中；本研究中晶片與基板以真空吸附於銅材質之加熱平台上，在此可以假設降溫過

程中將有超過 90%的熱以熱傳導方式傳遞至加熱平台達到降溫效果，故在降溫過程之暫態熱傳分析中可以忽略熱對流及熱輻射，僅給定整體模型一初始溫度以及模型與加熱平台接觸面的邊界溫度。在材料機械性質的考量中，本文基於求解速度與收斂上的考慮，除了較易發生應力集中的球格及金線為塑性材料(Plastic)外，其餘皆假設彈性材料(Elastic)。計算模型為二分之一對稱區域，在殘留應力分析時，對稱面設定為自由表面之對稱面型邊界條件，在基板底部對稱面中心節點設定三方向(X,Y,Z)位移量為零，基板底面設定 Z 方向位移量為零，如圖 2-4。

(II)計算晶片工作溫度

在此採用區域設定存在一外流場，並將晶片置於其中以計算晶片作用下之穩態熱傳分析(如圖 2-5)。工作流體採用空氣並給定流體性質，外流場為自然對流，停滯壓力(Stagnation Pressure)與外界溫度皆固定，此外假設流體在壁面為無滑移現象(No Slip Condition)，對於外流場的邊界位置我們選擇遠離構裝體，主要是為了避免邊界條件影響構裝體附近的流場與構裝體內部的熱傳現象。

(III)計算最終晶片工作的總應力值

以(I)所得之殘留應力為初始應力，我們應用 ICEPAK 計算出溫度場代入 ANSYS 中以進行熱傳-固力耦合分析。我們給定構裝體各部

分的材料性質，在對稱面設定為自由表面之對稱面，PCB 板底部對稱面中心節點設定三方向(X,Y,Z)位移量為零，PCB 板底面設定 Z 方向位移量為零。

此外，為使問題簡化，且不失其真實性，本研究分析時亦做了下列假設：

- 1、材料為均值等向性(Isotropic)。
- 2、材料性質皆不隨溫度變化。
- 3、工作流體為不可壓縮流體且流動模式為層流(Laminar Flow)。
- 4、熱傳分析中皆忽略輻射熱傳效應。

2-2 熱傳數學模式

熱傳數學模式可分為暫態熱傳與穩態熱傳兩部分。

2-2-1 暫態熱傳數學模式

在降溫過程模擬分析中，以三維暫態熱傳導公式表示，如下式：

$$\rho c_p \frac{\partial T}{\partial t} = k \left(\frac{\partial^2 T}{\partial X^2} + \frac{\partial^2 T}{\partial Y^2} + \frac{\partial^2 T}{\partial Z^2} \right) \quad (2-1)$$

其中 ρ 為密度(Density)； c_p 為等壓比熱(Specific Heat)； k 為熱傳導係數(Conductivity)。

2-2-2 穩態熱傳數學模式

在 ICEPAK 計算流體力學部份，以物理現象來區分我們可以將其

分為下列之部份個別討論：流體區域(Fluid Domain)、固態區域(Solid Domain)與液-固交接區域(Interface Between Fluid and Solid)以及熱源(Heat Source)處理方式。

2-2-2-1 流體區域

計算流體力學是以統御方程式來描述實際的物理現象，其包括連續、動量、能量方程式，可表示如下：

$$\text{連續方程式：} \quad \nabla \cdot (\rho \bar{v}) = 0 \quad (2-2)$$

$$\text{動量方程式：} \quad \nabla \cdot (\rho \bar{v} \bar{v}) = -\nabla P + \nabla \cdot (\bar{\tau}) + \rho \bar{g} + \bar{F} \quad (2-3)$$

$$\text{能量方程式：} \quad \nabla \cdot (\rho h \bar{v}) = \nabla \cdot [k \nabla T] + \bar{v} \cdot \nabla P + \Phi + S_h \quad (2-4)$$

其中 \bar{g} 表重力(gravity)； P 為靜態壓力(Static Pressure)； \bar{F} 為外力項(Force Term)， Φ 表示黏性消散項(Viscous Dissipation)，本文以空氣為工作流體，並僅考慮自然對流之層流效應，因此可忽略 Φ [16]； S_h 表是熱源項(Source Term)， h 表示焓(Enthalpy)。在本研究中我們將熱源視為作用在平面上的熱通量，故在能量方程式中並無熱源項，並以邊界條件解之； $\bar{\tau}$ 為黏滯力所引起的應力張量(Stress Tensor)，可表示如下式：

$$\bar{\tau} = \mu \left(\nabla \bar{v} - \frac{2}{3} \nabla \cdot \bar{v} I \right) \quad (2-5)$$

其中 I 為單位張量(Unit Tensor)。

經過整理之後，流體區的統御方程式表示如下：

$$\text{連續方程式：} \quad \nabla \cdot \bar{v} = 0 \quad (2-6)$$

$$\text{動量方程式：} \quad \nabla \cdot (\rho \bar{v} \bar{v}) = -\nabla P + \nabla \cdot (\bar{\tau}) + \rho \bar{g} \quad (2-7)$$

$$\text{能量方程式：} \quad \nabla \cdot (\rho h \bar{v}) = \nabla \cdot (k \nabla T) \quad (2-8)$$

2-2-2-2 固體區域

固態區所表現之物理模式可用一般三維穩態熱傳導方程式：

$$0 = \alpha (\nabla^2 T) = \alpha \left(\frac{\partial^2 T}{\partial X^2} + \frac{\partial^2 T}{\partial Y^2} + \frac{\partial^2 T}{\partial Z^2} \right) \quad (2-9)$$

其中 $\alpha = k / \rho C_p$ 。

2-2-2-3 液、固體介面區域

在液態-固態介面區要維持能量守衡，亦即

$$k_f \frac{\partial \theta_f}{\partial Z} = k_s \frac{\partial \theta_s}{\partial Z} = h_{coc} \theta_{sf} \quad (2-10)$$

其中 k_f 為工作流體之熱傳導係數； k_s 為固體之熱傳導係數； h_{coc} 為熱對流係數(Coefficient Of Convection)。

2-2-2-4 熱源處理

由於本文中所採用之構裝體，其發熱面積為 $222 \times 43 \mu m^2$ 的平面，總發熱量為 0.04W；於是我們將熱源部份以邊界條件處理，因此在式(2-3)之能量方程式中並無 S_h 項，而以熱通量(Heat Flux)方式在發熱面上設定負載邊界條件，並遵守能量守恆定律，如下式：

$$k_{s1} \frac{\partial \theta_{s1}}{\partial Z} = k_{s2} \frac{\partial \theta_{s2}}{\partial Z} + q \quad (2-11)$$

式中 S1、S2 分別代表兩種不同之固體，q 表示在固體-固體間的熱通

量。

2-3 熱應力與熱變形數學模式

物體由於溫度變化所引起的變形稱為熱變形，當物體的溫度場已經求得時，就可以求出各部分的熱應變，並進一步計算熱應力。單一應力元素所承受之所有作用力如圖 2-6 所示。

2-3-1 彈性線性材料

在線性彈性材料中，應力與應變的關係可如下式表示：

$$\{\sigma\} = [D]\{\varepsilon^{el}\} \quad (2-12)$$

式中 $\{\sigma\}$ 為應力矩陣 (Stress Matrix)，可表示如下

$$\{\sigma\} = [\sigma_x \quad \sigma_y \quad \sigma_z \quad \sigma_{xy} \quad \sigma_{yz} \quad \sigma_{xz}]^T \quad (2-13)$$

$[D]$ 為剛性矩陣 (Stiffness Matrix) 或是應力-應變矩陣 (Stress-Strain Matrix)。

另外，對於受熱應力變化之彈性體而言，其應變量可定義下式：

$$\{\varepsilon^{el}\} = \{\varepsilon\} - \{\varepsilon^{th}\} \quad (2-14)$$

$$\text{或者 } \{\varepsilon\} = \{\varepsilon^{el}\} + \{\varepsilon^{th}\} \quad (2-15)$$

式中

$\{\varepsilon\}$ 為總應變矩陣 (Total Strain Matrix) = $[\varepsilon_x \quad \varepsilon_y \quad \varepsilon_z \quad \varepsilon_{xy} \quad \varepsilon_{yz} \quad \varepsilon_{xz}]$

$\{\varepsilon^{el}\}$ 為彈性應變矩陣 (Elastic Strain Matrix)

$\{\varepsilon^{th}\}$ 為熱應變矩陣 (Thermal Strain Matrix)

$$= \Delta T [\alpha_X^{se} \quad \alpha_Y^{se} \quad \alpha_Z^{se} \quad 0 \quad 0 \quad 0] \quad (2-16)$$

其中 α_i^{se} 為在 i 方向之熱膨脹係數，本研究中，我們假設材料為熱膨脹係數等向性，因此

$$\alpha_X^{se} = \alpha_Y^{se} = \alpha_Z^{se} = \alpha^{se} \circ \quad (2-17)$$

結合(2-12)與(2-15)式，可得

$$\{\varepsilon\} = \Delta T [\alpha^{se} \quad \alpha^{se} \quad \alpha^{se} \quad 0 \quad 0 \quad 0]^T + [D]^{-1} \{\sigma\} \quad (2-18)$$

式中

$$[D]^{-1} = \begin{bmatrix} 1/E_X & -v_{XY}/E_X & -v_{XZ}/E_X & 0 & 0 & 0 \\ -v_{YX}/E_Y & 1/E_Y & -v_{YZ}/E_Y & 0 & 0 & 0 \\ -v_{ZX}/E_Z & -v_{XY}/E_X & 1/E_Z & 0 & 0 & 0 \\ 0 & 0 & 0 & 1/G_{XY} & 0 & 0 \\ 0 & 0 & 0 & 0 & 1/G_{YZ} & 0 \\ 0 & 0 & 0 & 0 & 0 & 1/G_{XZ} \end{bmatrix} \quad (2-19)$$

其中 E_i 為 i 方向的揚氏係數(Young's Modulus)， v_{ij} 為 i 對 j 方向的浦松比(Poisson's Ratio)， G_{ij} 為在 ij 平面的剪力係數(Shear Modulus)。

因本研究中的材料性質皆為等向性，我們得到

$$E_X = E_Y = E_Z = E \quad (2-20)$$

$$v_{XY} = v_{YX} = v_{YZ} = v_{ZY} = v_{XZ} = v_{ZX} = v \quad (2-21)$$

$$G_{XY} = G_{YZ} = G_{XZ} = G \quad (2-22)$$

展開式(2-18)可得下列式子：

$$\varepsilon_x = \alpha\Delta T + \frac{\sigma_x}{E} - \frac{\nu\sigma_y}{E} - \frac{\nu\sigma_z}{E} , \quad (2-23)$$

$$\varepsilon_y = \alpha\Delta T - \frac{\nu\sigma_x}{E} + \frac{\sigma_y}{E} - \frac{\nu\sigma_z}{E} , \quad (2-24)$$

$$\varepsilon_z = \alpha\Delta T - \frac{\nu\sigma_x}{E} - \frac{\nu\sigma_y}{E} + \frac{\sigma_z}{E} , \quad (2-25)$$

$$\varepsilon_{xy} = \frac{\sigma_{xy}}{G} , \quad (2-26)$$

$$\varepsilon_{yz} = \frac{\sigma_{yz}}{G} , \quad (2-27)$$

$$\varepsilon_{xz} = \frac{\sigma_{xz}}{G} 。 \quad (2-28)$$

解上式聯立方程式我們得到

$$\sigma_x = \frac{E}{H}(1-\nu^2)(\varepsilon_x - \alpha\Delta T) + \frac{E}{H}(\nu + \nu^2)(\varepsilon_y - \alpha\Delta T) + \frac{E}{H}(\nu + \nu^2)(\varepsilon_z - \alpha\Delta T) , \quad (2-29)$$

$$\sigma_y = \frac{E}{H}(\nu + \nu^2)(\varepsilon_x - \alpha\Delta T) + \frac{E}{H}(1-\nu^2)(\varepsilon_y - \alpha\Delta T) + \frac{E}{H}(\nu + \nu^2)(\varepsilon_z - \alpha\Delta T) , \quad (2-30)$$

$$\sigma_z = \frac{E}{H}(\nu + \nu^2)(\varepsilon_x - \alpha\Delta T) + \frac{E}{H}(\nu + \nu^2)(\varepsilon_y - \alpha\Delta T) + \frac{E}{H}(1-\nu^2)(\varepsilon_z - \alpha\Delta T) , \quad (2-31)$$

$$\tau_{xy} = G\varepsilon_{xy} , \quad (2-32)$$

$$\tau_{yz} = G\varepsilon_{yz} , \quad (2-33)$$

$$\tau_{xz} = G\varepsilon_{xz} 。 \quad (2-34)$$

其中

$$H = 1 - 3\nu^2 - 2\nu^3 。 \quad (2-35)$$

$$G = \frac{E}{2(1-\nu)} 。 \quad (2-36)$$

2-3-2 非線性彈塑性材料理論

覆晶構裝中最重要 的便是負責傳輸訊號的凸塊以及金線，一但他們受到損壞，則整個構裝體將失去效用，絕大多數的論文皆以此部分

作為探討中心，本文亦不例外。為了能更準確模擬凸塊與金線的應力行為，我們因此以 ANSYS 內建的雙線性動態硬化塑性(Bilinear Kinematic Hardening Plasticity ;BKIN)[17]理論來進行模擬分析。

2-3-2-1 降伏準則

當一材料承受應力而造成其主應力(Principle Normal Stress)在降伏應力之內，則稱此材料尚在彈性規範內；反之，若其主應力在降伏應力之外，則此材料進入塑性變形範圍。有關預測材料破壞的降伏規範，本文採用 ANSYS 的 von Mises 降伏規範，當材料承受負載時，對於多軸應力可以用一等效應力 σ_e 表示之，其代表物體上六個應力所組成之等效應力，如下式：

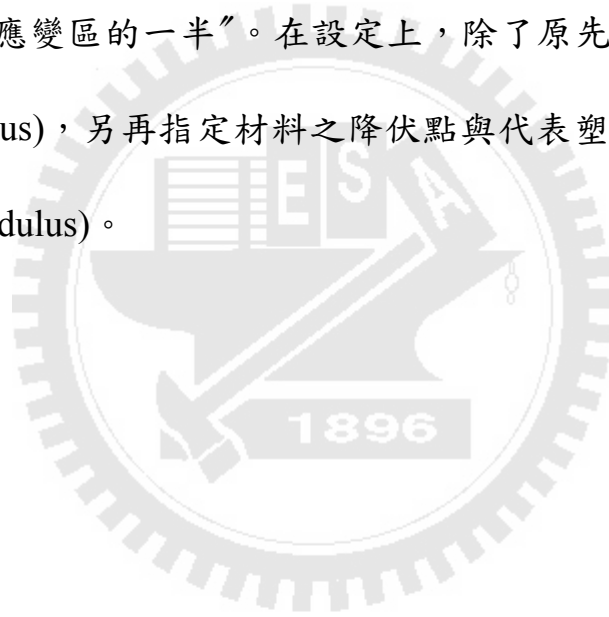
$$\sigma_e = f(\{\sigma\}) = \sqrt{\frac{1}{2}[(\sigma_x - \sigma_y)^2 + (\sigma_y - \sigma_z)^2 + (\sigma_z - \sigma_x)^2 + 6(\tau_{xy}^2 + \tau_{yz}^2 + \tau_{zx}^2)]} \quad (2-37)$$

當等效應力超過降伏應力 σ_y ，即材料變形行為進入塑性變形區，此時材料若再繼續受到連續變化的應力負載，則有兩種理論來定義其降伏應力；一種是等向強化準則(Isotropic Hardening Rule)，另一種為隨動強化準則(Kinematic Hardening Rule)，這兩種理論的差別如圖 2-7(a)和(b)所表現；當一材料進入塑性變形區經卸載後再承受一應力，此時等向強化準則主張增加降伏面大小，但不改變降伏面位置來作應對；而隨動強化準則主張不改變降伏面大小，僅改變降伏面位置的方

式來對應。

2-3-2-2 雙線性應力應變模式

一材料之應力應變圖通常由線性與非線性區段所組成，對於小應變之行為，可以將複雜的應力應變圖僅以雙線性區段分別表示彈性變形與塑性變形，如圖 2-8；在此的小應變定義為“材料之最大應變值不超過其塑性應變區的一半”。在設定上，除了原先給定的彈性模數 (Elastic Modulus)，另再指定材料之降伏點與代表塑性區域的切變模數 (Tangent Modulus)。



第三章 數值模擬

本文採用商用套裝軟體 ICEPAK 及 ANSYS 來模擬高頻覆晶構裝體的熱應力行為，模擬分析的步驟可分為三部份：(I) ANSYS 計算接合製程中的降溫過程與殘留應力；(II) ICEPAK 計算晶片工作溫度；(III) ANSYS 計算最終晶片工作的總應力值；模擬的架構主要可分為三個流程：即前處理(Pre-Processing)、分析求解(Solve)、後處理(Post-Processing)，整體的模擬分析流程如圖 3-1 所示。

3-1 ANSYS 計算接合製程中的降溫過程與殘留應力

3-1-1 降溫過程之暫態溫度場分析

3-1-1-1 前處理

此部分主要是在建構分析之模型，它包含了分析時所需要的材料及物理性質等特性，因此前處理可視為描述數值分析之物理意義的重要階段。其步驟如下列所示：

(1) 選擇主要分析功能

開啟 ANSYS 內部的 Thermal 與 Structure 功能。

(2) 建構實體模型

以 Top-Down 方式建構模型，建立二分之一的構裝體模型。

(3) 選擇有限元素

選用 Solid90 熱分析元素(圖 3-2)，其節點擁有溫度之單一自由度，

專為模擬熱傳分析所用。此外，Solid90 除了可以退化成多種低階元素，並且在進行熱-結構耦合分析時可直接轉換為 Solid95 結構元素。

(4) 給定材料性質

給定材料的熱傳導係數、比熱、密度、熱膨脹係數、浦松比、彈性模數、降伏點、切變模數等熱傳以及機械性質。

(5) 建立網格

網格的空間分佈及數量多寡主要有準確性、數值穩定和花費時間等三大考量，ANSYS 在實體模型網格化的功能有自由網格(Free Mesh)與規則網格(Mapped Mesh)。網格劃分中，藉由控制網格尺寸的大小來達到非結構性網格劃分法，其中在金線及球格部份做最微細的網格劃分，增加計算可信度，如圖(3-3)。網格測試方面，在金線與凸塊的最小網格尺寸設定分別針對 $10\mu\text{m}$ 、 $15\mu\text{m}$ 和 $20\mu\text{m}$ 等不同劃分法來作測試，最後我們選用最小網格尺寸 $15\mu\text{m}$ 來作為網格劃分依據，如此可避免因非結構性網格之間的網格尺寸比例過大而造成運算時之不準確性。

(6) 給定初始條件與負載

設定構裝體整體的初始溫度，並在晶片上表面和基板下表面給定一隨時間變化的溫度邊界條件。選定時間與溫度歷程時，除了以

漸變變化(Ramp)來表示溫度在時間內的降溫過程，另需指定暫態計算時的時間間隔 Δt ，本文的降溫總時間為 600 秒，時間間隔為 5 秒。

3-1-1-2 求解分析

在模擬軟體的設計概念上，此部份為最重要的核心部份，在前處理所產生的有限元素模型，將在此一模組中進行分析，其步驟如下：

(1)分析型態之訂定

分析形式為暫態模擬分析。

(2)收斂監控

ANSYS 在求解過程中將內定 15~26 次疊代，此外我們分別對溫度、熱流量(Heat Flow)等物理量進行收斂監控，即設定收斂監測值為 10^{-8} ，如果以上其中一項在設定的疊代次數內無法收斂，則終止計算。

(3)選定計算方式

ANSYS 提供兩種不同型態的解法，分別為直接解法(Direct Elimination Solvers)與疊代解法(Iterative Solvers)；直接解法是透過一些矩陣拆解的技巧，再以代入的方式將未知數求出，適合用於線性靜態問題，但本研究之材料性質有考慮到非線性性質，加上求解速度上的考量，因此選用疊代解法中的預條件共軛梯度

(Preconditioned Conjugate Gradient;PCG)解法，此解法對於模型多為實體元素且具多重物理性質時有較佳的求解速度與品質。

(4)求解

開始執行程式疊代計算，計算時間約時 1~2 小時。

3-1-2 殘留應力計算

3-1-2-1 前處理

(1)轉換分析元素

將熱分析元素 Solid90 轉換為結構分析元素 Solid95。Solid90 為熱分析元素，僅用於熱傳分析的模擬中，故只有溫度之自由度，為了進一步分析結構場，必須加入位移量之自由度，而元素 Solid95 除了外形與 Solid90 相同，並擁有一位移量等自由度。

(2)設定負載與邊界條件

將前面計算所得到之暫態溫度場以負載方式代入模型，並設定對稱面之對稱邊界條件以及固定點、固定面等邊界條件。

3-1-2-2 求解分析

(1)收斂監控

以溫度、位移、受力等物理量為收斂監控，在結構分析中軟體預設收斂範圍為 0.005，在此我們將收斂監測值設定為 0.001。

(2)選定計算方式

同樣以 PCG 解法計算，此時計算時間約費時 1 天。

3-1-2-3 後處理

可觀看應力、應變、位移量、von Mises 等效應力等動態分佈圖，如圖 3-4 案例。

3-2 ICEPAK 計算晶片工作溫度

3-2-1 前處理

(1) 選擇軟體計算之物理模組

選用穩態分析、層流模式、自然對流等模組。

(2) 建立實體模型

建立外流場以及其中的構裝體模型。

(3) 設定材料性質

外流場部份利用軟體內部資料庫直接給定工作流體種類，構裝體材料則給定熱傳導係數、密度、比熱等性質。

(4) 分割網格

ICEPAK 使系統模型產生網格的方式有六面體(Hexahedra)、四面體(Tetrahedral)及混合式；由於本研究中構裝體模型沒有球狀或不規則之形狀，因此以六面體網格來做切割將有較佳的品質，並配合非結構網格在金線和球格等細微部分做微小分割。在 ICEPAK 的網格建構中，是針對 X、Y、Z 三方向之網格最大邊長來作設

定，定義邊長後，電腦將自動生成網格；本文分別以最大網格邊長 1000 μm 、300 μm 、200 μm 和 100 μm 來進行網格測試，最後我們選用網格最大邊長 200 μm 來做為網格劃分依據。

(5)設定負載與邊界條件

給定晶片下方熱源處一總熱源生成量 0.04 瓦，另設定外流場的停滯壓力與溫度。

3-2-2 求解分析

(1)收斂監控

在軟體中分別對流場(壓力、速度)及溫度場(溫度、熱流量)進行計算收斂值監控，收斂條件個別設定為 10^{-6} 與 10^{-7} 。

(2)求解計算

運用有限體積之半隱性壓力連結法(Semi-Implicit Method for Pressure-Linked Equation；SIMPLE)技巧，來進行計算。計算時間約花費 1 天。

3-2-3 後處理

可查看溫度、等溫線、壓力、速度等分佈圖，如圖 3-5(a)。

3-3 ANSYS 計算最終晶片工作的總應力值

3-3-1 前處理

(1)選定分析型態

在此分析型態由暫態轉變為穩態分析。

(2) 晶片工作之溫度場重建

將 ICEPAK 所計算溫度場結果以邊界溫度負載方式代入 ANSYS 之構裝體模型表面，由軟體再計算一次以建立 ANSYS 本身可採用之溫度場，計算結果如圖 3-5(b)，可與圖 3-5(a)互相比對其結果。

(3) 給定負載與邊界條件

讀取步驟(2)由 ANSY 計算後之溫度場結果作為負載，另設定對稱面、固定點、固定面等邊界條件。

3-3-2 求解分析

(1) 收斂監控

以溫度、位移、受力等物理量為收斂監控，收斂監測值設定 0.001。

(2) 選定計算方式

以 PCG 解法計算，最後的靜態應力分析計算時間約 1 小時。

3-3-3 後處理

可觀看應力、應變、位移量、von Mises 等效應力等分佈圖，如圖 3-6。

第四章 結果與討論

本文將針對在覆晶構裝中較易發生破壞處的金線及凸塊的部份，探討於接合降溫過程後之殘留應力與晶片作用時其應力和翹曲行為。凸塊材質的選用為 Au 和 Cu，並改變其高度及半徑等幾何尺寸；另也將探討金線厚度改變之影響。此外，為了比較不同基板之熱傳導係數對於構裝體的應力影響，我們分別選用 AlN 與 Al_2O_3 兩種材質來分析模擬，不同材料性質與幾何尺寸搭配下之模擬案例編號如表 4-1 和 4-2。凸塊與金線之最大等效應力與最大位移量等模擬結果分別整理於表 4-3、4-4，其中 Before Working(B.W)表示構裝體於接合後經過冷卻降溫且尚未驅動晶片工作時的情形，在此將探討構裝體內部之殘留應力，而 After Working(A.W)則表示已驅動晶片作用並達到穩定工作狀態時構裝體最終之應力分析；A.W 晶片工作時最高溫與通過凸塊往構裝體下方傳導的熱流量等模擬結果整理於表 4-5。

4-1 金線厚度對應力與位移量之影響分析

我們針對固定凸塊為金材質與基板為 AlN 材質，並設定凸塊高度 $50\mu\text{m}$ 與半徑 $25\mu\text{m}$ ，藉由改變金線厚度($2\mu\text{m}$ 、 $4\mu\text{m}$ 、 $8\mu\text{m}$)之案例 A、B、C 來探討其應力分析結果。由圖 4-1 我們可以看到凸塊在改變金線厚度的參數下，經 A.W 加熱後凸塊之最大應力皆會小於 B.W 加熱前，亦即在驅動晶片工作後對於金線厚度的改變並不會使凸塊的最

大應力值增加。而金線在其厚度改變下，金線之 A.W 時最大應力值皆會大於 B.W，這是由於熱應力的造成可包含幾何形狀、材料性質差異以及溫度變化梯度影響，當金線溫度梯度變化夠大，即使晶片在降溫後又將其溫度回升，即物體冷卻收縮後再受熱膨脹(由最大位移量可以看出)，但晶片工作後整體的溫度分佈不再像降溫時來得均勻，故此時溫度梯度對於影響熱應力的效應將突顯出來，因此金線在 A.W 狀態下最大應力會高於 B.W 狀態，圖 4-2 為案例 A、B、C 的凸塊與金線等溫線分佈圖，在此顯示金線與凸塊等細微處的溫度分佈，可以清楚看到在金線上有明顯的溫度變化。

在最大位移量方面，由圖 4-3 可以看出不論凸塊或金線，其最大位移量皆隨金線厚度增加而變大，尤其對於金線的最大位移變化量更加明顯。這是因為位移量主要是由物體受熱膨脹所造成，只要物體的體積或者整體前後溫度變化越大，則位移量也會相對提高。本案例 A、B、C 中雖然金線與凸塊的內部溫度梯度變化互相比較有明顯差異，但並不會對位移量有較大影響，主要在於隨著金線厚度增加其受熱體積也越大，因此最大位移量也越大。

4-2 改變凸塊材質及幾何參數對應力與位移量之影響分析

4-2-1 Au 凸塊高度 50 μm ，不同凸塊半徑之應力和位移量分析

在此固定基板為 AlN 材質、金線與厚度為 8 μm 以及 Au 凸塊高

度為 $50\mu\text{m}$ ，並改變凸塊半徑($15\mu\text{m}$ 、 $25\mu\text{m}$ 、 $35\mu\text{m}$)來探討其應力與位移量分析，案例 D、C 和 E 由圖 4-4 最大應力結果與圖 4-5 最大位移量結果，我們可以發現金線不論在 B.W 與 A.W 狀態下，其最大應力與最大位移量皆會隨著凸塊半徑增加而降低，這是由於凸塊與金線的材質皆為金，在材料性質上無差異，故單從熱傳的角度來看，凸塊半徑增加使得位於晶片上熱源的熱更能透過凸塊傳至構裝體下部以達到散熱效果，進而讓金線溫度隨著凸塊半徑增加而降低且分佈較均勻，因此造成金線部分有這種最大應力與最大位移量降低的趨勢。至於凸塊方面，雖然最大位移量會隨著其半徑增加而變大，但是在最大應力部分則沒有一定的趨勢，只有在凸塊半徑為 $25\mu\text{m}$ 時，其最大應力值在 A.W 狀態下會低於 B.W。

4-2-2 Au 凸塊高度 $100\mu\text{m}$ ，不同凸塊半徑之應力與位移量分析

我們固定基板材質為 AlN，金線厚度 $8\mu\text{m}$ 以及 Au 凸塊高度為 $100\mu\text{m}$ ，改變凸塊半徑($15\mu\text{m}$ 、 $25\mu\text{m}$ 、 $35\mu\text{m}$)來探討應力與位移量分析。由圖 4-6 可以看到，當我們把 Au 凸塊由高度 $50\mu\text{m}$ 增加到 $100\mu\text{m}$ 時，金線在 B.W 及 A.W 狀態下其最大應力值會隨凸塊半徑增加而略為增加，這與採用 Au 凸塊高度 $50\mu\text{m}$ 時的趨勢相反；至於在凸塊部份的應力值大小亦會隨著凸塊半徑增加而變大。在最大位移量圖 4-7 中可以發現，凸塊與金線的變化趨勢與 Au 凸塊高度 $50\mu\text{m}$ 時一樣，

但是因為高度增加的關係，使得凸塊與金線的溫度較之前有所提高，因此，Au 凸塊高度 100 μm 之最大位移量皆會略高於凸塊高度 50 μm 。

4-2-3 比較不同 Au 凸塊直徑高度比值之應力與位移量分析

我們以 Au 凸塊高度 50 μm 、100 μm 及半徑 15 μm 、25 μm 、35 μm 等幾何參數搭配分析，將結果由凸塊的直徑高度比值來探討其應力與位移量分析。由最大應力圖 4-8 與最大位移量圖 4-9 看到，若我們以凸塊的應力值為採用考量的話，凸塊直徑高度比值較小(細長型凸塊)是一較佳選擇；但若考量到位移量變形行為，凸塊直徑高度比值為 0.6 時，凸塊和金線的位移量將最小。整體而言，我們建議以金為凸塊材質時，細長型凸塊為較佳選擇。

4-2-4 Cu 凸塊高度 50 μm ，不同凸塊半徑之應力和位移量分析

在與 4-2-1 相同的幾何與材料條件下，僅改變凸塊材質為 Cu 來探討不同凸塊半徑(15 μm 、25 μm 、35 μm)之應力與位移量結果。比較案例 I、J、K 之分析結果，由其最大應力圖 4-10 所示，當我們把 Au 凸塊換為熱傳效果較佳的 Cu 凸塊時，不論凸塊半徑作何改變，凸塊最大應力值在經過 A.W 後皆會降低，尤其在凸塊半徑 35 μm 最為明顯。此外，金線於 B.W 或 A.W 狀態下其最大應力值，將隨著凸塊半徑增加而下降，此種趨勢與 4-2-1 節以金為凸塊材質並固定凸塊高度為 50 μm 時相同。至於在最大位移量的結果圖 4-11 所示，我們可以看

到凸塊的最大位移量會隨著其半徑增加而越大，反之金線部分則呈現相反現象，這與 4-2-1 節所設計方式亦有相同的趨勢。總結來說，在本節案例中，我們可以說將凸塊設計成半徑 $35\mu\text{m}$ 的情況下是一個相對較佳的選擇。

4-2-5 Cu 凸塊高度 $100\mu\text{m}$ ，不同凸塊半徑之應力與位移量分析

固定 AlN 基板與金線厚度為 $8\mu\text{m}$ ，我們將凸塊高度由 $50\mu\text{m}$ 增加至 $100\mu\text{m}$ ，同樣分析不同凸塊半徑($15\mu\text{m}$ 、 $25\mu\text{m}$ 、 $35\mu\text{m}$)之案例，其案例編號分別為 L、M、N 並將最大應力值與最大位移量繪於圖 4-12、圖 4-13。由凸塊最大應力值來看，不論在 B.W 或 A.W 狀態下皆會隨半徑增加而減小，這是因為當凸塊半徑變小，凸塊頂部和底部的溫度差就越大，而較大的溫度差就更容易造成熱應力的產生；至於凸塊半徑變化對於金線之最大應力值就沒有明顯的影響，但金線之最大應力值在經過 A.W 後會較 B.W 狀態時有所下降，這與以金為凸塊材質且設定凸塊高度為 $100\mu\text{m}$ 時情形一樣。另外，在凸塊與金線的最大位移量變化方面，其趨勢則和 4-2-2 節以 $50\mu\text{m}$ 凸塊高度時之結果一樣。

4-2-6 比較不同 Cu 凸塊直徑高度比值之應力與位移量分析

在此將針對不同凸塊半徑($15\mu\text{m}$ 、 $25\mu\text{m}$ 、 $35\mu\text{m}$)與高度($50\mu\text{m}$ 、 $100\mu\text{m}$)互相搭配下作探討，我們將 I~N 等六個案例其最大應力值與最大位移量重新繪於圖 4-14、圖 4-15，在此對於圖之橫座標表示以

凸塊直徑和高度的比值取代原先的凸塊半徑。圖中顯示當凸塊直徑高度比值為最小及最大時，即凸塊形狀呈現最細長和最矮胖的情況下，其 A.W 狀態下較 B.W 時其最大應力會明顯下降，然凸塊最大應力最小化則出現在直徑高度比值接近 0.6，此點反觀金線部分則相反，其最大應力最小值發生在線段圖的兩側。另位在凸塊與金線最大位移量方面，可以看出在直徑高度比值為 0.6 時其值為最小。

4-2-7 比較不同凸塊材質之應力與位移量分析

綜合前述結果，我們將比較 Au 凸塊與 Cu 凸塊之應力與位移量結果分析；由於凸塊材質的改變對於金線與凸塊之最大位移量無明顯影響，因此僅就應力方面做探討。由 Au 凸塊與 Cu 凸塊的凸塊應力值結果圖 4-16 來看，只有在凸塊的直徑高度比值在 0.3 時，Au 凸塊的應力值會小於 Cu 凸塊，其餘的案例中都顯示 Cu 凸塊比 Au 凸塊所造成的應力值更小，這是因為材料中機械(主要依據降伏應力之大小)與熱傳性質(熱傳導係數)的差異所造成；至於金線部分所產生的最大應力值如圖 4-17 所示，可以看出在採用 Cu 凸塊下，金線所產生的應力值也較使用 Au 凸塊時更佳。因此，我們可以說在本研究的構裝體中，Cu 凸塊為一相對較佳的選擇。

4-3 Al_2O_3 基板下，改變 Cu 凸塊半徑與高度之應力和位移量分析

4-3-1 Cu 凸塊高度 $50\mu m$ ，不同凸塊半徑之應力與位移量分析

固定 Al_2O_3 基板、金線厚度為 $8\mu m$ 與凸塊高度為 $50\mu m$ ，比較不同凸塊半徑($15\mu m$ 、 $25\mu m$ 、 $35\mu m$)之分析結果，將案例 O、P、Q 之最大應力值與最大位移量分別繪於圖 4-18、圖 4-19。跟之前所有的案例相比，由圖中可以看出當把基板材料改變為 Al_2O_3 時，由於其熱傳導係數遠低於原先的 AlN ，因此熱將過度積聚於金線與凸塊上造成其溫度梯度變化更加大，由金線與凸塊的等溫線圖 4-20 中可以明顯比較出在相同的凸塊半徑下，以 Al_2O_3 為基板材料時，溫度梯度的變化遠比以 AlN 為基板來的大，尤其在金線部分更為明顯，故金線的最大應力值在不論改變凸塊半徑後將比以 AlN 為基板時升高許多；此外，凸塊最大應力值在 A.W 後皆會比 B.W 狀態提高，而金線部分則沒有一定趨勢。在最大位移量方面，凸塊與金線的趨勢和前面的案例一樣，亦即在凸塊的最大位移量會隨其半徑增加而變大，金線則相反；但整體而言在以 Al_2O_3 為基板的情況下，不論是凸塊或金線之最大位移量皆會高於以 AlN 為基板的案例，這也是由於 Al_2O_3 熱傳導係數遠低於 AlN 的緣故，使得凸塊與金線的溫度較高，因此最大位移量增加。

4-3-2 Cu 凸塊高度 100 μm ，不同凸塊半徑之應力與位移量分析

固定 Al_2O_3 基板、金線厚度為 8 μm 與凸塊高度為 100 μm ，比較不同凸塊半徑(15 μm 、25 μm 、35 μm)之案例 R、S、T 分析結果。由圖 4-21 可以看出凸塊最大應力值範圍仍低於金線部分；此外，金線最大應力值在 A.W 後皆會比 B.W 狀態提高，而凸塊部分則沒有一定趨勢，這點和 4-4-1 節的情形相反。對於最大位移量來說(圖 4-22)，由於凸塊高度增加以及基板材料的雙重改變下，整體的最大位移量將達到所有案例中最高值，在此比較 4-2-2 節 L、M、N 案例之溫度梯度分佈圖 4-23，可以看出基板材料的改變對於凸塊與金線溫度分布之影響。

4-3-3 Al_2O_3 基板下，比較不同 Cu 凸塊直徑高度比之應力與位移量分析

本節同 4-3-2 節，將針對不同凸塊的直徑高度比由案例 O~T 來做探討。首先由圖 4-24 可以看到在任何不同凸塊的直徑高度比值下，凸塊最大應力值不論在 B.W 或 A.W 狀態皆小於金線，此外當凸塊直徑高度比值最小時，其最大應力值於 B.W 及 A.W 狀態下差距最大，其餘則是變化不大。對於最大位移量的分析可以由圖 4-25 觀察到一個有趣的現象，即不管在任何不同凸塊直徑高度比值下，金線在 A.W 狀態後其最大位移量並無多大變化，由此可以推斷出在以 Al_2O_3 為基

板材料時，改變凸塊直徑高度比值對於金線經 A.W 狀態後幾乎毫無影響，這可能是由於 Al_2O_3 的熱傳導係數過低，使得熱難以傳到構裝體下部並累積於基板上方的元件，造成金線整體溫度過高且無明顯差距所致。



第五章 結論與未來展望

5-1 結論

本文針對高頻覆晶構裝來分析殘留應力與晶片工作之熱應力，在不同設計參數下經數值模擬以探討其應力與位移的變化情形，詳細的研究結果在前章已有討論與敘述，在此總結歸納以下結論：

- 1、在高頻覆晶構裝體中，金線的選用若以固力之應力與位移量來說其厚度越薄越佳，但就熱傳的角度來看，金線厚度越厚，將可提高構裝體的熱傳效果。
- 2、傳輸訊號的凸塊材質以金和銅來比較，由於機械與熱傳性質上的差異，銅凸塊比金凸塊更可以有效降低其本身的殘留應力與晶片工作後的最終熱應力。
- 3、銅凸塊在直徑與高度設計的採用上，若是僅考量凸塊最大應力值，在此建議選用較矮胖型的凸塊形狀，即直徑尺寸大於高度尺寸。
- 4、對於基板材料若以金線部分的應力大小為考量，可以選用 AlN 為材料，且金線與凸塊部分將不會產生較大之位移變化量，亦即可避免翹曲現象發生。

5-2 未來展望

在本文中進行數值模擬的模型僅考慮一般覆晶構裝體較基本之設計元件，然而現在的覆晶構裝為了強調有效降低其溫度以及所產生的熱應力，都做了很多改良；例如在晶片上方加設散熱裝置或者基板內部設計熱通道(Thermal Vias)來降低晶片的工作溫度；此外使用新型的同軸式(Co-axial)覆晶構裝得以在晶片與基板中間加入填膠並降低熱應力大小，但是往往在針對散熱效果所附加的設計將增加應力發生，而為了加入填膠卻又使晶片溫度升高，如何在這中間取得平衡點，未來皆可以本文的分析方式來探討構裝體中殘留應力與熱應力的行為。此外對於現在多晶片模組(Multi-Chip Module；MCM)而言，構裝體在 PCB 板上的排列方式勢必將造成更大的散熱與熱應力問題，這些種種的問題在未來都是很值得去做探討。

參考文獻

- [1] L. T. Yeh, “Review of Heat Transfer Technologies in Electronic Equipment”, Journal of Electronic Packaging, Vol.117, p.333-339, 1995
- [2] C. Chapman, “The Basic of Package/Device Cooling”, Electronic Packaging and Production, McGraw-Hill, p.57-60, 1998
- [3] R. Tummala, “Fundamentals of Microsystems Packaging”, McGraw-Hill, 2002
- [4] 鍾文仁, “IC 封裝製程與 CAE 應用”, 全華出版社, 2003
- [5] S. Y. Teng, and T. Y. Lee, “Thermal Evaluation-Driven Short-Cycle Re-Design”, IEEE-Electronic Components and Technology Conference, pp.289-295, Motorola, Inc. 1997.
- [6] F. Christiaens, and E. Beyne, “Transient Thermal Modeling and Characterization of a Hybrid Component”, IEEE Electronic Packaging Technology Conference, p.154-164, 1996
- [7] J. H. Lau., “Ball Grid Array Technology”, McGraw-Hill, PP.1-636, 1995
- [8] M. Amagai, “Chip Scale Package (CSP) Solder Joint Reliability and Modeling”, Microelectronics and Reliability, Vol.39, p.463-477, 1999
- [9] J. W. Winslow, “Some Observations of Solder Joint Failure under Tensile-Compressive Stress”, Adv Electron Packaging, p.1019, 1993
- [10] D. J. Xie and Z.P. Wang, “Process Capability Study and Thermal

- Fatigue Life Prediction of Ceramic BGA Solder Joint”, Journal of Finite Element in Analysis and Design, p.31-45, 1998
- [11] Taekoo Lee, Jinhyuk Lee and Ilguy Jung, “Finite Element Analysis for Solder Ball Failures in Chip Scale Package”, Microelectronics and Reliability, Vol.38, p.1941-1947, 1998
- [12] M. Bougataya, A. Lakhsasi, Y. Savaria and D. Massicotte, “Stress and Distortion Behavior for VLSI Steady State Thermal Analysis”, Electrical and Computer Engineering-IEEE CCECE 2003, Vol.1, p.111-116, 2003
- [13] Guotao Wang, Jie-Hua Zhao, Min Ding and Paul S. Ho, “Thermal Deformation Analysis on Flip-Chip Packages Using High Resolution Moire Interferometry”, Thermal and Thermomechanical Phenomena in Electronic Systems, p.869- 875, 2002
- [14] J. H. Lau, and D. W. Rice, “Thermal Fatigue Life Prediction of Flip Chip Solder Joints by Fracture Mechanics Method” , Advances In Electronic Packaging ASEM, p.385-392, 1992
- [15] T. H. Ho, J. Y. Lee, R. S. Lee and A. W. Lin, “Linear Finite Element Stress Simulation of Solder Joints on 255 I/O Plastic BGA IC Package Under Thermal Cycling” , Electronic Components and Technology Conference, Proceeding, p.930-936, 1995
- [16] Frank M. White, “VISCOUS FLUID FLOW”, McGraw-Hill, p.84, 1991
- [17] James M. Gere, “Mechanics of Materials”, Brooks/Cole, p.145-150,

2001

- [18] 徐梓青, “FC-BGA 構裝體的數值分析與最佳化研究”, 國立成功大學碩士論文, 2004
- [19] ANSYS Analysis System User Guide Documentation, Version 9.0, 2004
- [20] 林基正, “微電子元件封裝可靠度暨散熱特性之統計分析與驗證”, 國立清華大學博士論文, 2002
- [21] J. Beleran and A. Turiano, “Tail Pull Strength of Cu Wire on Gold and Silver-plated Bounding Leads”, Semicon Singapore 2005



表附錄

表 2-1 模型幾何尺寸表

	範圍	備註
Cabinet (μm)	13700*13000*18000	Dry Air
晶片體積 (μm)	600*500*100	GaAs
基板體積 (μm)	1600*2200*250	AlN, Al_2O_3
線路厚度 (μm)	2,4,8	Au
凸塊半徑 (μm)	15,25,35	Au ,Cu
凸塊高度 (μm)	50,100	Au ,Cu
PCB 板體積 (μm)	5500*5500*350	AlN
錫球半徑、高度 (μm)	250,500	PbSn
熱源 (μm)	222*43	Total 0.04W
流體型態	自然對流	

表 2-2 線性材料性質表

材料名稱 材料性質	GaAs	AlN	Al ₂ O ₃	PbSn
$k(W/m-^{\circ}k)$	54	170	27	34
$\rho(kg/m^3)$	5230	3260	3650	8640
$c_p(J/kg-^{\circ}k)$	910	910	910	150
CTE(ppm)	6	4.6	7.4	24.5
ν	0.31	0.26	0.22	0.35
E(GPa)	85.9	275	370	10.3

表 2-3 塑性材料性質表

材料名稱 材料性質	Au	Cu
$k(W/m-^{\circ}k)$	313	387.6
$\rho(kg/m^3)$	19281	8954
$c_p(J/kg-^{\circ}k)$	97	383.1
CTE(ppm)	16.7	16.4
ν	0.42	0.343
E(GPa)	77.2	110
Y_s (MPa)	215	200
Tangent Modulus(MPa)	300	800

表 4-1 Au 凸塊模擬案例表

基板材質	凸塊材質	凸塊高度	凸塊半徑	金線厚度	編號
AlN	Au	50 μ m	25 μ m	2 μ m	A
				4 μ m	B
				8 μ m	C
基板材質	凸塊材質	凸塊高度	金線厚度	凸塊半徑	編號
AlN	Au	50 μ m	8 μ m	15 μ m	D
				25 μ m	C
				35 μ m	E
AlN	Au	100 μ m	8 μ m	15 μ m	F
				25 μ m	G
				35 μ m	H

表 4-2 Cu 凸塊模擬案例表

基板材質	金線厚度	凸塊材質	凸塊高度	凸塊半徑	編號
AlN	8 μ m	Cu	50 μ m	15 μ m	I
				25 μ m	J
				35 μ m	K
			100 μ m	15 μ m	L
				25 μ m	M
				35 μ m	N
基板材質	金線厚度	凸塊材質	凸塊高度	凸塊半徑	編號
Al ₂ O ₃	8 μ m	Cu	50 μ m	15 μ m	O
				25 μ m	P
				35 μ m	Q
			100 μ m	15 μ m	R
				25 μ m	S
				35 μ m	T

表 4-3 凸塊最大等效應力與最大位移量結果表

狀態 案例編號	Bump B.W		Bump A.W	
	Stress (MPa)	Displacement (μ m)	Stress (MPa)	Displacement (μ m)
A	261.642	0.538379	251.418	0.302335
B	275.556	0.560891	270.007	0.327686
C	273.969	0.607927	268.492	0.370332
D	262.166	0.602488	277.389	0.362268
E	266.933	0.615634	276.905	0.380229
F	265.893	0.775112	264.379	0.48842
G	264.473	0.767065	247.135	0.477049
H	262.902	0.758244	233.168	0.462913
I	252.016	0.594227	250.131	0.357139
J	260.325	0.594729	256.661	0.362281
K	258.761	0.600911	247.524	0.370771
L	266.988	0.747017	255.625	0.45597
M	246.88	0.751738	248.968	0.466272
N	245.817	0.756843	247.298	0.475584
O	243.143	0.719018	249.567	0.349001
P	253.604	0.734049	256.409	0.37047
Q	241.323	0.752524	242.366	0.392703
R	250.065	0.870291	221.079	0.423903
S	243.299	0.884042	245.476	0.443939
T	244.275	0.899752	248.107	0.463508

表 4-4 金線最大等效應力與最大位移量結果表

狀態 案例編號	Wire B.W		Wire A.W	
	Stress (MPa)	Displacement (μ m)	Stress (MPa)	Displacement (μ m)
A	257.177	0.640597	268.075	0.423774
B	250.546	0.709276	272.883	0.467504
C	265.795	0.833028	265.649	0.566034
D	279.772	0.863078	282.124	0.581903
E	263.656	0.808611	259.498	0.551782
F	284.721	0.970541	263.874	0.662663
G	282.265	0.992285	259.582	0.674841
H	271.221	1.009	262.302	0.679082
I	279.573	0.855697	281.925	0.577262
J	265.518	0.819021	265.692	0.557405
K	263.865	0.792349	259.507	0.54097
L	270.62	0.998339	261.608	0.672911
M	269.819	0.977654	268.541	0.664267
N	274.267	0.951316	263.159	0.648688
O	288.888	0.966653	279.25	0.725873
P	279.731	0.95552	281.908	0.725844
Q	279.381	0.948845	282.157	0.726267
R	275.241	1.112	285.158	0.72517
S	277.914	1.103	282.296	0.725818
T	280.63	1.093	281.601	0.726257

表 4-5 晶片工作下熱分析結果表

結果 案例編號	晶片工作下 最高溫度 (°C)	晶片工作下 通過凸塊向下傳導 熱流量(W)
A	58.8802	0.0393047
B	58.1023	0.0393675
C	57.6111	0.0394004
D	58.9708	0.039038
E	57.1638	0.0395202
F	60.4010	0.0389231
G	58.1275	0.0393506
H	57.4260	0.0394854
I	58.6869	0.0391139
J	57.5058	0.0394278
K	57.1093	0.0395338
L	59.8372	0.0390289
M	57.9195	0.0393893
N	57.3182	0.0395049
O	59.8335	0.0389614
P	58.6038	0.0392903
Q	58.1620	0.0394097
R	60.9510	0.0389015
S	58.9913	0.0392695
T	58.3403	0.0393943

圖附錄

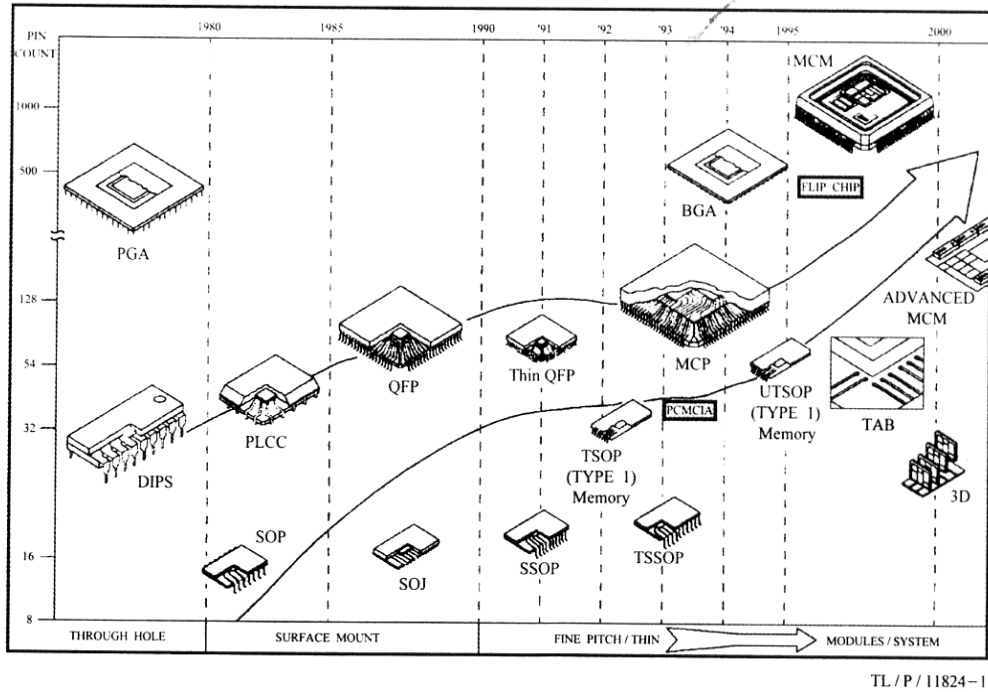


圖 1-1 IC 元件在封裝型態上的發展與演進[3]

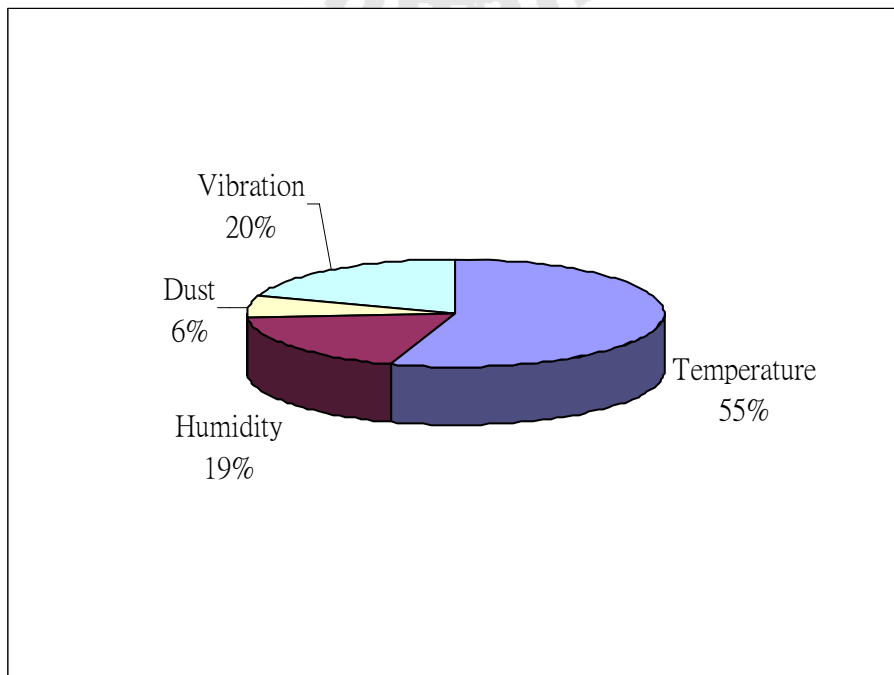
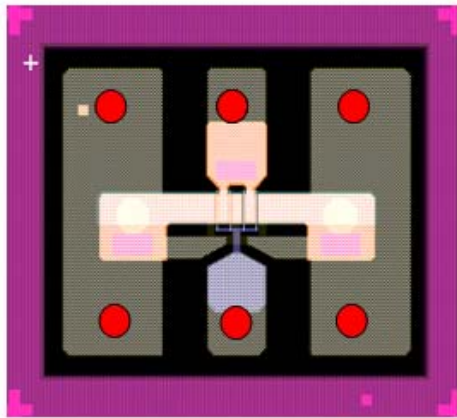
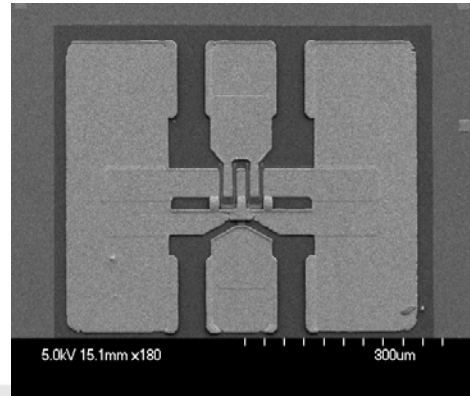


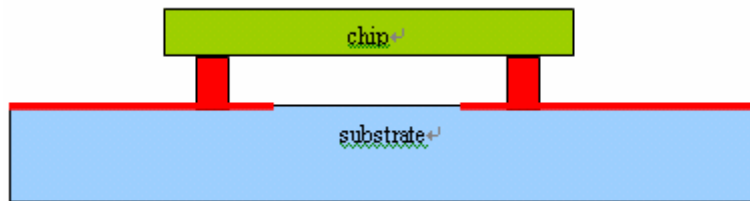
圖 1-2 引起電子元件損壞的主要因素[1]



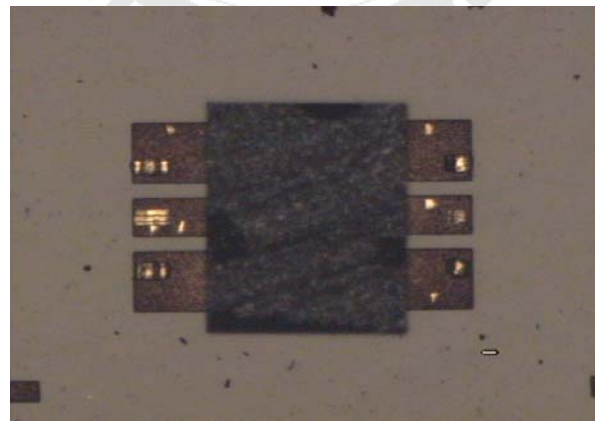
(a) 金線凸塊俯視圖



(b) 金線實體圖



(c) 構裝體側視圖



(d) 構裝體實體圖

圖 1-3 高電子遷移率電晶體覆晶封裝圖

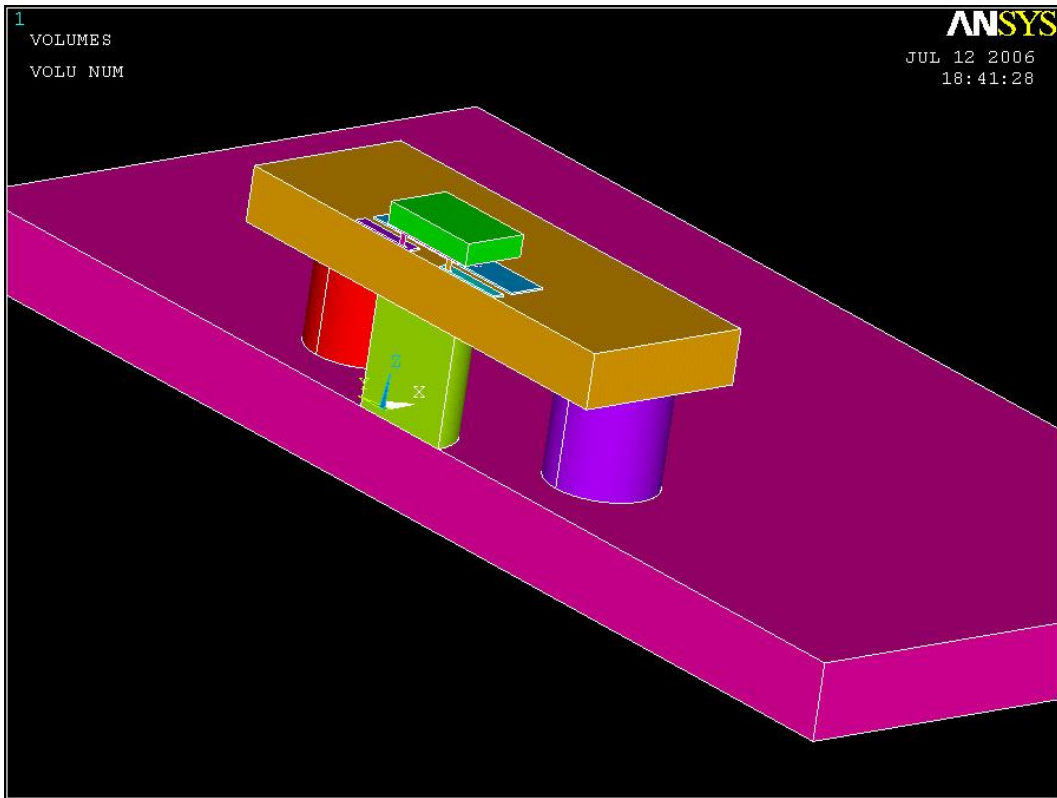


圖 2-1 二分之一模型幾何圖

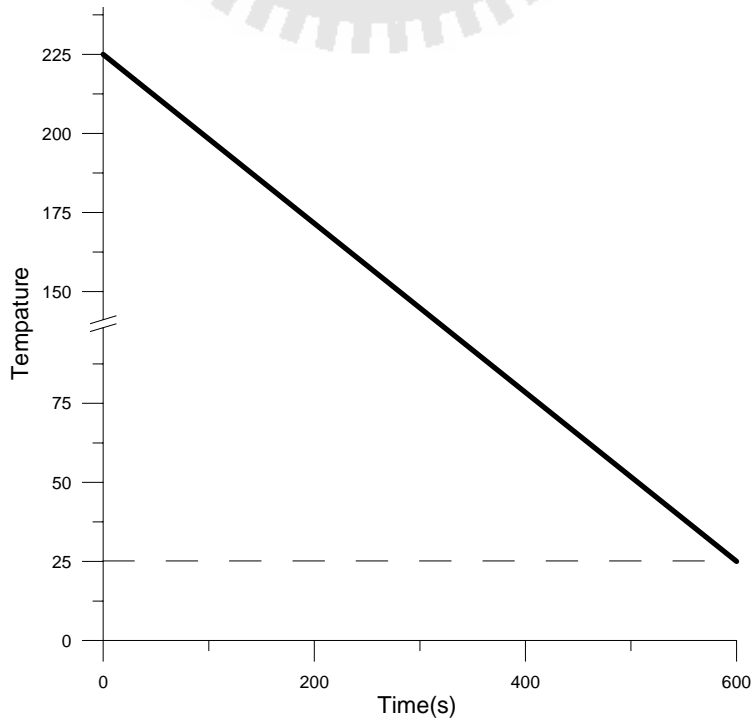


圖 2-2 降溫過程之溫度時間圖

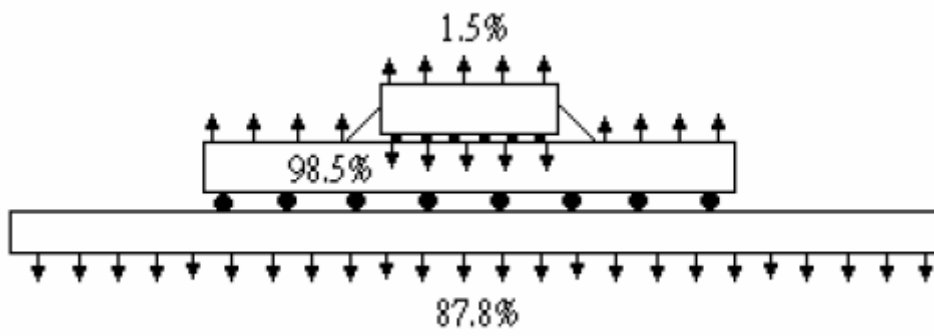


圖 2-3 覆晶構中散熱量分布率圖[18]

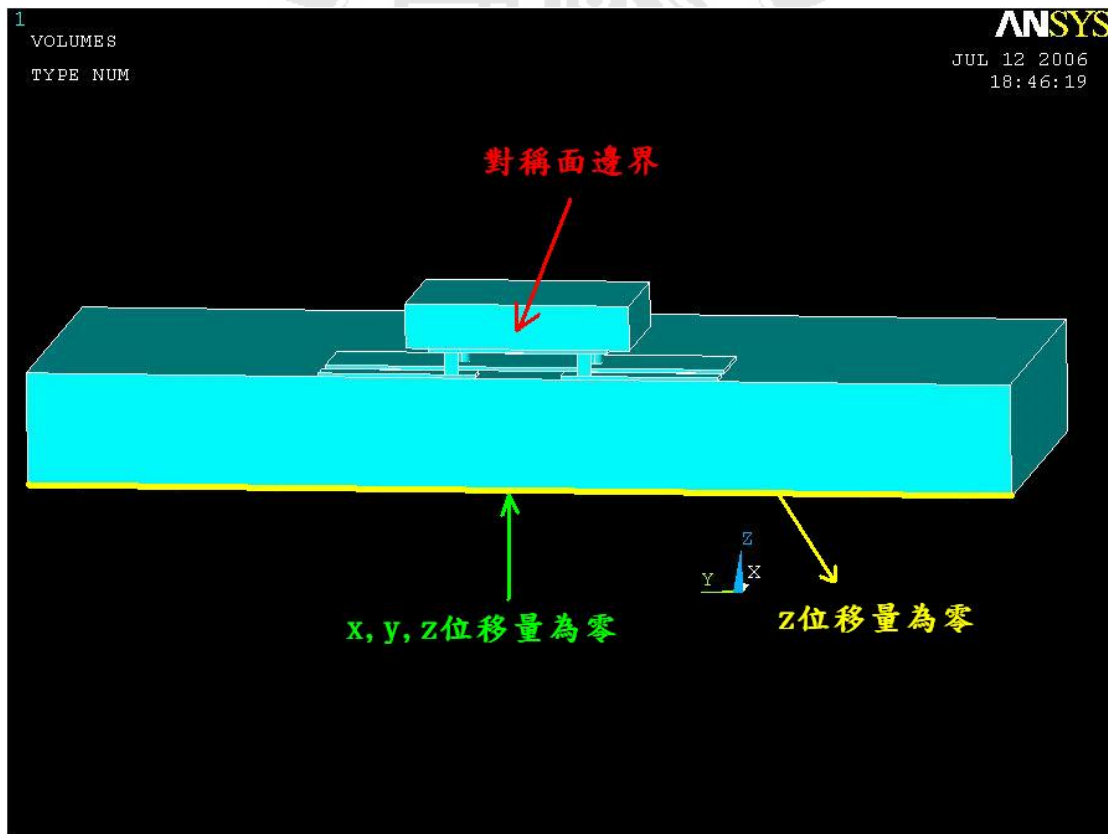


圖 2-4 邊界條件設定圖

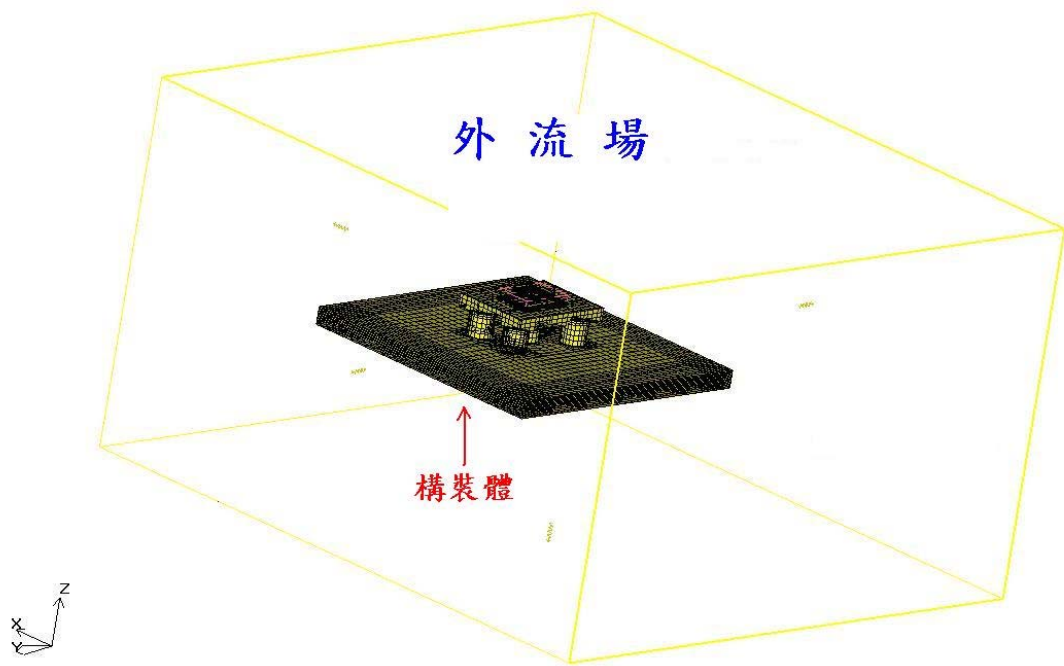


圖 2-5 ICEPAK 模擬模型圖

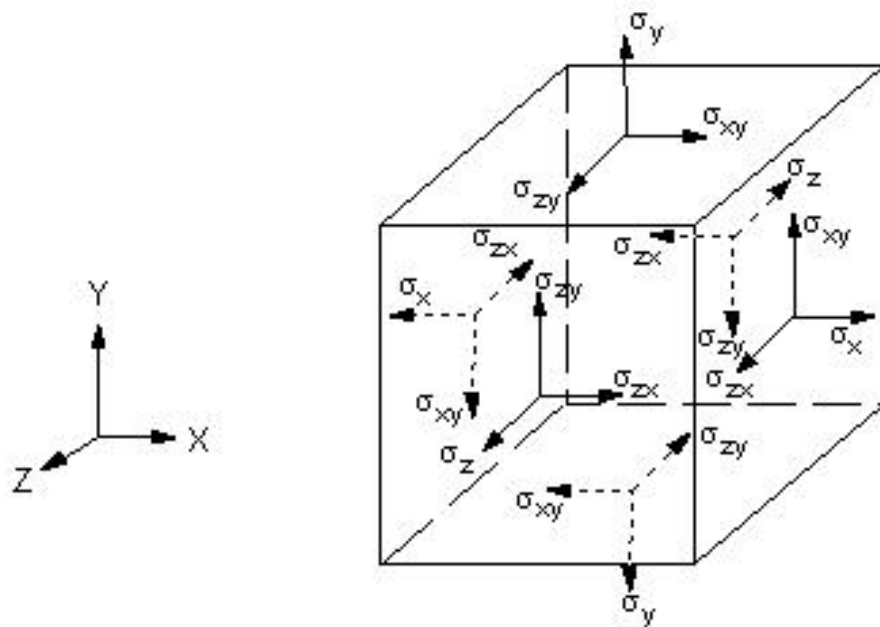
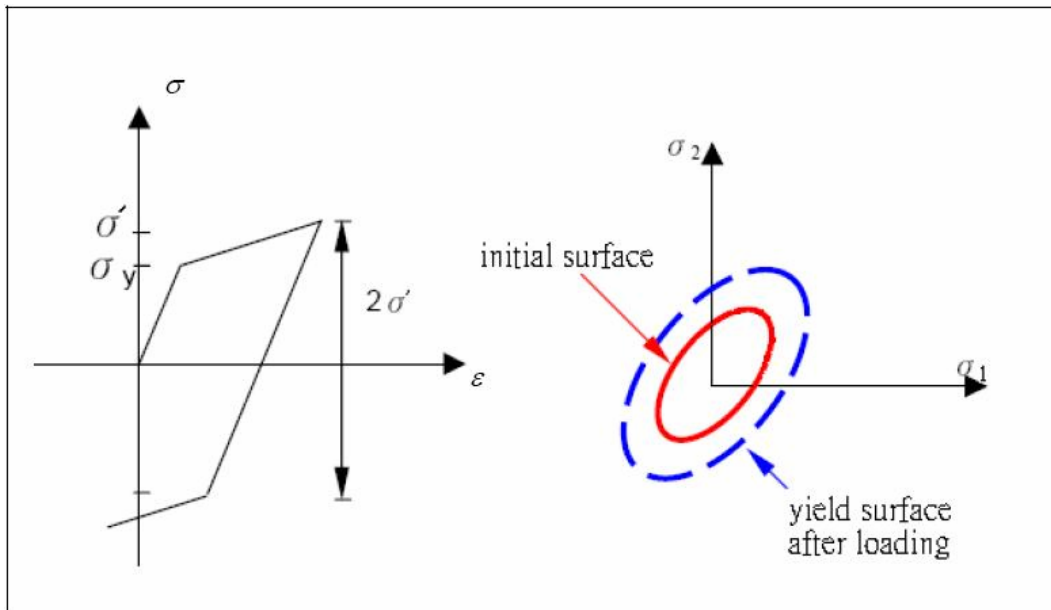
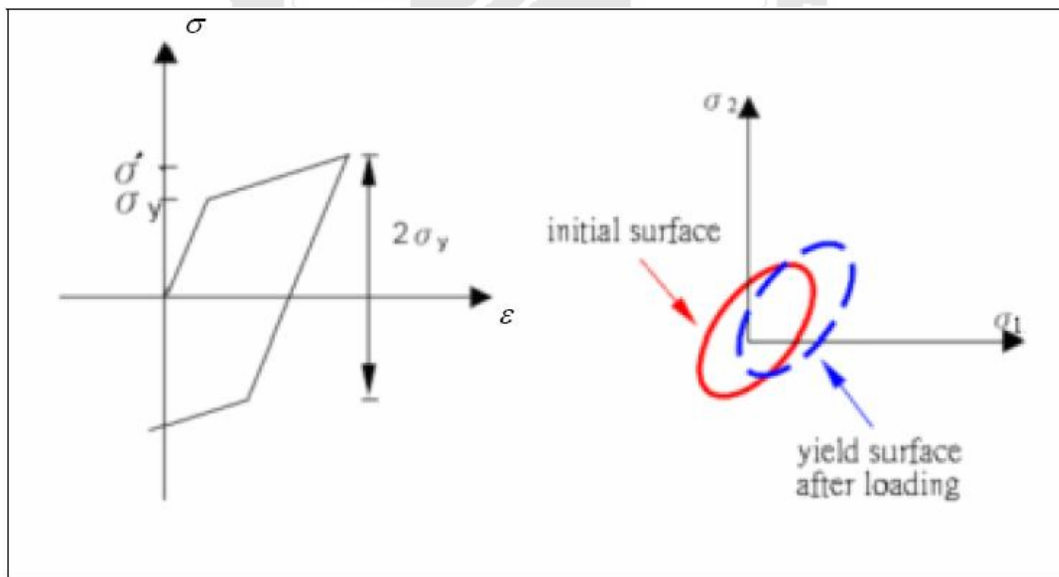


圖 2-6 單一元素之應力、剪應力向量圖[19]



(a) 等向強化準則



(b) 隨動強化準則

圖 2-7 材料之降伏準則[20]

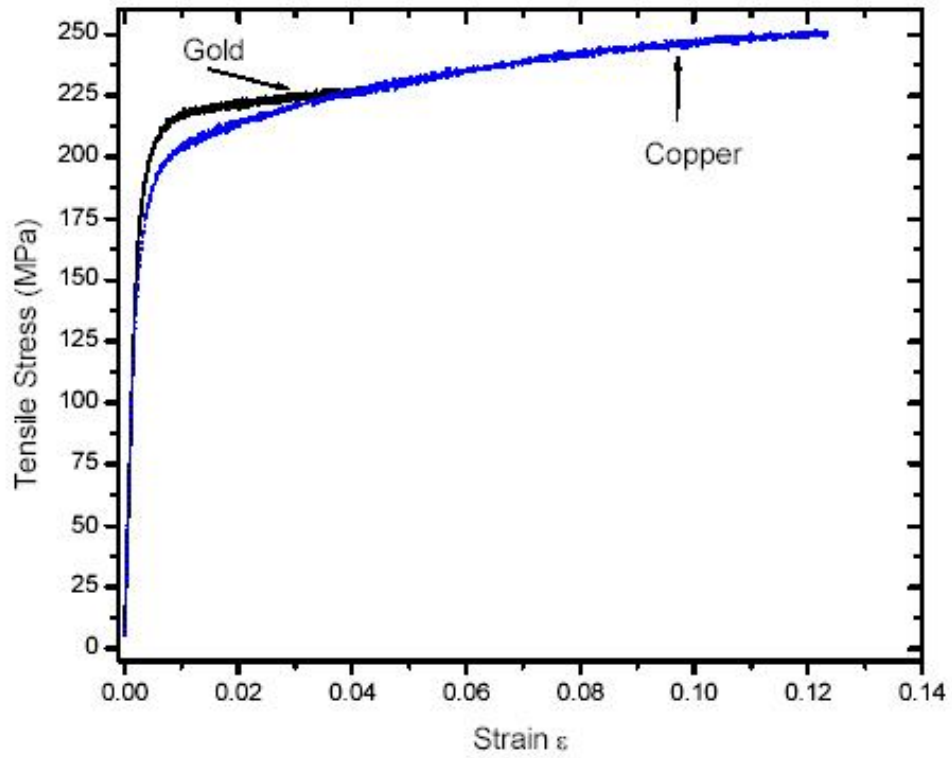


圖 2-8 塑性材料之雙線性應力應變圖[21]

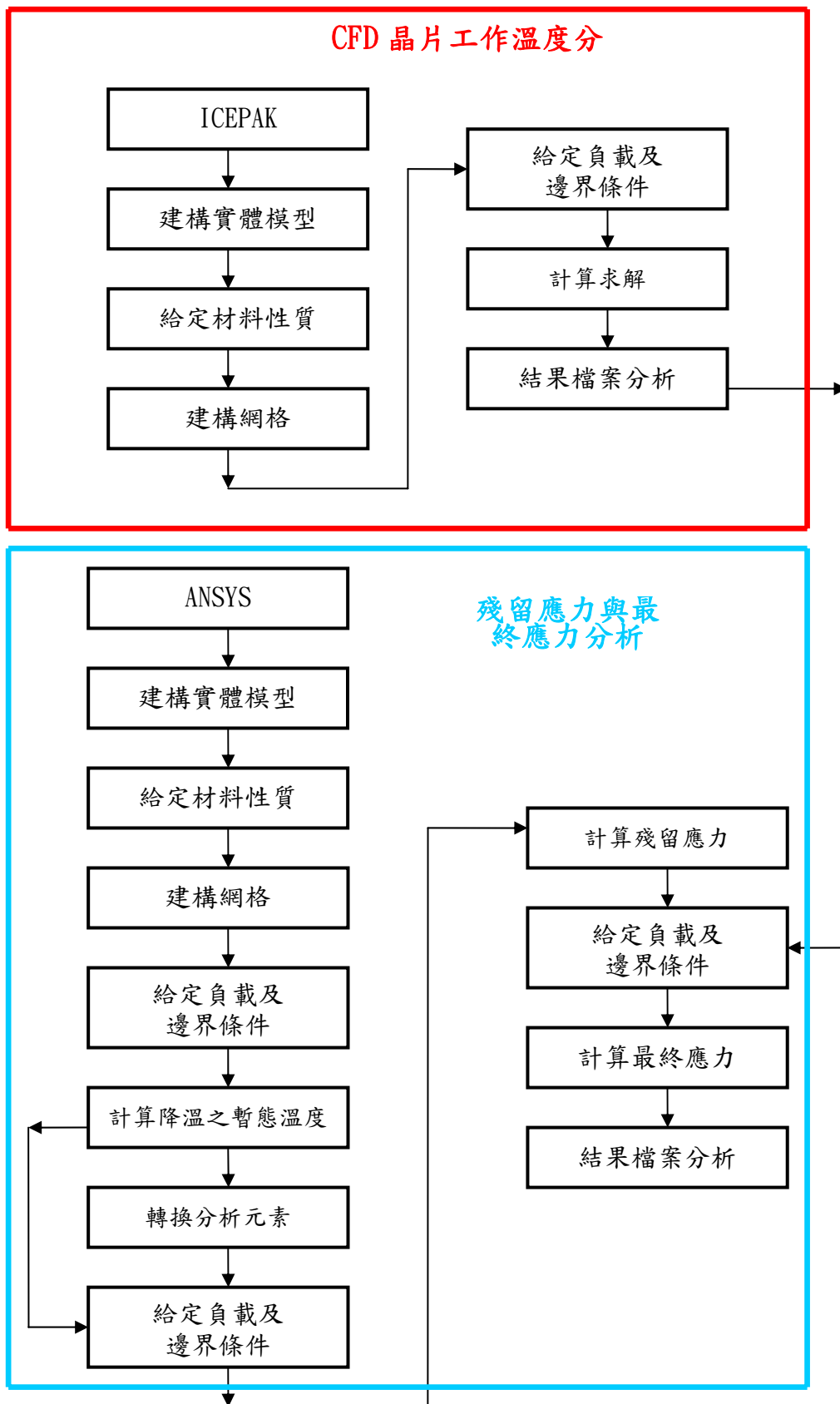


圖 3-1 模擬流程圖

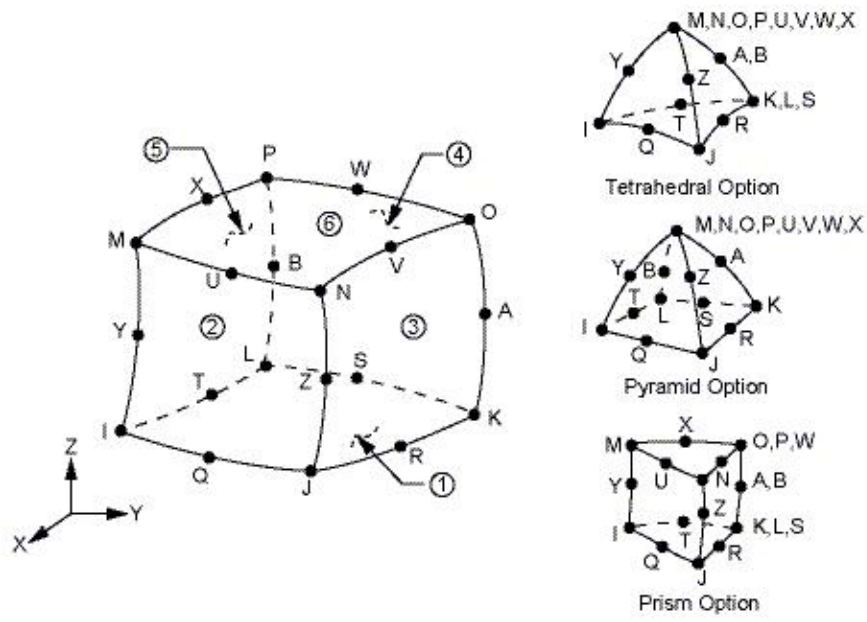


圖 3-2 20 節點之 Solid 元素[19]

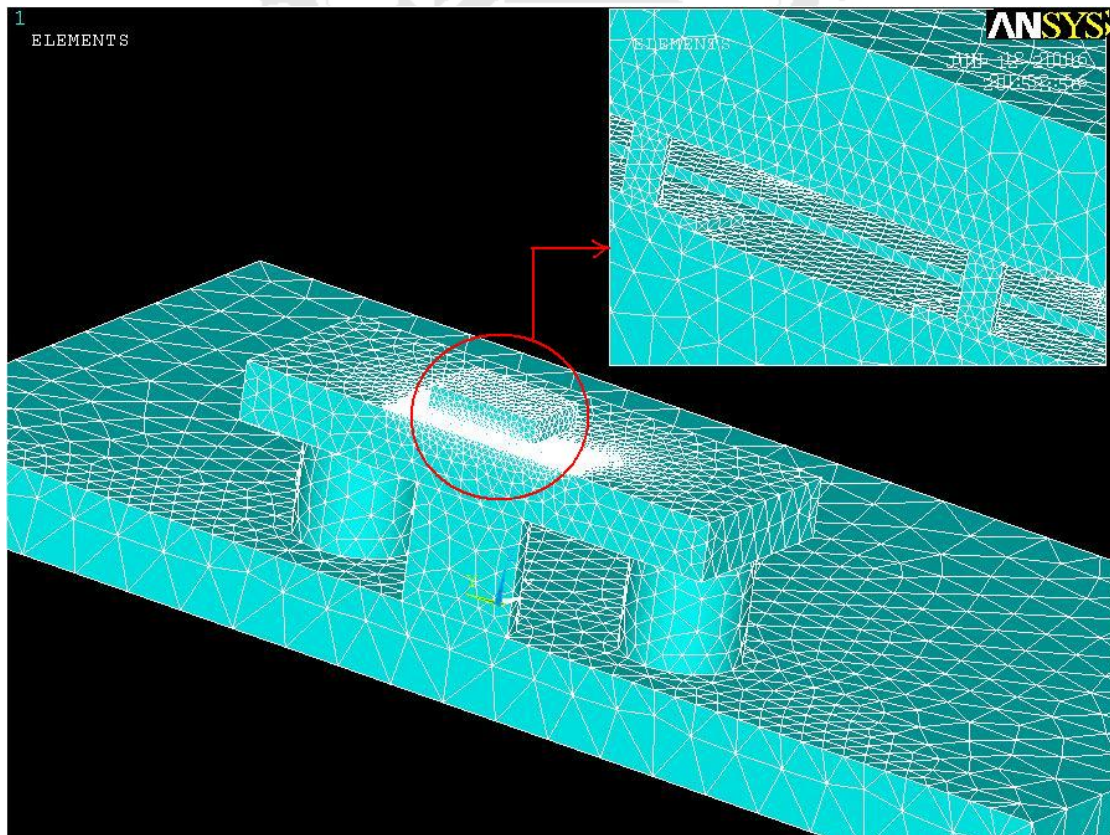
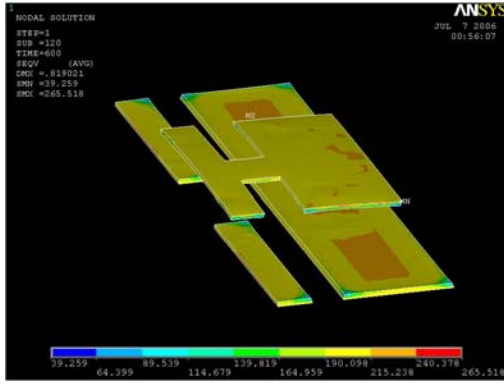
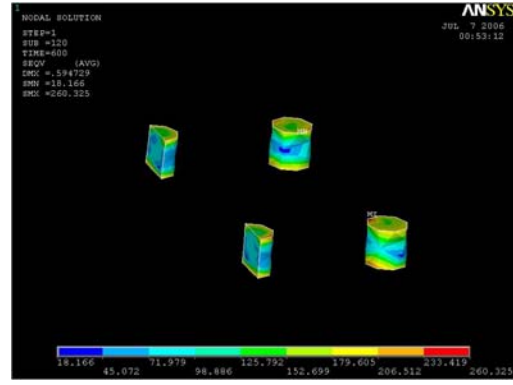


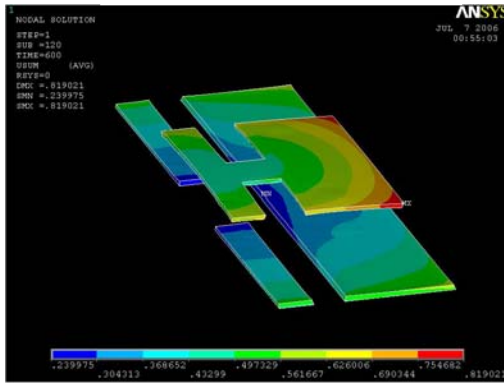
圖 3-3 模型整體與細部劃分之網格



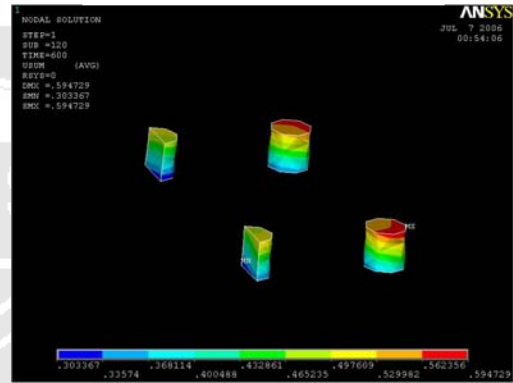
(a) 金線最大應力圖



(b) 凸塊最大應力圖

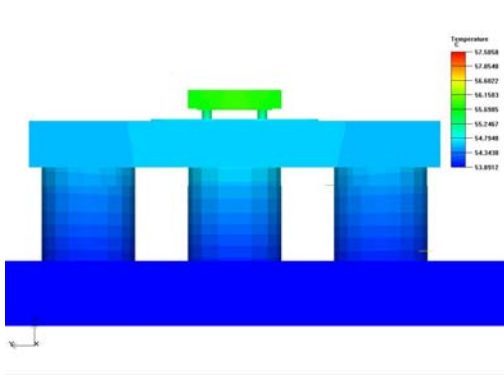


(c) 金線最大位移量圖

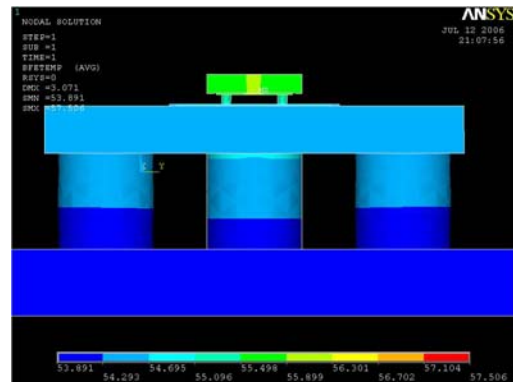


(d) 凸塊最大位移量圖

圖 3-4 金線與凸塊殘留應力分析結果圖(案例 G)

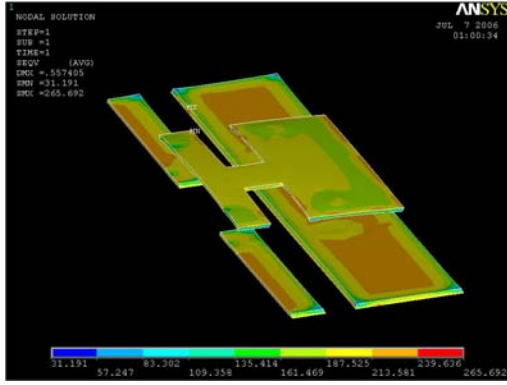


(a) ICEPAK 穩態溫度

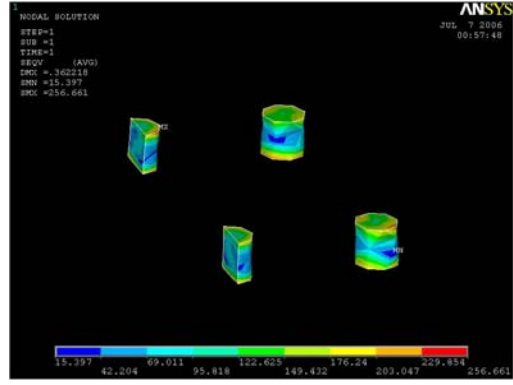


(b) ANSYS 穩態溫度圖

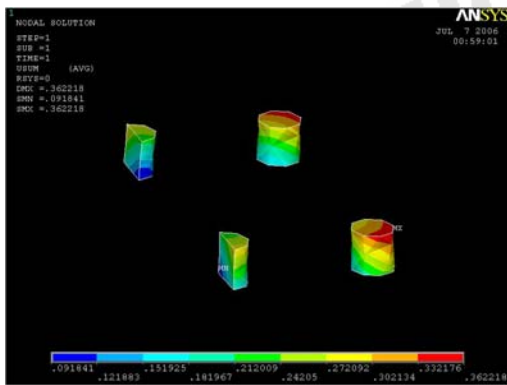
圖 3-5 晶片作用下之構裝體溫度分布圖(案例 G)



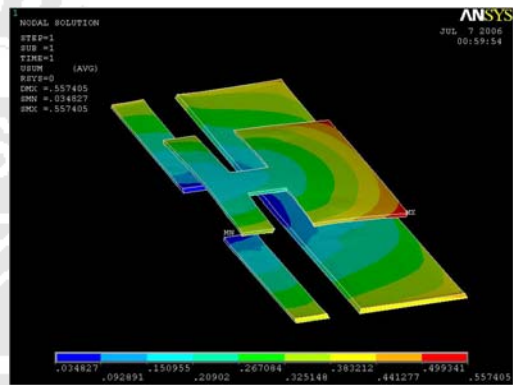
(a) 金線最大應力圖



(b) 凸塊最大應力圖



(c) 金線最大位移量圖



(d) 凸塊最大位移量圖

圖 3-6 金線與凸塊最終應力分析結果圖(案例 G)

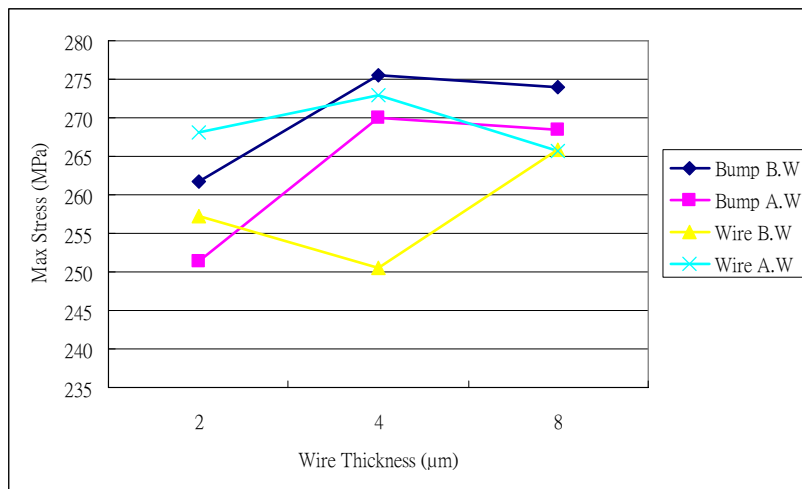
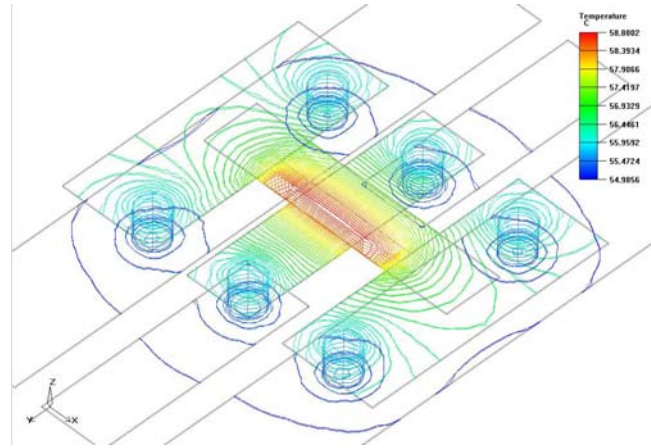
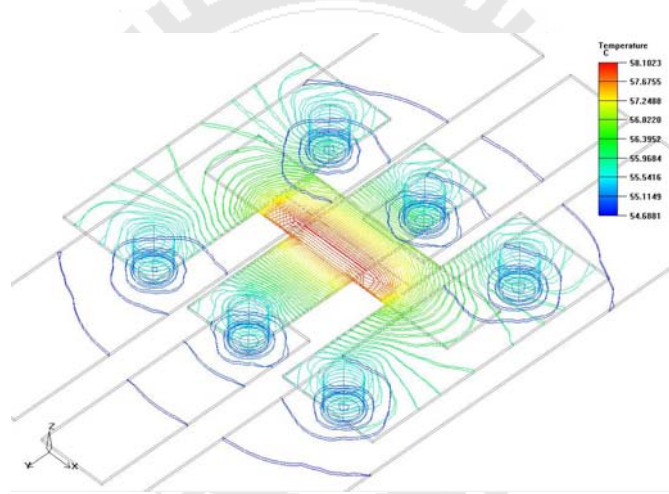


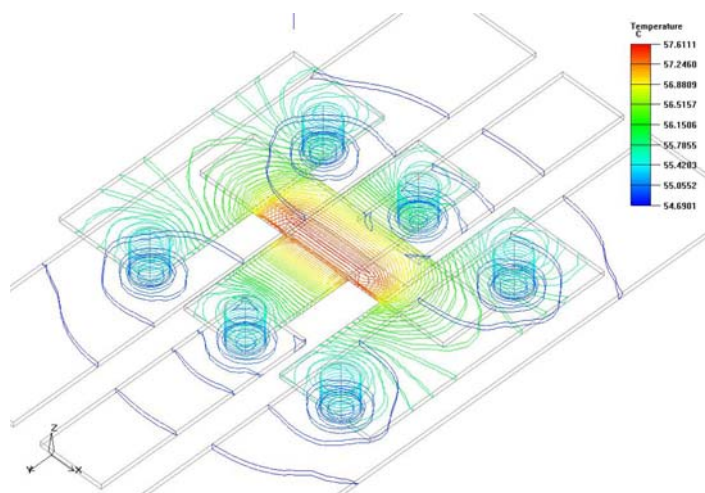
圖 4-1 案例 A,B,C 之最大應力值結果圖



(a)金線厚度為 2 μm (案例 A)



(b)金線厚度為 4 μm (案例 B)



(c)金線厚度為 8 μm (案例 C)

圖 4-2 不同金線厚度其溫度梯度分布圖

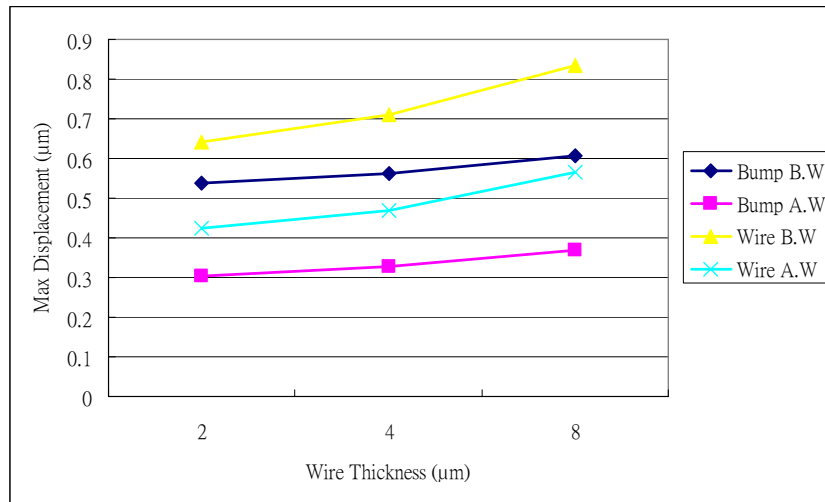


圖 4-3 案例 A,B,C 之最大位移量結果圖

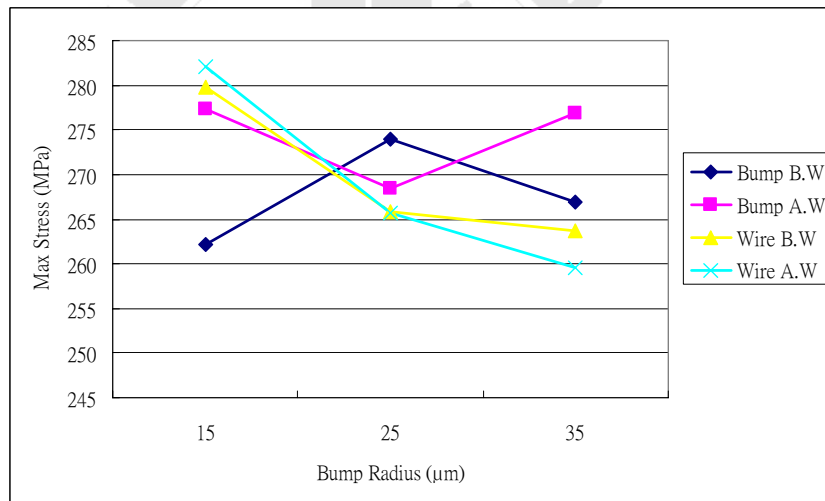


圖 4-4 案例 D,C,E 之最大應力值結果圖

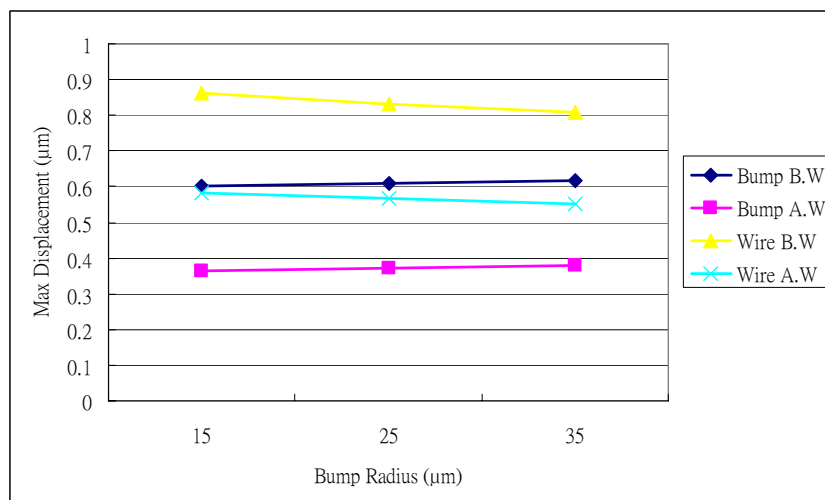


圖 4-5 案例 D,C,E 之最大位移量結果圖

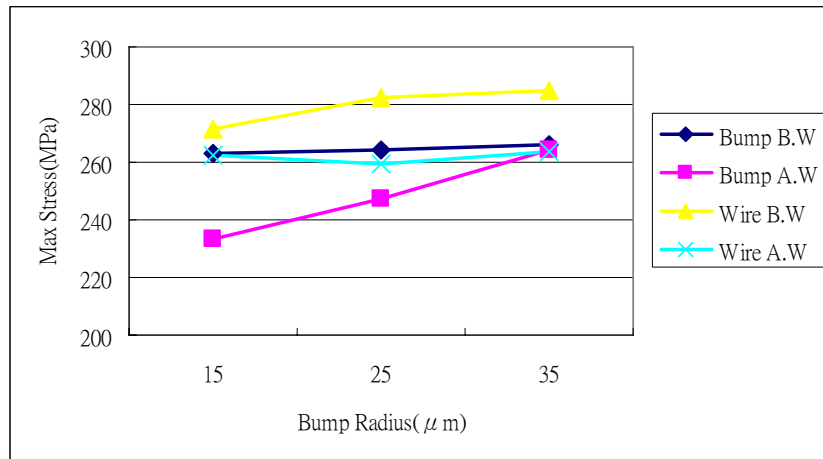


圖 4-6 案例 F,G,H 之最大應力值結果圖

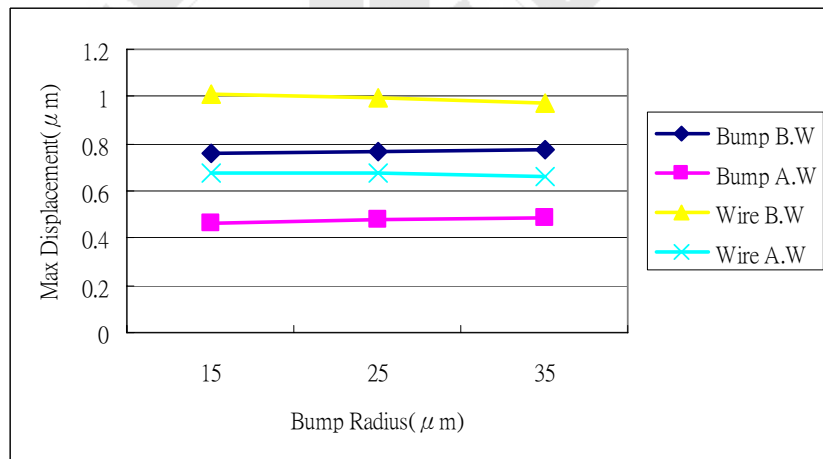


圖 4-7 案例 F,G,H 之最大位移量結果圖

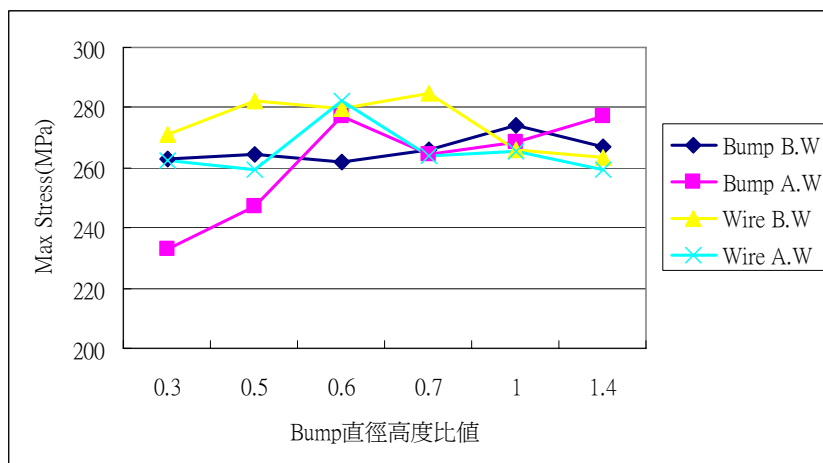


圖 4-8 C~H 等六案例下之最大應力值結果圖

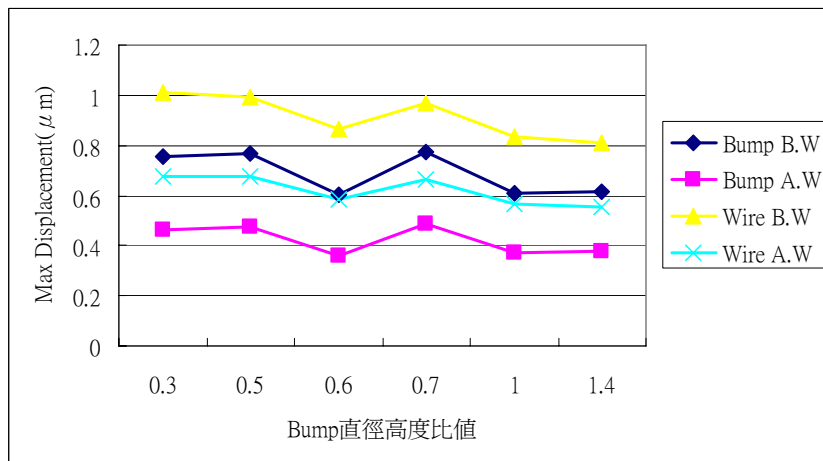


圖 4-9 C~H 等六案例下之最大位移量結果圖

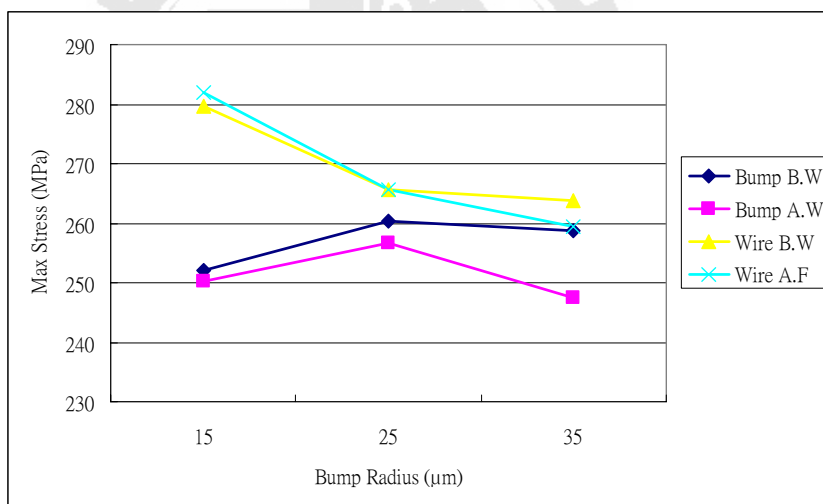


圖 4-10 案例 I,J,K 之最大應力值結果圖

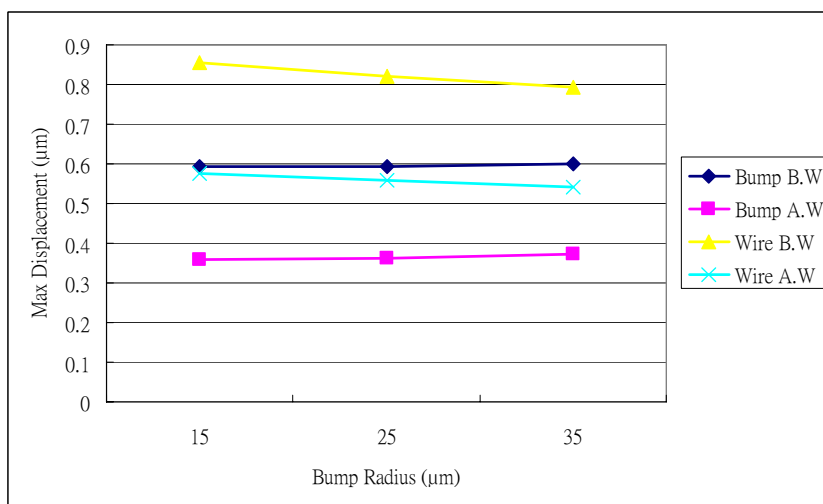


圖 4-11 案例 I,J,K 之最大位移量結果圖

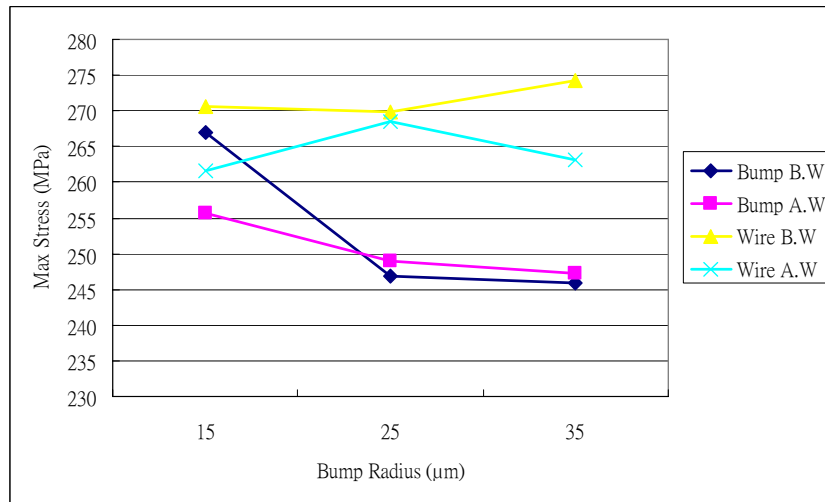


圖 4-12 案例 L,M,N 之最大應力值結果圖

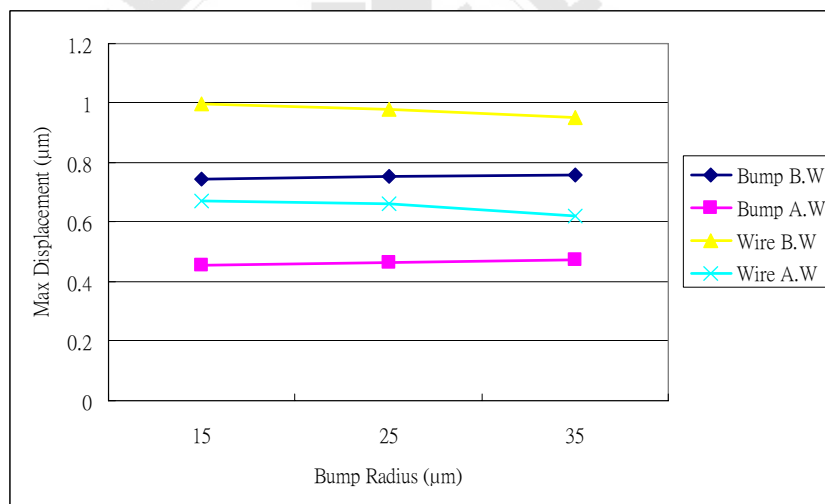


圖 4-13 案例 L,M,N 之最大位移量結果圖

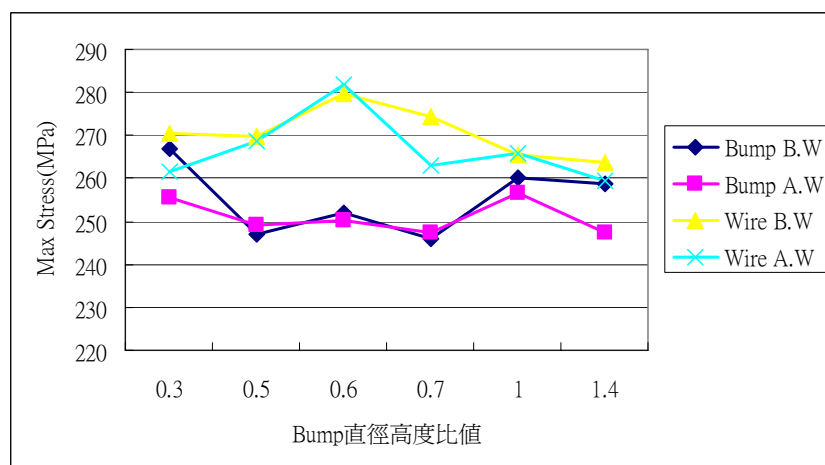


圖 4-14 I~N 等六案例之最大應力值比較圖

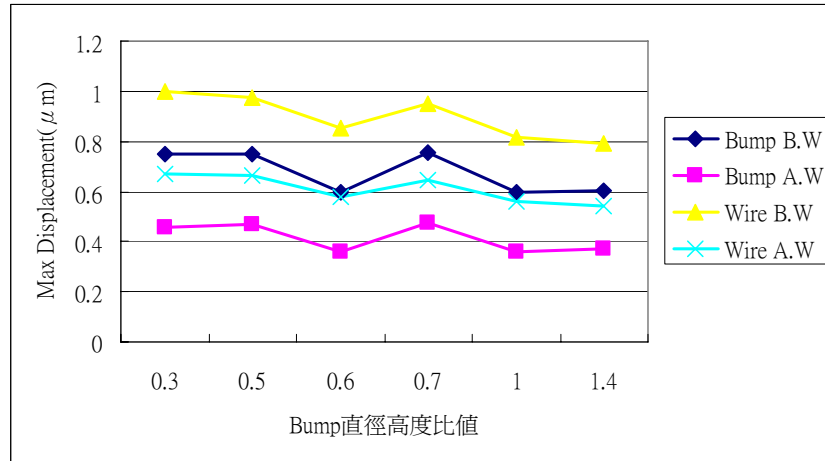


圖 4-15 I~N 等六案例之最大位移量比較圖

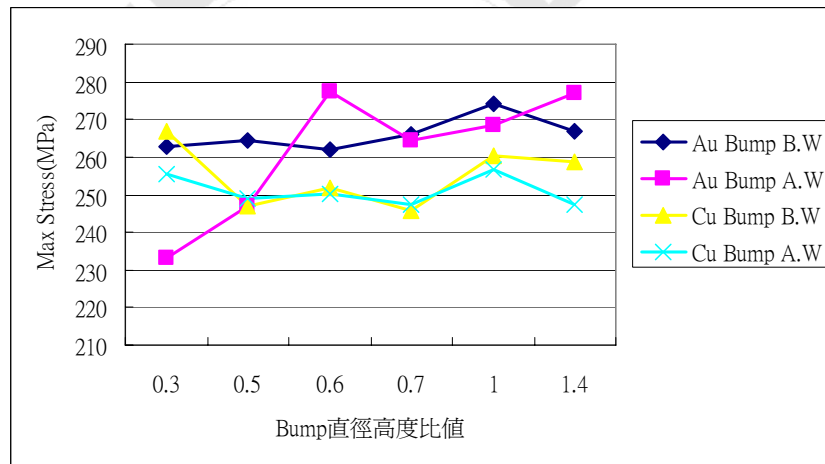


圖 4-16 Au 凸塊與 Cu 凸塊之凸塊最大應力值結果圖

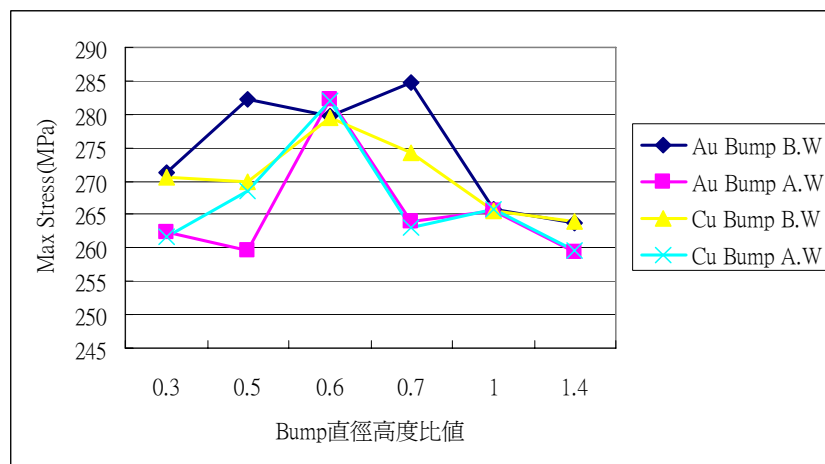


圖 4-17 Au 凸塊與 Cu 凸塊之金線最大應力值結果圖

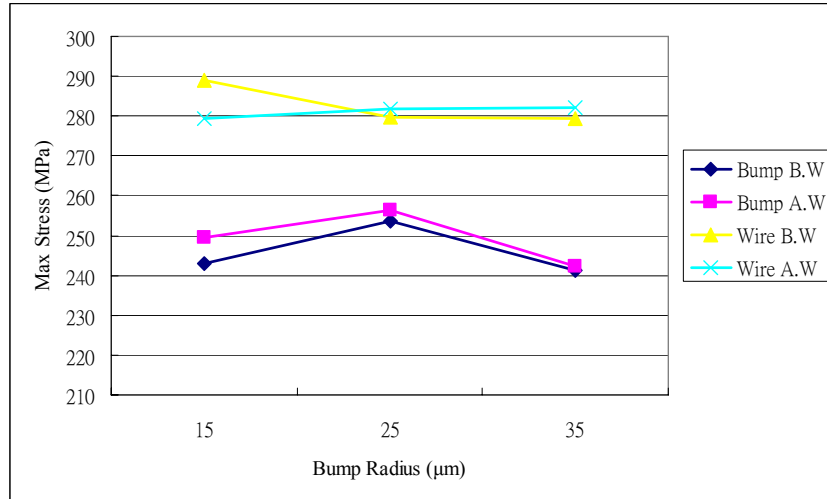


圖 4-18 案例 O,P,Q 之最大應力值結果圖

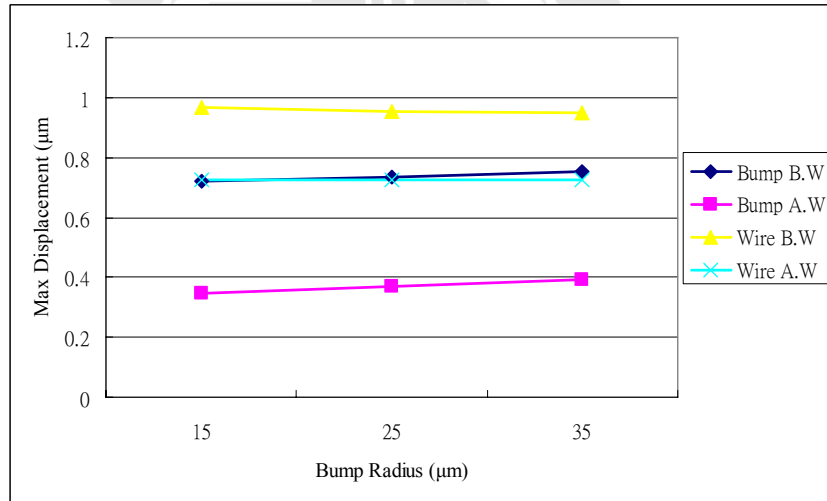


圖 4-19 案例 O,P,Q 之最大位移量結果圖

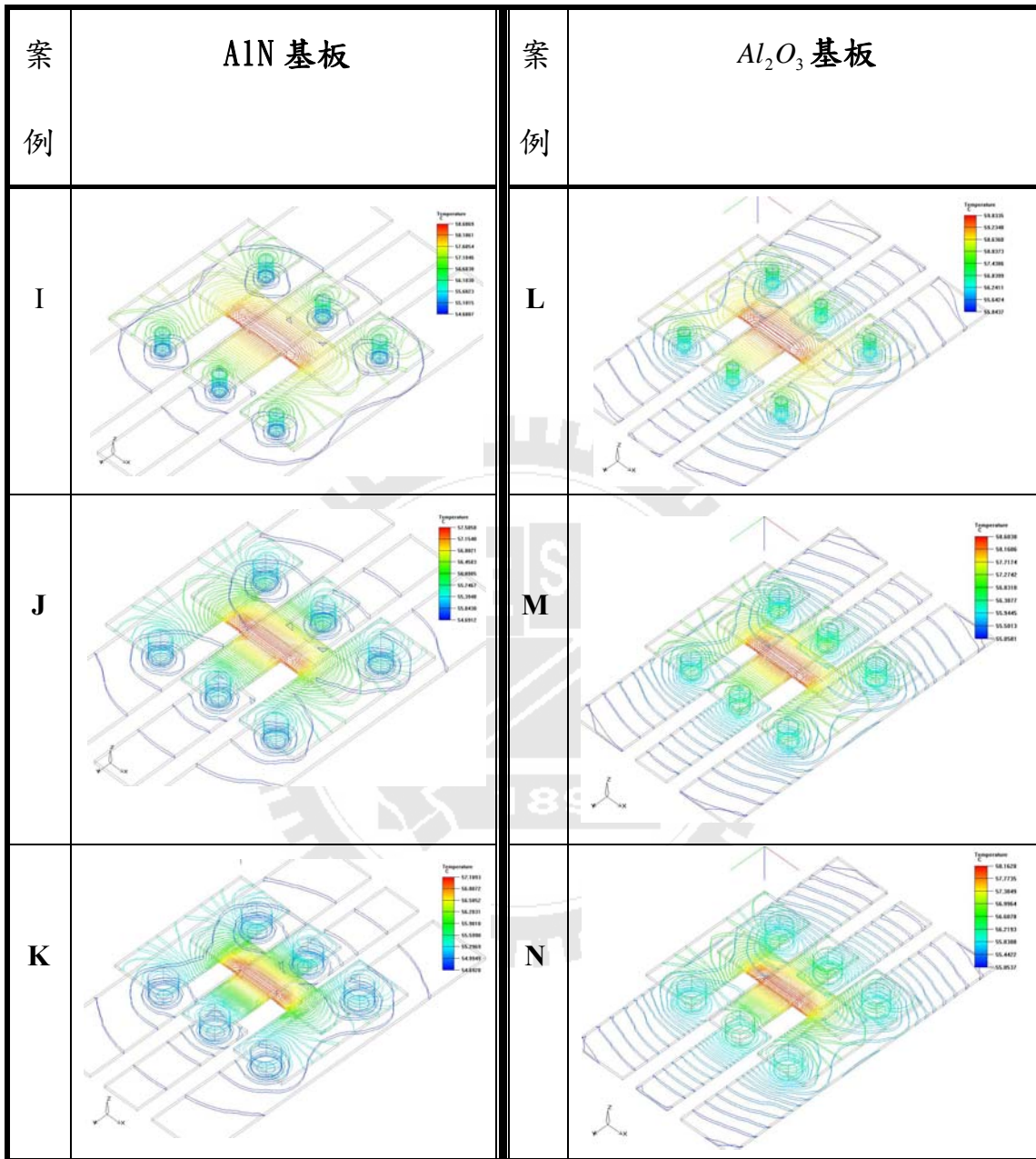


圖 4-20 凸塊高度 50 μ m，改變凸塊半徑與基板材料之溫度梯度比較圖

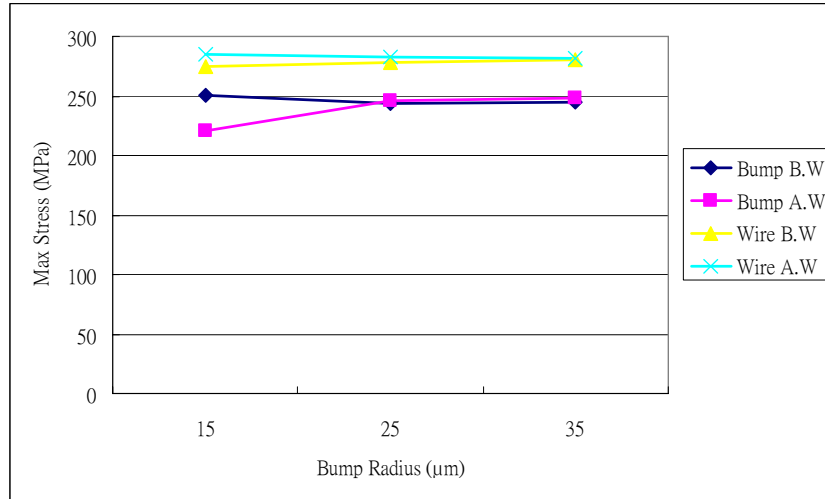


圖 4-21 案例 R,S,T 之最大應力值結果圖

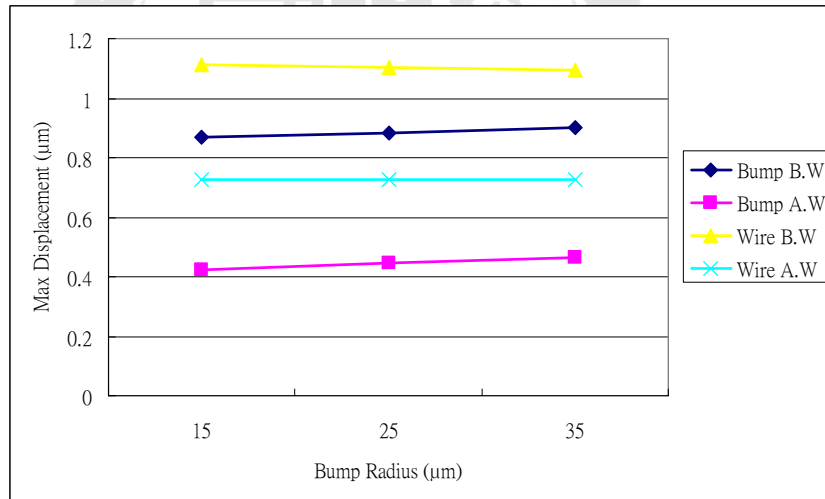


圖 4-22 案例 R,S,T 之最大位移量結果圖

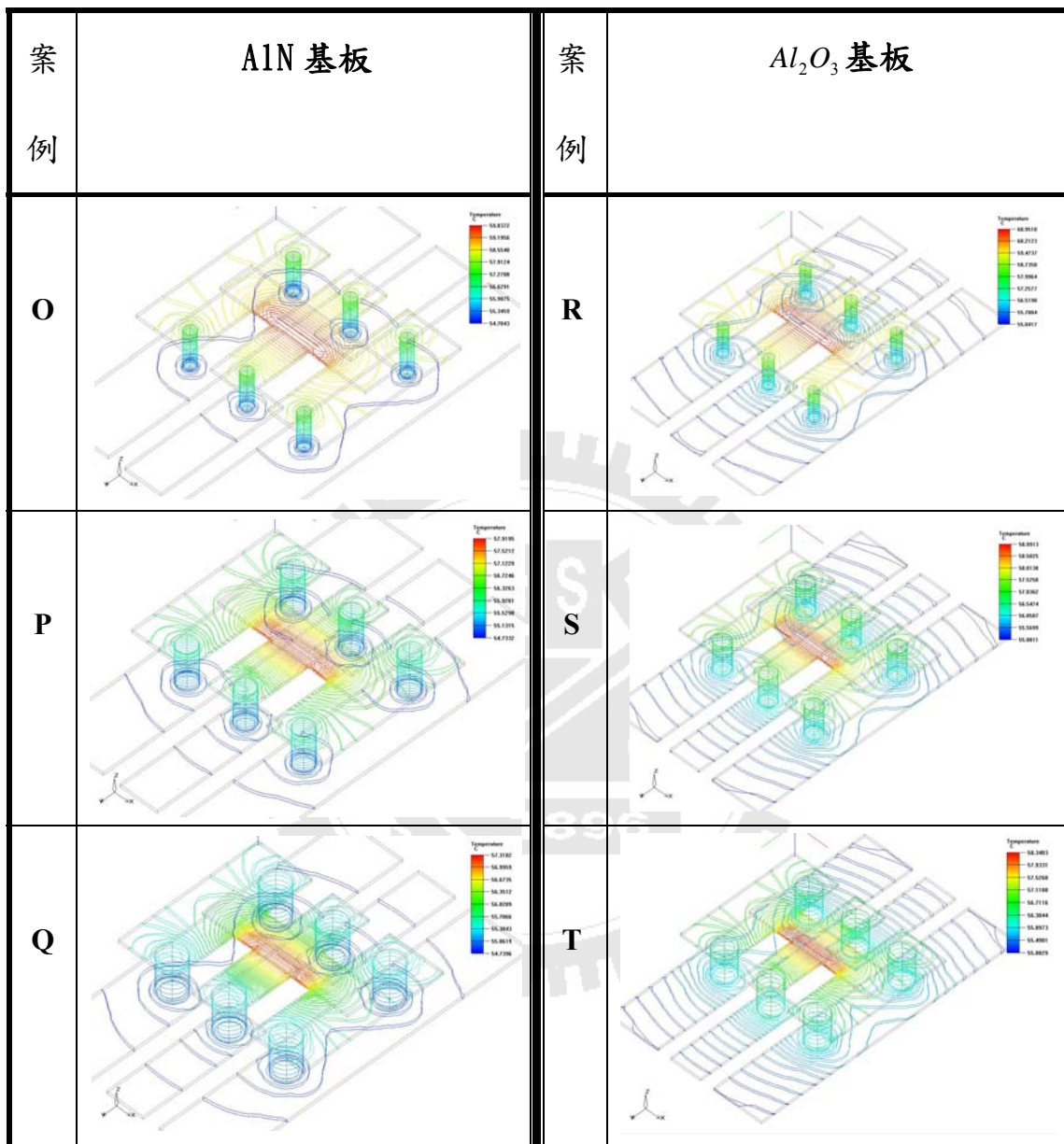


圖 4-23 凸塊高度 100 μ m，改變凸塊半徑與基板材料之溫度
梯度比較圖

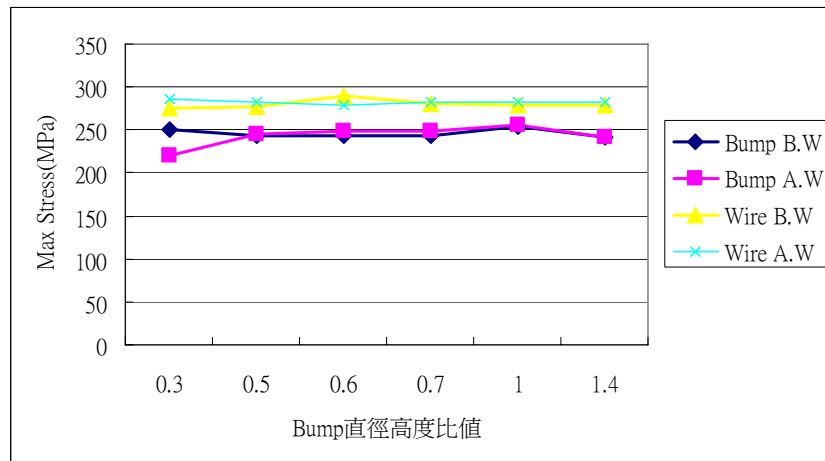


圖 4-24 O~T 等六案例之最大應力值比較圖

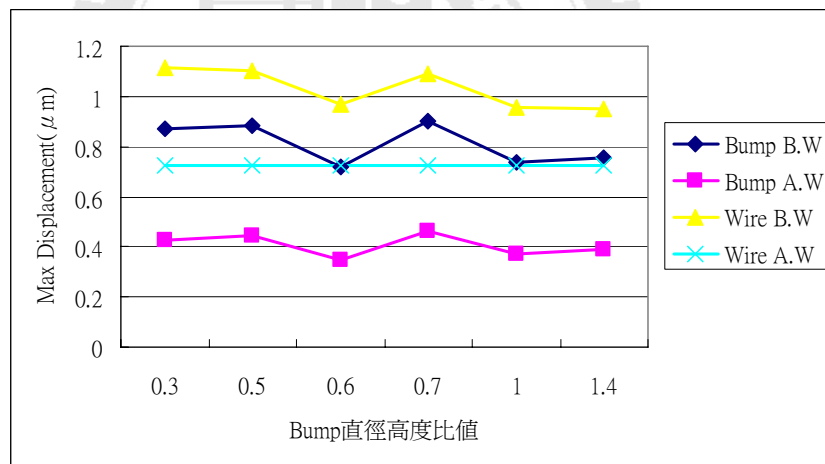


圖 4-25 O~T 等六案例之最大位移量比較圖