

第一章 緒 論

1.1 前言

有機化合物大多含有碳與氫兩種元素，可以石油、天然氣、煤等原料經由人工方式合成，也因此有機化合物的種類多達數百萬種，隨著各種合成方式，新的有機化合物可以不斷地被開發出來。其中有機半導體近年來在電子元件的應用上已成為相當熱門的研究課題[1]，由於電子可在 π 電子雲中傳遞，故單鍵與雙鍵交替的共軛型式有機分子不像一般有機物只是絕緣物質。有機半導體目前已被應用於有機發光二極體(organic light-emitting diodes, OLEDs) [2]，有機太陽能電池(organic solar cells) [3]和有機薄膜電晶體(organic thin film transistors, OTFTs) [4]等有機電子元件之中。

較常被應用於有機半導體的材料可分為高分子與小分子，製程也因材料而異。高分子半導體層的製作是以旋轉塗佈的方式，如 poly(3-alkyl thiophene)等，其烷基側鏈的目的在於使高分子本身具有更佳的溶解度。小分子例如 pentacene 與 phthalocyanines(圖 1-1)則主要以熱蒸鍍方式製作，是由於相較於溶液製程，以蒸鍍方式沉積小分子可獲得較佳的排列性。

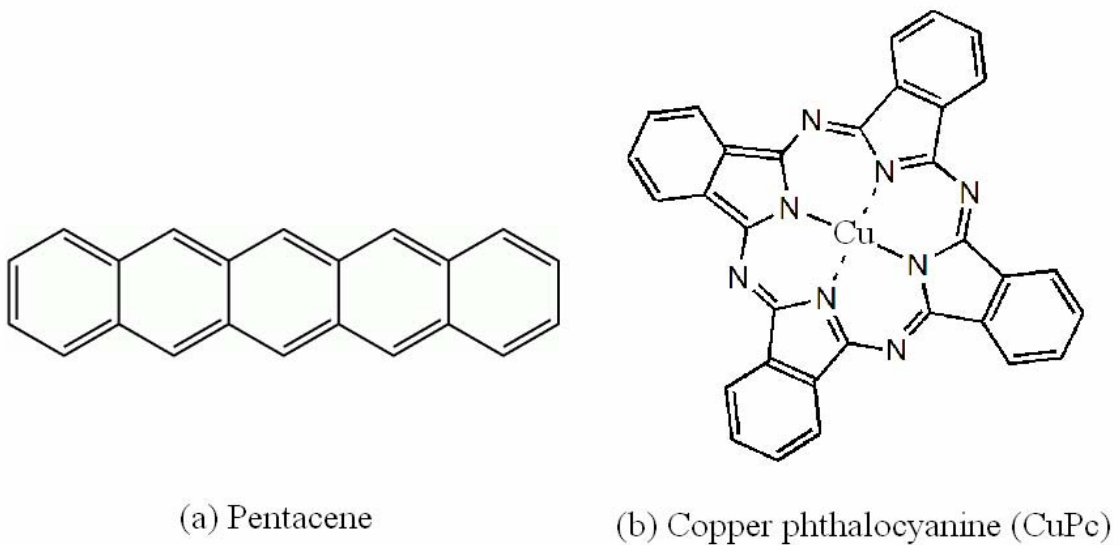


圖 1-1 兩種常見小分子半導體

有機薄膜電晶體(OTFTs)近年來受到廣泛的注目，多項針對其電性和各方面的研究使 OTFTs 的表現逐漸趕上了以矽為材料的非晶矽薄膜電晶體(amorphous silicon thin film transistors, a-Si:H TFT)，且各種製作 OTFTs 的方法均已被開發以及嘗試[5][6][7]，其低溫製程、可大面積製作、成本低廉且有機材料結合時比矽更具有延展性與彈性，故可製作於軟性基板上成為可撓曲式顯示器等優點(表 1-1)，使 OTFTs 有能力取代 a-Si:H TFT 成為新一代平面顯示器的趨動元件，例如主動式矩陣液晶顯示器(active-matrix liquid crystal displays, AMLCDs)[8]和主動式矩陣有機發光二極體(active-matrix organic light-emitting diodes, AMOLEDs) [9]，除顯示器方面的應用外，OTFTs 也可使用於無線射頻識別系統(radio frequency identification, RFID)中的電路元件[10]，或是濕度感測計[11]等不需要有高速切換要求的電子產品。換句話說，OTFTs 在低階電子應用方面有機會占有一席之地。

表 1-1 有機 TFT 與無機 TFT 之比較

	有機薄膜電晶體	無機薄膜電晶體
載子遷移率	0.05 cm ² /Vs ~10 cm ² /Vs	1 cm ² /Vs ~100 cm ² /Vs
製作方式	蒸鍍、溶液製程	真空沉積、微影蝕刻製程
製程溫度	低(<150°C)	高(>300°C)
生產成本	低	高
大面積製作	容易	困難
可撓曲性	撓曲性高	撓曲性低
元件穩定度	較差	較穩定

到目前為止，與 OTFTs 有關的研究文獻已達數千多篇，不論是材料的應用，或是各項製程技術均是科學家們討論的內容。本文即針對 OTFTs 中極具重要性的有機半導體/電極之間的接觸作探討與分析，並且改變元件的組成結構以達到增進 OTFTs 效能的目標。

1.2 有機薄膜電晶體發展史

有機薄膜電晶體自發展至今，也有二十多年的歷史，若以載子遷移率(mobility)為依據，則每個階段電晶體效能的提升，多半由於新材料被引進使用所致。1983年F. Ebisawa等人於國際期刊Journal of Applied Physics的發表中，使用聚乙炔(polyacetylene)和聚硅醚(polysiloxane)作為主動層和介電層製作出薄膜電晶體結構[12]，是文獻上首次利用有機材料作為主動層的OTFT，他們的電性結果如圖1-2所示，當時的載子遷移率則小於 $10^{-5}\text{cm}^2/\text{Vs}$ 。1986年的A. Tsumura等人率先使用polythiophene作為場效電晶體的主動層，其mobility為 10^{-5} [13]。1988年A. Assadi等人使用高分子poly(3-hexylthiophene)作為OTFT中的主動層[14]，圖1-3

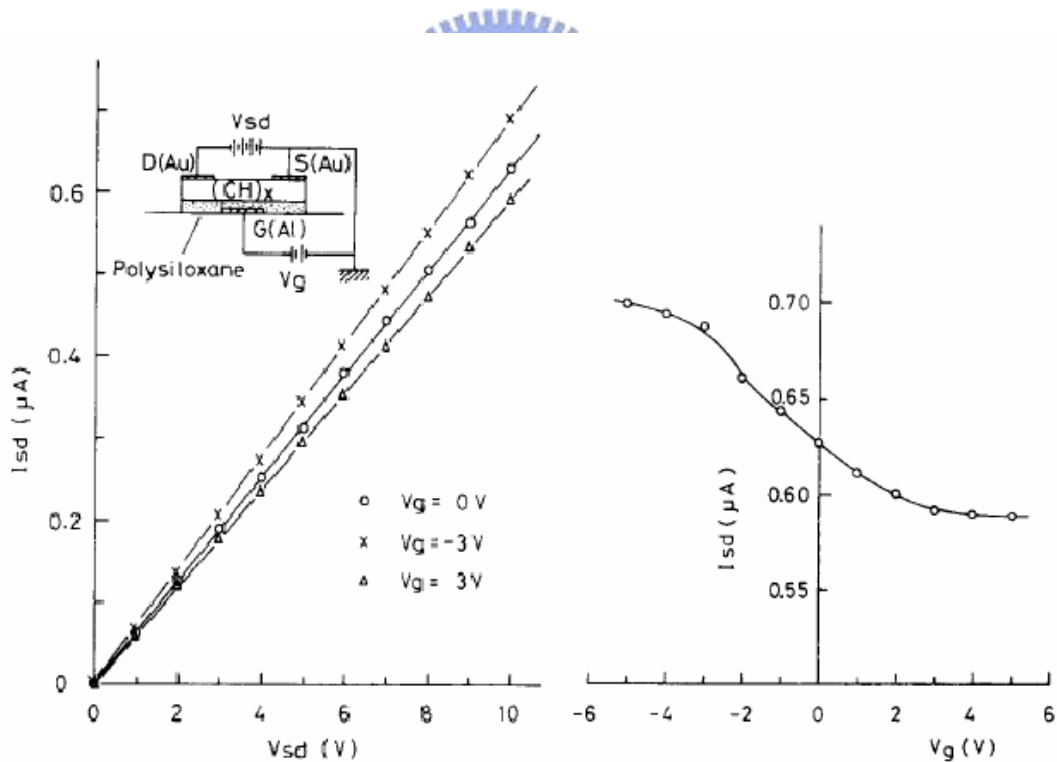


圖 1-2 1983 年的第一個 OTFT

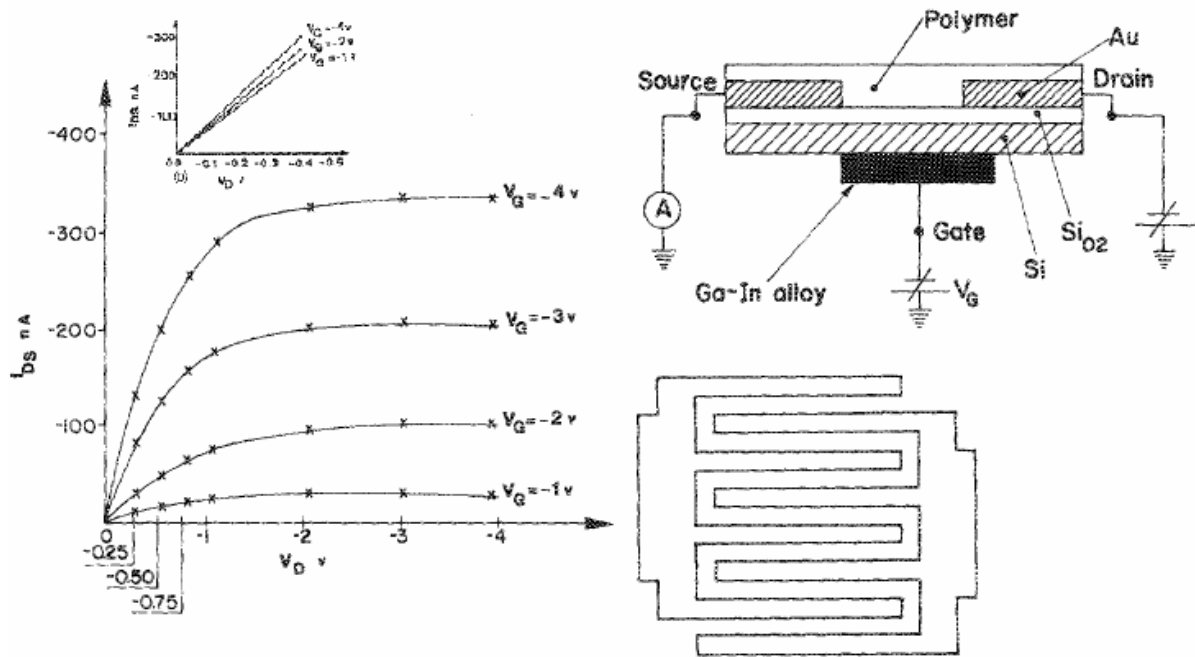


圖 1-3 1988 年 A. Assadi 等人製作的 P3HT OTFT 元件

為其結構與電性曲線圖，而regioregular polythiophene至今仍為高分子中作為半導體層的最主要材料，且目前較佳的電晶體元件載子遷移率可達 $0.1\text{cm}^2/\text{Vs}$ [15]。以 polythiophene 作為主動層的方式是利用旋轉塗佈將溶於特定溶劑中的 polythiophene 溶液塗佈至基板上，並控制不同的轉速來調整主動層的厚度，在 A. Assadi 的文章中提到較薄的 poly(3-hexylthiophene) 所得到的元件載子遷移率只有 $10^{-7}\text{cm}^2/\text{Vs}$ ，而他們在室溫下得到的最佳值為 $0.96 \times 10^{-4}\text{cm}^2/\text{Vs}$ ，由此可知在室溫環境下作為主動層的有機高分子是非常容易受到水氣與氧氣的影響。小分子五環素(pentacene)則在 1992 年開始被應用於 OTFTs[16]，當時得到的 mobility 為 $2 \times 10^{-3}\text{cm}^2/\text{Vs}$ 。

以電洞傳輸電流並以熱蒸鍍沉積的 pentacene 是目前眾多有機分子中最受矚目的材料，製作的電晶體其特性也是所有有機分子中表現最佳，載子遷移率方面則比高分子還要大十倍以上，例如 1997 年 Y.-Y. Lin 等人[17]即利用兩段式基板溫度的條件下蒸鍍 pentacene，並得到 $1.5\text{cm}^2/\text{Vs}$ 的載子遷移率以及相當高的電流開關比(on-off ratio)等優異的元件特性，此文章的發表也意謂著 pentacene TFT 在載子遷

移率方面已開始超越了a-Si:H TFT。2004 與 2005 年的 3M與與M.P. Hong等人[18] 使用新式介電層及介電層修飾的方式更使得pentacene TFT的載子遷移率最高可達到 $5\text{cm}^2/\text{Vs}$ 與 $7\text{cm}^2/\text{Vs}$ 。

圖 1-4 為幾種目前常被使用於 OTFTs 研究的材料，分別為 polythiophene，小分子 thiophene oligomer 以及 pentacene，在新的材料被開發及引用至電晶體製作後，許多研究與技術的改良可以使該材料在元件的電性表現上獲得更多的提升，然而當材料的應用已接近最佳化的時候，若要求元件有更佳的表現，則需仰賴具有更優越特性的材料被使用。圖 1-5 顯示自 1980 年代後期至 2000 年初期一些有機材料被應用在 OTFTs 上得到的載子遷移率成長趨勢，由此趨勢圖可得知 pentacene TFT 初期表現並未比 polymer TFT 要高，但隨著許多研究針對以 pentacene 為主動層的製程條件不斷改進，pentacene TFT 的表現愈來愈優異，並

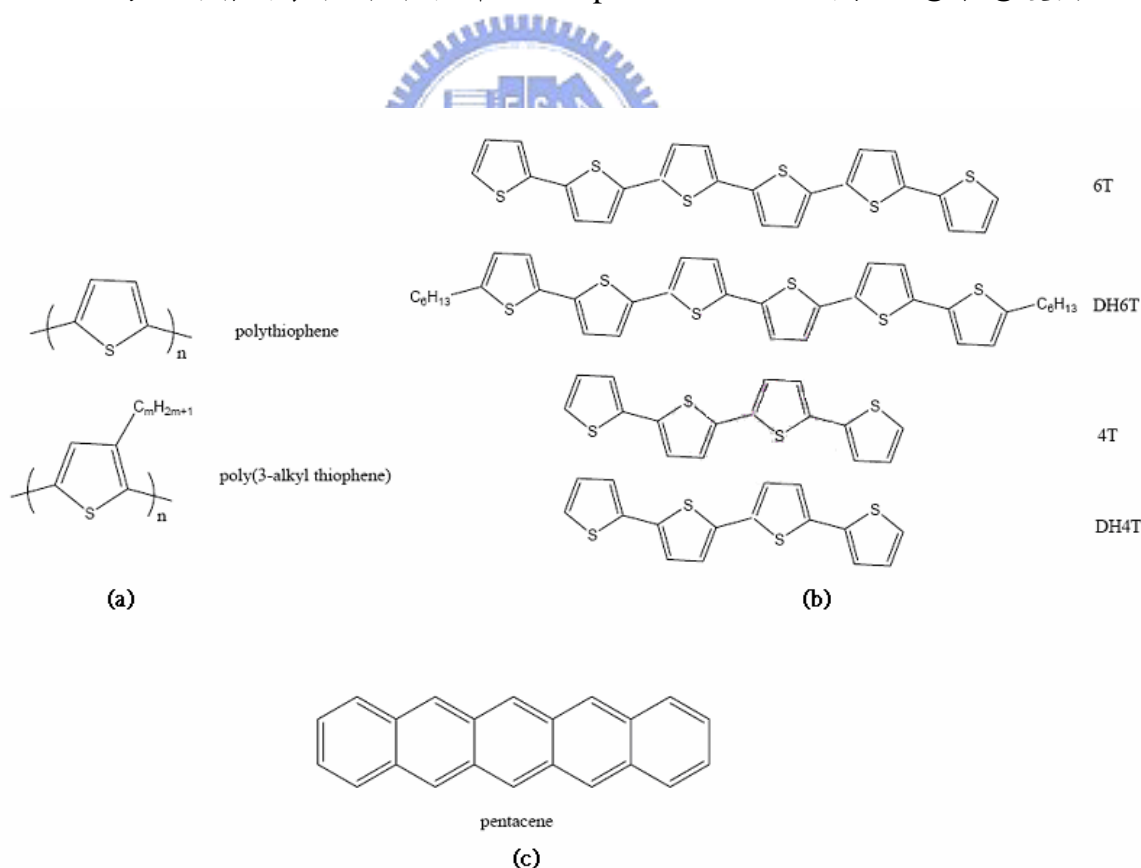


圖 1-4 幾種最常被用於 OTFT 主動層的有機材料，其分類為(a)

高分子 (b)寡分子 (c)小分子

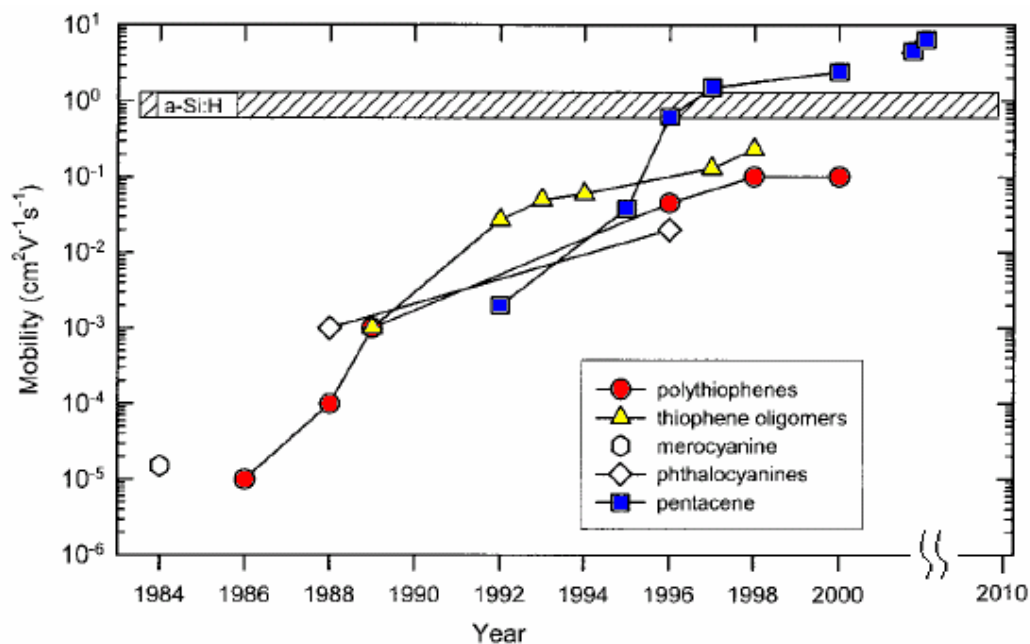


圖 1-5 自 1984 至今的 OTFT mobility 進展趨勢[19]

於 1997 年 Y.-Y. Lin 等人的報告中突破 $1\text{cm}^2/\text{Vs}$ ，相較於 a-Si:H TFT，現今的 pentacene TFT 已具有較高的載子牽移率。目前針對 pentacene TFT 的改良依然有許多研究進行著，然而載子遷移率的成長終有趨緩的一天，就如同 polymer TFT 一般，或許到時要使 OTFTs 有更高階的應用，又得期待有另一個具代表性的材料被發現。

1.3 有機薄膜電晶體操作機制

1.3.1 有機半導體導電機制

(1) 分子內的傳導 [20]

有機材料的能帶理論與無機半導體類似，但由於共軛有機分子與一般金屬導體的結構不同，故為了有更詳細的解釋，便使用了偏極子 (polaron) 與雙偏極子 (bipolaron) 理論。圖 1-6 中，當一個電子從共軛分子中移走時，相當於產生了一個電洞，並且該電子與周圍晶格產生耦合，此耦合效應使得能階重新排列，我們稱

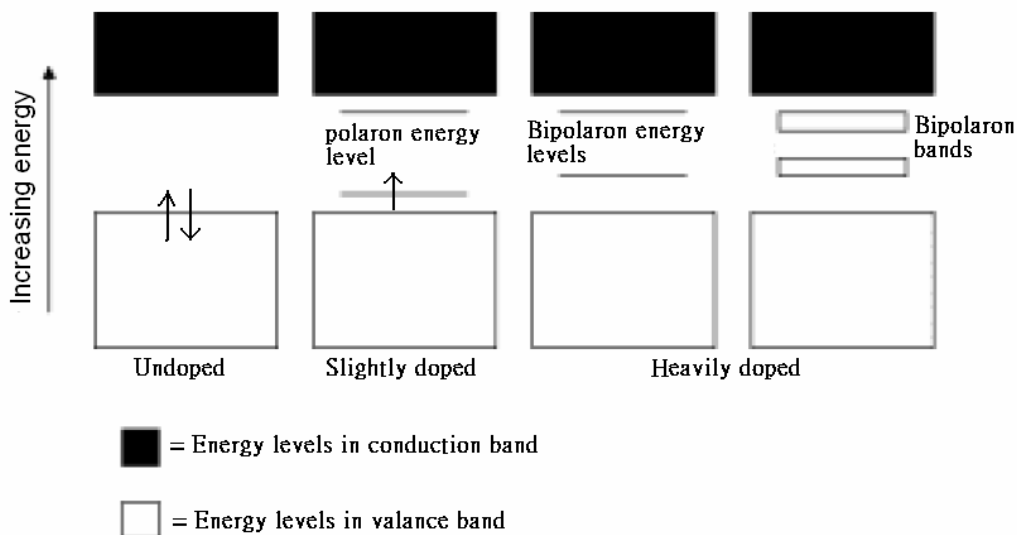


圖 1-6 能帶中 polaron 的產生機制示意圖

此電子與周圍晶格的關係為偏極子(polaron)，而新形成的能階則稱為 polaron energy level。此時若再將另一個電子移走，則結果可能在分子鏈上產生另一個偏極子，亦有可能自原先的偏極子能階再次移走電子而形成雙偏極子(bipolaron)，雙偏極子所形成的 bipolaron energy level 則較 polaron energy level 要更高，若形成較多的雙偏極子，就有如高度摻雜一般，則其能量在能帶邊緣處重疊使在導帶與價帶之間形成狹窄的雙偏極子能帶(bipolaron bands)，且 polaron 與 bipolaron 皆可藉由外加電場下於能帶之間移動，在共軛分子的結構上即為藉著單雙鍵的重新排列而在分子鏈上傳導。

(2)分子間的傳導 [20]

共軛有機分子間載子的傳導即如圖 1-7 所示，為載子直接由某一分子跳至另一個分子鏈之間的傳導機制(hopping)，hopping 傳導電流的方式受到環境溫度影響很大，並且具有公式 1 的關係

$$\mu = \mu_0 \exp[-(T_0/T)^{1/\alpha}] \quad (1-1)$$

其中係數 α 值介於 1 到 4 之間，由此得知 hopping 的載子遷移率隨著溫度的升高

而增加，但相較於分子鏈內部的傳輸，hopping 的載子遷移率依然要小得多。

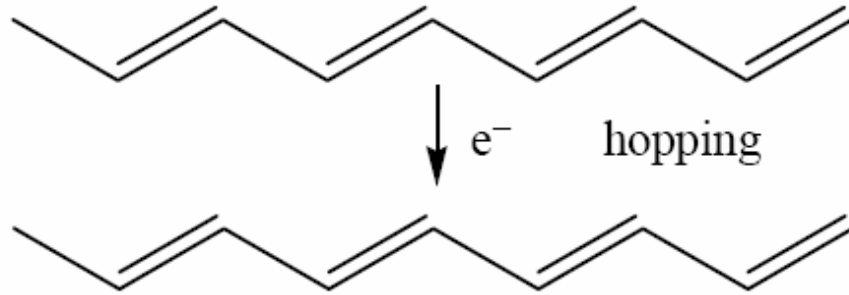


圖 1-7 載子自分子間傳導(hopping)示意圖

(3) Multiple Trap and Releasing(MTR) [21]

MRT 理論目前最常被用於非晶矽(amorphous silicon)之中，此理論架構為當非定域能帶與高密度的定域缺陷能階混合在一起時，載子在經過此處時以幾乎 100% 的機率被捕捉在此高密度缺陷之中，並且由其載子是否獲得足夠的活化能來決定該載子是否被釋放，載子遷移率與溫度關係如公式 2 所示。

$$\mu_D = \mu_0 \alpha \exp(-E_t / kT) \quad (1-2)$$

式中 μ_0 為在非定域能階中的載子遷移率， E_t 與缺陷能階至非定域態能階之間的距離有關， α 則為非定域能帶中的有效能階密度與缺陷密度的比值。

1.3.2 有機薄膜電晶體結構與操作模式

圖 1-8 為 p-type 的矽電晶體在金氧半(metal-insulator-semiconductor, MIS)位置的能帶示意圖[19]，當閘極施加足夠的正偏壓時，p-type 半導體在與絕緣層介面處形成反轉層(inversion layer)，即為 n-type 的通道，使電晶體開啟，當閘極不施加電壓或施以一負偏壓時，則介面處則形成空乏區呈關閉狀態。不同於矽電晶體的操作模式，有機電晶體是利用有機半導體中多數載子在絕緣層介面處形成累積

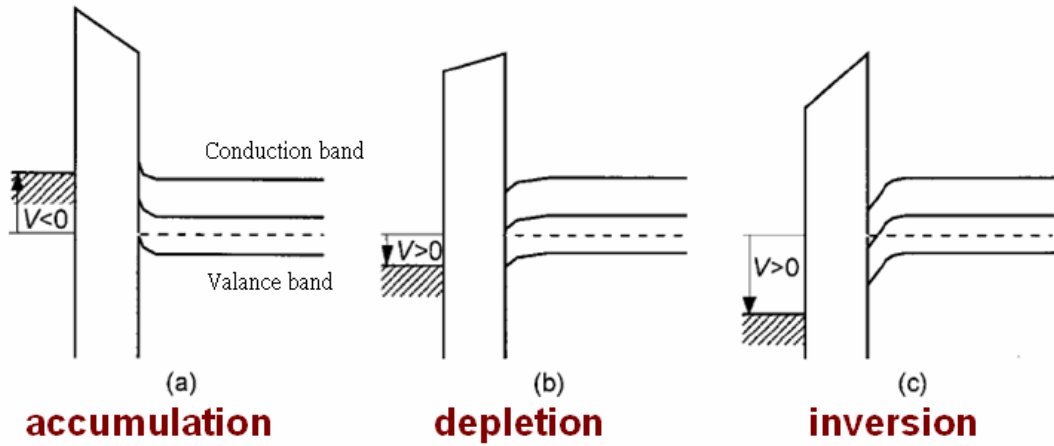


圖 1-8 金氧半接面能階隨閘極電壓的變化

層(accumulation layer)，以利於載子的傳導，若是以pentacene為有機半導體，則介面處則累積一層以正電荷為主的通道。圖 1-9 顯示以電洞為傳輸載子的有機電晶體元件在各種操作電壓下的電荷分佈，當 V_D 、 V_G 、 V_S 均不加偏壓時圖 1-9(a)並未有載子累積現象，而 1-9(b)中當 V_G 施一正偏壓時半導體/介電層介面處形成載子空乏區。圖 1-9(c)中 V_G 施一負偏壓使半導體/介電層之間有電洞累積形成累

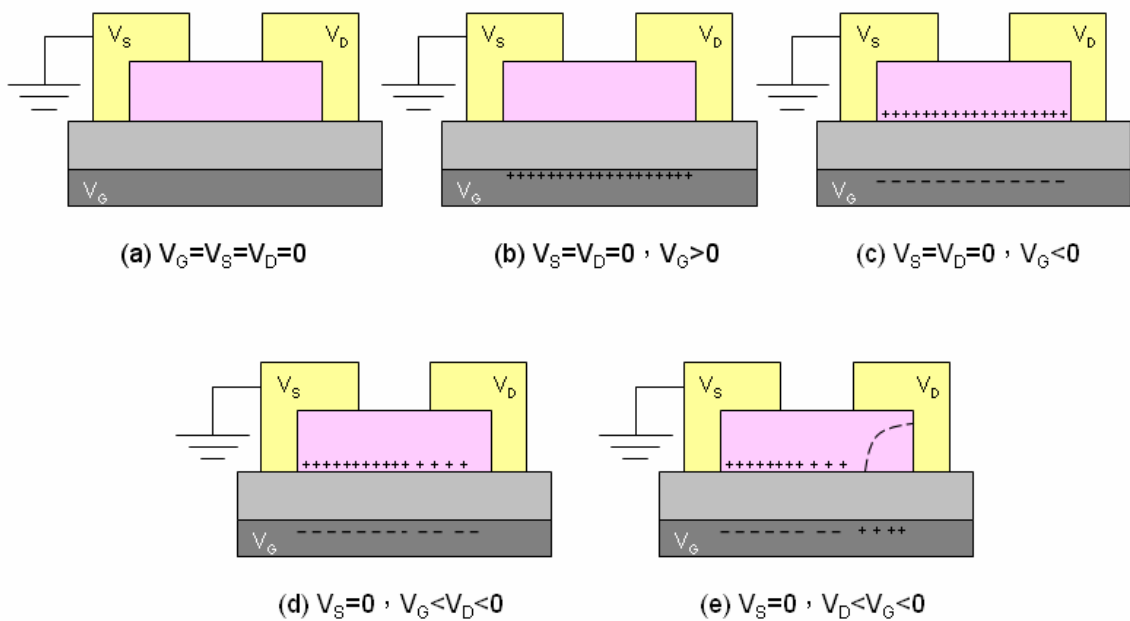


圖 1-9 有機場效電晶體操作機製示意圖 [22]

積層，若 V_D 施一負偏壓則載子便由源極注入半導體流至汲極，當 V_D 小於 V_G 的時候，電晶體操作在線性區，此時由於累積電荷的累積形式好比一方塊形電阻，故元件電流-電壓關係符合歐姆定律。圖 1-9(d)當中的 V_D 負偏壓逐漸增強，汲極端的累積電荷量變少，電壓與電流之間不再是線性關係，直至 V_D 的負偏壓加至大於 V_G 時，汲極區便形成如圖 1-9(e)所示的空乏區，電流則不再依 V_D 的增加而變大，即進入飽和區。

1.3.3 各項重要參數

有機薄膜電晶體的重要參數在多數文獻上仍延用 p-type 場效電晶體公式來求得，計算方式依序如下：

(1) 載子遷移率(mobility)

載子遷移率即為在每單位外加電場下，載子在物質中得到的傳輸速度。載子遷移率的值又分為線性區和飽和區兩種，各有不同求法。

(i)線性區即為當汲極電壓非常小，電流-電壓關係仍為線性時的電性區域，其電流值可表示於公式 3：

$$I_D = \frac{WC_i}{L} \mu \left(V_G - V_T - \frac{V_D}{2} \right) V_D \quad (1-3)$$

且由於汲極電壓相當小，故 V_D^2 項可忽略，公式 3 即成為公式 4

$$I_D = \frac{WC_i}{L} \mu (V_G - V_T) V_D \quad (1-4)$$

若將 I_D 對 V_D 微分使得到

$$\frac{\partial I_D}{\partial V_D} = \frac{WC_i}{L} \mu (V_G - V_T) \quad (1-5)$$

所得到的微分值即為在某一 V_G 下電流線性區的斜率，再將斜率與 V_G 作微分，可得到

$$\frac{\partial}{\partial V_G} \left(\frac{\partial I_D}{\partial V_D} \right) = \frac{WC_i}{L} \mu \quad (1-6)$$

將斜率與 V_G 作關係圖，可由圖中得到另一線性的斜率，再將已知道的參數代入，

可藉此求出線性區的載子遷移率。

(ii)當 V_D 的值大於 V_G 時，即進入飽和區，飽和區的電流公式如下

$$I_D = \frac{WC_i}{2L} \mu (V_G - V_T)^2 \quad (1-7)$$

我們取 $(I_D)^{1/2}$ 對 V_G 關係圖中的斜率，即為式 1-7 作平方根，得到式 1-8，我們可以從圖 1-10 的作圖之中得到該斜率，再將 $(I_D)^{1/2}$ 對 V_G 微分，得到式 1-9，最後將各項參數代入，即可得到飽和區的載子遷移率值。

$$\sqrt{I_D} = \sqrt{\frac{WC_i}{2L} \mu} (V_G - V_T) \quad (1-8)$$

$$\frac{\partial \sqrt{I_D}}{\partial V_G} = \sqrt{\frac{WC_i}{2L} \mu} \quad (1-9)$$

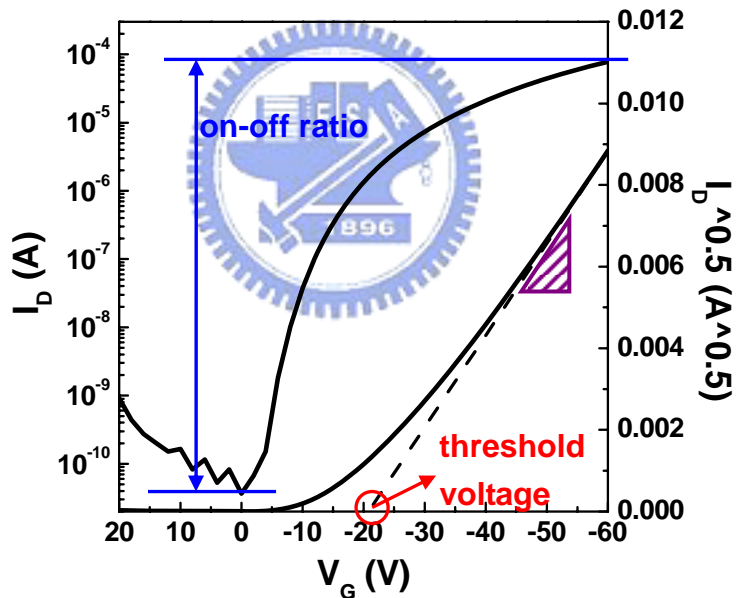


圖 1-10 OTFT 元件參數粹取示意圖

(2) 閘限電壓(threshold voltage, V_t)

由於主動層與介電層之間存在缺陷，載子在傳輸時容易被缺陷所捕捉，當元件操作時以一個較大的閘極電壓將缺陷填滿後開始有自由載子流動時，該電壓即為閘限電壓，此電壓值亦可視為電晶體開啟的最低值，若電晶體中存在愈多的缺

陷，則所需的閘限電壓則愈大。閘限電壓的求法也分為線性區與飽和區數值：

(i)公式 5 結果中將所得斜率與 V_G 作關係圖，在斜率最大處取切線，切線與x軸之交點即為線性區的閘限電壓值。

(ii)飽和區的 V_t 值求法亦是承自計算載子遷移率時的 $(I_D)^{1/2}$ 對 V_G 關係圖中，其 $(I_D)^{1/2}$ 與x軸的交點即可求得(圖 1-10)。

(3)電流開關比(on-off ratio)

On-off ratio 可由圖 1-10 中所示意得到，其在薄膜電晶體中是相當重要的參數，愈大的 on-off ratio 代表其對比愈明顯，除此之外較小的漏電(I_{off})也可得到較大的 on-off ratio，也代表電晶體漏電量夠小，對於該有機薄膜電晶體能不能適用於電子產品上是一項重要的依據。

1.4 研究背景和動機



以電洞為傳輸載子的電晶體在開啟狀態時，載子在流經電晶體的路徑如圖 1-11，依序為源極注入有機半導體層，接著通過半導體/介電層界面的通道後再由半導體注入汲極。載子在流經電晶體時會遇到電極與有機半導體的能障，以及通道中的電阻。通道電阻方面，可利用介電層表面處理的方法減少界面處的缺陷並且使蒸鍍上的半導體排列更具規則性，更利於載子在通道之中的傳輸，進而降低通道電阻。電極與半導體之間的能障，取決於電極功函數與半導體 HOMO 的匹配，電極的功函數大小可說直接影響到電晶體的元件的輸出，若兩者能階之間的位能障愈小，相當於載子所看見的能障就愈小，則愈有利於載子的注入，因此接觸電阻也就越小，所得到的元件特性就愈佳[23][24]。以上接式(top contact)有機薄膜電晶體而言，也有文獻指出接觸電阻所占的份量與通道電阻相當[25]，而改善接觸電阻方面的相關研究也在許多文獻上有報導[26][27][28]。

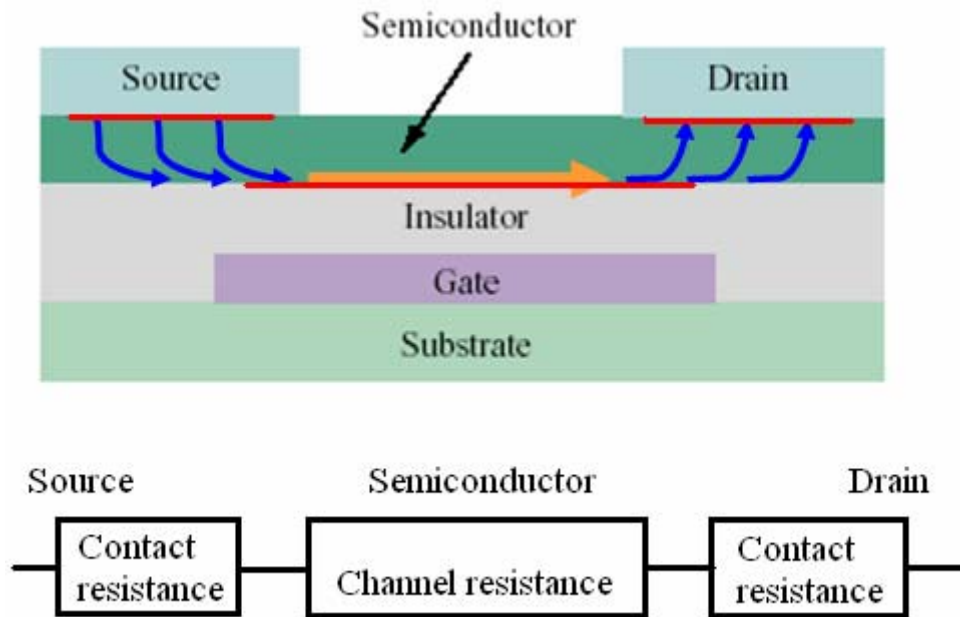


圖 1-11 載子流經 OTFT 時所遇到的等效電阻

對於 pentacene TFT 而言，目前可用作電晶體源/汲極電極的許多材料中，以金最常被使用，理由是金的功函數為 5.1eV ，與 pentacene HOMO 的 5eV 相當匹配，目前電晶體載子遷移率最高的文獻亦是使用金作為電極材料[18]，然而將金使用在實際電子元件製作上，則相當耗費成本，若要改良商品化的 OTFTs 特性，則勢必需要考量較經濟的方式。

本論文將使用透明的過渡金屬氧化物(transition metal oxide)作為源/汲極金屬的修飾層，導電金屬則使用功函數較低的鋁和 ITO，其功函數分別為 4.2eV 和 4.7eV 。鋁在半導體積體電路中是經常被使用的接線金屬，而 ITO 則為顯示器面板極為重要的透明導體。LCD 為了增加面板的開口率，驅動液晶的薄膜電晶體均使用透明度高的 ITO 作為電極，本文中於 ITO 與 pentacene 之間加入的氧化金屬有效的降低了其接面電阻，即提升了載子自電極注入半導體層的效率，且具透明性的氧化金屬對 LCD 所需的高開口率也相當符合[29]。

本文以矽晶圓為基板製作 pentacene TFT，再以過渡金屬氧化物修飾 ITO 和 Al 電極，並嘗試不同的金屬氧化物厚度使電晶體特性在我們的製程條件下達到最

佳化，我們將研究重點放在電極與有機半導體之間的接面，除了對於接觸電阻的降低外，加入修飾層後接面組成的分析與元件受周圍環境的影響，都是值得研究的課題，也是本論文討論的方向。



第二章 元 件 製 件

2.1 實驗使用材料和儀器介紹

2.1.1 材料介紹

本實驗除了在成長 SiO_2 時的製程使用爐管熱成長外，之後的製程所用到的材料相關資訊均於下述所列：

Poly(α -methylstyrene)(P α MS)：結構如圖 2-1(a)，此處用來修飾 SiO_2 的表面，使得接著蒸鍍的pentacene更具有排列性。

Toluene：結構如圖 2-1(b)，經常作為有機溶劑用，此處用來溶解 P α MS。

Pentacene：圖 1-1，五苯環結構，具有共軛的 π 鍵使得此分子具有半導體性質，在此作為 OTFT 的主動層。

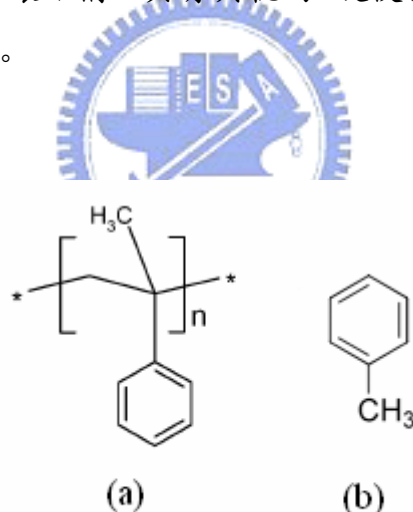


圖 2-1 (a) Poly(α -methylstyrene)與 (b)toluene 的化學結構式

Molybdenum(IV) oxide(MoO_2)：金屬氧化物修飾層。

Vanadium(V) oxide(V_2O_5)：金屬氧化物修飾層。

Indium-tin-oxide(ITO)：由 90%的氧化銦與 10%的氧化錫複合形成的導電材料。

Aluminum(Al)：熔點為 660.37°C 且密度為 2.7 g/cm^3 的金屬。

Gold(Au)：熔點為 1064°C 且密度為 19.6 g/cm^3 的金屬。

DI water：去離子水(de-ionized water)使用於清洗基板時使用，DI water 的來源為國家奈米實驗室(NDL)中的濕式清洗台(wet bench)。

H_2SO_4 ：來源為NDL，與 H_2O_2 依比例混合清洗元件基板，目的在去除基板表面有機物質。

H_2O_2 ：來源為NDL，與 H_2SO_4 依比例混合清洗元件基板，目的在去除基板表面有機物。

2.1.2 儀器介紹

薄膜沉積系統的使用因欲沉積的材料而不同，此處介紹本實驗中在沉積有機物和金屬等材料時所使用的兩種沉積方式。

熱蒸鍍機(thermal evaporator)：蒸鍍原理即為使固體或液體的表面分子在受到足夠的熱能或動能後，克服與其他分子之間的吸引力和張力，並且脫離表面形成氣體，以擴散方式於腔體內行進，直至接觸到腔體中較低溫或者是較安定的地方而凝結附著。熱蒸鍍則是以熱阻式的方式由加熱器加熱蒸鍍源，並調整所提供的熱能以控制分子脫離的速度，為了避免加熱器材料因高溫產生蒸氣分子而沉積至基板上造成污染，所選用的加熱器材料在高真空環境下的蒸發溫度必須高於待鍍材料，此處我們使用鎢舟與鎢絲作為加熱器材料，而蒸鍍有機物質時則將有機物於置於坩鍋之中，並受到環繞於坩鍋的鎢絲加熱，使得坩鍋整體均勻受熱後再將熱能傳遞給待鍍的有機材料，我們選用的坩鍋材質為BN，為一陶瓷材料。

六靶式濺鍍機(sputter)：當帶有高能量的粒子經由加速衝擊到固體表面，固體表面的原子和分子與高能粒子進行能量交換後，由固體表面飛出，我們稱此現象為”濺射”。首先通入的惰性氣體(通常為Ar)經由兩極間產生的電子碰撞後形成帶正電的離子(Ar^+)，並且受到靶材處的陰極吸引，獲得動量，撞擊靶材表面原子，將表面的原子擠壓飛出，沉積於陽極處的基板上。而濺鍍絕體時，若是電極施與直流電壓，則由於撞擊至靶材表面的帶正電離子其電荷不會被中和而停留於靶面

上，使靶材形成正電而阻止其它離子接近。因此，當濺鍍的靶材為絕緣體時則使用射頻(RF)濺鍍的方式。其方式是利用射頻交流電施加於絕緣體靶材(陰極)處，由於電子跑得比正離子快，當交流電的正半週期時，電子受吸引至靶材與靶材表面附著的正離子中和，而交流電頻率相當高，故下半週期時，正離子依然會留在電漿之中，並受陰極偏壓撞擊靶材。因此射頻濺鍍可使用於絕緣體及導體的濺鍍。

由於薄膜沉積系統中，腔體的真空度對沉積品質影響很大，若是腔體中氣體過多，則殘存的氣體可能會與行進間的沉積材料發生碰撞，使得沉積材料分子的平均自由路徑小於靶材和基板之間的距離，減低了沉積的速度。若是腔體中的水氣和氧氣含量過高，則可能在沉積功函數較低或活性較高的金屬等材料時與之產生反應而造成污染。故本實驗中的沉積系統腔體內壓力均要求在 10^{-6} torr 或甚至以下。

2.2 OTFT 元件製作流程



本實驗的OTFT元件結構如圖 2-2，製作流程為首先購買高度n型摻雜的矽晶圓作為基板和元件閘極，再經由高溫爐管於高度摻雜的Si基板上成長 2000\AA 的 SiO_2 作為閘極絕緣層。由於長好 SiO_2 的晶圓會經過切割成我們所需要的元件基板大小的步驟，本實驗中單片基板大小為 $20\text{mm} \times 20\text{mm}$ ，故在 SiO_2 上成長薄膜之前，我們將長有 SiO_2 的矽基板再置於 wet bench 中做簡單的清洗，目的在於清除表面較大的顆粒以及附著的有機物質。故我們以原本清洗矽基板的 RCA clean 的步驟為依據做簡化。首先將置於鐵氟龍固定架上的元件基板經由 DI water 沖洗 5 分鐘，再浸泡至 $\text{H}_2\text{SO}_4 : \text{H}_2\text{O}_2 = 3 : 1$ (900ml : 300ml) 的混合溶液中，本步驟即利用 H_2SO_4 去除 SiO_2 基板表面可能殘存的有機物質。於混合液中浸泡約 10~15 分鐘後，再於 DI water 下沖洗 5 分鐘。清洗結束後，利用氮氣槍將元件基板一片一片的吹乾，最後再置於約 110°C 的烘箱內去除表面剩於的水份，放置時間則為 1 小時以上。

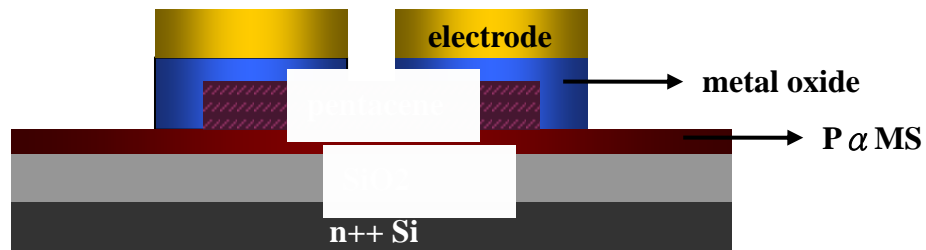


圖 2-2 本實驗的 OTFT 結構

在成長有機薄膜之前，我們會先對 SiO_2 作表面處理，本實驗的處理方式是利用 poly(α -methylstyrene)(PAMS)修飾。我們將從Aldrich買來並經純化的PAMS溶於toluene配成約 0.1wt%的溶液，待溶解均勻後則經由旋轉塗佈的方式塗佈於 SiO_2 基板上。塗佈完畢後的元件則置於加熱板上以 80°C 加熱 30 分鐘，再將溫度升至 100°C 加熱 30 分鐘，以去除toluene溶劑，以降低水氣和氧氣對修飾層影響的機會，水氣和氧氣的濃度在手套箱內則控制在 0.3~1.0 ppm左右。

接著購自Fluka的p型有機半導體pentacene則利用ULVAC熱蒸鍍機台製作，取適當份量的pentacene於BN製的坩鍋中，並控制通過環繞於坩鍋的鎢絲電流電壓來調整加熱溫度，最後以 $0.5\text{\AA}/\text{s}$ 穩定的沉積速度形成約 600\AA 厚的有機半導體層，並在蒸鍍過程透過不銹鋼製的shadow mask來定義元件在基板上的圖形。蒸鍍pentacene時的腔內氣體壓力由一開始至結束變化範圍約為 $3 \times 10^{-6} \sim 1 \times 10^{-6}$ torr，腔體溫度約為 $14 \sim 17^\circ\text{C}$ 。

電極的沉積則依我們所擁有的靶材而有兩種不同的方式製作，Au、Al 利用 ULVAC 蒸鍍機以熱蒸鍍方式沉積，ITO、Cr 則以六靶式濺鍍機沉積。金屬蒸鍍部份將 Au 錠和 Al 錠置於鎢舟上，控制通過鎢舟的交流電流大小使鎢舟加熱的溫度將 Au 和 Al 熔化進而形成蒸氣並蒸鍍於有機層上，且控制蒸鍍速率於 $3\text{\AA}/\text{s}$ 左右。濺鍍方式則在腔體中通入 Ar 氣體，並使其游離形成電漿狀態，然後在 3 吋大小的 ITO 或 Cr 靶位處施加偏壓使 Ar 離子撞擊靶材進行能量交換，將靶材原子碰撞

出去再附於基板上形成薄膜。此處 Ar 氣體的通量為 10sccm，其中 ITO 使用 RF 濺鍍，RF 功率為 75W，而 Cr 由於為金屬，導電度較佳，故使用直流濺鍍方式沉積，其功率為 100W。電極的厚度經由膜厚校正後約為 500Å，電極的圖形定義亦是由 shadow mask 決定，其通道寬度(channel width)為 2mm，且在此我們製作了四種不同的通道長度(channel length)，分別為 75、100、130 和 160μm，然而由於在蒸鍍或濺期間，shadow mask 和基板貼合的緊密度造成 shadow effect 程度的大小不一，故在元件製作完成後，我們可由數位光學顯微鏡量測得到實際的 channel length。

本實驗用於修飾電極的氧化金屬，由於元件為 top contact 結構，故需要在電極沉積前先行製作。沉積方式與金屬蒸鍍相同，並以 0.5Å/s 左右穩定的鍍率形成不同膜厚的元件條件，而氧化金屬層的圖形則與電極使用相同的 shadow mask 來定義。



第三章 實驗結果與討論

3.1 金屬功函數與電性關係

金屬的功函數與有機體能階匹配的課題在 OLED 領域中早已被討論過[30]，現階段的 OTFT 元件以有機半導體作為主動層，而汲極和源極大多仍使用金屬作為材料，各種金屬對應於電晶體元件特性的探討也已經可以從文獻上找到[31]。我們的實驗也首先以我們所擁有的金屬電極材料，且以 pentacene 為主動層的 OTFT 製作元件後，觀察不同金屬功函數對元件各項參數的影響。

製作完成的元件以 Keithley4200 電性量測機台量取電壓與電流關係，圖 3-1 為 Au 電極元件的基本電性圖，圖 3-1(a) 表示汲極電流 (I_D) 與汲極電壓 (V_D) 關係，我們量取 I_D 在 V_D 由 0V 至 -60V 之間的變化，閘極偏壓 V_G 則以每 -15V 為一個階層從 0V 增加至 -60V。圖 3-1(b) 則代表汲極電流與閘極電壓的關係， V_G 的偏壓由 20V 改變至 -60V， V_D 的變化則為 0V、-15V、-30V、-45V 和 -60V。圖 3-2 取自

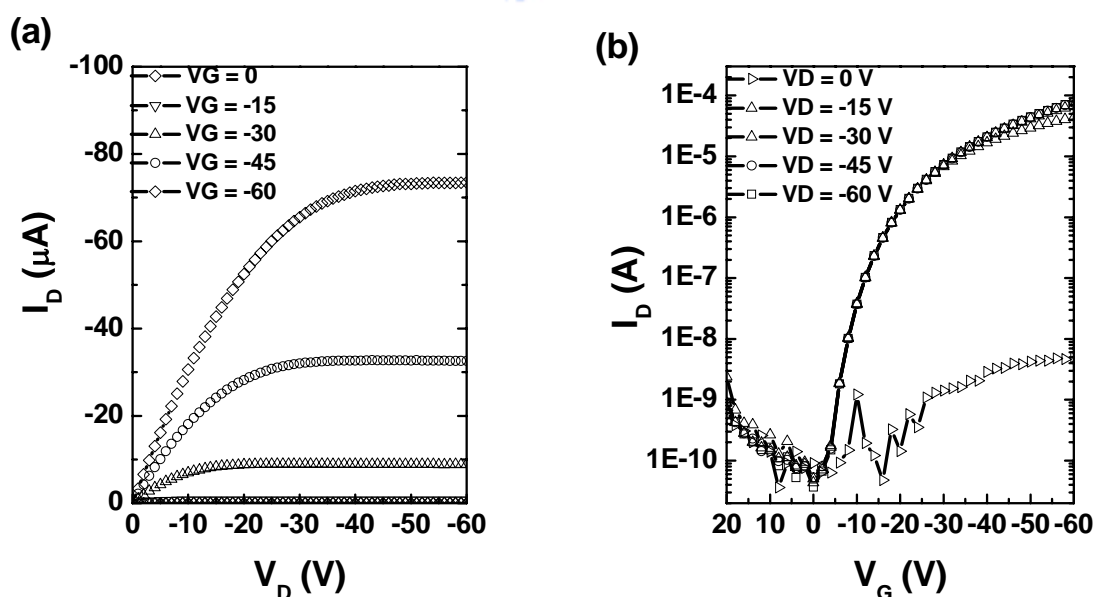


圖 3-1 以金為電極之 OTFT 特性曲線 (a) I_D - V_D 關係 (b) I_D - V_G 關係

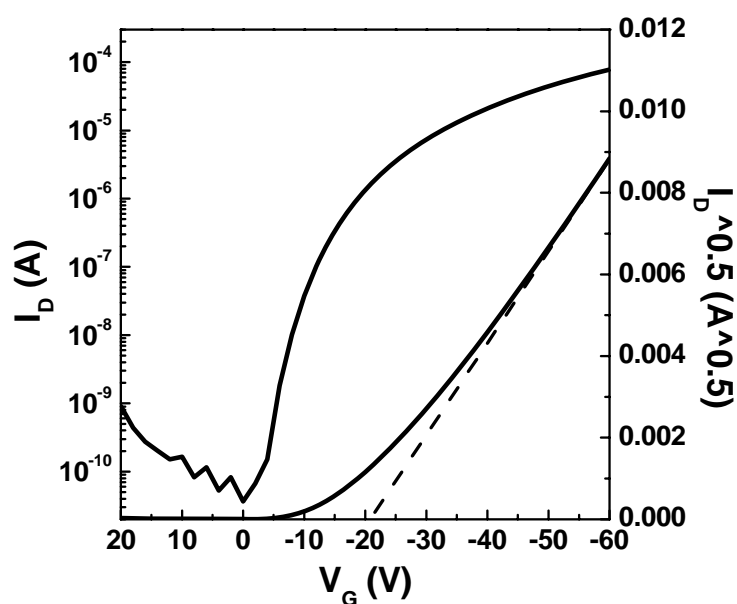


圖 3-2 金電極元件於 $V_D=-60V$ 時之 I_D-V_G 以及 $I_D^{0.5}-V_G$ 曲線，由虛線

斜率可求得mobility

$V_D=-60V$ 時 I_D-V_G 的關係圖，由 $(I_D)^{0.5}-V_G$ 的斜率可計算得到此元件飽和區的mobility為 $0.28\text{cm}^2/\text{Vs}$ ，並且在 V_G 軸上的交點得到threshold voltage為 $-20.03V$ 。一般而言，Au的功函數約為 5.1eV ，和pentacene的 5.0eV 相當匹配。

接著我們又使用了ITO、Cr和Al作為電極，可得到圖 3-3 以及圖 3-4 的電性比較圖，其電晶體的mobility依序為 $2.8 \times 10^{-2} \text{cm}^2/\text{Vs}$ 、 $5.4 \times 10^{-2} \text{cm}^2/\text{Vs}$ 和 $1.8 \times 10^{-4} \text{cm}^2/\text{Vs}$ 。Cr與Al的功函數約為 4.5eV 和 4.2eV ，若比較Au、Cr、Al三種金屬電極，則由於電洞從功函數較高的金屬電極跨入pentacene時所遇到的能障相較於從功函數低的金屬電極要小，實驗結果再次證明，使用功函數愈大的金屬作為電極，其電晶體特性表現會愈好。而ITO的功函數則是隨著氧化物的摻雜比例以及成膜的環境條件而不同 [32]。比較我們使用的四種電極材料，其功函數由高而低依序為 $\text{Au} > \text{ITO} > \text{Cr} > \text{Al}$ ，然而，實驗中得到以ITO為電極的元件特性比Cr為電極的元件要來得差，圖 3-4 中可看出電晶體以ITO電極得到的電流明顯較小，

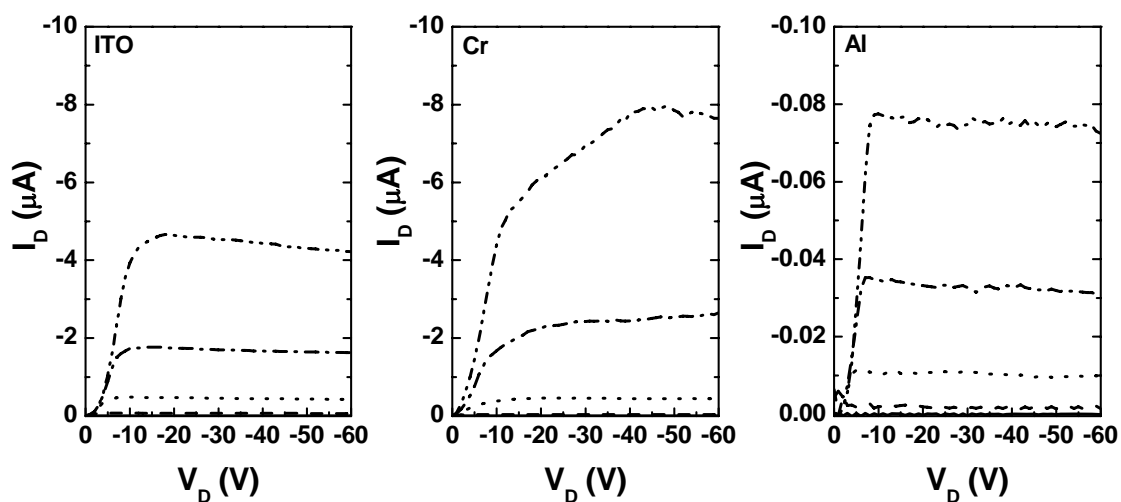


圖 3-3 以 ITO、Cr 及 Al 為電極之 OTFT 電性比較

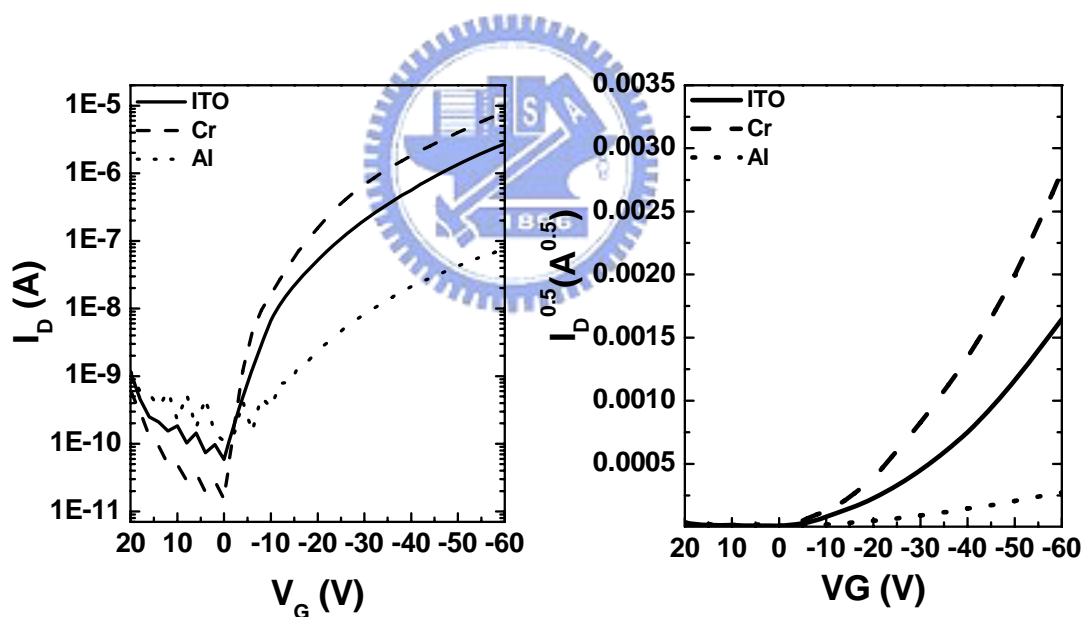


圖 3-4 以 ITO、Cr 及 Al 為電極之轉換特性比較

這是由於比起金屬來說，由氧化銦和氧化錫組成的 ITO 其導電度要小得多，當我們在量測電晶體特性時，ITO 薄膜的電阻值也因此直接影響到其電性，使得施加於汲極的偏壓，在通過 ITO 薄膜時產生了一定的壓降，降低了實際落於汲極的偏壓，所得到的電流也就降低了，此外，濺射的 ITO 分子能量相當大，也有可能

鍍膜的過程中，破壞了 pentacene 表面，使接面電阻提高。以 Al 為電極的 OTFT 則除了電流較 ITO 小了 5 倍以上，得到的 mobility 相當小之外，由於與 pentacene 之間的位能障很大，其 threshold voltage 則將近 -28V。本部份實驗各項參數列於表 3-1 中。由實驗可知，以低功函數金屬作為 OTFT 的汲極和源極並不適合使用在為 p-type OTFT 上。因此接下來我們嘗試於原電極和 pentacene 之間加入修飾層，企圖改善載子自電極注入 pentacene 時的效率。

表 3-1 本實驗各種電極元件得到的參數整理

electrode	Mobility (cm^2/Vs)	Threshold Voltage (V)	On-off ratio
Au	0.29	-20.2	1.9×10^6
Cr	5.4×10^{-2}	-28	4.2×10^5
ITO	1.7×10^{-2}	-20.7	5.2×10^4
Al	1.8×10^{-4}	-27.9	10^2

3.2 氧化金屬的修飾結果

本實驗使用兩種過渡金屬氧化物 MoO_2 和 V_2O_5 來修飾，並且主要修飾 ITO 以及 Al 兩種電極，電晶體元件通道長度 L 則在 $100\mu\text{m}$ 下作比較。圖 3-5 為 ITO 電極和經 MoO_2 修飾後電極的 I_D - V_D 關係圖，在此 MoO_2 層的厚度約為 200 \AA ，圖 3-5(a) 中的插圖則是將 I_D - V_D 在 $V_D = 0\text{V} \sim 4\text{V}$ 區域放大。當 V_D 很小時電晶體原本應當操作在線性區內，可是從圖 3-5(a) 插圖中觀察到 ITO 在線性區的表現並不符合歐姆定律，即 $V=IR$ ，而且當 V_G 增加時，電流值的增加反而愈不明顯，可說明了儘管通道處載子的累積隨著 V_G 增大而變厚，但載子由 ITO 注入 pentacene 時仍然要克服一定高度的位能障，才能形成電流，由於當橫向偏壓 V_D 很小時仍不足以克服其接面之間的位能障，故載子累積的多少影響仍然不大。直到 V_D 夠大，

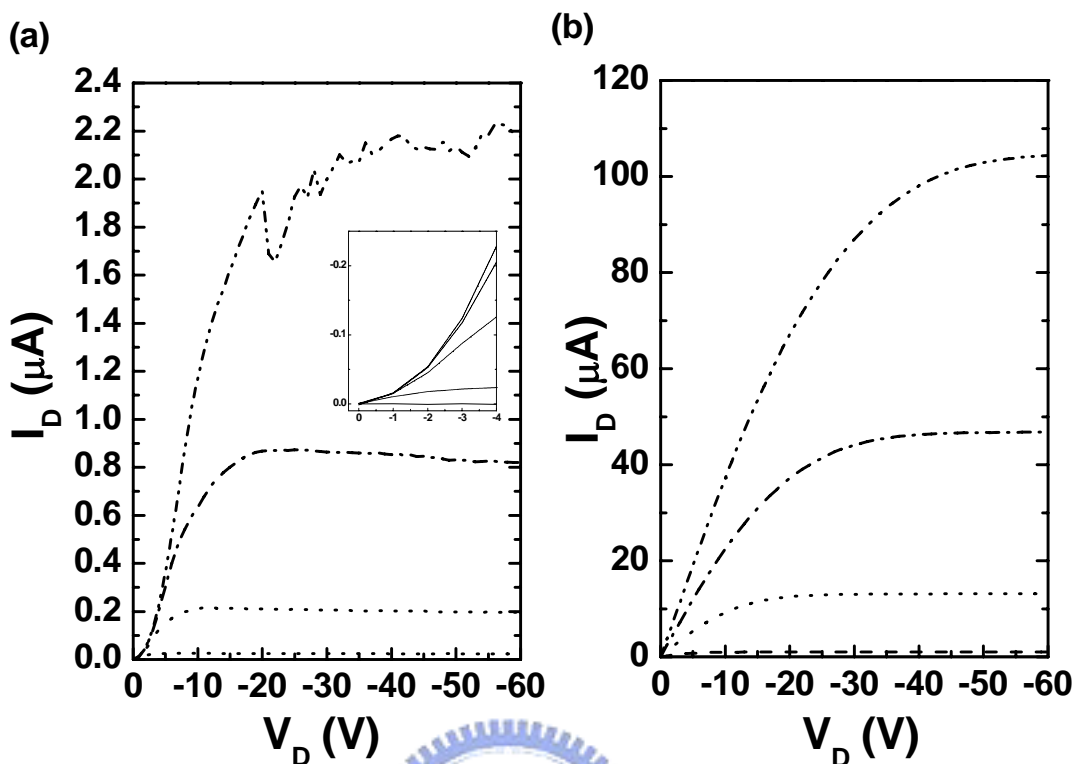


圖 3-5 (a)單純ITO與(b)MoO₂ 200Å修飾ITO電極的電性比較，(a)中的插圖放大了V_D<-4V時候的區域

有足夠的載子得以克服位能障之後，電流 I_D 才開始隨著 V_D 呈線性關係上升。在圖 3-5(b)中，當 V_D 很小的時候，電流與橫向偏壓的關係則符合歐姆定律，即符合電晶體的線性區特性，換句話說，pentacene與MoO₂的接面比起pentacene和ITO的接面位能障要小得多，使得載子在接面處的注入變得更順利，也使得電性關係圖表現的較平滑。比較圖 3-5(a)與(b)中的飽和電流，經過MoO₂修飾後比未經修飾的要大了約 50 倍，元件特性也因此明顯地改善了很多。

當我們嘗試使用另一種氧化金屬V₂O₅來修飾ITO電極時，也得到了增進電晶體效能的結果。以單純ITO為電極的元件和經兩種氧化金屬修飾後的轉換曲線作比較後繪於圖 3-6 之中，經過計算後得到的mobility分別為ITO/MoO₂電極的 0.32 cm²/Vs、ITO/V₂O₅電極的 0.22 cm²/Vs 和ITO電極的 1.5x10⁻² cm²/Vs，threshold

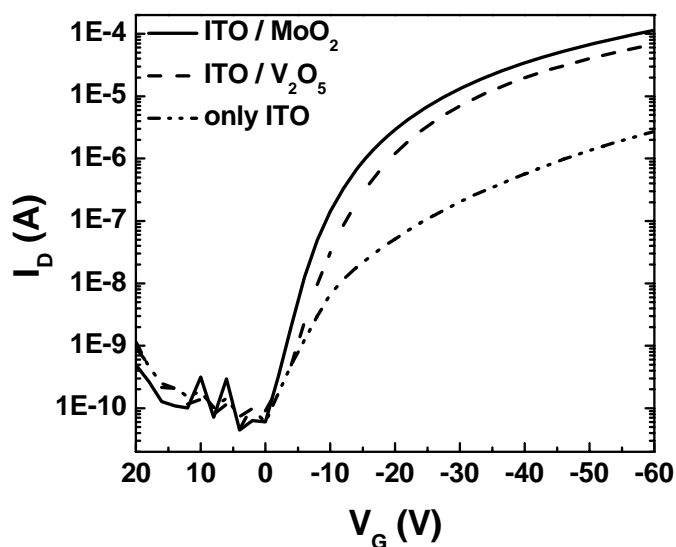


圖 3-6 單純ITO電極與加入 MoO_2 和 V_2O_5 修飾後的 I_D - V_G 轉換特性比較

voltage則分別為 -18.6V 、 -18V 和 -21.9V 。除此之外，由於操作電流經過修飾後大幅增加，故電晶體的電流開關比也從 10^4 增加到約 10^6 。

接下來，我們將 MoO_2 和 V_2O_5 用來修飾功函數只有 4.2eV 的Al電極，並且使氧化金屬層的厚度與修飾ITO時相同，為 200Å ，且元件的通道長度為 $100\mu\text{m}$ 。

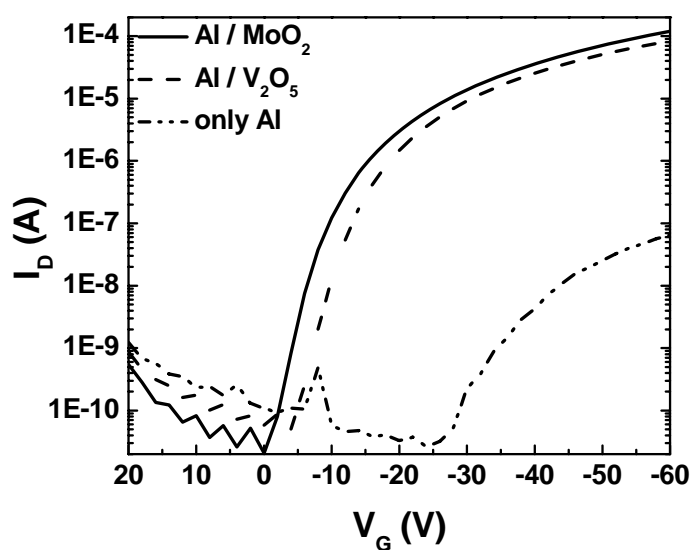


圖 3-7 單純Al電極與加入 MoO_2 和 V_2O_5 修飾後的 I_D - V_G 轉換特性比較

圖 3-9 為 Al/MoO₂、Al/V₂O₅、Al 的 I_D-V_G 關係圖，三者的 mobility 為 0.32、0.2、1.6x10⁻⁴ cm²/Vs，threshold voltage 為 -17.1V、-14.9V、-27.8V。由於 Al 與 pentacene 之間將近 0.8eV 的位能障，使 Al 電極元件極不易被驅動，因此導致 threshold voltage 相當高，且從圖 3-7 中可觀察得到，其 V_{ON} 高達 -26V，而經過修飾後的電晶體 V_{ON} 則大約在 0V 左右。電流開關比方面，純 Al 電極的元件只得到 10³，經過氧化金屬修飾後的電流開關比則高於 10⁶。實驗結果顯示，經 MoO₂ 與 V₂O₅ 的修飾，ITO 與 Al 電晶體的各項特性與參數均大幅提升了。

本實驗使用的兩種過渡金屬氧化物 MoO₂ 與 V₂O₅ 有效的修飾了低功耗電極與 pentacene 之間的界面，原因可能有二。第一即氧化金屬在蒸鍍過程中所形成的氧化數為非劑量性 (nonstoichiometrically) [30]，由於在熱蒸鍍其間分子受加熱器加熱，其熱能有機會使得原本的氧化金屬價數改變，形成不同氧化數的化合物，即 MoO_x，可能包含 MoO 或 MoO₃ 等分子摻雜在 MoO₂ 之中，使得氧化修飾層形成了一種高摻雜度的半導體層。也因此隨著摻雜度增高，金屬與半導體層接面處的空乏區寬度變窄，如圖 3-8 所示，使得載子自金屬有機會藉由穿隧方式注入 MoO₂ [28]。另一個原因則是當我們在蒸鍍沉積 Al 時，由於 Al 分子挾帶著一定的

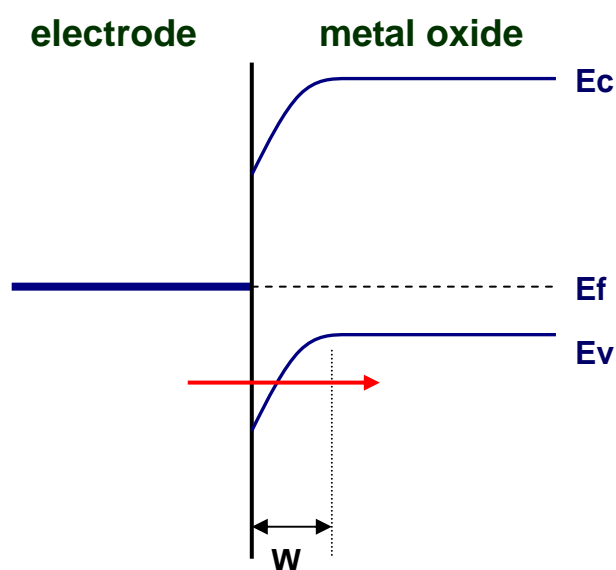


圖 3-8 金屬電極與氧化金屬接觸能階示意圖

熱能到達 pentacene 表面，而 ITO 藉由濺鍍沉積時也帶著大量的動能撞擊 pentacene，這些接觸都有可能使得其分子與 pentacene 表面分子產生化學反應，或者是破壞了 pentacene 的界面，使界面處產生預期之外的變化而造成位能障升高。且由於金屬分子很小，在沉積到 pentacene 表面時，有可能自有機分子之間鑽入，使得金屬/pentacene 面輪廓變得不明顯，形成金屬與 pentacene 的混合層，金屬不均勻的擴散鑽入 pentacene 中結果也可能使電晶體在操作時造成電流輸入的不均勻，在尖端處的電流注入密度較高，也因此有可能在較高的操作電流下造成元件較容易被該處產生的熱能所破壞。

為了驗證氧化金屬層具有高摻雜半導體的功能，我們另外以 ITO 為電極，MoO₂ 為修飾層，製作了未經 shadow mask 圖型化定義 MoO₂ 的元件，並且與有圖型定義的修飾層元件比較。圖 3-9 為其結構和電性比較圖，可得到若是蒸鍍整面的 MoO₂ 元件，則得到的電流高出圖型化的元件許多，但在電晶體關閉時 ($V_G > 0$)，些許電流會由源極直接流經 MoO₂ 到達汲極，則造成了相當程度的漏電，達到 10^{-7} A，這便是由於此時氧化金屬層為高摻雜的半導體而具導電性，使得載子會經由

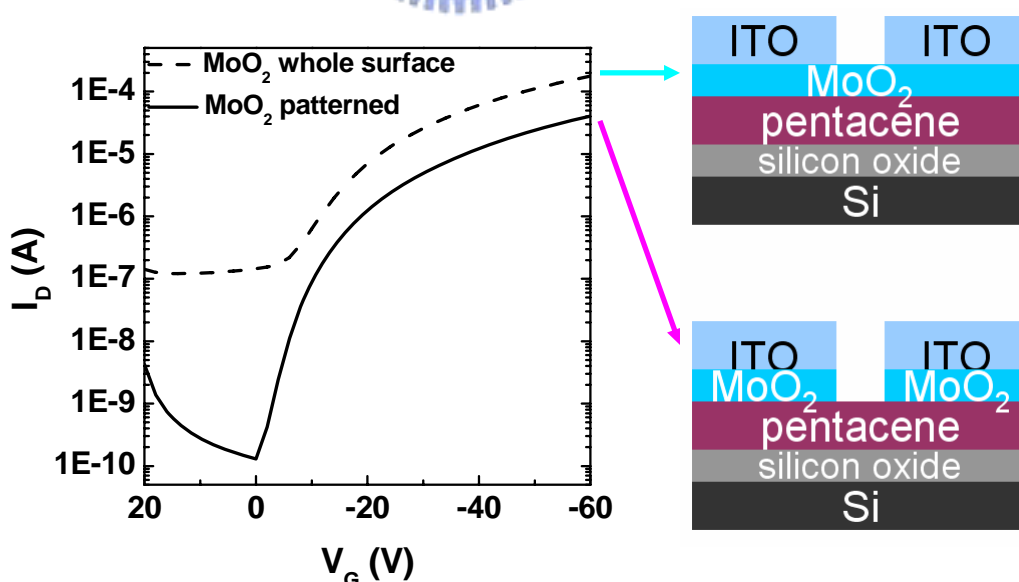


圖 3-9 加入整層(圖右上)與經由圖形化(圖右下)的 MoO₂ 修飾層元件以及各別得到的電性比較

MoO₂直接傳導至另一端的電極。

對於氧化金屬層的摻雜效應，我們又製作了Au/MoO₂/pentacene/SiO₂的多層結構試片，並藉由歐傑縱深成份分析，經由控制離子束濺蝕樣品表面，分析來自不同深度的電子訊號，而得到元素成份的縱深分佈，量測結果如圖 3-10，我們可以很明顯的看到，其Mo與O的成份比例約為 2:1，與原本的氧化金屬材料MoO₂的成份比例(1:2)是不同的，由此結果，我們更可以確定，在蒸鍍氧化金屬時，確時會產生相當程度的摻雜，且Mo分子占有一定的比例。

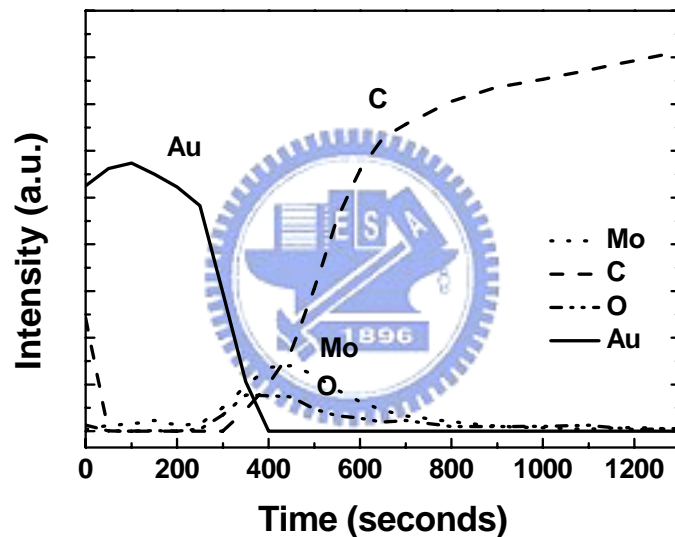


圖 3-10 歐傑縱深分析所得之元素深度分佈

為了有更進一步的研究來了解氧化金屬的作用，我們製作了兩個 bottom-contact 的 OTFT 元件，其中之一使用 Al 作為電極，其厚度為 200 Å，另一個元件則使用 MoO₂/Al 雙層電極，結構為 200 Å 的 Al 上再沉積 200 Å 厚的 MoO₂，元件的結構如圖 3-11 所示。此結構由於在沉積 MoO₂ 之前已經先沉積了 Al，因此這裡的 bottom-contact 元件除去了上面所述可能成為 pentacene 保護層的影響，且 MoO₂ 也未像 top-contact 一樣可能受到後來蒸鍍的 Al 因接觸而再次受熱

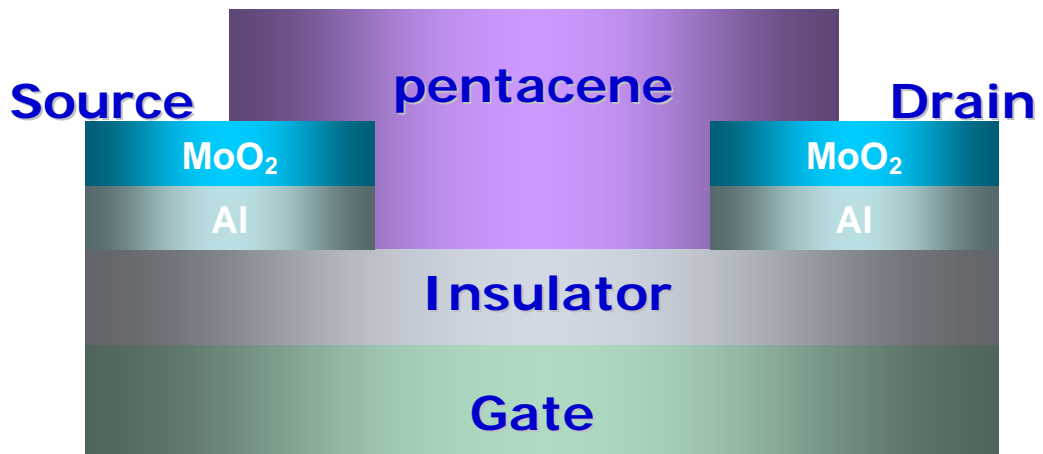


圖 3-11 以MoO₂修飾Al電極的bottom-contact元件結構

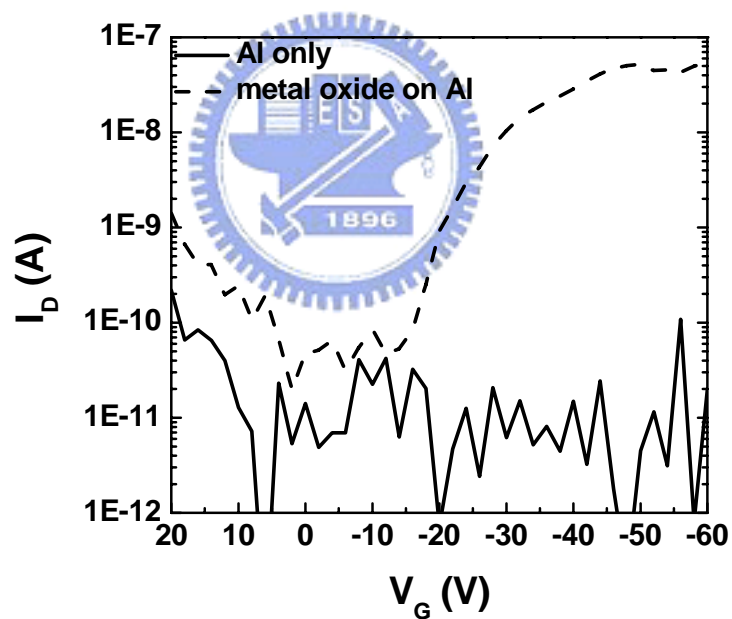


圖 3-12 以MoO₂修飾Al電極的I_D-V_G電性圖

反應。圖 3-12 為bottom-contact電晶體的I_D-V_G關係圖，以單純Al為電極的元件量測結果並未顯現出電晶體特性，加入了MoO₂於Al上層後的電性則明顯的獲得了改善的效果，如此的結果指出，氧化金屬層本身對於載子的注入效應是有明顯

的幫助的。

Au電極元件的mobility約為 $0.29 \text{ cm}^2/\text{Vs}$ ，我們後來使用 MoO_2 來修飾Au電極，所得到的mobility平均約為 $0.31 \text{ cm}^2/\text{Vs}$ ，元件電性於圖 3-13 所示，與氧化金屬修飾低功函數電極時所得到的數值差不多，配合上述bottom-contact元件得到的結果，我們可推論此處我們所使用的氧化金屬具修飾效果的原因之中，氧化

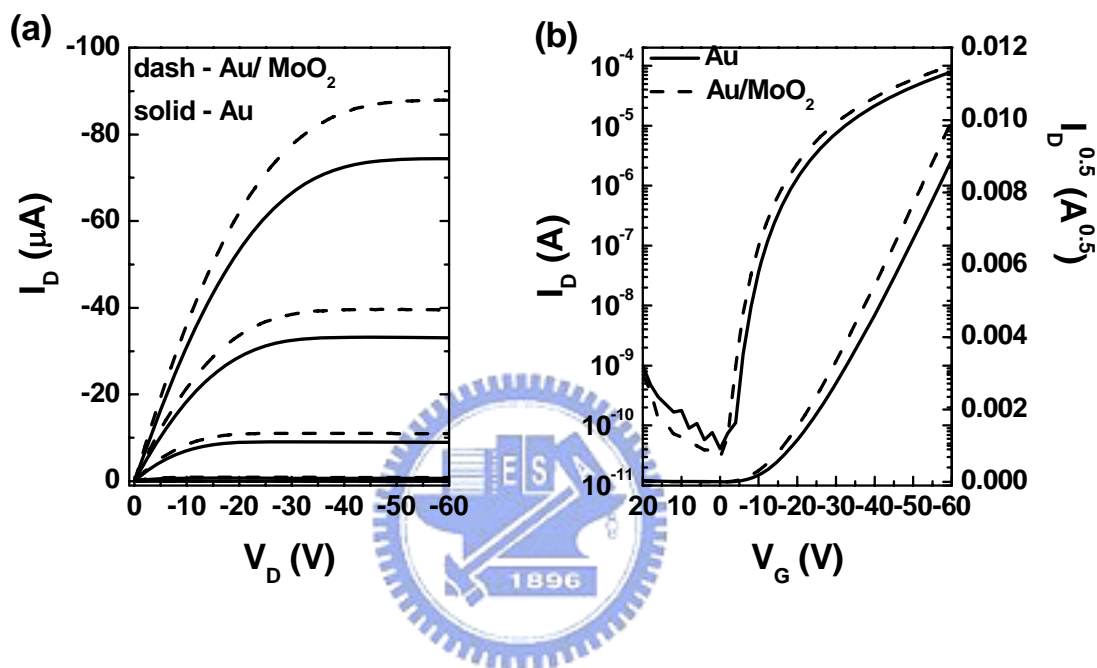


圖 3-13 以 MoO_2 修飾Au電極的OTFT元件(a) $I_D V_D$ 圖和(b) $I_D V_G$ 電性圖

金屬與 pentacene 接面能障降低的因素為主，作為保護層的作用則相對較小。

此部份實驗的數據整理於表 3-2，修飾層搭配低功函數電極的元件中，ITO/ MoO_2 與Al/ MoO_2 的mobility比起ITO/ V_2O_5 與Al/ V_2O_5 則較高，大約可達 $0.32 \text{ cm}^2/\text{Vs}$ 。比較起來，以上述兩種過渡金屬氧化物修飾後的ITO和Al電極元件，其效能已經勝過了Au電極元件。且不論是實驗上或是商業用途，若有機會以此結構的電晶體取代以Au為電極材料，對成本而言均可減輕許多的負擔。

表 3-2 ITO、Cr 與 Au 電極經由氧化金屬修飾的各項元件參數

electrode	Mobility (cm ² /Vs)	Threshold Voltage (V)	On-off ratio
ITO	1.7x10 ⁻²	-20.7	5.2x10 ⁴
ITO / MoO ₂	0.32	-16.3	2.7x10 ⁶
ITO / V ₂ O ₅	0.17	-15.7	8.9x10 ⁵
Al	1.8x10 ⁻⁴	-27.9	10 ²
Al / MoO ₂	0.32	-16.9	4.3x10 ⁶
Al / V ₂ O ₅	0.24	-16.2	1.6x10 ⁶
Au	0.29	-20.2	1.9x10 ⁶
Au / MoO ₂	0.31	-16.6	3.0x10 ⁶

3.3 修飾層厚度最佳化

由上述實驗，我們知道了以上兩種過渡金屬氧化物對於低功函數電極與 pentacene 界面修飾的作用，且元件效能可達到單純以 Au 為電極材料的元件水準。然而氧化金屬的厚度也是個值得討論的課題，若氧化金屬層太薄，接著沉積的電極分子有可能穿過修飾層而接觸到 pentacene，使得氧化金屬與 pentacene 的接觸範圍變小，減低其修飾的效果；若是氧化金屬層太厚，則其過高的電阻可能抵消增加的載子注入效應，因此氧化金屬的厚度影響元件的電性應該有相關的趨勢。接下來我們將針對 MoO₂ 與 V₂O₅ 的厚度改變作為變因，尋找在修飾 ITO 和 Al 時修飾層各別的最佳化厚度。

本部份實驗的電晶體元件 W/L 比為 2000μm / 130μm，並且改變加入的氧化金屬層厚度依序為 100 Å、200 Å、300 Å 和 400 Å。首先以 MoO₂ 作為 ITO 的修飾層，結果顯示加入 100 Å~400 Å 厚的 MoO₂ 對元件效能均有一定程度的提升，我們將幾次實驗的元件 mobility 整理後得到圖 3-14，圖中每種修飾層厚度對應到多次實驗的元件所得到的 mobility 平均值，以及計算由各次實驗數據所得到的標準差。由

我們得到的數元件數據當中， MoO_2 的厚度為 400 \AA 時擁有最高的mobility，其值為 $0.41 \text{ cm}^2/\text{Vs}$ ，但是在該厚度下其值最小則只有 $0.1 \text{ cm}^2/\text{Vs}$ ，圖中明顯的看得出來該厚度下的標準差相當大，即元件的製程視窗(process window)過大所造成。此現象的原因有可能是在蒸鍍 MoO_2 時，隨著加熱時間愈久，Mo與不同個數的氧形成氧化物，可能會使得修飾層之中的摻雜度較不易控制，在厚度較厚的時候修飾層所包含的摻雜度在每個元件之間都有一定程度的不同。相較於mobility在 MoO_2 為 400 \AA 時的不穩定，隨著其厚度的減小，各元件間mobility的變化就比較輕微，當 MoO_2 厚度為 200 \AA 時其值的變化範圍則在 $0.28\sim 0.33$

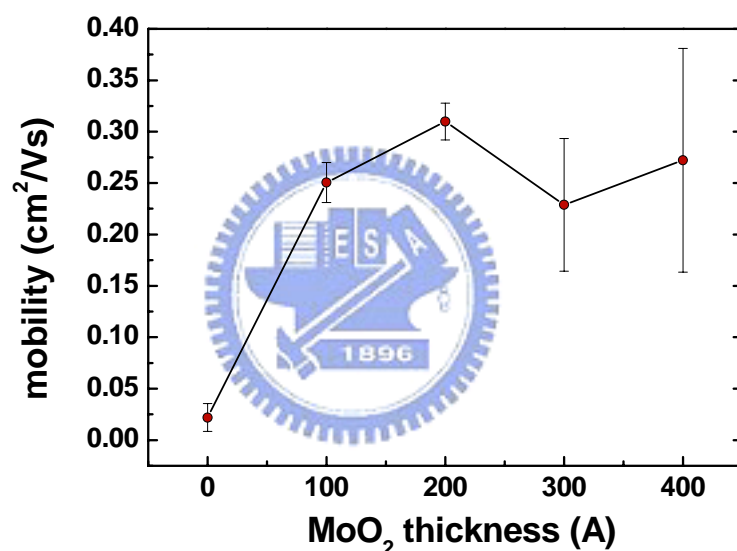


圖 3-14 ITO/ MoO_2 電極元件mobility對 MoO_2 厚度趨勢圖

cm^2/Vs 之間。且由圖 3-14 的平均值趨勢可得到當 MoO_2 的厚度為 200 \AA 修飾ITO時，除了其電性為較穩定，平均得到的mobility亦是較高的。至於元件的其他參數，在加入 MoO_2 之前的單純ITO電極元件threshold voltage為 -22V ，經修飾過後則大約為 $-17\text{V}\sim -18\text{V}$ ，不論加入多少厚度的 MoO_2 ，都降低了threshold voltage。

接著以 V_2O_5 作為ITO的修飾層時，雖然元件的各項參數均有提升，但相較起來顯然比 MoO_2 作為修飾層時效果要差一點。觀察圖 3-15 的結果，在加入 V_2O_5 的

厚度到達 200 Å ~400 Å 時，得到的平均mobility都在 0.1 cm²/Vs ~0.15 cm²/Vs之間，且在同一厚度下各元件之間的值依然有一定的變動幅度，此原因與MoO₂相同，在熱蒸鍍時有可能形成不同氧化數的vanadium oxide，使得在不同加熱時間下蒸鍍形成的vanadium oxide摻雜比例每次都不相同，對元件電性造成直接的影響。V₂O₅修飾層對threshold voltage的降低也有所幫助，實驗統計結果在厚度 300 Å 時為-15.8V改善較多。

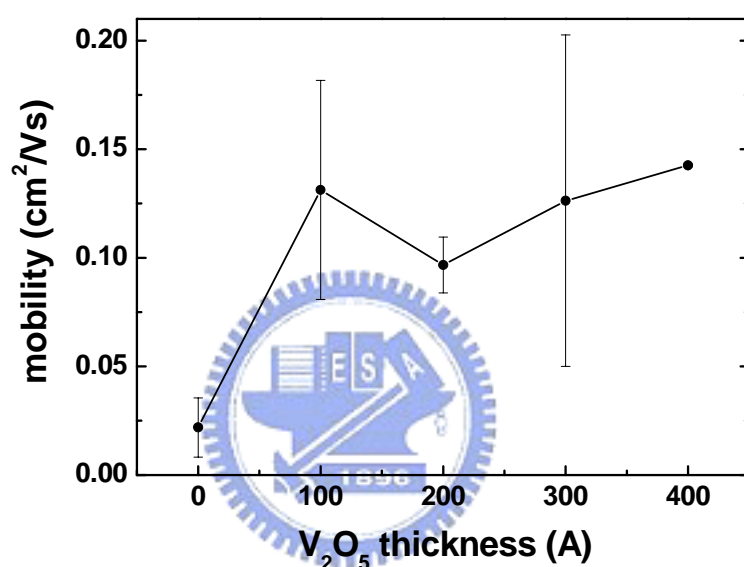


圖 3-15 ITO/ V₂O₅電極元件mobility對V₂O₅厚度趨勢圖

接下來我們以氧化金屬來修飾Al電極，首先以MoO₂修飾Al的元件mobility趨勢整理於圖 3-16 中，我們可看到各修飾層厚度的元件之間變動幅度比起修飾ITO的時候要更大，除了在蒸鍍氧化金屬時可能造成MoO_x摻雜比例不一之外，原因也可能是由於隨後熱蒸鍍沉積的Al帶著相當的熱能沉積於MoO₂之上，可能會使原本Mo的氧化層薄膜再次反應，使得摻雜的含量在接近與Al的界面處時變得較不穩定。由平均的趨勢可得到MoO₂的厚度最佳化與修飾ITO時一樣，大約在 200 Å 修飾Al時有最佳的效果，其mobility的平均值為 0.28 cm²/Vs。threshold voltage 方面，單純Al電極的值約為-28V，經修飾後則在-17V左右，其中當MoO₂

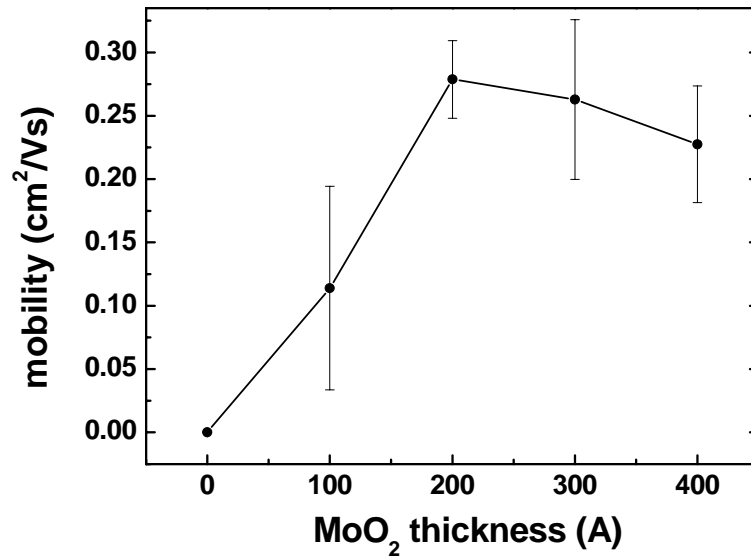


圖 3-16 Al/ MoO₂電極元件mobility對MoO₂厚度趨勢圖

的厚度為 100 Å時，得到的threshold voltage降低至大約只有-10V，然而在 100 Å 的厚度下的各元件特性變動幅度卻是較大的，其mobility的範圍自 0.04 至 0.24 cm²/Vs。經過MoO₂修飾後的Al電極電晶體電流開關比均大於 10⁶。

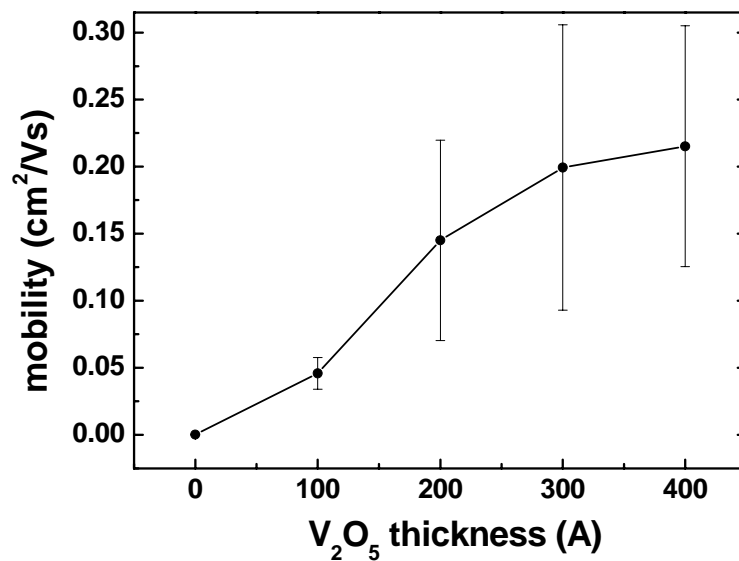


圖 3-17 Al/ V₂O₅電極元件mobility對V₂O₅厚度趨勢圖

以V₂O₅修飾Al的mobility對厚度趨勢圖整理於圖 3-17，並且可得到以 400 Å的修飾層厚度得到的mobility為較高。在通道長度為 130 μm下各和修飾ITO和Al的各項參數可見於表 3-3。

表 3-3 不同氧化金屬厚度對電晶體特性參數整理

metal oxide thickness	ITO			Al		
	mobility (cm ² /Vs)	Vt (V)	on-off ratio	mobility (cm ² /Vs)	Vt (V)	on-off ratio
0	2.1x10 ⁻²	-22	10 ⁴	1.6x10 ⁻⁴	-27.8	10 ² ~10 ³
MoO₂ 100 Å	0.25	-18.6	>10 ⁶	0.11	-10.5	10 ⁵ ~10 ⁶
MoO₂ 200 Å	0.31	-18.6		0.28	-17.1	>10 ⁶
MoO₂ 300 Å	0.23	-17.6		0.26	-17.1	
MoO₂ 400 Å	0.27	-18.3		0.23	-17.9	10 ⁵ ~10 ⁶
V₂O₅ 100 Å	0.13	-19.6	10 ⁵ ~10 ⁶	0.05	-8.8	10 ⁵ ~10 ⁶
V₂O₅ 200 Å	0.1	-18.2		0.15	-11.6	
V₂O₅ 300 Å	0.13	-14.6		0.2	-14.6	
V₂O₅ 400 Å	0.14	-23.1		0.22	-13.1	

3.4 接觸電阻分析

由以上實驗結果我們得知，在加入MoO₂以及V₂O₅兩種氧化金屬後，原本功函數較低的ITO和Al電極元件其特性都獲得些許或者大幅的提升。會有如此優異的效果主要原因還是在於加入的修飾氧化金屬層提供了一個絕佳的載子注入管道，由於其能階與pentacene較為匹配，使得載子注入時會遇到的位能障較低，換句話說，載子在流經整個電晶體元件時，經過修飾後的元件接觸電阻的部份降低了，因此在同樣偏壓下得到了較高的電流值。本節即是以接觸電阻的角度來討論

本文章主題，即電極修飾後對於接觸電阻的影響。

接觸電阻在無機薄膜電晶體中早已是門重要的課題[34]，在OTFT中其所占的角色則更為重要，近幾年也有許多文獻使用此line-transfer method的方式萃取出接觸電阻[35][36]。由於載子流經元件時會遇到電極/有機層和有機層通道的電阻，可由圖 1-11 所表示，假設有機層在有機層/絕緣層界面處排列為均勻的，即通道電阻值在各點均為相同，則我們可假設通道電阻為 R_{film} ，接觸電阻為 R_p ，電晶體整體元件的等效電阻為 R_{on} ，則電阻之間有以下關係

$$R_{on} = R_{film} + R_p = \frac{\partial V_D}{\partial I_D} \Big|_{V_D \rightarrow 0}^{V_G} \quad (3-1)$$

我們再將公式(1-4)列於此處，以方便計算

$$I_D = \frac{WC_i}{L} \mu (V_G - V_T) V_D$$

由於元件操作在線性區(V_D 很小)時，載子累積於有機/絕緣界面處的形狀仍符合歐姆定律，故我們將 I_D 對 V_D 作微分，再將結果倒數，即可得到(3-2)式如下

$$\frac{\partial V_D}{\partial I_D} \Big|_{V_D \rightarrow 0}^{V_G} = \frac{1}{\frac{WC_i}{L} \mu (V_G - V_T)} = \frac{L}{WC_i \mu_i (V_G - V_{T,i})} + R_p \quad (3-2)$$

此計算的結果得到的，即為元件操作在線性區時，整體元件的等效電阻。計算的方法即在 I_D - V_D 關係圖中線性區的部份，量取其斜率的倒數，就可以得到公式(3-2)的結果，圖 3-18 對應的元件為單純Au電極的電晶體，我們可以看到圖 3-18(a)即為其線性區 I_D - V_D 的特性，利用上述的方法，取得其斜率倒數，得到該元件在不同 V_G 下的等效電阻。

由於接觸電阻 R_p 並不會隨著通道長度的改變而不同，而通道電阻 R_{film} 理論上和通道長度 L 成正比，若依照公式(3-1)，在 R_p 不變下， R_{on} 隨著通道 L 的減小使得 R_{film} 降低，當 R_{film} 降至 0 時，即 R_{on} 等於 R_p 。然而實際上我們不可能製作通道長度為 0 的元件，因此我們製作了不同通道長度的元件，並求得每個元件在固定 V_G 下的等效電阻後，將等效電阻 R_{on} 與 L 作成關係圖。結果如圖 3-18(b)所示，我們可以得到一條等效電阻和通道長度的線性回歸區線，此區線代表在施加某特

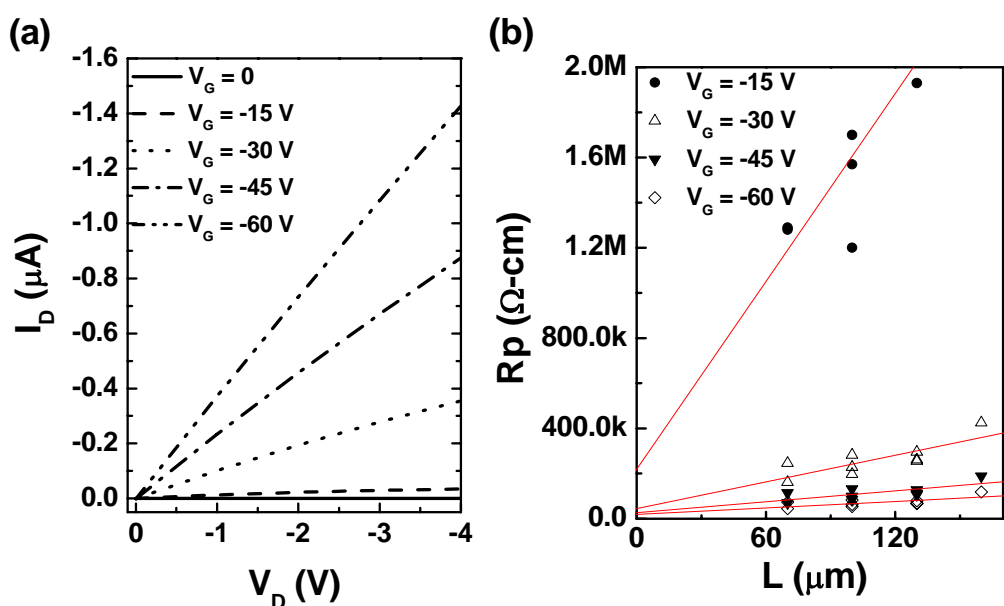


圖 3-18 (a)Au電極元件之線性區特性與(b) R_p - L 在不同 V_G 下的關係

定 V_G 下， R_{on} 和 L 呈線性關係。此回歸線與y軸的交點即代表當 $L=0$ 時的元件等效電阻，換句話說，此交點就代表著扣除通道電阻後得到的接觸電阻 R_p 。

首先我們比較還未加入氧化金屬前，單純以各種金屬作為電極時的接觸電阻，且由線性回歸線與 R_p 軸交點得到的電阻值需要再乘上元件的通道寬度加以歸一化再加以比較。最後由圖 3-18(b)得到Au電極在 $V_G=-30\text{V}$ 時的接觸電阻 R_p 為 $3.6 \times 10^4 \Omega\text{-cm}$ ，同樣的方法，可得到Cr和ITO電極元件的 R_p 分別為 4.22×10^6 和 7.88×10^6 。以Al為電極的元件 R_p 值由於電流極小，量測時得到的雜訊相對大的多，因此在計算線性區斜率時較不易得到較正確的數據，但萃取出來的結果可得到其範圍大約為 $>10^8$ 。由這些結果可知，不同功函數電極在電性的表現上的差異可在接觸電阻這部份明顯的看出其為最主要的原因。

接下來我們以 200 \AA 的 MoO_2 來修飾以上四種電極，得到在接觸電阻部份都有大幅下降的效果，原本Au與pentacene之間的接觸電阻也降低了將近十倍。由於Al電極經過修飾後各項電性參數也改善至接近單純Au電極元件的程度，因此萃取出來的電阻 R_p 也降低了 10^3 之多，由此結果可知，元件效能的改善的確是源於加入

氧化金屬層後修飾了界面，使得元件自電極注入效應增加，亦即接觸電阻部份的下降。為了使各項數據更清楚的表達，我們將實驗中的四種電極的接觸電阻與修飾後得到的數值整理於表 3-4 中。

表 3-4 以MoO₂修飾各電極前後所得到的接觸電阻

electrode	R _p (Ω-cm)	
	w/o MoO ₂	with MoO ₂
Au	9.0x10 ³	2.8x10 ³
Cr	4.2x10 ⁶	3.6x10 ⁴
ITO	7.9x10 ⁶	5.4x10 ⁴
Al	>10 ⁸	5.1x10 ⁴

3.5 元件環境因素影響



由於OTFT有機會搭配發光源使用在顯示應用上，因此我們在最後於元件週圍加入光照，並測量元件於SiO₂上受到光的影響程度。我們製作了ITO電極與ITO / MoO₂電極的電晶體元件，並且量測其各別在照光下的電性，我們得到元件受到的光強度為 0.84mW/cm²。圖 3-19 顯示，兩者在照光後電流都比暗態時要高，圖 3-19(a)單純ITO電極元件電流的增加比例在照光後將近兩倍，圖 3-19(b) ITO / MoO₂的電極元件則大約在幾個μA左右。圖 3-20 的I_D-V_G電性關係顯示了不論有無加入電極修飾層，照光後的元件在關閉時漏電流都大幅上昇，單純ITO電極元件的threshold voltage在照光後由-23V降低至-15.8V，加入MoO₂的則從-17.3V降低至~0V。而Von從原本~0V平移至 20V，且最低的漏電流較暗態時要高了 10 倍。照光使得電流以及漏電增加的原因是由於電子-電洞對在受到光激發後產生，如圖 3-21 所示，電子-電洞對產生後，電洞可能受到 pentacene 薄膜中晶粒邊界

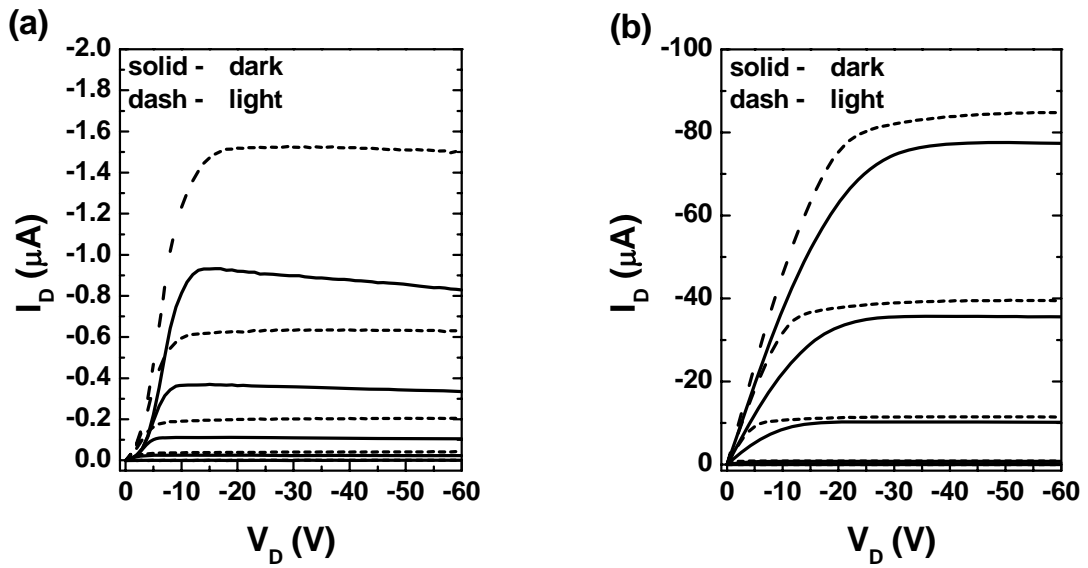


圖 3-19 (a)ITO電極與(b)ITO/MoO₂電極元件照光時的 I_D - V_D 在暗態與亮態比較

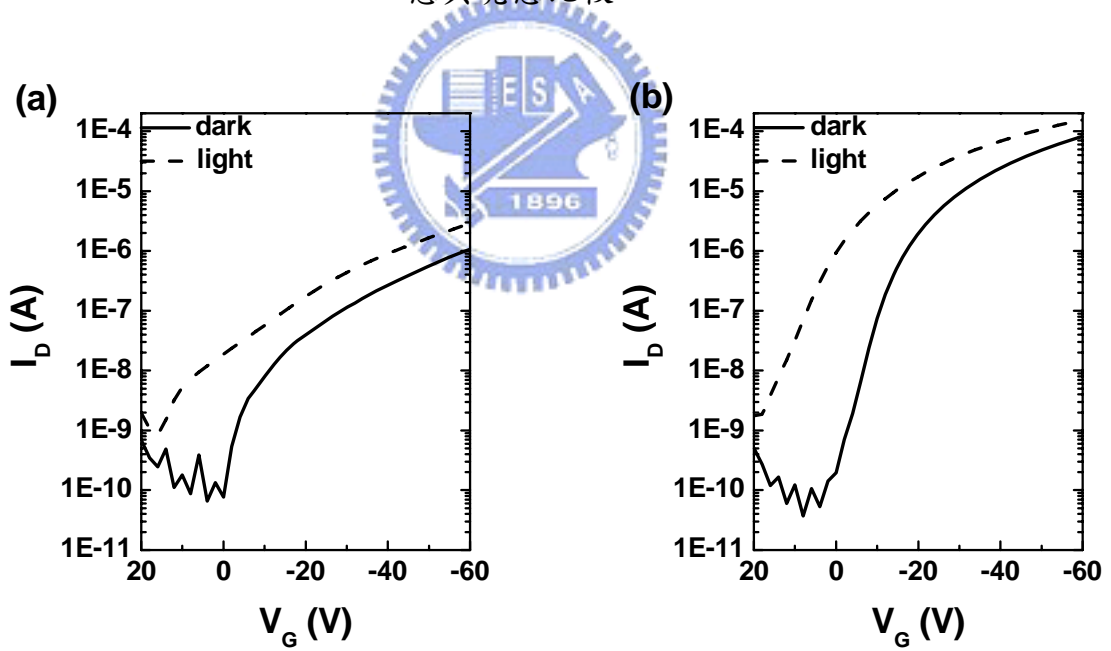


圖 3-20 (a)ITO電極與(b)ITO/MoO₂電極元件照光時的 I_D - V_G 在暗態與亮態比較

(grain boundary)的缺陷(trap)所捕捉，而電子則於絕緣層之中。填補在 grain boundary 中的電洞，使得後來受到橫向電場注入的電洞載子受到缺陷的補捉機率

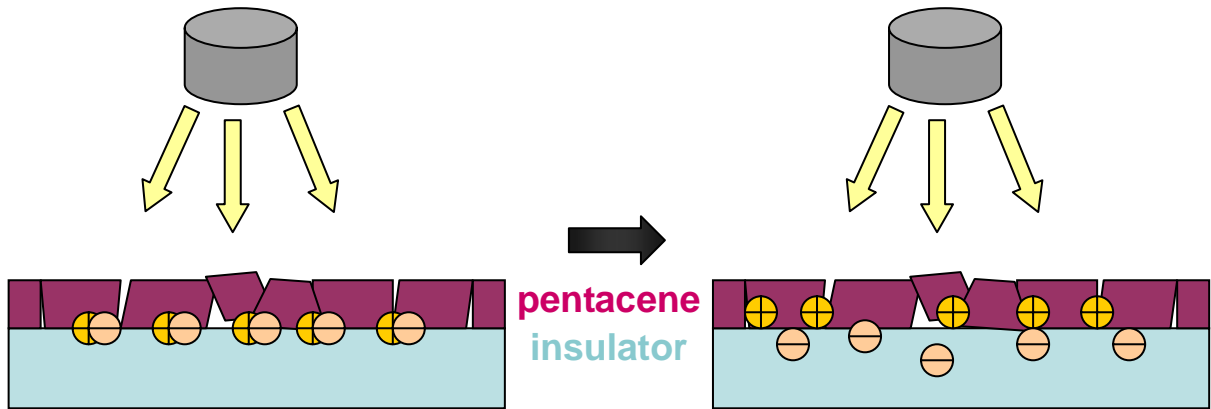


圖 3-21 位於 pentacene/insulator 界面的電子-電洞對經由照光而分離，分別被 pentacene 與 insulator 的 trap 所捕捉

減少，因此得到的操作電流較未照光時要大。至於停留在絕緣層中的電子，則形成了相當於額外的閘極偏壓，使得縱向偏壓對於累積層的作用加強，在有機/絕緣層界面吸引到了更多的電洞累積，於是我們所施加的閘極偏壓會比未照光時要早到達 threshold voltage，在同樣閘極偏壓下所得到的電流也變得較大(圖 3-21)。

最後我們將單純 ITO 電極的 OTFT 與 ITO/MoO₂ 電極的 OTFT 來作元件受到持續的偏壓(stress)下電性的改變。圖 3-22 中，我們選取了兩種結構的電晶體各兩片元件來作量測，並且給予 $V_D = -40V$ 及 $V_G = -40V$ 之下的偏壓，我們比較有無加入 MoO₂ 的元件電流隨著時間的衰減程度。元件在持續操作下會有衰減的現象，而造成衰減的原因有許多種，至今仍是個不斷被討論的課題[37]，在我們作的實驗中明顯的看到，經過 MoO₂ 作 pentacene/電極界面修飾的元件在偏壓的操作下得到的衰減效應比起未經修飾元件要小的多，特別是在一開始施壓時，單純 ITO 電極元件的衰減非常嚴重。由結果可知元件在受到持續偏壓操作下電極與主動層界面之間狀態的改變是影響元件電性衰減的原因之一，因此我們可以透過界面的修飾來減少元件的衰減。

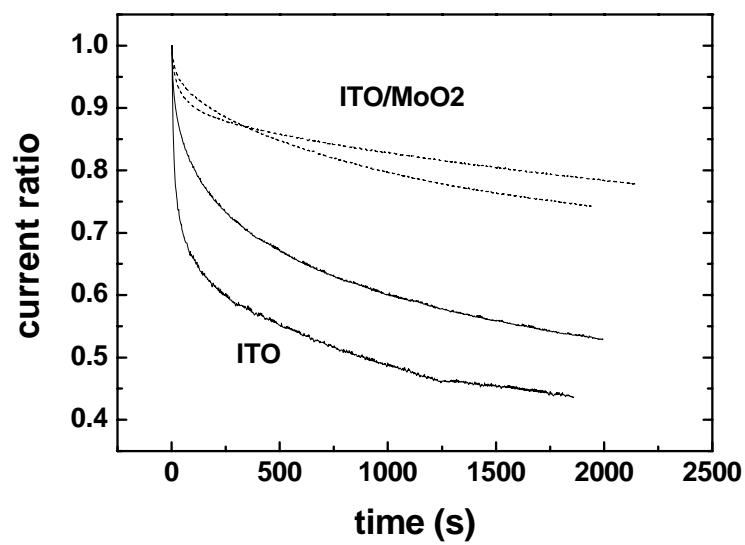


圖 3-22 有無MoO₂修飾的ITO電極元件在固定偏壓下的衰減狀態比較



第四章 結 論

本篇文章利用過渡金屬氧化物來降低OTFT中電極和pentacene的接觸電阻，以達到增進元件效能的目的。首先我們利用不同功函數的金屬件為電極，實驗結果符合了元件特性隨著金屬功函數的高低而改變，至於ITO電極的OTFT則因為其為氧化物導電材料，其導電度不如金屬，因此儘管ITO電極的功函數與Cr差不多，其電晶體特性依然較Cr電極的OTFT元件要差。接下來我們針對Al和ITO兩種在工業用途上相當廣泛的導電材料搭配本實驗中的兩種氧化金屬 MoO_2 與 V_2O_5 來作為OTFT源/汲極的電極，實驗結果得到，經過修飾後的低功耗電極元件，其電性表現均大幅提升，達到了Au電極元件的水準，且我們發現，不論是功函數大小多少，在經過修飾後其電晶體特性都可以到達大約相同的水準，本實驗中的加入氧化金屬的元件mobility值大約都在 $0.3 \text{ cm}^2/\text{Vs}$ 左右。加入的氧化金屬層厚度與元件電性關係也是我們討論的重點之一，我們改變氧化金屬的厚度自 100 \AA 至 400 \AA ，並整理其加入厚度與mobility的關係，得到了在該製程下兩者之間的趨勢，然而由於氧化金屬在熱蒸鍍時產生不同氧化數的化合物，造成在修飾層中的摻雜度可能不同，使得相同條件下，我們得到有些不同電晶體元件參數之間的變動幅度相當大，因此如何控制好每次修飾層沉積的條件對元件穩定度是很重要的一個因素，這也是本實驗中有待改進的地方。由於修飾層造成元件效能提升的原因是改善了接面的接觸效應，故我們也以接觸電阻粹取的方式，得到單純ITO、Al、Au以及經過 MoO_2 修飾後的電極/pentacene間接觸電阻，其結果也反應了單純金屬電極其金屬功函數與電阻的關係，以及加入修飾層後接觸電阻下降的程度。最後我們做OTFT與環境影響的實驗，在加入照光後由於電子-電洞對的產生且電洞填補了通道中的缺陷，而電子則可能在絕緣層處使閘極偏壓對操作電流關係改變，這些可能的原因造成元件的漏電流經過照光後增加了。另外我們對OTFT元件作stress量測時，其電流的衰減與有無加入氧化金屬修飾層似乎是有關係的，儘管元件效能衰減的原因仍有待研究，從我們的實驗結果可得知，在元件受到持續的偏

壓下，接面處的變化也是影響電流減小的原因之一，我們也可以藉著改善接面品質來抑制衰減的效應。

目前對於 OTFT 研究時，許多元件的製作均是以 Au 為電極，是由於 Au 的功函數高，與 pentacene 能階較匹配，電性表現也較好。本文主題即以材料較 Au 便宜許多的 Al 與 ITO 為電極，並於 pentacene 的接面之間加入氧化金屬層，使 Al 與 ITO 能有與 Au 電極元件一樣甚至表現的更好。若我們能使元件穩定度提高，使得相同條件下做出來的 OTFT 特性變動幅度減小，則在工業應用上將會有很大的影響，對於實驗研究或產品的製作上，將能夠取代 Au 電極的 OTFT，將成本大幅的降低。

