

國立交通大學
材料科學與工程學系
碩士論文

利用晶圓接合與電鍍技術製作高功率
氮化鎵族發光二極體

High-Power GaN-based Light-Emitting Diodes Fabricated by
Wafer Bonding and Electroplating Technology

研究生：徐志偉

指導教授：吳耀銓 博士

中華民國九十五年七月

利用晶圓接合與電鍍技術製作高功率氮化鎵族發光二極體
High-Power GaN-based Light-Emitting Diodes Fabricated by Wafer
Bonding and Electroplating Technology

研究生：徐志偉

Student : Chih-Wei Hsu

指導教授：吳耀銓

Advisor : YewChung Sermon Wu Ph.D.

國立交通大學
材料科學與工程學系
碩士論文

A Thesis

Submitted to Department of Material Science and Engineering

College of Engineering

National Chiao Tung University

in partial Fulfillment of the Requirements

for the Degree of

Master

in

Material Science and Engineering

July 2006

Hsinchu, Taiwan, Republic of China

中華民國九十五年七月

利用晶圓接合與電鍍技術製作高功率氮化鎵族發光二極體

研究生：徐志偉

指導教授：吳耀銓 博士

國立交通大學材料科學與工程研究所碩士班

摘 要

本研究是先在矽基材上製作規則的凹槽陣列，接著將銅電鍍到這規則的陣列上，再將發光二極體的結構接合到此矽基材上。主要是因為利用銅基材去取代藍寶石基板使其具有較高的散熱性，可以使元件在較高的飽和電流下驅動以達到高功率的目標，然而，銅金屬是延展性佳的材料，因此，在整個元件的製做過程中，易造成發光二極體元件毀壞（尤其是在切割晶粒時），利用本實驗的方法可以提升製造高功率發光二極體之良率。

在實驗中我們分為基板的製作、晶圓接合、雷射剝離及元件製作四個部份來討論，利用改變製程的步驟來完成我們所想要的元件。利用光學顯微鏡(OM)、掃描式電子顯微鏡(SEM)及原子力顯微鏡(AFM)對接合界面作分析，接著量測模擬元件的電性去討論製程上需要改進的地方。

High-Power GaN-based Light-Emitting Diodes Fabricated by
Wafer Bonding and Electroplating Technology

Student : Chih-Wei Hsu

Advisor : Dr. YewChung Sermon Wu

Department of Material Science and Engineering

National Chiao-Tung University

ABSTRACT

In this thesis, Cu film was electroplated on the Si wafer that has regular surface patterns, and then bonded with the LED structure. The bonded LED device on Cu substrate could be operated in a much higher injection forward current. The significant improvement might be caused by the Cu substrate which has higher thermal conductivity than conventional Sapphire substrate. However, Cu substrate is a ductile metal plate and easy to deform during the processing. The deformation of the Cu substrate will destroy the LEDs that were bonded on the Cu substrate. Finally, LEDs will be fabricated on the patterned Cu/Si substrate to make high-power LEDs and solve the deformation problem in processing.

We have four major issues of formation of substrate, wafer bonding, laser lift-off and device fabrication. We change experimental conditions and process for the target which high-power LEDs. Analysis of the bonding interface by optical microscopy (OM), scanning electron microscopy (SEM) and atomic force microscopy (AFM). Finally, we will discuss what it can be improved by measuring electric properties of simulated device.

誌 謝

兩年多的時間以一本論文來當作結束，但是，這之間的收獲及感謝是無法單純以文字來說明的，伴隨著將離開大家和求學 6 年的交大，內心充滿著感謝與不捨。

首先，感謝指導教授吳耀銓老師這兩年多來的指導，因為老師開明的風格讓我能保有天馬行空的思考方式，雖然我在實驗的過程中犯了不少錯誤，但也因此獲得更多知識及養成不屈不撓的個性。接著，感謝本校材料系陳智老師與清大動機系陳政寰老師於百忙之中抽空指導與指正本論文，讓這論文更加完備。還有，感謝晶元光電對我實驗上的幫助讓我的實驗得以進行無礙。

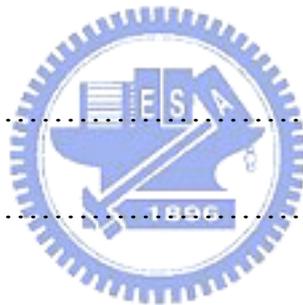
在實驗和生活上少不了一群好朋友的幫忙及陪伴，我要謝謝彭韋智學長不辭辛勞的帶領、侯智元(侯董)學長細心的指導、許晉源、胡晟民(小黑)、廖崢(錚哥)、張志榜(愛打保齡球的翅膀)、林博文(耍神秘的博文)、鄭季豪(當爸爸的豪哥)、黃秉緯學長們的協助，同學林其慶(自戀的 78 慶)、曾建華(華仔)、陳宜輝(瘦超多的帥氣公關)、張凱鈞(皮樂)、李紹先(跑去台大的金門仔阿光)、許志豪(有正妹女友的老豪)、徐乙介(Mouse)、蔡宜庭(小菜)、劉吉峰，學弟妹吳騏廷、謝承佑、陳莉穎、李宜芳，還有已畢業的劉柏均、胡國仁學長和愛打球愛唱歌的陳一凡、龔君偉、彭顯智學長們，因為你們的幫忙讓我的實驗更加順利，也因為你們的陪伴讓我的生活更加精彩。還有感謝我的女友楊珽，當我煩惱與無助時謝謝妳的包容與鼓勵，還有一些我無法述及的好朋友們，謝謝你們。

最後，這本碩士論文和碩士學位我要獻給我最摯愛的家人們，父親徐連明、母親洪玉、大哥徐志豪、小妹徐詩婷。感謝你(妳)們讓我在很好的環境中成長，也很慶幸有你們的相伴。我的成就願和你們一同分享。

～2006 年 7 月 新竹～

目錄

	頁次
中文摘要	i
英文摘要	ii
誌謝	iii
目錄	iv
表目錄	vi
圖目錄	vii
一、 緒論	1
1.1 前言	1
1.2 研究動機	4
二、 文獻回顧與理論背景研究	7
2.1 晶圓接合技術	7
2.1.1 晶圓接合技術的優點	8
2.1.2 晶圓接合技術的種類	8
2.1.3 影響晶圓接合品質的因素	11
2.2 高亮度高功率發光二極體	17
2.2.1 簡介藍光發光二極體的發展	17



2.2.2	雷射剝離技術.....	19
2.2.3	高功率藍光發光二極體原理.....	22
三、	實驗方法.....	35
3.1	晶圓接合的設計整合流程.....	35
3.2	電鍍銅製程.....	41
3.3	晶圓接合製程.....	41
3.4	試片清潔流程.....	42
四、	結果與討論.....	45
4.1	基板的製作.....	45
4.2	晶圓接合的條件.....	52
4.3	直接接合製程.....	57
4.4	預先退火製程.....	60
4.5	預先蝕刻製程.....	64
4.6	界面分析及元件製作.....	70
五、	結論和未來工作.....	75
5.1	結論.....	75
5.2	未來工作.....	76
	參考文獻.....	77



表目錄

表 2-1	各種塊材材料的熱傳導係數.....	33
表 3-1	各種材料的熱膨脹係數及熱傳導係數.....	37
表 4-1	各種阻障材料在不同厚度下的電阻係數.....	46
表 4-2	各種阻障材料的 XRD Intensity Ratio 及其熱穩定性.....	48



圖目錄

圖 1-1	傳統氮化鎵 LED 電極同側的情形.....	3
圖 1-2	藉由晶圓接合和雷射剝離基板將氮化鎵轉移到其它基板.....	3
圖 1-3	LED 與銅基板的接合俯視圖.....	5
圖 1-4	AlInGaP LED/ITO/Cu 在 500°C/30min 下接合的 Auger depth profiles 圖形.....	6
圖 1-5	傳統 GaAs sub.與 Cu sub.的 I-V 曲線.....	6
圖 2-1	晶片微小不潔粒子對接合介面的影響.....	13
圖 2-2	Z. L. Liou 和 D. E. Mull 用石墨和石英所設計的夾具.....	16
圖 2-3	本實驗室設計用來晶圓接合的夾具.....	16
圖 2-4	三五族化合物半導體之能隙與晶格常數關係圖.....	21
圖 2-5	用 38 ns, 0.6 J/cm ² 單一脈衝雷射打在 GaN/Sapphire 界面處，氮化鎵薄膜的溫度隨時間和試片厚度之變化情形.....	21
圖 2-6	幾何改變形狀 LED 示意圖 (ATON)	26
圖 2-7	比較 SiC 及 Sapphire 基板用 ATON 結構之光取出效率與角 τ 之關係圖.....	26
圖 2-8	ATON-Chip 的光取出路徑示意圖.....	27
圖 2-9	傳統的發光二極體封裝示意圖.....	27

圖 2-10	覆晶型發光二極體結構示意圖.....	28
圖 2-11	覆晶型與傳統發光二極體光取出效率比較圖.....	28
圖 2-12	不同表面粗糙度的可能光行進路徑.....	29
圖 2-13	傳統與經表面粗糙化的 LED 分別在(a) Sapphire 和(b) Transparent metal layer 面檢測的發光功率差異.....	29
圖 2-14	DBR 型發光二極體示意圖.....	30
圖 2-15	利用鏡面反射層防止光被吸光基板所吸收.....	30
圖 2-16	元件特性和溫度的關係.....	32
圖 2-17	Si sub.與 Sapphire sub.藍光發光二極體的 L-I 圖.....	33
圖 2-18	E.P. Cu/Ag/LED 結構的 SEM 俯視圖.....	34
圖 2-19	Electroplating Cu sub.與 Sapphire sub.藍光發光二極體的 L-I 圖.....	34
圖 3-1	整合實驗流程圖.....	37
圖 3-2	直接接合流程圖.....	38
圖 3-3	預先退火實驗流程圖.....	39
圖 3-4	預先蝕刻實驗流程圖.....	40
圖 3-5	電鍍槽示意圖.....	43
圖 3-6	爐管示意圖.....	43
圖 3-7	試片清淨潔流程圖.....	44
圖 4-1	無阻障層的 Cu/Si 基板經 500°C/30min 退火後的 OM 圖.....	46

圖 4-2	鉭 (3-30) 面與銅 (2-20) 面的晶格差異.....	48
圖 4-3	Cu/Ta/Si 結構的 SEM 截面圖 (500 ° C , 30 min , N ₂ ambient)	50
圖 4-4	矽晶圓以 90°C KOH _(aq) 蝕刻後的截面示意圖.....	50
圖 4-5	矽走道為 50μm 的試片經 500°C/30min 退火後情形.....	51
圖 4-6	平坦 p-GaN 的 AFM 量測圖.....	54
圖 4-7	粗糙 p-GaN 的 AFM 量測圖.....	54
圖 4-8	粗糙 p-GaN 的 SEM 俯視圖.....	55
圖 4-9	平坦 p-GaN 與銅接合經雷射剝離後的 OM 圖.....	55
圖 4-10	粗糙 p-GaN 與銅接合經雷射剝離後的 OM 圖.....	56
圖 4-11	直接接合製程後其截面示意圖.....	56
圖 4-12	直接接合製程後 Cu/Si 基板的 OM 圖及 α-stepper 圖形.....	58
圖 4-13	退火步驟的實驗試片結構圖.....	58
圖 4-14	銅厚度與退火時間關係 (500 ° C , N ₂ ambient)	59
圖 4-15	電阻率與退火時間關係 (500 ° C , N ₂ ambient)	59
圖 4-16	預先退火製程後 Cu/Si 基板的 OM 圖及 α-stepper 圖形.....	61
圖 4-17	退火及研磨步驟所造成的電鍍銅凹陷情形.....	61
圖 4-18	過度蝕刻矽走道時的接合反應示意圖	62
圖 4-19	過度蝕刻矽走道造成電鍍銅與矽反應成 Cu ₃ Si.....	63

圖 4-20 KOH 溶液在 90°C 下蝕刻矽走道的 OM 圖及 α -stepper 圖形.....	66
圖 4-21 本實驗元件結構示意圖.....	66
圖 4-22 成功接合後的 OM 圖.....	67
圖 4-23 成功接合經雷射剝離後的 OM 圖.....	68
圖 4-24 經 500°C/30min 加壓退火後的 OM 圖.....	69
圖 4-25 成功接合經雷射剝離後的 SEM 俯視圖.....	72
圖 4-26 成功接合經雷射剝離後的 SEM 截面圖.....	73
圖 4-27 模擬元件製作(半切)的 OM 俯視圖.....	74
圖 4-28 模擬元件的 I-V 圖.....	74



一、緒論

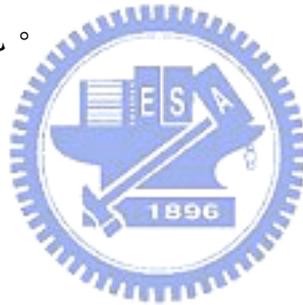
1.1 前言

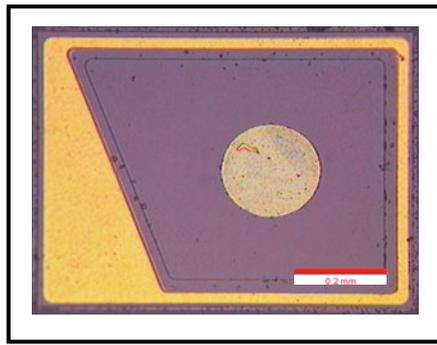
發光二極體挾帶著發熱量少、耗電量少、壽命長、單色發光、反應速度快、耐衝擊、體積小等優點而被廣泛的利用於指示、顯示各種裝置上。早期的應用包括了：汽車內部指示燈、家電指示燈、交通號誌等點光源和一些小尺寸的光學模組以及戶外全彩大型顯示器。自 2000 年以後，隨著發光二極體亮度及效率的增進，可攜式產品（如手機、個人數位助理（PDA）和數位相機）大量使用發光二極體當作按鍵與螢幕的光源。使得可攜式產品成為發光二極體最大的市場。2002 年以後高亮度以及高功率的發光二極體元件需求量大增。因此，對於高亮度的發光二極體研究及製作必須加緊腳步，以滿足未來高亮度發光二極體於照明的應用。

在藍光發光二極體的發展上，傳統的藍光發光二極體是以藍寶石為基板。因此，在元件製作時產生了一些問題。因為藍寶石為電的絕緣體，使發光二極體元件要將電極做在同側，而犧牲部分發光面積（圖 1-1）。又增加製程的困難度，在金屬接點和包裝時較麻煩，並讓電流的散開較困難而增加操作電壓。再者藍寶石又硬又脆（Mohr's scale 為 9）在晶圓切割時易發生不規則崩裂而使良率大降。此外藍寶石的導熱相對於矽、銅的導熱性質是較差的，使的高電流元件如雷射二極體、高功率元件如電晶體，因熱的消散不良而特性變差 [1]。這對於元件的表現和製程設計上給於許多限

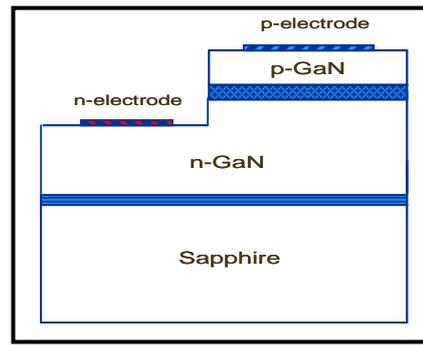
制和難處。

幸運的是藉由晶圓接合和雷射剝離基板技術的搭配，可以將氮化鎵薄膜轉移到其它基板上（圖 1-2）。如此一來，還是可以先在藍寶石基板上製作高品質的氮化鎵薄膜，然後藉由晶圓接合將氮化鎵/藍寶石與導電性和導熱性佳而又適合加工的基板接合。然後用雷射剝離技術將氮化鎵薄膜與生長基板（藍寶石）分離，以達到轉移到導電性和導熱性佳的基板之目的。這樣一來在做發光二極體時，不必因為藍寶石是絕緣體將電極坐在同側而犧牲部分發光面積；而在發展高功率、高電流的元件時不因藍寶石導熱性的不佳而妨礙元件的表現。

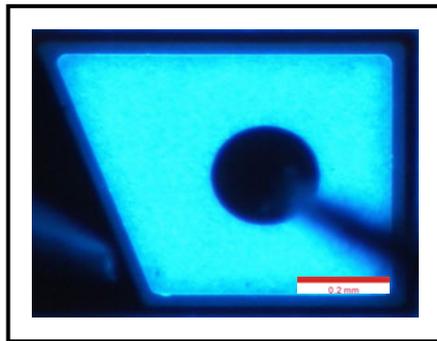




(a) 傳統 LED 電極在同側



(b) 傳統 LED 側視圖



(c) 用電流 0.5mA 點亮 LED，可發現因電極同側犧牲部份發光層。

圖 1-1 傳統氮化鎵 LED 電極同側的情形。

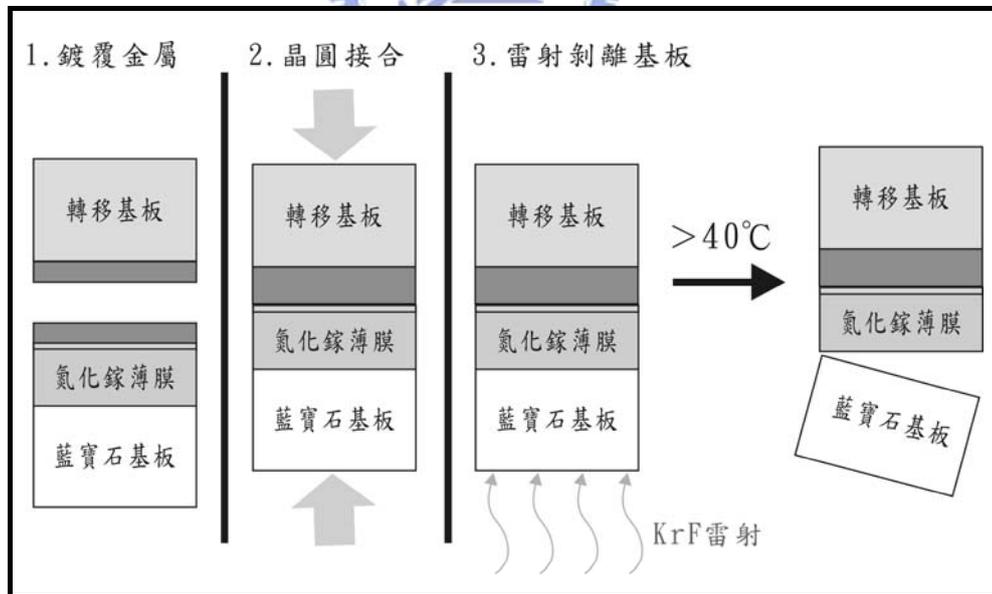


圖1-2 藉由晶圓接合和雷射剝離基板將氮化鎵轉移到其它基板。

1.2 研究動機

本實驗室一直以來對於發光二極體有著多方面的研究，且在2003年已成功製作銅基材上的高功率紅光發光二極體（圖1-3），並發表在APL期刊〔2〕而引起各界之注意。研究中利用氧化銦錫（ITO）當作擴散阻礙層（圖1-4）將磷化鋁銦鎵發光二極體晶圓接合在銅基材上。被接合在銅基材上的發光二極體元件能夠更高的順向注入電流下操作，而此發光二極體的發光強度比一般砷化鎵基材發光二極體高出約三倍之多（圖1-5）。這顯著改善的原因是因為金屬銅基材具有較高的熱傳導率（401 W/m-K）。然而，銅金屬是延展性佳的材料，因此，在整個元件的製做過程中，易造成發光二極體元件毀壞（尤其是在切割晶粒時）。所以本實驗則是利用在矽晶圓上製作圖形陣列並且蝕刻出凹槽，然後利用電鍍銅的方式將其填平再以晶圓接合技術取代藍寶石，以期望能夠解決上述的問題。

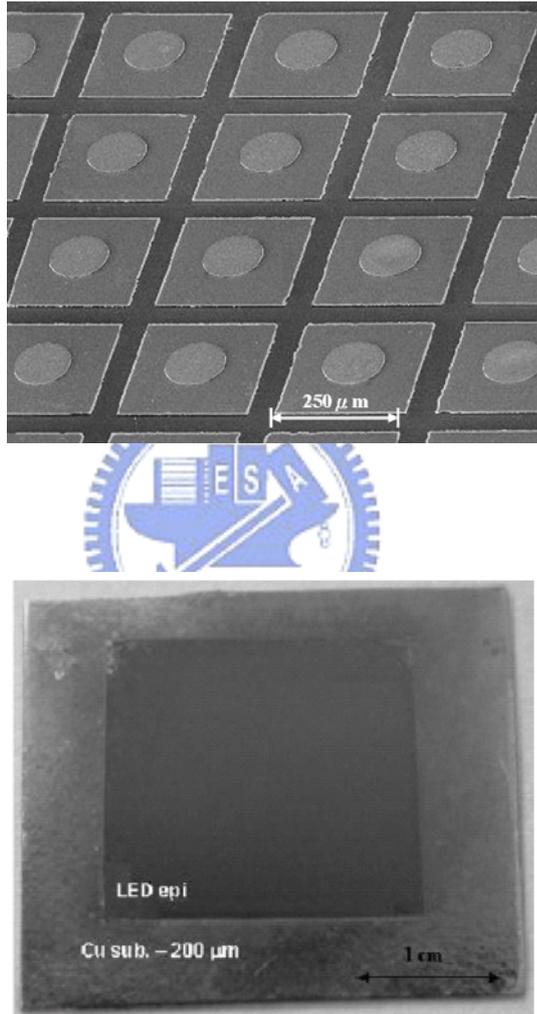


圖 1-3 LED 與銅基板的接合俯視圖。〔2〕

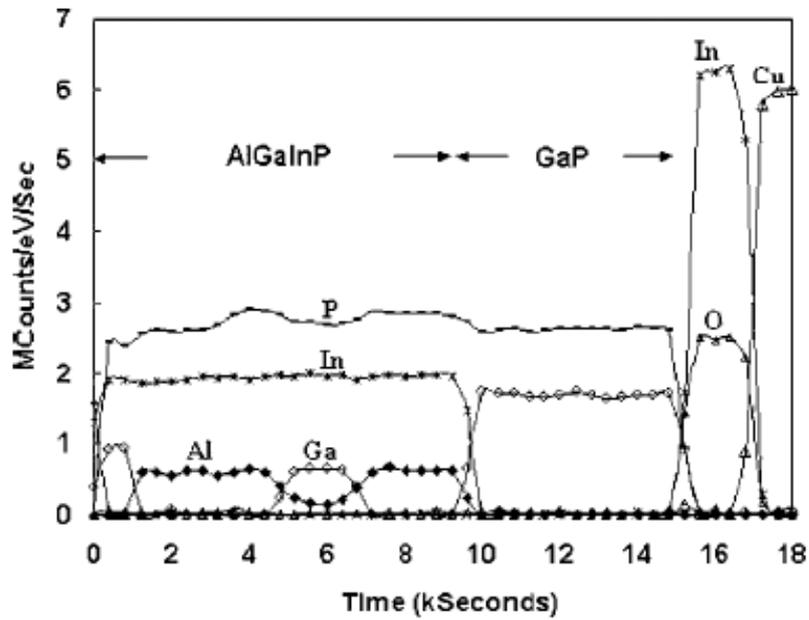


圖1-4 AlInGaP LED/ITO/Cu在500°C/30 min下接合的Auger depth profiles圖形。〔2〕

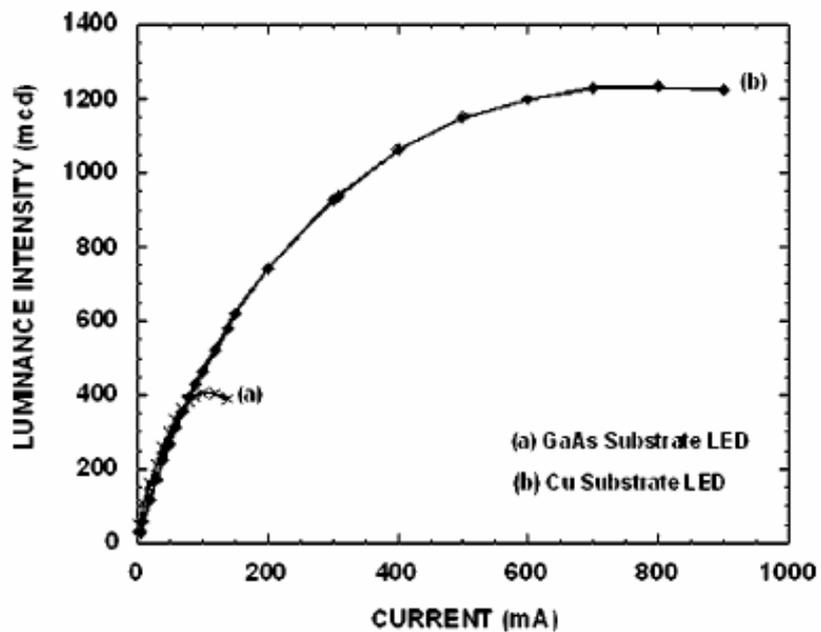


圖 1-5 傳統 GaAs sub.與 Cu sub.的 I-V 曲線。〔2〕

二、 文獻回顧與理論背景研究

2.1 晶圓接合技術

晶圓接合技術是將兩片晶圓互相接合，再進一步使表面原子反應，產生鍵結，讓兩片平面彼此間的鍵結能達到一定強度，而使這兩片晶圓純由原子鍵結成為一體。這種特性能使接合介面表保持絕對純淨，避免無預期之化學黏接物雜質污染，以符合現代微電子材料、光電材料及奈米材料等級微機電嚴格製做要求。這種技術可以接合不同晶格、不同種類之單晶或多晶材料。這項複合之材料具有不同的物理性質（如熱傳導度、機械強度）、化學性質（如活化能）、電子性質（如原子能帶）等，以製造具備特殊物理或化學特性之先進高性能光電材料，例如垂直腔式面射型雷射二極體（VCSEL）光電材料，或耐高溫電子材料，如絕緣層矽晶圓（SOI），或將矽和 III-V 半導體的整合在一起，發展光電積體電路（optoelectronic integration circuits）和 MMICs（monolithic microwave integrated circuits）。

2.1.1 晶圓接合技術的優點

晶圓接合的優點大致而言有下列幾項〔3〕：

1. 使晶格不匹配 (lattice mismatch) 所產生的差排 (dislocation) 和缺陷 (defect) 僅限於接合界面區域，而不會延伸至元件活性層而影響元件特性。
2. 接合面牢固，接合的材料像單一的晶體材料一樣完全適合於切割、研磨以及拋光等機械加工技術。
3. 直接接合晶片，可以實現低電阻歐姆性質的導電特性及高透明度的光學性質，滿足了光電元件的要求。
4. 增加了元件設計的自由度。
5. 簡化了現有的技術，降低了光電元件集成的難度。
6. 設備簡單、價格便宜。

2.1.2 晶圓接合技術的種類〔4〕

一般晶圓接合的製程中有許多種類，以中間介質層 (Intermediate layer) 的有無來區分，晶圓接合可被分為兩大類：直接晶圓接合 (Direct wafer bonding) 與間接晶圓接合 (Indirect wafer bonding)。

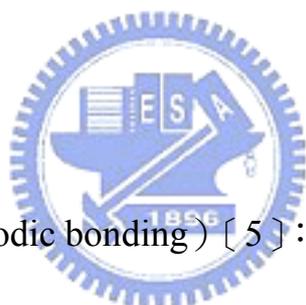
1. 直接晶圓接合

所謂直接晶圓接合即是在晶圓接合時不靠任何的中間介質層，例如：膠

或者金屬層，直接由晶圓相互接觸後，經由高溫及同軸壓力使兩片晶圓產生接合，其主要有以下幾類接合法：

(1) 融合接合 (Fusing bonding)：

一般的泛指的晶圓接合就是所謂的融合接合，將欲接合的試片經清洗、旋乾後在微潔淨室內直接面對面接觸。利用二晶圓間的凡得瓦力或氫鍵的力量使其自然接觸在一起，再放置氣氛爐中作高溫退火處理。一般來說 Si/Si 接合的溫度約為 1000°C ，GaAs/GaAs 接合溫度大多為 $700\sim 900^{\circ}\text{C}$ ，使二試片間產生共價鍵結而成為一體，使界面強度能達到如塊材般的水準。



(2) 陽極接合法 (Anodic bonding) [5]：

當兩晶圓之接合兩端為導體 (或半導體) 及內含離子之絕緣體 (如鉀鈉玻璃) 時，可使用陽極鍵合法做晶圓接合。正極 (陽極) 接於導體或半導體晶圓材料，負極 (陰極) 接於含離子之絕緣體。加以電壓充電時，因界面不允許電流穿過，故在兩端接觸面附近形成電荷聚集現象，因此在兩結合面空間產生靜電場，吸引兩擬鍵合之晶圓片，並且可透過加熱的輔助將接合強度增強。

(3) 低溫接合：

一般的接合過程中的高溫製程，雖可增加接合強度，但高溫往往對

材料性質產生很大影響，尤其近年來異質材料接合時熱應力常導致接合試片破裂或是無法接合大尺寸的試片。此外現今三度空間微電子元件及微機電元件製作對溫度非常敏感，低溫接合是不可避免的趨勢，低溫接合的方法主要有：(i) 長時間的低溫退火 (ii) 超高真空中進行接合退火 (iii) 表面活化晶圓接合 (Surface activated bonding ; SAB) [6]。

2. 間接晶圓接合

間接接合顧名思義是利用中間介質層來進行晶圓接合，而非靠兩晶片本身來接合。目的是為了要降低接合的溫度或者是比較特別的用途例如合金化之用，接合方式有下列幾種：

(1) 金屬共晶接合法 (Eutectic bonding)：

這方法是事先將兩具有共晶相的金屬分別鍍在兩不同的晶片上，經過清洗再將兩晶片接觸，接著於共晶溫度下執行退火，此時這兩層金屬就會產生共晶相，利用此方式材料就能在較相對低溫下進行接合。

(2) 塗佈化學介質層的方式來接合：

這些化學物質均有一種特性，亦即在室溫下為黏稠狀的液體，但再行升溫退火後會變為硬化的材料。製程大概如下：首先將化學物質塗佈在晶圓表面，接著退火之後這些化學物質會變的較為穩定並且具有強度，可以將兩晶片黏貼固定。目前使用較多的大多是旋塗式玻璃 (Spin

on glass : SOG) 和 BCB (Bzocyclobutene) 膠，這些膠大多使用於異質材料之低溫接合。

2.1.3 影響晶圓接合品質的因素〔7〕

晶圓的品質對於晶圓接合的成敗是影響很大，因此在晶圓接合製程上對於晶圓的品質有很高的要求。底下說明一些在晶圓接合前，要注意的事項。

1. 晶片表面平坦度

晶圓接合的最主要要求就是平坦度 (Flatness)、平行度 (Parallelism) 和晶圓表面的平滑度 (Smoothness)，這是晶圓接合的基本要求，特別是晶圓直接接合之應用。平坦度就是整片晶片的較為巨觀厚度變化，而平行度就是兩晶片的相對翹曲程度，另外平滑度就是一般泛指的晶片表面較為微觀的粗糙度。直覺的可以瞭解，當這些值都很大時晶圓接合成功的比例將大大降低。就算晶圓接合住了，接合成功的區域比例也是相對的低很多。

2. 晶圓表面不潔物的影響

除此之外，晶圓的潔淨程度也影響著接合的狀況。晶圓接合對於潔淨度的要求不外乎是無污染和無不潔粒子。而一般的污染物多為一些有機物和一些金屬離子殘留。這些污染物經常造成接合區域變少，金屬離子殘留影

響接合面電性，為了去除這些粒子及污染物，勢必要在晶圓接合前做清潔的工作。

清潔的方式有很多種，包括了：一些有機化學溶劑、酸鹼溶液甚至是臭氧或電漿清洗。清潔工作是為了確保晶圓接合的品質，這些殘留物無論是有機或無機都會明顯的影響接合介面物理性質。因此，晶圓接合的清潔工作幾乎是這項技術的主角。一般而言，一個極小的不潔粒子，就有可能造成比起粒子尺寸大許多的無接合區域。

接著討論不潔粒子的影響，首先假設不潔粒子是不可壓縮的，粒子半徑為 h ，直徑為 $H=2h$ ，並且遠小於晶圓的厚度 t_w (i.e., $h \ll t_w$)，並造成大於 t_w 的未接合面積 R (i.e., $2t_w < R$)，可以利用下列關係式來表達 R [8] [9]:


$$R = \left[\frac{2}{3} E' \frac{t_w^3}{\gamma} \right]^{\frac{1}{4}} h^{\frac{1}{2}} \quad (2.1)$$
$$E' = E / (1 - \nu^2)$$

R ：未接合區域面積 t_w ：晶圓厚度 E ：揚氏模數
 γ ：晶圓表面能 ν ：浦菘比 h ：不潔粒子半徑

對以(100)的矽而言 $\nu = 0.29$ ，利用 4 吋厚大約為 $525 \mu\text{m}$ 的晶圓，利用上面的式子做運算，一個直徑大約 $1 \mu\text{m}$ 大小的粒子大約會造成約 0.5 cm 的未接合區域 (圖 2-1)。因此，不潔粒子對於晶圓接合良率的影響可見一斑。另一方面，殘留金屬離子影響的範圍則多在電性，但是這裡不做討論。

For 4-in. Silicon

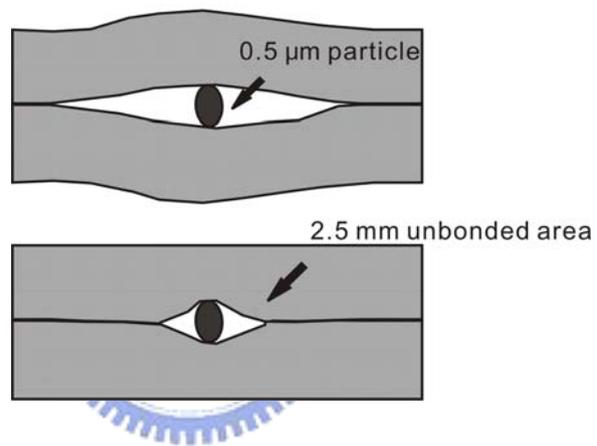


圖 2-1 晶片微小不潔粒子對接合介面的影響。〔7〕

3. 均勻而持續的壓力

在晶圓接合時，隨著溫度的升高而施壓力於試片上，使晶圓表面的原子能互相接觸，進而產生共價鍵結達到接合的目的。不過壓力的給於必須適當，壓力也大大，晶圓會破裂；若是施加太小，會使晶圓接合時接觸面積不完全。因此壓力的施加大小去決於接合溫度和接合材料的不同。

在晶圓接合的過程中，壓力的給於是透過接合夾具因溫度變化而產生的。在接合過程中如何提供均勻而持續的壓力使一個非常重要的技術，因此夾具的設計是非常重要的。目前晶圓接合使用的夾具有非常多的種類，在圖 2-2 所示的夾具為 Z. L. Liao 和 D. E. Mull 在 1990 年設計的晶圓接合器，這是利用石墨與石英熱膨脹不同所設計的夾具。在夾具的內部的一部份是石英其餘都是石墨，由於石英的熱膨脹係數 ($0.5 \times 10^{-6} / ^\circ\text{C}$) 小於石墨 ($9 \times 10^{-6} / ^\circ\text{C}$)，於是在加熱後石墨膨脹比較多，可是石英卻比較小。因此石英限制石墨對外的膨脹，而對試片產生均勻的壓力。

因此很多接合夾具都是利用材料熱膨脹係數不同所設計的。而本實驗室所採用的接合夾具，則利用此法所設計改進的 (圖 2-3)。這個夾具主要為三種材料所構成，分別是以鉬 (Mo, $5.27 \times 10^{-6} / ^\circ\text{C}$) 為材料的螺絲組、以不鏽鋼 (Stainless Steel, $16 \times 10^{-6} / ^\circ\text{C}$) 為材料的圓片組和以石墨做成的晶圓墊片組。三者熱膨脹係數不同，不鏽鋼和石墨的膨脹比鉬大，因此升高溫度時鉬螺絲會限制不鏽鋼和石墨的向外膨脹，而會對晶圓試片產生壓

力。利用這個原理，我們可以經由對溫度的控制，使接合夾具對接合晶圓給於均勻且持久的壓力。

4. 接合溫度的取捨

原則上接合溫度希望是越低越好。這是因為不同材料的晶圓其熱膨脹係數不同。如果接合的溫度太高，晶圓間熱膨脹係數差異的影響就會增大。而且高溫製程會影響元件的表現，因此低溫接合已是晶圓接合一個重要的趨勢了。在接合的過程中，接合界面處的原子數量會因傳輸而重新分配。原子數量的傳輸在異質界面處是很重要的，可以使表面的粗糙趨於平緩。

當兩個不同材料要接合，在高溫製程步驟時，會因為熱膨脹係數的不同導致在接合材料上產生應力場。當應力場超過臨界值，應力將透過許多不同的方式來釋放應力。釋放應力的方式包括有接合分開、產生破裂、塑性變形或是形成不匹配的差排。不過如果基底上只有一層非常薄的薄膜，這樣即使熱應力超過臨界值，差排也不會形成。只有當薄膜的厚度超過一個臨界值時，由熱應力所產生的差排才會產生。

因此為了使兩個不同材料的晶圓得到高品質的接合，必須注意兩個重點。第一個重點是應變能的釋放。第二個重點是在低溫進行晶圓接合。兩片晶圓的熱膨脹係數差異越大，則越要降低退火時的溫度，以避免過大的應力產生。

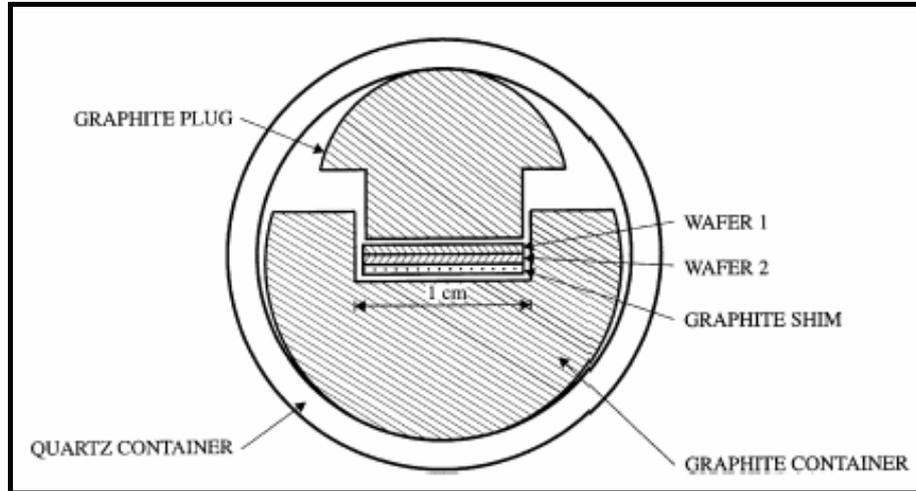


圖 2-2 Z. L. Liau 和 D. E. Mull 用石墨和石英所設計的夾具。〔7〕

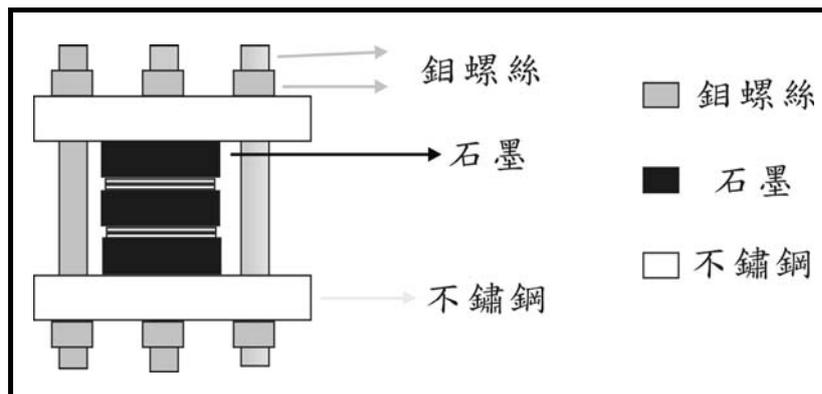


圖 2-3 本實驗室設計用來晶圓接合的夾具。

2.2 高亮度高功率發光二極體

半導體發光二極體之研究到現在已有近四十年的歷史，紅光、綠光及黃光發光二極體均逐漸研發成功。可以得到非常高的亮度，變成商業產品，但是藍光二極體的進展卻一直非常緩慢，直到日本日亞（Nichia）公司利用氮化鋁銦鎵一族之材料到亮度極高的藍光及綠光二極體，使得紅、藍、綠三基本色之光源齊全，而全彩的夢想得以實現，且可見光發光二極體中的高亮度高功率發光二極體的研發也大幅提升了發光二極體的應用層面。此外，發光二極體與其它照明系統比較起來可以節省 80-90% 以上的功率，以氮化鎵為材料所研發的白光發光二極體可以取代現在的照明系統，使得能源的利用更有效率。



2.2.1 簡介藍光發光二極體的發展 [10]

可以實現藍色發光二極體的材料有碳化矽（SiC）、硒化鋅（ZnSe）及氮化鎵（GaN）等族。其中最先商品化的是 SiC，半導體結晶依其能隙構造，分為直接能隙及間接能隙兩大種。GaN 與 ZnSe 等是直接能隙型，而 SiC 則屬於間接能隙型，因此得到高亮度非常不易，因而其用途不廣。雖然 ZnSe 與 GaN 是直接能隙型的材料，但是 ZnSe 一類的材料有可靠度的問題。此類材料多在約 300°C 左右的低溫成長，用此類材料做成的發光二極體生命均很短。另外一方面，GaN 的能隙是 3.4 eV、AlN 是 6.3 eV、InN 是 2.0 eV，

做成混合晶體時，可以將能階由 2.0 eV 連續改變至 6.3 eV，因此，可以獲得從紫外線到黃光這樣範圍的顏色 [11] (圖 2-4)。

GaN 的材料研究也已超過二十年，但一直因為沒有晶格常數配合的基板 (Substrate)，所以晶體在成長過程中形成了高密度的缺陷，並且 p 型 GaN 不易製成，所以進展遲緩，這些問題一直到 1983 年，日本田貞史博士 (S. Yoshida) 等人用氮化鋁 (AlN) 在藍寶石 (Sapphire) 基板上先用高溫成長做緩衝層，再在其上生長氮化鎵時，結晶較好，之後名古屋大學的赤崎勇教授 (I. Akasaki) 等人發現以有機金屬氣相沉積法 (MOCVD) 均勻的在低溫長一層薄的 AlN，再在其上以高溫 (約 1000°C 左右) 成長 GaN 可以得到像鏡面的材料。1991 年日亞公司研究員中村修二 (S. Nakamura) 改用非晶體 GaN 以低溫先成長為緩衝層 (Buffer Layer) [12]，再以高溫成長 GaN 時亦得到鏡面般平坦的膜。

另一個如何做 p-GaN 之問題也獲得突破，在 1989 年赤崎勇教授等人首先將鎂 (Mg) 摻雜在 GaN 裡使其成長 [13]，長成後進行電子束照射以得到 p 型 GaN。後來日亞公司的中村修二，發現電子束不過是使 GaN 的溫度升高，使 Mg-H 錯合物 (complex) 中的氫與鎂分離，而使鎂被活化而產生低阻抗的 GaN。他更發現如果以 700°C 左右的熱退火也可以將氫趕走，使鎂活性化而完成 p 型的工作 [14]。

利用以上二個發現，日亞公司 1993 年宣佈成功開發光度一燭光 (Cd)

的藍光發光二極體，壽命長達數萬小時。此消息發表後，立刻引起全世界的注意，目前全球各地已有很多體在研究此類材料製造、性質及應用。

2.2.2 雷射剝離技術 (Laser Lift-Off)

在剝離藍寶石基板的研究中，可以用幾種不同的方法來完成，例如用化學-機械方式去除藍寶石 [15]，或利用濕式蝕刻將犧牲層蝕刻掉 [16]，或者使用脈衝雷射步驟來完成 [17~19]。然而由於藍寶石基板太硬，且又沒有適當有效的濕式蝕刻方法可以蝕刻氮化鎵和與其相容的材料。因此目前在分離氮化鎵薄膜的技術上，雷射剝離技術是比較可行的方法。

雷射剝離基板是利用光與物質交互作用的原理，利用所謂選擇性能隙製程 (bandgap-selective processing)。即選擇適當波長的雷射光，其光子能量太小不足以激發藍寶石到激發態，讓藍寶石無法吸收此一能量的光子，可是卻可以被氮化鎵吸收而激發的光子。換言之，雷射光穿過藍寶石直到界面的氮化鎵才被吸收，氮化鎵將雷射光以熱的形式將能量釋出，如此一來氮化鎵因吸收雷射光而溫度升高。利用此法，我們讓在藍寶石與氮化鎵的界面處產生了局部高溫 (圖 2-5)。隨著雷射能量密的提高，界面處的溫度亦提高了，等到溫度超過氮化鎵的分解溫度時 (接近 1000°C)，氮化鎵會分解成鎵金屬和氮氣。這時候只要將試片加熱至鎵的熔點 (42°C) 以上，即可把鎵熔化而可以輕易的將氮化鎵與藍寶石基板分離，而達到去除藍寶

石生長基板的目的。

目前雷射剝離製程技術已經被許多學術團體研究和應用。M. K. Kelly 等人〔20〕首先發表可以用脈衝雷射穿過透明的藍寶石基板到達與其界面處氮化鎵薄膜，使其因高溫而分解而分離其生長基板。M. K. Kelly 等人是使用 Q-switched Nd-YAG 三倍頻的雷射，這樣的光子能量是 3.49 eV 剛好超過氮化鎵的吸收邊界(absorption edge)，而可以被氮化鎵所吸收。W. S. Wong 等人〔17〕〔18〕也發表了紫外線雷射的製程分離氮化鎵薄膜，他們是用 KrF 準分子雷射，光子能量是 5 eV。



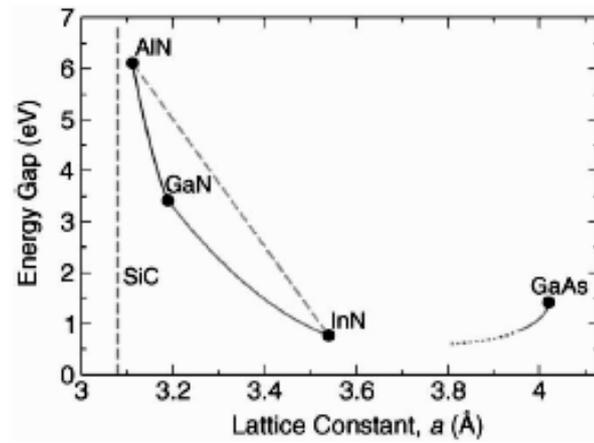


圖 2-4 三五族化合物半導體之能隙與晶格常數關係圖。〔11〕

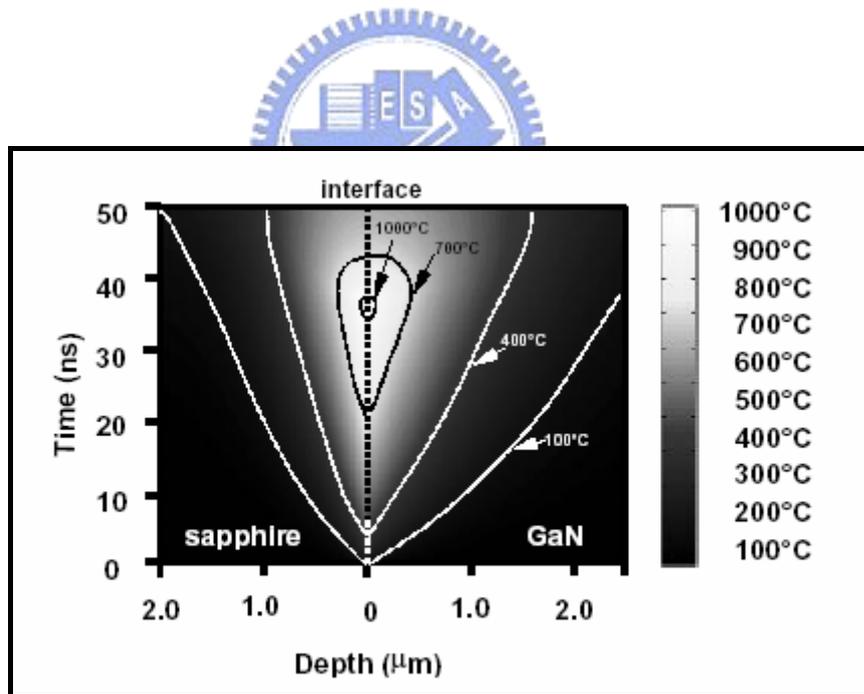


圖 2-5 用 38 ns, 0.6 J/cm^2 單一脈衝雷射打在 GaN/Sapphire 界面處，

氮化鎵薄膜的溫度隨時間和試片厚度之變化情形。〔17〕

2.2.3 高功率藍光發光二極體原理

因雷射剝離技術及晶圓接合技術的搭配，而讓發光二極體能朝高亮度高功率特性的方向發展，使其有更大的發揮空間和前景。因此，有許多的研究團隊致力於提高發光二極體的發光亮度及其功率，在不考慮磊晶品質的條件下，依現在的研究發現主要的概念有二方面：提高光取出效率（Light-extraction efficiency）及減少熱效應（Joule-heat effect），以下分別對這兩個主題作說明。

1. 提高光取出效率（Light-extraction efficiency）

半導體發光二極體的輻射發光效率（Radiant efficiency, η_R ）又被稱為功率轉換效率（Wall-Plug efficiency, η_{wp} ）是光輸出功率與輸入功率之比，其數值如式 2.2 所示。

$$\eta_{wp} = \eta_{ext} \times \eta_v \quad (2.2)$$

η_{ext} ：外部量子效率 η_v ：電壓效率

而外部量子效率（External quantum efficiency）數值的大小則可由下面的公式做表示 [21]：

$$\eta_{ext} = \eta_{inj} \times \eta_{rad} \times \eta_{opt} \quad (2.3)$$

η_{inj} ：電流注入效率（Injection efficiency）

η_{rad} ：內部量子效率（Internal quantum efficiency or Radiative efficiency）

η_{opt} ：光取出效率（Optical efficiency or Light-extraction efficiency）

η_{inj} 數值的提升主要是使電流能有良好的分佈及減少各材料間的接觸電阻。關於電流分散層 (Current Spreading layer) 則有 X. A. Cao 等人 [22] 及等人 J. Song [23] 的研究，在此不做描述。 η_{rad} 數值的大小主要是由磊晶的品質來決定的，以現今的發展情況已可使內部量子效率達到 70% 左右，而光取出效率 (η_{opt}) 則是目前發展高亮度高功率發光二極的瓶頸也是大家所關注的焦點，主要的概念是藉由結構及材料的改變以減少發光層產生的光在二極體內部的損耗。

近幾年以來已經有很多研究團體發表了製作高亮度高功率發光二極體的方法，依其製程方式大約可以區分為：



(1) 幾何變形 (Geometrically deformed) :

當光從高折射率的半導體材料 ($n_{GaN}=2.5$) 傳至空氣中 ($n_{air}=1$) 時，只有在臨界角 (Critical Angle) 內之光可以完全被射出，其它的光則在內部反射或被吸收。Schad 等人 [24] 用理論計算有斜邊結構的 Sapphire ($n_{Sap}=1.785$) 與 SiC ($n_{SiC}=2.7$) 基板中傾斜角 τ 對光取出功率之影響 (圖 2-6)，發現當 $\tau = 64^\circ$ 時，光取出效率增加最多 (圖 2-7)。如圖 2-8 所示，如為傳統的方形結構則其光取出路徑只有編號為(1)的區域，當傾斜 64° 時則光取出路徑包含了(1)及(2)的區域，大幅提高了光的取出機率使其亮度提升。Osram 公司利用此法，將原本的平面方形 SiC

基板 GaN 發光二極體做成斜邊後 (ATON) 使光放出效率由 25% 增加至 52%。

(2) 覆晶技術 (Flip-chip technology) :

主要是因為發光二極體的封裝方式的限制 (圖 2-9), 使得元件的發光效率主要是由上部取出的光來決定。而因為電流分散層 (Current Spreading Layer) 及導線大多為吸光材料而使得元件所發出的光有一部份被其所吸收, 而造成發光強度的下降。使用覆晶技術主要是讓光從透明的藍寶石基板取出而提升元件發光亮度 (圖 2-10)。J. J. Wierer 等人 [25] 利用此法使外部量子效率相較於傳統藍光發光二極有 1.6 倍的提升 (圖 2-11)。



(3) 表面織狀結構 (Surface texturing) :

主要是藉由表面粗糙的結構來減少全反射的發生, 利用增加光的射出路徑進而提高元件的發光亮度 (圖 2-12) [26]。在 1993 年時 I. Schnitzer 等人率先利用此種表面組織結構使外部量子效率由 9% 增高至 30%。而 C. Huh 及 T. Fujii [27] 等人也利用此方式有效的提高元件的發光效率 (圖 2-13)。

(4) 反射鏡面 (Reflective mirror)。

因為紅光發光二極體所使用的砷化鎵 (GaAs) 基板為不透明的吸光材料，藉由布拉格反射層 (Distributed Bragg Reflector: DBR) [28] (圖 2-14) 及高反射率的金屬 [29] (如: Ag、Pt、Al) 使二極體發出的光不被吸收 (圖 2-15)。而對於藍光發光二極體則無吸光基板的問題，因此、大多會配合晶圓接合技術將磊晶層轉移置至高導熱的導電基板上，將會再下一個主題作詳細的解說。



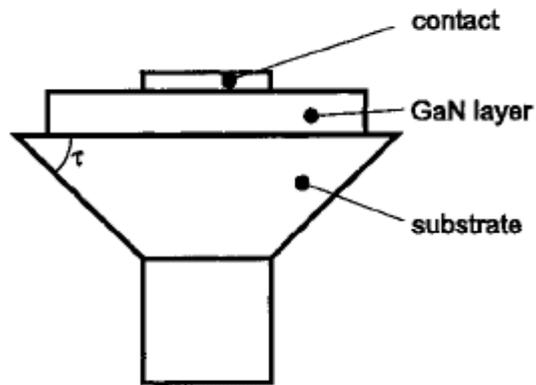


圖 2-6 幾何改變形狀 LED 示意圖 (ATON)。[24]

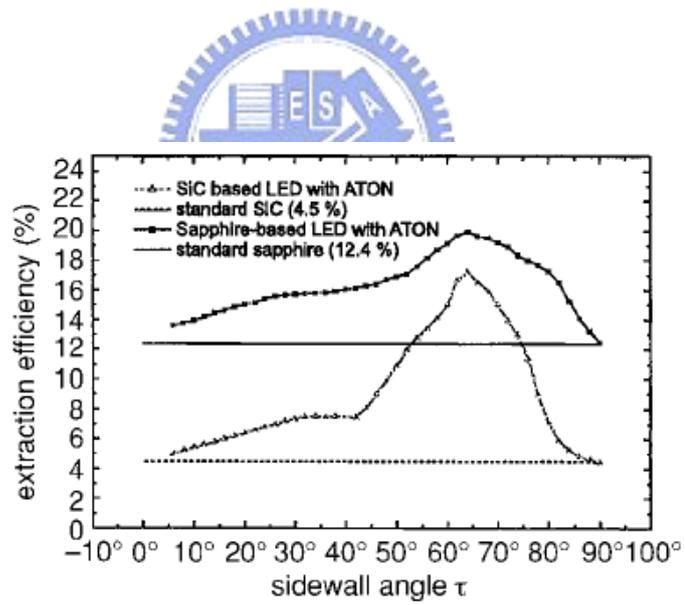


圖 2-7 比較 SiC 及 Sapphire 基板用 ATON 結構之光取出效率與角 τ

之關係圖。[24]

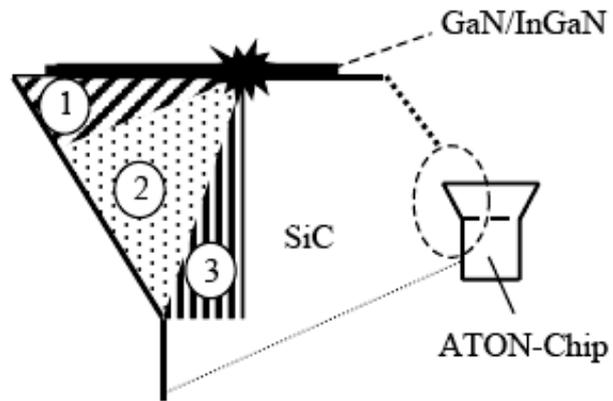


圖 2-8 ATON-Chip 的光取出路徑示意圖。〔24〕

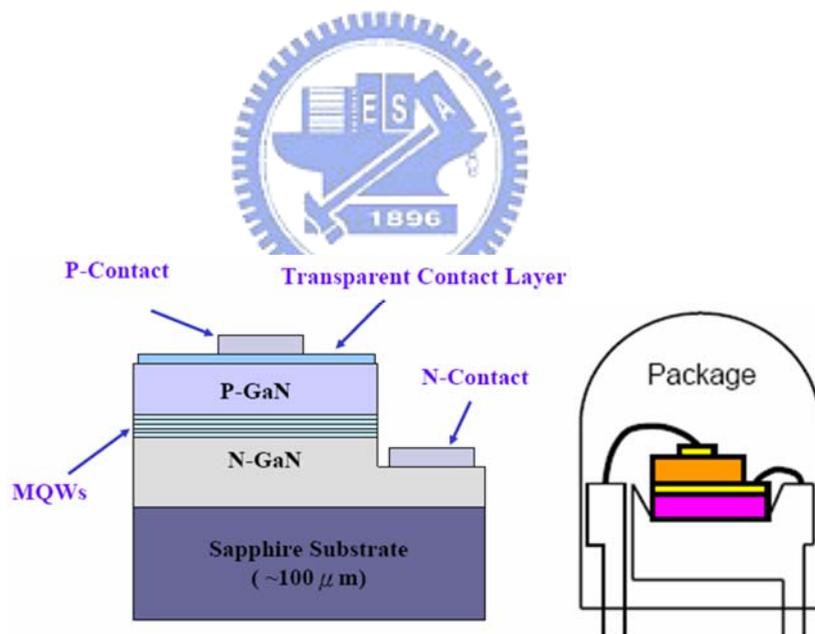


圖 2-9 傳統的發光二極體封裝示意圖。〔25〕

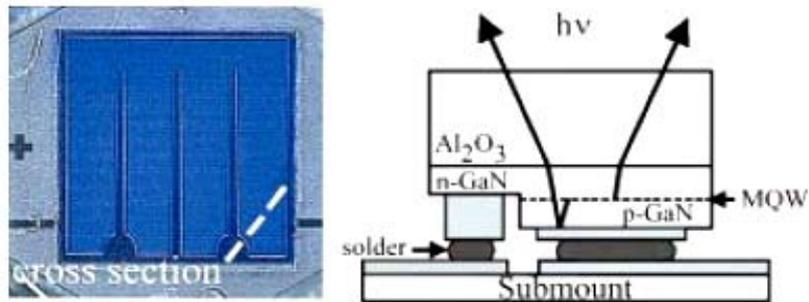


圖 2-10 覆晶型發光二極體結構示意圖。〔25〕

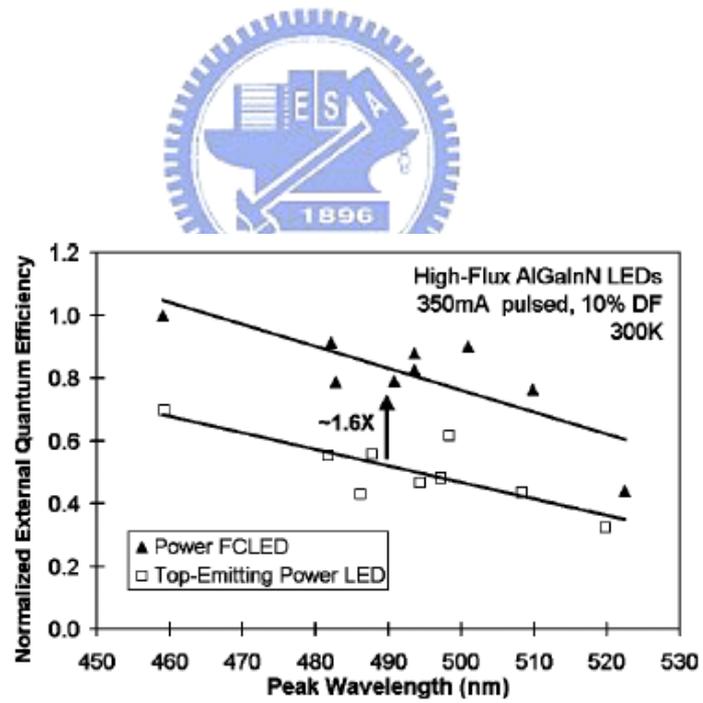


圖 2-11 覆晶型與傳統發光二極體光取出效率比較圖。〔25〕

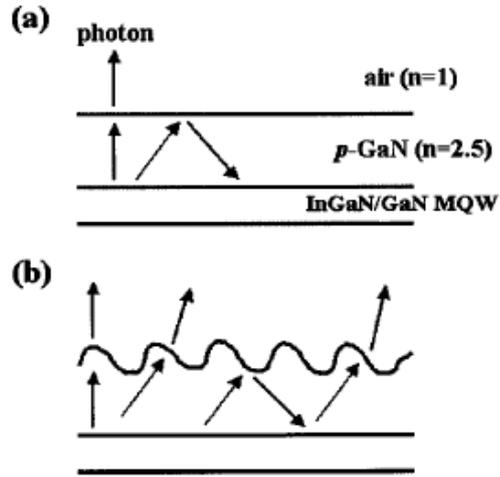


圖 2-12 不同表面粗糙度的可能光行進路徑。〔26〕

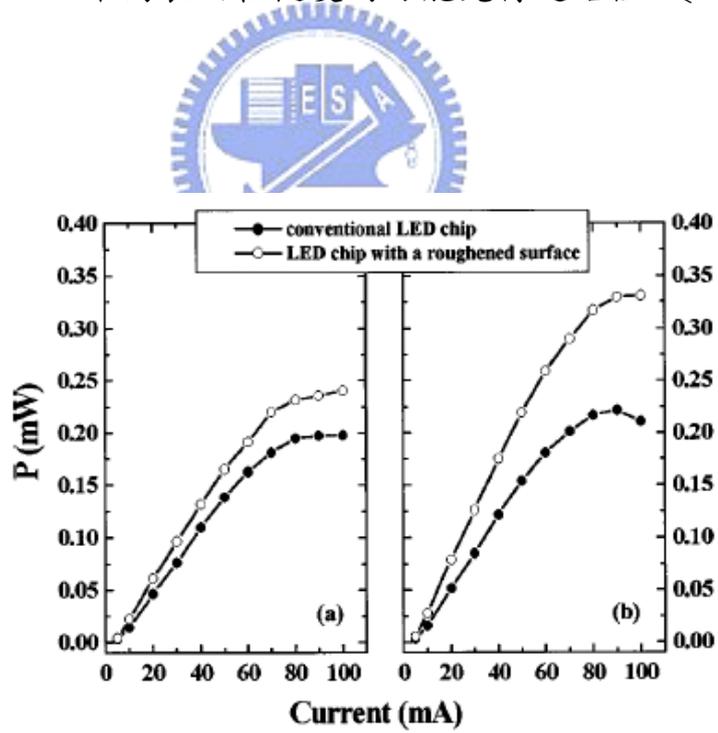


圖 2-13 傳統與經表面粗糙化的 LED 分別在(a) Sapphire 和(b)

Transparent metal layer 面檢測的發光功率差異。〔27〕

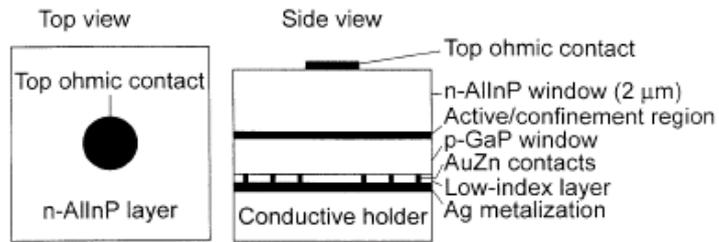


圖 2-14 DBR 型發光二極體示意圖。〔 28 〕

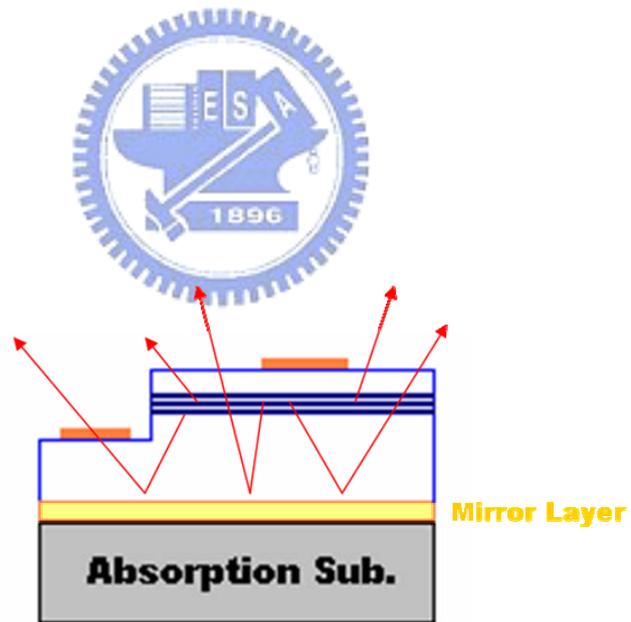


圖 2-15 利用鏡面反射層防止光被吸光基板所吸收。

2. 減少熱效應 (Joule-heat effect)

隨著順向注入電流的增加也使得發光二極體產生較多的熱能，因為基板的導熱性不佳造成熱能聚集而使得二極體的特性下降 (圖 2-16) [30]。經由導熱基板的替換或加大元件尺寸 [31] 可提升其發光功率。

在導熱基板的置換上，R. H. Horng 等人 [32][33] 及 S. J. Wang 等人 [34] 利用高導熱的導電性基板去取代藍寶石。如表 2-1，配合鏡面反射層 (Al、Pt、Ag) 的應用，使其對於元件的亮度及功率都有大幅的提升。

R. H. Horng 使用 p^+ -Si sub. 及 Ag mirror layer 使元件在 20mA 驅動電流下，發光強度有 2 倍的提升，也使元件能在 700mA 電流下驅動，與傳統藍寶石基板相比約有 2 倍的提升 (圖 2-17)。Horng 等人也使用電鍍銅及 Ag mirror 的方法 (圖 2-18) 去提升其散熱性和銅不易切割的問題，使元件在 20mA 驅動下，發光強度有約 1.5 倍的提升，驅動電流也可提升至 180mA，與傳統藍寶石基板相較約有 2.5 倍的提升 (圖 2-19)。

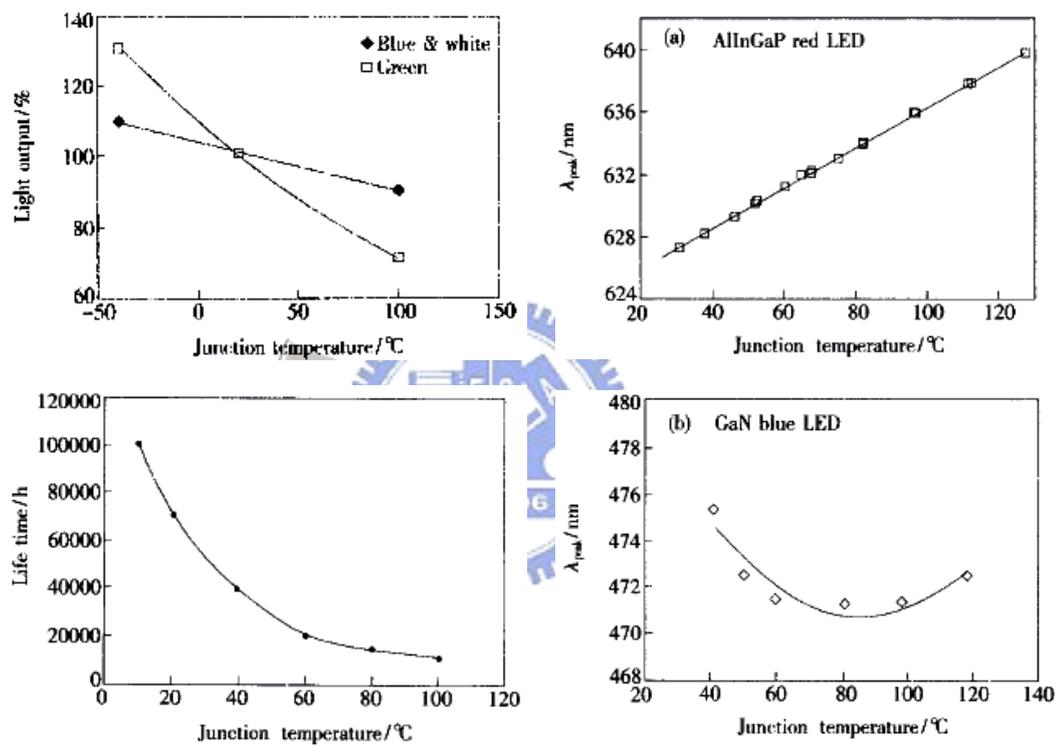


圖 2-16 元件特性和溫度的關係。〔30〕

	Thermal Conductivity (W/m-K)
Sapphire	39
Copper	401
Aluminum	247
Silicon	141
Nickel	90

表 2-1 各種塊材材料的熱傳導係數。

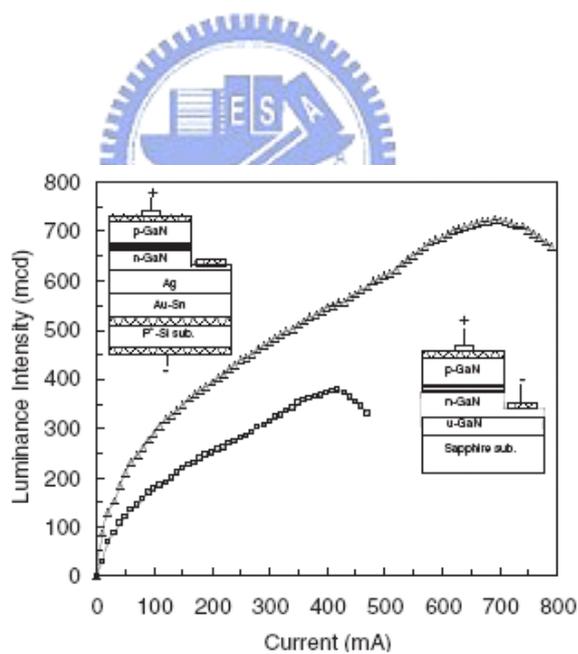


圖 2-17 Si sub.與 Sapphire sub.藍光發光二極體的 L-I 圖。〔32〕

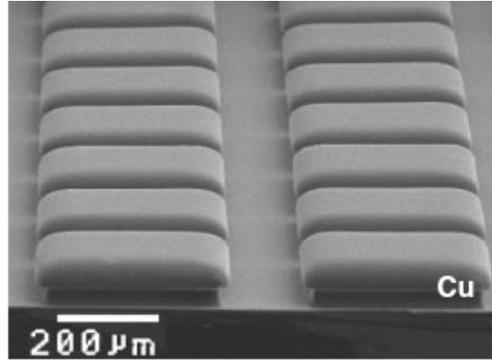


圖 2-18 E.P. Cu/Ag/LED 結構的 SEM 俯視圖。〔 33 〕

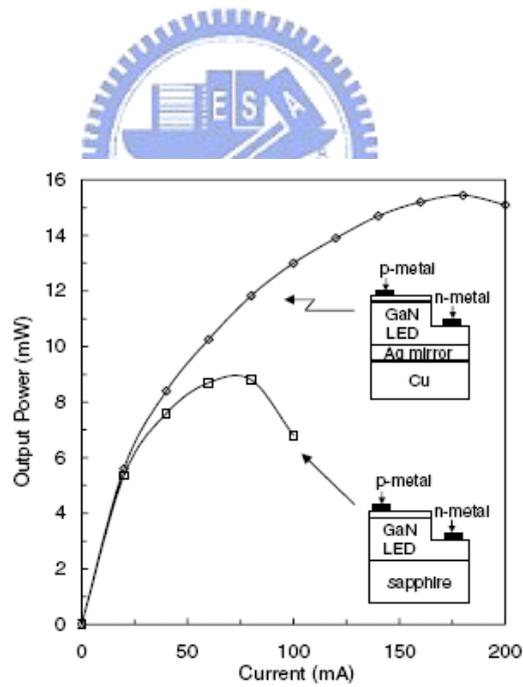


圖 2-19 Electroplating Cu sub.與 Sapphire sub.藍光發光二極體的 L-I

圖。〔 33 〕

三、 實驗方法

3.1 晶圓接合的設計整合流程

本實驗的目的是要利用銅與矽擁有較好的散熱能力去取代原本的藍寶石基板，使元件能在較高的電流下驅動。而在實驗過程中較難克服的問題為銅、矽之間熱膨脹係數差異太大，造成基板的製作不易，且在與發光二極體的接合過程中，也會因為熱膨脹係數的不同而使得接合困難或是產生過大的應力而讓元件的特性下降（表 3-1）。

本實驗的整合製程步驟如圖 3-1 所示，由整合流程圖可以發現「雷射剝離」的步驟並無法進行變動，雷射剝離過程是由晶元光電公司所代為進行的。因此，本篇論文的主要目的是在研究「基板製作」及「晶圓接合」這兩個步驟，而在實驗進行中可藉由以下的一些方式去判斷是否可行：

(1) 電鍍銅的膠帶測試 (Tape Test)

選擇不同的晶種層 (Seed Layer) 或是配合阻障層 (Barrier Layer) 的應用，再進行銅的電鍍過程後，使用膠帶測試是否對矽晶圓有足夠的附著性，此為第一個簡易的測試步驟。

(2) Cu/Si 基板的退火過程

當利用電鍍技術將銅沈積於矽晶圓上後，可經由退火的過程來判別中間介質層的選擇是否合適，及所選擇的蝕刻圖形陣列是否可以減少因熱膨脹

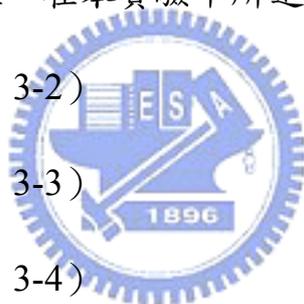
係數的差異而造成的應力。

(3) 雷射剝離技術 (Laser Lift-Off)

Cu/Si 基板與 ITO/GaN/Sapphire 結構成功接合後，可由雷射剝離的技術將藍寶石基板移除，也可由此判別接合強度是否能承受剝離過程所產生的熱應力，本實驗所使用的雷射是波長為 248nm 的 KrF excimer laser。

本實驗是藉由蝕刻圖形、退火溫度、退火時間等參數的改變來為元件的製作找出最好的製作流程。在本實驗中所進行的製作流程有三個，分別為

1. 直接接合流程 (圖 3-2)
2. 預先退火流程 (圖 3-3)
3. 預先蝕刻流程 (圖 3-4)



由三種不同的製程方式面臨到的問題去做探討及研究，會再後面的結果與討論部份做詳細的分析和說明。

	Coefficient of Thermal Expansion ($10^{-6}/^{\circ}\text{C}$)	Thermal Conductivity (W/m-K)
Sapphire	4.0	39
Copper	16.9	401
Silicon	2.5	141

表 3-1 各種材料的熱膨脹係數及熱傳導係數。

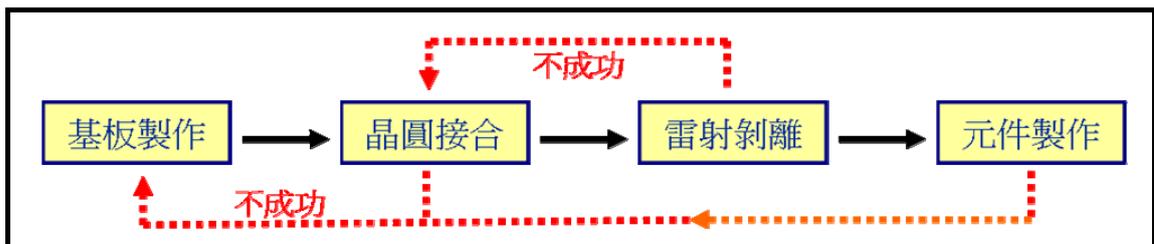


圖 3-1 整合實驗流程圖。

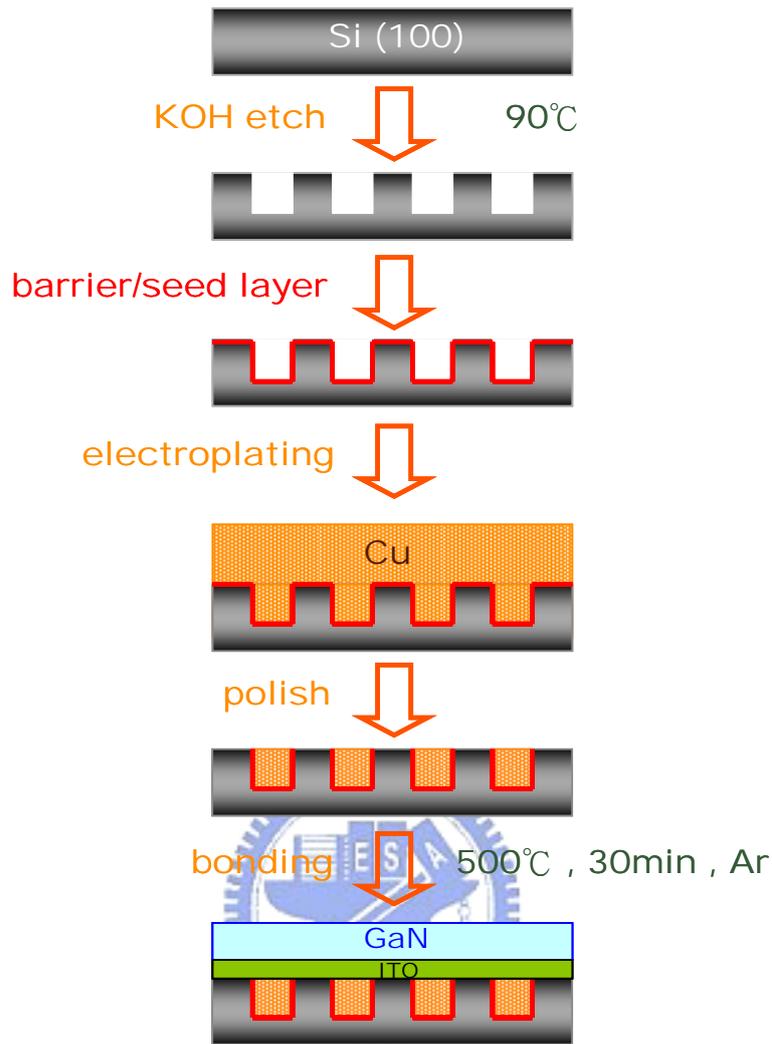


圖 3-2 直接接合流程圖。

- (1) 先在矽晶圓 (100) 上利用 90°C 的 KOH 溶液蝕刻出凹槽。
- (2) 沉積阻障層及晶種層。
- (3) 進行銅的電鍍 ($\text{CuSO}_{4(\text{aq})}$)。
- (4) 當電鍍銅完全填滿凹槽後利用研磨的方式將預接合面平坦化。
- (5) Cu/Si 基板與 GaN/ITO 在 500°C/30min/Ar 進行接合。

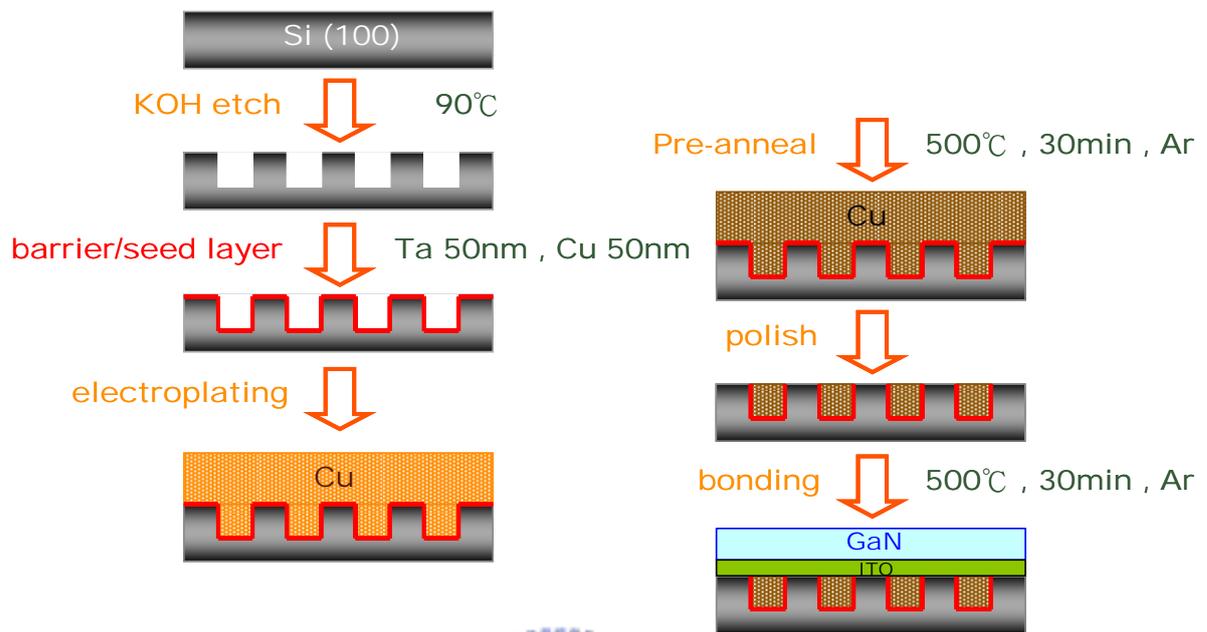


圖 3-3 預先退火實驗流程圖。



- (1) 先在矽晶圓 (100) 上利用 90°C 的 KOH 溶液蝕刻出凹槽。
- (2) 沉積阻障層 (Ta 50nm) 及晶種層 (Cu 50nm)。
- (3) 進行銅的電鍍 ($\text{CuSO}_{4(\text{aq})}$)。
- (4) 預先經過 $500^{\circ}\text{C}/30\text{min}/\text{Ar}$ 的退火處理。
- (5) 利用研磨的方式將預接合面平坦化。
- (6) Cu/Si 基板與 GaN/ITO 在 $500^{\circ}\text{C}/30\text{min}/\text{Ar}$ 下進行接合。

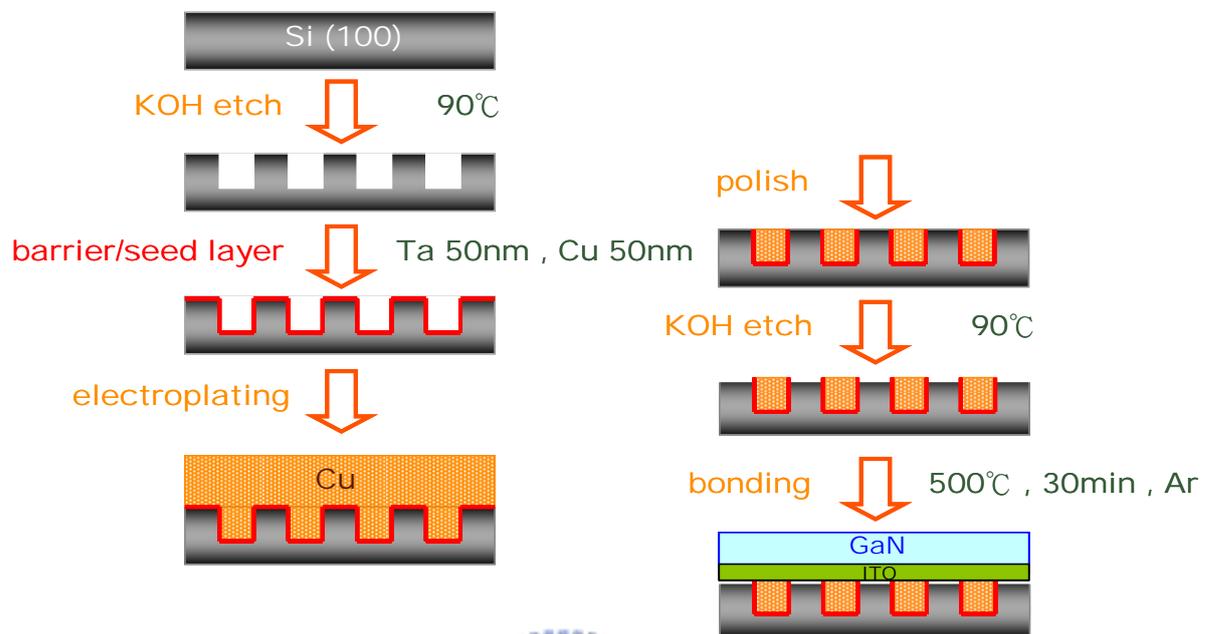


圖 3-4 預先蝕刻實驗流程圖。



- (1) 先在矽晶圓 (100) 上利用 90°C 的 KOH 溶液蝕刻出凹槽。
- (2) 沉積阻障層 (Ta 50nm) 及晶種層 (Cu 50nm)。
- (3) 進行銅的電鍍 ($\text{CuSO}_{4(\text{aq})}$)。
- (4) 當電鍍銅完全填滿溝槽後利用研磨的方式將預接合面平坦化。
- (5) 以 $\text{KOH}_{(\text{aq})}/90^\circ\text{C}$ 將矽走道蝕刻約 $0.3 \mu\text{m}$ 的高度差。
- (6) Cu/Si 基板與 GaN/ITO 在 $500^\circ\text{C}/30\text{min}/\text{Ar}$ 下進行接合。

3.2 電鍍銅製程 (Electroplating Process) [35]

電鍍銅的溶液是選用硫酸銅浴 (200g/L $\text{CuSO}_4 \cdot 5\text{H}_2\text{O}$ 、54g/L H_2SO_4)，並添加少量的 $\text{HCl}_{(\text{aq})}$ ，因為氯離子的存在可以防止鍍層發生條紋而起粗毛之表面。但是，過多的氯離子則會使電鍍銅失去光澤，這可由陽極是否產生白色之氯化亞銅薄膜判別。一般銅之電鍍是在室溫下進行，其裝置如圖 3-5 所示，在試片進行電鍍前需前處理，以 $\text{HCl}:\text{H}_2\text{O}$ (1:10) 溶液浸泡 1min 以去除因曝露在空氣中而在表面所形成的氧化銅 (CuO) 或氧化亞銅 (Cu_2O)，再配合攪動的電鍍液。實驗中所選用的電流密度為 10~15 mA/cm^2 ，而得到銅的沉積速率約為 10-15 $\mu\text{m}/\text{hr}$ 。

而在進行電鍍時，會因溶液濃度、操作溫度、使用的添加劑等因素而對銅鍍層之硬度、延性、內應力及電阻質有很大的影響。但是，因為本論文的研究方向為與發光二極體的接合，所以在電鍍液方面並無太深入的研究，不過在以後的元件特性提升可將其視為一個重要的改進目標。

3.3 晶圓接合製程

實驗中所使用的夾具如圖 2-3 所示，主要是利用材料熱膨脹係數的差異而在高溫進行加壓接合。由理論推算可以知道在 500°C 的溫度下，試片會受到約 10MPa 的壓力，而夾具中的石墨片則是避免試片與不鏽鋼接觸而對試片造成汙染或是與其接合。

而圖 3-6 為爐管示意圖。先抽真空再通入氫氣，重複幾次後再將爐管升溫到 100°C，接著再進行一次抽真空及通氫氣的動作，主要是將清潔過程中在試片表面殘留的一些水氣及有機物質排出且利用鈍氣氣體去防止試片在 500°C 的高溫下產生氧化反應而造成接合不易。在進行退火處理時，對於升降溫的速率必需不能太快，主要是避免熱應力而造成試片的損害。特別是在降溫的過程中，因為試片是在高溫下進行接合，當進行降溫時需要進行應力釋放，而應力釋放的方式有接合分開、產生破裂、塑性變形或是形成不匹配的差排，所以必須十分注意退火的條件。

3.4 試片清潔流程



因為夾具的限制，所以所使用的試片大小為 $1.5 \times 1.5 \text{cm}^2$ ，LED 的大小則為 $1 \times 1 \text{cm}^2$ 。兩者先進行 5min 的丙酮 (ACE) 超音振盪，再異丙醇 (IPA) 超音振盪 5min 後，Cu/Si 基板在利用 $\text{HCl} : \text{H}_2\text{O} (=1 : 10)$ 溶液浸泡 1min 去除表面的氧化銅。且在每一步驟間皆以去離子水 (D.I. Water) 清洗 5min，然後將其接合而進行退火，如圖 3-7 所示。

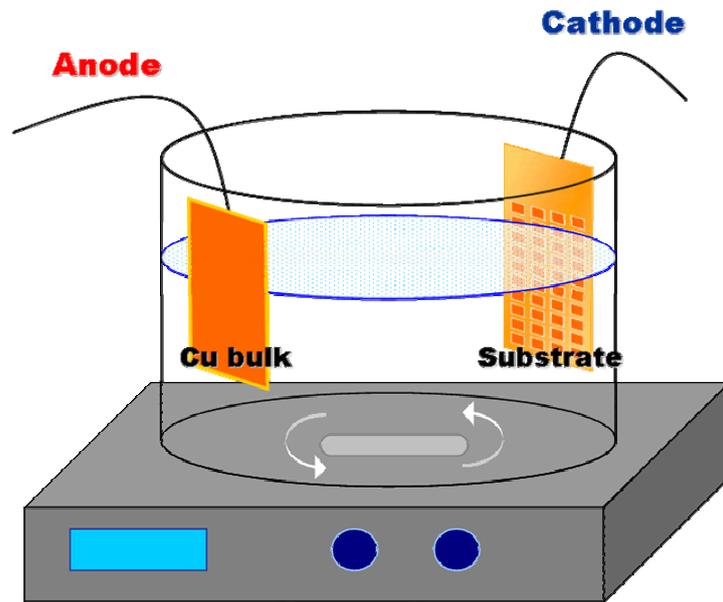


圖 3-5 電鍍槽示意圖。

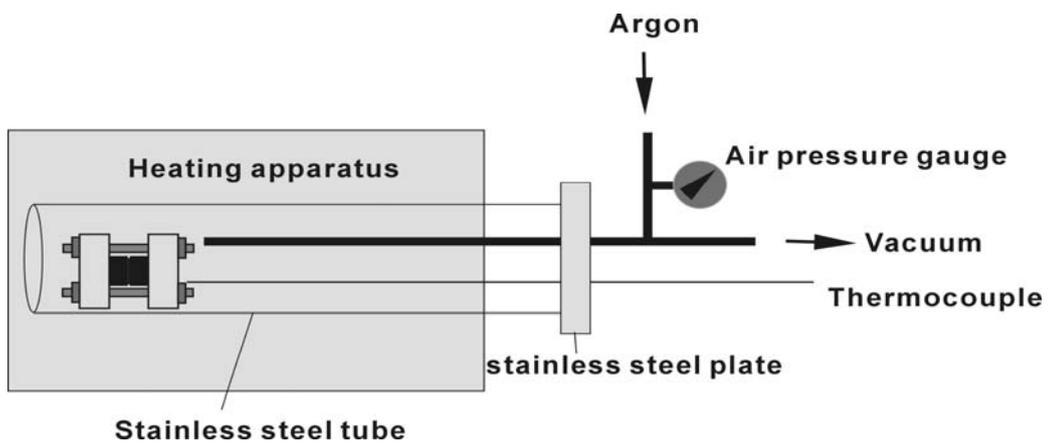


圖 3-6 爐管示意圖。

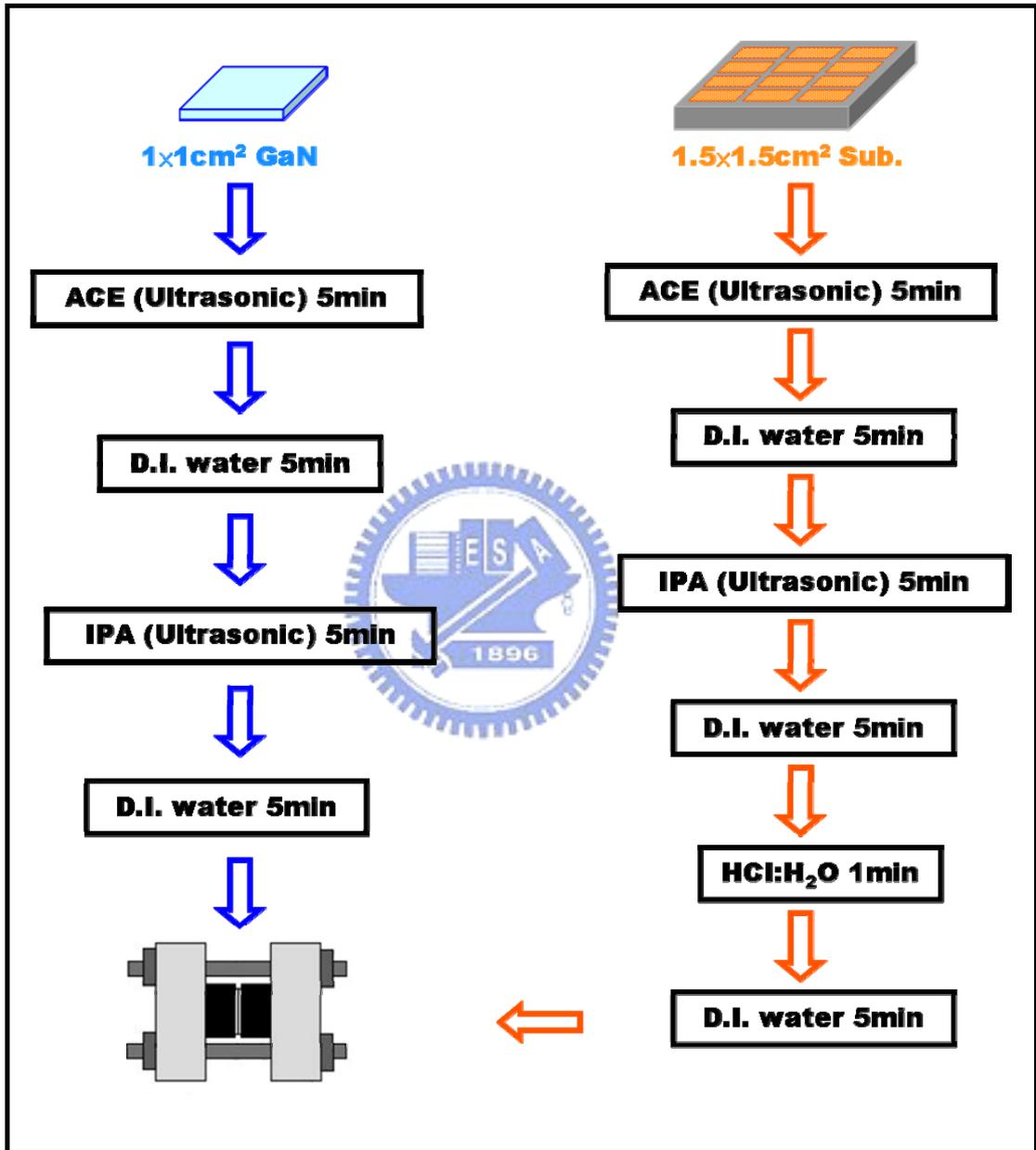


圖 3-7 試片清淨潔流程圖。

四、 結果與討論

4.1 基板的製作

本實驗的目的是能將藍寶石基板移除，而以 Cu/Si 基板來取代，雖然能大幅提升其散熱能力，但也因為銅矽之間熱膨脹係數的差異（表 3-1）而造成製造上的困難。在基板的製作上將其分為擴散阻障層（Diffusion Barrier Layer）的選擇、圖形陣列（Pattern）的選擇及電鍍過程（Electroplating Process），當基板製作完成後，經由已知的退火參數（500°C，30min）來判斷是否能進行接下來的接合步驟〔2〕。

1. 擴散阻障層（Diffusion Barrier Layer）的選擇〔36〕

在200°C的低溫下，銅便會和矽產生反應，形成高電阻值的銅-矽化合物（如Cu₃Si）。實驗中為了避免銅擴散進入矽晶圓中以形成Cu₃Si及增加電鍍銅在矽晶圓上的附著性所以需要一層擴散阻障層。

在本實驗一開始並無使用阻障層，單純選擇了不同的晶種層去進行電鍍（如：Au、Ti/Au）。雖然有些試片可以通過Tape Test，但是，在經過500°C/30min的退火後，因為附著性的下降使得電鍍銅與矽基板分離，且整個結構無法有效的減低熱應力的的效應而造成矽走道上產生裂縫（圖4-1）。

在一般的IC製程中所使用的擴散阻障層材料有Ta、TaN、TiN等，而本實驗選用Ta的原因為：

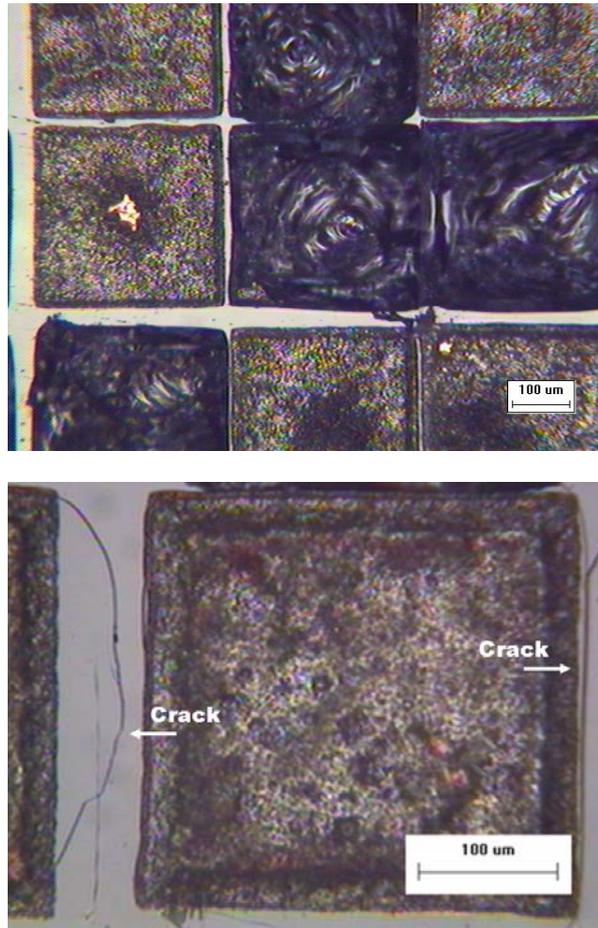


圖 4-1 無阻障層的 Cu/Si 基板經 500°C/30min 退火後的 OM 圖。

	Bulk ρ ($\mu\Omega\text{-cm}$)	Film ρ ($\mu\Omega\text{-cm}$)
Ta	13.5	~34
TaN	135	>500
TiN	22	~42

表 4-1 各種阻障材料在不同厚度下的電阻係數。

(1) 具有較低的電阻係數

如表4-1所示，對鈿薄膜而言只有約 $34\mu\Omega\text{-cm}$ 的電阻係數，與TiN或TaN的相較下，使用低阻值的Ta對於垂直型發光二極體結構的電性會有較好的表現。

(2) 具有良好的附著性

雖然鈿 (Ta) 與銅有不具固溶的特性，但是，有研究指出鈿的(3-30)面和銅的(2-20)面的晶格不匹配 (Lattice Mismatch) 只有7%左右 (圖4-2)，使其易在介面處產生內部混和反應 (Inter-Mixing)，形成約2~6nm的非晶質層，產生某種程度的自我限制反應 (Self-Limiting Reaction) [37][38]，使鈿能與銅有較好的附著性質及阻障能力。

(3) 有好的電遷移 (Electro-migration) 阻抗能力

鈿與銅之間存在異質磊晶的關連性，使鍍在鈿膜上的銅膜金屬層有較明顯的(111)織構 [38]，有研究指出電鍍銅的成長方向多沿著(111)及(200)面的方向，而(111)方向的晶粒有較好的電遷移阻抗，因此，由其比率可以判斷出不同阻障層之間的鍍銅差異，所以本實驗選用了鈿作為阻障層 (表4-2)。

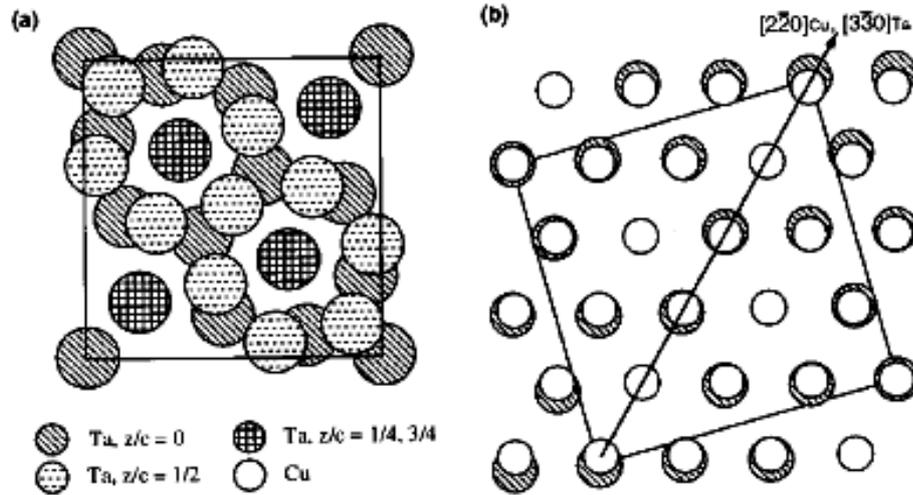


圖 4-2 鉭 (3-30) 面與銅 (2-20) 面的晶格差異。[37]



	$I_{(111)} / I_{(200)}$	Barrier Thermal Stability(°C)
Ta	49.51	~500
TaN	20.81	750-800
TiN	3.85	600-650

表4-2 各種阻障材料的XRD Intensity Ratio及其熱穩定性。[38]

(4) 減少熱應力的影響

有相關研究顯示 [39]，使用 50nm 的鈦可以有效避免因銅與矽的熱膨脹係數差異太大而生成的應力場，造成破裂或塑性變形的發生，使其在經退火處理後依然能保持界面的完整性，圖 4-3 就是本實驗的 Cu/Si 基板經 500°C/30min 的退火過程後的 SEM 照片，且就本實驗的退火條件下，鈦也能保有良好的阻障能力（表 4-2）。

2. 圖形陣列（Pattern Geometry）的選擇

本實驗中的矽晶圓的存在除了作為切割走道外，另一個作用就是支撐整個元件。因此，雖然理想上為了增加銅的面積而期望矽走道的部份能越窄越好，但卻需考慮到其是否具有足夠的強度去抵擋整個退火過程所產生的應力變化。在實驗中所使用的圖形，其凹槽大小為 $300 \times 300 \mu\text{m}^2$ 、矽走道的寬度為 $50 \mu\text{m}$ ，而電鍍銅面積佔 Cu/Si 基板的比率為 74%。而本實驗選用的蝕刻溶液為 $\text{KOH}_{(\text{aq})}$ 。在 90°C 的溫度下，其對 {110} 與 {100} 面具有相似的蝕刻速率（約 $1.4 \mu\text{m}/\text{min}$ ），而對 {111} 面的蝕刻速率約為 $0.0035 \mu\text{m}/\text{min}$ ，而由向量的餘弦定理可以推算出蝕刻面會有 54.74° 的傾斜，如圖 4-4 所示。

且隨後將試片經過電鍍及研磨的步驟再經退火處理後觀察其變化情形，我們可以發現試片則並無龜裂、翹曲...等現象發生（圖 4-5），因此，所選用的圖形陣列是合乎本實驗 500°C/30 min 的製程要求。

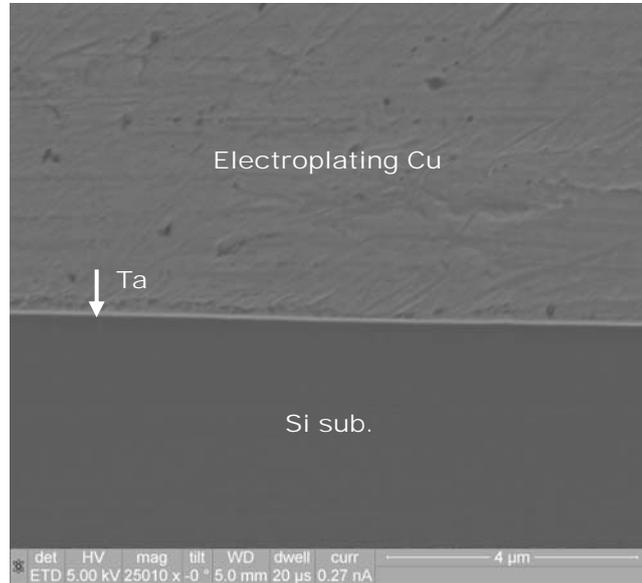


圖 4-3 Cu/Ta/Si 結構的 SEM 截面圖 (500°C, 30 min, N₂ ambient)。

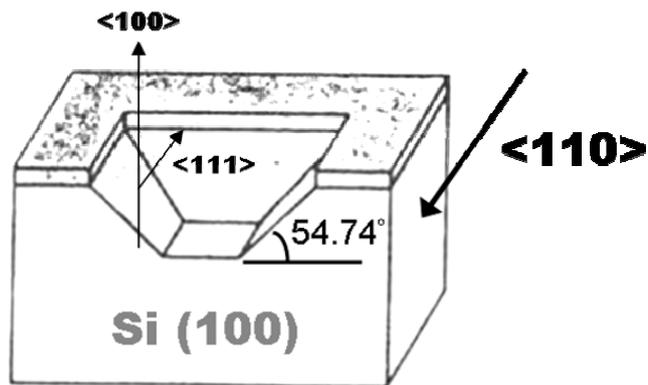


圖 4-4 矽晶圓以 90°C KOH_(aq) 蝕刻後的截面示意圖。

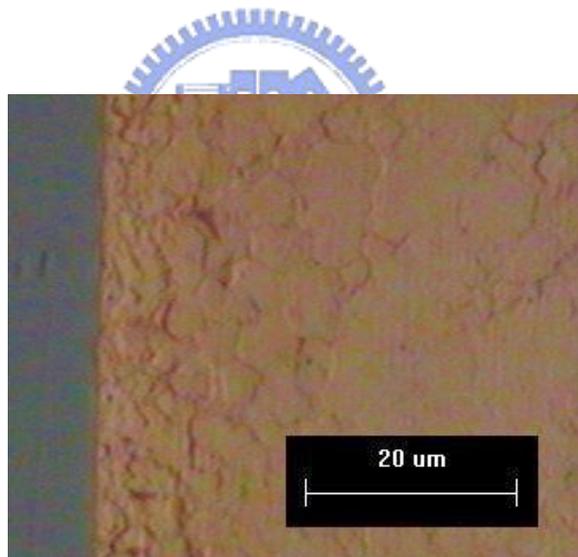
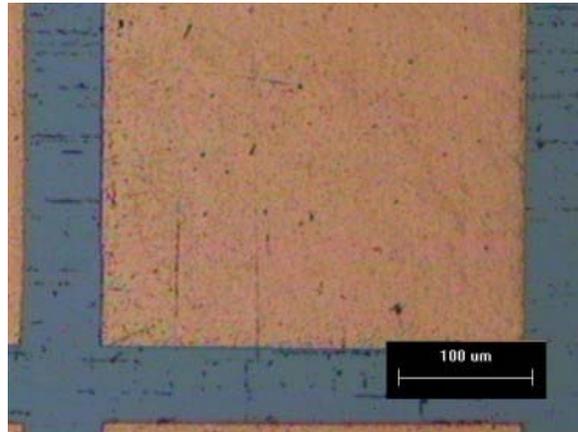


圖 4-5 矽走道為 50 μm 的試片經 500 $^{\circ}\text{C}$ /30min 退火後情形。

4.2 晶圓接合的條件

在進行晶圓接合時，必需要注意到接合溫度與接合時間，還有接合面的表面形態…等等，因此，對此分為退火條件及表面粗糙度二個部份討論：

1. 退火條件 (Anneal Condition)

因為隨著溫度的提升可以增加反應速率及物質的傳輸，使接合強度及接合面積增加。但是同時也會因溫度的提升使元件在降溫後殘留很大的應力，使得元件發生毀壞。特別是在本實驗中使用熱膨脹係數差異很大的 Cu/Si 基板，因此在溫度的選擇上是盡量以低溫來進行接合。

在接合溫度的選擇上由彭韋智的論文[2]可以知道利用氧化銦錫(ITO)與銅的接合需 400°C/30min 以上的溫度。且隨著溫度的上升，接合面積也隨之上升，到達 500°C 時即可完全接合。而超過 600°C 的高溫時，則銅原子會穿越 ITO 造成磊晶層的破壞。而由學長所接合的試片為紅光發光二極體，其結構為 GaAs/AlGaInP/ITO//Cu，而本實驗的藍光發光二極體其接合時的結構為 Sapphire/GaN/ITO//EP. Cu/Ta/Si。如果忽略厚度很小的 ITO 及 Ta 層，因為 GaAs ($5.9 \times 10^{-6}/^{\circ}\text{C}$) 與 GaN ($5.11 \times 10^{-6}/^{\circ}\text{C}$) 的熱膨脹係數相近，所以在結構上是相似的，推測會有一樣的最佳接合條件 (500°C/30min)。

2. 表面粗糙度 (Surface Roughness)

在磊晶層的選擇上有平坦的與粗糙的 p-GaN 兩種選擇，在元件製作上是為了不同的目的，有增加發光強度或是配合反射層…等而使用。雖然在本實驗的製作流程上是以直接接合而無中間介質層的存在，但是，為了解表面粗糙度對接合的影響，我們使用 $R_{ms}=14.555\text{nm}$ (圖 4-6) 與 88.177nm (圖 4-7、圖 4-8) 的磊晶層與 $120\mu\text{m}$ 的銅箔進行 $500^{\circ}\text{C}/30\text{min}$ 的退火，觀察其接合情形。經由雷射剝離後可以發現平坦的 p-GaN 的接合面積只有約 25% (圖 4-9)，而粗糙的 p-GaN 卻成功的 100% 接合 (圖 4-10)，推測為在接合時尖錐給予銅箔較大的壓應力，使其具有較大的驅動力經行再結晶而使得物質傳遞速率較快而有較多的接合面積。所以在後續的實驗上，皆是使用粗糙度為 88.177nm 的磊晶片進行接合。

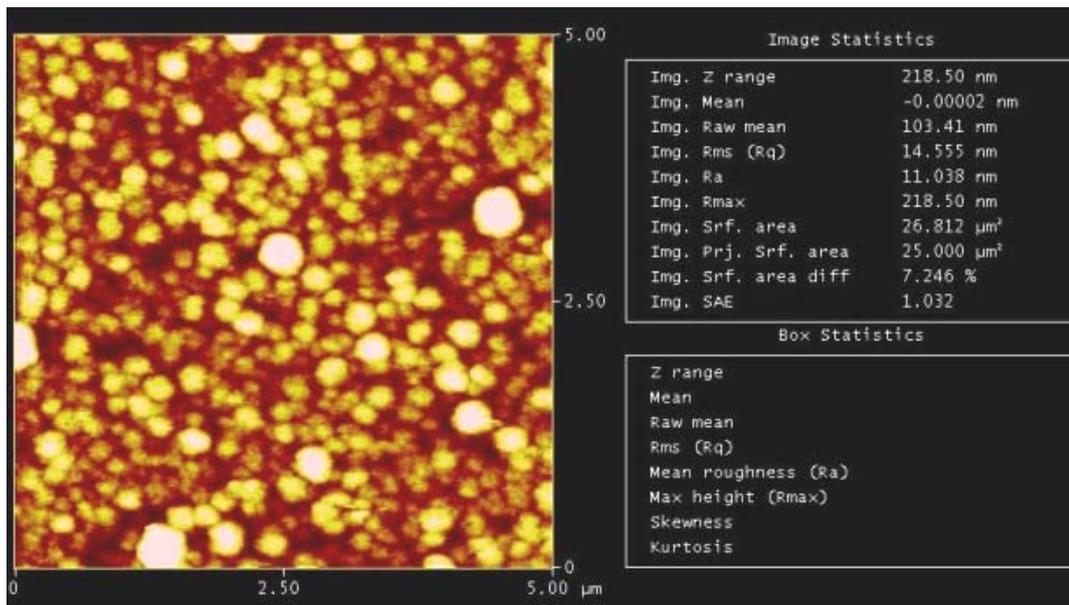


圖 4-6 平坦 p-GaN 的 AFM 量測圖。

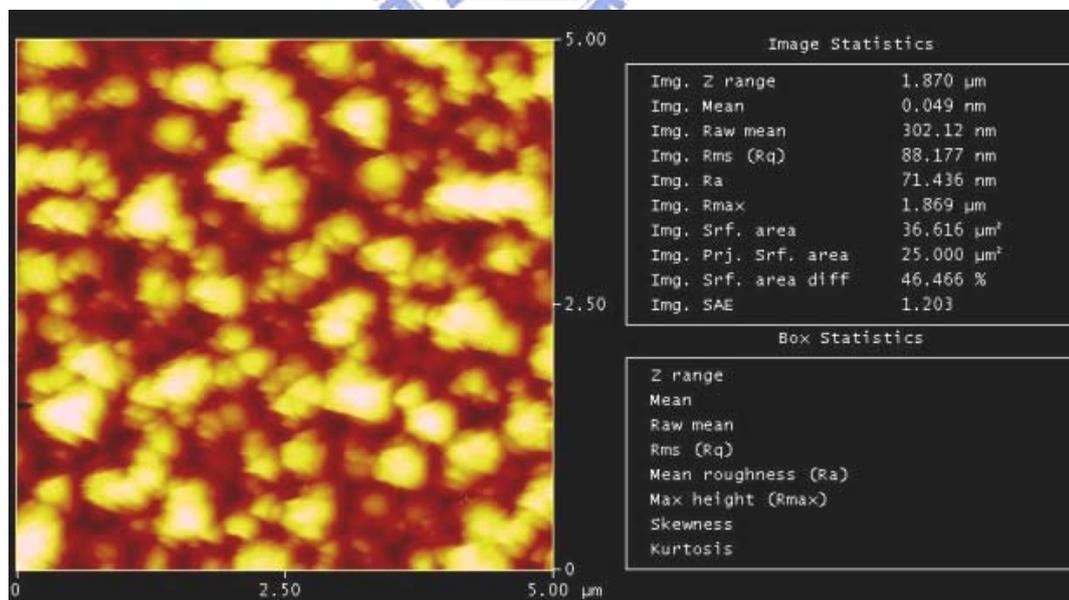


圖 4-7 粗糙 p-GaN 的 AFM 量測圖。

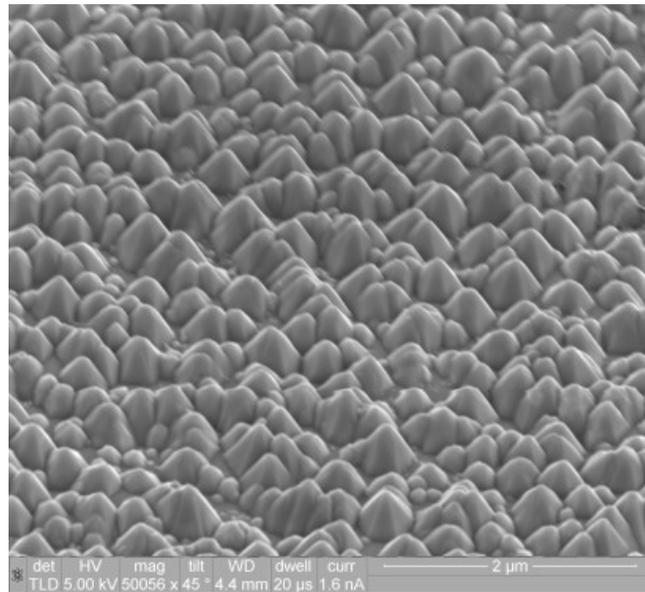


圖 4-8 粗糙 p-GaN 的 SEM 俯視圖。



圖 4-9 平坦 p-GaN 與銅接合經雷射剝離後的 OM 圖。

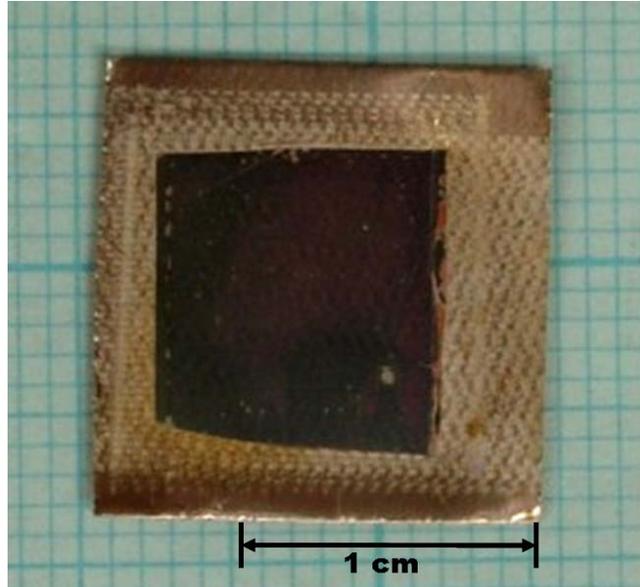


圖 4-10 粗糙 p-GaN 與銅接合經雷射剝離後的 OM 圖。

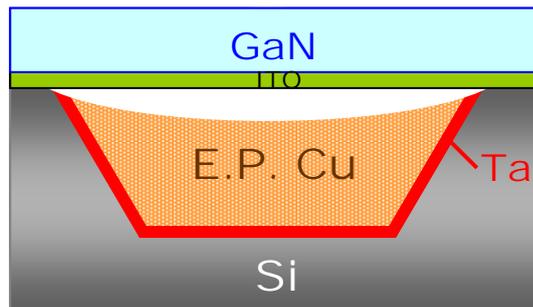


圖 4-11 直接接合製程後其截面示意圖。

4.3 直接接合製程

在經過阻障層、蝕刻圖形及退火條件的確定後，進行了直接接合的製程流程方式（圖 3-2），然而所得到的結果卻是接合失敗。

經由觀察知在 $500^{\circ}\text{C}/30\text{ min}$ 的退火過程中只有矽走道有與 LED 接觸，因此在經過的退火處理後，並未能成功完成接合，圖 4-11 為其示意圖。推測為電鍍銅含有較多的空孔（Vacancy）及缺陷（Defect），所以經過熱處理後造成厚度約 $0.3\mu\text{m}$ 的下降（圖 4-12）而造成電鍍銅未能與 LED 接觸。為了證實我們的推測及為本實驗找尋更適合的製程步驟，因此，我們進了電鍍銅的退火實驗。



在實驗中為了減少實驗的變數，我們使用了平坦的矽晶圓來進行電鍍銅與退火時間關係的實驗，圖 4-13 為其結構示意圖。我們分別比較了 $120\mu\text{m}$ 、 $70\mu\text{m}$ 的厚度及實驗中凹槽深度 $40\mu\text{m}$ 的電鍍銅在分別氮氣氛下進行 500°C 的退火過程。所得到的厚度隨時間的變化（圖 4-14）及電阻係數隨時間的變化（圖 4-15）如圖所示。

經由以上的數據得知在氮氣氛下，經過 $500^{\circ}\text{C}/30\text{min}$ 的退火後，電鍍銅的厚度及電阻係收並無明顯的變化，因此我們在製程過程中加入了預先退火（Pre-anneal）的動作再進行研磨，我們期望經由此步驟能夠使電鍍銅與發光二極體接觸而完成接合。

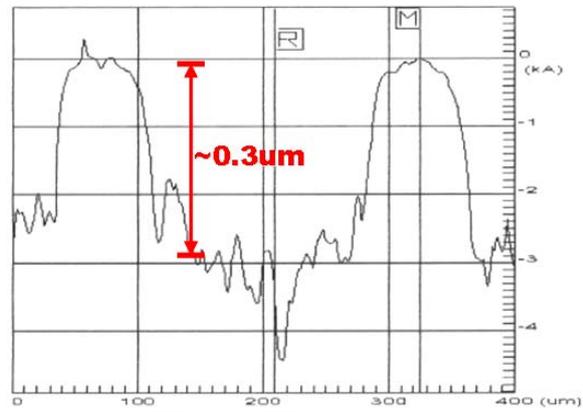
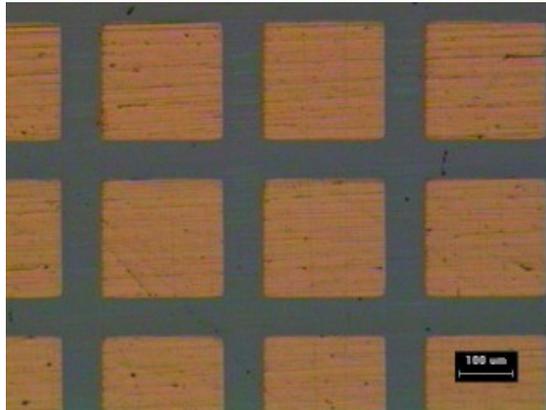


圖 4-12 直接接合製程後 Cu/Si 基板的 OM 圖及 α -stepper 圖形。



圖 4-13 退火步驟的實驗試片結構圖。

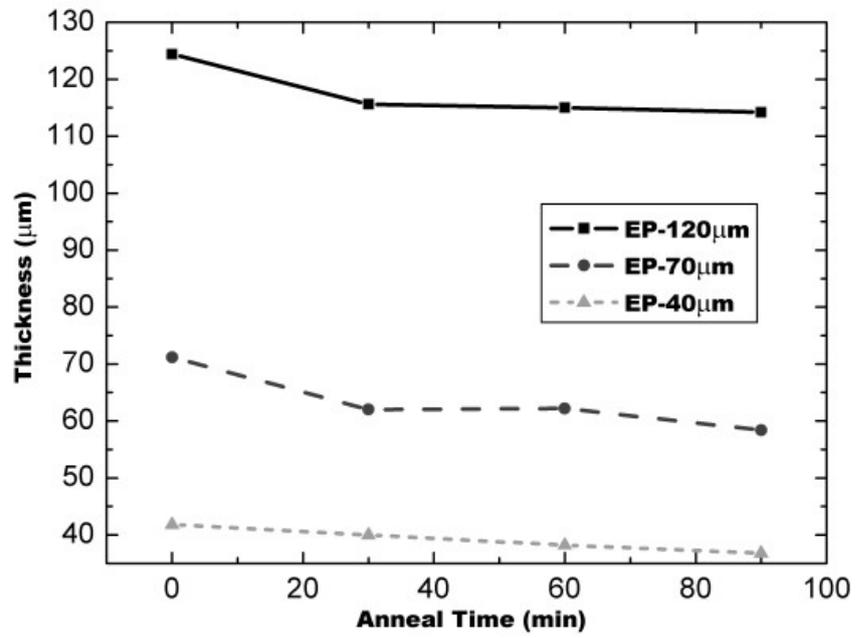


圖 4-14 銅厚度與退火時間關係 (500°C, N₂ ambient)。

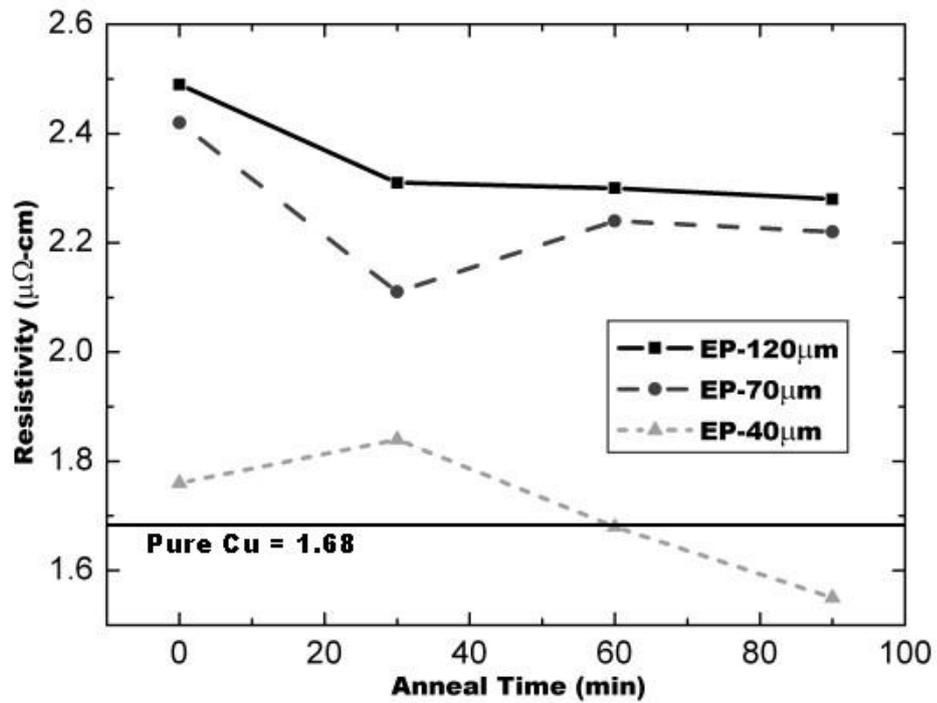


圖 4-15 電阻率與退火時間關係 (500°C, N₂ ambient)。

4.4 預先退火製程

預先退火的製程流程如圖 3-3 所示，雖然經過了預先退火的過程，但是仍然是無法成功的進行接合，因此考慮到是在進行機械研磨的過程中造成淺碟現象 (Dishing) 的發生，使得電鍍銅有約 $0.1\mu\text{m}$ 深度的凹陷情形 (圖 4-16)。

機械研磨此步驟的主要目的為使矽走道裸露，避免在元件切割時，因為銅的殘留而造成刀具及元件的損壞，因其為不可去除的步驟，所以在製程中加入蝕刻矽走道的步驟來使 LED 結構只與電鍍銅進行接觸以達到成功接合的目的。

在蝕刻深度的選擇方面，由直接接合製程實驗的觀察中可以了解到在 $500^\circ\text{C}/30\text{min}$ 的退火下會使電鍍銅有 $0.3\mu\text{m}$ 左右的凹陷產生，而在研磨步驟下則會有 $0.1\mu\text{m}$ 左右的凹陷產生 (圖 4-17)。所以在接下來的預先蝕刻製程中，我們進行對矽走道蝕刻的步驟。而在蝕刻深度的選擇上，我們期望當完成接合後磊晶層與矽走道不會有太大的高度差異而使得矽走道能有效的支撐整個元件結構，以之前的兩種製程方式可以知道以蝕刻 $0.3\sim 0.4\mu\text{m}$ 的深度是最為合適的。而且當蝕刻深度過深在進行接合時，電鍍銅受應力而向外擠壓與矽走道接觸而形成 Cu_3Si (圖 4-18、4-19) 則會使基板機械強度及導熱性下降，可以由圖中觀察到 Cu/Si 界面十分不平整。

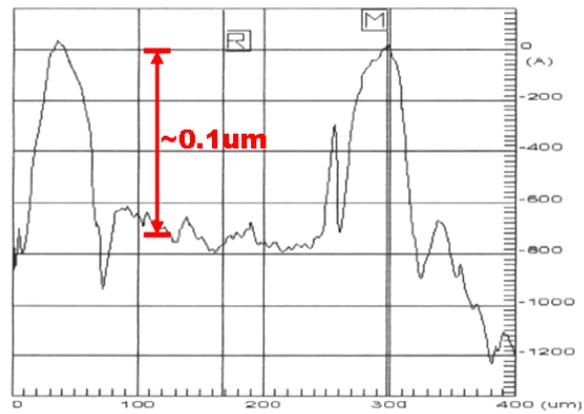
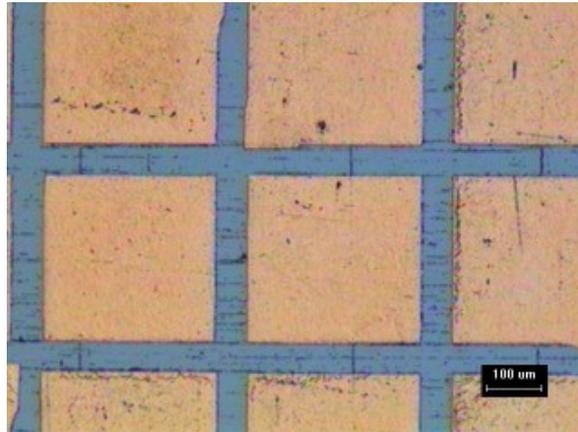


圖 4-16 預先退火製程後 Cu/Si 基板的 OM 圖及 α -stepper 圖形。

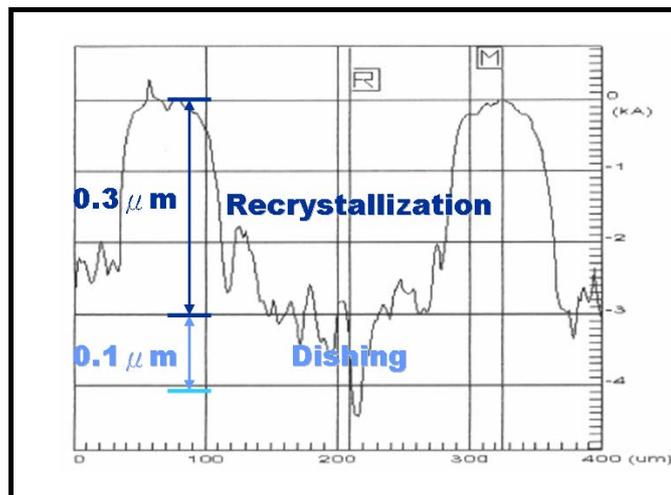


圖 4-17 退火及研磨步驟所造成的電鍍銅凹陷情形。

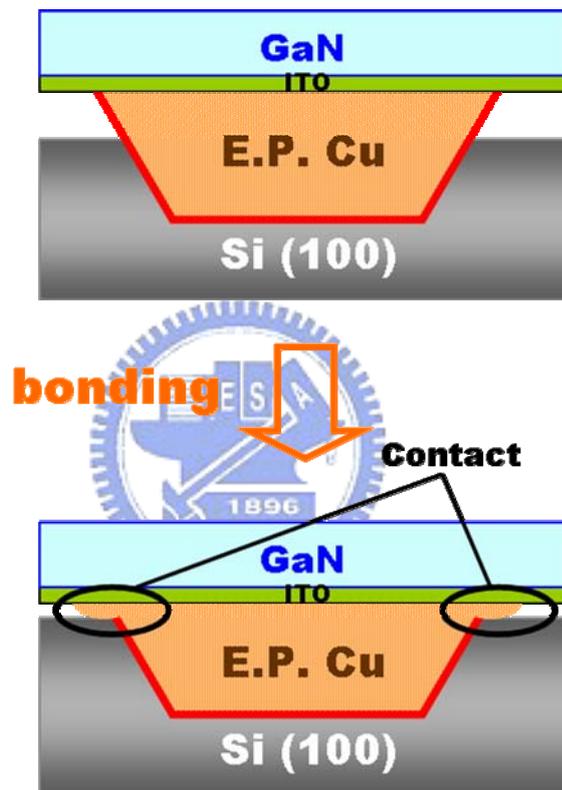


圖 4-18 過度蝕刻矽走道時的接合反應示意圖。

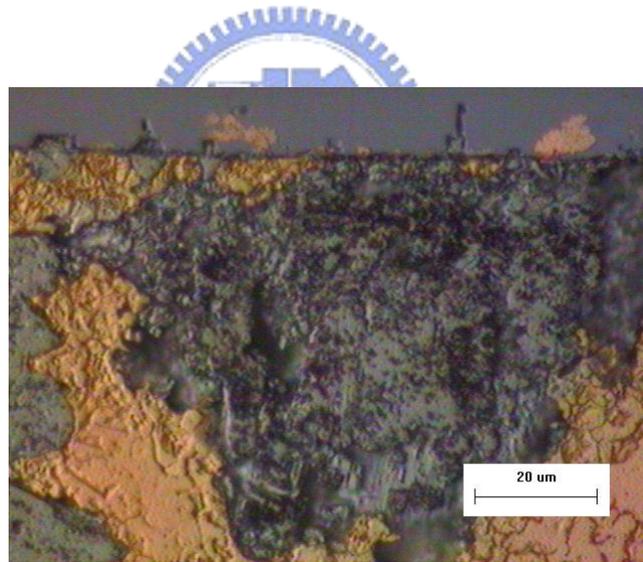
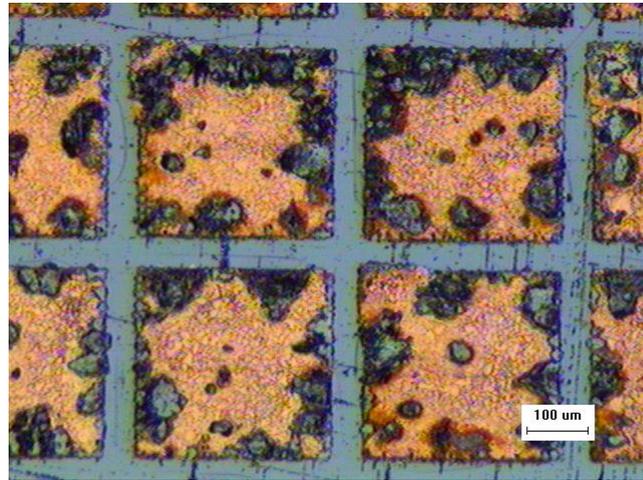


圖 4-19 過度蝕刻矽走道造成電鍍銅與矽反應成 Cu_3Si 。

4.5 預先蝕刻製程

因此，最後本實驗的製作流程如圖 3-4 所示，當電鍍完成後經由研磨的動作去使預接合面平坦化，再利用 KOH 溶液在 90°C 下對矽走道進行約 0.3 μm 的蝕刻（圖 4-20），而圖 4-21 為其完成接合後的結構示意圖。

經由此步驟我們可以成功接合 Cu/Si 基板與 ITO/GaN，且經雷射剝離的過程後仍具有良好的附著性並無明顯的缺陷產生（圖 4-22、4-23）。雖然已成功完成接合，但是對於圖 4-22 中磊晶層內的基板圖案感到好奇。因此，我們進行了 GaN 與 Cu/Si 基板的接合實驗，無 ITO 層是為了不使其接合而觀察 Cu/Si 基板在 500°C/30min 的加壓退火後接觸面的情形。由圖 4-24 觀察到，電鍍銅有部份凹陷的情況且伴隨著矽走道上的裂痕而延伸，推測為基板釋放應力的一種方式，即表示雖然在之前「基板製作」部份已解決熱應力的問題，但是在實際接合過程中因為壓力的施與而使得基板能有部份缺陷產生。除了上述的觀察外，我們也發現到電鍍銅凹陷的走向為矽晶圓的 $\langle 110 \rangle$ 方向，此為 (100) 矽晶圓的劈裂面方向。我們可由圖 4-24 發現的兩種現象來討論其對元件的一些影響：

1. 矽走道上的裂痕

矽走道裂痕的產生，推測會使得在進行高溫退火接合時，銅原子沿著裂縫擴散而與矽反應成 Cu_3Si 。而且當元件製作完成時，空氣中的氧氣可能會

通過矽層擴散至電鍍銅層而與其反應而造成電阻值上升。最後，因為矽層可支撐延展性高的電鍍銅而裂縫的發生會使得元件的機械強度下降。

2. 電鍍銅的凹陷

因為銅與發光二極體的接觸面積變小了，會使元件的散熱性受到影響且有電流聚積（Current Crowding）的現象，會使元件的電流分佈效果不佳。

因為電阻值是與接觸面積成反比，所以推測會使部份的元件有較高的 V_f 值。



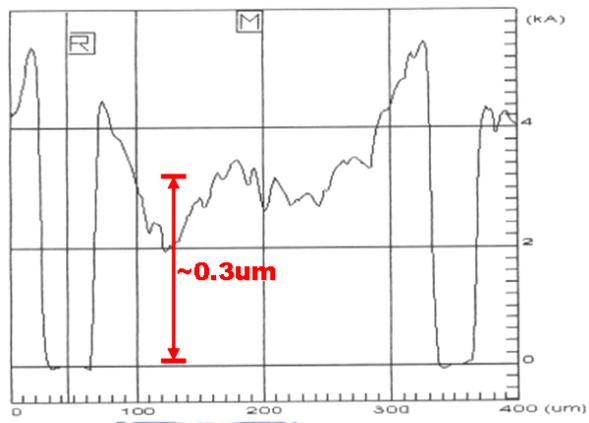
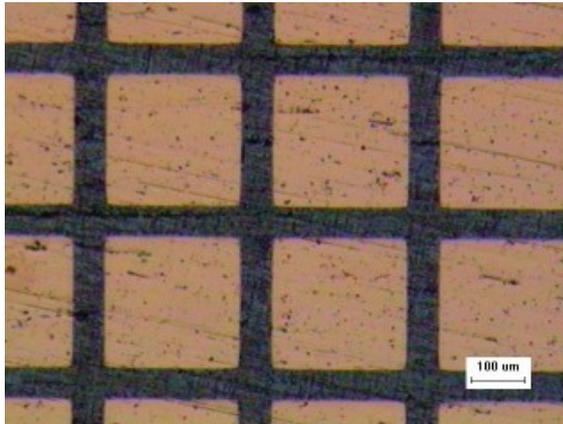


圖 4-20 KOH 溶液在 90°C 下蝕刻矽走道的 OM 圖及 α -stepper 圖形。

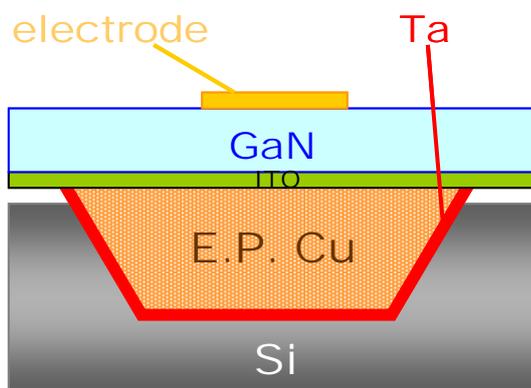


圖4-21 本實驗元件結構示意圖。

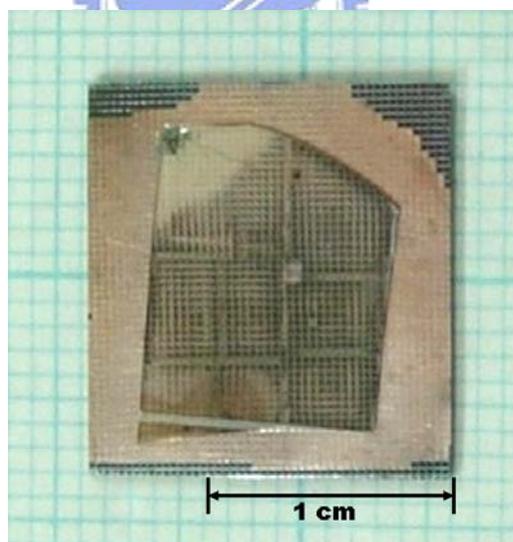
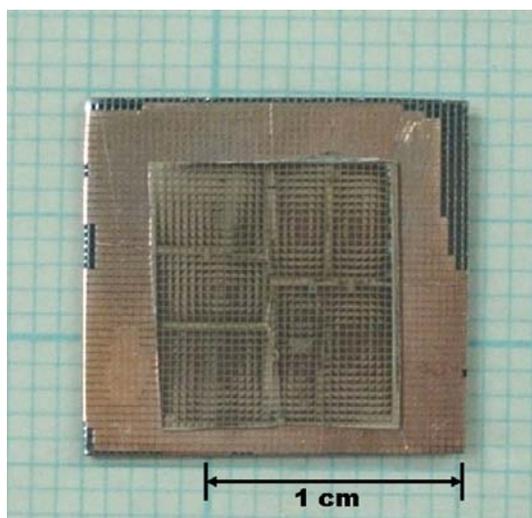


圖 4-22 成功接合後的 OM 圖。

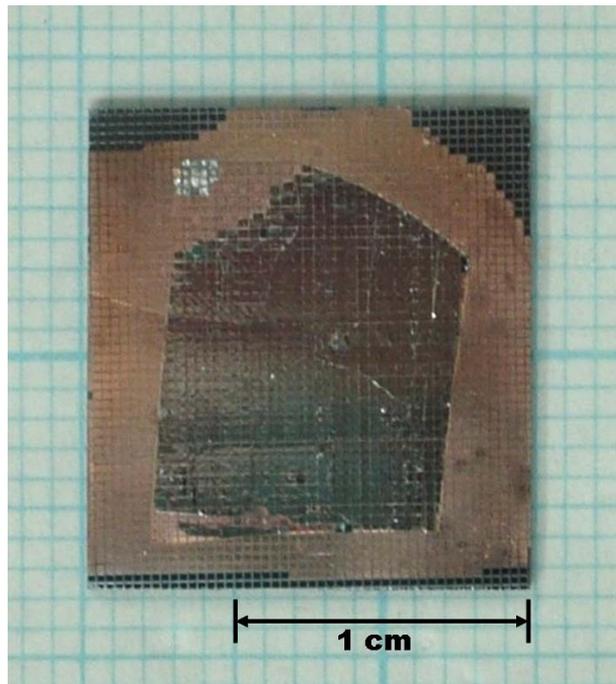


圖 4-23 成功接合經雷射剝離後的 OM 圖。

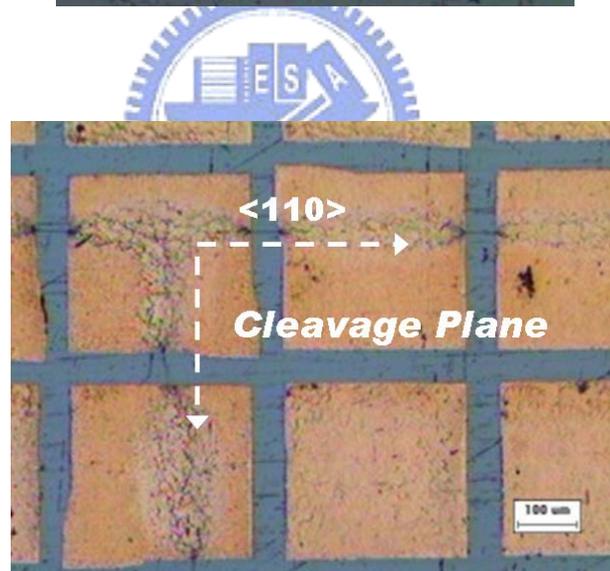
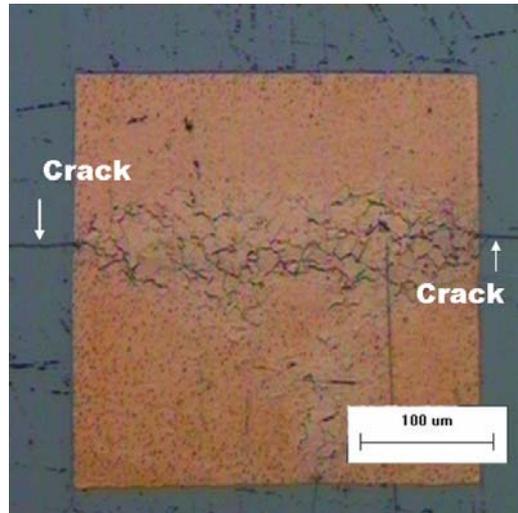


圖 4-24 經 500°C/30min 加壓退火後的 OM 圖

4.6 界面分析及元件製作

接合試片經過Laser Lift-Off步驟後，對於接合界面做了SEM分析。圖4-25為Cu/Si基板與磊晶層的俯視圖，可以觀察到矽走道與磊晶層確實有一個間隔存在。而圖4-26為元件的SEM截面圖，可以觀察到接合界面處仍有些許的孔洞的產生，雖然接合強度已達到元件製作的需求，但是孔洞的產生可能會對元件的電性造成影響，推測如果增加退火的時間則可以使孔洞變少而至消失，此為後續的研究方向。

本實驗的目標是希望可以利用上述的製程方式來解決銅不易切割的問題。所以將會使用鑽石刀進行半切的方式去模擬元件的製作，先利用感應耦合電漿（inductively coupled plasma；ICP）將 $2\mu\text{m}$ 的u-GaN移除，再鍍上直徑為 $100\mu\text{m}$ 的Cr/Au作為電極，然後直接沿著矽走道進行切割完成元件製作（圖4-27）。當切割完成後，進行了電性的量測（圖4-28），我們可以發現到二個問題：

1. 漏電流 (I_r) 過大

發光二極體的漏電流標準為在-5伏的電壓下，電流小於 $2\mu\text{A}$ 。而本實驗的漏電流大小為其十倍以上。推測為在使用刀具切割時，造成部份ITO顆粒附著於磊晶層上而造成了漏電的發生，為了解決此問題，在元件製作過程可改用ICP蝕刻的方式去定義元件（Mesa）大小，以避免ITO顆粒的殘留。

2. 驅動電壓 (V_f) 過大

對於 $300 \times 300 \mu\text{m}^2$ 的氮化鎵發光二極體而言，在20mA的驅動電流下，其 V_f 值約為3.3V，而本實驗的元件 V_f 值高達5.6V。推測除了之前提到因熱膨脹係數所造成的熱力應的影響外，造成元件 V_f 值過大的原因如下：

(1) 未進行磊晶層活化步驟

一般在元件製作上，在剝離藍寶石基板和去除u-GaN層後，會進行 600°C 的磊晶層活化過程。此步驟會使元件有較好的電性表現，因為本實驗是以ITO作為銅的擴散阻障層，但是當溫度達 600°C 時則會有部份銅穿過ITO層，因此無法進行磊晶層的活化，所以會使 V_f 值有些許提升。



(2) 未使用低阻值矽晶圓

圖4-28為利用刀具進行半切以模擬元件製作的I-V曲線，但是，在本實驗的元件設計結構上，矽晶圓的存在的目的如下：

1. 作為元件製作時的切割走道
2. 防止電鍍銅的氧化
3. 支撐整個發光二極體結構

所以在實際元件製作過程時會將矽晶圓研磨至僅需可以支撐整個結構的厚度，因此將會大幅降低元件的電阻值，使元件有較好的電性表現。

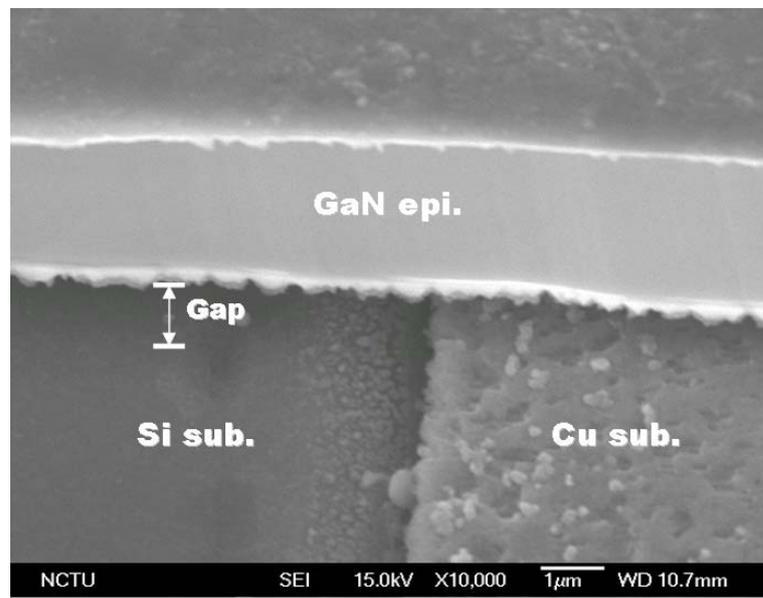


圖4-25 成功接合經雷射剝離後的SEM俯視圖。

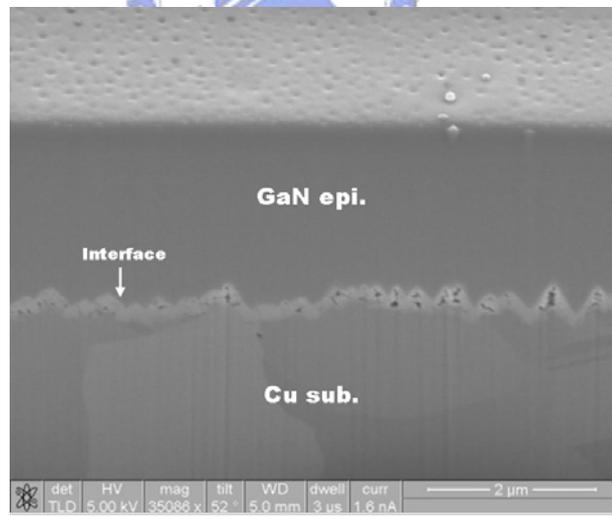
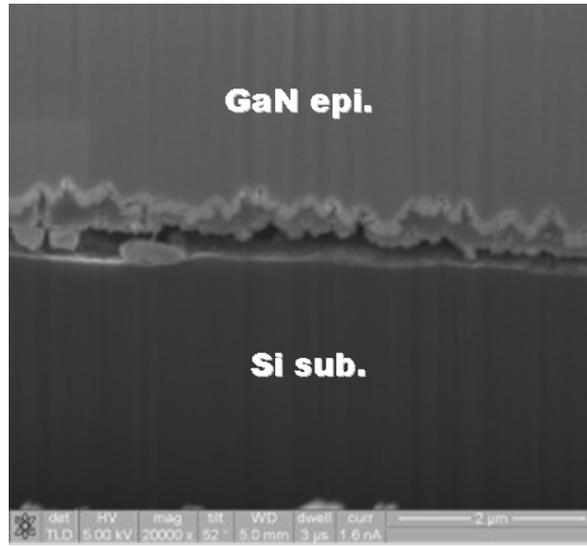


圖 4-26 成功接合經雷射剝離後的 SEM 截面圖。

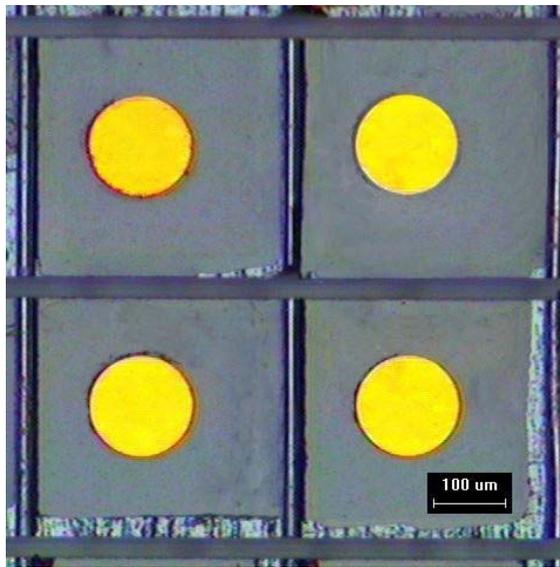


圖 4-27 模擬元件製作（半切）的 OM 俯視圖。

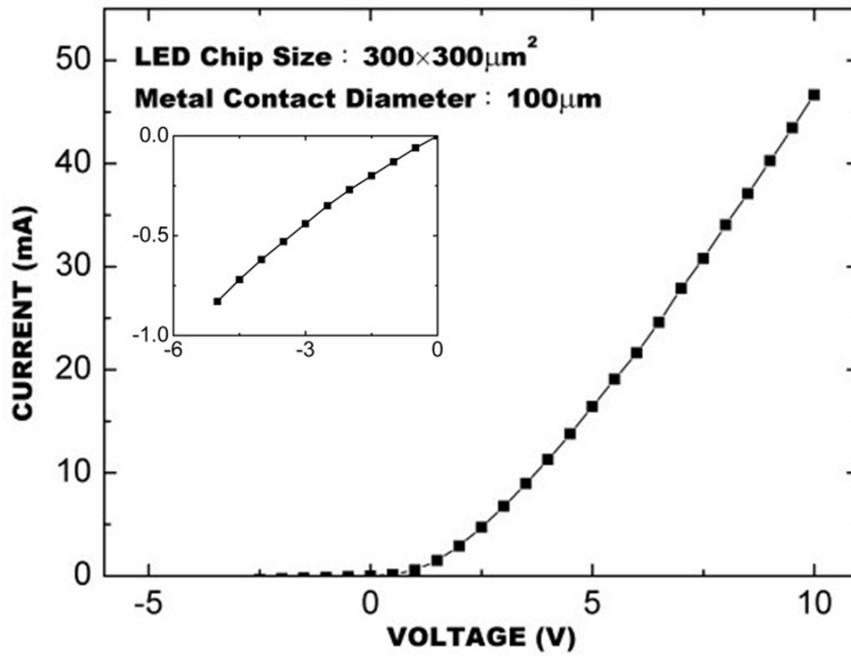


圖 4-28 模擬元件的 I-V 圖。

五、 結論和未來工作

5.1 結論

1. 在500°C/30min/Ar ambient的接合條件下，已成功將具圖形陣列的Cu/Si基板取代傳統的藍寶石基板，除了提升元件的散熱性外，也解決了銅不易切割的問題，且在結構設計上具有防止銅氧化及有利於後續製程的優點，因為銅不像鋁金屬會形成自我保護的氧化層，所以隨著時間的流逝銅的品質也隨之下降，而且因為銅具有好的延展性所以常常造成後續製程不易，藉由矽晶圓的保護則可以避免上述情形的發生。
2. 模擬元件有較高的漏電流產生，推測為利用鑽石刀具進行元件切割時所造成的ITO顆粒殘留。
3. 模擬元件有較高的驅動電壓，推測為未進行磊晶層活化過程及非使用低阻值的矽晶圓，但是，如為實際的元件結構設計時，矽晶圓是做為支撐的角色，因此，將會把矽晶圓研磨至最小厚度使其有較好的電性表現。除此之外，因Cu/Si熱膨脹係數的差異使基板產生的裂縫與凹陷也會對元件電性有很大的影響。

5.2 未來工作

1. 選擇熱膨脹係數與銅較為相近的材料做為元件製作時的基板，讓熱應力的影響降低而讓元件有較好的電性表現也使得元件製程上有較高的良率。
2. 在硫酸銅電鍍液中加入一些催化劑來增進電鍍銅的性質及增加基板的蝕刻深度以提高元件的散熱特性，使其能在較大的飽和電流下進行驅動。
3. 使用 ICP 蝕刻的方式來定義元件大小 (Mesa) 可減少 ITO 顆粒的殘留而降低元件的漏電流。
4. 在晶圓接合製程中，藉由鏡面反射層的使用去防止電鍍銅的吸光而提高元件的發光強度，也因為反射金屬層的使用，可以降低接合時的溫度，讓 Cu/Si 之間因熱膨脹係數差異所產生的熱應力下降。
5. 不使用蝕刻矽晶圓的方式製程，而是先進行銅的電鍍而以 $\text{FeCl}_3(\text{aq})$ 將其蝕刻出圖形陣列後與發光二極體接合，這樣的製程方式雖然會使元件的散熱性下降（電鍍銅周圍少了矽層的披覆），但可以忽略 Cu/Si 之間的熱膨脹係數的差異而讓製程較為簡單。

參考文獻

- [1] T. Ping, et al. "DC and Microwave Performance of High-Current AlGaIn/GaN HFETs Grown on p-Type SiC Substrates" IEEE Electron Device Letters, vol. 19, no. 54, 1998.
- [2] W. C. Peng, Y. S. Wu, "High-power AlGaInP light-emitting diodes with metal substrates fabricated by wafer bonding" Appl. Phys. Lett., vol.84, no.11, 2004.
- [3] 彭顯智,「不同旋轉角度之砷化鎵晶圓接合」,國立交通大學,碩士論文,民國93年7月。
- [4] 劉柏均,「三五族化合物半導體晶圓接合之基本研究及應用」,國立交通大學,博士論文,民國94年7月。
- [5] 李天錫等編著,「晶圓鍵合技術及其應用」,工業材料雜誌,170期,146-157頁,民國90年2月。
- [6] T. Suga et al. "A new wafer-bonder of ultra-high precision using surface activated bonding (SAB) concept," Electronic Components and Technology Conference, 2001.
- [7] 盧昶鳴,「藉由晶圓接合和雷射剝離技術的搭配將氮化鎵薄膜整合在銅或矽基板上」,國立交通大學,碩士論文,民國91年6月。
- [8] K.T. Wan, et al. "Pressurized internal lenticular cracks at healed mica interface" J. Mater. Res., 8, pp. 1128-1136, 1993.
- [9] Q. T. Tong and U. Gösele, "Semiconductor wafer bonding : recent developments" Mater. Chem. and phys., 37, pp. 101-127, 1994.

- [10] 史光國，「現代半導體發光及雷射二極體材料技術」，全華科技圖書股份有限公司，民國 90 年 5 月。
- [11] Andreas Hangleiter, “III-V Nitrides: A New Age for Optoelectronics”, MRS Bulletin, 2003.
- [12] S. Nakamura, “Laser Deposition of AlN Thin Films on InP and GaAs” Jpn. J. Appl. Phys. , vol. 30, pp. L1750, 1991.
- [13] I. Akasaki, “P-Type Conduction in Mg-Doped GaN Treated with Low-Energy Electron Beam Irradiation (LEEBI)” Jpn. J. Appl. Phys. , vol. 28, pp. L2112, 1989.
- [14] S. Nakamura, M. Senoh, T. Mukai, “Highly P-Typed Mg-Doped GaN Films Grown with GaN Buffer Layers” Jpn. J. Appl. Phys. , vol. 30, pp. L1708, 1991.
- [15] J. Haisma, et al. “Silicon-on-Insulator Wafer Bonding-Wafer Thinning Technological Evaluations” Jpn. J. Appl. Phys. , vol. 28, pp. 1426, 1989.
- [16] T. Detchprohm, et al. J. Cryst. Growth, 128, 384, 1993.
- [17] W. S. Wong, et al. Proceedings of the Symposium on LED for Optoelectronic Applications and the 28th State of the Art Programs on Compound Semiconductors, 98-2, 377, 1998.
- [18] W. S. Wong, T. Sands, and N. W. Cheung, “Damage-free separation of GaN thin films from sapphire substrates” Appl. Phys. Lett. Vol. 72, pp. 599, 1998.
- [19] M. K. Kelly, et al. “Optical Process for Liftoff of Group III-Nitride Films” Physica Status Solidi (A), vol. 159, no. 1, pp. R3, 1997.
- [20] J. M. Poate, J. W. Mayer, editors, “Laser Annealing of Semiconductors”, Academic Press, New York, p.54, 1982.

- [21] A. Zakauskas, M. S. Shur and R. Caska, "Introduction to Solid-State Lighting" John Wiley and Sons, 2002.
- [22] X. A. Cao, et al. "Optimization of current spreading metal layer for GaN/InGaN-based light emitting diodes" Solid-State Electronics, vol. 46, pp. 1235-1239, 2002.
- [23] June-O Song, et al. "Improvement of the light output of InGaN-based light-emitting diodes using Cu-doped indium oxide/indium tin oxide p-type electrodes," Appl. Phys. Lett. vol. 86, pp. 213505, 2005.
- [24] S. S. Schad et al. "Extraction Efficiency of GaN-based LEDs," Phys. Stat. Sol.(a) vol. 188, pp. 127, 2001.
- [25] J. J. Wierer et al. "High-power AlGaInN flip-chip light-emitting diodes," Appl. Phys. Lett. Vol. 78, no. 22, 2001.
- [26] C. Huh et al. "Improved light-output and electrical performance of InGaN-based light-emitting diode by microroughening of the p-GaN surface," J. Appl. Phys. Vol. 93, no. 11, 2003.
- [27] T. Fujii et al. "Increase in the extraction efficiency of GaN-based light-emitting diodes via surface roughening," Appl. Phys. Lett. Vol. 84, no. 6, pp. 855, 2004.
- [28] T. Gessmann et al. "Omnidirectional Reflective Contacts for Light-Emitting Diodes," IEEE electron device letters, vol. 24, no. 10, 2003.
- [29] R. H. Horng et al. "Characterization of Large-Area AlGaInP/Mirror/Si Light-Emitting Diodes Fabricated by Wafer Bonding," Jpn. J. Appl. Phys., vol. 43, no. 5A, pp. 2510, 2004.
- [30] 余彬海，王焱浩 "Junction Temperature and Thermal Resistance

Restrict the Developing of High-power LED,” Chinese Journal of Luminescence, vol.26, no.6, 2005.

- [31] K. R. Krames et al. “High-Brightness AlGaInP light-emitting diodes,” Proc. SPIE, vol. 3938, no. 2, 2000.
- [32] D. S. Wu et al. “Vertical-conducting p-side-up GaN/mirror/Si light-emitting diodes by laser lift-off and wafer-transfer techniques,” Phys. Stat. sol. (a) vol. 201, no. 12, pp. 2699, 2004.
- [33] R. H. Horng et al. “High-Power GaN Light-Emitting Diodes with patterned copper substrates by electroplating,” Phys. Stat. Sol. (a), vol. 201, no. 12, 2004.
- [34] S. J. Wang et al. “Effect of Surface Treatment on the Performance of Vertical-Structure GaN-based High-Power Light-Emitting Diodes with Electroplated Metallic Substrates,” Jpn. J. Appl. Phys. Vol. 45 no. 4B, pp. 3436, 2006.
- [35] 王大倫，「實用電鍍學」，徐氏基金會，民國 87 年 6 月。
- [36] 楊恆傑、鍾鴻欽、劉全璞，「銅製程之擴散阻障層材料的發展與挑戰」，工業材料雜誌，177 期，民國 90 年 9 月。
- [37] P. Shyam et al., Critical Reviews in Solid State and Materials Science., vol. 20, no. 2, pp. 87, 1995.
- [38] H. Jeong et al. “Thermal stability of a Cu/Ta multilayer: An intriguing interfacial reaction,” Acta Material., vol. 47, pp. 3965, 1999.
- [39] T. K. Schmidt, et al. “Influence of tantalum and silver interlayers on thermal stress evolution in copper thin films on silicon substrates” Scripta Materialia, vol. 50, pp. 733-737, 2004.