

國立交通大學

材料科學與工程學系

碩士論文

P 型有機薄膜電晶體之製備與特性研究

**Fabrication and Characterization of  
P-type Organic Thin Film Transistors**



研究生：黃國容

指導教授：黃華宗 博士

中華民國九十五年七月

P 型有機薄膜電晶體之製備與特性研究

Fabrication and Characterization of  
P-type Organic Thin Film Transistors

研究生：黃國容

Student : Kuo-Rong Huang

指導教授：黃華宗 博士

Advisor : Dr. Wha-Tzong Whang



A Thesis

Submitted to Department of Materials Science and Engineering

College of Engineer

National Chiao Tung University

in Partial Fulfillment of the Requirements

for the Degree of Master

in

Materials Science and Engineering

July 2006

Hsinchu, Taiwan, Republic of China

中華民國九十五年七月

# P 型有機薄膜電晶體之製備與特性研究

研究生：黃國容                      指導教授：黃華宗 博士  
國立交通大學材料科學與工程學系碩士班

## 摘要

---

有機薄膜電晶體獨特的製程特質及表現，使得它們在新興薄膜電晶體的應用上成為最具有競爭性的選擇，例如可以應用在大面積塗布、彈性可撓式結構、低溫製程以及低成本等特殊需求的產品上。本論文研究不僅著重於不同製程所製備之有機薄膜電晶體的電特性比較，並且研究與評估以高介電材料二氧化鈣 ( $\text{HfO}_2$ ) 作為介電層之可行性。首先，我們採用五環素 (Pentacene) 作為主動半導體層的材料，並以金屬光罩成功製作出有機薄膜電晶體。經由有機薄膜電晶體的電性量測結果比較，上接觸式 (Top-contact) 元件較下接觸式 (Bottom-contact) 元件為佳。而第二部份以微影製程技術製作之元件，其載子移動速率最佳，但由於二氧化矽在製程中受到污染，此元件的電性仍有待進一步改善。最後，本研究以有機金屬化學氣相沉積法 (MOCVD) 來製作二氧化鈣 ( $\text{HfO}_2$ ) 薄膜，利金屬層-絕緣層-半導體層的結構，量測薄膜之電流-電壓與電容-電壓特性曲線，經由實驗結果計算得到介電值  $\epsilon$  約為 22.4，然而我們若要成功地製作出元件，仍要降低漏電流的情形。

# Fabrication and Characterization of P-type Organic Thin Film Transistors

Student: Kuo-Rong Huang    Advisor: Wha-Tzong Whang

Department of Materials Science and Engineering

National Chiao Tung University

## Abstract

---

The unique characteristics and performance of organic thin film transistors suggest that they can be competitive candidates for existing or novel thin film transistor applications requiring large area coverage, structural flexibility, low temperature processing, and low cost. In this thesis, we not only emphasize on the comparisons of performance of the organic thin film transistor fabricated by different processing but also the study and estimate of a high-K material, HfO<sub>2</sub>, as dielectric layer. First, we adopted pentacene as the active semiconductor layer and successfully fabricated an organic thin film transistor by shadow mask. Based on the comparisons of the electronic characteristics of organic thin film transistors, top-contact devices are better than bottom-contact devices. Second, the mobility of the device fabricated by lithography technology is the best. However, because SiO<sub>2</sub> was contaminated on processing, the electronic properties of the devices would have further improvements in the future. Finally, the HfO<sub>2</sub> as dielectric thin film in this study was prepared by metal organic chemical vapor deposition (MOCVD). I-V and C-V measurements of the films were realized by MIS (Metal-Insulator-Semiconductor) structure. From the experimental results, we calculated the dielectric value ( $\epsilon$ ) is 22.4. Nevertheless, if we want to fabricate devices successfully, lower leakage current would be preferred.

## 誌謝

---

光陰似箭，在碩士班兩年的生活中，最要感謝的是指導教授 黃華宗老師，無論是在生活上，課業以及研究方面都給予極大的幫助與鼓勵，使得本論文得以順利完成，也讓我學習到無數寶貴的經驗與知識。

口試期間復蒙林宏洲老師、許聯崇老師以及蔡美慧老師的細心指導與寶貴意見，使本論文更臻完善，在此由衷致上萬分感謝。

研究期間特別感謝孫旭昌學長在實驗上細心的指導與幫助，使得研究工作得以順利進行，也非常感謝曾國倫與蕭育生學長在實驗儀器上的指導與協助，林鵬老師實驗室的李仁豪與高嘉駿學長在實驗上的經驗分享，系辦助理張麗娟、余蕙馨及郎克瑤小姐在行政事務上的幫忙。

感謝光電高分子實驗室的夥伴：蕭義男與徐守謙學長在研究上的心得分享，洪金賢學長、黃泰翔學長、金進興學長、鄒惠晶學姊、陳玉芳學姊、陳柏霖學長、張珮盈學姐、徐昭業學長、育銓、雅婷、惟升在生活上的加油打氣以及一起走過碩士生涯的佳瑩、彥文、毓真、俞婷、振平、紹睿、世莉、尚秀、舜民、俊宏、真嬋、家達同學，讓我在求學生活中留下難忘的回憶。

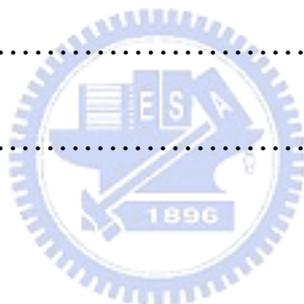
最後僅以此論文獻給我最愛的家人，感謝爸媽對我全心全力的支持與照顧，大哥、大嫂、二哥以及小弟在精神上的關心與鼓勵，讓我無後顧之憂地埋首於研究中，得以順利圓滿完成學業，在此由衷的感謝。

# 目錄

中文摘要.....	I
英文摘要.....	II
誌謝.....	III
目錄.....	IV
圖目錄.....	VII
表目錄.....	XI
第一章、導論.....	1
1-1、前言.....	1
1-2、有機薄膜電晶體(Organic Thin Film Transistor).....	1
1-3、Pentacene 材料簡介.....	2
1-4、二氧化鈣( $\text{HfO}_2$ )製備方法.....	3
第二章、文獻與理論回顧.....	4
2-1、場效應電晶體.....	4
2-2、有機薄膜電晶體的基本結構.....	5
2-3、P型有機薄膜電晶體之歷年成果.....	7
2-4、N型有機半導體.....	10
2-5、有機材料載子傳導機制.....	12
2-5-1、Hopping.....	12

2-5-2、The Small Polaron.....	13
2-5-3、Multiple Trapping and Release.....	13
2-6、有機薄膜電晶體的介電材料.....	14
2-6-1、電容對電壓曲線(C-V Curve).....	15
2-6-2、電流對電壓曲線(I-V Curve).....	16
2-7、有機薄膜場效電晶體之電學特性.....	16
2-7-1、汲極電流對電壓曲線( $I_D$ - $V_D$ Curve).....	16
2-7-2、汲極電流對閘極電壓曲線( $I_D$ - $V_G$ Curve).....	18
第三章、研究動機.....	20
第四章、實驗部分.....	22
4-1、實驗儀器.....	22
4-2、實驗藥品及器材.....	24
4-3、實驗步驟.....	26
4-3-1、Bottom-contact 元件製作.....	26
4-3-2、Top-contact 元件製作.....	28
4-3-3、應用微影製程技術之元件製作.....	30
4-3-4、二氧化鈣介電層製備.....	37
4-4、材料性質測試.....	37
4-4-1、元件電性量測.....	37

4-4-2、介電層電性量測.....	38
4-4-3、大試片掃描探針顯微鏡(AFM)分析.....	38
4-4-4、場發射式掃描式電子顯微鏡(FE-SEM)分析.....	38
第五章、結果與討論.....	40
5-1、Bottom-contact 與 Top-contact 元件之電性比較.....	40
5-2、Top-contact 元件不同製程條件之電性比較.....	47
5-3、微影製程元件之檢測成果.....	53
5-4、HfO <sub>2</sub> 介電層之電性評估.....	59
第六章、結論.....	68
第七章、參考文獻.....	70



# 圖目錄

## 第一章、導論

圖 1-3.1、Pentacene 的結構式.....	3
-----------------------------	---

## 第二章、文獻與理論回顧

圖 2-1.1、薄膜場效應電晶體的典型結構.....	5
----------------------------	---

圖 2-2.1、兩種 OTFT 結構(a) Top-contact 元件;(b) Bottom-contact 元件.....	7
---	---

圖 2-3.1、常見 P 型有機薄膜電晶體之電洞傳輸速率發展趨勢.....	10
---------------------------------------	----

圖 2-4-1、常見 N 型有機薄膜電晶體之載子移動速率發展趨勢.....	12
---------------------------------------	----

圖 2-5-2.1、上方是化學結構的改變,下方是對應的能階圖.....	13
-------------------------------------	----

圖 2-7-1.1、汲極電流對電壓曲線.....	18
--------------------------	----

圖 2-7-2.1、汲極電流對閘極電壓曲線.....	19
----------------------------	----

## 第四章、實驗部分

圖 4-2.1、Pentacene 的結構.....	24
----------------------------	----

圖 4-2.2、1,1,1,3,3,3-Hexamethyldisilazane 的結構.....	24
---	----

圖 4-3-1.1、Bottom-contact 元件製作流程示意圖.....	27
---	----

圖 4-3-2.1、Top-contact 元件製作流程示意圖.....	29
--------------------------------------	----

圖 4-3-3.1、微影製程技術之元件製作流程示意圖.....	31
---------------------------------	----

圖 4-3-3.2、微影製程技術之元件製作流程示意圖.....	32
---------------------------------	----

圖 4-3-3.3、微影製程技術之元件製作流程示意圖.....	33
圖 4-3-3.4、微影製程技術之元件製作流程示意圖.....	34
圖 4-3-3.5、微影製程技術之元件製作流程示意圖.....	35
圖 4-3-3.6、微影製程技術之元件製作流程示意圖.....	36
圖 4-3-4.1、Hf先驅物Tetrakis(diethylamido) hafnium (TDEAH) 的結構；分 子式為 $\text{Hf}[\text{N}(\text{C}_2\text{H}_5)_2]_4$ .....	37

## 第五章、結果與討論

圖 5-1.1、(A) Top-contact 與(B) Bottom-contact 之完成元件示意圖.....	43
圖 5-1.2、(A) Bottom-contact與(B) Top-contact之 $I_D$ - $V_D$ curve比較.....	44
圖 5-1.3、(A) Bottom-contact與(B) Top-contact之 $I_D$ - $V_G$ curve及 $G_m$ 比較.....	45
圖 5-1.4、(A) Bottom-contact 與(B) Top-contact 之 on/off ratio 比較.....	46
圖 5-2.1、Top-contact經過(A) HMDS與(B) Clean/HMDS處理後之 $I_D$ - $V_D$ curve 比較.....	49
圖 5-2.2、Top-contact經過(A) Clean與(B) Clean/HMDS處理後之 $I_D$ - $V_G$ curve 及 $G_m$ 比較.....	50
圖 5-2.3、Top-contact 經過(A) HMDS 與(B) Clean/HMDS 處理後之 on/off ratio 比較.....	51
圖 5-2.4、Pentacene 在二氧化矽上成長的表面粗糙度.....	52

圖 5-2.5、Pentacene 在二氧化矽上成長的單一晶粒大小.....	52
圖 5-3.1、Pentacene 薄膜電晶體之通道寬度 $W=500\mu\text{m}$ ，通道長度 $L=20\mu\text{m}$ (A) $I_D-V_D$ 曲線與 (B) 汲極電壓固定為 $-20$ 伏特之 $I_D-V_G$ 曲 線.....	56
圖 5-3.2、(A)一般型電晶體結構；(B)一般型電晶體作用區域放大圖；(C) 回字型電晶體結構；(D)回字型作用區域放大圖；(E)梳子型電晶 體結構；(F)梳子行作用區域放大圖.....	57
圖 5-3.3、元件成品之 SEM 檢視—仍有氮化矽殘留.....	58
圖 5-3.4、(A)氮化矽蝕刻完全(B)氮化矽蝕刻不完全.....	58
圖 5-4.1、MIS 結構示意圖.....	61
圖 5-4.2、二氧化鈣的(A)電容對電壓曲線，操作在 $\pm 10$ 伏特範圍；(B)電流 對電壓曲線，操作在 $0-50$ 伏特範圍.....	62
圖 5-4.3、閘極電壓等於 $0$ 伏特時，以 $\text{HfO}_2$ 為介電層之元件 $I_D$ 比較：(A)有 蒸鍍 Pentacene；(B)無蒸鍍 Pentacene.....	63
圖 5-4.4、 $\text{HfO}_2$ 、 $\text{HfO}_2 + \text{Si}_3\text{N}_4 (500\text{\AA})$ 與 $\text{HfO}_2 + \text{Si}_3\text{N}_4 (1000\text{\AA})$ 之(A)電流 對電壓曲線比較；(B)電流密度對電場曲線比較.....	64
圖 5-4.5、 $\text{HfO}_2$ 、 $\text{HfO}_2 + \text{Si}_3\text{N}_4 (500\text{\AA})$ 與 $\text{HfO}_2 + \text{Si}_3\text{N}_4 (1000\text{\AA})$ 之電容對 電壓曲線比較.....	65
圖 5-4.6、二氧化鈣側視圖，厚度約為 $125\sim 135\text{nm}$ .....	66

圖 5-4.7、二氧化鉛之 SEM 側視圖，厚度約為 138~147nm.....66

圖 5-4.8、二氧化鉛薄膜表面粗糙度約為 3.328nm.....67

圖 5-4.9、二氧化鉛薄膜之 AFM 立體圖.....67



## 表目錄

### 第二章、理論與文獻回顧

表 2-3.1、P 型有機半導體歷年研究成果.....9

表 2-4.1、N 型有機半導體歷年研究成果.....11

### 第五章、結果與討論

表 5-4.1、飽和電容值與介電係數之整理.....65



# 第一章

---

## 導論

### 1-1、前言

近年來，有關有機薄膜電晶體(Organic Thin-Film Transistor；OTFT)的電性研究已經有相當不錯的成果。由現今有機薄膜電晶體與無機半導體材料所製作之場效電晶體的電性比較可以看出，有機薄膜電晶體的載子移動速率（Mobility）已優於非晶矽薄膜電晶體（a-Si TFT）的表現。雖然與低溫多晶矽電晶體（Low Temperature Poly Silicon；LTPS-TFT）還有一段差距，但是 On/Off Ratio 已達可應用於顯示器的水準。且由於有機材料適合以旋塗方式成膜，使得有機薄膜電晶體應用於低成本、大面積電子產品的機會大大提昇。此外，開發追求輕薄短小且經濟的顯示技術，是全球眾多研發團隊的努力目標；若能在塑膠基板上開發出全新的主動式有機薄膜電晶體驅動顯示器，將具有可撓曲及低製造成本等優勢，深具前瞻性。

現行的無機半導體材料多為陶瓷材料，如矽、砷化鎵等硬性材質。雖擁有良好的電性以及標準化製程，但是由於其製程溫度高，材質堅硬，重量較重以及高製造成本等因素，在發展上已面臨瓶頸，為了達成“電子產品輕薄短小”的目標，有機電子材料在各種光電、電子及能源等方面的應用，已逐漸受到重視。

### 1-2、有機薄膜電晶體(Organic Thin Film Transistor)

由於近幾年來各研究單位的努力，有機薄膜電晶體的特性已經能與氫化非晶矽薄膜電晶體相提並論。【1-3】然而因為有機半導體材料通常對於使用於微影製程中的溶劑與化學品相當敏感，無法以傳統的黃光蝕刻方式製作元件。【4】因此，以沉積有機材料於已有源極/汲極電極的基材上，

進而避免或減少接觸化學溶劑的下接觸式 (Bottom-contact) 結構元件，成為有機電子產品的理想結構。【5】然而，就有機薄膜電晶體的電特性來說，下接觸式結構通常較上接觸式 (Top-Contact) 結構的元件為差，這是由於源極/汲極與累積層的接觸面積較小的緣故。【6】藉由界面活性劑使得源極/汲極電極的表面改質，近來已經改善電極與半導體通道層間的物理性連接，而它也可以有效的增加下接觸式元件的特性【7-8】。

如同傳統無機半導體，有機材料也能分類成所謂正型 (P-Type) 及負型 (N-Type)。在正型半導體中主要的載子是電洞，而負型的半導體中是電子，目前最被廣泛研究的有機半導體是正型材料，為了架構互補型電晶體 (CMOS)，近來也有不少有關於負型有機半導體材料的研究陸續發表中。

除此之外，使用高介電係數的金屬氧化物作為介電層，可以有效降低操作電壓並大幅提升電晶體的汲極電流，以達成低能耗的設計目標。惟此介電層必須同時具備低漏電流、高崩潰電壓 (Breakdown voltage) 與材料穩定等特性，以此製作的電晶體才是穩定可靠的元件。

### 1-3、Pentacene 材料簡介

Pentacene結構式如圖 1-3.1 所示，是一種由五個苯環線性連結的小分子芳香族碳氫化合物，為正型 (P-type) 有機半導體，以此製作的有機薄膜電晶體，其Field-effect mobility可以達到  $2 \text{ cm}^2/\text{Vs}$  以上【9】，On/off current ratio達到  $10^8$ 【1】，而且在空氣中具有良好的穩定性。這類元件在主動式基板顯示器及其他大面積電子產品的應用上引起極大的興趣，是目前較常被應用與研究的有機半導體。由熱蒸鍍Pentacene所生成的樹枝狀結晶，排列成整齊的多晶型薄膜，厚度由一層至好幾個單層所堆疊而成。晶粒大小由基板溫度和沉積速率等因素所決定，可以小至一微米，大至數十微米【2,10】。

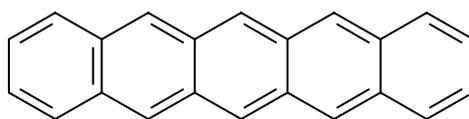


圖 1-3.1 Penetacene 的結構式

#### 1-4、二氧化鈦 ( $\text{HfO}_2$ ) 之製備方法

二氧化鈦由於它的高介電係數( $\kappa=25$ )以及良好的熱穩定性【11】，在互補型金屬氧化物半導體上成為近來最受人矚目的介電層材料。二氧化鈦製備的方法有很多種，像是離子束濺鍍法 (Ion Beam Sputtering)【12】，電子射束蒸鍍法 (Electron Beam Evaporation)【13】，化學氣相沉積法 (Chemical Vapor Deposition)【14-16】以及原子層沉積法 (Atomic Layer Deposition)【17-20】等。本研究所採用的是金屬有機氣相沉積法 (MOCVD)，此方法是目前最新的化學沉積法，經由氣流傳輸反應物到磊晶基板上，以氣閥控制氣流，藉由氣體管路系統的特殊設計，去除管路的暗空間，並降低成長速率，達到超結晶格子結構的成長需求。

## 第二章

### 文獻與理論回顧

#### 2-1、場效應電晶體

在西元 1930 年 Lilienfeld 首先提出了場效應電晶體，但由於他沒有充分了解到過多介面缺陷態的巨大影響，因此他並沒有讓此場效電晶體成功運轉。在西元 1948 年，貝爾實驗室的 Bardeen、Brattain 及後來的 Shockley 在嘗試製作場效應電晶體的過程中發明了雙載子電晶體，過了許多年，直到西元 1960 年，Kahng 和 Atalla 才成功地成長二氧化矽 ( $\text{SiO}_2$ ) 絕緣層來解決介面缺陷態過多的問題，並且製作出第一個金氧半場效電晶體 (MOSFET)【21】。

目前最被廣泛使用在數位積體電路上的電子元件，就是金屬—絕緣層—半導體 (MIS) 電晶體 (Metal—Insulator—Semiconductor Transistor)。此元件通道的電流是由閘極電壓透過絕緣層來控制通道的電荷數量，所以這類元件的學名稱為絕緣閘場效電晶體 (IGFET)，但是大部分這類的元件都採用矽 (Si) 為半導體，二氧化矽為絕緣層，金屬或是摻雜的多晶矽來當作閘極，因此通常稱此類元件為金氧半場效應電晶體 (MOS Field Effect Transistor, MOSFET)。目前的 MOSFET 多半由單晶矽製成，主要原因是矽和矽氧化層之接觸界面有絕佳的品質。

有機電晶體線路已經被應用在日常生活各方面，像是晶片信用卡以及商品的價格條碼等。一個薄膜場效電晶體製備所需的材料從導體、半導體到絕緣體【22-26】，典型的結構型式如圖 2-1.1 所示，兩個 Ohmic Contact 的電極藉由傳導通道 (Conducting Channel) 在一個電容器上操作，而傳導通道內的載子密度是藉由閘極所加的偏壓來作調整，閘極可以控制汲極與源極之間的電流大小，而此電流侷限於半導體層和介電層之界面上。

如果一個電晶體中主要傳輸的載子是帶正電的，則稱為p-channel，反之，當載子電荷是帶負電稱為n-channel。一個優良特性的電晶體必須具備高電流輸出，快速的操作頻率以及有高的“開”和“關”電流比(On/off ratio)，這些條件必須在半導體材料有很好的場效應載子移動速率前提下，在實際的應用上至少要大於  $10^{-3}\text{cm}^2/\text{Vs}$ 。【27】

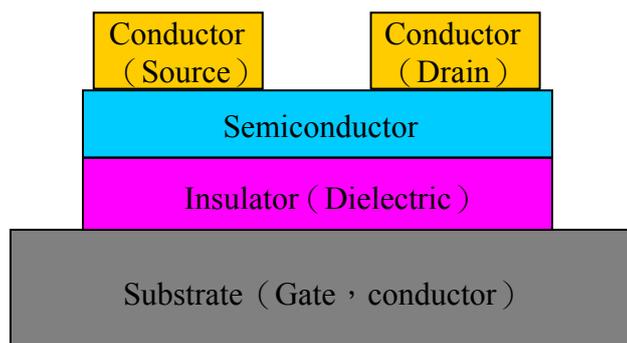


圖 2-1.1 薄膜場效應電晶體的典型結構。

## 2-2、有機薄膜電晶體的基本結構

有機半導體從 1940 年已開始被研究【28】，最早有機半導體在工業上的主要應用是電子照相技術方面的光導電特性，另一方面，無論是由有機小分子【29,32】或是共軛高分子【30,31,33】所構築之有機發光二極體【29,30】和有機薄膜電晶體【31-33】，由於一開始的論證再加上有機元件的效率及特性在近十年來有十分驚人的改善【34-37】，開始引起業界的興趣並開啟了這些有機半導體元件的實際應用。

圖 2-2.1 顯示有機薄膜電晶體兩個常見的結構：(a)Top-contact device 和 (b)Bottom-contact device。Top-contact device 是經由金屬光罩 (metal mask) 將汲極與源極蒸鍍在有機半導體層之上，而 Bottom-contact device 是將有機半導體層沉積在閘極絕緣層以及預先製作好的汲極與源極上，經過研究比較，在同樣的製作條件之下，Top-contact 模式的結構會有比較高的載子傳導速率。

如同傳統的無機半導體，有機半導體材料也分類成正型（P-Type）和負型（N-Type）。在正型半導體中主要的載子是電洞（Holes），然而在負型中主要的載子是電子（Electrons）。以材料結構方面來說可以分成三大類型，第一類是小分子的材料，由各個分子互相堆疊產生半導體的特性，值得一提的是在這領域表現優秀的Pentacene，以及在文獻出現次數頗多的Oligothiophene。第二類是高分子材料，結構大多由早期所使用的Polythiophene作變化，在此類材料中尚未發現有N型特性的高分子半導體。而第三類是有機金屬錯合物，如F<sub>16</sub>CuPc等。

由共軛高分子，oligomer以及連結芳香族有機分子所構築的有機薄膜電晶體，已經在傳統上由無機材料所製備的薄膜電晶體之外，提供了另一個更有展望的選擇。由於有機半導體的載子移動速率相對較低，因此有機薄膜電晶體並無法與單晶無機半導體(如矽、鍺、砷化鎵)所製成的場效電晶體之特性相媲美，無機半導體載子移動速率比有機半導體載子移動速率高出三個甚至更多個級數。【38】因此，有機薄膜電晶體不適用於開關非常快速的產品。雖然有機半導體材料的電性與載子移動速率較差，但是仍有兩項優點：(1)有機材料可利用溶液進行大面積旋塗(Spin-coating)，或利用真空蒸鍍(Vacuum deposition)來製作半導體層，降低製程的成本。(2)相對於無機材料的製程溫度（非晶矽(amorphous silicon)約 350°C，低溫多晶矽(low-temp. poly silicon)約 430°C），有機材料可以在較低溫的條件下製作；因此，可選擇耐熱性較差的塑膠基板，也使得製造質輕、具韌性、可撓曲的顯示器變的可行。有機薄膜電晶體獨特的製程特質及表現，使得它在新興薄膜電機體的應用上成為最具有競爭性的選擇，例如可以應用在大面積塗布、彈性可撓式結構、低溫製程以及低成本等特殊需求的產品上。這類的產品包括：主動陣列平面顯示器(Active Matrix Flat Panel Displays)、有機發光二極體(Organic Light Emitting Diodes; OLED)或更進一步的可捲

曲型顯示器。【39】另外，部分OFET製程的載子移動速率(Mobility;  $\mu$ )已經達到  $2.4\text{cm}^2/\text{Vs}$ 的程度【40】，可以與非晶相矽FET系統的載子移動速率  $1.0\text{cm}^2/\text{Vs}$ 相媲美。

OTFTs通常是利用蒸鍍或噴墨製程，將小分子或高分子有機半導體材料，圖案化於電晶體之源極與汲極間，高分子有機半導體為可溶性，所以可用溶液製程製作如spin coating、dip coating、inkjet printing及contact coating。較常使用之有機小分子材料蒸鍍系統，有兩種系統，一種為熱蒸鍍系統(Thermal Evaporation)，另一種為氣相沉積系統(Vapor Phase Deposition)。

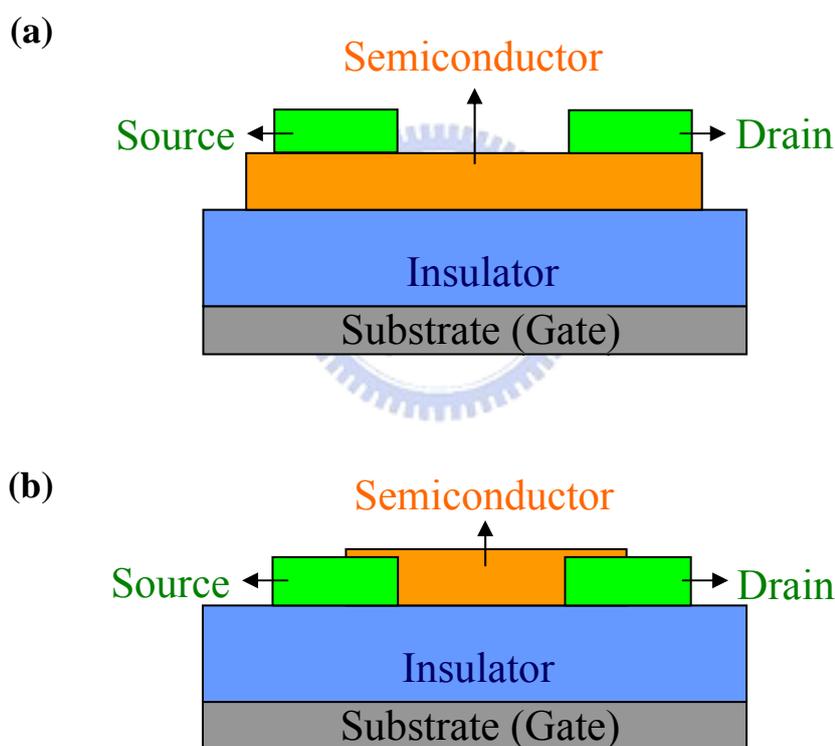


圖 2-2.1 兩種 OTFT 結構：(a) Top-contact 元件；(b) Bottom-contact 元件。

### 2-3、P 型有機薄膜電晶體之歷年成果【41】

歷年來，有機半導體經過廣泛的研究已經較完整的性質統整，在文獻紀錄上所整理的是每年被視為最有潛力之有機半導體所製備之 P 型有機薄

膜電晶體最高載子移動速率。由表 2-3.1 之 P 型有機半導體數據整理，繪製成圖 2-3.1，可提供最新以及更完整的訊息。對一個特定的 P 型有機半導體而言，在表 2-3.1 及圖 2-3.1 中以較早年份所發布載子移動速率為門檻，一個新的載子移動速率必須高於此門檻才能列入此圖表中。

從表上也可以看到歷年來 P 型有機半導體的載子移動速度有很大的進展，從 1984 年開始的  $10^{-5}$   $\text{cm}^2/\text{Vs}$  一直進步到 2000 年 Pentacene 的  $2.4$   $\text{cm}^2/\text{Vs}$ ，這些進步藉著高科技的輔助之下使得製程的精密度持續上升，還有各種新型半導體的加入成為研究的新血。文獻中也以圖 2-3.1 整理出各種 P 型有機半導體本身每年在載子傳輸速率 (Mobility,  $\mu$ ) 上的進展，並且以非晶相矽為標準線，可以明顯看出有哪些有機半導體已經能夠在載子移動速率上高過非晶相矽。

文獻中提到藉由改善電晶體製程與合成新的有機材料，可以使載子移動速率得以顯著增加。一般增加特性的方法可分為三個部分來討論：(a) 一個已知的或是新合成的有機材料第一次被使用在有機薄膜電晶體中來當作主動層。(b) 有機半導體薄膜沉積的參數經由不斷實驗找出在結構上和表面形貌上最有利的條件，進而追求電晶體更佳的電特性直到覺得似乎無法再得到更好的改善為止。(c) 汲極/源極的接點與一般的電晶體結構經研究而得到最佳化的條件。如今可以由有機半導體特性與時間的關係圖得到重要的資訊，目前最被廣泛使用的有機半導體，像是 pentacene、thiophene、regioregular poly (3-alkyl-thiophene)，就它們特性而言似乎已經達到成熟，意味著近幾年載子移動速率沒有任何改善，過去每當有機半導體的特性達到極限，便會出現突破研究瓶頸的新材料，而其成果往往能突破先前一時建立之特性極限值。

表 2-3.1 P 型有機半導體歷年研究成果【41】

Year	Mobility [a] [cm <sup>2</sup> V <sup>-1</sup> s <sup>-1</sup> ]	Material (deposition method) [b]	$I_{on}/I_{off}$ [c]	W/L	Reference
1964	NR [d]	Cu-phthalocyanine (v) (first demonstration of field effect in small organic molecules)	NR	NR	[140]
1983	NR	Polyacetylene (s) (first demonstration of field effect in polymers)	NR	200	[4]
1984	$1.5 \times 10^{-5}$	Merocyanine	NR	7000	[5]
1986	$10^{-5}$	Polythiophene (s)	$10^3$	NR	[6]
1988	$10^{-4}$	Polyacetylene (s)		750	[113]
	$10^{-3}$	Phthalocyanine (v)	NR	3	[141]
	$10^{-4}$	Poly(3-hexylthiophene) (s)	NR	NR	[85]
1989	$10^{-3}$	Poly(3-alkylthiophene) (s)	NR	NR	[142]
	$10^{-3}$	$\alpha$ -sexithiophene (v)	NR	NR	[65]
1992	0.027	$\alpha$ -sexithiophene (v)	NR	100	[66]
	$2 \times 10^{-3}$	Pentacene (v)	NR	NR	[66]
1993	0.05	$\alpha$ - $\omega$ -dihexyl-sexithiophene (v)	NR	100-200	[67]
	0.22 [e]	Polythiophenevinylene (s)	NR	1000	[143]
1994	0.06	$\alpha$ - $\omega$ -dihexyl-sexithiophene (v)	NR	50	[144]
1995	0.03	$\alpha$ -sexithiophene (v)	$>10^6$	21	[12]
	0.038	Pentacene (v)	140	1000	[50]
1996	0.02	Phthalocyanine (v)	$2 \times 10^5$	NR	[145]
	0.045	Poly(3-hexylthiophene) (s)	340	20.8	[89]
	0.62	Pentacene (v)	$10^8$	11	[59]
1997	1.5	Pentacene (v)	$10^8$	2.5	[38]
	0.13	$\alpha$ - $\omega$ -dihexyl-sexithiophene (v)	$>10^4$	7.3	[7a]
	0.05	Bis(dithienothiophene) (v)	$10^8$	500	[146]
1998	0.1	Poly(3-hexylthiophene) (s)	$>10^6$	20	[91]
	0.23	$\alpha$ - $\omega$ -dihexyl-quatethiophene (v)	NR	1.5	[147]
	0.15	Dihexyl-anthradithiophene	NR	1.5	[108]
2000	0.1	$\alpha$ - $\omega$ -dihexyl-quinquethiophene (s)	NR	NR	[105]
	2.4	pentacene (v)	$10^8$	10-100	[31]

[a] Measured at RT. [b] (v) = vacuum deposition, (s) = from solution. [c] Values for  $I_{on}/I_{off}$  correspond to different gate voltage ranges and thus are not readily comparable to each other. The reader is encouraged to read the details of the experiments in the cited references. [d] NR = not reported. [e] This result has not yet been reproduced.

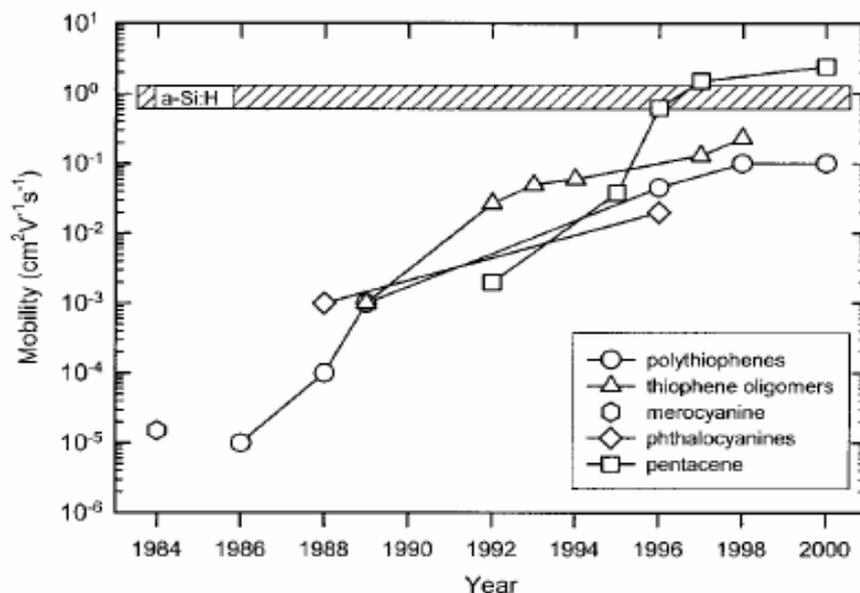


圖 2-3.1 常見 P 型有機薄膜電晶體之電洞傳輸速率發展趨勢。【41】

#### 2-4、N 型有機半導體【41】

特性極佳的 N 型有機半導體可以和 P 型半導體搭配製作 P-N 二極體，形成所謂互補式邏輯電路，迄今大多數的研究主要集中於 P 型半導體材料，例如 Pentacene、Oligothiophene, Poly 3-Alkylthiophene 等等，直到最近幾年，才有新興的 N 型半導體材料開始被研究開發。P 型和 N 型不平衡的研究發展，一個根本的原因是由於 N 型的半導體內陰離子不穩定，特別是帶負電的碳化物，在操作電壓下經常會與氧氣以及水反應，於是造成不穩定的元件。

De Leeuw 等學者間接地探討了這個問題，利用測試摻雜 N 型（也就是還原）高分子的穩定性以及利用標準氧化還原電位來分析元件對水和氧之間的氧化還原反應【42】。結論是即使能夠藉由氧化還原電位來得到元件在熱力學上最穩定的值，摻雜 N 型之材料的穩定性主要還是取決於化學反應之活化自由能。因此，為了製作一個熱力學上穩定性較高的 N 型有機半導體元件，必須小心地調整 N 型材料的電子親和力，或者事先使用被動層或保護層來保護 N 型材料。另外，藉由動力學的觀點來禁止不希望得到

的氧化還原反應也是一種方式，例如在有機半導體的化學結構中加入疏水性的官能基，可以藉此來避免水分子的滲入，於是形成一個分子運動上的屏障。

文獻中顯示近十年來 N 型有機薄膜電晶體的資訊，表 2-4.1 不但紀錄了從 1990 年開始到 2001 年間 N 型有機薄膜電晶體的發展沿革，也描述了每年度 N 型半導體之最高載子移動速率以及最新熱門的 N 型材料。由表 2-4.1 中之資訊整理繪成圖 2-4.1，各式各樣 N 型材料匯整在一起，只考慮每種分子原始的結構而不考慮其他特殊的衍生物。較早之前有關於這方面的研究提供了某些元件的載子移動速率以及開/關電流比，然而這些元件在大氣中並不穩定，有些材料可以提供元件在大氣中有限的穩定度，但是其電荷傳輸的性質非常差，而且這些材料在製程中沒有適當的溶劑能溶解。近來，學者已經能得到能滿足元件需求的材料，這些材料具備了高載子移動速率，高的開/關電流比，不但能在大氣中能穩定的操作，而且還可以進行溶液方式的相關製程。

表 2-4.1 N 型有機半導體歷年研究成果【41】

Year	Mobility [cm <sup>2</sup> V <sup>-1</sup> s <sup>-1</sup> ]	Material	I <sub>on</sub> /I <sub>off</sub>	W/L	Reference
1990	2 × 10 <sup>-4</sup>	Pc <sub>2</sub> Lu	NR	0.1 cm/50 μm	[119]
1990	1.4 × 10 <sup>-3</sup>	Pc <sub>2</sub> Tm	NR	0.1 cm/50 μm	[119]
1993	10 <sup>-4</sup>	C <sub>60</sub> /C <sub>70</sub> (9:1)	NR	8 cm/5 μm	[148]
1994	3 × 10 <sup>-5</sup>	TCNQ	4-450 [a]	10 mm/5 μm	[120]
1995	0.08	C <sub>60</sub>	10 <sup>6</sup>	400	[121]
	0.3		22	400	
1996	1.5 × 10 <sup>-5</sup>	PTCDI-Ph	NR	0.5 cm/50 μm	[127]
1996	0.003	TCNMQ	8 [b]	250 μm/12 μm [b]	[124]
1996	10 <sup>-4</sup>	NTCDI	10 <sup>2</sup> [b]	250 μm/12 μm [b]	[124]
1996	0.003	NTCDA	10 <sup>3</sup> [b]	250 μm/12 μm	[124]
1997	10 <sup>-4</sup> -10 <sup>-5</sup>	PTCDA	NR [b]	250 μm/12 μm	[128]
1998	0.03	F16CuPc	5 × 10 <sup>4</sup>	250 μm/12 μm	[137]
2000	0.06	NTCDI-C8F	10 <sup>5</sup>	17	[125]
	0.1			1.5	
2000	0.02	DHF-6T	10 <sup>5</sup>	1.5 mm/75 μm	[139]
	0.5	Pentacene	NR	10-100	[31]
2001	0.6	PTCDI-C8	10 <sup>5</sup>	1500 μm/95 μm	[61]

[a] On/off ratio increases upon exposure to air. [b] Personal communication.

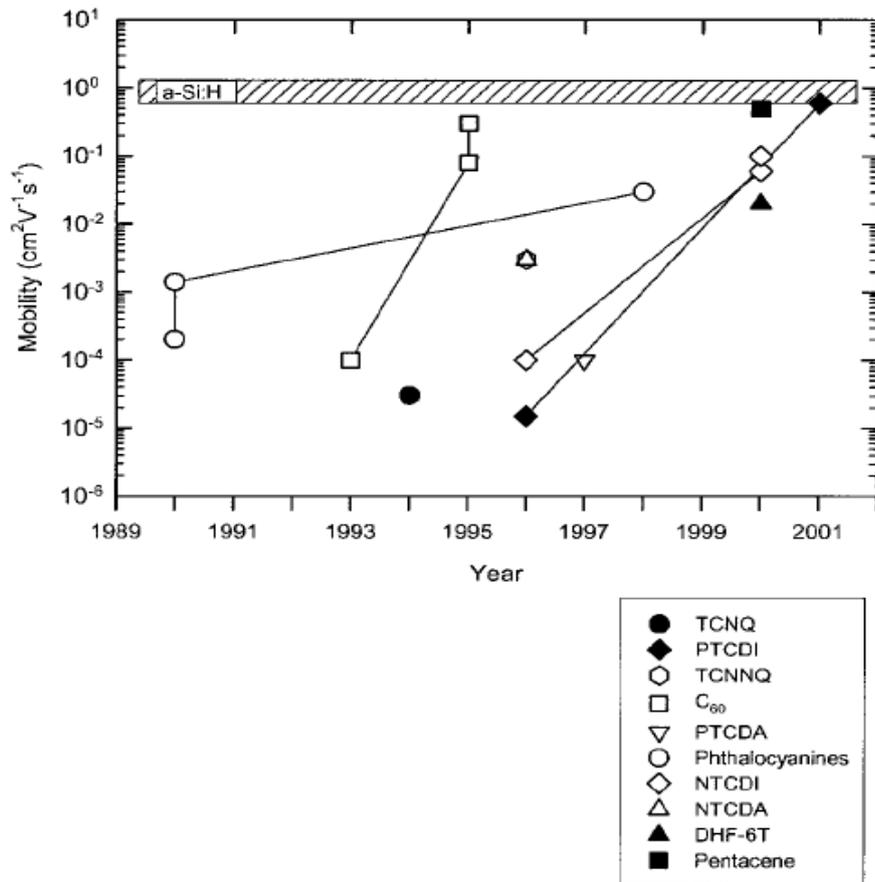


圖 2-4.1 常見 N 型有機薄膜電晶體之載子移動速率發展趨勢。【41】

## 2-5、有機材料載子傳導機制【43】

### 2-5-1、Hopping

在金屬及傳統半導體中，電荷傳輸在非局部化的狀態下發生而且受到載子（主要是聲子；phonon）散射的影響，也就是由熱引起晶格的變形，這類模式在低傳導係數的材料中不再是成立的，像是非晶質或有機半導體，一個簡單的評估顯示出載子的平均自由徑會小於平均原子距離。在這些材料中，傳輸藉由電荷在局部化狀態之間的跳躍來發生，在非局部化及局部化狀態之間最主要的差異就是前者傳輸受到聲子散射的影響，而後者是受到聲子的驅動。

## 2-5-2、The Small Polaron

在共軛有機材料中的局部化藉由極子 (Polaron) 的產生來進行，在電荷活動的情形下，一個極子起因於共軛鏈的變形，換句話說，在一個共軛分子中，電荷被侷限在本身所造成變形的長鏈中。這個自身侷限的機制通常藉由價帶和導帶之間的能階中局部化狀態的產生來描述，如圖 2-5-2.1，這是聚噻吩 (polythiophene) 的例子【44】，這些存在於摻雜共軛高分子及單體 (oligomer) 中的能階需要由紫外線可見光譜來鑑定。

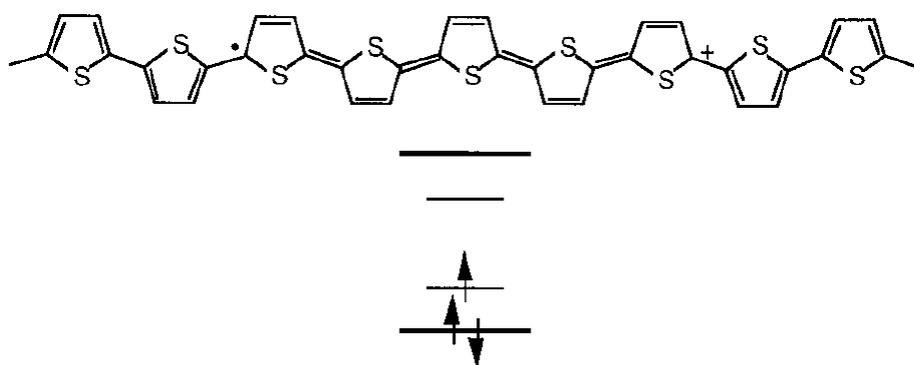


圖 2-5-2.1 上方是化學結構的改變，下方是對應的能階圖。

## 2-5-3、Multiple Trapping and Release

在MTR 模式中【45】，一個很狹窄的非局部化能帶與一個高密度局部化的能階有相關連，它扮演像是缺陷的角色，當它們在非局部化能階中傳遞時，電荷載子經由捕捉和熱釋放而與局部化能階有相互影響。通常有下列幾個假設：首先，載子到達一個缺陷處隨即被捕捉的機率趨近於 1。第二，被捕捉載子的釋放由熱活化過程來控制，所造成的漂移載子移動速率  $\mu_D$  與在非局部化能帶的載子移動速率  $\mu_0$  相關，可由方程式 (1) 來表示：

$$\mu_D = \mu_0 \alpha \exp\left(-\frac{E_t}{kT}\right) \quad (1)$$

在單一個缺陷能階中， $E_t$  的大小跟缺陷能階與非局部化能帶邊緣之間的距離有關， $\alpha$  是在非局部化能帶邊緣的有效狀態密度與缺陷濃度之比值，而

MTR模式是目前最廣泛被應用來解釋非晶矽中的電荷傳導情形。

## 2-6、有機薄膜電晶體的介電材料

考量不同有機薄膜電晶體的結構，針對製作出高品質的有機薄膜電晶體元件，很明顯有機半導體的選擇不是唯一決定的因素，選擇加入適合的閘極介電層也是非常重要，有機薄膜電晶體中閘極介電層選擇的條件是非常嚴格的，如同非常適合於閘極無機電晶體的介電層一樣。這些決定性的參數是閘極介電層盡可能提供最高的電位移 $D_{\max}$  (Electric Displacement)，

$$D_{\max} = \epsilon_0 k E_B \quad (2)$$

$k$ 是介電常數(Dielectric Constant)， $E_B$ 是介電崩潰電場(Dielectric Breakdown Field)；而每單位面積電容 $C_i$ 為

$$C_i = \epsilon_0 (k/d) \quad (3)$$

$d$ 是介電層厚度。電容值的大小不但受到 $k$ 值影響，而且也受到無孔隙(Pinhole-free)薄膜厚度的影響，不但顯示了材料本身的性質也反映出沉積過程中的狀態。

尋求二氧化矽的替代材料最主要的原動力是能顯著的降低有機薄膜電晶體的操作電壓，事實上，現在有機半導體的載子移動速率已經能夠達到甚至超越非晶矽，然而這通常需要在非常大的源極—汲極偏壓或是源極—閘極偏壓，一般是大於30~50V，有機薄膜電晶體在這麼大的操作電壓下會導致多餘的能源浪費，而且在這些元件中，半導體載子移動速率受到閘極偏壓的影響，當閘極電壓增加時，載子移動速率也會跟著增加，因此為了能大幅度的增加汲極電流而且能夠在低偏壓下操作，一個可實行的方法就是增加介電層的電容。第二個原動力是有機薄膜電晶體閘極介電層必須滿足有機電子材料的特殊需求，意謂低成本而且是低投資的有機電路之製作。有機薄膜電晶體閘極介電層必須與軟性基板有很好的相容性，而且能進行溶液製程或是印刷，但是也必須不能溶解於用來沉積有機半導體的

溶劑（在 Bottom-contact 的結構中），此外還要能相容於閘極沉積的製程（在 Top-contact 的結構中），這兩個重要目標的整合提供了新的研究方法。

本實驗除了藉著電容值(Capacitance)、介電常數(Dielectric Constant)、漏電流(Leakage Current)、崩潰電壓(Breakdown Voltage)等參數評估介電層的優劣之外，最終的目的是評估有機薄膜電晶體完成品的載子傳導速率(Mobility)、電流開關比(On-Off Ratio)、門檻電壓(Threshold Voltage)等等參數。這些參數可以利用實驗結果所得到的電性圖形來求得。

### 2-6-1、電容對電壓曲線(C-V Curve)

電容器主要是能量儲存，或在電路上作充放電的用途，電容器在沒有充電以前，兩個極板上均沒有電荷存在，當在兩端加入電壓  $V$  後便有電荷感應，亦即介電質受到極化（Polarization）作用後，使其中一個極板帶有正電荷，而另一極板帶有相同的負電荷，直到飽和為止。【46】而電容曲線在電壓增大的趨勢下，電容值(Capacitance)會在某個電壓範圍之間急速上升。若是繼續增高電壓，電容值會維持在飽和值，飽和電容值將直接反映出元件的優劣。元件在閘極輸入偏壓的同時，會引發介電層的電荷開始累積，電容值越大所累積電荷的量就會越多。

在高電壓時，電容值會維持在一個幾乎固定的飽和狀態。由電容的定義公式  $C = \epsilon\epsilon_0 \frac{A}{d}$ ，其中  $\epsilon_0 = 8.855 \times 10^{-12}$  法拉/公尺，為真空的介電常數，代入飽和電容值、試片介電層的膜厚以及元件本身的面積大小等參數，可以求得該介電材料的介電值  $\epsilon$  (Dielectric Constant,  $k$ )。所謂介電常數表示某一個介電質其所產生的電容值與以空氣來作為介電質時所得到的電容值之比。介電常數愈大，對一定容量的電容器而言，體積可以減小。

在有機薄膜電晶體中加入介電質必須擁有下列特性：(1) 非常低的操作電壓，(2) 高的崩潰電場，(3) C-V 特性曲線呈現非常清晰的飽和行為，

(4) 能與負型及正型半導體有很好的相容性，(5) 能夠應用在大面積的元件，意謂著在選擇性小面積薄膜表現良好的特性已不足夠，(6) 在實際應用的電晶體領域上有很高的製程產量。

### 2-6-2、電流對電壓曲線(I-V Curve)

一個良好的介電層在電壓漸漸增大時，能夠抑止縱向的電流傳導。電流對電壓曲線 (I-V Curve) 即是用來評估介電層在這方面的能力。藉著電壓的逐漸增大，觀察元件的絕緣性質如何，也同時觀察在多少操作電壓下會使元件因縱向的高電壓而瞬間導通。在應用上而言，通常以I-V圖上明顯的特徵轉折點做為判定崩潰電壓的依據。在無法直接判定的狀況之下可以依靠定義判斷：在未崩潰之前，縱向的電流傳導不應高於  $10^{-6}$  安培，因此可以定義當縱向電流高於  $10^{-6}$  安培時所對應的電壓為崩潰電壓。

若是介電層的I-V Curve轉折點不明顯，很快的升高到  $10^{-6}$  安培以上，則絕緣性質並不够明顯，無法完成元件。因閘極電壓所引起的電流會直接從閘極導通到汲極和源極，而無法發揮原本調節源極通往汲極電流的能力。

## 2-7、有機薄膜場效電晶體之電學特性【41】

### 2-7-1、汲極電流對電壓曲線( $I_D$ - $V_D$ Curve)

在不同的閘極電壓 $V_G$ 下，一個汲極電流 $I_D$ 對汲極電壓 $V_D$ 典型的圖形如圖 2-7-1.1 所示，這是由Top-contact結構的有機薄膜電晶體所得到的數據，以真空熱蒸鍍之多晶Pentacene薄膜當作半導體層，以熱氧化法生成的二氧化矽  $5000\text{\AA}$ ，經過自組裝單分子膜層 (Self-Assembled Monolayer; SAM)【48】處理後來當作閘極介電層，以摻雜負型的晶圓作為閘極，並以金當作汲極與源極的電極。

在低汲極電壓時，汲極電流隨著汲極電壓增加而線性增加 (線性區)，

可下列公式來表示：

$$I_D = \frac{WC_i\mu}{L} \left( V_G - V_T - \frac{V_D}{2} \right) V_D \quad (4)$$

其中L是通道長度 (channel length)，W是通道寬度 (channel width)， $C_i$ 是介電層單位面積的電容值， $V_T$ 是臨界電壓 (threshold voltage)， $\mu$ 是場效應載子移動速率，可由線性區的轉換電導或互導 (transconductance) 計算而得：

$$g_m = \left. \frac{\partial I_D}{\partial V_G} \right|_{V_D=const.} = \frac{WC_i}{L} \mu V_D \quad (5)$$

它的單位是A/V稱為西蒙 (S, siemens)，也叫姆歐 (mho)。保持在一定低汲極電壓下，也就是 $-V_D \ll -(V_G - V_T)$ ，以 $I_D$ 對 $V_G$ 作圖，並計算出此圖形 $g_m$ 斜率值，在汲極電壓等於 $-10V$ 時，計算得到載子移動速率為 $0.8\text{cm}^2\text{V}^{-1}\text{s}^{-1}$ ，此值與早期發表的多晶有機薄膜電晶體線性區所計算之數據相比來的較高，由於汲極電壓的大小是經過選擇的，因此它可以落在汲極電流對汲極電壓作圖所得曲線的線性區域中，此元件的通道長度是 $15.4\mu\text{m}$ ，而通道寬度是 $1\text{mm}$ 。

至於 $-V_D > -(V_G - V_T)$ 時， $I_D$ 趨近於飽和 (飽和區域)，這是由於累積層的夾止，可由下列方程式表示：

$$I_D = \frac{WC_i\mu}{2L} (V_G - V_T)^2 \quad (6)$$

在飽和區域， $\mu$ 可以由 $\sqrt{|I_D|}$ 對 $V_G$ 作圖之曲線斜率計算而得，就圖 2-7-1.1 中之相同元件而言，所計算得到飽和區之載子移動速率為 $1.03\text{cm}^2\text{V}^{-1}\text{s}^{-1}$ ，此值稍大於線性區之載子移動速率，當 $V_G$ 由 $-100V$ 掃描至 $0V$ 時， $I_{on}/I_{off}$ 比值大於 $2 \times 10^6$ 且 $V_T$ 為 $-22V$ 。

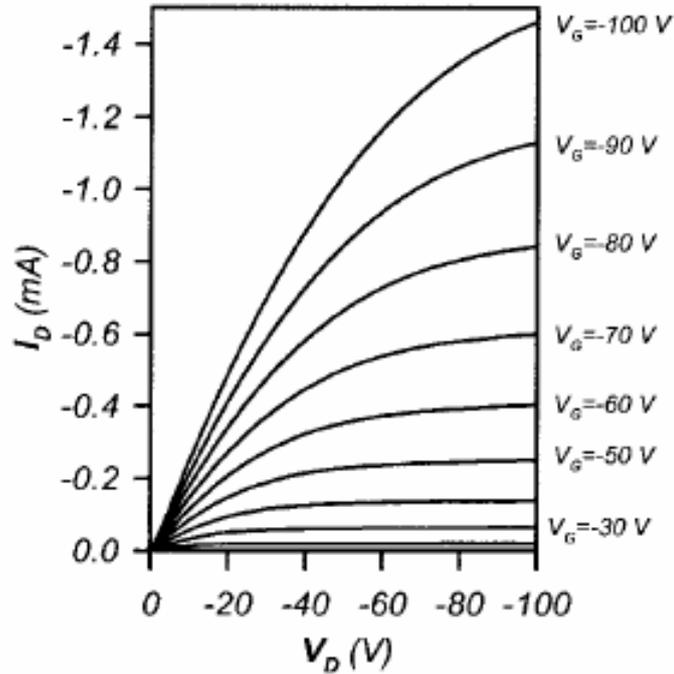


圖 2-7-1.1 汲極電流對電壓曲線。【41】

### 2-7-2、汲極電流對閘極電壓曲線( $I_D$ - $V_G$ Curve)

圖 2-7-2.1 包含  $I_D$  對  $V_G$  作圖之半對數曲線以及  $\sqrt{|I_D|}$  對  $V_G$  作圖之曲線，此元件是 Top-contact 之有機薄膜電晶體， $L=15.4\mu\text{m}$  而且  $W=500\mu\text{m}$ ，以 pentacene 構成半導體層， $5000\text{\AA}$  厚之熱生長二氧化矽為閘極絕緣層，摻雜矽（負型）當作閘極，以金屬金作為源極和汲極電極，在  $V_D=-200\text{V}$  下，場效應載子移動速率  $\mu$ ，由飽和區計算得到等於  $1.23\text{cm}^2\text{V}^{-1}\text{s}^{-1}$ ，而臨界電壓大約是  $-50\text{V}$ 。當  $V_G$  由  $-200\text{V}$  掃瞄至  $+50\text{V}$  時， $I_{\text{on}}/I_{\text{off}}$  比值大於  $1.8 \times 10^7$ ，值得注意的是， $W/L$  比值至少必須是 10 以上，這是為了減少邊緣電流流出通道範圍的效應，否則會高估了載子移動速率，換言之，正確載子移動速率之評估可以藉由定義出半導體層的範圍，例如半導體層之寬度不超過有機薄膜電晶體的通道寬度。

嚴格來說，方程式 4 和 6 只有在載子移動速率固定時才有意義，意謂著在某些有機薄膜電晶體其載子移動速率與閘極偏壓有關，於是，儘管上

述的方程式有非常廣泛的應用，在這一類的有機薄膜電晶體中，僅能用來評估場效應載子移動速率之近似值。

文獻中最常被記載的 Pentacene 有機薄膜電晶體之載子移動速率是由飽和區所計算得到的數值，一般而言，由飽和區計算得到的 Pentacene 有機薄膜電晶體之載子移動速率要比由線性區所得到的載子移動速率高出許多，這兩個載子移動速率最主要不同的原因是由於通道中有很高密度的缺陷存在。

所以在 $I_D$ 的平方根對 $V_G$ 的作圖中， $I_D$ 平方根斜直線區域的斜率等於 $\frac{WC_i\mu}{2L}$ ，並且斜直線區域的延伸與X軸的焦距所代表的電壓為門檻電壓 (Threshold Voltage,  $V_T$ ,  $V_{TH}$ )。且因為在此方程式中，Channel Length ( $L$ )、Channel Width ( $W$ )、單位面積電容( $C_i$ )等等皆為定值，我們可以藉由 $\frac{WC_i\mu}{2L}$ 來求得載子傳導速率 $\mu$ 。由圖 2-7-2.1 的範例而言，圖上的虛線為 $V_D$ 平方根的線性區域的逼近斜直線，此線的斜率可以用來計算載子傳導速率 $\mu$ ，而此線與X軸( $V_G$ 軸)所相交的 $-50\text{V}$ 即為門檻電壓的值。

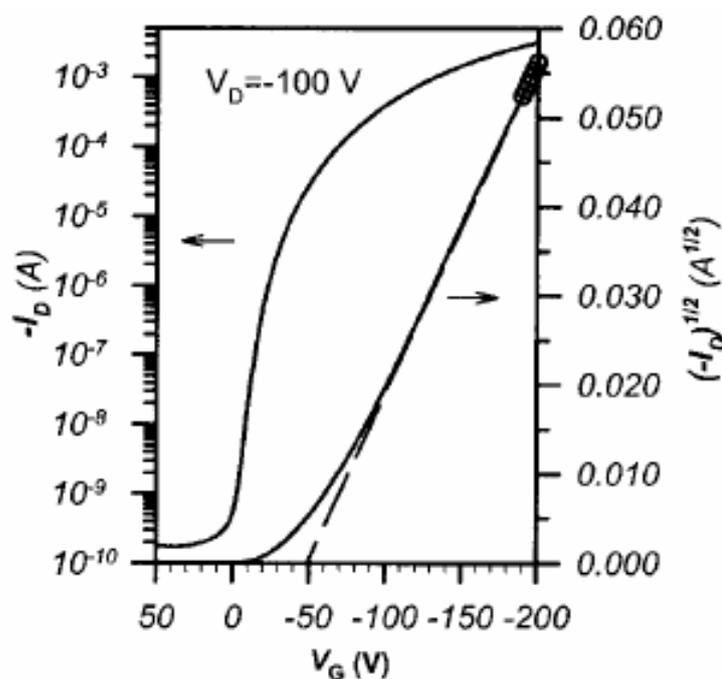


圖 2-7-2.1 汲極電流對閘極電壓曲線。【41】

## 第三章

---

### 研究動機

近幾年來，有機薄膜電晶體之特性已經有非常驚人的進步，我們對於有機薄膜電晶體元件之操作以及性質已經有相當的認識，為了改善表面形貌上或結構上的排列達到最佳化，無論是現行化學材料的改質或是合成一個全新的結構所得到的新興材料，都能推動新元件特質的進步。有機半導體，像是 Pentacene，利用真空昇華技術沉積，仍然是具有最佳特性的 P 型有機半導體，原因在於不但本身分子的電學性質好，而且經由精密控制沉積的方法使得薄膜排列非常地理想。

有機薄膜電晶體一般可分為上接觸式元件 (Top-contact device) 與下接觸式元件 (Bottom-contact device)，在沉積汲極/源極金屬與有機半導體層之製備程序互為相反，可利用金屬光罩的方式來製備並比較其電特性差異。然而，隨著製程尺寸縮小至奈米，要求的缺陷密度也不斷減低，圖案成形的程序無法僅用一層光罩的基本製程來滿足需求，因此利用微影製程技術來增加元件的特性是勢在必行的。微影成像是半導體製程中最具關鍵的技術之一，可將所要的平面尺寸定於元件及晶片的各種部位上。微影的目標有二：第一，是在晶圓表面上產生和設計所需愈接近的圖案尺寸愈好，也就是對其影像的解析度 (Resolution) 要求高，此圖案的尺寸稱為晶片的特徵尺寸 (Feature size)。第二，將圖案正確的放置在晶圓某位置，也就是所謂對準或定位 (Alignment)。最終的圖案是由許多片光罩以順序的方式施於晶圓上而得到的，因此定位的重要性如同各樓層正確的對準一般，如果沒有正確的相疊，樓梯就無法發揮功用，同理若是各光罩位置沒對準，則晶片也會發生故障。要控制圖案的尺寸與缺陷程度並不容易，因為在成型過程的每個步驟中都會造成一些變異性，除了尺寸的控制與圖案

的對準外，在製程中對缺陷的控制也是關鍵之一。

另外，到目前為止，即便是介電材料對於可靠與性質佳的有機電子元件有決定性之影響，仍舊沒有很多有關於介電材料的研究，這類介電材料所基本具備的特色，例如它們必須可以形成沒有小孔（Pinhole）的薄膜，並且具有高崩潰電壓以及長時間的穩定性。另外，介電材料必須能與有機半導體相容，別值得一提的是，介電薄膜的表面必須有很少的缺陷，平滑的表面，很低濃度的雜質，尤其不能降低整齊排列之有機半導體的特性。無機介電材料具備大部分理想的性質，但是它們必須在高真空或是高溫下才能生成，這導致高成本以及無法與塑性基板相容等缺點。然而，當需要使用高介電係數的材料時，它們是很有優勢的，通常有機介電材料較無機材料的介電係數為低，特別是需要在低電壓操作時，高介電係數變得相當重要，相同結構的元件，相同的有機半導體材料，介電層厚度以及在相同的操作電壓下，有較高介電係數的材料能得到較高的電流輸出。於是，本研究同時針對此特點出發，嘗試目前最熱門也是最有潛力的二氧化鈣當作介電層材料並評估其可行性，期望利用其高介電的性質來製作有機薄膜電晶體中介電層的部分，以替代原有的二氧化矽，或者更進一步的來說，希望能夠做出比當前二氧化矽擁有更良好電特性的介電層。

## 第四章

---

### 實驗部分

#### 4-1、實驗儀器

##### 1、熱蒸鍍機(Branchy)

廠牌：倍強真空科技股份有限公司

功能：自動抽氣系統

特性：(1) 終極壓力： $9.9 \times 10^{-7}$  torr以下

(2) 抽氣時間： $5.0 \times 10^{-5}$  torr 8 min內 (空機運轉)

##### 2、熱場發射掃描式電子顯微鏡(TFSEM)

系統規格及型號：

(1) 機型：JOEL JSM 6500-F

(2) 電子槍：熱場發射式電子源

(3) 電壓： $V_{acc}$  (Accelerating voltage): 0.5 ~ 30 kV

(4) 解析度：1.5 nm at 15 keV

(5) 放大倍率：10 ~ 500,000 倍

(6) 可觀察範圍：x: 70mm; y: 50mm; z: 1.5~25mm

(7) 傾斜：-5 ~ 60 度; 旋轉：360 度

(8) 超高真空系統： $\sim 10^{-8}$  pa

(9) 可偵測訊號：二次電子影像,背向散射電子影像

(10) 試片腔大小：150 mm diameter specimen

##### 3、BTS 電性量測系統 (Bias Temperature Stress measurement system)

廠牌：HP & Keithley；型號：HP 4156A、Keithley 595、590、5951、230、708A。

##### 4、大試片掃描探針顯微鏡-D5000

系統規格及型號：

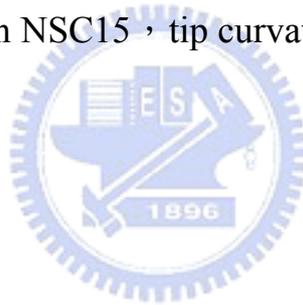
(1)機型：Veeco Dimension 5000 Scanning Probe Microscope (D5000)

- (2)最大平面掃描範圍： $150 \times 150 \mu\text{m}^2$
- (3)最大高度掃描範圍： $\sim 6 \mu\text{m}$
- (4)最小解析度： $\sim 1.5 \text{ nm}$  in X-Y， $\sim \text{\AA}$  in Z direction
- (5)雜訊：RMS  $\sim 0.5 \text{ \AA}$
- (6)最大試片尺寸： $250 \text{ mm} \times 250 \text{ mm}$ ，厚度 $< 12 \text{ mm}$
- (7)OM 最高分辨率： $\sim 2 \mu\text{m}$
- (8)操作環境：大氣 1atm
- (9)探針規格：Nanosensors PointProbePlus-RT-NCHR，tip curvature radius  
 $< 7\text{nm}$   
Nanosensors SuperSharpSilicon-NCHR，tip curvature radius  
 $< 2\text{nm}$   
 $\mu\text{-masch NSC15}$ ，tip curvature radius  $< 7\text{nm}$

5、光學顯微鏡

6、超音波震盪機(詠欣)

7、Hot plate(CORNING)



## 4-2、實驗藥品及器材

### 1、Pentacene(Aldrich)

分子式： $C_{22}H_{14}$  分子量：278.35

CAS Number：135-48-8

熔點： $>300\text{ }^{\circ}\text{C}$

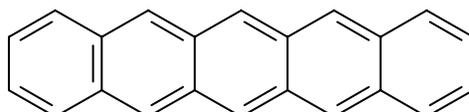


圖 4-2.1 Pentacene 的結構

### 2、1,1,1,3,3,3-Hexamethyldisilazane(Lancaster)

分子式： $(CH_3)_3SiNHSi(CH_3)_3$  分子量：161.39

CAS Number：999-97-3

熔點： $125\text{ }^{\circ}\text{C}$

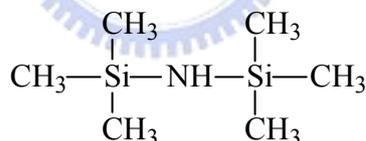


圖 4-2.2 1,1,1,3,3,3-Hexamethyldisilazane的結構

3、6 吋矽晶圓： $(100)$ 平面

4、訂製光罩：Shadow Mask、Mask 1、Mask 2

5、電性量測探針： $5\mu\text{m}$  (奕葉國際)

6、去離子水

7、高純度氮氣(新大氣體)

8、丙酮(景明化工；工業級)

9、玻璃載板及培養皿(東光玻璃)

10、PI 真空膠帶

11、鑽石筆及晶圓夾等其他夾具

12、鋁錠、鎢舟、鎢籃及氮化硼坩堝



### 4-3、實驗步驟

本實驗採用之晶圓為 n-type，(100)方向，電阻率為 1-10  $\Omega\text{-cm}$  的矽晶圓 (Silicon wafer)。在實驗進行前先經過 RCA 標準程序清潔，保持矽晶圓表面之潔淨度，提高成長薄膜的品質與元件的電特性。

#### 4-3-1、Bottom-contact 元件製作

試片製備流程如圖 4-3-1.1 所示：

- (1) 將經過 RCA clean 之晶圓以熱氧化法的方式成長二氧化矽當作介電層。
- (2) 將完成介電層製作的晶圓以鑽石筆切成  $3.3\text{cm}\times 3.3\text{cm}$  的破片，並貼上 Mask 1。
- (3) 以氮氣槍吹拭試片表面，再以 PVD 的方式在高真空下鍍上金電極，分別為汲極和源極。
- (4) 以氮氣槍吹拭試片表面，除去附著於表面之污染粒子。
- (5) 在抽氣櫃裡，將試片放置於加熱板(Hot Plate)上一段時間使之溫度平衡，加熱板溫度保持在  $160^{\circ}\text{C}$ ，取 HMDS 3ml 置於小玻璃培養皿中，將小培養皿放置於加熱板上，並以較大之玻璃培養皿罩住試片與小培養皿，使整個系統能保持在充滿 HMDS 氣體之氛圍中。加熱系統使 HMDS 汽化進而沉積在試片上，待五分鐘後關閉加熱板，降回室溫後取出試片。
- (6) 將製備好之試片小心貼上 Mask 2，放入熱蒸鍍機中，等待一小時真空度達到  $4\times 10^{-6}$  torr時開始製程。Pentacene在此壓力下之昇華點約為  $55^{\circ}\text{C}\sim 60^{\circ}\text{C}$ ，加熱蒸鍍 Pentacene 厚度  $400\text{\AA}$  作為有機半導體層，至此元件製作完成，可以接續進行元件的電性量測。
- (7) 以 BTS 電性量測系統測量有機薄膜電晶體電特性，並以 Origin 軟體繪圖加以比較。

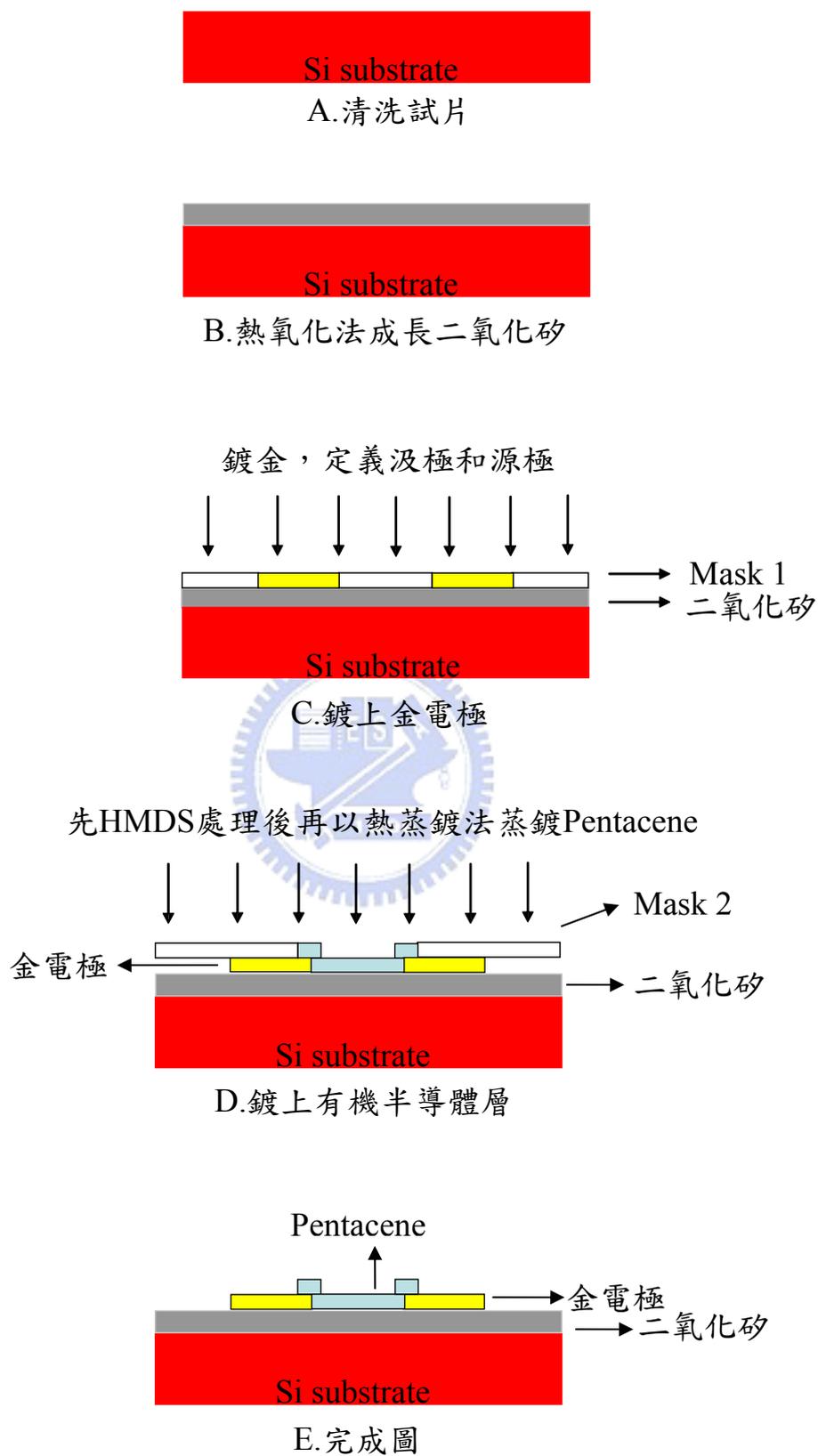


圖 4-3-1.1 Bottom-contact 元件製作流程示意圖

#### 4-3-2、Top-contact 元件製作

試片製備流程如圖 4-3-2.1 所示:

- (1) 將經過 RCA clean 之晶圓以熱氧化法的方式成長二氧化矽當作介電層。
- (2) 將完成介電層製作的晶圓以鑽石筆切成 3.3cm×3.3cm 的破片。
- (3) 在抽氣櫃裡，將試片放置於加熱板(Hot Plate)上一段時間使之溫度平衡，加熱板溫度保持在 160°C。取 HMDS 3ml 置於小玻璃培養皿中，將小培養皿放置於加熱板上，並以較大之玻璃培養皿罩住試片與小培養皿，使整個系統能保持在充滿 HMDS 氣體之氛圍中。加熱系統使 HMDS 汽化進而沉積在試片上，待五分鐘後關閉加熱板，降回室溫後取出試片。
- (4) 將製備好的試片小心地貼上 Mask 2，放入熱蒸鍍機中，等待一小時真空度達到  $4 \times 10^{-6}$  torr 時開始製程。Pentacene 在此壓力下之昇華點約為 55°C ~ 60°C，加熱蒸鍍 Pentacene 厚度 400Å 作為有機半導體層。
- (5) 小心地把 Mask 1 貼於試片上，並以光學顯微鏡檢測光罩是否正確放置於半導體層之上，接著以 PVD 的方式在高真空下鍍上金電極，分別為汲極和源極，至此元件製作完成，可以接續進行元件的電性量測。
- (6) 以 BTS 電性量測系統測量有機薄膜電晶體電特性，並以 Origin 軟體繪圖加以比較。



Si substrate

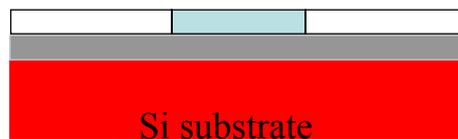
A. 清洗試片



Si substrate

B. 熱氧化法成長二氧化矽

先 HMDS 處理再以熱蒸鍍法蒸鍍 Pentacene

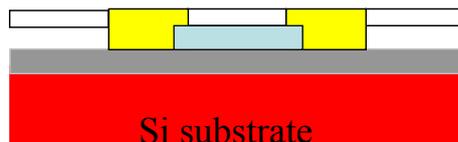


Mask 2  
二氧化矽

Si substrate

C. 鍍上有機半導體層

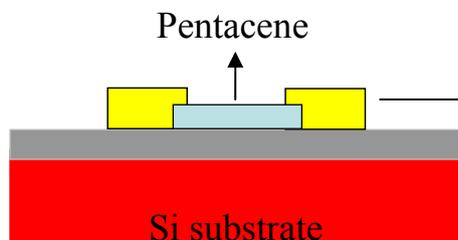
鍍金，定義汲極和源極



Mask 1  
二氧化矽

Si substrate

D. 鍍上金電極



Pentacene

金電極  
二氧化矽

Si substrate

E. 完成圖

圖 4-3-2.1 Top-contact 元件製作流程示意圖

### 4-3-3、應用微影製程技術之元件製作

利用微影製程技術製作有機薄膜元件，期望成功建立一個測試平台，設計的光罩有三種不同的圖案與多種 W/L 尺寸比，實驗步驟如流程圖 4-3-3.1~4-3-3.6：

- (1) 先以 RCA 標準程序清潔晶圓表面，接著以濕氧化法成長二氧化矽 5000Å 當作阻障層。
- (2) 接著以 LPCVD 法沉積 n<sup>+</sup> 多晶矽 (Polysilicon) 2000Å 作為閘極。
- (3) 以 1st Mask 微影製程定義閘極，再以氧電漿作乾式蝕刻去除不要的多晶矽，接著去除光阻。
- (4) 以 LPCVD 方式沉積 TEOS Oxide 1000Å 在多晶矽上，作為閘極介電層，接著以 2nd Mask 定義閘極窗口，元件完成時利於注入閘極電壓。
- (5) 以 3rd Mask 同時定義汲極/源極，並對閘極開孔，以 PVD 方式同時在汲極/源極與閘極先鍍上 100 Å 金屬鈦，來增加金與晶圓試片表面的接著性，接著再以同樣方式鍍上 1000 Å 金來當作汲極/源極與閘極之接觸金屬。
- (6) 去除光阻後，先以 PECVD 方式沉積氮化矽 5000Å 於試片表面，再以同樣方式沉積二氧化矽 1000Å。
- (7) 最後一道光罩同時對汲極、源極、主動層區域以及閘極開孔，方法是先以乾式蝕刻去除二氧化矽，移去光阻後，再以定義完成之二氧化矽當作 Hard mask，同樣以乾蝕刻氮化矽 4000Å，最後再以 160°C 磷酸溶液濕蝕刻試片，直到開孔程序完成。
- (8) 接著以去離子水清潔晶圓表面，旋乾後，放入熱蒸鍍機內，待真空度至  $4 \times 10^{-6}$  torr 開始製程，加熱蒸鍍有機半導體材料 Pentacene 400Å，完成元件。

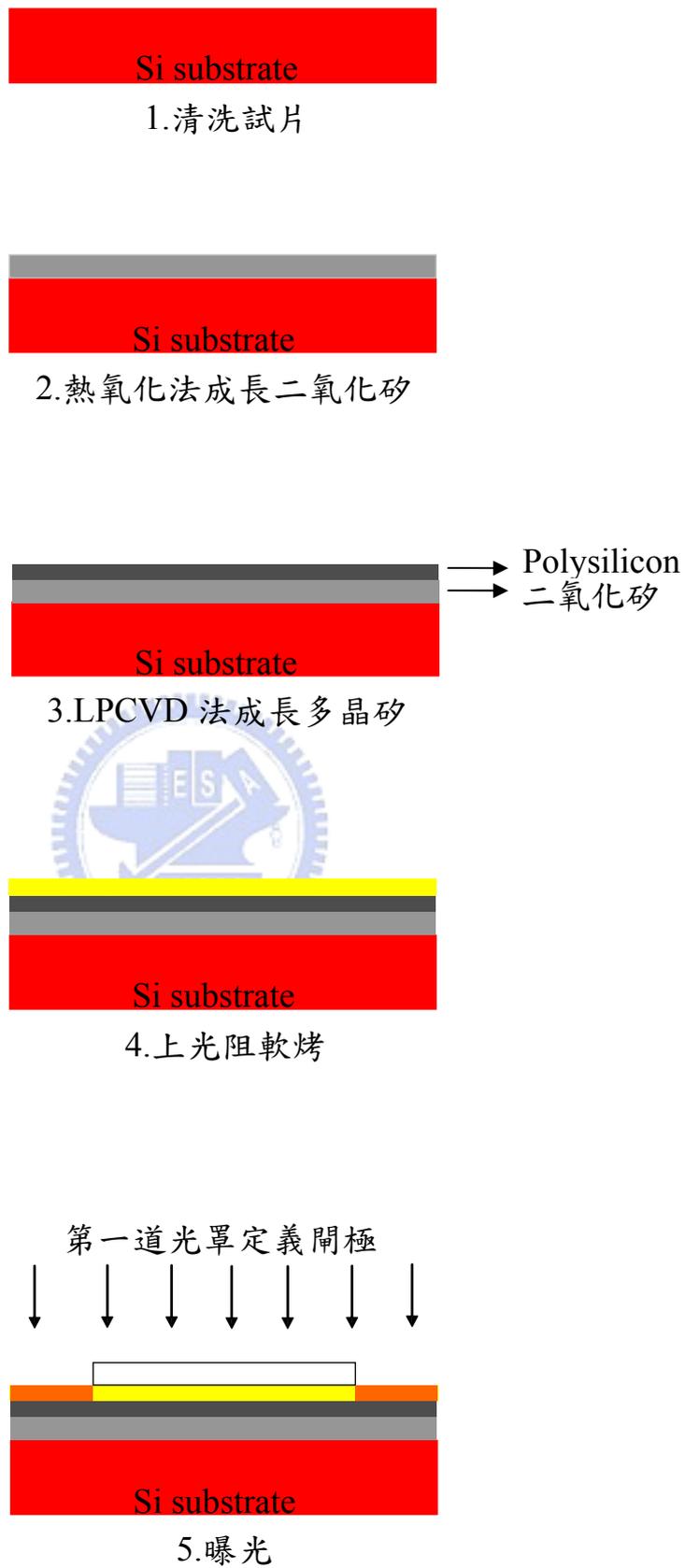


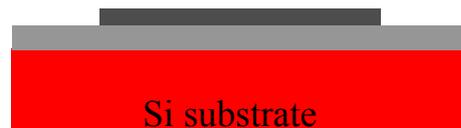
圖 4-3-3.1 微影製程技術之元件製作流程示意圖。



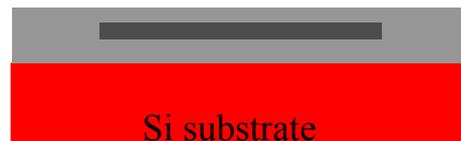
6.顯影



7.乾蝕刻



8.去光阻



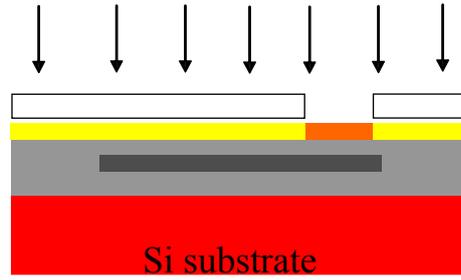
9.以 LPCVD 法成長 TEOS Oxide



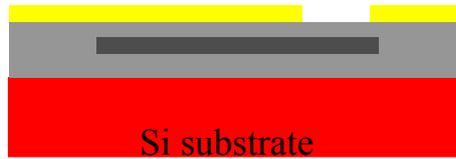
10.上光阻軟烤

圖 4-3-3.2 微影製程技術之元件製作流程示意圖。

第二道光罩定義 Gate Window



11. 曝光



12. 顯影



13. 乾蝕刻



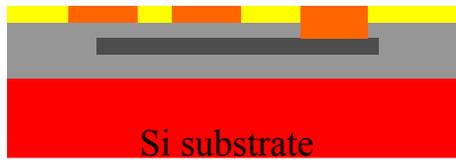
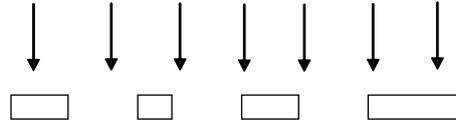
14. 去光阻



15. 上光阻軟烤

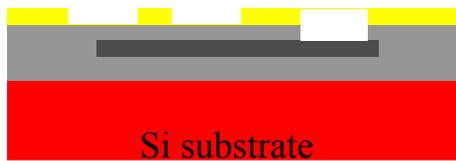
圖 4-3-3.3 微影製程技術之元件製作流程示意圖。

第三道光罩定義 Source/Drain



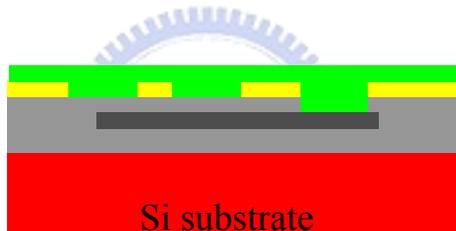
Si substrate

16.曝光



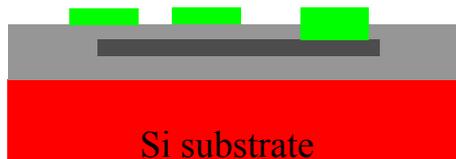
Si substrate

17.顯影



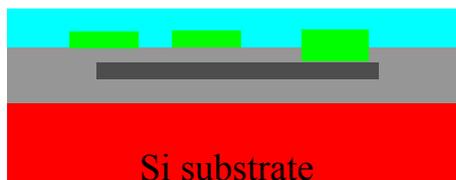
Si substrate

18.鍍金



Si substrate

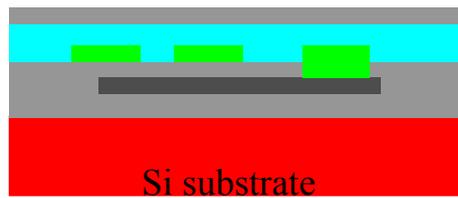
19.去光阻



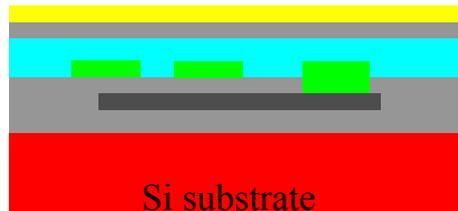
Si substrate

20.以 PECVD 法沉積 Nitride

圖 4-3-3.4 微影製程技術之元件製作流程示意圖。

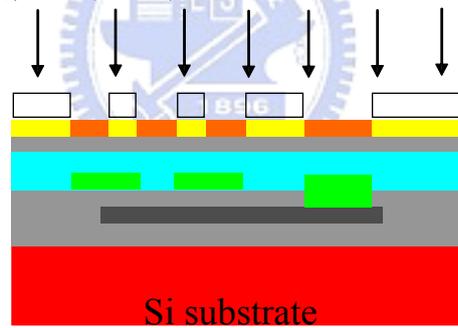


21.以 PECVD 法沉積 Oxide

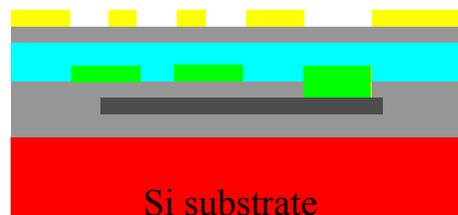


22.上光阻軟烤

第四道光罩汲極、源極、主動層及閘極開孔

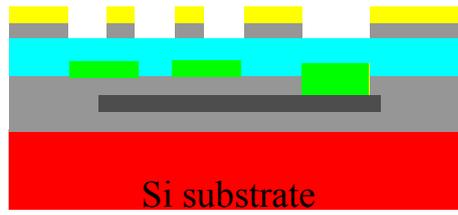


23.曝光

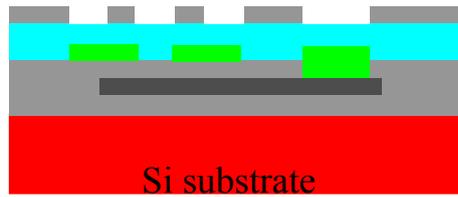


24.顯影

圖 4-3-3.5 微影製程技術之元件製作流程示意圖。

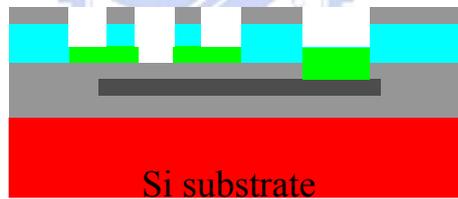


25. 乾蝕刻二氧化矽

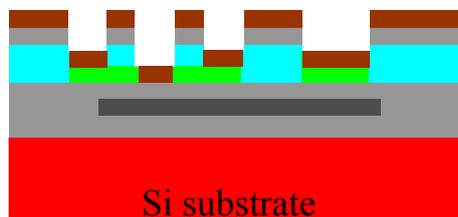


26. 去光阻

先乾蝕刻  $4000\text{\AA}\text{Si}_3\text{N}_4$ ，再以  $160^\circ\text{C}$  磷酸濕蝕刻  $1000\text{\AA}\text{Si}_3\text{N}_4$



27. 蝕刻



28. 熱蒸鍍 Pentacene 元件完成

圖 4-3-3.6 微影製程技術之元件製作流程示意圖。

#### 4-3-4、二氧化鈣介電層製備

以金屬有機化學氣相沉積法 (Metal Organic Chemical Vapor Deposition; MOCVD) 成長二氧化鈣 1000Å 薄膜，並量測薄膜之I-V及C-V等特性，藉此評估以二氧化鈣薄膜作為有機薄膜電晶體介電層之可行性。此實驗所使用之MOCVD系統主要功能在於沉積高介電常數薄膜,可隨著precursor的更換，而沉積出不同種類的薄膜。目前所能沉積的薄膜以HfO<sub>2</sub>及Al<sub>2</sub>O<sub>3</sub>薄膜為主。製程環境含有Hf precursor及O<sub>2</sub>，操作壓力在5 mbar下，溫度500°C，沉積速率每秒6Å。

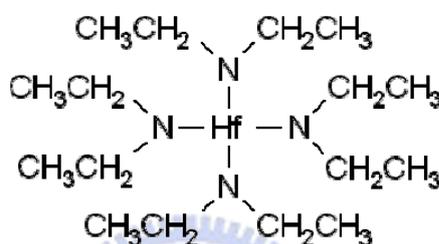


圖 4-3-4.1 Hf 先驅物 Tetrakis(diethylamido) hafnium (TDEAH) 的結構；分子式為Hf[N(C<sub>2</sub>H<sub>5</sub>)<sub>2</sub>]<sub>4</sub>。

#### 4-4、材料性質測試

##### 4-4-1、元件電性量測

由於實驗主要在於製作有機材料的元件，因此元件完成後的電性評估是重點所在。藉由BTS電性量測系統去量測元件的汲極電流對閘極電壓曲線(I<sub>D</sub>-V<sub>G</sub> Curve)以及汲極電流對汲極電壓曲線(I<sub>D</sub>-V<sub>D</sub> Curve)等圖形，我們可以了解元件的各種特性，包括門檻電壓(Threshold voltage)、電流開關比(On-off ratio)及載子移動速率(Mobility)等等。此量測系統整合HP及Keithley多種儀器並配合ICS量測軟體，共可進行以下量測：(1)量測元件(二極體，電晶體、IC...)的特性、繪製元件特性、分析元件參數及執行通過或失敗的評估。(2)量測MIS電容的介電層相關參數，如氧化層厚度、Dit、電容值、

摻雜濃度等。(3)量測介電層經熱及偏壓等外界應力作用後，其中可移動離子 (Mobile ion) 的量。

#### 4-4-2、介電層電性量測

本實驗的重點在於評估高介電材料對於電晶體元件特性的影響，所以必須藉由量測介電層的電容對電壓曲線(C-V Curve)及電流對電壓曲線(I-V Curve)，來確認在不同的成分和製程下之新材料介電能力的優劣。利用 C-V Curve 的飽和電容值和薄膜厚度，可由電容公式  $C = \epsilon\epsilon_0 \frac{A}{d}$  計算出薄膜介電值  $\epsilon$ 。而 I-V Curve 可用來先行評估薄膜在對抗高電壓時的漏電流表現，以避免在元件製作完成後，因大量的漏電流而影響元件電性。I-V Curve 的測試範圍是 0-100 Volt，C-V Curve 的測試範圍為  $\pm 10$  Volt，操作在 1MHz 頻率下。

#### 4-4-3、大試片掃描探針顯微鏡(AFM)分析

當探針貼近試片表面時，探針與試片之間的作用力大小反應於懸臂的形變上，藉由導入雷射光束並探測懸臂形變量，將訊號送至回饋控制電路處理並輸出至 Z 掃描器，可以得到等作用力的高度輪廓，加以 X-Y 掃描器做探針-試片間相對性位移，即描繪出試片微區的表面形貌，經由表面形貌數據的統計，可以萃取出表面粗糙度、粒徑大小等參數。利用此儀器進一步觀看試片微觀的表面形貌，研究表面粗糙度的大小等級，藉由此觀察薄膜成長的情形。

#### 4-4-4、場發射式掃描式電子顯微鏡(FE-SEM)分析

同樣的，為了觀察試片表面的微觀結構，我們利用掃描式電子顯微鏡的電子槍產生電子束後，經電子光學系統，使電子束縮小，再照射試片表面，而激發二次電子 (Secondary Electron)。這些二次電子被偵測器偵測後，再經由訊號處理放大送到 CRT，即可看到表面形貌。另一方面，電子束照射試片表面後，亦會激發反射電子 (Backscatter Electron；也叫背向散射電

子)。試片中平均原子序越高的區域，釋放出來的反射電子越多，在螢幕上顯現的圖形就會較亮，因此利用反射電子影像來觀察表面平滑無明顯特徵，卻適合用來觀測有微區化學組成差異的試片。



## 第五章

### 結果與討論

#### 5-1、Bottom-contact 與 Top-contact 元件之電性比較

此實驗中有機薄膜電晶體是以摻雜之 n 型矽 (001) 基板來做為電晶體閘極，以熱氧化法成長二氧化矽 1500Å 做為閘極介電層。兩種不同有機薄膜電晶體之元件構造：Bottom-contact 與 Top-contact 如圖 5-1.1 所示。在 Bottom-contact 構造中，汲極金屬與源極金屬是由厚度 100Å 的鈦和厚度 1000Å 的金所構成，貼上 mask 1 再以電子束蒸鍍的方式沉積在二氧化矽的表面上。由於金與矽基板的附著性不佳，導致後續製程發生金剝落的情形，於是在鍍金之前會先鍍一層金屬鈦來加強金與基板的附著性。最後再貼上 mask 2 以熱蒸鍍方式沉積有機半導體層。

在 Top-contact 中則是在二氧化矽上先沉積有機半導體層，隨後再貼上 mask 1 以電子束蒸鍍上厚度 1000Å 的金做為汲極與源極。在這兩種構造中，有機薄膜電晶體的通道長度為 25μm，而寬度為 500μm。

實驗中我們採用 1,1,1,3,3,3-Hexamethyldisilazane (HMDS) 改質劑來做基板與有機層間的介面改良。主要是藉由進行三甲基矽化 (Trimethylsilylation) 處理，使薄膜呈現疏水性。塗蓋方式一般分為旋轉塗蓋 (Spin coating) 及氣相塗蓋 (Vapor coating)，本實驗利用氣相塗蓋的方式期望能以簡易的方式使 HMDS 均勻地沉積在晶圓表面，達到表面改質的效果。

臨界電壓  $V_T$  是產生通道所需的最低閘極電壓，一般而言，n 通道元件需要一個大於  $V_T$  的正極偏壓來感應導電通道。同樣的，p 通道元件需要一個小於的負閘極電壓來感應產生所需的通道正電荷或是電洞。但有時也看到這些通則有例外，例如一些 p 通道元件在零閘極電壓時，通道已經存在。因此實際上需要一個正的閘極電壓才能將通道關掉，由於這類元件需要一個

閘極偏壓來空乏平衡時的通道，因此這類“通常導通”的元件叫空乏型（Depletion mode）電晶體。而我們在實驗中所操作的是增益型（Enhancement mode）電晶體，這類電晶體是閘極電壓為零時的“通常不導通”元件，需要加上一個足夠的閘極電壓來感應出導電通道。圖5-1.2分別為Top-contact與Bottom-contact元件在不同閘極電壓下汲極電流對汲極電壓的特性曲線 ( $I_D$ - $V_D$  Curve)。隨著汲極電壓的增加，汲極電流也分別跟著逐漸達到飽和。整個曲線可分為一開始的線性區域與後半段的飽和區域，藉著改變不同閘極電壓可以調節汲極最大電流值的大小；閘極電壓越大，汲極最大電流值也會越大，閘極到通道的電壓從源極端的 $V_G$ 降為汲極端的 $(V_G - V_D)$ ，一旦汲極電壓增加到 $(V_G - V_D) = V_T$ 時，在汲極端的通道幾乎消失，這叫做通道夾止。當汲極電壓大於此點電壓 $(V_{DSAT})$ 時，夾止區域便會沿著通道向源極端擴大。由於夾止區域沿著通道之縱向電場很大的緣故，通道內的載子被拉入此區域會以飽和速度前進，因此我們稱這時汲極電流為飽和區。

由於所使用的有機半導體 Pentacene 是正型半導體，因此閘極必須操作在負偏壓下，使得半導體層在靠近介電層的一側能累積正電荷或電洞，再經由汲極所施加的負偏壓，讓電洞得以從源極流向汲極。由結果圖形中顯示，在同樣閘極電壓 $(V_G = -80V)$ 及同樣的汲極電壓下 $(V_D = -60V)$ ，Bottom-contact 與Top-contact 的汲極飽和電流分別為 $0.83\mu A$ 及 $14\mu A$ ，與先前文獻中Top-contact之汲極飽和電流值大於Bottom-contact之汲極飽和電流值結果一致。除了電極與有機半導體層製備的順序不同，這兩種元件的製作條件可說是完全一樣，但是Bottom-contact元件在起始時所表現出來並不是呈現一個線性相關的趨勢，造成汲極電流在低汲極電壓操作時比預期來的小，可能是量測一開始有蕭特基障礙 (Schottky barrier) 所造成這個非線性。然而，金，用來當作元件電極的金屬，擁有相當高的功

函數，也已經被證實能與Pentacene形成很好的歐姆接觸（Ohmic contact）。許多研究指出，當有機半導體中小晶粒數目越多，晶界中能形成缺陷的位置就越多，缺陷濃度越高，電性的表現就會越差，電荷載子在一個高缺陷濃度的環境中是窒礙難行的，因為它們的動能會被這些缺陷所消散，並且動量會被轉移到晶格中的聲子，這些因素造成載子（對Pentacene而言是電洞）的移動速率降低，一般相信是這些消散解釋了在Bottom-contact元件電性圖中，原點附近所觀察到非線性的關係與低效能的載子移動速率。

由公式  $g_m = \left. \frac{\partial I_D}{\partial V_G} \right|_{V_D=const.} = \frac{WC_i}{L} \mu V_D$  可知， $G_m$  是汲極電流對汲極電壓作一

次微分所得到的結果，如圖 5-1.3 所示，固定汲極電壓當  $G_m$  對閘極電壓畫圖可得到一曲線，隨著閘極電壓增加， $G_m$  也隨之增加，而後達到一個極大值便開始下降，這是因為汲極電流對閘極電壓曲線斜率開始趨於平緩，利用此極大值的操作電壓找出汲極電流對閘極電壓曲線之交點，再對此交點作切線可以求出門檻電壓  $V_T$ （Threshold Voltage），而此  $G_m$  極大值也可以帶入上式，進而求得在線性區域的載子移動速率，其中  $W$ 、 $C_i$ 、 $V_D$ 、 $L$  皆為已知數值，從圖形中的比較可看出，Top-contact 的元件無論是汲極電流對閘極電壓曲線或是汲極電流對汲極電壓曲線相較於 Bottom-contact 元件都來的高，Bottom-contact 元件之門檻電壓 -28.8 伏特，而 Top-contact 元件則為 -34.3 伏特， $G_m$  極大值分別為  $2.11E-08$  以及  $5.69E-07$ ，各別求出載子移動速率  $\mu = 0.0008 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$  以及  $0.0228 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$ ，由此可見，Top-contact 所得到的  $G_m$  以及載子移動速率較高。

當汲極電壓大於閘極電壓，汲極電流會開始趨近於飽和（飽和區）這是由於累積層的關閉夾止，可以公式  $I_D = \frac{WC_i\mu}{2L}(V_G - V_T)^2$  表示，在飽和區域，載子移動速率可以由  $\sqrt{|I_D|}$  對  $V_G$  作圖之圖形的斜率計算而得。

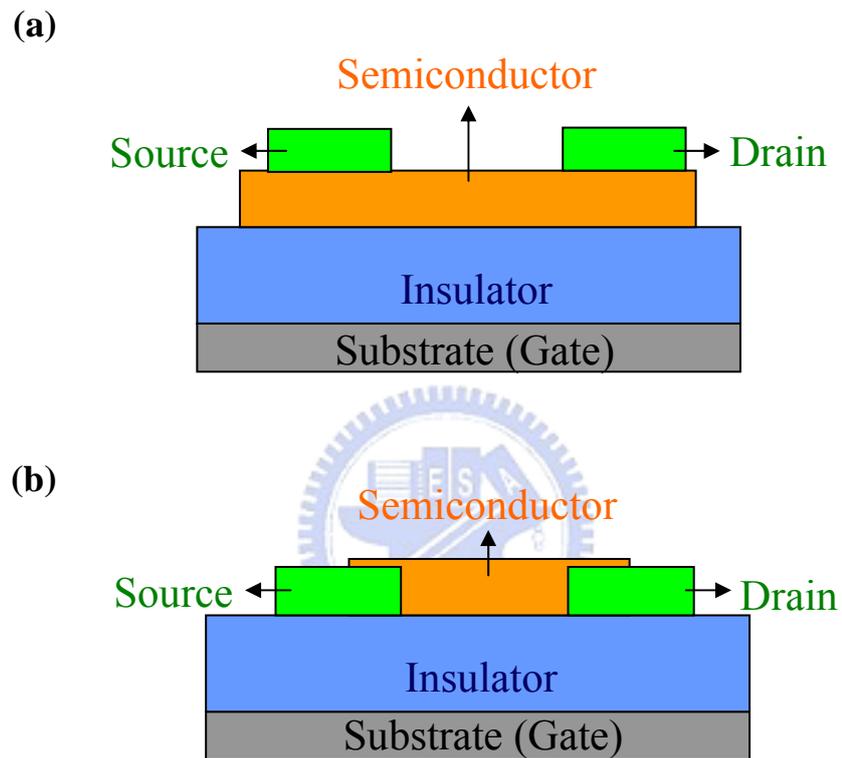


圖 5-1.1 (A) Top-contact 與 (B) Bottom-contact 之完成元件示意圖。

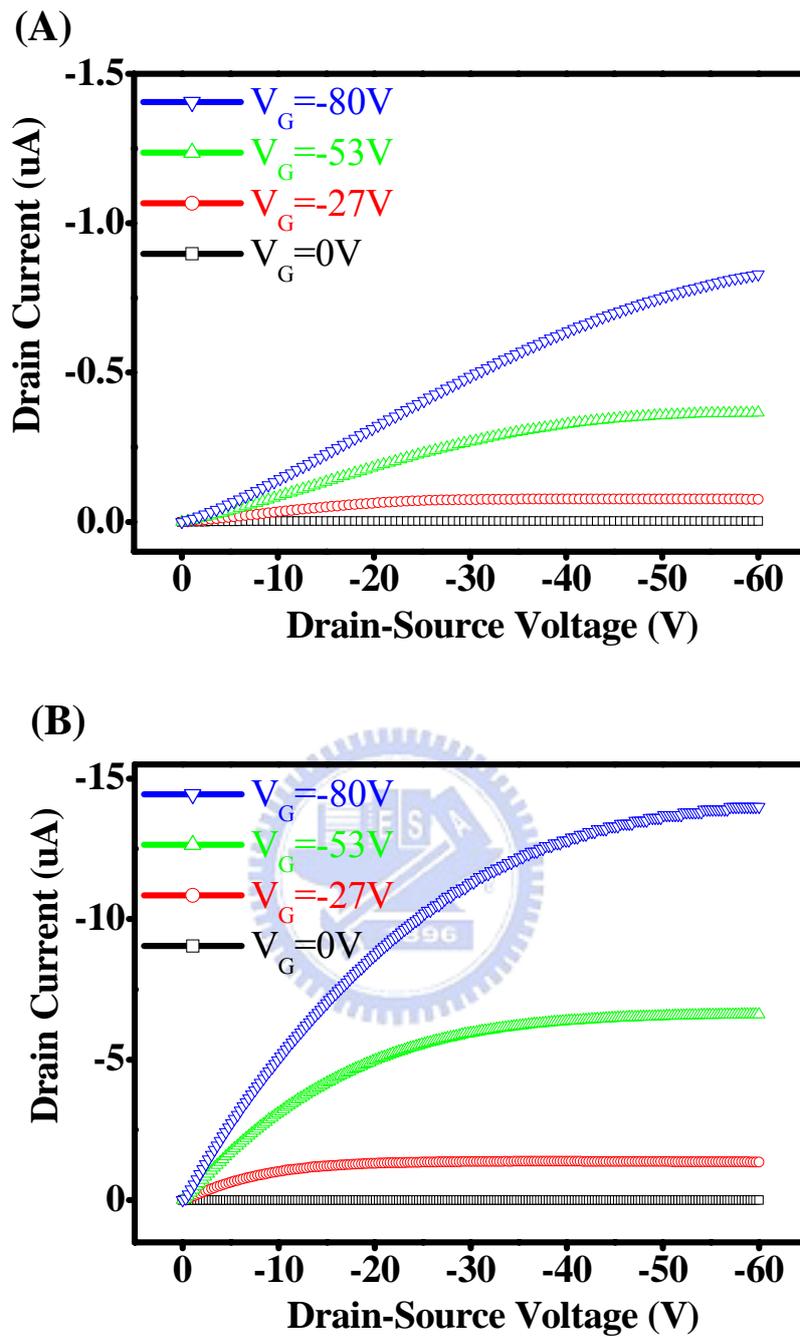


圖 5-1.2 (A) Bottom-contact與 (B) Top-contact之 $I_D$ - $V_D$  curve比較。

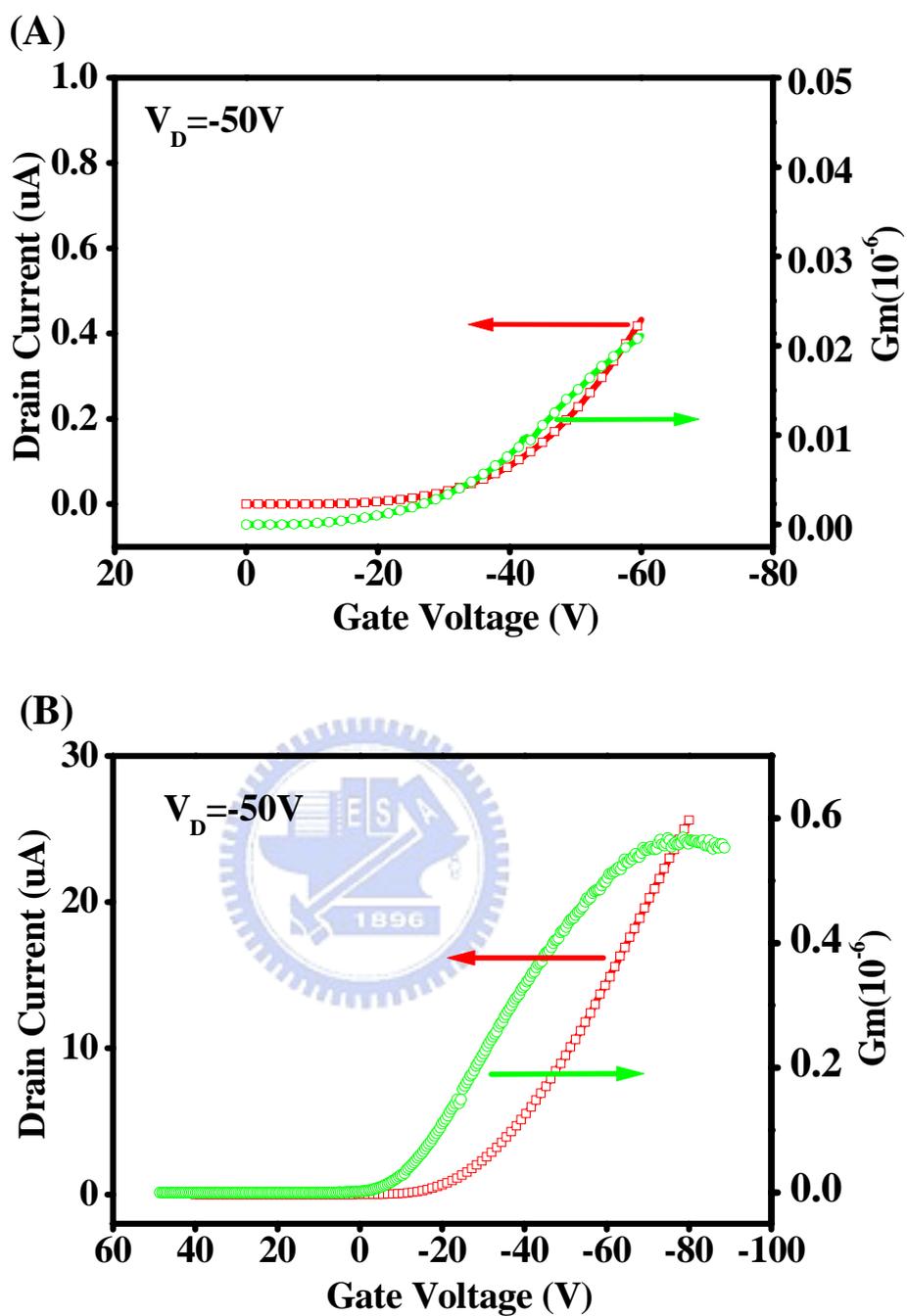


圖 5-1.3 (A) Bottom-contact與 (B) Top-contact之 $I_D$ - $V_G$  curve及 $G_m$ 比較。

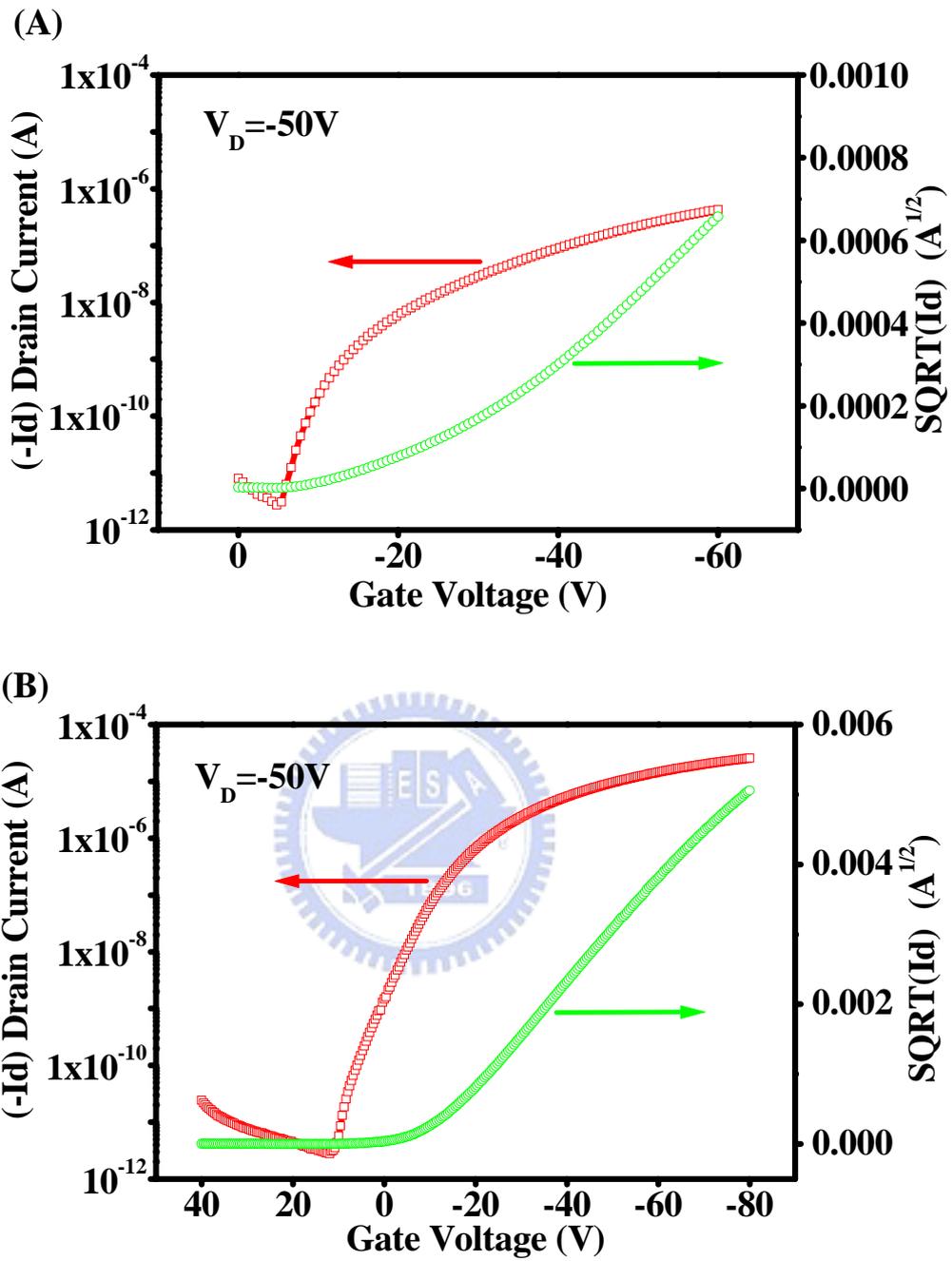


圖 5-1.4 (A) Bottom-contact 與 (B) Top-contact 之 on/off ratio 比較。

## 5-2、Top-contact 不同製程條件之電性比較

在實驗過程中，由於熱蒸鍍有機半導體 Pentacene 之前，有接觸大氣環境，使得晶圓表面吸附了微塵粒 (Particle) 及有機物 (Organic) 等污染物，因此為了增加元件品質與可靠度，我們將實驗分成兩部分，其中一組試片經過丙酮超音波震盪十五分鐘，另一組則無，並比較其電性的差異。如圖 5-2.1 所示，在不同閘極電壓，相同汲極電壓下，經過丙酮超音波震盪的試片所接收到的汲極電流有明顯較大的趨勢。

相信是丙酮減少了試片表面的污染物，使得後續 Pentacene 沉積的過程中，有較佳的排列行為與較少的缺陷形成，於是由源極流向汲極的載子電洞不會被缺陷所消散，進而得到較大的汲極電流。同樣的，我們比較  $I_D$ - $V_G$  曲線與  $G_m$ ，經過丙酮超音波震盪的試片仍然有較大的汲極電流與  $G_m$ ，證實了經過清潔的程序的確可以減少晶圓表面的粗糙度與缺陷濃度，使得後來 HMDS 的表面改質反應可以更完全，於是熱蒸鍍有機半導體 Pentacene 時，分子可以堆疊的更緻密，避免因為雜質粒子的摻入使得載子電洞在運動時受缺陷的影響而有能量損耗的現象。

由先前的公式可以了解到，有較大的  $G_m$  值經過計算而得的載子移動速率也會越大，圖 5-2.2 中  $G_m$  極大值分別為  $5.69E-07$  與  $1.01E-06$ ，其計算得到相對應之載子移動速率  $\mu = 0.0228 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$  以及  $0.04 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$ ，同樣地，門檻電壓由  $G_m$  極大值對應在汲極電流對閘極電壓曲線之交點，過此點作切線交橫座標即可求得，分別為  $-34.3$  伏特與  $-39.2$  伏特，我們發現到，雖然 Clean/HMDS 的試片有較大的汲極飽和電流，較高的  $G_m$  與載子移動速率，但是由理論計算得到的門檻電壓卻是較高的，值得注意的是這些數值的推論與計算都是以傳統無機半導體元件作為理論基礎，是不是適合應用於有機薄膜電晶體還有待研究。

由汲極電流對閘極電壓作圖並且縱座標以對數表示，所畫出的曲線可

以看出元件的開關比，如圖 5-2.3，由圖形比較無論是有無經過清潔的步驟，其起始 (Turn-on) 的值皆在  $10^{-4}$ ~ $10^{-5}$  安培附近，關閉 (Turn-off) 的值皆為  $10^{-11}$ ~ $10^{-12}$  安培左右，整體的開關比約略為  $10^6$ ~ $10^7$ ，兩者似乎沒有多大的差異。

藉由掃描探針顯微鏡-D5000，我們可以清楚的瞭解到 Pentacene 在二氧化矽介電層上沉積排列的情形，沉積時基板溫度保持在  $25^{\circ}\text{C}$ ，由圖 5-2.4 中所得表面平均粗糙度約為 8.3nm。由於 Pentacene 分子晶粒與晶粒之間有不連續的現象，這些區域容易形成缺陷，使得載子移動速率下降，因此未來可以嘗試使用不同條件來沉積 Pentacene，讓分子的排列堆疊能夠更緻密，減少缺陷的發生。

除了由圖形的顏色深淺看出表面的高低起伏，我們也可以利用掃描探針顯微鏡觀察晶粒的大小分佈，針對某一個特定晶粒，以電腦軟體作為輔助，可以標示其大小，圖 5-2.5 中所選定的晶粒大小約略為 184 nm。



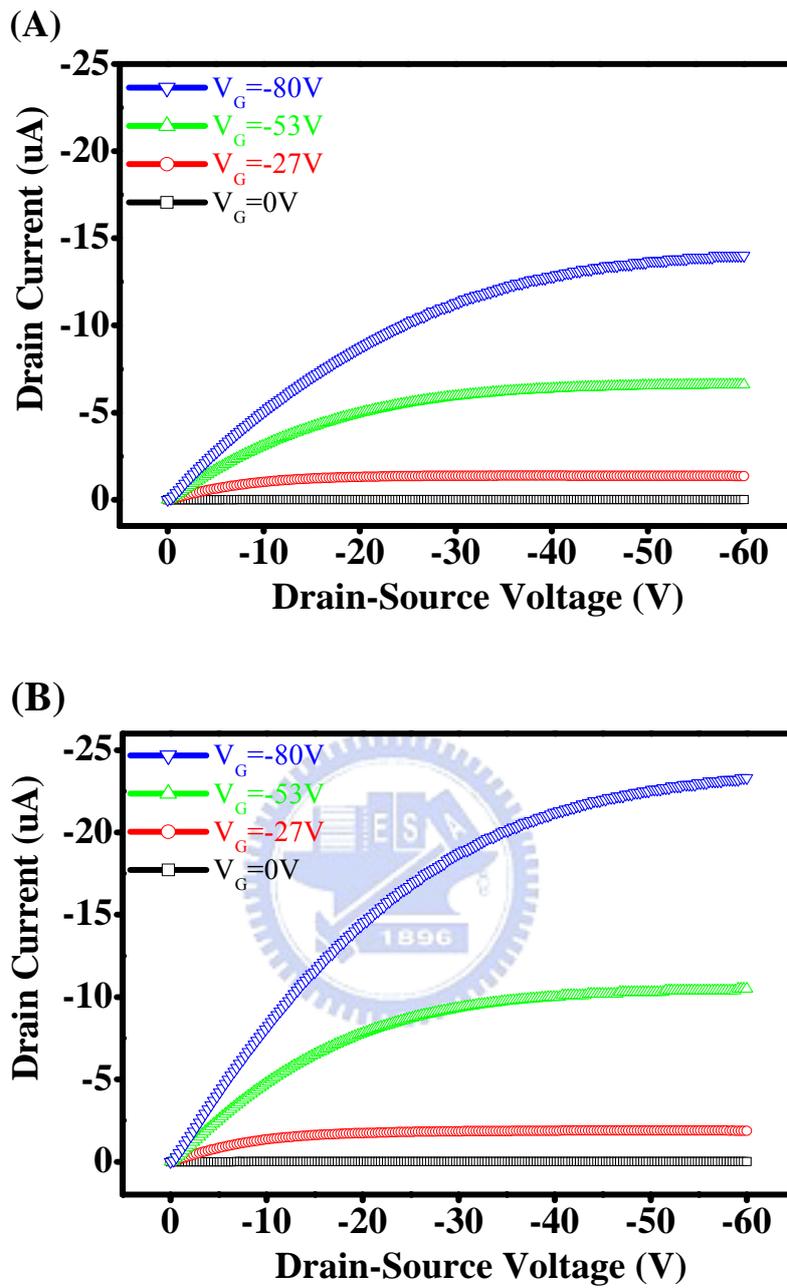


圖 5-2.1 Top-contact經過 (A) HMDS 與 (B) Clean/HMDS 處理後之  $I_D$ - $V_D$  curve 比較。

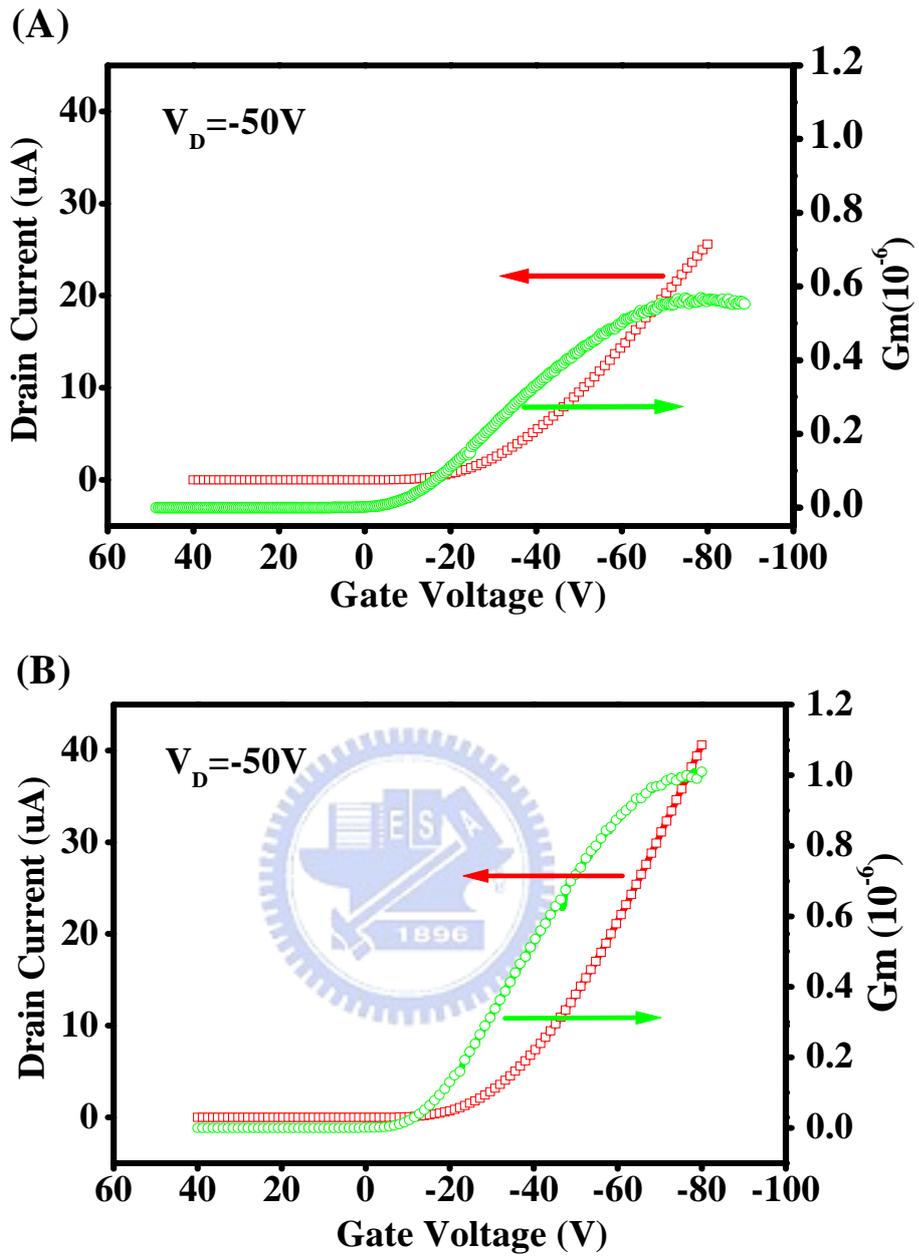


圖 5-2.2 Top-contact經過 (A) Clean與 (B) Clean/HMDS處理後之 $I_D$ - $V_G$  curve 及 $G_m$ 比較。

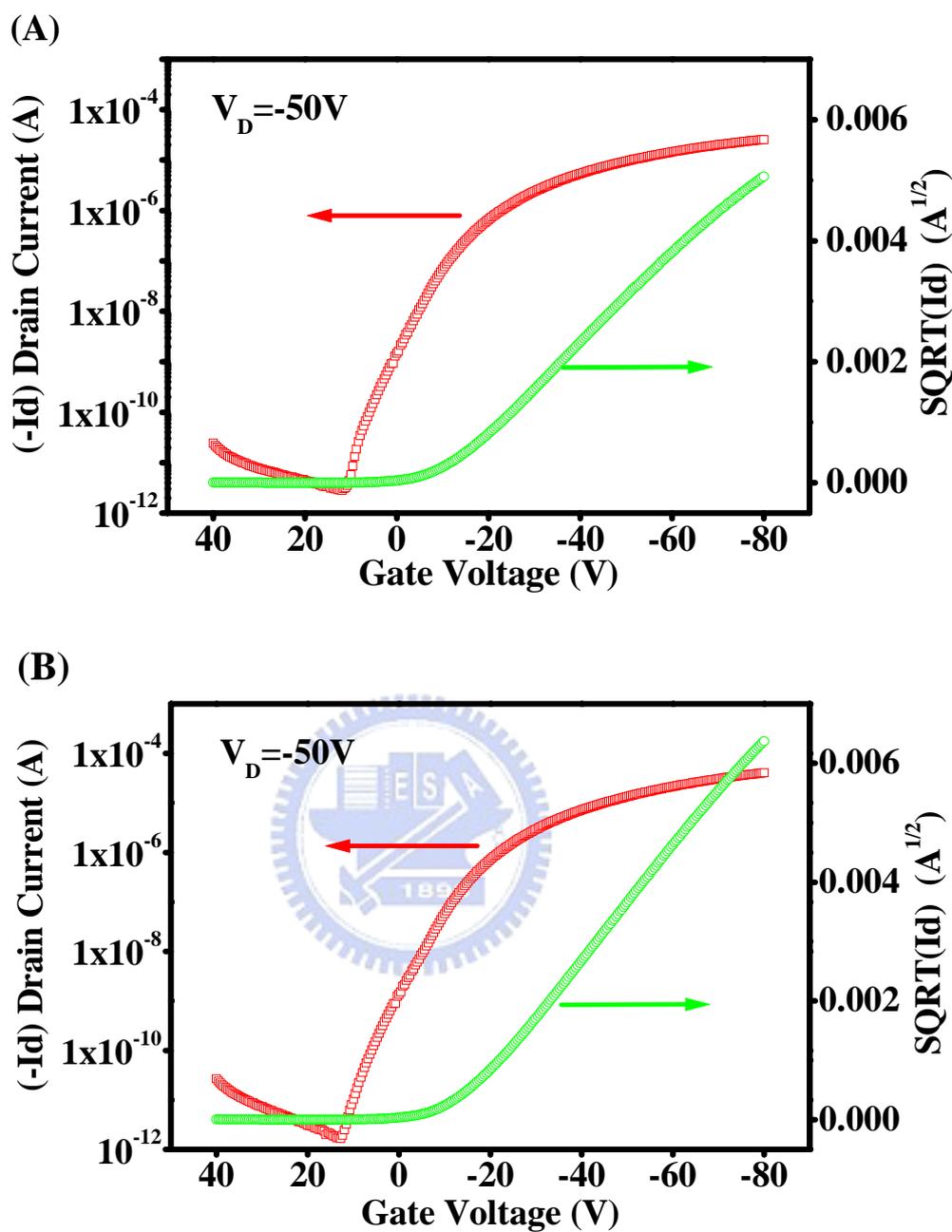


圖 5-2.3 Top-contact 經過 (A) HMDS 與 (B) Clean/HMDS 處理後之 on/off ratio 比較。

Roughness Analysis

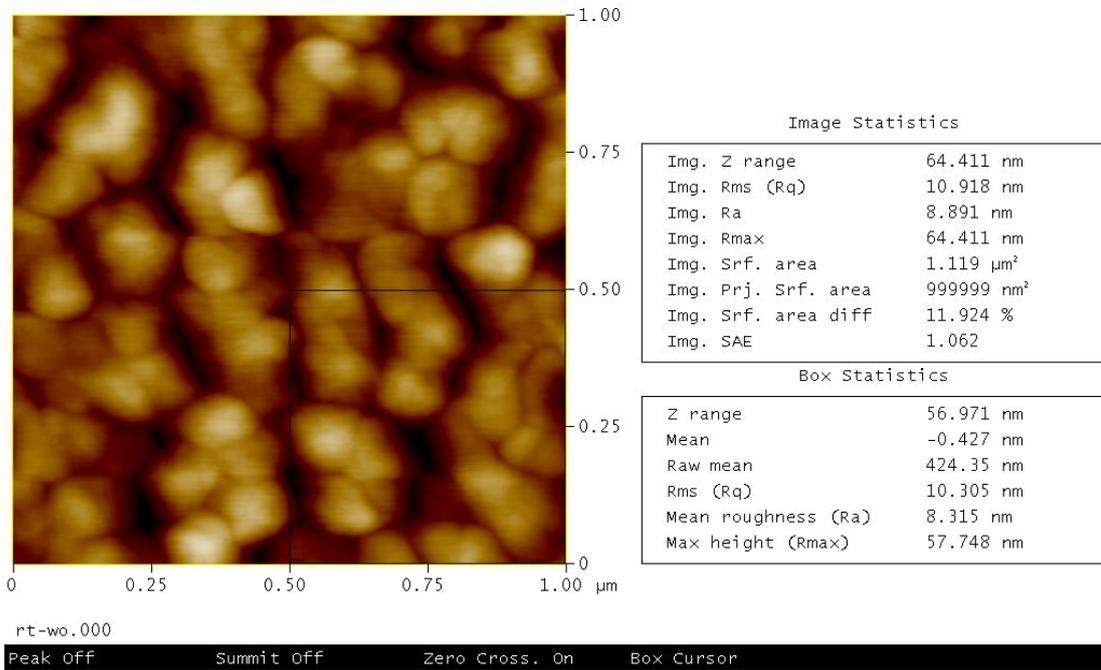


圖 5-2.4 Pentacene 在二氧化矽上成長的表面粗糙度。

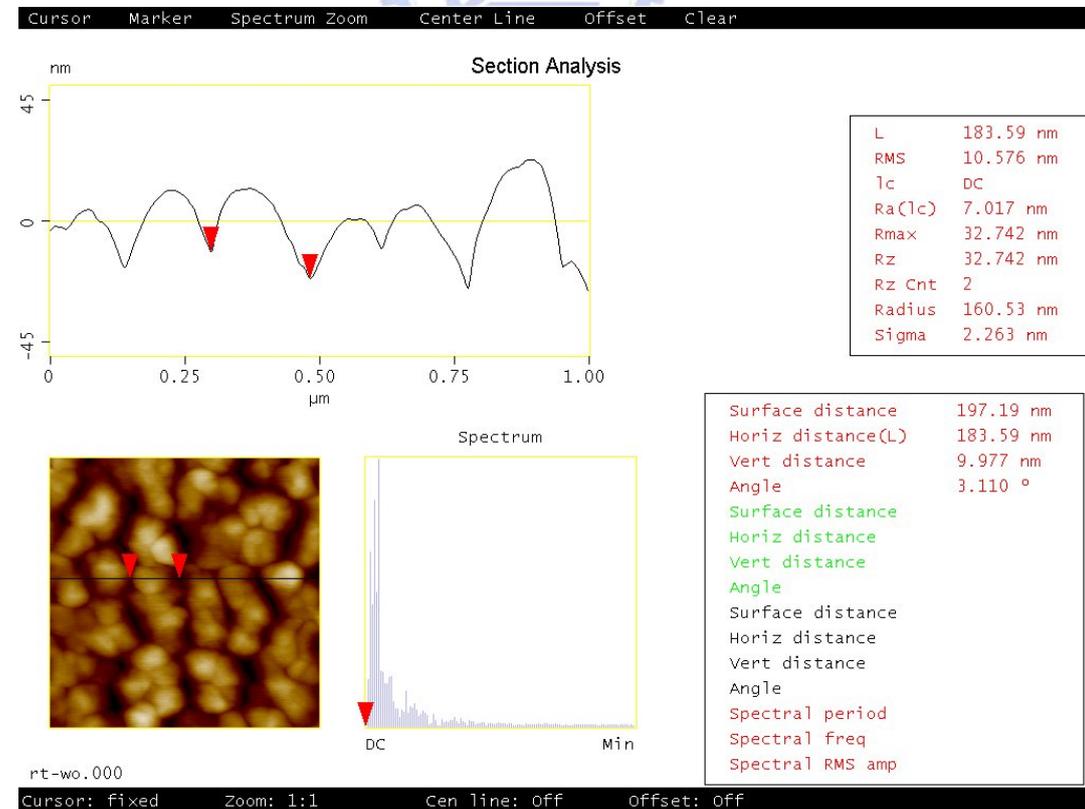


圖 5-2.5 Pentacene 在二氧化矽上成長的單一晶粒大小。

### 5-3、微影製程元件之檢測成果

為了減少一般手貼mask的人為誤差與大氣環境中的粒子汙染，實驗第三部份嘗試以傳統微影製程技術來製作有機薄膜電晶體，一方面期望無塵室的潔淨能減少試片表面吸附污染粒子，另一方面則以更精密的微影技術縮小元件的尺寸與增加元件圖案的準確性。由汲極電流對汲極電壓曲線可知，當閘極電壓為-20 伏特時，所得到的飽和電流為 70 $\mu$ A，如圖 5-3.1 所示。計算得到載子移動速率 $\mu=0.329 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$ ，其數值相較於第一部份實驗中的Bottom-contact或是Top-contact之元件都還要來的大，而且其操作電壓也相對小很多，意謂著新製程方法所得到的元件能以更小的操作電壓得到更大的驅動電流，使得元件啟動時消耗較少的電能。

然而，由汲極電流對閘極電壓曲線可以看出開關比大約為  $10^3\sim 10^4$ ，很可惜的，比起先前所製備的元件開關比來的小，仔細比較之下，發現啟動 (Turn-on) 時電流值大小差不多，但是在關閉 (Turn-off) 時電流值明顯高出三到四個級數，探討實驗過程，有可能是在後段製程以PE-CVD法沉積氮化矽時，基板溫度必須加熱至 300 $^{\circ}$ C，在這個溫度下的製程導致金原子往二氧化矽介電層中擴散，於是使得介電層的潔淨品質下降，即便是在正的操作電壓下，仍然無法關閉縱向的漏電流，才會造成關閉 (Turn-off) 電流值得上升，對於元件需要高品質閘極介電層的要求來說，這點非常值得探討與改進，期望以更嚴謹的製程條件來改善漏電流過大的情形。

這部份實驗所設計的光罩共有三種圖形，可分為 (1) 一般型電晶體結構；(2) 回字型電晶體結構；(3) 梳子型電晶體結構，在光學顯微鏡下的形貌如圖 5-3.2 所示，可看到利用傳統半導體製程技術使得圖形的定義更為精準明確，進而減少在一般手貼mask的過程中，因為人為的誤差或是環境的微塵粒子的汙染使得元件的品質與特性下降。設計不同之圖案最主要的目的是增加 $\frac{W}{L}$ 之比值，由公式 $I_D = \frac{WC_i\mu}{2L}(V_G - V_T)^2$ 可知，當 $\frac{W}{L}$ 比值越大

時，在相同操作電壓下所能量測得到之 $I_D$ 就會越大。但很可惜由於製程條件不夠嚴謹，因此最後只有一般型電晶體結構量測得到電性圖，推測可能的原因主要除了介電層品質不佳之外，沉積汲極/源極與閘極金屬步驟之前，先以光阻來定義，再沉積金屬作為電極後，接著將試片加入丙酮以超音波震盪去光阻（Lift-off）時，有光阻殘留或是部份金脫落所造成元件失敗的情況發生，在這個步驟中雖採用面朝下的方式，但仍有部分光阻無法清除乾淨，加上此步驟是由人為手動取出試片，使得溶液中的光阻或是金屬散佈在試片表面，後續雖以去離子水進行清洗，仍無法清除肉眼所無法辨識之殘留污染物。

此實驗後段以 PE-CVD 法沉積氮化矽的元件，再經過 PE-CVD 法沉積二氧化矽，以光罩在二氧化矽上定義，經過微影製程，先以乾蝕刻對二氧化矽開孔，移除光阻後，以定義完成之二氧化矽作為 Hard mask，接著同樣以乾蝕刻氮化矽 4000Å，最後再以 160°C 磷酸濕蝕刻氮化矽 1000Å，由於磷酸會選擇性對氮化矽作蝕刻而不會對二氧化矽蝕刻，藉此期望能將汲極、源極、主動層與閘極上面的氮化矽完全移除，完成開孔的步驟。為了尋求最佳的蝕刻條件，一開始必須先設定蝕刻時間，並以三用電表初步量測是否蝕刻完成，而後再以掃描式電子顯微鏡（SEM）觀察試片的表面以及橫切面，檢查微觀的蝕刻情形。如圖 5-3.3 所示，我們可以清楚的看到元件汲極與源極的上面及旁邊仍有沉積氮化矽，這是蝕刻不完全所致，意謂著熱磷酸處理的時間太短所造成，因此，之後的試片必須延長蝕刻時間，如此不斷的測試再實驗，求得最佳化的條件。

濕式化學反應是屬於液相（溶液）與固相（薄膜）的反應，當蝕刻動作進行時，反應物利用擴散效應（Diffusion）來通過一層厚度相當薄的邊界層（Boundary layer），到達薄膜表面後，反應物與薄膜表面的分子產生化學反應，並生成各種生成物，這些位於薄膜表面的生成物也利用擴散效

應通過邊界層而到達溶液裡，而後隨著溶液被排出。

圖 5-3.4 是掃描式電子顯微鏡所觀測到元件之側視圖，可以明顯的發現磷酸蝕刻有側向蝕刻的情形，產生底切（Undercut）的現象，因為濕式蝕刻是利用化學反應來進行薄膜的去除，因為化學反應沒有特定的方向性所以是屬於等向性的蝕刻。圖（A）屬於完全蝕刻，因為氮化矽的厚度約為 5400Å，圖（B）則可以看到蝕刻的高度小於氮化矽的厚度，由此判定圖（B）之試片需要更長的蝕刻時間才能讓反應進行完全。



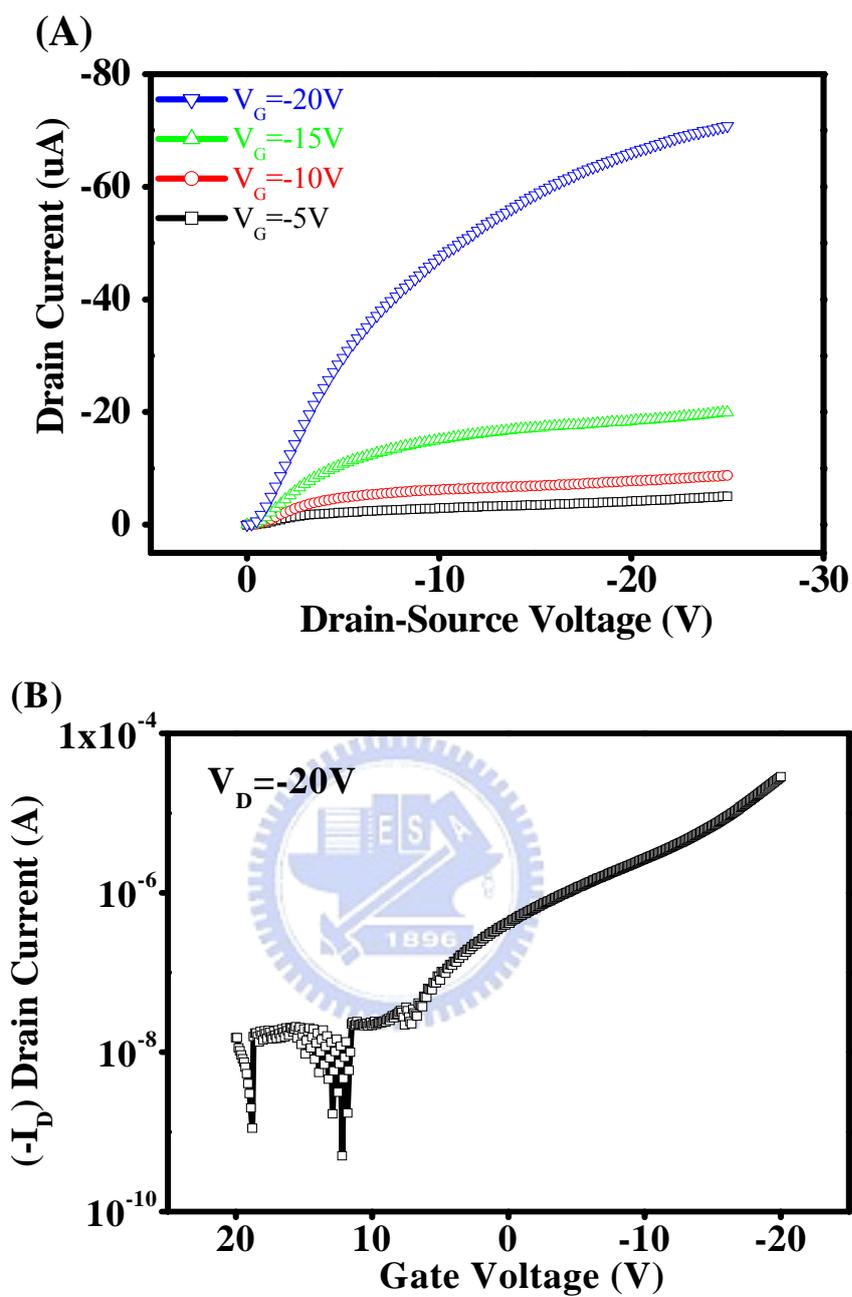


圖 5-3.1 Pentacene 薄膜電晶體之通道寬度  $W=500\mu\text{m}$ ，通道長度  $L=20\mu\text{m}$

(A)  $I_D$ - $V_D$  曲線與 (B) 汲極電壓固定為 -20 伏特之  $I_D$ - $V_G$  曲線。

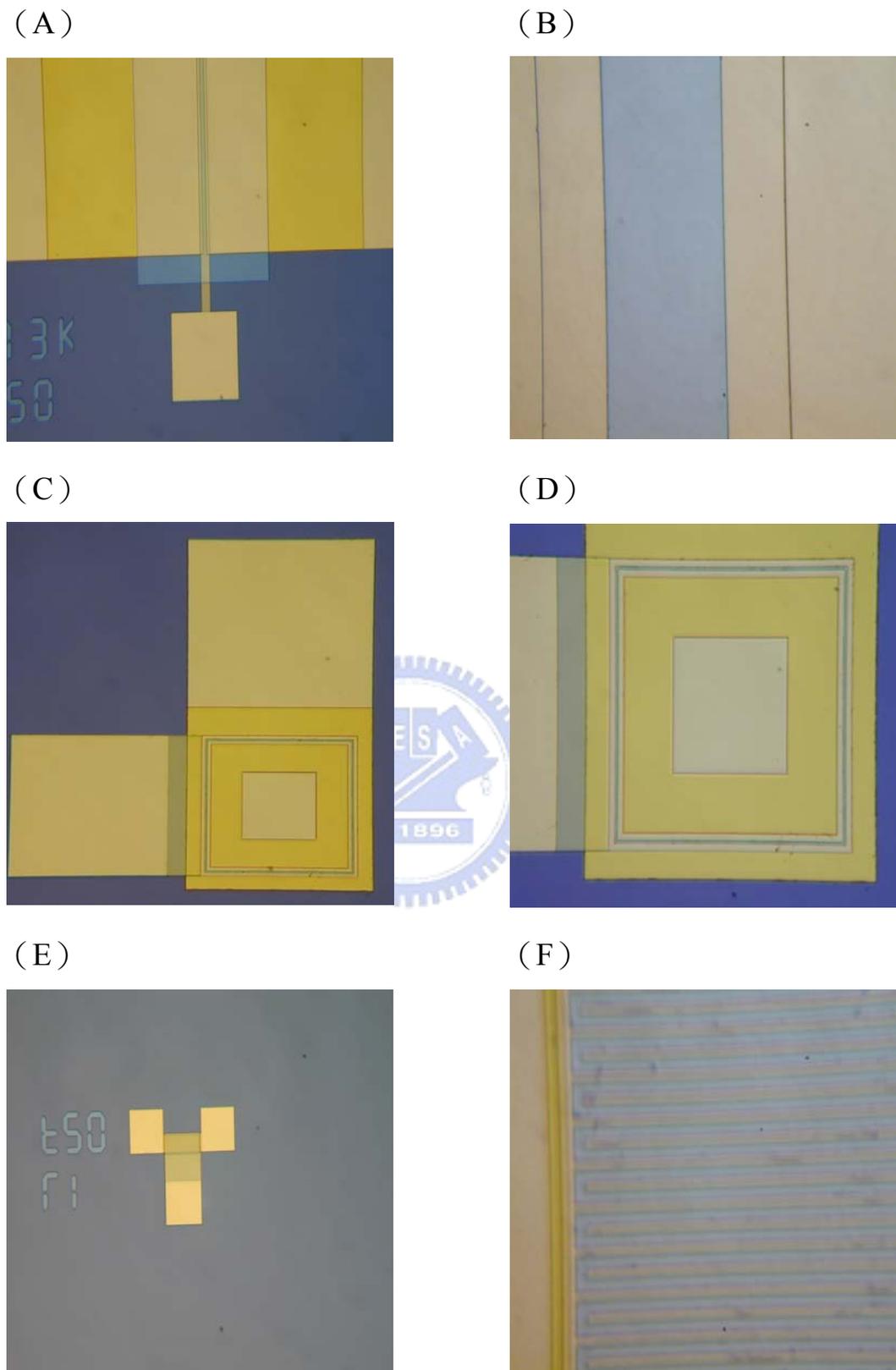


圖 5-3.2 (A) 一般型電晶體結構；(B) 一般型電晶體作用區域放大圖；(C) 回字型電晶體結構；(D) 回字型作用區域放大圖；(E) 梳子型電晶體結構；(F) 梳子行作用區域放大圖。

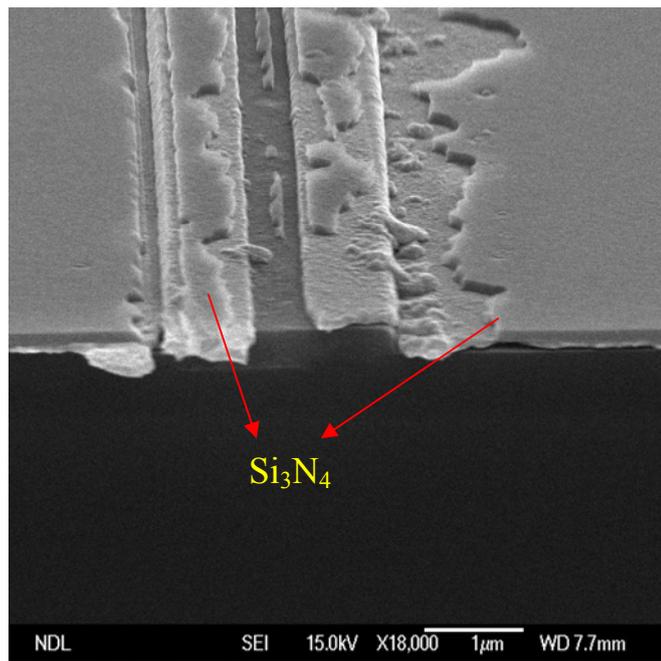


圖 5-3.3 元件成品之 SEM 檢視—仍有氮化矽殘留。

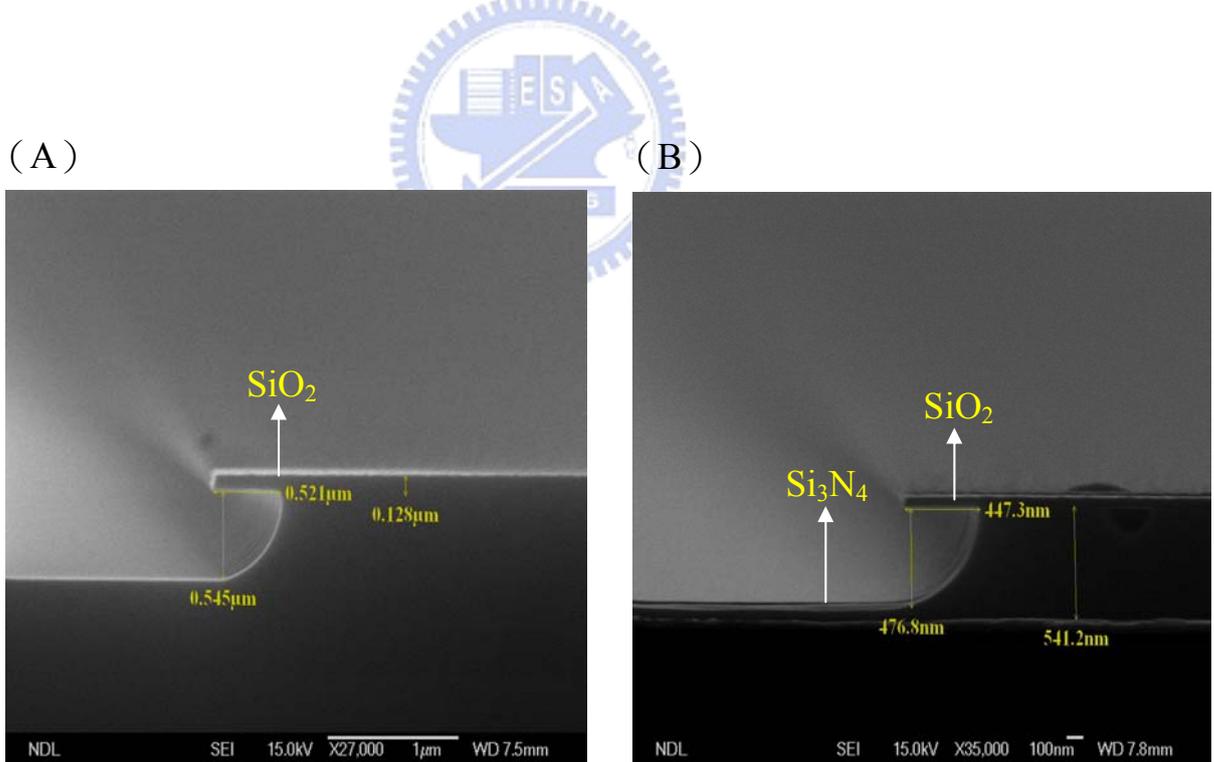


圖 5-3.4 (A) 氮化矽蝕刻完全；(B) 氮化矽蝕刻不完全。

#### 5-4、HfO<sub>2</sub>介電層之電性評估

一個好的介電層除了具備很高的飽和電容值，也要有很低的漏電流。我們可以藉著測量電容對電壓曲線(C-V Curve)以及電流對電壓曲線(I-V Curve)來評斷介電層的優劣，圖 5-4.1 為量測結構示意圖。從C-V曲線來看，我們可以利用電容公式  $C = \epsilon\epsilon_0 \frac{A}{d}$  帶入C-V曲線的飽和電容值、量測的面積以及薄膜的厚度來得到所要求的介電常數 $\epsilon$ ，當圖形的飽和電容值越高，則 $\epsilon$ 值會越大。利用I-V曲線，我們可以觀察試片在外加電壓越來越高的狀況下，何時會產生極大的電流，通常定義電流在到達  $10^{-6}$ 安培等級以上者稱為崩潰(Breakdown)。而元件崩潰時的電壓定義為崩潰電壓(Breakdown Voltage)。如圖 5-4.2 (A) 所示，飽和電容值為  $8.31 \times 10^{-10}$ F，薄膜厚度則以SEM觀測到之數值代入公式，由此計算而得之介電常數 $\epsilon$ 約為 22.4，相當接近文獻中所提到之數值，證實二氧化鈾的確是具有高介電的特性，其飽和電容值高出二氧化矽甚多。觀察圖 5-4.2 (B)，電流值隨著電壓增大而上升，電流值為  $10^{-6}$ 安培時所對應得到的電壓則約為-30 伏特，意謂著若是以二氧化鈾做為有機薄膜電晶體之介電層，其操作電壓必須小於-30 伏特，若操作電壓大於-30 伏特，則會有過大的漏電流，使得閘極偏壓無法使介電層在半導體層累積載子，而無法產生場效應。後續我們嘗試以二氧化鈾為介電層材料製作Bottom-contact元件，很可惜並沒有量測得到電性曲線。於是我們檢測薄膜表面側向的漏電流是否仍有過大的情形，藉此評判是否為薄膜本身的特性，於是將檢測試片分成兩組，一組是製作完成之元件，另一組則是沒有蒸鍍Pentacene之試片，分別在不外加閘極偏壓下量測源極-汲極電流，取不同點作量測，得到結果如圖 5-4.3 所示，由此可見，無論是有無蒸鍍Pentacene於通道區，隨著汲極電壓增加，汲極電流也同時增加，薄膜本身漏電流過大的問題使得元件不適合操作在較高的電壓下。

為了改善漏電流的情形，避免元件提早崩潰，我們嘗試利用 PE-CVD 法沉積氮化矽在二氧化鈣的試片上，檢測是否能降低其漏電流情況發生，而對於電容值大小的影響降到最低。

由 I-V Curve 觀察到，複合層結構改善了漏電流過大的現象，當操作電壓由 0 加到 100 伏特，所量測到的漏電流只有在 0 附近時有急遽的上升，之後隨著電壓增加，漏電流卻仍維持在  $10^{-10}$  安培左右，證明了氮化矽確實能降低漏電流的大小，如圖 5-4.4 (A)。而當電場強度同樣在 3MV/cm 時，二氧化鈣薄膜漏電流密度已經增加到  $10^{-2} \sim 10^{-3}$  A/cm<sup>2</sup>，但是複合層結構之薄膜，無論是沉積 500Å 或是 1000Å 之氮化矽，其漏電流密度仍然能維持在  $10^{-6}$  A/cm<sup>2</sup> 以下。

由電容的相加公式  $\frac{1}{C_{total}} = \frac{1}{C_1} + \frac{1}{C_2}$  可知，若兩電容串聯，則最終的電容值決定於比較低者，由圖 5-4.5 得知，沉積氮化矽於二氧化鈣之上會造成飽和電容值的下降，這是由於氮化矽的介電常數一般在 7.6 左右，因此複合層結構整體的飽和電容值會取決於氮化矽的厚度。若以氮化矽-二氧化鈣複合層厚度 1700Å (500Å Si<sub>3</sub>N<sub>4</sub> + 1200Å HfO<sub>2</sub>) 來說，整體的飽和電容值約為  $3.67 \times 10^{-10}$  F，計算得  $\epsilon$  值為 14，以複合層厚度 2200Å (1000Å Si<sub>3</sub>N<sub>4</sub> + 1200Å HfO<sub>2</sub>) 而言，整體的飽和電容值下降到  $2.4 \times 10^{-10}$  F，得到  $\epsilon$  值為 11.9，表 5-4.1 則是將量測結果作一個簡單整理。未來實驗仍繼續朝此方向研究，找出最佳化的氮化矽厚度，期望不但能達到抑制漏電流現象又能維持薄膜的高飽和電容值。

我們選擇了掃描式電子顯微鏡作為微觀測儀器，目的主要是觀測試片表面二氧化鈣的厚度是否如預期為 1000Å，使用的是不含氮化矽之二氧化鈣試片，此試片的崩潰電壓較低，觀察結果如圖 5-4.4，可以看出明顯的分界，上層較亮的區域為二氧化鈣，其厚度約為 1250Å~1350Å，因此介電係數以介電層厚度 1200Å 帶入計算而得。另外以 Tapping-model 之掃描探

針顯微鏡觀察二氧化鋁薄膜表面沉積之情形，表面粗糙度約為 3.328nm，如圖 5-4.5，而圖 5-4.6 則為其立體圖。

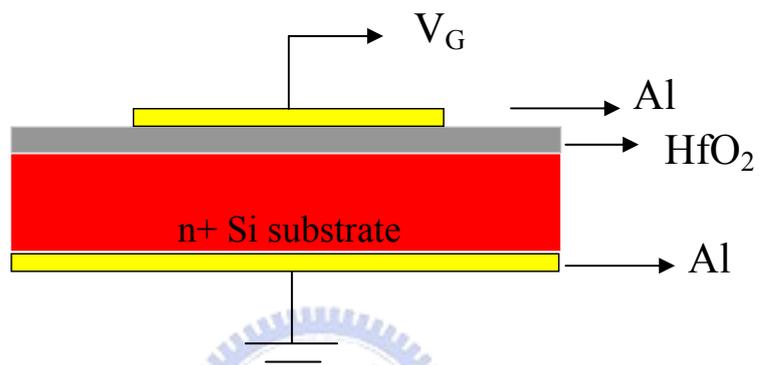
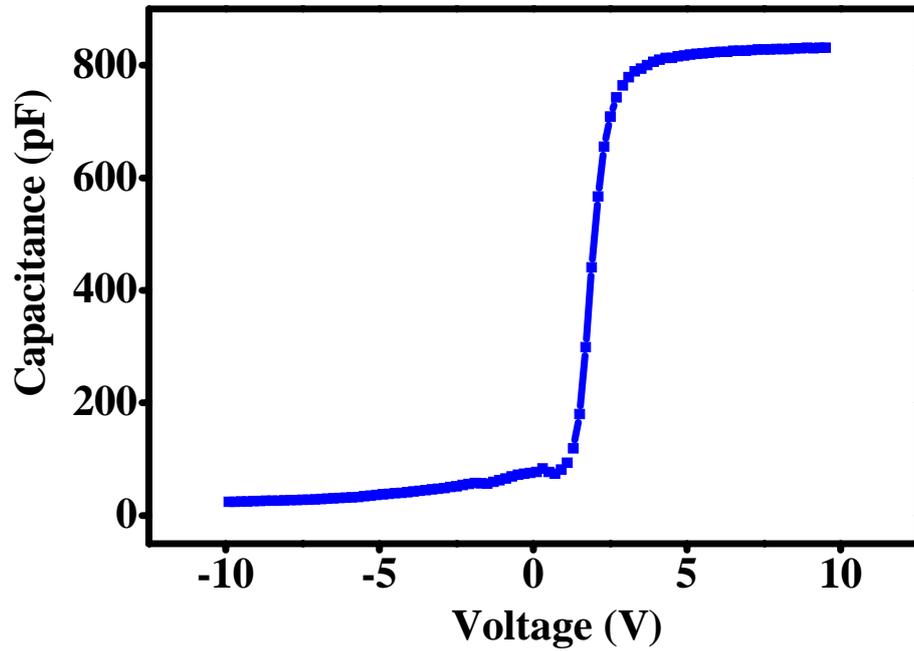


圖 5-4.1 MIS 結構示意圖。

(A)



(B)

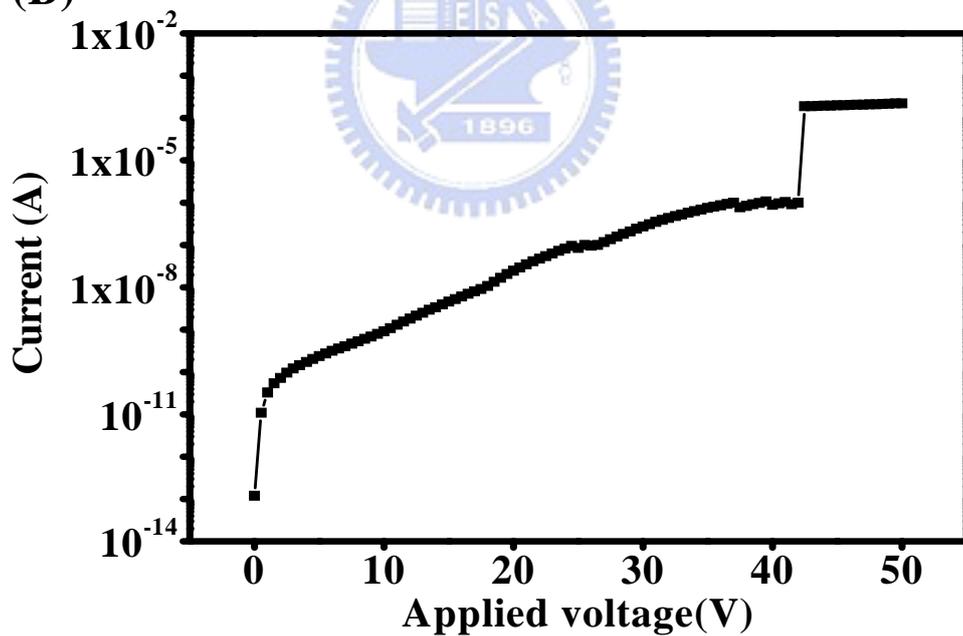


圖 5-4.2 二氧化鋅的 (A) 電容對電壓曲線，操作在 $\pm 10$  伏特範圍；(B) 電流對電壓曲線，操作在 0~50 伏特範圍。

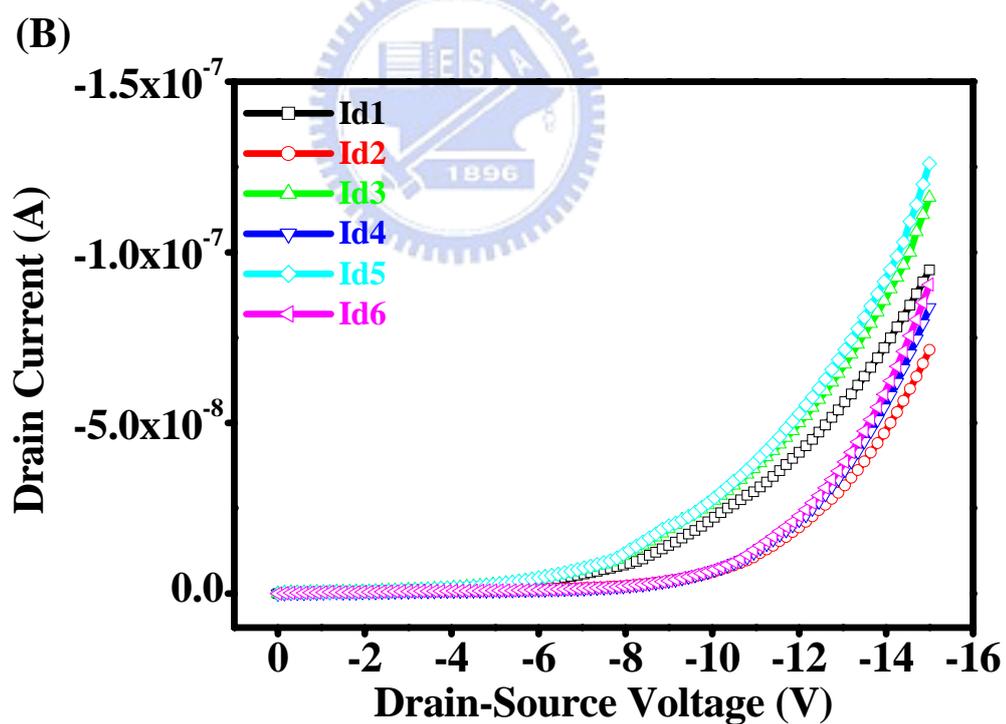
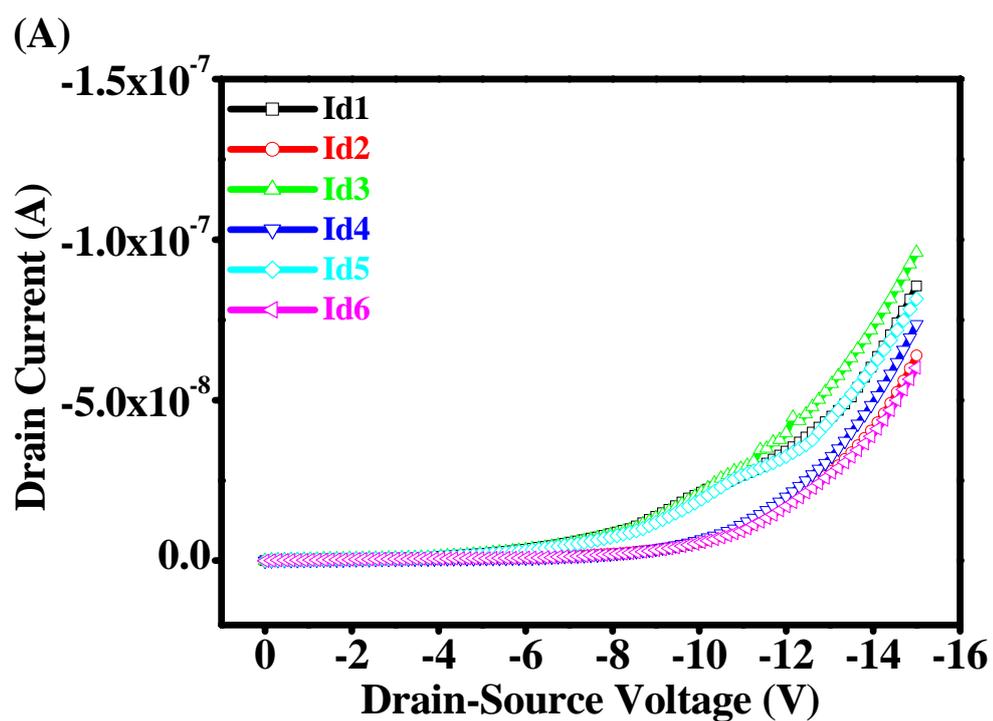


圖 5-4.3 閘極電壓等於 0 伏特時，以  $\text{HfO}_2$  為介電層之元件  $I_D$  比較：(A) 有蒸鍍 Pentacene；(B) 無蒸鍍 Pentacene。

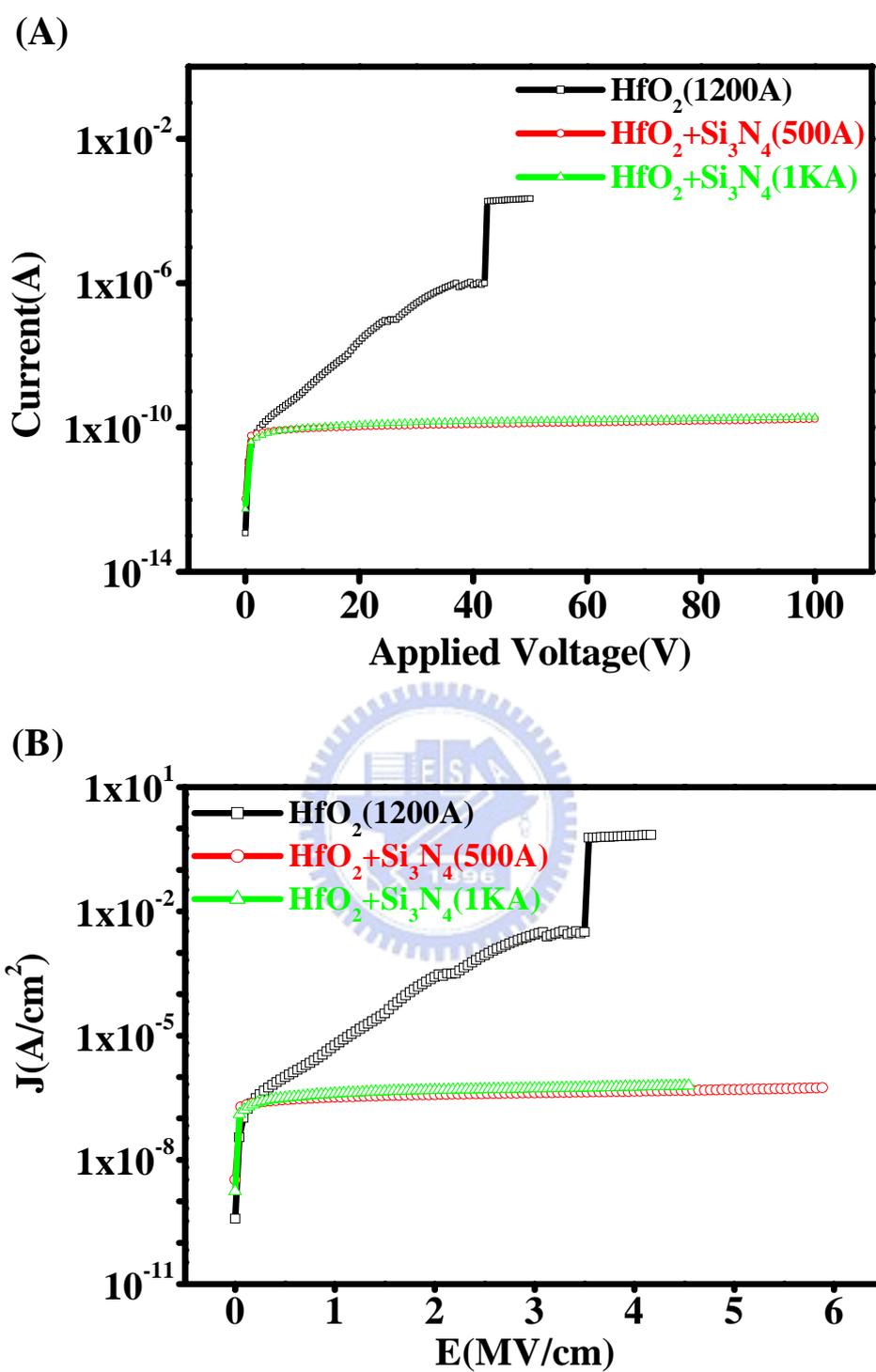


圖 5-4.4  $\text{HfO}_2$ 、 $\text{HfO}_2 + \text{Si}_3\text{N}_4$  (500Å) 與  $\text{HfO}_2 + \text{Si}_3\text{N}_4$  (1000Å) 之 (A) 電流對電壓曲線比較；(B) 電流密度對電場曲線比較。

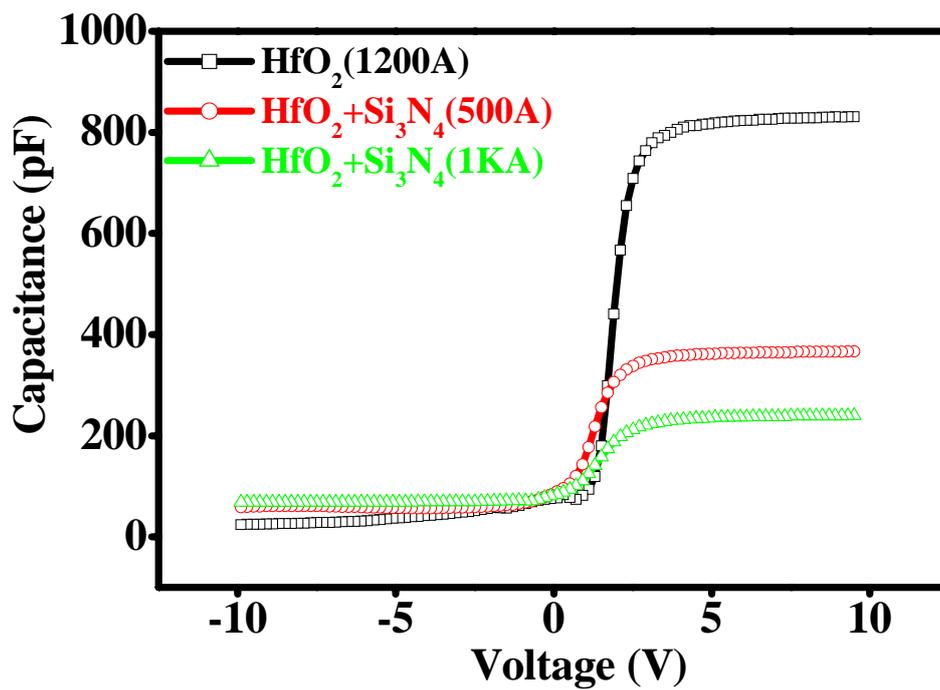


圖 5-4.5  $\text{HfO}_2$ 、 $\text{HfO}_2 + \text{Si}_3\text{N}_4$  (500Å) 與  $\text{HfO}_2 + \text{Si}_3\text{N}_4$  (1000Å) 之電容對電壓曲線比較。

表 5-4.1 飽和電容值與介電係數之整理

	$\text{HfO}_2$ (1200Å)	$\text{HfO}_2 + \text{Si}_3\text{N}_4$ (1200Å+500Å)	$\text{HfO}_2 + \text{Si}_3\text{N}_4$ (1200Å+1000Å)
電容 C	831pF	367pF	240pF
介電係數 $\epsilon$	22.4	14	11.9

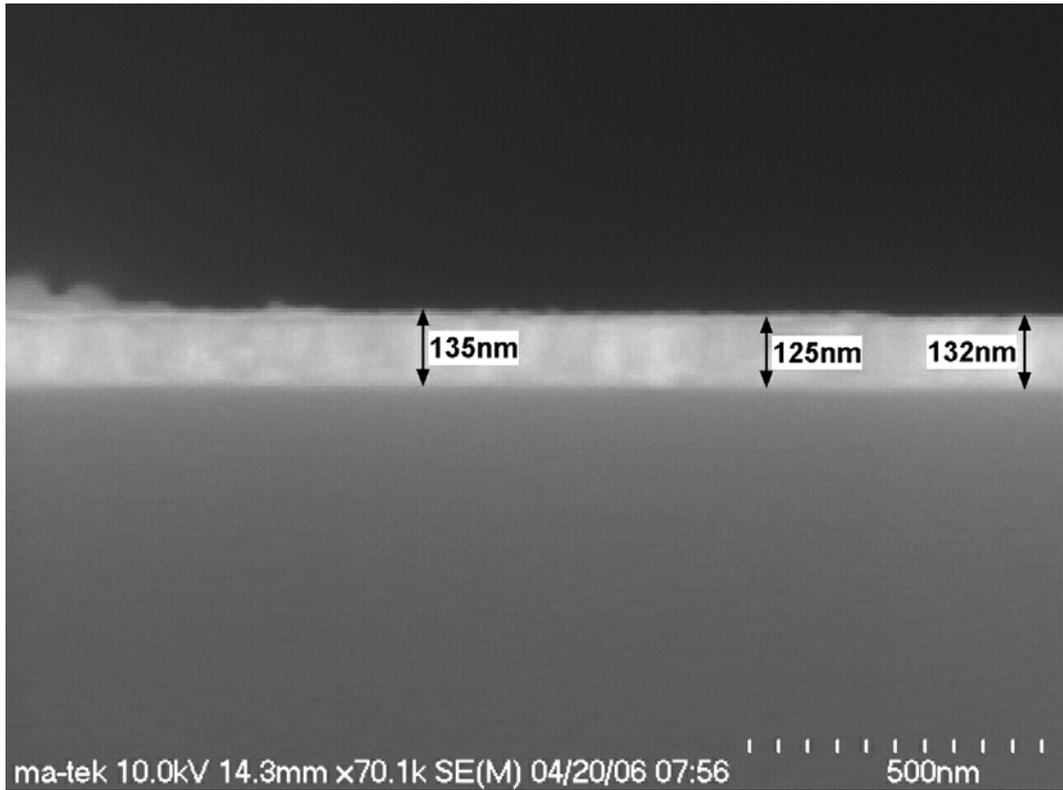


圖 5-4.6 二氧化鉛之 SEM 側視圖，厚度約為 125~135nm。

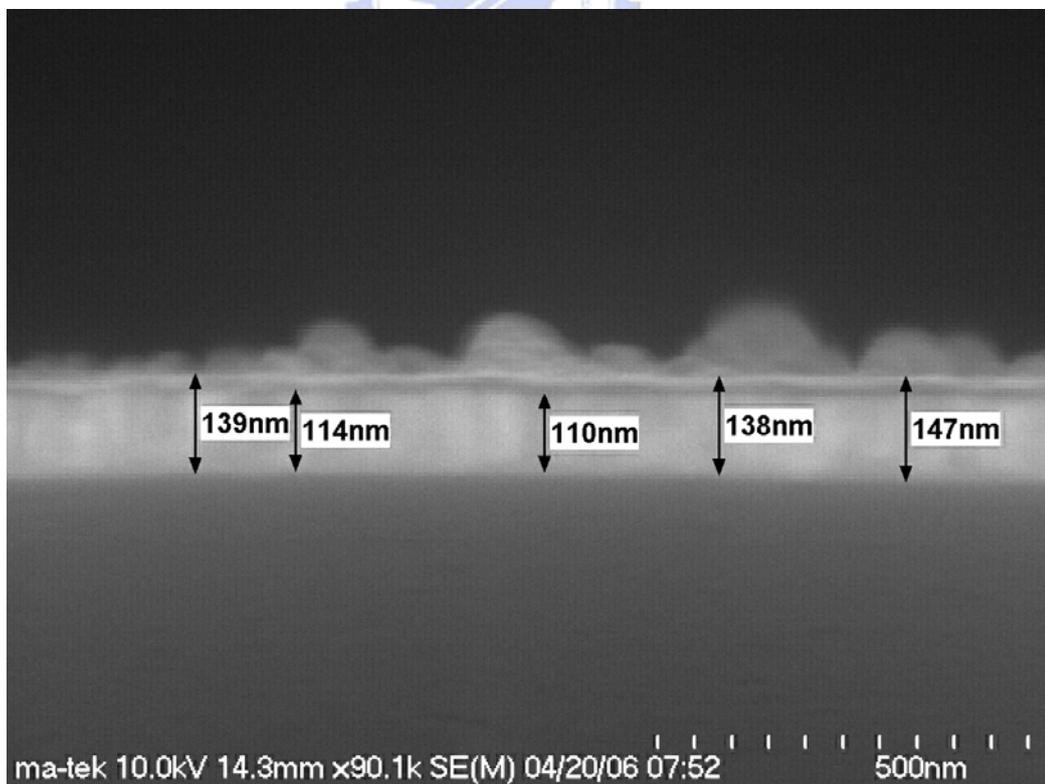


圖 5-4.7 二氧化鉛之 SEM 側視圖，厚度約為 138~147nm。

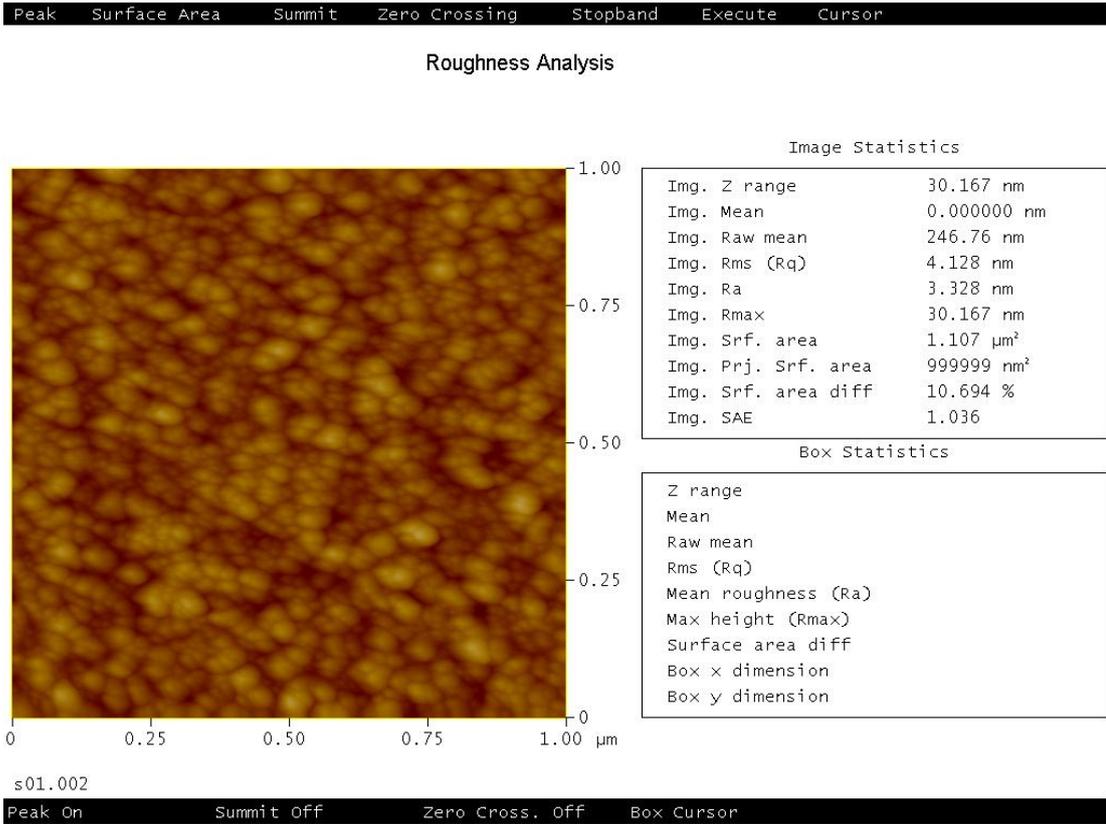


圖 5-4.8 二氧化鋯薄膜表面粗糙度約為 3.328nm。

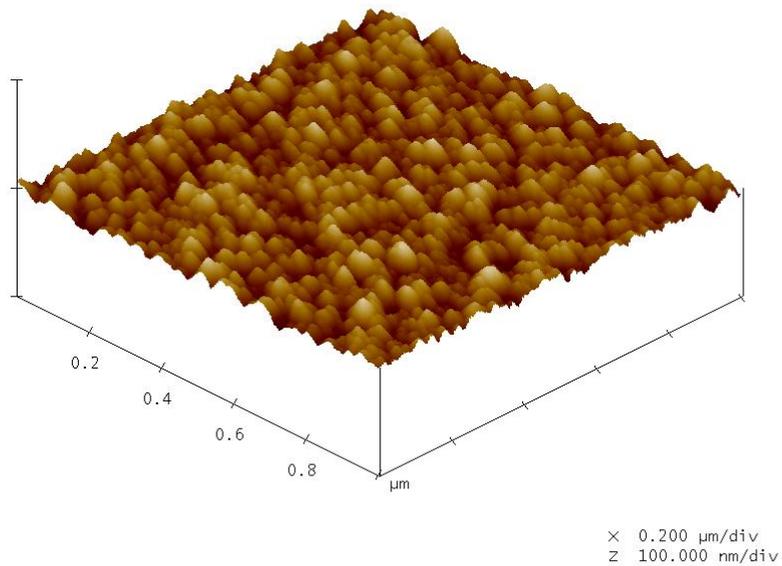


圖 5-4.9 二氧化鋯薄膜之 AFM 立體圖。

## 第六章

### 結論

本實驗以Bottom-contact及Top-contact結構，加上熱蒸鍍方式沉積有機半導體薄膜，成功地在晶圓上製作出以pentacene為主動層的有機薄膜電晶體，其中Top-contact元件所得到載子移動速率 $\mu=0.0228\text{cm}^2\text{V}^{-1}\text{s}^{-1}$ ，開關比(On/off ratio)約為 $10^6\sim 10^7$ ，皆優於Bottom-contact的元件。在第一部份的實驗中瞭解到，閘極介電層表面的潔淨度影響了元件的電性結果，經過Clean/HMDS處理過之Top-contact元件其載子移動速率 $\mu=0.04\text{cm}^2\text{V}^{-1}\text{s}^{-1}$ ，由此可知，適度的丙酮清潔與HMDS的表面改質成功提高了有機薄膜Pentacene與介電層之附著性，使得有機半導體分子在晶圓表面上可以排列的更好。

在實驗的第二部份中，加入先進的微影製程技術來製作有機薄膜電晶體，期盼以更潔淨的製作空間與精密的技術，縮小元件尺寸以及改善元件特性，實驗結果所得到之載子移動速率 $\mu=0.329\text{cm}^2\text{V}^{-1}\text{s}^{-1}$ ，相較於金屬光罩製作之元件來的更好。本實驗中設計三種圖案用來比較各種尺寸對元件特性的影響，但很可惜由於製程中TEOS Oxide介電層除了本身品質不夠好之外，在後續以PECVD方式沉積氮化矽做為阻障層時，基板 $300^\circ\text{C}$ 的高溫也導致電極金原子往介電層中擴散，造成介電層汙染，使得漏電流增大，由開關比(On/off ratio)從先前的 $10^6\sim 10^7$ 下降到 $10^3\sim 10^4$ 可知。這些因素使得介電層的品質表現與預期的有所落差，未來需要重新設定製程條件來製作元件，期望找出最佳化條件並成功製作出特性良好的元件。

實驗最終目的，期望以高介電材料二氧化鈣( $\text{HfO}_2$ )來作為有機薄膜電晶體之介電層，可以有效降低操作電壓並大幅提升電晶體的汲極飽和電流，以達成低能耗的設計目標，惟此介電層必須同時具備低漏電流、高崩

潰電壓 (Breakdown voltage) 與材料穩定等特性。於是我們首先評估以有機金屬氣相沉積法成長之二氧化鉛薄膜特性，由C-V curve量測的結果得到二氧化鉛飽和電容值為 830pF左右，由公式換算而得之介電係數約為 22.4，而一般文獻中所提到之介電係數大約是 15~25。由I-V curve來檢測薄膜是否具備低漏電流性質與電壓操作的範圍，發現在-30 伏特以後，漏電流已經達到 1 $\mu$ A，此漏電流過大的情形導致後續製作成元件時，無法量測到元件電性圖。未來的解決方式嘗試利用PECVD方式沉積氮化矽於二氧化鉛表面，改善漏電流的特性，若要得到高電容特性與低漏電流的介電薄膜，仍須以複合層結構並求得最佳化條件來製作元件。



## 第七章

---

### 参考文献

1. Y.Y. Lin, D.J. Gundlach, S.F. Nelson, and T.N. Jackson, *IEEE Electron Device Lett.*, **18**(1997), p.606.
2. D.J. Gundlach, Y.Y. Lin, T.N. Jackson, S.F. Nelson, and D.G. Schlom, *IEEE Electron Device Lett.*, **18**(1997), p.87.
3. S.F. Nelson, Y.Y. Lin, D.J. Gundlach, and T.N. Jackson, *Appl. Phys. Lett.*, **72**(1998), p.1854.
4. D.J. Gundlach, T.N. Jackson, D.G. Schlom, and S.F. Nelson, *Appl. Phys. Lett.*, **74**(1999), p.3302.
5. J. Yuan, J. Zhang, J. Wang, X. Yan, and D. Yan, *Appl. Phys. Lett.*, **82**(2003), p.3967.
6. Y.Y. Lin, D.J. Gundlach, T.N. Jackson, *54th Device Research Conference Digest*, (1996), p.80.
7. J. Wang, D.J. Gundlach, C.C. Kuo, and T.N. Jackson, *41th Electronic Materials Conference Digest*, (1999), p.16.
8. C. D. Dimitrakopoulos, D. J. Macaro, *IBM J. Res. & Dev.*, **45**(2001), p.11.
9. J.A. Nichols, D.J. Gundlach, and T.N. Jackson, *Appl. Phys. Lett.*, **83**(2003), p.2366.
10. J.A. Nichols, D.J. Gundlach, C.D. Sheraw, D.G. Schlom, and T.N. Jackson, *Electronic Materials Conference Digest*, (2000), p.48.
11. G.D. Wilk, R.M. Wallance, J.M. Anthony, *J. Appl. Phys.*, **89**(2001), p.5243.
12. A. Convertino, A. Valentini, T. Liganzo, R. Cingolani, *Appl. Phys. Lett.*, **71**(1997), p.732.
13. N. Miyata, M. Ichikawa, T. Nabatame, T. Horikawa, A. Toriumi, *Jpn. J. Appl. Phys.*, **42**(2003), p.138.
14. K.J. Choi, W.C. Shin, S.G. Yoon, *J. Mater. Res.*, **18**(2003), p.60.

15. D.C. Gilmer, R. Hegde, R. Cotton, R. Carcia, V. Dhandapani, D. Triyoso, D. Roan, A. Franke, R. Rai, L. Prabhu, C. Hobbs, J.M. Grant, L. La, S. Samavedam, B. Taylor, H. Tseng, P. Tobin, *Appl. Phys. Lett.*, **81**(2002), p.1288.
16. P.A. Williams, A.C. Jones, N.L. Tobin, P.R. Chalker, S. Taylor, P. Marshall, J.F. Bickley, L.M. Smith, H.O. Davis, G.W. Critchlow, *Chem. Vap. Deposition*, **9**(2003), p.309.
17. O. Renault, D. Samour, D. Rouchon, P. Holliger, A.M. Papon, D. Blin, S. Marthon, *Thin Solid Films*, **428**(2003), p.190.
18. J.F. Conley Jr., Y. Ono, D.J. Tweet, W. Zhuang, *J. Appl. Phys.*, **93**(2003), p.712.
19. M. Ritala, M. Leskelä, in *Handbook of Thin Film Materials*, Vol. 1 (Ed. H.S. Nalva), Academic Press, New York, (2002), p.103.
20. K. Kukli, M.Ritala, J. Sundqvist, J. Aarik, J. Lu, T. Sajavaara, M. Leskelä, A. Hårsta, *J. Appl. Phys.*, **92**(2002), p.5698.
21. B.G. Streetman, S. Banerjee, *Solid State Electronic Devices*, 5th ed., edited by M.J. Wu, et al., Bookcake, the Taipei, (2001), p.279.
22. A.J. Lovinger, L.J. Rothberg, *J. Mater. Res.*, **11**(1996), p.1581.
23. H.E. Katz, *J. Mater. Chem.*, **7**(1997), p.369.
24. G. Horowitz, *J. Mater. Chem.*, **9**(1999), p.2021.
25. A.R. Brown, C.P. Jarrett, D.M. deLeeuw, M. Matters, *Synth. Met.*, **88**(1997), p.37.
26. Z. Bao, J.A. Rogers, H.E. Katz, *J. Mater. Chem.*, **9**(1999), p.1895.
27. Z. Bao, *Adv. Mater.*, **12**(2000), p.227.
28. M. Pope, C.E. Swenberg, *Electronic Process in Organic Crystals and Polymers*, 2nd ed., Oxford University Press, Oxford, (1999), p.337-340.
29. C.W. Tang, S.A. Van Slyke, *Appl. Phys. Lett.*, **51**(1987), p.913.
30. J.H. Burroughes, D.D. Brandly, A.R. Brown, R.N. Marks, K. Mackay, R.H. Friend, P.L. Burn, A.B. Holmes, *Nature*, **349**(1990), p.539.

31. F. Ebisawa, T. Kurokawa, S. Nara, *J. Appl. Phys.*, **54**(1983), p.3255.
32. K. Kudo, M. Yamashina, T. Moriizumi, *Jpn. J. Appl. Phys.*, **23**(1984), p.130.
33. A. Tsumura, H. Koezuka, T. Ando, *Appl. Phys. Lett.*, **49**(1986), p.1210.
34. For previously published graphs of device performance vs. year reported see: a) C.D. Dimitrakopoulos, B.K. Furman, T. Graham, S. Hegde, S. Purushothaman, *Synth. Met.*, **92**(1998), p.47. b) A. Hellemans, *Science*, **283**(1999), p.771.
35. R.H. Friend, J. Burroughes, T. Shimoda, *Phys. World*, **12**(1999), p.35.
36. S. Forrest, *MRS Bull.*, February(2001), p.108.
37. G. Yu, A.J. Heeger, in *Proceedings of 23rd International Conference on the Physics of Semiconductors*, Vol. 1 (Eds: M. Scheffler, R. Zimmerman), World Scientific, Singapore, (1996), p.35.
38. Y. Taur, T.H. Ning, *Fundamentals of Modern VLSI Devices*, Cambridge University Press, Cambridge, (1998), p.11.
39. R. Wisnieff, *Nature*, **394**(1998), p.225.
40. J.H. Schön, C. Kloc, B. Batlogg, *Org. Electron.*, **1**(2000), p.57.
41. C.D. Dimitrakopoulos, and P.R.L. Malenfant, *Adv. Mater.*, **14**(2002), p.99.
42. D.M. de Leeuw, M.M.J. Simenon, A.R. Brown, R.E.F. Einerhand, *Synth. Met.*, **87**(1997), p.53.
43. G. Horowitz, *Adv. Mater.*, **10**(1998), p.365.
44. W.R. Salaneck, S. Stafström, J.L. Brédas, *Conjugated Polymer Surface and Interfaces*, Cambridge University Press, Cambridge, (1996).
45. P.G. Le Comber, W.E. Spear, *Phys. Rev. Lett.*, **25**(1970), p.509.
46. 吳朗，電子陶瓷，全欣科技圖書，台北市，民國 83 年。
47. C.D. Dimitrakopoulos and P.R.L. Malenfant, *Adv. Mater.*, **14**(2002), p.99.
48. L. Kosbar, C.D. Dimitrakopoulos, D.J. Mascaró, *Mater. Res. Soc. Symp. Proc.*, (2001), p.665.