

第二章、文獻回顧

由於本研究著重在利用凱文結構 (Kelvin structure) 配合三維模擬分析 (3D simulation) 觀測覆晶錫鉛銲錫接點初期的空洞生成行爲，故本章將回顧覆晶銲錫接點受電遷移效應作用以及電性觀測的各項相關研究。首先是覆晶銲錫接點內電遷移的現象，接著則就銲錫接點常見的破壞機制做簡單的比較，並比較觀測覆晶銲錫接點電性的常見方法，然後介紹覆晶銲錫接點內部電性模擬的相關研究，最後則就如何減緩銲錫內部電流集中效應做回顧。

2-1. 銲錫接點內的電遷移現象

早在 1914 年，Skaupy 提出電子風 (electron wind) 的觀念，來量化電遷移所造成的質量傳送。而在二十世紀中，首先發現在積體電路的導線上發生電遷移的損壞，之後開始有許多關於電遷移的研究。

在金屬與積體電路的研究中，K. N. Tu 發表於 JAP. 2003[3]有系統的介紹現今電遷移的起源。金屬部份的電遷移，則是由 Paul S. Ho 與 Thomas Kwok[4]最先提出研究。Seith 與 Wever 也以定位點 (marker) 的運動，來量測遷移的位移量。此方式在測量電遷移上，後來成爲標準

的方法。

H. Wang, C. Bruynseraede 等人在 APL 2004 提出[5]。當電子聚集發生於電遷移在銅導線的 damascence 當中，利用特殊結構加速了電子聚集效應，發現到有孔洞的產生，並藉由有限元素分析法，看到持續性的原子推動力是如何發生在特定的路徑上，以至於孔洞的生成，而原子流的發生也受到通電造成的焦耳熱效應溫度梯度影響。

對於電遷移通量的計算，Nernst-Einstein 提出表示的關係式：

$$J = \frac{Ne\rho}{kT} Z^* jD = \frac{Ne\rho}{kT} Z^* jD_0 \exp\left(-\frac{Q}{kT}\right) \quad (1)$$

並在其相關研究中推導出 Blech 結構在不同的線寬（10, 3, 1 μ m）時的飄移速率分別為 16、49、66 nm/h，而活化能為 0.73 \pm 0.12 eV。[6][7]

在 Kuo Ning Chiang, Chien Chen Lee 等人發表在 APL（2006）的文獻中[8]提出，當無鉛錒錫經過電作用後可以發現有明顯的孔洞生成與介金屬化合物聚集。（圖 5）實驗提出影響實際使用的破壞過程，不僅僅在於錒錫接點，同時也可發生在鋁或是銅導線處；同時對於電遷移的活化能計算，以 Black's equation：

$$MTTF = A \frac{1}{j^n} \exp\left(\frac{Q}{kT}\right) \quad (2)$$

對於平均破壞時間的關係式改寫如下式以推求。

$$\ln(MTTF) = \ln(A) - n \ln(J) + \frac{Q}{kT} \quad (3)$$

2-2. 銲錫受電流作用的研究

錫與鉛的擴散現象

D. Gupta, K. Vieregge 等人發表在 Acta Mater. 1999[9]，研究不同溫度下錫與鉛的擴散現象，此研究係利用 ^{210}Pb 與 ^{113}Sn 放射性質的同位素來作為追蹤子，在溫度低於 400K 下，作 Arrhenius 的關係圖推出此時的 Pb tracer 與 Sn tracer 活化能分別是 84.8kJ/mol 與 77kJ/mol，同時其 δD_i^0 分別為 $7 \times 10^{-10} \text{ m}^3/\text{s}$ 與 $7 \times 10^{-12} \text{ m}^3/\text{s}$ 。而界面能從量測擴散的結果算得為 150mJ/m²。當溫度超過 400K 其 δD_i 會從 Arrhenius 的關係式快速的上升，到接近晶界擴散在多晶鉛與錫鉛合金的狀況。(圖 6)

微結構變化

Hua Ye, Cemal Basaran 等人的論文[10]中，回顧在 Morris et al. 1991 通電過程造成的微結構變化。錫鉛銲料在熱疲勞的測試下，發現在其疲勞破壞區的內部有微結構粗化或是相的成長。

Frear et al. 1997 研究微結構為何會有發生如此的過程變化，提出晶粒大小的變化在熱疲勞測試當中是一個造成破壞的主要因素。以無電鍍鎳為 UBM 的錫鉛覆晶接點中，鉛相會在不同的電流密度或溫度而發生粗化，在測試電流密度從 $0.4 \times 10^4 \text{ A/cm}^2$ 到 $1.13 \times 10^4 \text{ A/cm}^2$ 的環境中，發現到其晶粒粗化會與電流密度在如下關係式中

$$d^n - d_0^n = Kj^m t \quad (4)$$

電流密度項次 m 為 3，相成長的指數項為 5.5。在測試的溫度範圍，因電流的影響造成鍍錫中鉛相的粗化，較溫度梯度所造成的影響更為顯著。

通電造成的相分離

在 Jong-Kai Lin, Jin-Wook Jang 等人於 ECTC2003[11]，對無電鍍鍍 UBM 的共晶錫鉛覆晶接點測試中指出通電後發生相分離的現象。另外也發現到當在 150°C 下，電流密度為 $5.1 \times 10^4 \text{ A/cm}^2$ 以上，經過 30 小時的通電時間，就可以發現明顯的相分離，富鉛相被推往陽極側聚集，同時伴隨嚴重的 IMC 成長，但不會發生明顯的孔洞生成在通電過程中。

此外，Chien-Neng Liao 等人發表於在 JMR 2005[12]也指出，在銅金屬墊層薄膜與共晶錫鉛反應時，有鉛聚集在銅金屬墊層的方向。當共晶錫鉛融化的時候，Pb 偏析 (segregation) 在陽極側，此時通電的環境為 $10^3\text{-}10^4 \text{ A/cm}^2$ 的電流密度，生成柱狀的富鉛相 α 於陽極側。其中的 α -phase 會沿著電子流方向平行成長，且與電流密度成正比。透過量測其柱狀的 α -phase 之成長速率，可以推出 Pb 的有效價數 (effective charge number) 在電遷移下為 2.7。此數值遠較 Pb 自電遷移擴散係數 (約為 47) 數值遠低許多。在 175°C，試片 (如圖 7) 受 0.8 A、1.0 A、1.2 A

的電流驅動後觀測兩端的微結構（圖 8）可以發現其 stripe 上，Pb 會聚集於電子流的陽極側。

鉛的擴散

Jae-Woong Nah, Jong Hoon Kim 等人發表在 Acta Materialia[13]，研究了 97Pb-3Sn / 37Pb-63Sn 的複合鉛錫。晶片端以 TiW / Cu / electroplated Cu 作為 UBM 與 97Pb-3Sn 接合，而在基板側則以 electroless Ni / Au 與 37Pb-63Sn 鉛料接和。於 140°C 下通入 $2.55 \times 10^4 \text{ A/cm}^2$ 的電流，可以發現到鉛為主要的擴散載子隨電子流方向移動。並發現因為鉛的擴散 97Pb-3Sn 會轉變為 83Pb-17Sn，這使得 Cu₆Sn₅ 的析出與成長速度變快，最後讓 Cu UBM 快速耗盡而生成 Void 發生破壞。同時 Liu YH, and Lin KL 等人也提出相似結構下的電遷移[14]。

焦耳熱效應

在 S.H. Chiu 與 Chih Chen 等人發表於 APL 2006 的文獻當中指出 [15]。鉛錫接點當通電作用下，產生的焦耳熱效應，對鉛錫溫度的影響。提出利用紅外線顯像技術對通電的覆晶結構，驗證當熱點存在，由鉛導線進入鉛錫處。（圖 9）而焦耳熱效應會進一步導致電阻的上升，稱為 TCR。

$$TCR = \left(\frac{R_1 - R_0}{R_0} \right) \left(\frac{1}{T_1 - T_0} \right) \quad (5)$$

其效應的校正可以使得在前段落回顧中，推求 Black's equation 的 n 與活化能 Q 上，有需要溫度校正，讓其中的解更接近錒錫真實的情況。對於鋁導線以及錒錫接點的研究中，目前還沒有對完整的對厚膜電鍍鍍在錒鉛錒錫電遷移的研究，於是本研究將於下章節的實驗部份，對於在實驗中溫度的量測，電阻的變化在通電中受影響的估計方式，模擬電流聚集的程度，於結論作一個整合討論。以期對於錒錫通電中，其活化能在 Black's equation 有更客觀的推估。

2-3. 電遷移造成錒錫接點破壞的機制

電遷移下造成的孔洞生成

W. J. Choi、E. C. C. Yeh 與 K. N. Tu 等人在 JAP 2003 [16]，利用薄膜 Al/Ni(V)/Cu UBM 的覆晶錒錫試片做研究。將共晶錒鉛試片在 100、125、140°C 的加熱板上，通入 $1.90、2.25、2.75 \times 10^4 \text{ A/cm}^2$ 的電流密度，進行電遷移可靠度的測試，同時紀錄測試過程中的電位變化，發現當共晶錒鉛的晶片與錒錫界面的孔洞，成長越過整個接觸面時，電阻快速上升，而導致迴路斷路。參照紀錄過程中電阻變化與時間的關係圖，可以對應電遷移導致孔洞產生時，電阻的變化。

Hua Ye, Cemal Basaran[10]等人發現在電流推動下，孔洞的生成在陰極側，同時在陽極側發現 hillocks。

在 Y.H. Lin, Y.C. Hu, K. Tu 等人發表於 Acta Materialia 53 (2005) [17]，對於晶片以 UBM 銅與基板的厚膜的鎳，與接合錫鉛接點在電遷移過程中，發現有電遷移造成的孔洞產生。同樣的在破壞機制的研究上，T. Y. Lee 與 K.N. Tu 所發表的在 2001 的 JAP 中[18] (“Electromigration of eutectic SnPb and SnAg3.8Cu0.7”) 提到，在覆晶接點裡使用厚膜的無電鍍鎳作為 UBM，與電鍍厚膜銅作為基板側的墊層，在 1.5 A、120°C 下，進行通電 20、30、39.5 小時的電遷移測試，結果可以發現到厚膜鎳 UBM 快速反應溶解，介金屬化合物迅速成長，產生孔洞，介金屬化合物最遠可以生成到距離鎳 UBM 20 μm 處

K.N. Tu 等人發表在 APL, Vol. 88 (2006) [19]發現鬆餅狀的孔洞 (pancake-type void)。(圖 10)這篇引用提出在 150°C 電流密度 $2.55 \times 10^4 \text{ A/cm}^2$ 下，經過 38 小時孔洞開始在界面產生；但當鬆餅狀的孔洞生成後，只需 5 小時就橫越整個界面，導致斷路。同時以數學模型推求在不同電流密度下，其對應理論孔洞大小，與孔洞的成長速率，再與實驗結果作一個對照。發現數學模型得到的理論值，會與實驗結果的影像結果相近，證明當孔洞生成時，可以利用估計孔洞速率所提出的公式，來有效的估計孔洞生成的大小。

銅金屬墊層快速溶解

Y. H. Lin, C. M. Tsai, Y. C. Hu, Y. L. Lin與C. R. Kao等人發表在 J. Mater. Res. 18 (2003) [20]與J. Electron. Mater. 34 (2005) [21]的研究中展示出與過去文獻中大不相同的破壞機制。研究中發現利用5 μm 厚的銅墊層與鉍錫做接合時，在100 $^{\circ}\text{C}$ 、 $2\times 10^4\text{ A/cm}^2$ 的測試條件下，電遷移會造成銅墊層的快速消耗，最後鉍錫延著銅墊層的方向回流，使銅導線亦反應形成斷路，促使覆晶鉍鉛鉍錫接點的可靠度大幅下降，（圖11）為該研究中觀察銅墊層消耗的情形。

C. Y. Liu, Lin Ke, Y. C. Chuang與S. J. Wang等人在JAP, Vol. 100 (2006) [22]的研究中對銅墊層消耗造成的電遷移破壞作了一系列的分析。該研究中對於銅膜的反應速率、介金屬化合物的成長與反應形成的微結構分佈都有很詳細的探討。

2-4. 鉍錫電流密度分布的模擬

C. C. Yeh與K. N. Tu在J. Applied Physics Vol. 88 (2000) [23]發表的研究中，應用有限元素分析法探討兩種結構對於電性分佈的影響，其一是轉角結構，另一為導線中的孔洞結構。在分析的結果中發現，此兩結構會造成電性分佈上呈現有很大的電流密度梯度，由電流密度梯度為驅動力始得電遷移的破壞皆發生於低電流密度處。除此之外，研究中也改

變有限元素模型的參數，如厚度、寬度等，藉此分析各參數對於電遷移測試的影響，兩結構如（圖12）所示。

Everett C. C. Yeh, W. J. Choi與K. N. Tu等人發表在Applied Physics L. Vol. 80（2002）[24]的研究中，提及導線與鉚錫接點幾何型狀的差異造成鉚錫接點內部的電流集中效應，並由實驗的結果證實此現象會造成鉚錫接點中電流集中處有孔洞生成，且使鉚錫在電遷移可靠度測試的結果不如預期，結果推得如在設計中引入可減緩電流集中效應的方法，可以提高鉚錫接點的電遷移測試可靠度。鉚錫內部電流密度分布分析結果如（圖13）所示。

2-5. 減緩電遷移現象的應變與討論

在覆晶鉚錫接點的設計中，可以更換其他類型的材料或更改結構的設計，藉此來減緩電流集中效應造成電遷移破壞的情況，造成鉚錫接點可靠度的改善。

更換 UBM 的種類

T. L. Shao, S. W. Liang 等人發表在 JAP 2005[7]，提出當五種不同結構的晶片端 UBM，分別為薄膜：Ti/Cr-Cu/Cu、Al/Ni(V)/Cu，厚膜：Cu、Ni、Cu/Ni。以 crowding ratio 來判別電流聚集效應的嚴重與否，研究中定義 Crowding ratio 為最大電流密度除以 UBM 處的平均

電流密度。模擬與實驗數據可以由 crowding ratio 值越大，其破壞時間越短來驗證。結果發現厚膜 UBM 可以有效的減緩電流聚集效應。

微結構減緩電遷移

進一步再就 UBM 通電下所導致破壞的實驗，Ni/Cu 結構方面，Y.L. Lin 等人於 JEM 2006[25]，提出錫鉛覆晶接點以 sputtered Ni/Cu 的 UBM 於 150°C 通入 $5 \times 10^3 \text{ A/cm}^2$ ，與 30°C 通 $3.5 \times 10^4 \text{ A/cm}^2$ ，基板金屬墊層為厚 Cu。以 in-situ 的模式觀察溫度分佈，發現到區域溫度以鉛導線進入點的確較接點其他地方為高溫。電子流加速區域 Ni UBM 的消耗速率，研究提出在通電中，會有孔洞的產生或是多孔結構，彼此競爭，有多孔結構就不會造成孔洞發生，通電所需的破壞時間就會增長；反之若孔洞成核發生，則可以觀察到 UBM 降低其導電性與接點破壞機制為孔洞生成與成長。(圖 14) 分別為電子進入時，微結構成份鑑定。

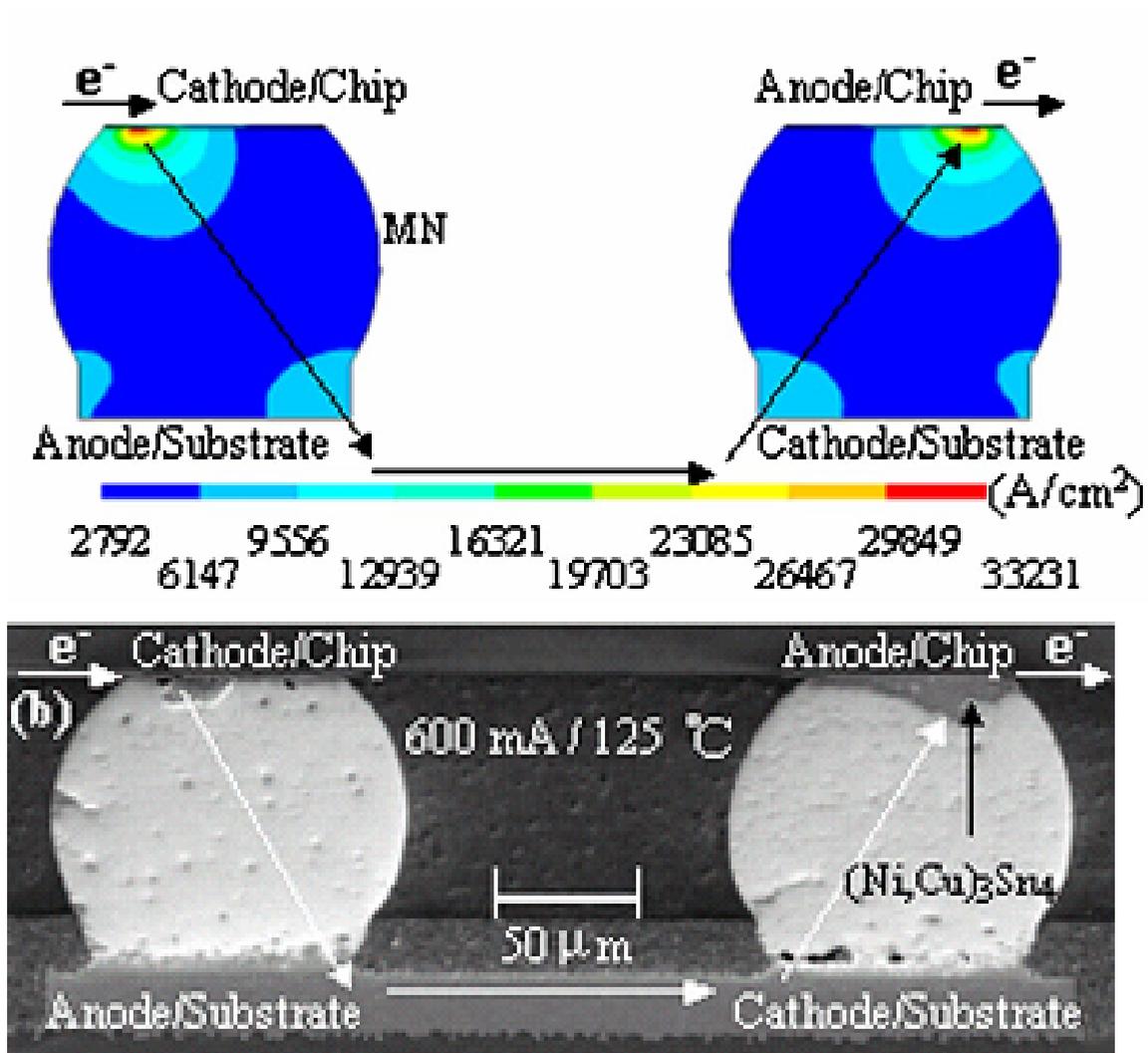


圖 5 SAC 銲錫經過 1431 小時通電流 $1.68 \times 10^4 \text{ A}\cdot\text{cm}^{-2}$ ，孔洞生成於導線進入銲錫處

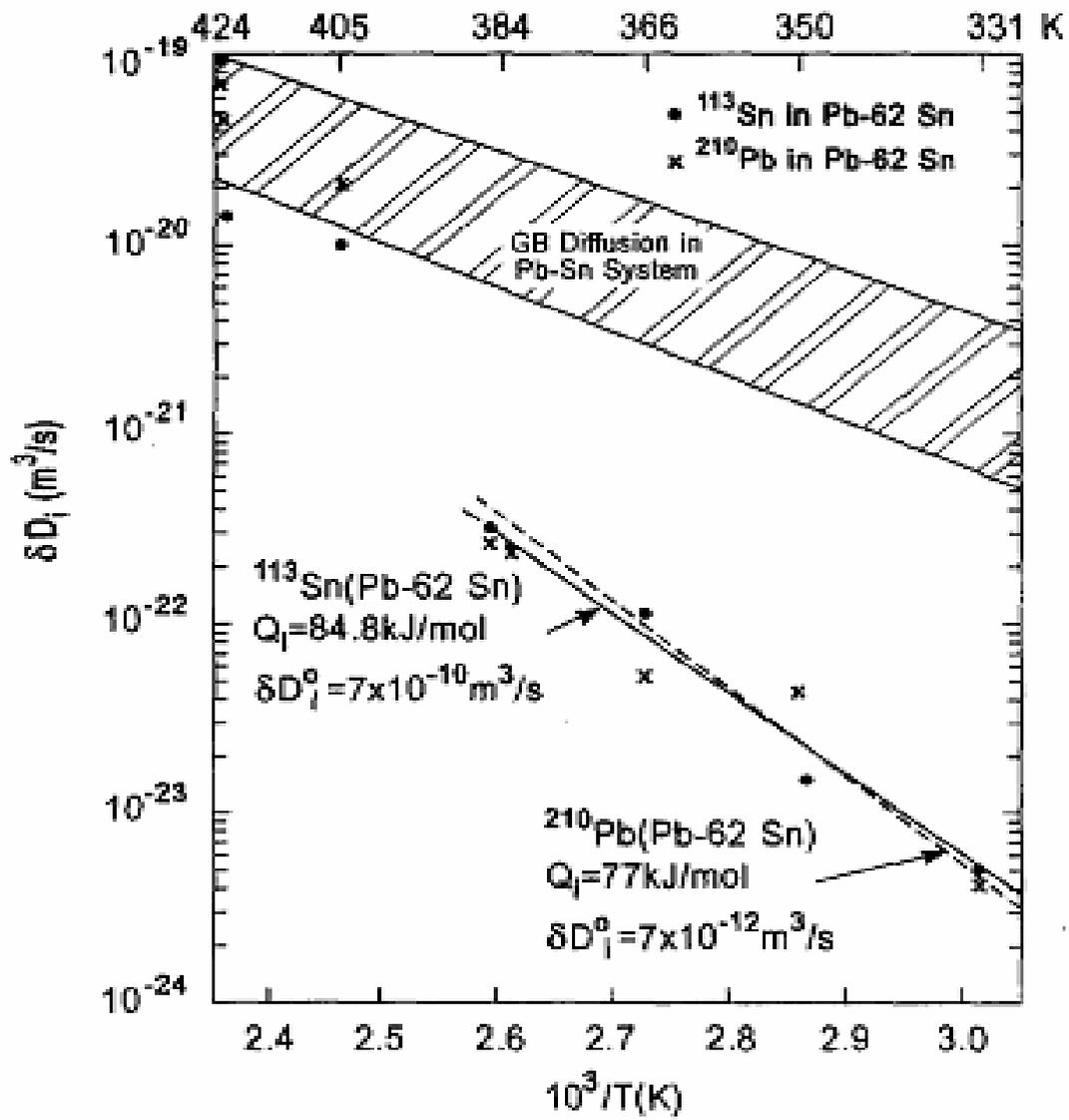


圖 6 利用 Arrhenius equation : $D = D_0 \exp(-Q/RT)$

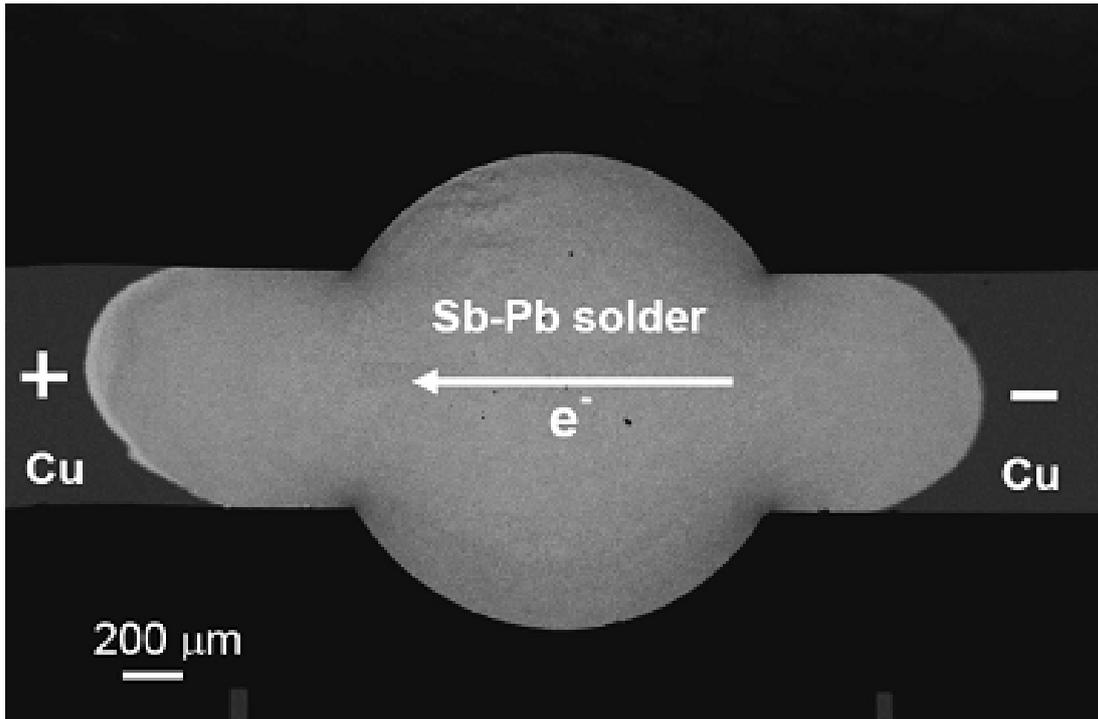


圖 7 共晶錫鉛觀測電流作用後 segregation 的試片結構

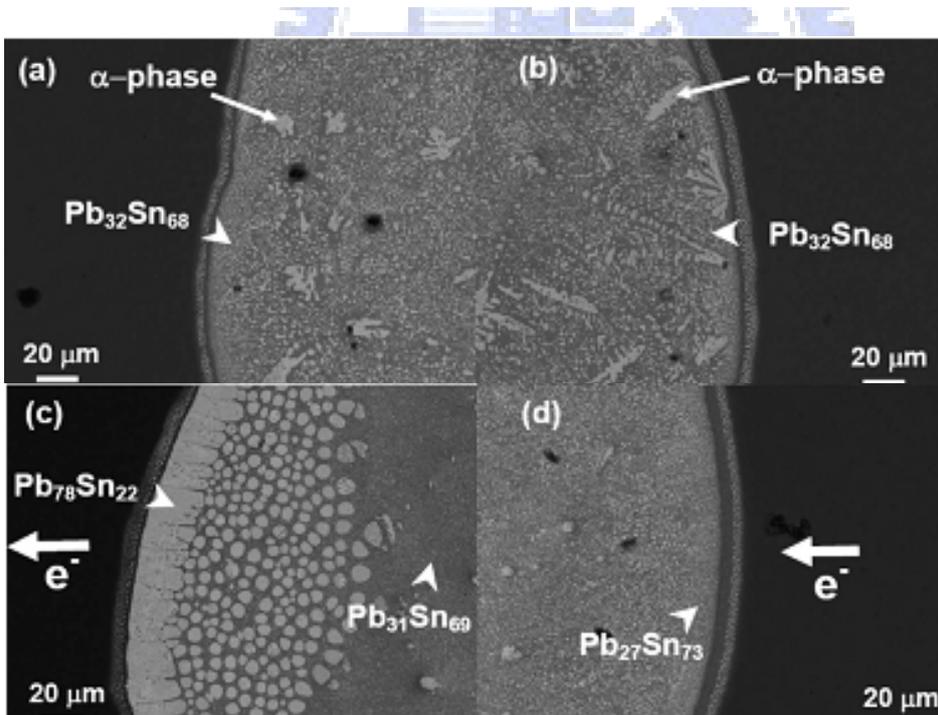


圖 8 錫鉛錒錫的兩端微結構 SEM 影像。(a)(b)通電前、(c)(d)通電後

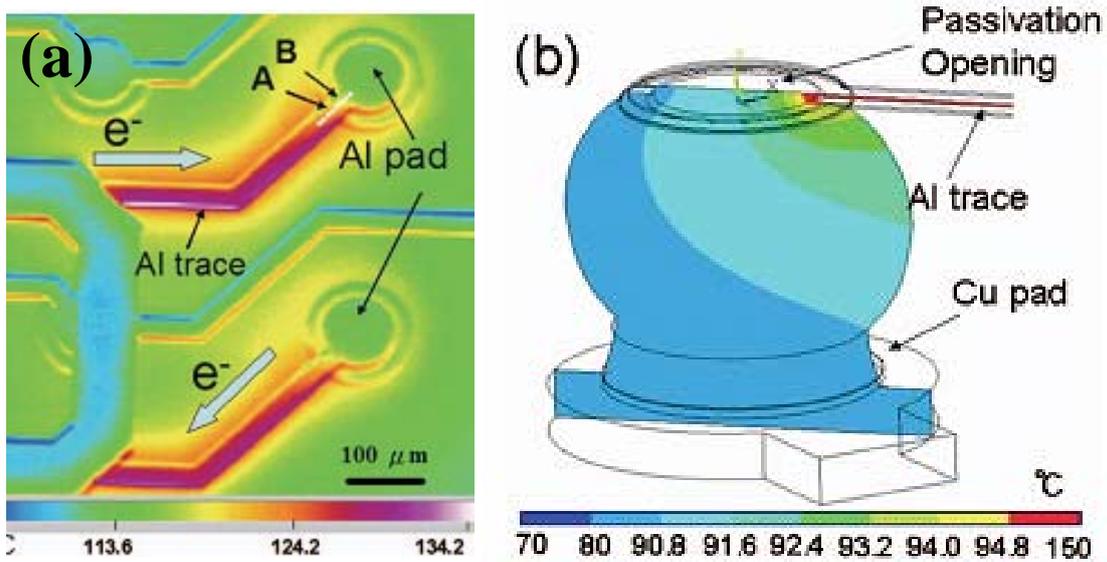


圖 9 (a)通入 0.59 A 電流，以紅外線顯像儀觀測到的溫度分布。
 (b)通入電流時，錐錫內部溫度分布模擬

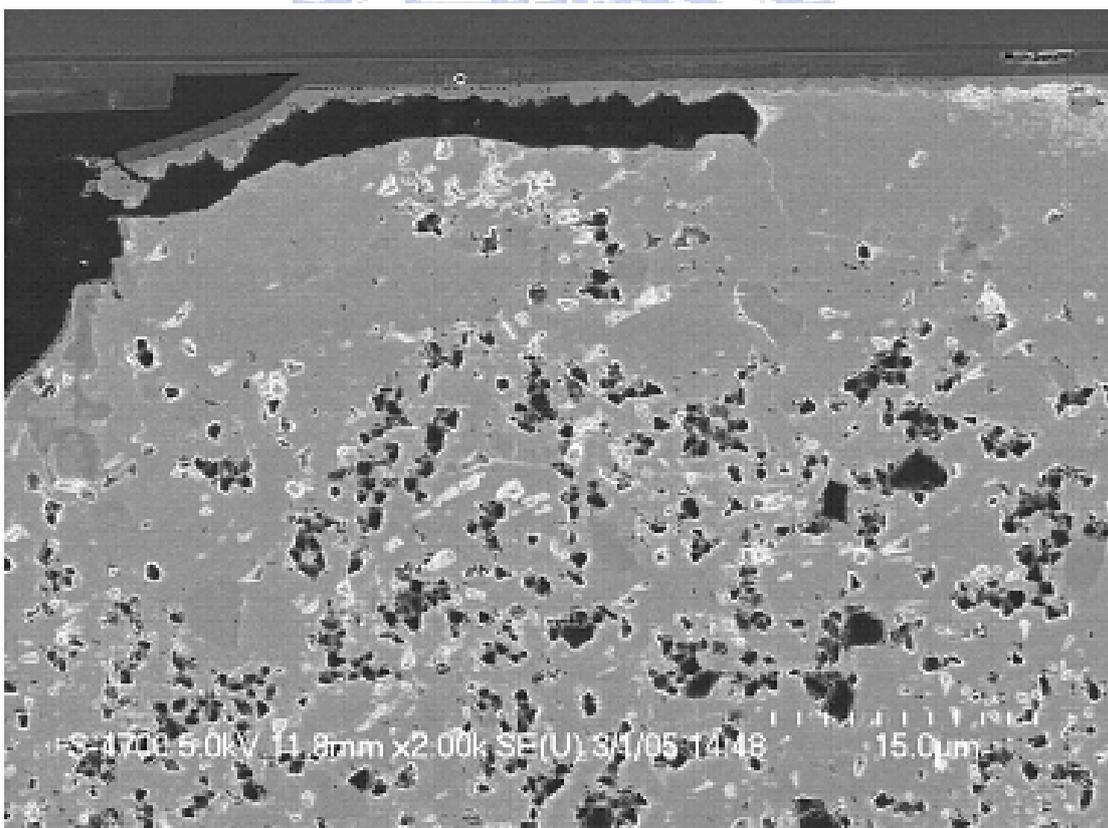


圖 10 鬆餅狀的孔洞示意圖

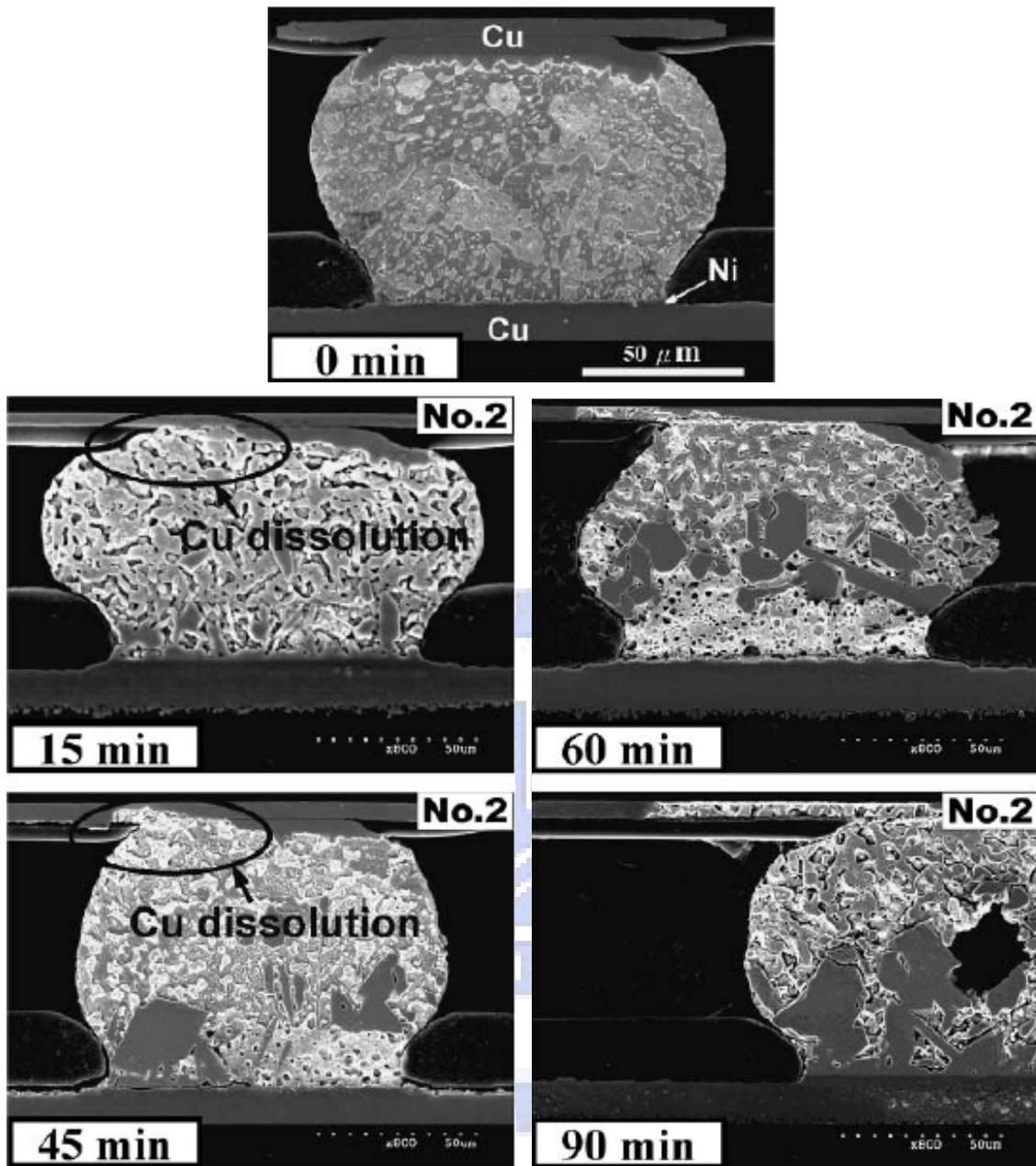


圖 11 銅墊層快速反應示意圖

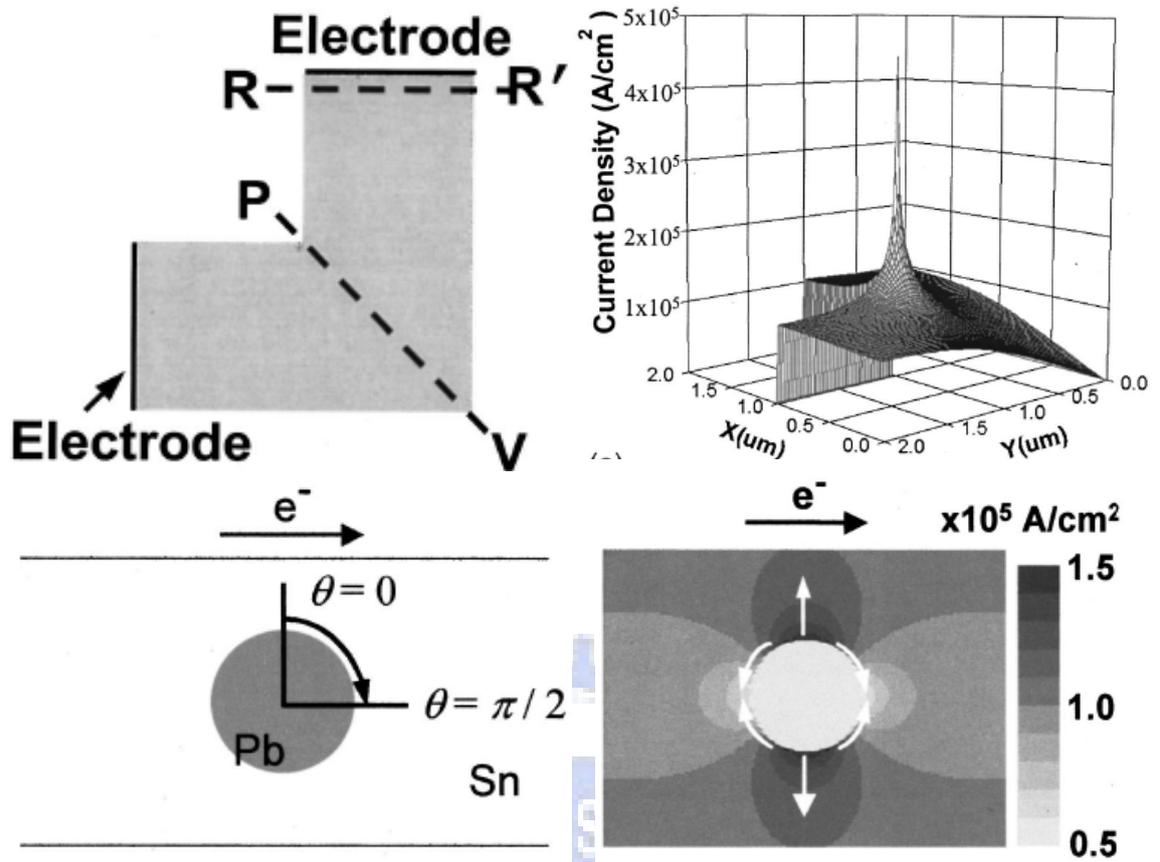


圖 12 兩不同結構之有限元素分析結果

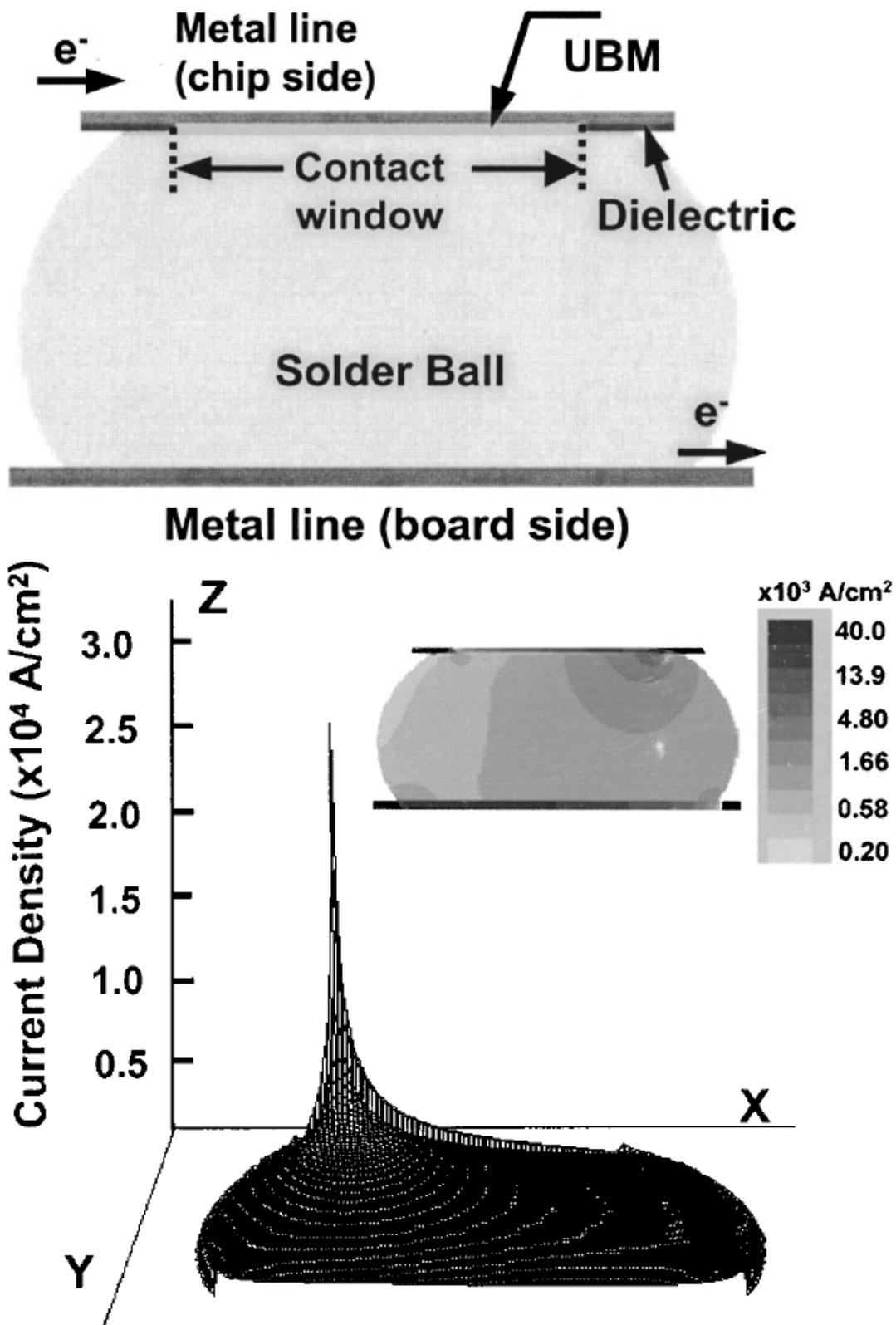


圖 13 有限元素分析鉛錫內部電流密度分布示意圖

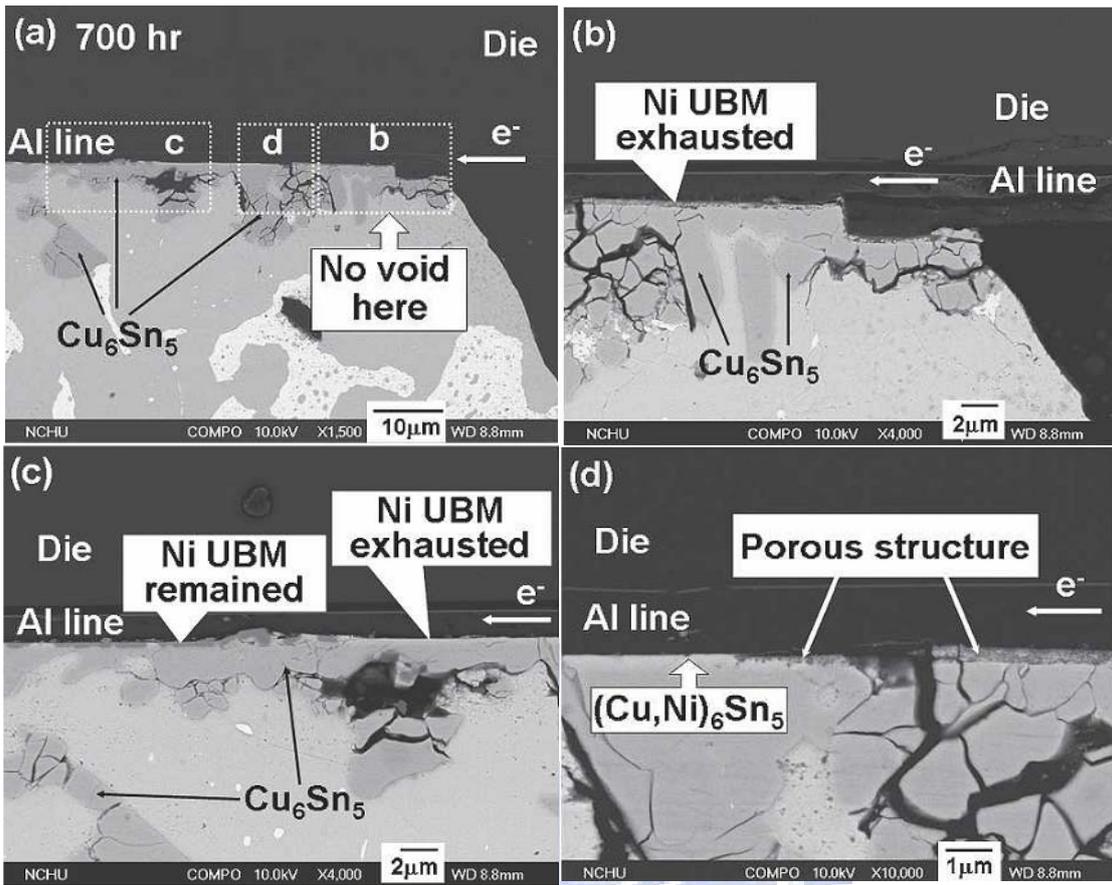


圖 14 電子流進入處，微結構 SEM 圖