

管理學院(工業工程與管理學程)碩士班

## 摘要

本研究採用資料包絡分析法 (Data Envelopment Analysis, DEA), 針對台灣上市、上櫃主要的 24 家印刷電路板廠商, 就其民國 88 年至 90 年主要績效指標, 進行連續多期績效分析, 提供相對無效率廠商改善對策以提昇效率及優化資源配置, 並提出其努力的參考標竿。而資料包絡分析法是一種用以衡量具有共同多項投入和產出的事業單位之相對效率及管理績效。本研究更進一步利用多階式效率評選法及多階式最佳整合效率值變化排序法, 進行先同類產品群後異類產品群廠商之多階式最佳整合組合模式, 即生產同類產品的各個印刷電路板廠商群先進行水平式的整合, 再進行異類產品群廠商之垂直式的整合, 其過程乃經由計算多種廠商整合組合之個體及產業之相對效率值的變化, 以找出印刷電路板產業最適整合組合。

由實證研究結果顯示：

1. 民國 90 年之總效率值為 0.796, 而純粹技術效率和規模效率值分別為 0.834 及 0.984, 表示印刷電路板產業之無效率主要源自於技術之無效率, 而且有 5 家廠商處於規模報酬遞減, 其餘 19 家廠商皆處於固定規模報酬, 即為最適規模且最具生產力。
2. 連續 3 年之效率分析, 從民國 88 年至 90 年之總效率值分別為 0.889、0.894 及 0.796, 表示有呈現衰退的現象, 而其高效率單位家數分別為 10 家、10 家及 7 家, 而非效率單位家數則分別為 14 家、14 家及 17 家, 而在 24 家印刷電路板廠商中, 效率變動呈現進步現象的有 4 家, 維持不變的有 7 家, 呈現上下波動的有 5 家, 及呈現衰退的有 8 家, 此結果可作為經營管理者的一個警訊。
3. 以多階式效率評選法, 進行先水平後垂直之最佳整合組合, 即生產同類產品的印刷電路板廠商群先進行水平式的整合, 再進行異類產品廠商群之垂直式的整合, 這樣的整合模式是比較容易成功的, 並發現產業由 24 家整合成 10 家後, 即可達到最佳的產業效率。

關鍵字：資料包絡分析法、印刷電路板、績效評估、效率、整合、水平購併、垂直購併

# Efficiency Analysis of Operation Integration for Printed Circuit Board Industry in Taiwan --- An Application of Data Envelopment Analysis

Student: Mark Swee-Kee Gan

Advisor : Dr. Shing-Ko Liang

Department of Industrial Engineering and Management

National Chiao Tung University

## Abstract

In this paper we analyze the PCB enterprises in Taiwan between 1999 and 2001 using the Data Envelopment Analysis (DEA), we measure the relative efficiency of PCB enterprises in Taiwan according to liabilities, common share, operating expenses, number of employees, revenues, operating income and non-operating income in the period from 1999 until 2001. DEA is a methodology for analyzing the relative efficiency and managerial performance of productive units, having the same multiple inputs and multiple outputs, we provide the suggestions of the efficiency improvement for those inefficiency units as to improve the relative efficiency by re-allocate the resources and the reference set of efficiency units for improvement. This paper used the multiple levels of integration method and conducted the horizontal merger first then the vertical merger later to evaluate the possible mergers and acquisition set and conclude the most suitable combination.

We have reached the major conclusions as following:

1. The technical efficiency scores, for which is under the constant- returns- to- scale assumption (CCR model) in 2001 was 0.796, while the pure technical efficiency scores (variable- returns- to-scale ,BCC model) was 0.834 and the scale efficiency was 0.984, indicated that the source of the technical inefficiency was due to the pure technical inefficiency, 5 out of the 24 PCB decision making units (DMUs) were under the decreasing returns-to-scale while others remained as constant returns-to-scale, for which has better productivity.
2. The average technical efficiency in the period of 1999 ~2000 was decline; they were 0.889, 0.894 and 0.796 respectively. The number of efficiency units in the period was 10, 10 and 7 respectively, while the number of the inefficiency units was 14, 14 and 17 respectively. For the level classification of the efficiency, among the 24 PCB decision making units, there was 4 units with the efficiency improved continuously, 7 units

remained unchanged, 5 units was bouncing and 8 units was decline. This is a sign to the management team of the PCB enterprises.

3. For the part of merger, we used the method of multiple level integration, we started with horizontal merger first, then the vertical merger, and this is the most popular way that the merge most likely to happen and success, we find that the average technical efficiency was optimized by integrated the 24 PCB DMUs to 10.

Key words: Data Envelopment Analysis, Printed Circuit Board, Performance Assessment, Efficiency, Integration, Horizontal Merger, Vertical Merger.



# 誌謝

時光荏苒，又是鳳凰花開，驪歌輕唱的時節，對於工作多年後再重返校園重拾書本的我，更珍惜這一份緣。進入交大管理學院，除了得以一窺學術殿堂之美，也有幸結識了許多良師和益友，受惠良多。

本論文得以順利完成，首先要感謝恩師梁馨科教授的諄諄教誨及悉心引導。在論文撰寫時間，舉凡題目的擬訂，研究架構的建立，研究方法的應用等，都給予耐心和親切的指導，老師的教誨之恩，永誌難忘，在此謹由衷向 恩師致上最深的敬意。

論文口試期間，承蒙劉復華及陳良斌兩位教授在百忙之中，撥冗審閱本論文，不吝予以指正論文的缺失，並惠賜寶貴的意見，使本論文能以更嚴謹及完備的面貌付梓，特此致上最誠摯的謝意。

論文寫作期間，承蒙王嘉男學長、坤興同學、俊霖和亮志學弟提供寶貴的資料和意見，並在主管 Mr. Frank Yankello, Mr. Kevin Stein、公司同事舒媛、蓮珠和靜儀的鼎力相助之下得以完成本論文，深厚的情誼將永銘於心。

最後僅以此論文獻給我最誌愛的父母及家人，感謝你們在我求學生涯中給予無比的鼓勵和支持。



# 目錄

中文摘要	I
英文摘要	II
誌謝	IV
目錄	V
圖目錄	VIII
表目錄	XI
附表目錄	XIV
第一章 緒論	1
1.1 研究背景與動機	1
1.2 研究目的	2
1.3 研究範圍	3
1.4 研究流程	3
第二章 台灣主機板產業簡介	5
2.1 印刷電路板發展之回顧	5
2.1.1 搖籃期	5
2.1.2 發展期	7
2.1.3 多層板期	8
2.1.4 增層電路板期	10
2.2 全球印刷電路板產業現況	11
2.3 台灣印刷電路板產業現況	13
2.3.1 市場分析	13
2.3.2 進出口統計分析	15
2.3.3 台灣印刷電路板產品分析	16
2.4 印刷電路板產品簡介	18
2.4.1 印刷電路板產品的分類	19
2.4.2 印刷電路板主要材料簡介	28
2.5 印刷電路板的製作流程	36
2.5.1 內層圖案（線路）製程	38
2.5.2 積層壓合製造流程	41
2.5.3 鑽孔	44
2.5.4 電鍍	47
2.5.5 外層圖案製作	51
2.5.6 防焊阻絕層	53
2.5.7 最終加工工程	55
第三章 文獻探討	57
3.1 效率衡量之概念	57

3.2	效率衡量方法之比較-----	60
3.3	資料包絡分析法之理論基礎-----	65
3.4	資料包絡分析法之特性與限制-----	68
3.5	資料包絡分析法之使用程序-----	70
3.6	資料包絡分析法之相關文獻-----	72
3.7	資料包絡分析法應用於印刷電路板產業之相關文獻-----	74
3.8	企業整併-----	75
3.8.1	企業購併概念與型態-----	75
3.8.2	企業購併的動機-----	78
3.8.3	企業購併的風險-----	83
第四章 研究方法-----		85
4.1	資料包絡分析法之模式及基本原理-----	85
4.1.1	柏拉圖最適境界(Pareto Optimality)-----	85
4.1.2	效率前緣生產函數法-----	85
4.2	CCR 模式-----	86
4.3	BCC 模式-----	90
4.4	資料包絡分析法評估結果之分析-----	93
4.4.1	效率分析-----	93
4.4.2	效率排序-----	95
4.4.3	總效率、純粹技術效率、規模效率-----	97
4.4.4	效率參考集合-----	98
4.4.5	差額變數分析-----	98
4.4.6	敏感度分析-----	99
4.4.7	規模報酬分析-----	99
第五章 實證研究-----		101
5.1	研究樣本之選取-----	102
5.2	投入產出變數之選取-----	102
5.3	資料來源-----	104
5.4	相關係數分析-----	107
5.5	資料包絡分析法之模式選取-----	108
5.6	資料包絡分析法之實證結果與分析-----	111
5.6.1	效率評估結果-----	111
5.6.2	效率參考集合分析-----	115
5.6.3	差額變數分析-----	119
5.6.4	規模報酬分析-----	123
5.6.5	敏感度分析-----	125
5.7	效率分類-----	129

5.8	效率排序-----	132
5.9	多階式效率評選法-----	149
5.9.1	連續 3 年效率分類的變動之比較-----	152
5.10	企業整合-----	153
5.10.1	先同類產品群商後異類產品群廠商之整合模式-----	155
5.10.2	多元開放式最佳組合整合模式-----	162
5.10.3	最佳整合模式之比較-----	166
5.11	實證分析總結-----	168
第六章	結論與建議-----	172
6.1	結論-----	172
6.2	研究貢獻-----	174
6.3	研究限制-----	174
6.4	未來研究方向及建議-----	175
參考文獻	-----	176



# 圖目錄

圖 1-1	研究流程-----	4
圖 2-1	單面印刷電路板-----	8
圖 2-2	雙面圖案的連接法-----	8
圖 2-3	電鍍貫穿孔法-----	9
圖 2-4	增層法-----	10
圖 2-5	1997-2001 全球電路板產值變化-----	12
圖 2-6	2001 年台灣電路板產品層別比重分配圖-----	16
圖 2-7	印刷電路板產品應用狀況-----	28
圖 2-8	銅箔基板上、下游產業關聯圖-----	33
圖 2-9	台灣印刷電路板產業結構-----	35
圖 2-10	印刷電路板製作流程圖-----	37
圖 2-11	內層圖案製作-----	38
圖 2-12	使用壓合機的多層積層製程-----	42
圖 2-13	積層壓合機（熱板式）的模式圖-----	43
圖 2-14	鑽孔的流程-----	45
圖 2-15	鑽孔的流程-----	46
圖 2-16	樹脂面處理工程-----	48
圖 2-17	無電解銅的製程-----	49
圖 2-18	電解鍍銅的製程-----	51
圖 2-19	外層圖案製作-----	53
圖 2-20	防焊阻絕層的製程-----	54
圖 2-21	最終加工工程的製作-----	56
圖 3-1	效率分類圖-----	58
圖 3-2	技術效率與價格效率圖-----	67
圖 3-3	依規模報酬與導向區分之資料包絡分析法模式圖-----	68



圖 3-4	資料包絡分析法使用程序-----	70
圖 3-5	資料包絡分析法使用程序圖-----	72
圖 4-1	效率前緣示意圖-----	86
圖 4-2	整體、技術、規模效率及規模報酬之示意圖-----	91
圖 4-3	純粹技術效率與規模效率圖-----	92
圖 4-4	決策單位之分類-----	94
圖 4-5	效率分類圖-----	95
圖 5-1	民國 88 年印刷電路板廠商總效率值、純粹技術效率值及規模效率值之 比較圖-----	114
圖 5-2	民國 89 年印刷電路板廠商總效率值、純粹技術效率值及規模效率值之 比較圖-----	114
圖 5-3	民國 90 年印刷電路板廠商總效率值、純粹技術效率值及規模效率值之 比較圖-----	114
圖 5-4	相對有效率廠商之被參考次數-----	117
圖 5-5	相對有效率廠商之被參考次數-----	118
圖 5-6	相對有效率廠商之被參考次數-----	119
圖 5-7	民國 90 年同類產品群(水平式)多階式最佳整合效率值變化圖-資訊板廠 商-----	157
圖 5-8	民國 90 年同類產品群(水平式)多階式最佳整合效率值變化圖-通訊板廠 商-----	158
圖 5-9	民國 90 年同類產品群(水平式)多階式最佳整合效率值變化圖-IC 載板及 光電板-----	159
圖 5-10	民國 90 年異類產品群(垂直式)多階式最佳整合效率值變化表—CCR 模式 -----	160
圖 5-11	先水平後垂直多階式最佳組合之總效率值變化幅度圖-----	161
圖 5-12	先水平後垂直多階式最佳組合總效率值之變化圖-----	162
圖 5-13	民國 90 年多階式最佳整合組合效率值變化圖—CCR 模式-----	165

圖 5-14	民國 90 年多階式最佳整合組合效率值變化及變化幅度圖---CCR 模式--	165
圖 5-15	民國 88 年-全體印刷電路板廠商三種效率排序法及每股盈餘之比較圖---	169
圖 5-16	民國 89 年-全體印刷電路板廠商三種效率排序法及每股盈餘之比較圖---	169
圖 5-17	民國 90 年-全體印刷電路板廠商三種效率排序法及每股盈餘之比較圖---	170



# 表目錄

表 2-1	2000/2001 全球各地區電路板業產值衰退比較-----	12
表 2-2	2000/2001 年台灣電路板產品層別比較-----	17
表 2-3	2000/2001 全球電路板產業各種產品產值衰退比較-----	17
表 2-4	印刷電路板之種類-----	21
表 2-5	印刷電路板和應用電子產品 / 板厚關係-----	22
表 2-6	單面板應用產品分類表-----	24
表 2-7	雙面板應用產品分類表-----	25
表 2-8	多層板應用分類-----	26
表 2-9	軟性電路板之優缺點比較-----	27
表 2-10	銅箔基板之分類-----	31
表 3-1	資料包絡分析法要重理論之演進表-----	73
表 3-2	近年來以資料包絡分析法分析印刷電路板產業之相關研究表-----	74
表 4-1	CCR 效率值之類型-----	89
表 5-1	投入產出資料變數來源表-----	104
表 5-2	民國 90 年各印刷電路板廠商的基本資料表-----	105
表 5-3	民國 89 年各印刷電路板廠商的基本資料表-----	106
表 5-4	民國 88 年各印刷電路板廠商的基本資料表-----	107
表 5-5	民國 88 年至 90 年相關係數分析表-----	108
表 5-6	實證研究分析模式整理表-----	110
表 5-7	民國 88 年至 90 年全體印刷電路板廠商效率值分析表-----	113
表 5-8	民國 88 年至 90 年全體印刷電路板廠商各項效率平均值比較表-----	115
表 5-9	民國 90 年度全體印刷電路板廠商參考集合分析表- CCR 模式-----	116
表 5-10	民國 89 年度全體印刷電路板廠商參考集合分析表- CCR 模式-----	117
表 5-11	民國 88 年度全體印刷電路板廠商參考集合分析表- CCR 模式-----	118
表 5-12	民國 90 年各印刷電路板廠商之差額變數分析表--CCR 模式-----	121

表 5-13	民國 90 年各印刷電路板廠商之差額變數分析表--BCC 模式-----	122
表 5-14	民國 88 年至 90 年全體印刷電路板廠商規模報酬表-----	124
表 5-15	民國 90 年投入產出變數敏感度分析表 – CCR 模式-----	127
表 5-16	民國 90 年投入產出變數敏感度分析表 – BCC 模式-----	128
表 5-17	民國 88 年至 90 年總效率分類表-----	130
表 5-18	民國 88 年至 90 年純粹技術效率分類表-----	131
表 5-19	民國 90 年總效率效率之效率排序表: 模式(一)被參考次數效率排 序法-----	133
表 5-20	民國 89 年純粹技術效率之效率排序表: 模式(一)被參考次數效 率排序法-----	134
表 5-21	民國 88 年純粹技術效率之效率排序表: 模式(一)被參考次數效 率排序法-----	135
表 5-22	民國 88 年至 90 年總效率排序表:模式(一)被參考次數效率排序法-----	126
表 5-23	民國 90 年總效率排序表: 模式(二)增減高效單位之敏感度分析法-----	138
表 5-24	民國 89 年總效率排序表: 模式(二)增減高效單位之敏感度分析法-----	139
表 5-25	民國 88 年總效率排序表: 模式(二)增減高效單位之敏感度分析法-----	140
表 5-26	民國 88 年至 90 年總效率排序比較表: 模式(二)增減高效單位之敏感度 分析法-----	141
表 5-27	民國 90 年總技術效率表: 模式(三)Super-efficiency 排序法-----	142
表 5-28	民國 89 年總技術效率表: 模式(三)Super-efficiency 排序法-----	143
表 5-29	民國 88 年總技術效率表: 模式(三)Super-efficiency 排序法-----	144
表 5-30	民國 88 年至 90 年總效率排序表:模式(三) Super-efficiency 排序法-----	145
表 5-31	民國 90 年-全體印刷電路板廠商三種效率排序法之比較一覽表-----	146
表 5-32	民國 89 年-全體印刷電路板廠商三種效率排序法之比較一覽表-----	147
表 5-33	民國 88 年-全體印刷電路板廠商三種效率排序法之比較一覽表-----	148
表 5-34	民國 90 年第二階段效率評估表-----	149

表 5-35	民國 90 年第三階段效率評估表-----	150
表 5-36	民國 90 年第四階段效率評估表-----	150
表 5-37	民國 89 年第二階段效率評估表-----	151
表 5-38	民國 89 年第三階段效率評估表-----	151
表 5-39	民國 88 年第二階段效率評估表-----	152
表 5-40	民國 88 年第三階段效率評估表-----	152
表 5-41	民國 88 年至 90 年純粹技術效率變動表-----	153
表 5-42	民國 90 年同類產品群(水平式)多階式最佳整合效率值變化表-資訊板廠商 -----	157
表 5-43	民國 90 年同類產品群(水平式)多階式最佳整合效率值變化表-通訊板廠商 -----	158
表 5-44	民國 90 年同類產品群(水平式)多階式最佳整合效率值變化表- IC 載板及 光電板-----	159
表 5-45	民國 90 年異類產品群(垂直式)多階式最佳整合效率值變化表—CCR 模式 -----	160
表 5-46	民國 90 年多階式最佳整合效率值變化表—CCR 模式-----	163
表 5-47	水平--垂直整合模式和多元最佳整合模式之比較-----	167
表 5-48	同類產品群廠商最佳整合組合表-----	170
表 5-49	異類產品群廠商最佳整合組合表-----	171
表 5-50	多元開放最佳整合組合表-----	171

## 附表目錄

附表一	第一階段多階式最佳整合效率值變化表-資訊板廠商-----	180
	第二階段多階式最佳整合效率值變化表-資訊板廠商-----	181
	第三階段多階式最佳整合效率值變化表-資訊板廠商-----	182
附表二	第一階段多階式最佳整合效率值變化表-通訊板廠商-----	183
	第二階段多階式最佳整合效率值變化表-通訊板廠商-----	184
	第三階段多階式最佳整合效率值變化表-通訊板廠商-----	185
	第四階段多階式最佳整合效率值變化表-通訊板廠商-----	186
附表三	第一階段多階式最佳整合效率值變化表-IC 載板及光電板-----	187
	第二階段多階式最佳整合效率值變化表-IC 載板及光電板-----	188
附表四	異類產品廠商第一階段多階式最佳整合效率值變化表-----	189
	異類產品廠商第二階段多階式最佳整合效率值變化表-----	190
	異類產品廠商第三階段多階式最佳整合效率值變化表-----	191
	異類產品廠商第四階段多階式最佳整合效率值變化表-----	192
	異類產品廠商第五階段多階式最佳整合效率值變化表-----	193
附表五	第一階段多階式最佳整合效率值變化表-----	194
	第二階段多階式最佳整合效率值變化表-----	195
	第三階段多階式最佳整合效率值變化表-----	196
	第四階段多階式最佳整合效率值變化表-----	197
	第五階段多階式最佳整合效率值變化表-----	198
	第六階段多階式最佳整合效率值變化表-----	199
	第七階段多階式最佳整合效率值變化表-----	200
	第八階段多階式最佳整合效率值變化表-----	201
	第九階段多階式最佳整合效率值變化表-----	202
	第十階段多階式最佳整合效率值變化表-----	203

第十一階段多階式最佳整合效率值變化表-----	204
第十二階段多階式最佳整合效率值變化表-----	205
第十三階段多階式最佳整合效率值變化表-----	206
第十四階段多階式最佳整合效率值變化表-----	207

