

# 第一章 緒論

## 1-1 前言


在現今競爭激烈的半導體 IC 產業中，光學微影一直是半導體圖案製程的主流技術。電晶體持續朝向更小、更快、更低廉及更省電的方向邁進。爲了降低生產成本提高本身競爭優勢，各個 IC 產業無不積極向更小的關鍵尺寸（Critical Dimension）發展，以往晶圓的元件尺寸每隔 2 至 3 年就會縮小 30%，現今已有元件尺寸小於 45nm 的晶片開始量產。然而伴隨而來的是日趨複雜的製程技術與更爲困難的製程控制，爲了提高良率、增加產能、降低成本，先進的製程控制技術之研究，將可快速有效的提高產業競爭力。



在整個 IC 製程中，微影製程可以說是最關鍵的步驟，往往也成爲 IC 製程的瓶頸，直接關係著最小特徵尺寸的極限，對準與曝光則是微影製程中最重要技術，對準的目的是使得光罩圖案能正確的轉移到光阻層，因爲晶片是由許多結構層疊堆而成，所以若是曝光位置對準不正確，層與層之間的圖形就無法按照原先電路設計的圖形密切配合，而造成短路、斷路及電性不良等等缺陷，使得產品良率降低，增加生產成本，這種層與層圖形覆蓋位置上的誤差我們稱爲覆蓋誤差（Overlay Error）。隨著元件積集度越來越高，微影的次數與複雜度不斷的增加，覆蓋誤差容忍度顯著降低，在數十次光罩圖案轉移過程中，爲使得設計的圖案能正確的轉移，層間對準的動作將是一個重要的基礎，若有任何超出允許的定位誤差，將會使得電路式樣無法正確與前層配合，而使元件產生許多不良特性，使得整體良率降低，而對準誤差的檢測仰賴覆蓋誤差的檢驗設備，層疊(Overlay) 是用以量測一個微影圖案置於晶圓時的精準度，而在晶圓上先前已有定義過的圖案。在刻印小圖案時，必須

取得正確的特徵尺寸並準確地將特徵置於晶圓，以便能與先前微影步驟定義的圖案相配合。由於層疊錯誤會受到光罩或晶圓所影響，因此量測步驟針對晶圓上的曝光區域不同位置進行量測。層疊錯誤也同樣會影響元件尺寸。晶片在設計時須在不同元件之間預留足夠的空間，藉此容許預期發生的層疊錯誤，避免造成元件的故障。但在電晶體加入容許層疊錯誤的空間會讓元件無法縮小，因此如何找出覆蓋誤差產生原因以及覆蓋誤差的控制是未來研究的重點。

## 1-2 研究動機與方法



在 IC 製造過程中，微影製程是最關鍵的製程之一，微影製程的設備成本約佔總成本的三分之一以上，也是晶圓製造的關鍵之一，因此具備精良的微影技術將代表著擁有更高的產業競爭力。在晶圓尺寸增加，關鍵尺寸低於  $0.1 \mu\text{m}$  的今天，誤差產生的原因日漸複雜，因為晶圓尺寸的增加，使得晶圓彎曲與不規則變形幅度提高，非線性的變形量也隨之增加，而關鍵尺寸的縮小，對誤差容忍度降低，直接關係著 CD 最小特徵尺寸的極限，微影即是經由對準曝光而將光罩上電路圖案轉移至晶片上適當的位置，層與層間的圖案疊合差異稱為覆蓋誤差，覆蓋誤差過大而超過 design rule 設計規範將導致元件短路或斷路，並影響產品良率，所以微影覆蓋誤差的最小化與持續良好控制是微影最重要的課題之一。

本研究主題是探討微影製程條件對微影覆蓋誤差造成影響的可能原因，並透過實驗設計(DOE)驗證之，實驗經由適當對準策略的應用，與提出相對應模式之取樣位置與取樣點數之最佳對準取樣策略，可以得到良好的覆蓋誤差控制並提升晶圓之良率。我們將探討了

各晶圓製程可能造成的對準圖案異常,並提出微影對準科技可能改善的方向,將透過實驗設 (DOE)做最佳化設計及參數控制,經由適當對準策略的應用降低 20%微影覆蓋誤差。

### 1-3 文獻回顧

微影製程是半導體 IC 製程中重要的瓶頸,因此微影覆蓋誤差的分析與最佳化,以及如何以更可靠的方法判斷設備以及量測是否異常,一直是個重要的研究課題。國內已有許多相關問題的探討。張國浩討論在不同數量的取樣時,取樣策略與覆蓋誤差模式的選擇與影響;而吳文章(1999)則探討利用比較不同覆蓋誤差模式之差異性,濾除系統性誤差源,修正覆蓋誤差模式,可有效改善覆蓋誤差。在國外覆蓋誤差相關問題探討中有許多針對微影覆蓋模型的建立之文章,最早探討覆蓋誤差的文章是。以 Van der Pauw 電阻結構分析覆蓋誤差之模式,是最早利用  $x$ 、 $y$  方向的平移、旋轉及放大來建立覆蓋誤差模型,分析覆蓋誤差的研究。之後使用 inter-field 及 intra-field 誤差來描述微影覆蓋之誤差並以位移、放大、轉動、三階及五階之trapezoid 效應來建立模型。Fink(1994)開始針對取樣點位置與估測可靠度作評估,發現對稱的取樣區塊會得到較正確的估測結果。由以上這些研究方向得知分析微影覆蓋誤差產生之原因,建立更適當的覆蓋誤差模式,探討微影製程條件對微影覆蓋誤差造成影響的可能原因,經由適當對準策略的應用,提出相對應模式之取樣位置與取樣點數之最佳對準取樣策略,可以得到良好的覆蓋誤差控制並提升晶圓之良率,這將是我們探討主要方向。

## 1-4 本文架構

本碩士論文架構，共分爲五章。第一章爲緒論，說明研究背景與動機。第二章爲半導體製程簡介及微影製程與覆蓋誤差介紹，對現今半導體製程作一簡介，並特別針對本論文所要探討的微影製程，對準系統與對準誤差及設備作進一步的說明。第三章將說明本論文所使用的實驗設備與實驗方法。第四章爲降低微影覆蓋誤差的最佳配置及降低由對準誤差所引發之覆蓋誤差之實驗結果與討論。第五章爲結論。



## 第二章 半導體微影製程與覆蓋誤差

微影製程技術在 IC 製造中一直扮演著舉足輕重的角色，隨著 IC 產品技術需求的提升，微影技術也需不斷地提高解析度以製作更微小的特徵尺寸，IC 的密度越高，操作速度越快、平均成本也越低，因此半導體廠商無不絞盡腦汁要將半導體的線寬縮小，以便在晶元上塞入更多電晶體。微影技術的發展，一直以來都象徵著製程的進步、線寬能否再微縮化等等內容，在半導體產業裡具有重大的指標意義。原本根據國際半導體技術藍圖 (ITRS) 所預估的微影技術需求如圖 2.1：微影技術的曝光波長從過去的 G-line (436 奈米)，I-line (365 奈米)，一直發展到現在的深紫外光 (248 奈米、193 奈米)，而後曝光波長 157 奈米光學微影技術將會取代 193 奈米光學微影技術成為 2007 年 65 奈米世代第一選擇。

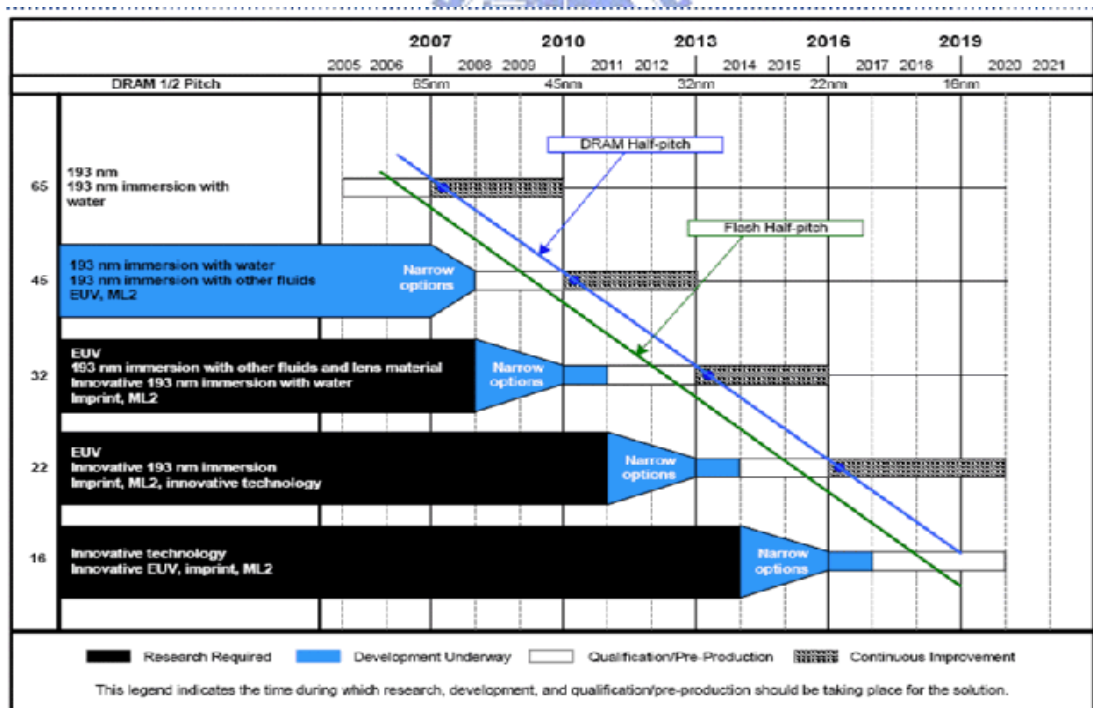


圖 2.1 ITRS 半導體技術藍圖

通常晶片製作所需的光罩數目與微影次數代表了該晶片的複雜程度，而整個 IC 製程

是否能向更小的特徵尺寸邁進，也有賴於微影製程技術的改良，其中以光阻塗佈、曝光及顯影三大步驟是微影製程的關鍵點，ADI 則是爲了找出有缺陷的產品，以便重新進行微影製程，避免不必要的損失。在曝光過程中，光罩圖像在轉移到光阻層時，因爲晶圓對準系統、設備本身、晶圓本體及外在環境等因素，導致在光阻層上成像位置與上一的圖案的對準有偏差，稱爲覆蓋誤差，在線寬只有  $0.1\sim 0.25\ \mu\text{m}$  以下的製程中，覆蓋誤差對整個微影製程的良率將會有很大的影響，因此對於微影覆蓋誤差的檢測與改善，是增進生產良率的一個重點。

## 2-1 半導體微影製程簡介



半導體製程的完整製程相當複雜，由矽晶片到晶片功能製造完成，約需經過數以百道的不同製程步驟，耗時約一到二個月的時間才可完成，其中涵蓋的製程技術可說相當廣泛，一般可分爲擴散製程，離子植入製程，化學機械研磨，薄膜沉積，蝕刻製程，以及本論文所要探討的微影製程。下圖 2.2 爲半導體製程的簡易流程圖，經過多次的薄膜成長，圖型曝光，蝕刻等等步驟，一直到成品完成，需經過數以百道的不同製程，晶片功能製作完成後，需經過電性及良率的測試；再接下來需將通過良率測試的晶片作封裝，使晶粒經適當的保護包裝成可附著在電路板上的元件；最後再經過最後的測試 (FT: Final Test)，即完成所有製程。圖 2.3 爲半導體產品剖面示意圖、圖 2.4 爲半導體產品的 SEM 剖面圖。如何將這些製程最佳化，使製程的穩定度與良率提高，一直是各晶圓廠所要努力的方向。

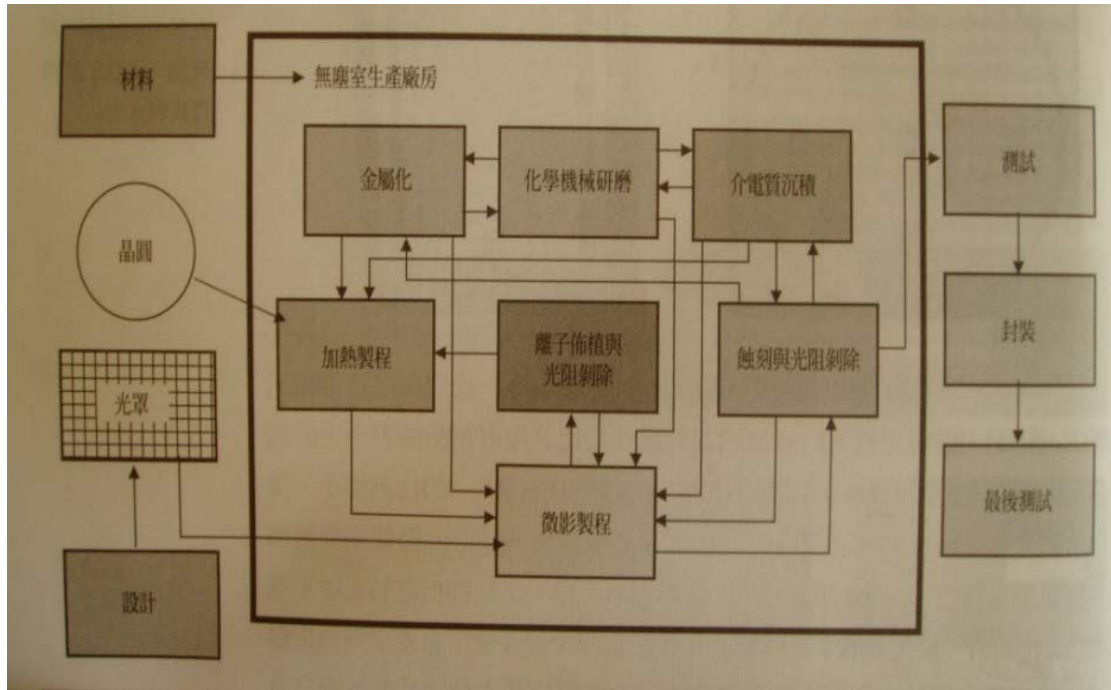


圖 2.2 半導體製程流程圖

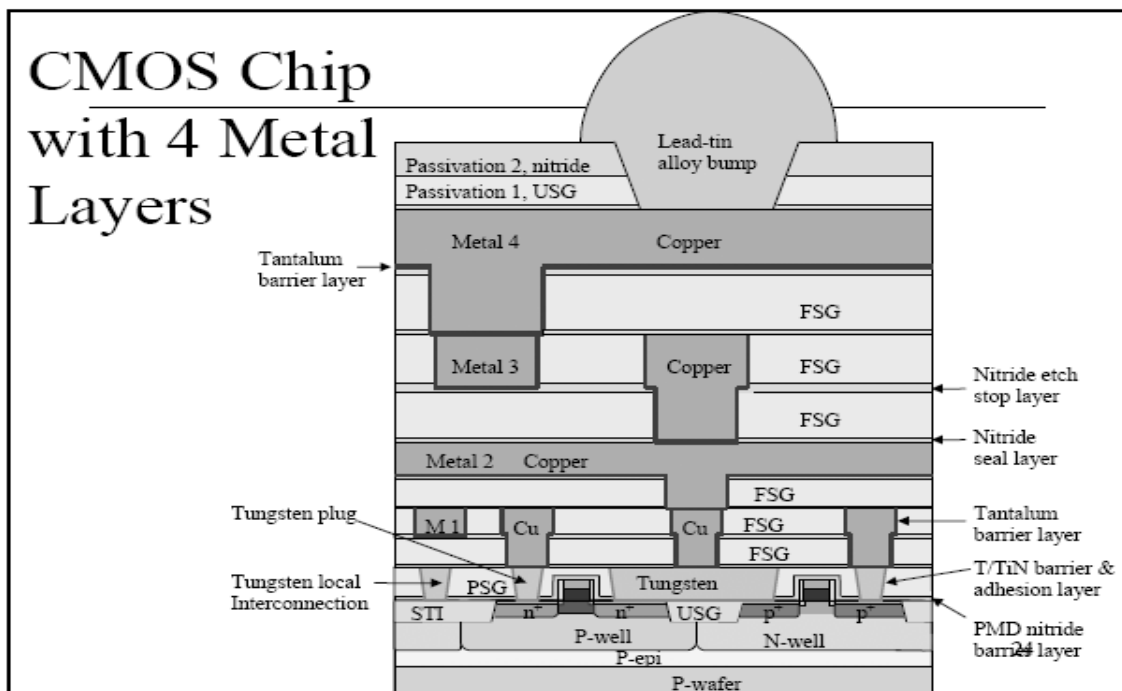


圖 2.3 半導體產品剖面示意圖

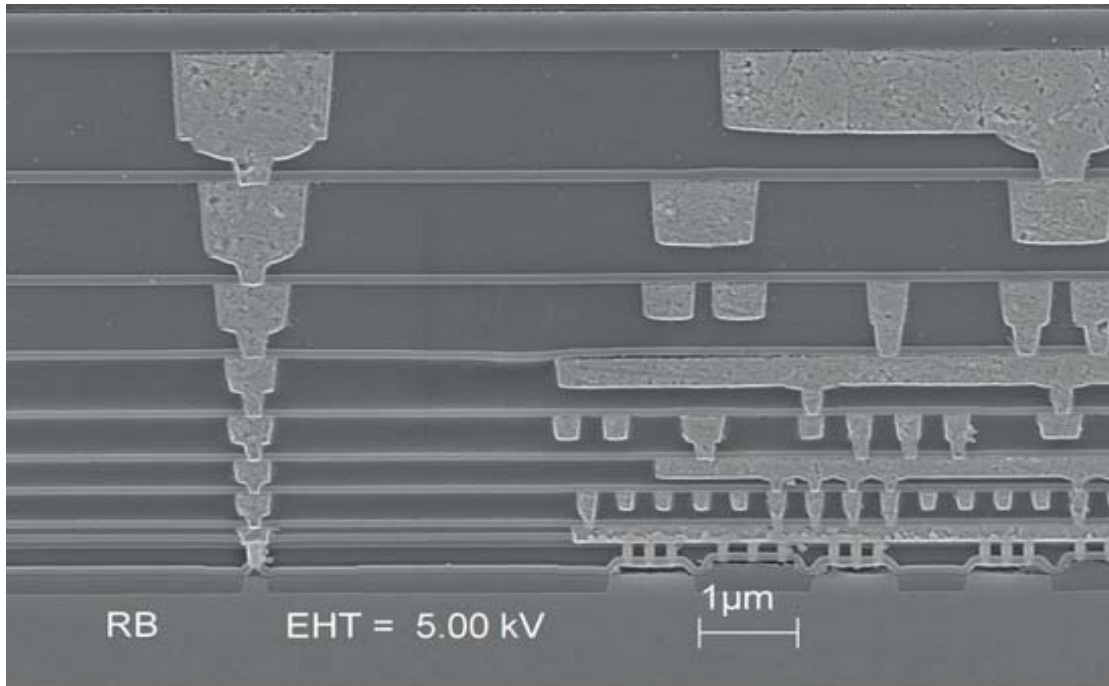


圖 2.4 半導體產品的 SEM 剖面圖

在所有的半導體製程中，最關鍵的莫過於微影技術。這個技術就像照相的曝光顯影，要把 IC 工程師設計好的藍圖，忠實地製作在晶片上，就需要利用曝光顯影的技術。在現今的奈米製程上，不只要求曝光顯影出來的圖形是幾十奈米的大小，還要上下層結構在 30 公分直徑的晶圓上，對準的準確度在幾奈米之內。此外半導體電晶體持續朝向更小、更快、更低廉及更省電的方向邁進。以往晶圓的元件尺寸每隔 2 至 3 年就會縮小 30%，因此光學微影的解析度限制決定了半導體產業的生產能力。半導體晶圓尺寸從 8 吋邁向 12 吋，線寬從微米縮小至奈米的新世代，晶圓越大，線寬越小相對於製程方面也越來越複雜，晶圓製程中，微影製程是決定線寬是否能更小的主要因素，其目的是定義晶圓下一道製程要參與作用的區域，藉由光罩(Mask)，或倍縮光罩(Reticle)將元件設計圖樣之電路圖案(Pattern)轉移到晶片的光阻上，微影製程最主要的程序如圖 2.5 所示大致為：塗底 (Prime)、光阻塗佈 (Spin Coat)、軟烤 (Soft Bake)、曝光 (Exposure)、曝光後烘烤 (Post-exposure Bake)、



顯影(Develop)、硬烤(Hard Bake)以及微影製程檢視: a.層對層覆蓋誤差檢查(Overlay error)  
b.小特徵尺寸的檢查(Critical Dimensions, CD)以及 c.顯影後檢查(After Develop Inspection, ADI), 微影製程良率檢測就是取決於這三項參數。

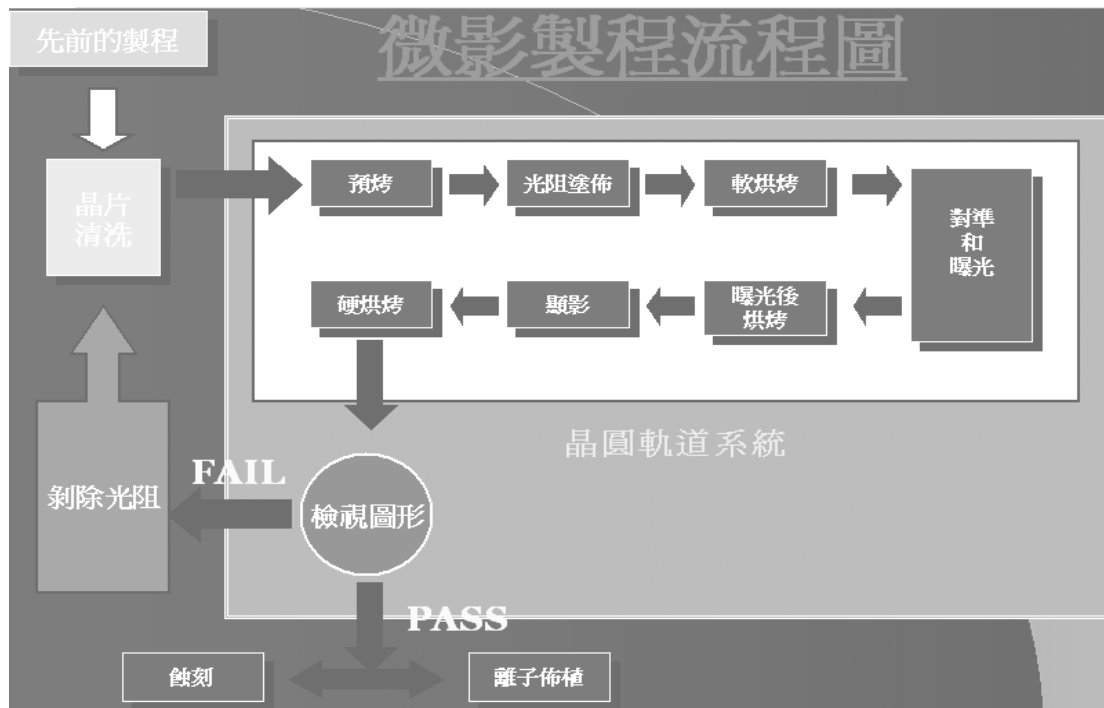


圖 2.5 微影製程主要流程圖

微影製程最主要的程序有：

- 一、塗底：將 HMDS (Hexamethyldisilazane) 塗佈在晶圓表面以提高光阻與晶片表面的附著力。(圖 2.6)

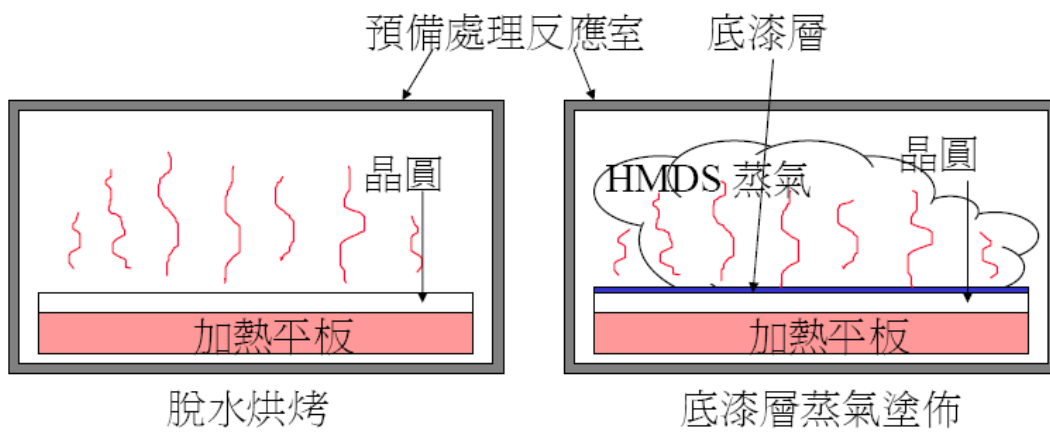
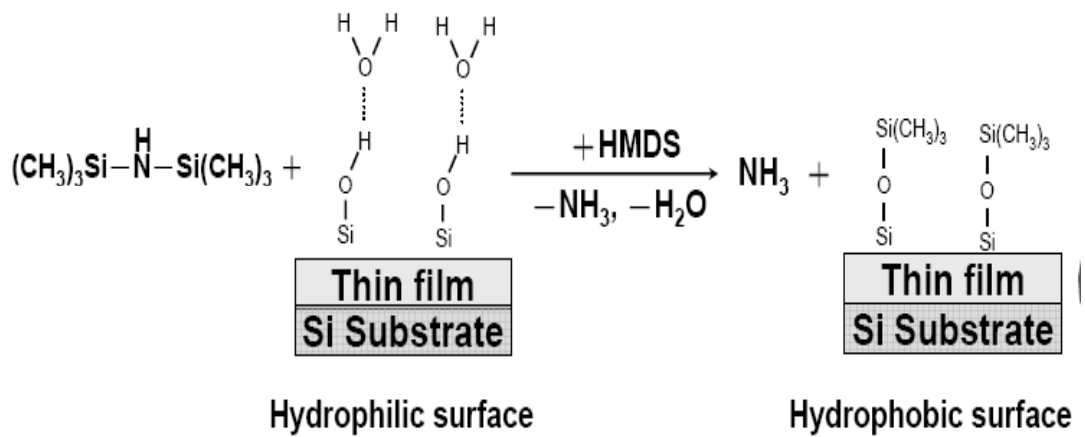


圖 2.6 HMDS 塗佈示意圖

二、光阻塗佈：將晶圓以真空吸附在光阻塗佈機（Spinner）（圖 2.7）之轉盤上，加入光阻液後再利用高速旋轉將光阻以均勻厚度塗佈在晶圓表面。

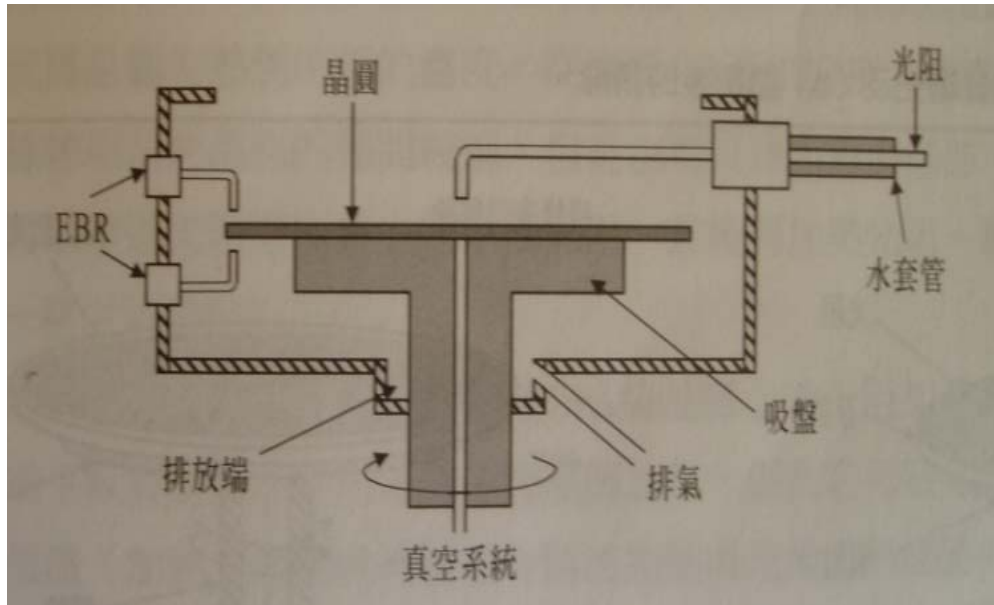


圖 2.7 光阻塗佈機示意圖

三、軟烤：或稱為曝光前烘烤，將光阻內殘留的水氣與溶劑去除，使光阻成為固態的薄膜，並使得光阻對晶圓表面的附著力增加。

四、曝光：此步驟是整個微影製程的關鍵，其方式可分為接觸式(Contact)、近接式(Proximity)與投影式(Project)，而投影式曝光可分為等比投影(1:1)與倍縮投影(M X 1)方式，但基於光罩製作技術與成本考量，多採用倍縮投影方式，原是將光罩(Reticle)上圖案經由透鏡組以 M:1 倍縮的方式轉移到晶圓上(圖 2.8)，倍縮投影方式具備四項優點：

- 1、光罩不直接與晶片接觸，可以延長其壽命。
- 2、圖案轉移的解析度極佳。
- 3、光罩最小 CD 值較實際 CD 值大，製作成本較低。
- 4、以倍縮的方式轉移光罩圖案，可降低光罩上微粒的影響，提高對微粒的容忍度。

但因為對晶圓每次投影的面積縮小，曝光的次數相對增加，必須不斷移動晶圓位

置，以便對整個晶圓進行步進且重複（Step and Repeat）的曝光，所以此曝光方式亦稱為步進式曝光，而執行此種步進且重複曝光方式的曝光機稱為步進機（Stepper）。

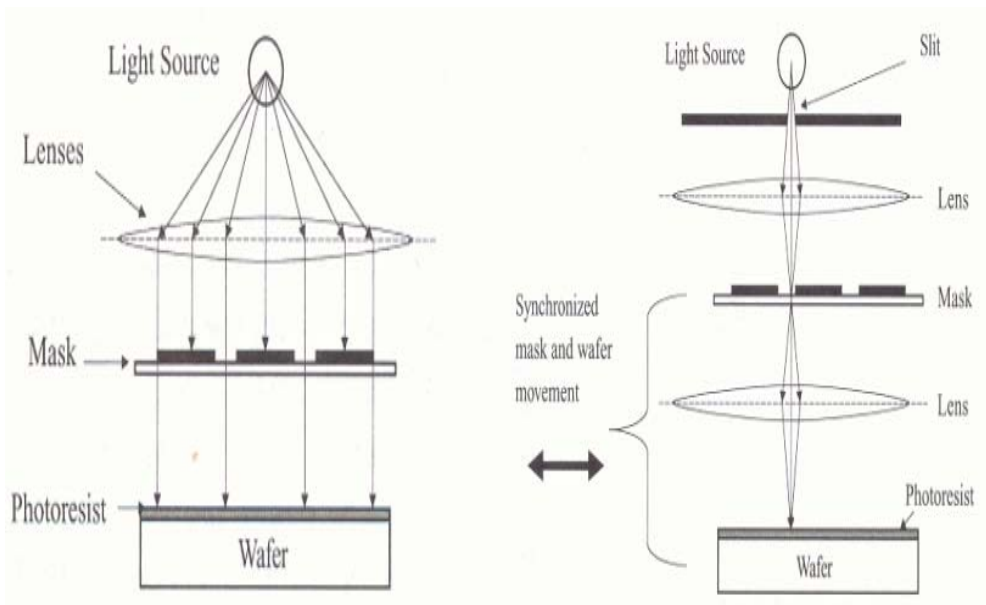


圖 2.8 倍縮投影步進機

五、曝光後烘烤：以  $90^{\circ}\text{C}$  到  $130^{\circ}\text{C}$  的溫度烘烤晶圓，目的在重新排列光阻結構以降低其駐波效應。

六、顯影：以顯影劑噴灑在經曝光後已有潛在圖案定義的光阻層上，再以高速旋轉除去（Spin off）被顯影溶解的光阻，完成整個圖案的轉移。

七、硬烤：目的在去除殘留的溶劑，並提高光阻層的硬度與附著力，使其能在蝕刻或離子植入等後續製程中，有更高的阻擋能力。

在顯影及後續光阻硬化程序完成後，必須對整個微影製程的結果作檢查，檢視光罩圖案轉移至光阻層的結果，以期能在進行破壞性制程之前檢查出超出

容忍度的影像扭曲（Distortion）與缺陷，若圖案轉移的不理想，可以將光阻層完整去除，重新進行一次微影的程序（Rework）。

## 2.2 微影製程設備

微影製程所用的設備，包括了製程用與量測用設備兩大類。製程用的設備主要為光阻塗佈與顯影機（Track）。以及曝光機（Scanner），主要的材料為光阻和顯影劑。微影步驟包含去水烘烤、黏著層塗佈、光阻塗佈、去邊、軟烤、曝光、烘烤、顯影及硬烤等步驟，目前常見的步進機整合系統如下圖 2.9 所示，其中所使用的關鍵材料如下表 2-1 所示。

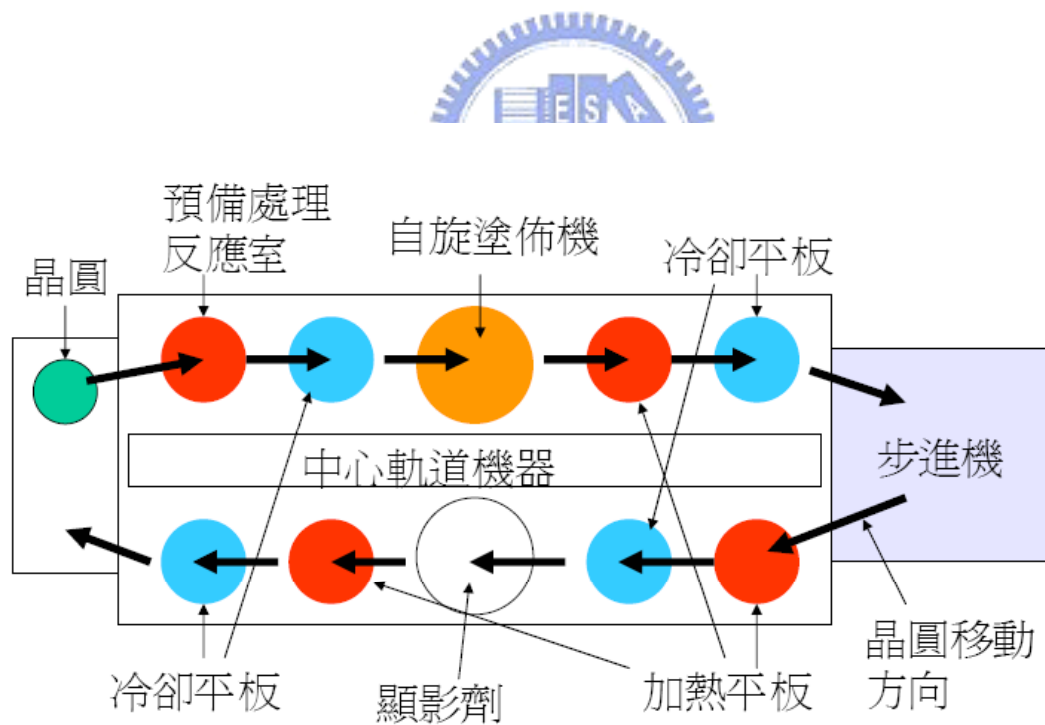


圖 2.9 步進機整合系統圖

表 2-1 微影製程材料

製程機台	製程步驟	使用化學品
光阻塗佈機	去水烘烤	
	黏著處理	HMDS
	光阻塗佈	光阻
	晶緣殘餘光阻清洗	光阻稀釋液
	軟烤	
對準曝光設備	曝光	
顯影設備	曝光後烘烤	
	顯影	顯影劑
	硬烤	

### 2.2.1 光阻塗佈與顯影設備 (Track)



光阻塗佈與顯影機結合了許多功能的模組於一機台內，利用機器手臂傳送晶片至各模組，完成所有製程。其主要製程模組有上黏著劑槽 (HMDS)，使光阻與晶片能緊緊的貼牢；光阻塗佈槽 (Coater) 使光阻能均勻的塗佈在晶片表面；軟烤板 (Soft Bake) 用來將光阻內的溶劑烤乾；曝光後烘烤板 (Post Exposure Bake Plate) 用來消除曝光後的駐波效應；顯影槽 (Developer) 可將曝光後的光阻去除並洗淨；熱烤板 (Hard Bake Plate) 則用來烤乾顯影後的水分，冷板 (Cool Plate) 可將烘烤後的晶片冷卻，其中光阻塗佈槽 (Coater) 及顯影槽 (Developer)，此兩大模組可說是 Track 機台中最重要的模組，除了上 HMDS 的製程以外，其它所有的化學品或液體均使用在這兩個模組，所以其影響晶片的潔淨度最深。最常見的就是光阻的污染以及顯影不良，清洗不乾淨等問題。我們由 Track 的內視剖面圖 (圖 2.10) 可知，一台 Track 內數十個製程模組的組成與配置。這些製程模組很多是功能相同的，且其數量是可調整的，通常各種製程模組的數量由產品製程與得到最大的產出效率決

定。圖 2.11 為東京電子的光阻塗佈與顯影機 “Clean Track ACT-8” 。



圖 2.10 光阻塗佈與顯影機 ACT-8



圖 2.11 光阻塗佈與顯影機 ACT-8 內視剖面圖

## 2.2.2 光阻塗佈與顯影製程

半導體製光阻主要有四大成分，分別為樹脂（Resin），感光劑（Photo Active Compound, PAC），溶劑（Solvent）以及特殊添加劑（Additive）。光阻的樹脂是一種非活性的高分子聚合物，它使光阻具有機械和化學特性，而且其對光是非感性物質，但其穿透度卻會嚴重的影響光阻的曝光後輪廓（Resist profile）。其穿透度過低，將使光阻輪廓變為斜邊（Taper）；反之若光阻穿透度過高，將使光阻輪廓成為底切（Undercut）的現象，所以光阻的穿透度是需要最佳化的。

感光劑（PAC）為光阻的感光成分，其主要原理大概可分為兩類，一為接受光源能量後，將使高分子的極性改變，使其極性由低變高，且成為弱酸性而溶解於鹼性的顯影液中；另一反應為在光照射後，致使高分子之主鏈斷鍵，平均分子量下降，而可溶於有機顯影液中，上述為正光阻的原理；若為負光阻，其反應則恰巧相反，曝光區反而不溶於顯影液中，如圖 2.12 正負光阻反應差異。正光阻具有較佳之解析度（resolution）及較明顯的對比（contrast）因而可得到較細的線寬（line width）而為業界所樂用，但需要在相對溼度為 45% ~ 50% 之環境下才能獲得良好之黏附性（adhesion），否則就容易剝落。反之，負光阻就不會如此嬌弱，雖然在溼度較高的環境下仍能使用，故為一般學校或學術單位採用。



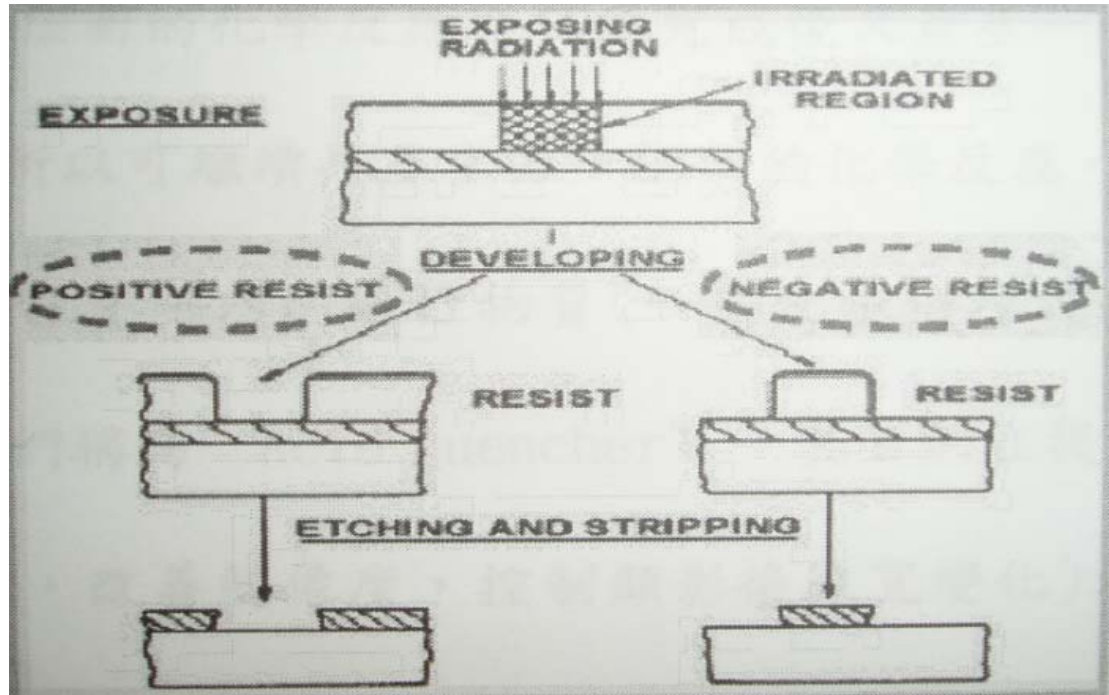


圖 2.12 正負光阻反應差異

而溶劑 (Solvent) 主要的功能在使光阻保持在液態，以便於塗佈在晶圓表面上，在軟烤 (Soft Bake) 之後被烤乾，光阻隨即固化。添加劑 (Additive) 為各光阻廠商的獨特配方，常針對不同的製程需求，而有不同的調整。

光阻劑與曝光系統的效能是相輔相成的，唯有兩者適當的搭配，方能使微影技術發揮最大的功效。良好的光阻劑必須擁有 (1) 高解析度、(2) 高感度、(3) 優良的抗乾式蝕刻能力 (dry etching resistance)、(4) 高製程條件容許度 (process latitude)。傳統所使用的光阻劑為多 2-甲基丙烯酸甲酯—[poly (methyl methacrylate), PMMA]，這類光阻劑因具有小的圖案定義能力，故非常適用於高解析度的圖案製作，但因感度過低，需要極大的曝光劑量才能使光阻劑反應，所以產能非常低。再者，其抗乾式蝕刻的能力極差，不適用於現今大量使用乾式蝕刻的元件製程。有鑑於此，許多的研究著力於光阻劑的開發，使其擁有

各種較佳的效能。在多類型的光阻劑中，最適合於現今半導體製程的光阻劑為化學倍增式光阻（Chemical Amplification Resist）。它具有高解析度、極佳的感度、優良的抗蝕刻性，以及不錯的製程條件容許度之特性。化學倍增式光阻劑的反應原理乃透過帶能量的光源或粒子，與光阻劑中光酸產生結構形成光酸(Photo-acid)，再透過曝光後烘烤的程序，利用熱能產生催化 (catalysis)反應以形成光阻劑結構，最後經由顯影步驟得到光阻劑圖案。因此，只要有適當的能量產生光酸，就可以使用化學倍增式光阻劑，例如以現今光學微影技術而言，在使用深紫外光光源時，所採用的即為化學倍增式光阻劑；而電子束微影技術方面，此類型光阻劑也被證明擁有極佳的特性，尤其在產能及抗蝕刻性方面的表現最受青睞；在其他曝光源部分，X光及離子束等也可使用該型光阻劑，應用範圍非常廣泛，尤其在 KrF，ArF 等雷射微影機台引進後，化學倍增式光阻已成為現今先進製程的主流。下圖 2.13 為光阻與微影技術之演進。

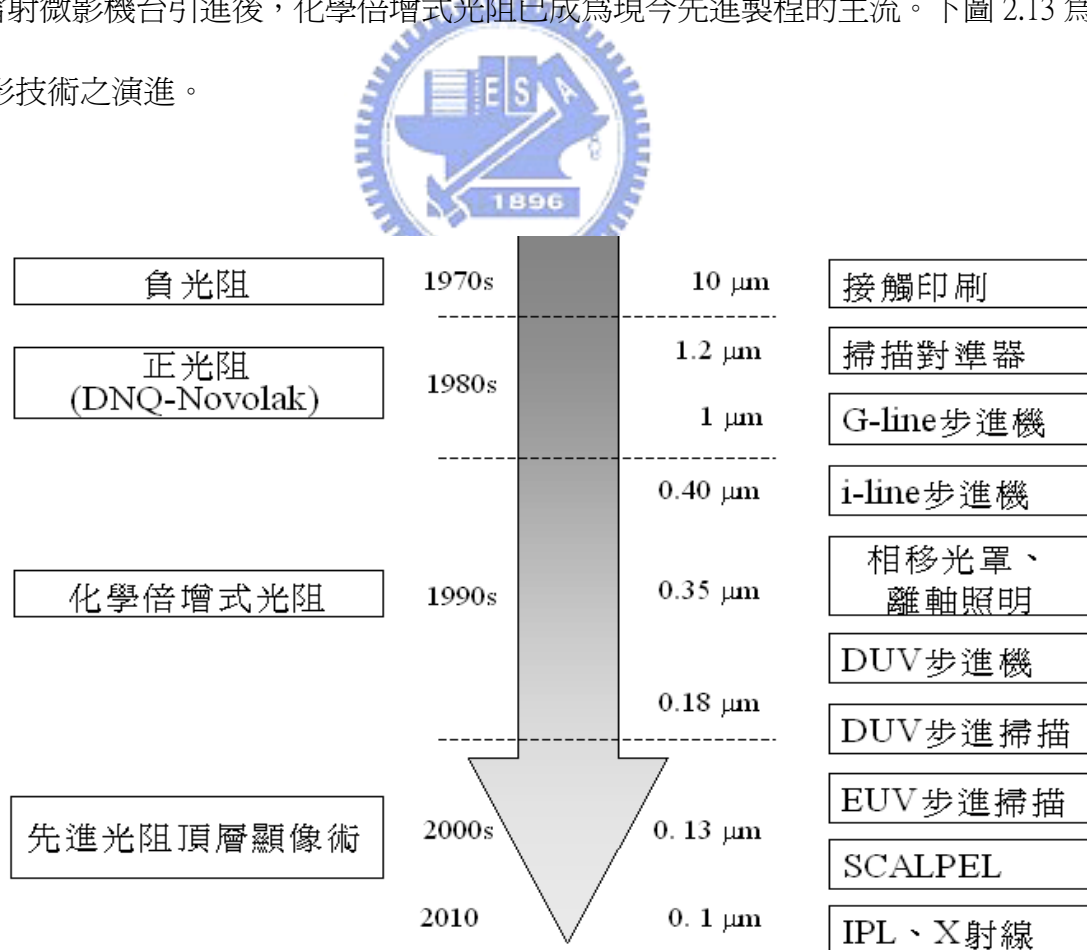


圖 2.13 光阻與微影技術之演進

光阻塗佈槽模組 (Coater)，其主要硬體構造有光阻噴灑系統，包含了光阻瓶，泵浦 (Pump)，噴灑頭；光阻外槽 (Coater Cup)；溶劑噴灑系統，包含晶片表面預濕，晶背清洗，溶劑蒸發槽 (Solvent Bath)，晶邊光阻去除 (Edge Bead Remove)；以及高速旋轉馬達 (Spin motor) 等。製程步驟為 Track 內的機械手臂將晶片傳送至光阻塗佈槽內的旋轉吸盤 (Spin Chuck) 上，並將晶片牢牢的吸在吸盤上，防止晶片旋轉時掉落，接著在晶片表面噴灑溶劑預濕，以便光阻能更方便均勻的塗灑在晶片表面，同時也能減少光阻用量 (RRC：Resist Reduction Coating)，之後再噴灑光阻，如圖 2.14，目前 RRC 製程已成為各半導體廠的標準步驟，因為光阻是微影製程的最大成本消耗之一。

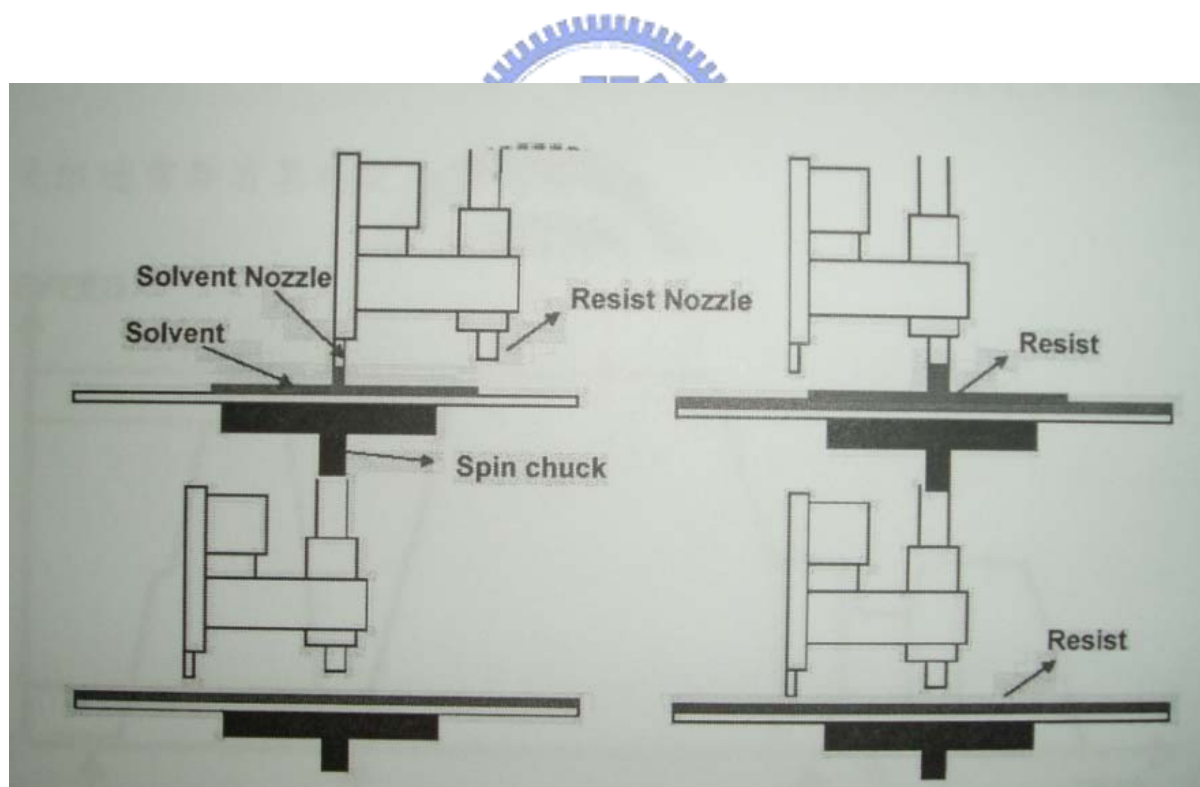


圖 2.14 光阻噴灑示意圖

光阻均勻塗佈在晶片表面後，接下來就要決定光阻的厚度，決定最後光阻厚度的決定

因子為轉速，轉速通常與厚度成反比，也就是轉速越高所形成的膜厚越薄，轉速與光阻厚度關係如圖 2.15 。

$$T = KP^2/\sqrt{S} \quad (1)$$

T：光阻厚度

P：光阻固體含量比例

S：轉速

K：常數

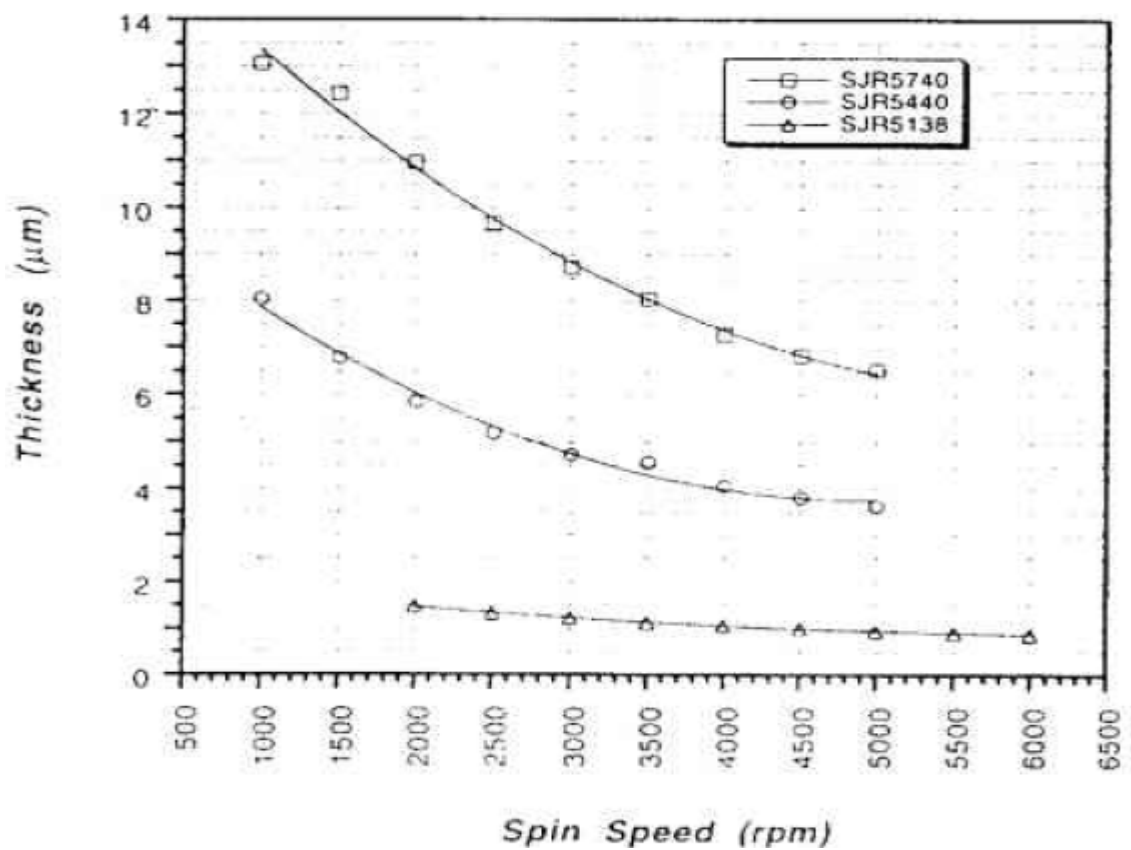


圖 2.15 轉速與光阻厚度關係圖

光阻膜厚的塗佈製程除了厚度平均值及膜厚的均勻性的控制以外，還需要清洗晶片的背面（Backside Rinse）及邊緣清洗（Edge Bead Remove），以避免光阻污染機台及下一段製程，尤其是一顆殘留在晶片背面的微小粒子，將造成曝光的失焦而使影像失真（Image Defocus），使晶片圖型損壞。每一光阻塗佈製程步驟通常都有其特定的轉速，圖 2.16 所示即為一般光阻塗佈製程的步驟與對應的轉速關係。每一隻不同的光阻通常都有其特定的對應關係。

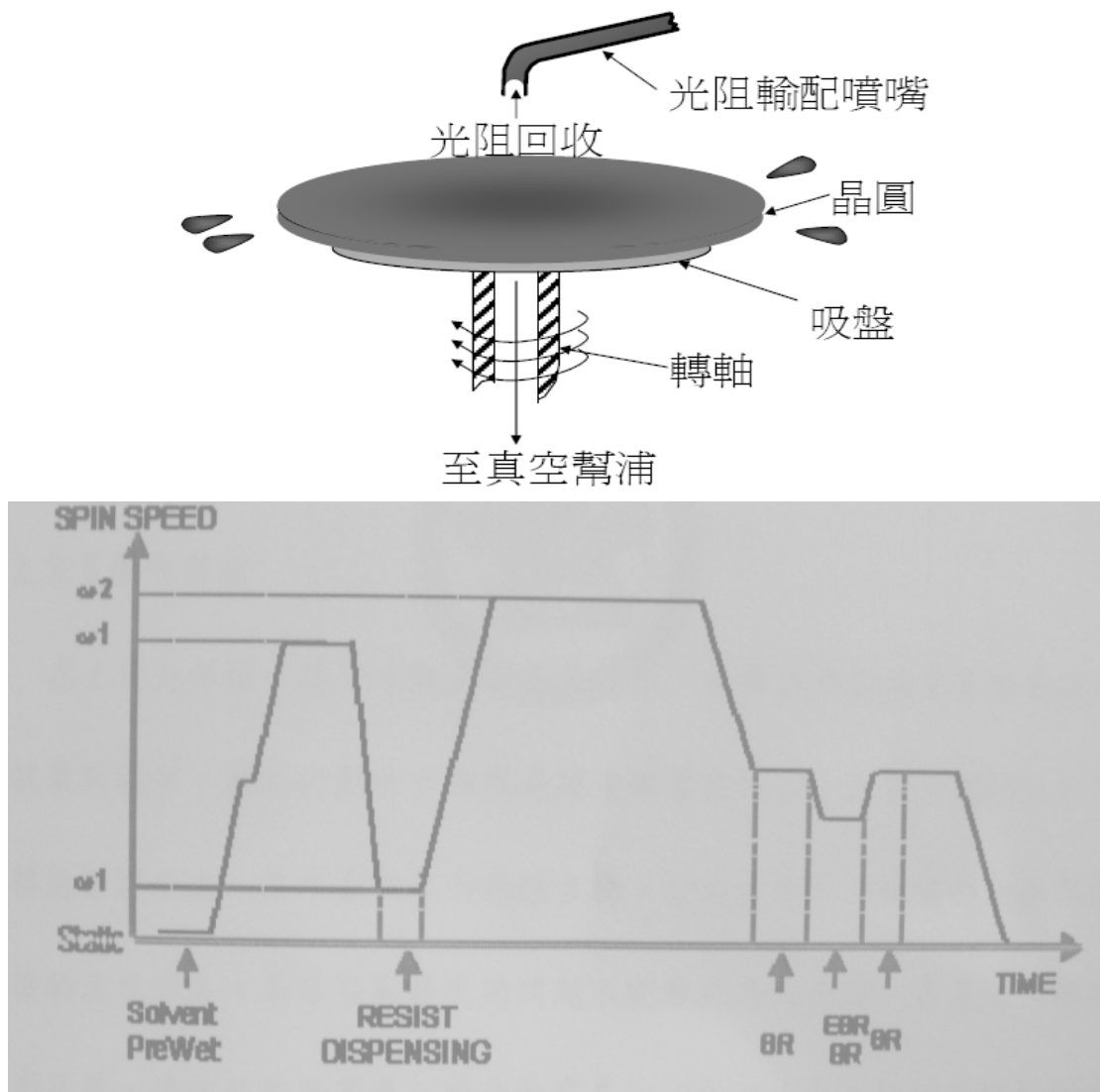


圖 2.16 一般光阻塗佈製程的步驟與對應的轉速關係

在上完光阻後，接下來就是要定義圖形，由曝光機透過光罩曝完圖形後就來到顯影。顯影的製程步驟與光阻塗佈製程類似，所有步驟均由不同的轉速搭配而成，其中最主要的兩個步驟，分別是顯影液的塗佈及顯影完成後的清水沖洗，通常顯影發生的問題不脫離此兩大步驟，常見的問題有顯影不良，清洗不乾淨等等。現今最常見的顯影方式為長柱狀的顯影頭由左至右同時掃描及噴灑顯影液，其控制關鍵為顯影頭至晶片表面之間間隙；及掃描的速度，只要有任一因子漂移，均將造成顯影不良或圖型線寬均勻度不佳的後果。圖 2.17 為東京電子的顯影模組示意圖，掃描過快與過慢均會產生塗佈不均的現象。對於許多顯影步驟而言，以正確尺寸刻出特徵的能力會大幅影響元件的效能。它經常被用來作為量測一個或多組特定元件特徵的 CD 差距方法，以及作為標準誤差值的衡量工具。在晶片、區域、晶圓或抽樣方面的空間偏差亦相當重要，因為它代表 CD 對製程變異的敏感度。像是解析度、調焦範圍、以及製程容許度(process latitude)都是 CD 控制的因子。



然而，分佈控制須了解印刷光阻圖案是立體而非平面，單一 CD 數據並不足以描繪其微影品質。在光阻從底到頂的“z 軸方向”，光阻的形狀通常以側壁角度與最終光阻高度來代表。在“x-y 方向”圖案的複雜程度絕不僅只於一條線或需要形狀特色參數來描繪的空間，例如：導角、線條尾端縮減、空間傳真度、邊緣粗糙度或關鍵形狀差異。

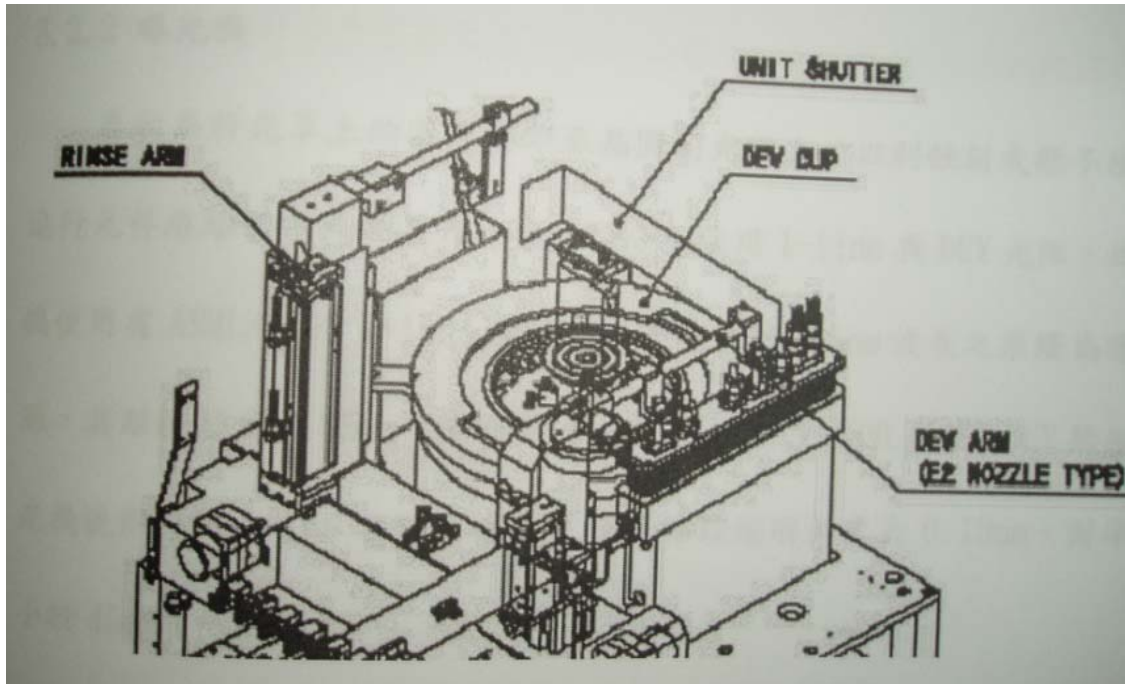


圖 2.17 東京電子的顯影模組示意圖

在顯影液均勻噴在晶片表面後，一般就進入了顯影靜態反應，所謂的 Puddle 製程。Puddle 就是將顯影液靜止停留在晶片表面，慢慢等待顯影液與曝光區的光阻反應，最後留下未曝光的光阻，一般的反應時間約數十秒，依光阻的特性不同而定，此步驟產生許多反應後所產生的副產物，這些副產物若未清洗乾淨將成為晶片的缺陷。

清洗是顯影過程的最後一個步驟也是確保晶片潔淨度的關卡，通常針對不同的光阻及不同的圖形均需特別調整清洗方式，常見的清洗方式有中央靜態噴灑清洗，動態掃描式清洗。尤其是現今的光阻種類愈來愈多，對缺陷的要求也愈來愈嚴，以傳統的清洗方式，對某些特別的光阻可能需要很長的清洗時間才能完全去除這些溶解物，但如此將大幅降低生產效率。圖 2.18 所示為傳統的顯影及清洗流程。

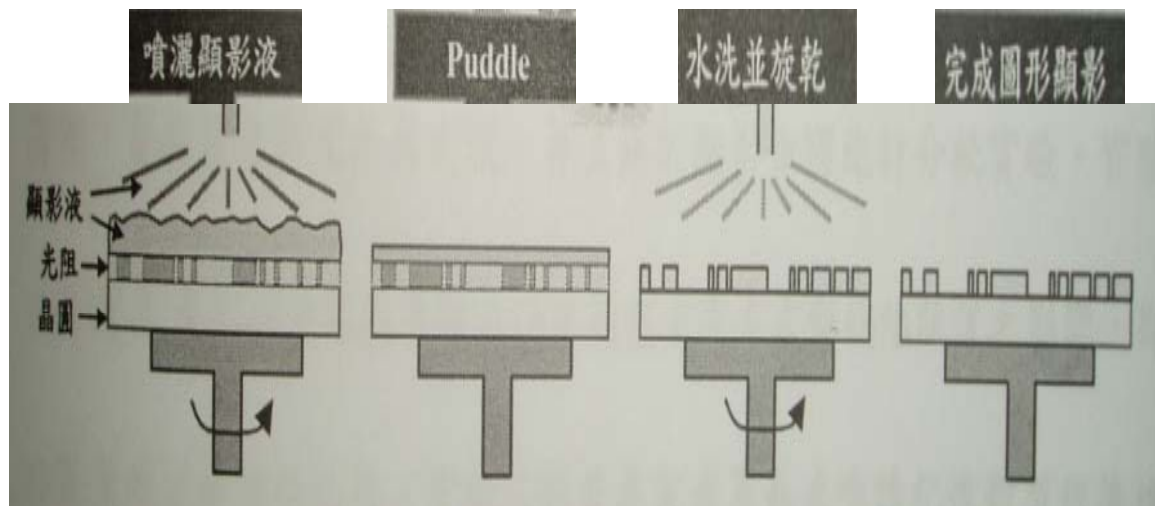


圖 2.18 傳統的顯影及清洗流程圖

### 2.2.3 掃描式曝光機 (Scanner)

曝光是微影製程中最重要的一環，其原理並不複雜，但是因為尺寸的微小以精度的要求，使得曝光製程在技術上變的相當困難，由於 IC 都是以十幾層以上不同圖案的光罩，經過數十次的曝光疊置而成的，因此每次曝光前晶圓對準 (Alignment) 的動作，關係到光罩圖案轉移的優劣，也直接影響到生產的品質。步進式投影光是將光罩上圖案縮小四至十倍投影到晶圓表面上，因此每次只對晶圓的一小區域做曝光動作，這個曝光區域稱為曝光場 (Field)，一個曝光場內可能包含一個或是數個晶粒 (Die)，因為投影面積的縮小，要以多次的曝光動作完整曝光整片晶圓，藉由曝光步進機與對準系統，準確移動晶圓完成曝光，每次曝光時須移動光罩與晶片平台做反向的同步運動 (圖 2.19)，透過小狹縫，完成光罩的圖形轉移。在此對準的動作必須重複的執行，以確保每次曝光區域的正確性。現在步進機大多以數位式 (Charge Coupled Diode, CCD) 攝影機，來進行對準，首先以晶圓對準記號做初步的對準，再以全域記號作精確的校正，而在每次曝光前都需對區域記號作對準



的動，以最常使用的四倍光罩（4：1 Reticle）而言，大約要將整片晶圓分成數十個區域，則須 進行數十次移動→對準→曝光的循環。

曝光機從以前的步進式曝光，逐漸演變為掃描式曝光，現今更有浸潤式曝光的發展，都是爲了要有更好的製程能力，曝出解析度最佳的圖形。通常曝光機的結構分爲四大部分。分別爲光源系統（Illumination System），也就是光源（汞燈或雷射）及光源的傳送路徑，ArF 或 KrF 光源即由此決定；光罩傳送系統（Reticle Handling system），負責將光罩傳送至定位，先做光罩與晶片的對準動作再做曝光，避免層與層之間的偏移；晶片傳送系統（Wafer Handling system）將晶片傳送到曝光基座上，曝完光後再將晶片傳回 TRACK；曝光基座（Wafer Stage）做爲晶片曝光的平台，其除了承載晶片與光罩同步掃描外，還負責晶片的水平調整，若水平未調整好，將造成失焦的問題，而使圖形失真，甚至無法解析。圖 2.20 爲荷蘭 ASML Scanner 的結構圖。

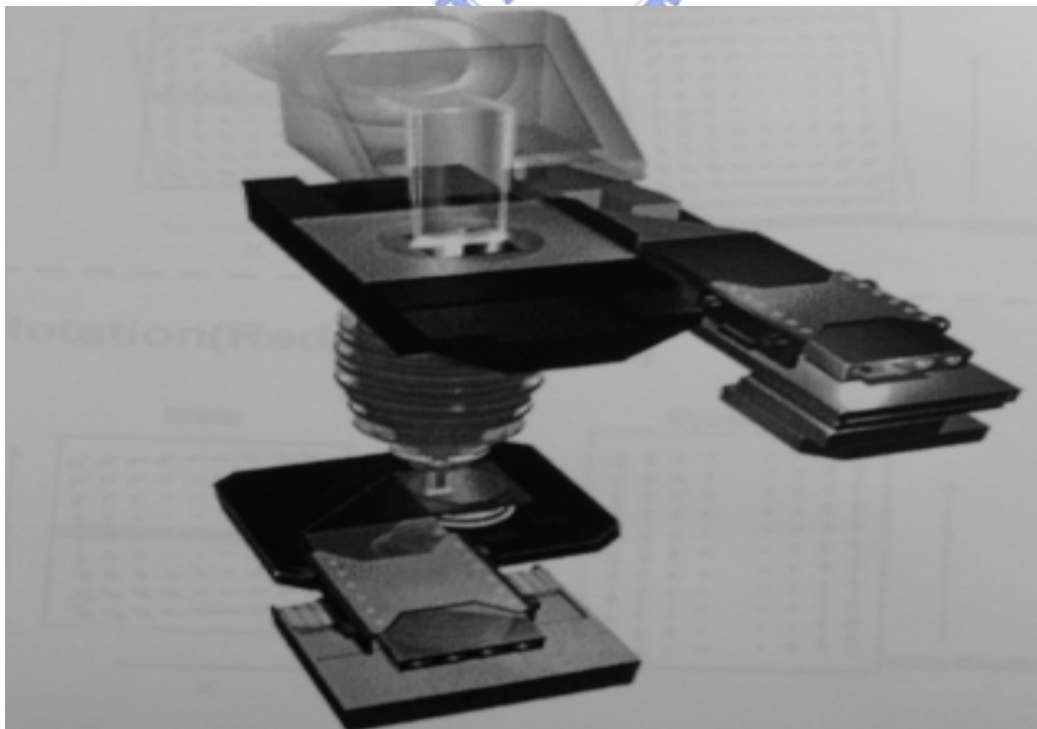


圖 2.19 光罩與晶片平台做反向的同步運動



圖 2.20 為荷蘭 ASML Scanner 的結構圖



曝光機的發展技術主要就是希望能解析出更小的圖形，光源波長也由早期的 G-Line，I-line，DUV248 到現在的 DUV193 如圖 2.21。除了曝光光源波長的不斷降低外，如何在不更換光源下增加解析度，使得解析度改善工程更是愈來愈重要。當光罩圖形的間距（Pitch）愈來愈小，散射的角度將愈來愈大，如此一來投射鏡頭（Projection Lens）所能擷取的光階就愈來愈少，曝光圖形也將愈失真，甚至在連  $\pm 1$  階光均無法取得時將無法成像（0 階光僅為背景），因此光學近接修正（Optical Proximity Correction），偏軸曝光（OAI），相位偏移光罩（Phase Shift Mask）及浸潤式曝光（Immersion）已成未來影像析度改善的發展趨勢。下圖 2.22 所示，當  $\pm 1$  階光均無法通過投射鏡頭時將無法成像，同時所收到的光階愈少時，影像的失真也愈嚴重。

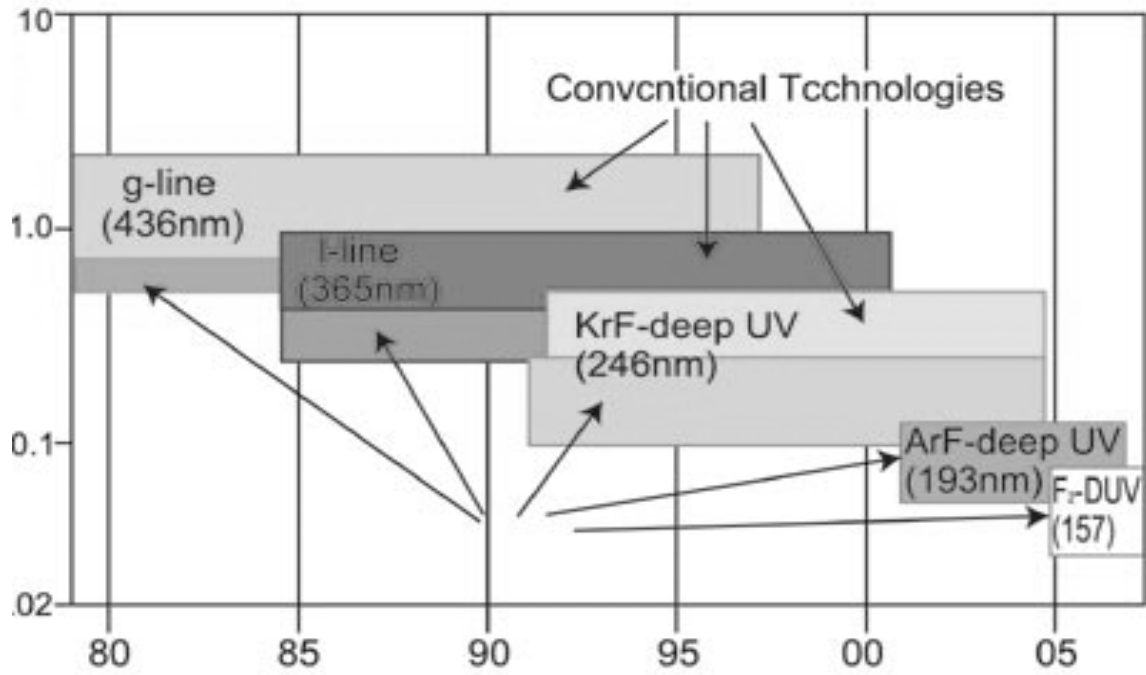
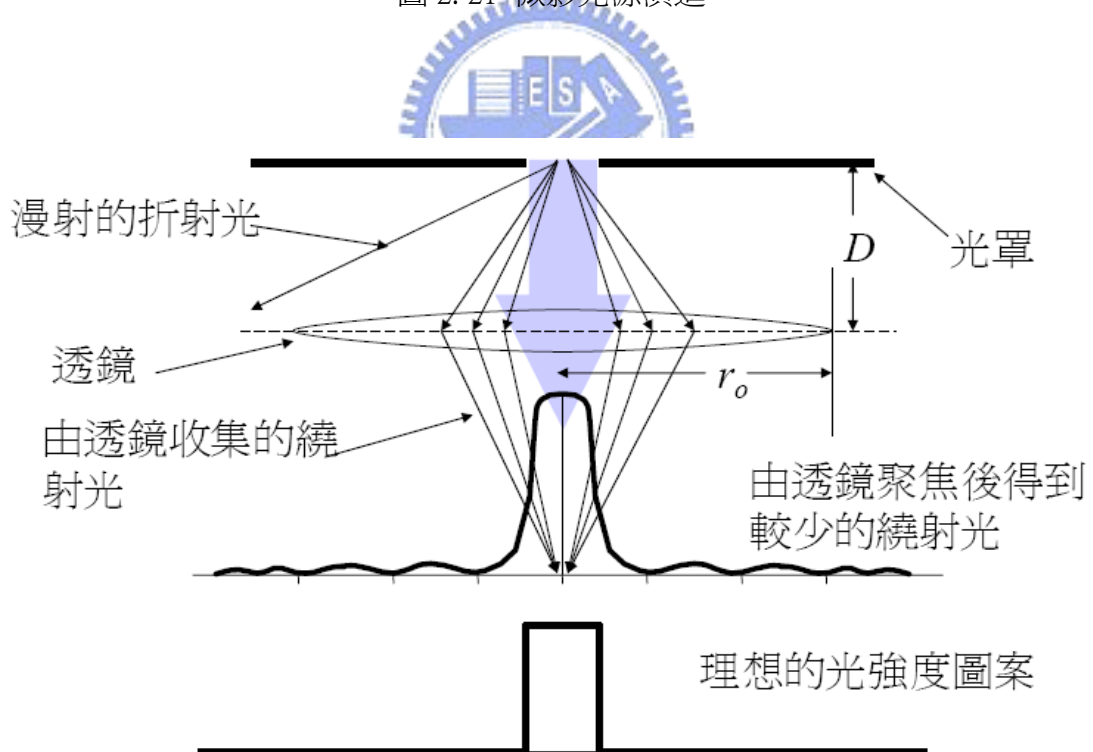


圖 2.21 微影光源演進



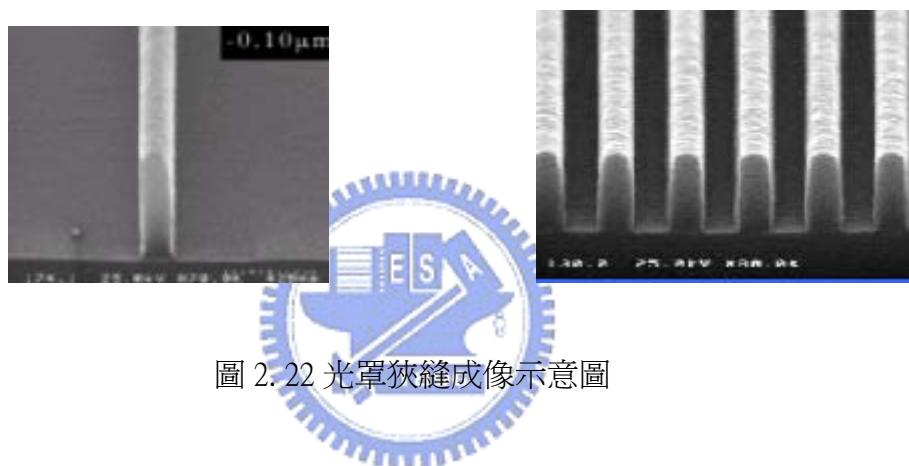
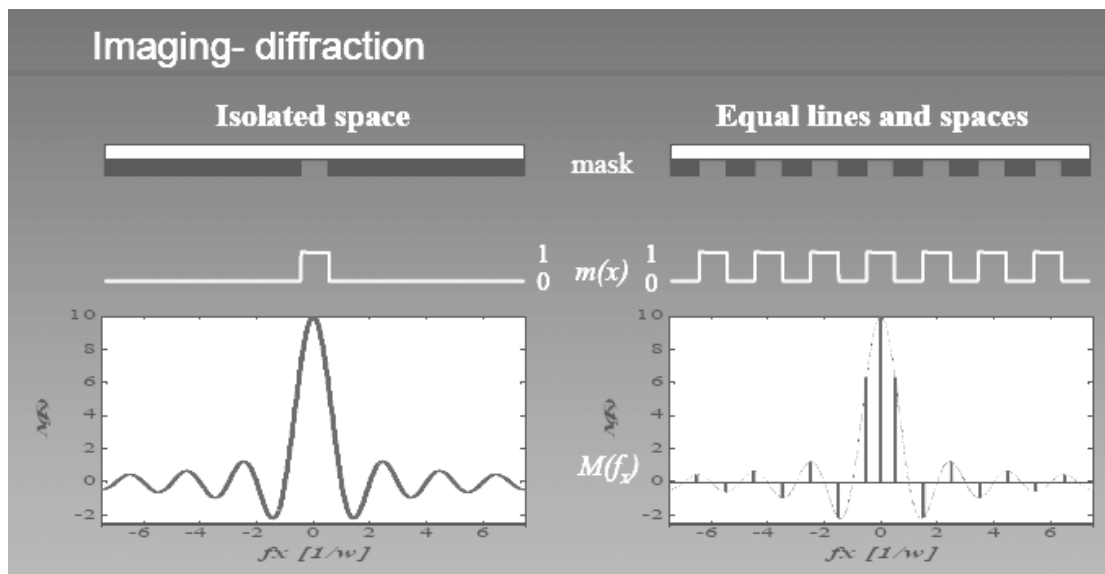


圖 2. 22 光罩狹縫成像示意圖

當光罩圖形愈來愈小且接近波長時，投射鏡頭所能擷取的光階就愈少，光罩的圖形將無法忠實完整呈現在晶片上，原來的光罩設計圖型與實際所曝出的圖型出現差異，典型的光學近接效應，如線長縮短（Line end shorting），尖角圓化（Corner Rounding）及間距效應（Pitch effect）等光學近接效應。光學近接修正（OPC：Optical Proximity Correction）是目前修正光學近接效應最普遍的作法，它利用光罩的修正來改曝光的圖形，也就是針對會失真的圖形在光罩就加以修正，直到曝出之圖形與想要的圖形相同為止。在線寬差異部分常用輔助線（Scattering Bar）或改變線寬（Line extension）來達成。如下圖 2. 23 光學近接效應修正。

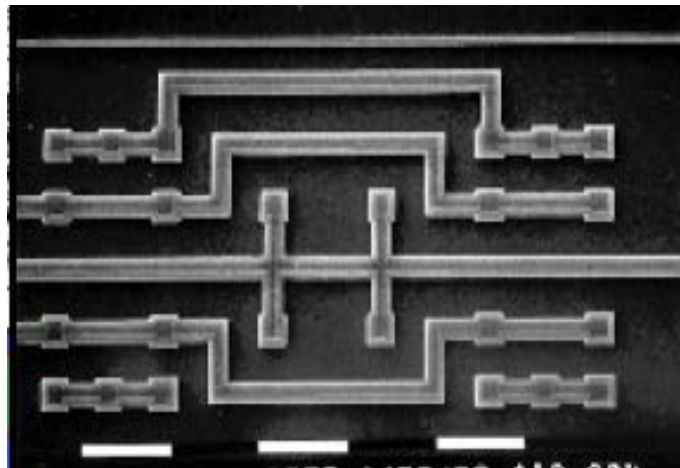
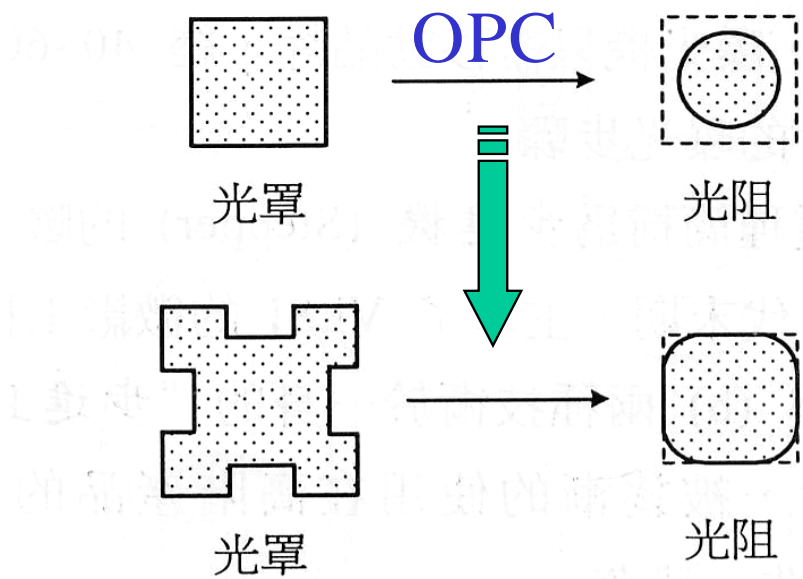


圖 2.23 光學近接效應修正

偏軸曝光是另一增加解析度的重要應用，由於傳統曝光在光罩圖形愈來愈小的情況下，已無法收集到足夠的光訊號，所以利用偏離垂直光軸的方法可收到原本收集不到的光階（0 階光僅為背景值，最少需有+/-1 階光才可成像）。以下圖 2.24 為曝光機的光學系統及圖 2.25 為偏軸光源基本的曝光原理，其利用“Zoom Sigma Lens”兩片鏡片的上下調整來決定為傳統曝光或偏軸曝光，現在更有在雷射光（Laser beam）出口加裝繞射光學元件

(DOE：Diffractive Optical Element) 造成四段的光源，其可消除輪狀光源 (Annular mode) 的雜訊而增加解析度。

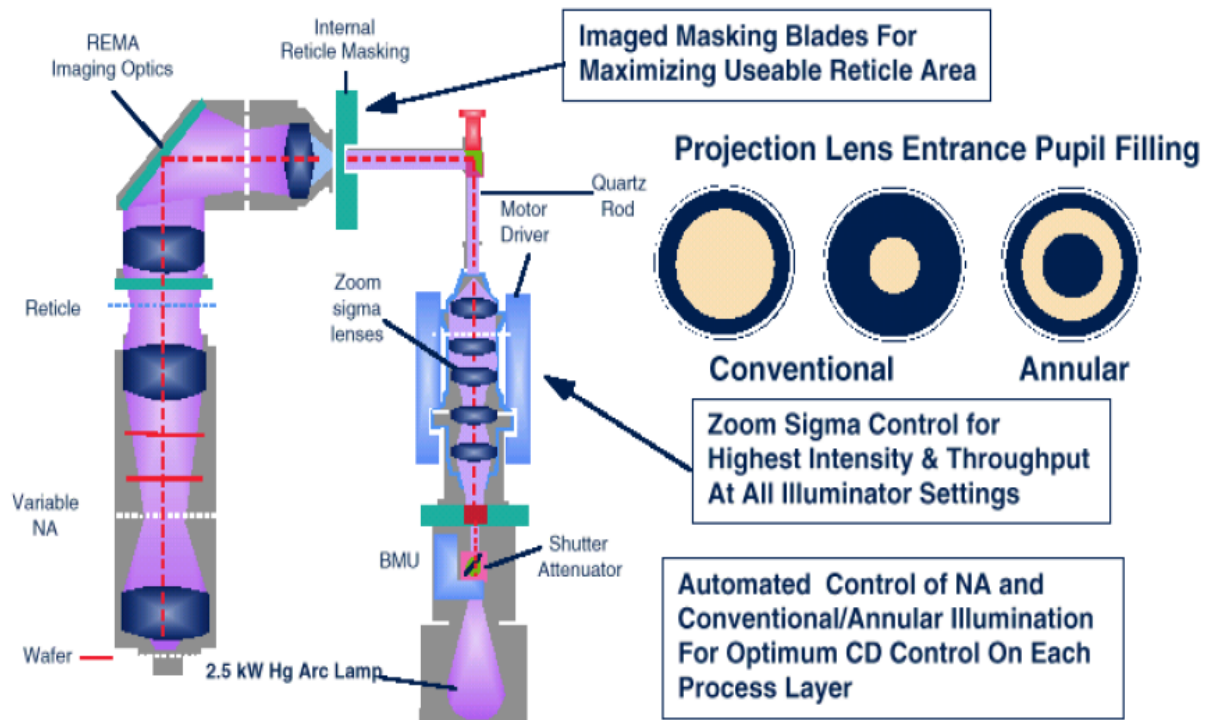


圖 2. 24 為曝光機的光學系統圖

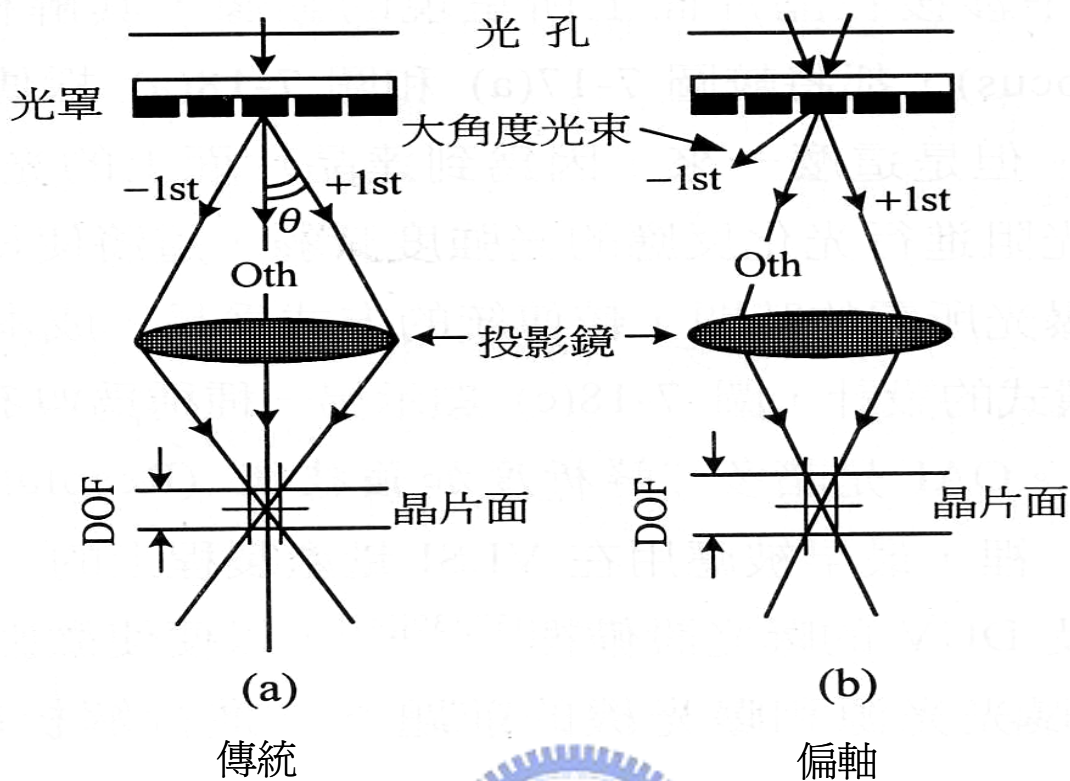


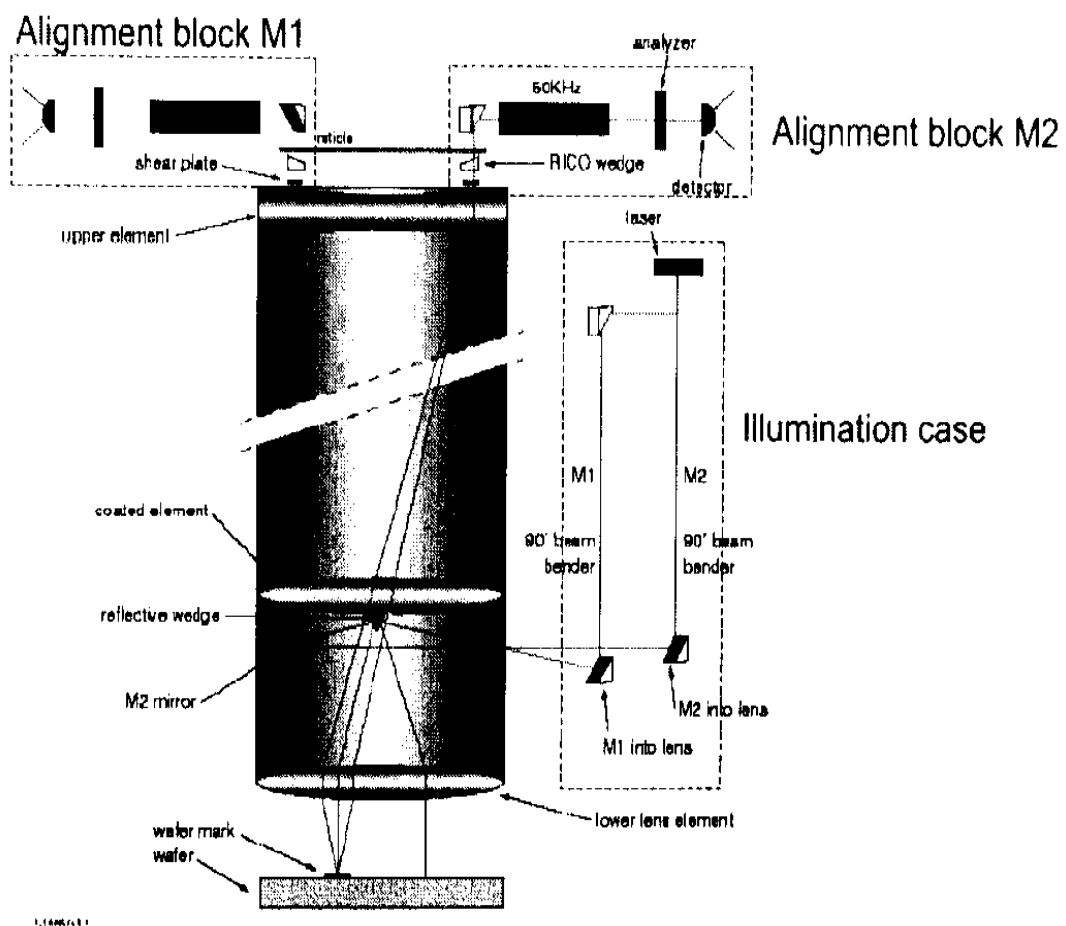
圖 2. 25 為偏軸光源基本的曝光原理

## 2.2.4 對準系統

一般曝光機常見的對準系統 Alignment System 分別為 TTL 對準 (Through The Lens)及偏軸對準(OA , Off-axis) , 對於需經多層製程的產品, 其每次曝光前晶圓要如何準確的放置在晶圓平台上是非常重要的動作。一般而言, 會先以機器搜尋平邊位置, 即完成初步的定位。圖 2. 26 曝光機對準系統示意圖。

在步進機進行曝光前, 必須對光罩(Reticle)系統及晶圓(Wafer)系統分別對準, 以確保曝光動作的可靠性。其藉由光罩對準標記圖案(Mark)及晶圓對準標記來執行對準步

記。其以此步進機對準雷射 (He-Ne laser) 做光源，同時導出兩束光，其在偵測時，會用濾光鏡篩選入射光的波長，由光罩支撐平台上之標記圖案往光罩上的對準標記 (鉻膜做成)，左右兩束光，經由光罩對準標記圖案與及晶圓對準標記後，重疊影像後的結果，會被偵測系統所收集，傳至影像偵測系統進行初步分析，並進行計算，然後計算出大略的偏移。在接續詳細定位的程序中，會計算出中心位置及 X / Y 軸的位移等，然後移動晶圓平台將晶圓定位到正確的 X 軸、Y 軸。



TTL 對準系統示意圖



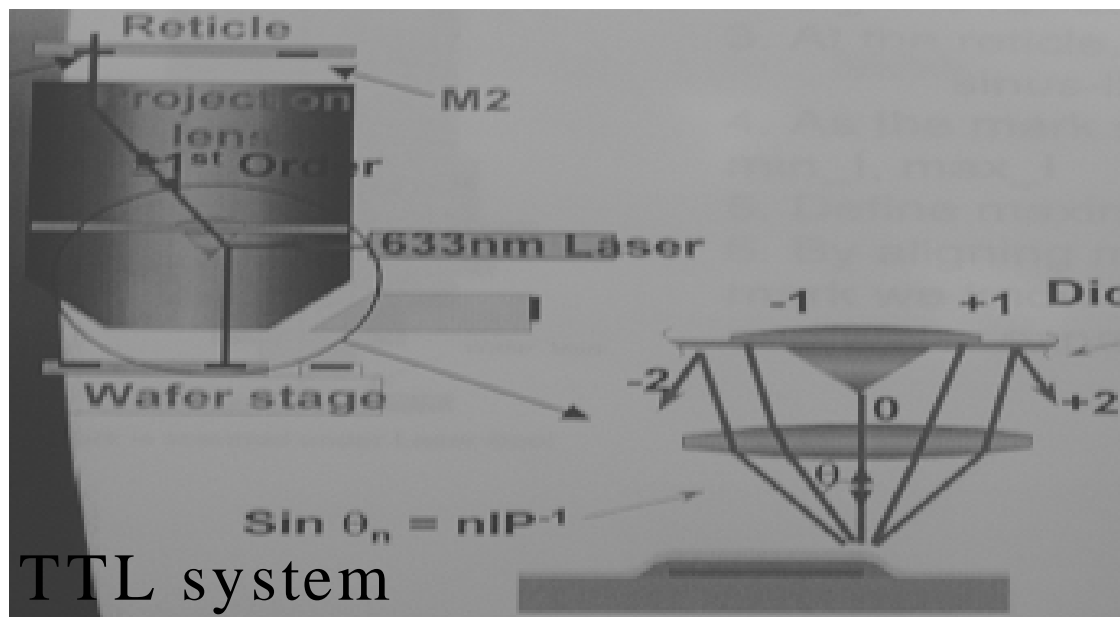


圖 2.26 曝光機 TTL 對準系統示意圖

若要滿足精確定位的要求，其必須依序執行大區域晶圓對準及細部的晶粒對準 (Wafer Die Alignment) 等兩個動作。TTL 對準系統 (Through The Lens) 選擇 He - Ne 氣體雷射 (波長為 632.8nm) 為光源，經由投射透鏡而照射在這些對準圖案 (PM Mark) 上如圖 2.27，收集到足夠 +/-1 階光的光訊號，然後測定反射光因相位差所呈現的干涉條紋，即可定出晶粒正確的位置。

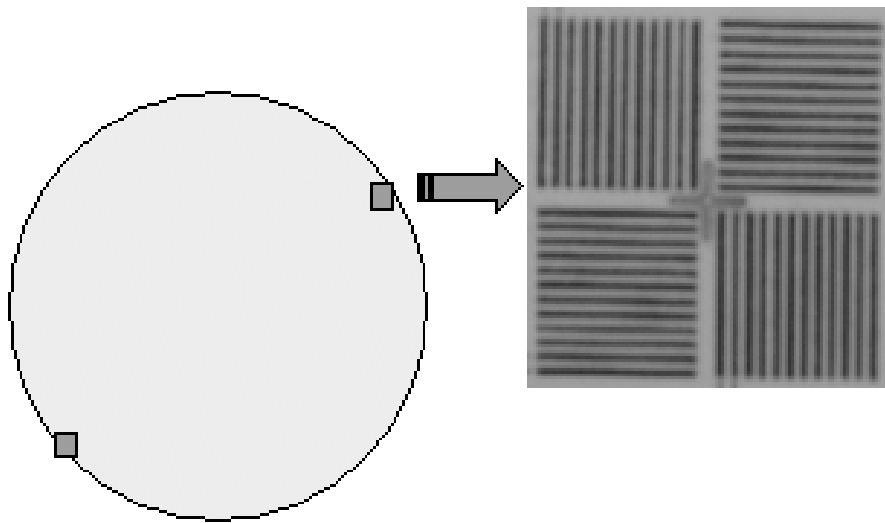


圖 2.27 TTL 晶圓對準圖案

偏軸對準 (OA, Off-axis) 可選擇紅及綠光兩種雷射為光源，使用離軸偵測器 (Off-axis Scope)，並不經投射透鏡 (Projection Lens) 來觀察圖案所造成的反射光相位差，共可收集  $\pm 1 \sim 7$  階光的光訊號(圖 2.28)，其偵測到的圖案經螢光幕顯示出的形狀，設備軟體會對此圖案進行視訊處理，經過直形切割、片切割及明暗影像分類後，即可順利的計算晶圓其精確的擺放位置。

偏軸對準可進行比 TTL 更精準的對準，精確定出每個晶粒相對於晶圓平台的位置。一般可以選擇每個晶粒都對準，若考慮到曝光速度，可以選擇 2~16 個晶粒，但不能過少，以符合統計上的要求。其對準的標記，一般稱為 SPM 對準標記圖案 (Scribe-line Primary Mark)，其設計在每個晶粒的周圍，可設計成 2 組或 3 組。至於其尺寸大小則如圖 2.29 所示。

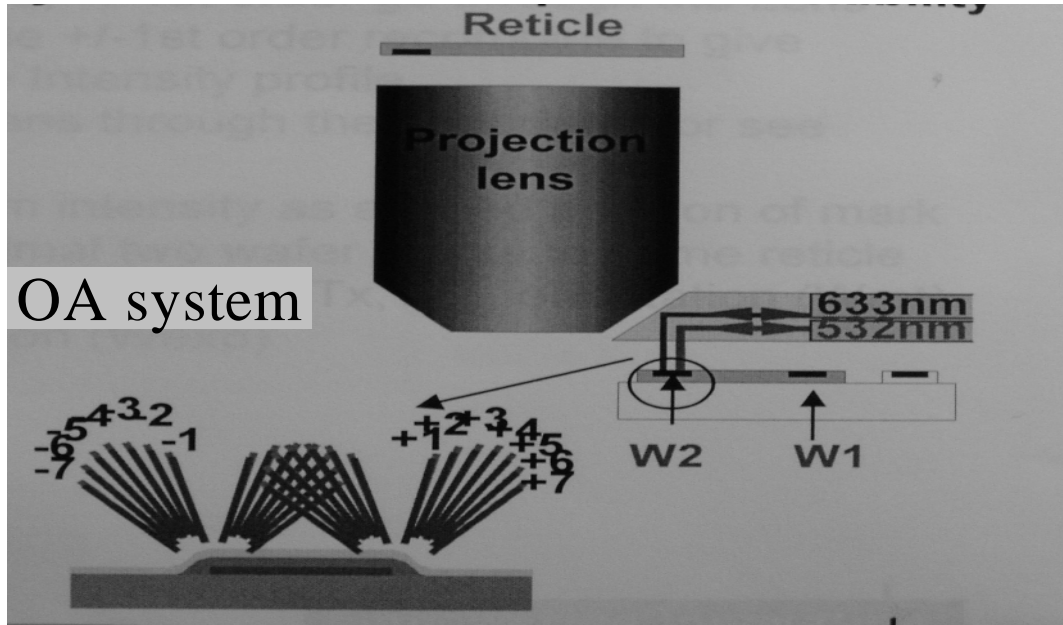


圖 2.28 偏軸對準系統示意圖

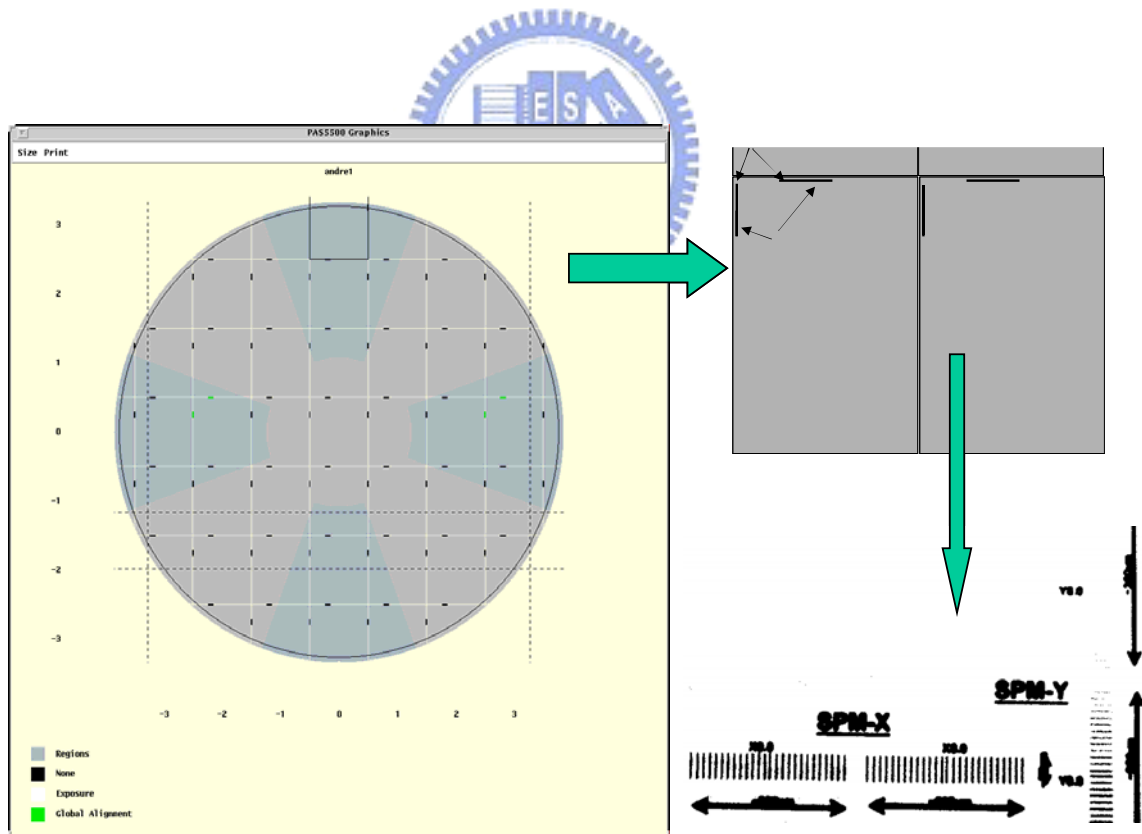


圖 2.29 偏軸對準標記圖案及其分佈

## 2.3 微影製程量測設備

微影量測設備主要可分為三大類，分別為顯影後檢查機（ADI：After Development Inspection），關鍵尺寸 CD 線寬量測機（CD Measurement）及圖形覆蓋對準量測機（Overlay Inspection）。

顯影後檢查機（ADI）為顯影完後的晶片品質初步關卡，它是使用 5 到 100 倍的光學顯微鏡檢查晶片缺陷，通常解析度不是很佳，且因為是取樣檢查，通常只做五定點檢查，所以常會有漏網之魚。通常能截取的缺陷為光阻覆蓋不良，嚴重顯影不良，嚴重圖形對偏，未上光阻，未顯影，未曝光等目視所易見的缺陷。所以近來已發展出機台自動檢查機，它可解析到  $30\ \mu\text{m}$  以上的缺陷，且可全片掃描，更有比人工檢查還快的速度。



關鍵尺寸 CD（Critical Dimension）量測機，目前可分為電子顯微鏡（SEM）及光學線寬量測（Optical CD）。電子顯微鏡為目前的量測主流，但會破壞光阻圖形，造成量測誤差。

圖形覆蓋對準量測機（Overlay Inspection）主要做為當層圖型與前層圖型之間的對準量測圖如圖 2.30。從前的 Overlay 量測以操作員目視游標尺來檢視對偏，但精確度只有 50nm，如圖 2.31 示，目視游標尺的精確度已不敷使用，目前在先進製程的 overlay 量測大多改為機器自動量測。在現今 CD 規格日趨嚴謹的情形，同樣的 Overlay 規格也隨著更為緊密，根據 ITRS（International Technology Roadmap of Semiconductor）2004 年對線寬的要求，已由 2003 年的 107 nm 減小為 90 nm；相對於微影覆蓋量測的準確性要求則由 2003 年的 3.5 nm 減小為 3.2 nm。因此，預期次世代 65 nm 微影製程覆蓋量測技術準確度的要求將

達到 2.3 nm。然而，礙於實際製程中隱藏了無法量化之人為及製程所導入的誤差（Wafer or Process Induced Shift, WIS），目前商品化之微影覆蓋量測機台（Overlay Metrology Tool）僅能藉由重複量測微影覆蓋圖像（Overlay Target）得出量測的精密度（Precision  $3\sigma$ ），以及量測微影覆蓋圖像  $0^\circ$  和  $180^\circ$ （晶圓旋轉  $180^\circ$ ）的差異計算出量測機台的系統誤差（Tool Induced Shift, TIS），以稽核微影覆蓋誤差量測的準確性。目前商品化之微影覆蓋量測機台對覆蓋圖像的量測能力為重複量測的精密度  $3\sigma \leq 3\text{ nm}$ ，量測機台系統誤差  $3\sigma \leq 5\text{ nm}$ ，並可模擬出 Overlay 對偏的狀況，進而告訴工程師該如何修正誤差。圖 2.32 為各種基本的對偏示意圖。



圖 2.30 圖形覆蓋對準量測機

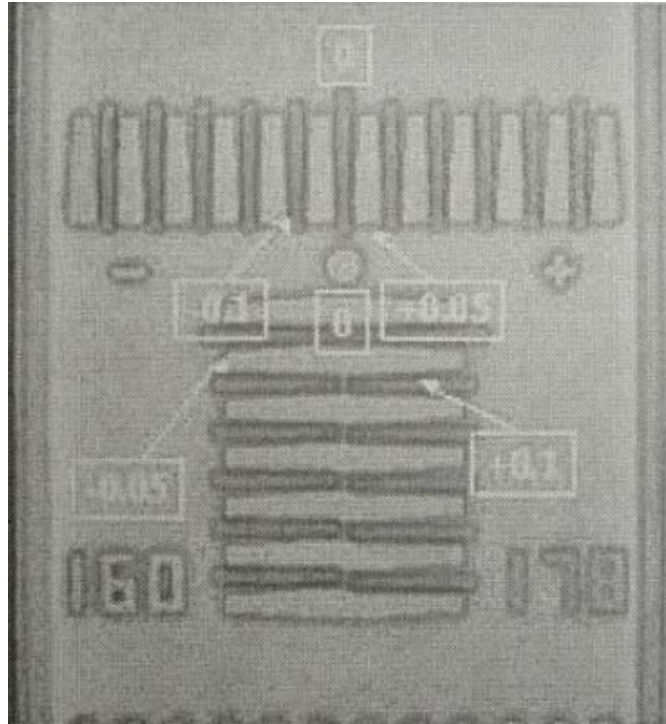


圖 2.31 Overlay 游標尺示意圖

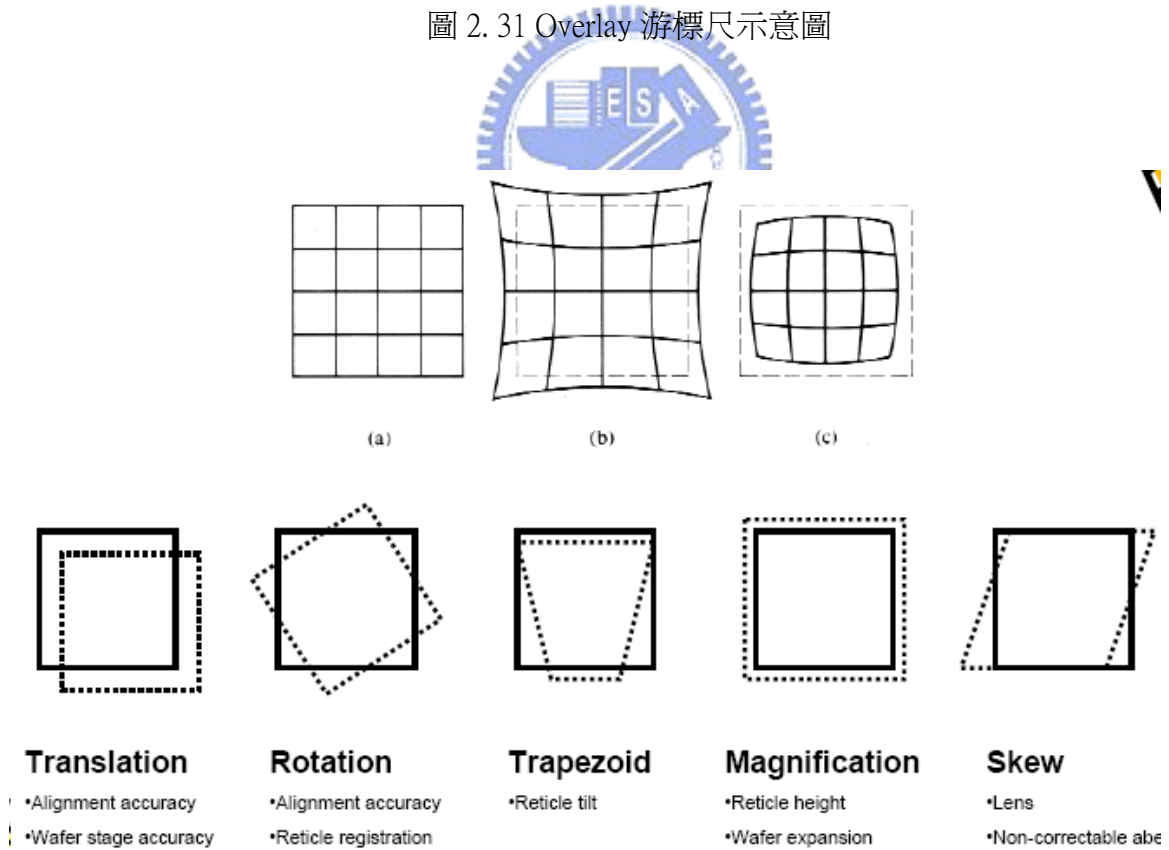


圖 2-32 為各種基本的對偏示意圖

## 2.4 微影覆蓋誤差

對準的目的是使得光罩圖案能正確的轉移到光阻層，因為晶片是由許多結構層疊堆而成，所以若是曝光位置對準不正確，層與層之間的圖形就無法按照原先電路設計的圖形密切配合，而造成短路、斷路及電性不良等等缺陷，使得產品良率降低，增加生產成本，這種層與層圖形覆蓋位置上的誤差我們稱為覆蓋誤差。

層疊是用以量測一個微影圖案置於晶圓時的精準度，而在晶圓上先前已有定義過的圖案。在刻印小圖案時，必須取得正確的特徵尺寸並準確地將特徵置於晶圓，以便能與先前微影步驟定義的圖案相配合。由於覆蓋錯誤會受到光罩或晶圓所影響，因此量測步驟針對晶圓上的曝光區域不同位置進行量測。覆蓋錯誤也同樣會影響元件尺寸。晶片在設計時須在不同元件之間預留足夠的空間，藉此容許預期發生的覆蓋錯誤，避免造成元件的故障。但在電晶體加入容許覆蓋錯誤的空間會讓元件無法縮小，因此層對層覆蓋誤差的控制是未來的重點。

### 2.4.1 覆蓋誤差之成因

覆蓋誤差可能來自光罩、晶圓、步進機本身以及系統環境所造成的誤差（表 2.1），以光罩而言會因為其圖案變形，或是比例不正確而產生誤差。晶圓因為前熱製程或是光阻塗佈的不均勻，導致晶圓表面不平坦，致使圖案轉移扭曲失真，這種因為晶圓變形或不平整的影響，而產生的覆蓋誤差程度將隨著晶圓尺寸的放大而提高。步進機本身則可能因為投影透鏡失真、晶圓平台傾斜、晶圓或光罩夾具鬆動使晶圓或光罩產生位移誤差，以及定位

與對準系統精度等問題而產生誤差。此外，步進機所在之作業環境因為溫度與震動的關係也會導致步進機產生誤差。量產過程中，在整批或數批晶片進行曝光之前，會先以一兩片試片進行試曝的動作，檢查其缺陷率與覆蓋誤差是否在容忍範圍內，確認環境條件符合要求後才放行整批晶片，以避免機台不必要的消耗與時間的浪費。

表 2.1 造成覆蓋誤差之原因

覆蓋誤差來源	可能造成之原因
步進機	晶圓平台定位、對準系統誤差 透鏡組失真
晶圓	晶圓本身變形（熱製程） 底層薄膜種類 光阻塗蓋不均
光罩	光罩受熱變形 光罩置放傾斜
系統環境	震動 溫度



## 2.4.2 覆蓋誤差之測量與影響

覆蓋誤差依賴Overlay機台的量測，其測量方法是依次在晶圓切割道上曝上覆蓋標記符號，分別與前層留下的覆蓋標記重合成如圖 2.33 的樣式，再以影像處理技術測量兩個標記 X - Y 的位移量，通常在每個曝光場內放置四組覆蓋標記符號，而量測記號的偏移量需要花費相當的時間，因此雖然每個曝光場都有誤差記號，爲了不讓測量機台成爲產能的瓶頸，通常在量測晶圓的微影覆蓋誤差量時，考量到人力與時間限制，因此一般皆是在測試的晶圓中選擇五 到九個曝光景域，每個曝光景域中安置了四個標記。對於曝光景域的選擇主要是以靠近晶圓的中心曝光景域，及四個在晶圓較外圍的位置爲主要選擇，同時標記的安排以靠近曝光景域的四個角落爲最多，依據選擇曝光景域數量的多寡，每片晶圓可能有 20~36 個標記。



Overlay機台的測量步驟，是先以晶圓全域對準記號及區域對準記號定出整片晶圓的座標，再依照所選取要測量的曝光場找出覆蓋標記位置，並量測符號間 x-y 方向之位移量，最後便可得到二十個點的位移數據，作爲覆蓋誤差分析的依據 (圖2.34)。

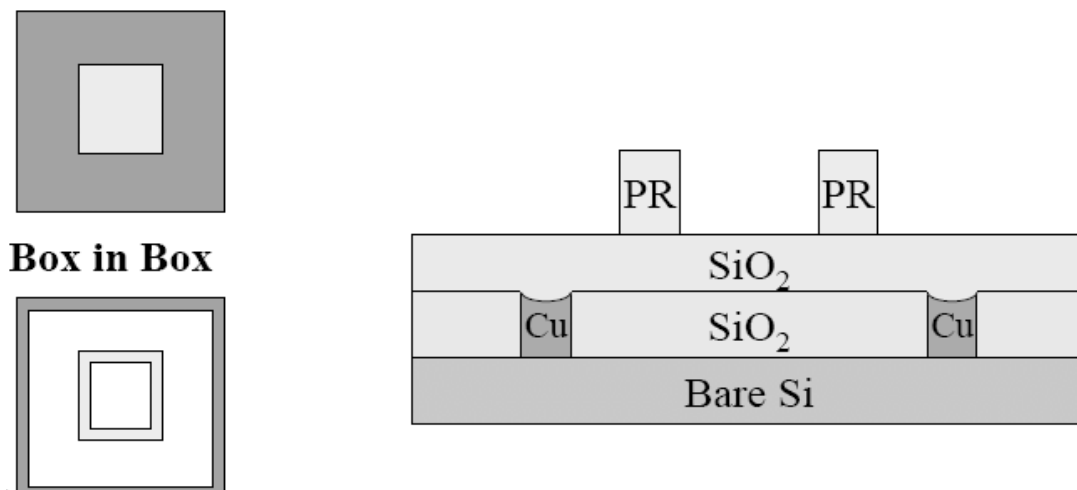
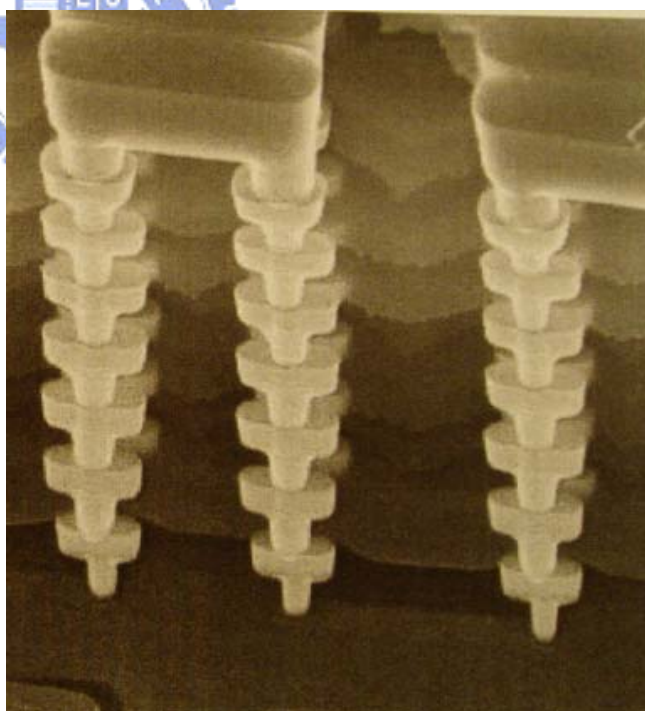
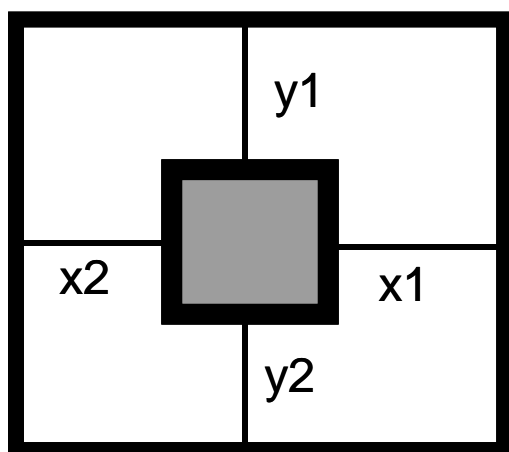


圖 2.33 Overlay 覆蓋標記



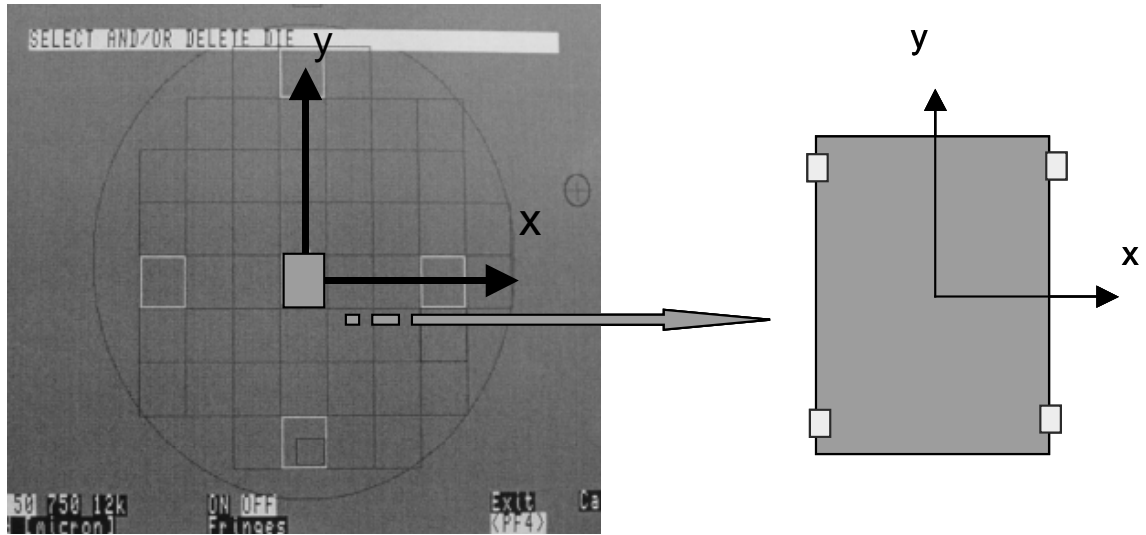


圖 2.34 Overlay 量測記號之分佈

雖然誤差產生原因很多，包括平移、旋轉、擴張等形式（圖 2.35），而誤差的各種形式對曝光位置的偏移會造成不同的影響，覆蓋誤差必須控制在設計法則（Design Rule）的 30% 以下，並且針對每片晶圓覆蓋誤差的歷史資料作追蹤與修正，避免持續偏向性的覆蓋誤差，使晶片產生電性不良結構脆弱等問題。

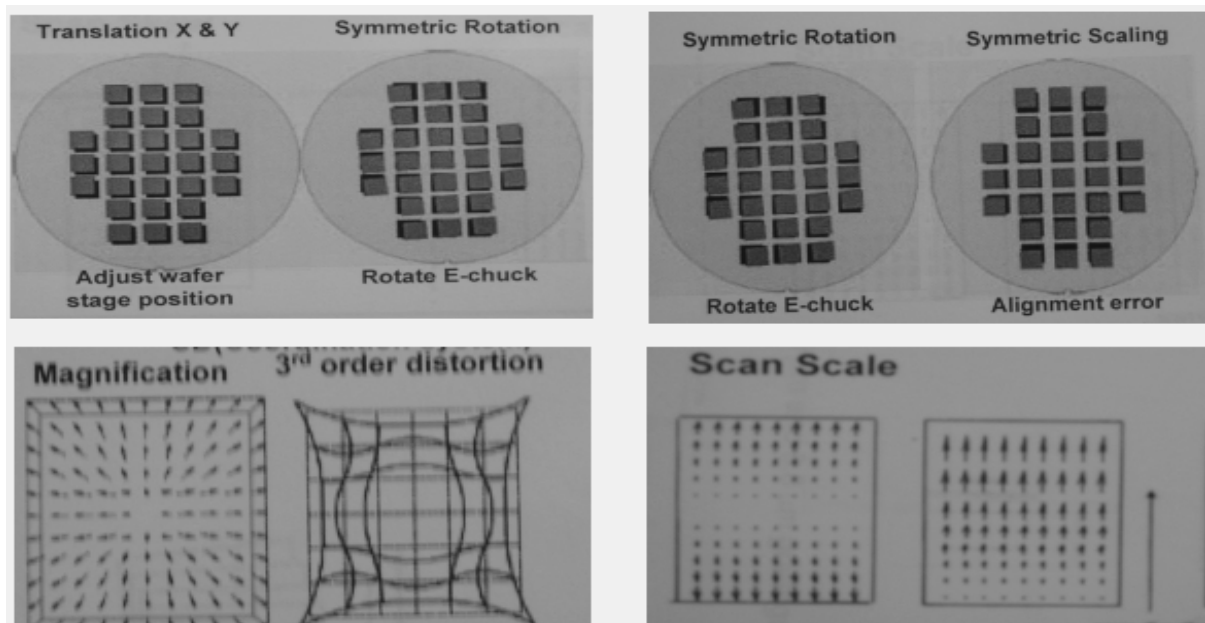


圖 2.35 各種覆蓋誤差示意圖

### 2.4.3 覆蓋誤差模式

覆蓋誤差模式 (Overlay Modeling) 微影技術為半導體工業中晶圓製造的關鍵製程。近年來步進機都使用重覆且步進的曝光技術來提昇晶圓在光罩曝光過程中的解析度、強健度及可靠度。而重覆且步進過程中最關鍵的要素是微影覆蓋誤差必須在容許的誤差範圍之內。因此，為了經由調整適當的步進機參數來改善良率及製造的可靠度，微影覆蓋誤差的正確模式建立與分析是重要的關鍵。微影覆蓋誤差的數學模式通常經由晶圓整體誤差

(Inter-field) 及曝光場誤差 (Intra-field) 誤差的總合來建立; Inter-field 誤差描述整體影響的特性，而 Intra-field 誤差描述局部影響的特性，這些誤差是將一些效應經過線性組合後來建立其模型，而這些效應包含了轉移、擴張、旋轉、放大、三階及五階不規則四邊形的作用。



分析覆蓋誤差是將誤差產生之影響經過線性模型組合後，來建立其數學模型，影響包括平移、旋轉、擴張與縮小、正交誤差、楔形及透鏡和濾鏡失真，在建立模型時會將誤差產生原因分為兩個部份來討論，一個是表示晶圓整體誤差 (Inter-field) 的情形，與表示每個曝光場誤差 (Intra-field) 的情形，這兩種情形須分別以兩個座標系統來討論，(X,Y) 座標系統代表 Inter-field 部分，而 (x,y) 座標系統表示 Intra-field 部分，(X,Y) 座標系統是以晶圓中心點為原點，而 (x,y) 座標系統則是以每次曝光區域的中心點為原點 (圖 2.36)。

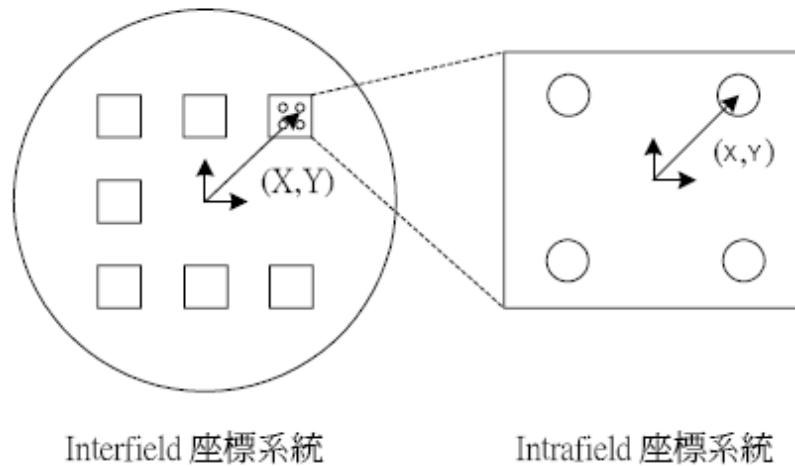


圖 2.36 Overlay 座標系統

Inter-field 誤差由晶圓定位誤差與變形造成，包含平移、旋轉、擴張與縮小、彎曲以及正交性誤差組成，可以數學模式表示成：



$$\begin{aligned}
 d_X &= T_X + E_X X - R_X Y + B_X Y^2 + r_X \\
 d_Y &= T_Y + E_Y Y + R_Y X + B_Y X^2 + r_Y
 \end{aligned}
 \tag{2}$$

其中 X、Y 表示測量點在 Inter-field 座標系統中的位置， $d_X$  與  $d_Y$  分別為 x 與 y 方向的覆蓋誤差總合， $T_X$ 、 $T_Y$  為平移係數， $E_X$ 、 $E_Y$  為擴張係數， $R_X$ 、 $R_Y$  為圖案旋轉係數， $B_X$ 、 $B_Y$  為晶圓彎曲係數， $r_X$ 、 $r_Y$  分別為 X 軸 Y 軸剩餘之誤差量，下標之 X、Y 表示為 X 軸或 Y 軸方向之係數。

Intra-field 誤差主要因光罩及透鏡組合造成，包含平移、擴張、光罩旋轉與傾斜及透鏡傾斜與失真等，以數學模式表示為：

$$\begin{aligned}d_x &= T_x + M_x x - R_x y + t_1 x^2 + t_2 xy - E(x^3 + xy^2) + r_x \\d_y &= T_y + M_y y + R_y x + t_1 xy + t_2 y^2 - E(yx^2 + y^3) + r_y\end{aligned}\quad (3)$$


其中  $x$ 、 $y$  表示測量點在 Intra-field 座標系統中的位置， $d_x$  與  $d_y$  分別為  $x$  與  $y$  方向的覆蓋誤差， $T_x$ 、 $T_y$  為平移係數， $M_x$ 、 $M_y$  為擴張係數， $R_x$ 、 $R_y$  為光罩旋轉係數， $t_1$ 、 $t_2$  為光罩楔形傾斜係數， $E$  為第三階誤差量， $r_x$ 、 $r_y$  分別為  $x$  軸  $y$  軸剩餘之誤差量，各項系數下標之  $X$ 、 $Y$  表示沿  $x$  軸或  $y$  軸方向之係數。

在建構完整的覆蓋誤差模型後，只要解得各項係數，就可對各種誤差作修正，覆蓋誤差的實際模型具有高度非線性，而一般步進機的僅對平移、旋轉、擴張與縮小及晶圓平台傾斜具備補償能力，且許多誤差原因是隨機產生，例如晶圓彎曲、環境震動等，此類覆蓋誤差必須持續追蹤晶圓並做適當修正，以維持該晶圓後續製程上設計圖案的轉移品質，但這些誤差產生原因並不會影響步進機本身的對準能力，而針對持續或超出容忍度的偏移、旋轉、擴張與縮小等機台對準與定位上的誤差，則是必須對機台作調整，以維持機台本身的精確度，確保後續在該機台曝光的晶圓都能有良好的圖形轉移，因此依照需要選取適當的誤差項，濾除隨機與無法調整之誤差影響，以便得到更正確的補償參數，這是分析微影覆蓋誤差數學模型的主要目的，也是補償覆蓋誤差的重要參考依據。

### 第三章 實驗方法及設備

本論文研究主題為探討各微影製程條件對微影覆蓋誤差可能造成的影響，並透過實驗設計方法 (DOE) 驗證之，實驗經由適當對準策略的應用，提出相對應模式之取樣位置與取樣點數之最佳對準取樣策略，可以得到良好的覆蓋誤差控制，有效補償覆蓋誤差進而提高晶圓之良率。我們將探討了各晶圓製程可能造成的對準圖案異常，並提出微影對準科技可能改善的方向。將透過實驗設計 (DOE) 做最佳化設計及參數控制，經由適當對準策略的應用降低 20%微影覆蓋誤差，並減少重工(Rework)率。

#### 3.1 實驗流程



本實驗流程(圖 3.1)主要分為以下三大部分: (1) 找尋降低微影覆蓋誤差的最佳配置，針對可能影響微影覆蓋誤差之因子及水準，透過實驗設計(DOE)做最佳化設計及參數控制。(2) 降低由對準誤差所引發之微影覆蓋誤差，經由適當對準策略的應用降低微影覆蓋誤差。(3)結合以上實驗結果之最佳配置，配合原本產品流程，使用新舊的曝光對準程式作產品 WAT (Wafer Acceptance Testing) 晶圓允收電性參數測試及良率改善驗證與比較。實驗方式為將光阻塗佈機，曝光機及顯影機連接成一生產線進行微影製程，當晶圓上完光阻後，針對影響微影覆蓋誤差的控制因子進行曝光實驗。實驗設計 1 及實驗設計 2 直接以微影覆蓋量測機台評估實驗因子對於覆蓋誤差的影響，是否能降低覆蓋誤差增加製程穩定，實驗設計 3 則是在完成產品製程後，進行電性及良率測試來比較新舊的對準程式的能力。

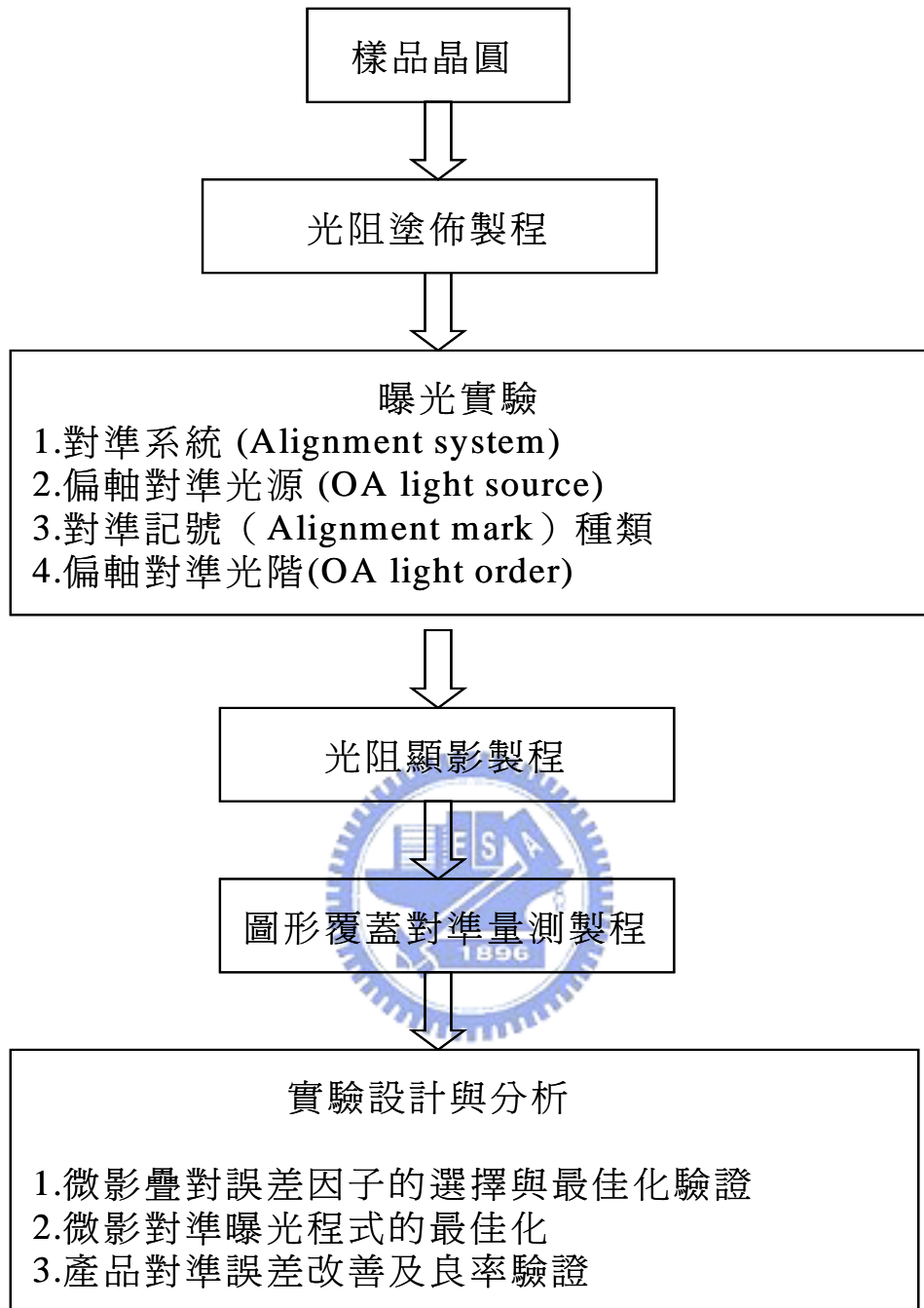


圖 3.1 實驗流程圖



## 3.2 實驗設備

### 3.2.1 光阻塗佈顯影機 TEL Track ACT-8

本實驗使用之光阻塗佈顯影機為 TEL Track ACT-8 機型，為目前台灣半導體八吋廠最廣泛使用之光阻塗佈顯影機，此機台將微影步驟除曝光之製程模組整合成一集束型設備 (Cluster Tool)，包括 HMDS 蒸鍍模組、光阻塗佈模組、顯影模組、冷熱盤及與曝光機連接成生產線之界面等以降低設備擁有成本、提高生產效率及減少晶圓表面污染。

### 3.2.2 曝光機 ASML Scanner

目的為將光罩上的圖形轉印至晶圓的光阻上，以利蝕刻或離子植入，進行元件線路的定義與制作。本實驗分別使用 I-line 與 DUV 光阻，故曝光機使用有 ASML/400D I-line 步進式曝光機使用 365nm 波長之汞燈為曝光光源，其解析度為 0.28 $\mu$ m，對準能力小於 55nm。及 ASML/750E DUV 掃描式曝光機使用 248nm Kr-F 雷射當曝光光源，該設備解析度為 0.13  $\mu$ m，對準能力小於 45nm。

### 3.2.3 量測機台

KLA-5200/5300 圖形對準量測機 (Overlay Inspection) 主要做為當層圖型與前層圖型之間的對準量測。從前的 overlay 量測以操作員目視游標尺來檢視對偏，但精確度只有 50nm。在現今 CD 規格日趨嚴謹的情形，同樣的 Overlay 規格也隨著更為緊密，目視游標尺的精確度已不敷使用，目前在先進製程的 Overlay 量測大多改為機器自動量測，其精準度可達 1nm，並可模擬出 overlay 對偏的狀況，目前商品化之微影覆蓋量測機台對覆蓋圖像的量測能力為重複量測的精密度  $3\sigma \leq 3\text{ nm}$ ，量測機台系統誤差  $3\sigma \leq 5\text{ nm}$ 。

### 3.2.3 化學材料

主要是光阻塗佈顯影機 TEL Track ACT-8 所使用之光阻、顯影液及溶劑等三大主要化學材料:

- a. 光阻: DUV Kr-F 光阻 SEPR432。
- b. 顯影液: NMD-W 2.38%。
- c. 溶劑:OK-73 半導體最廣泛使用之溶劑。



## 第四章 實驗結果與討論

本實驗主題是探討各微影製程條件因子（對準系統、對準光源、對準記號 Alignment mark 種類 …等）對覆蓋誤差可能造成的影響，並透過實驗設計方法 (DOE) 做最佳化設計及參數控制，並提出微影覆蓋誤差因子的選擇與最佳化。此外，降低由對準誤差所引發之覆蓋誤差，藉由適當對準策略的應用，如對準取樣記號數目及對準取樣記號分佈的最佳化，來得到良好的覆蓋誤差控制，並提升晶圓之良率。

#### 4.1 微影覆蓋誤差因子的選擇與最佳化驗證

一般覆蓋誤差數據包含晶圓批號、微影層名稱、晶圓尺寸、曝光場長度與寬度、曝光場位置、測量點區域座標、測量點編號與測量之  $x$  與  $y$  方向覆蓋誤差，全域座標與區域座標之轉換，以測量點編號配合曝光場長度寬度及光罩上 Overlay 檢驗圖形設計位置，求出測量點之域及區域座標，得到完整的測量數據，覆蓋誤差的取樣策略為分散且對稱，越多的取樣點數目，可靠度越高，但必需耗費更多的測量時間，對不同產品性質通常取樣的位置與數量也會有差別。

##### 4.1.1 曝光機對準系統的比較

一般常見的兩大曝光機對準系統 Alignment System，分別為 TTL 對準 (Through The Lens)及偏軸對準(OA, Off-axis)，在步進機進行曝光前，必須對光罩 (Reticle) 系統及晶圓 (Wafer) 系統分別對準，並進行計算分析偏移量，然後移動晶圓平台將晶圓定位到正確的 X 軸、Y 軸，以確保曝光動作的可靠性。

TTL 對準系統 (Through The Lens)其以步進機對準雷射 (He-Ne laser)做光源，經由投射

透鏡而照射在這些對準圖案 (PM Mark) 上，如圖 4.1，收集到足夠 $\pm 1$  階光的光訊號，然後測定反射光因相位差所呈現的干涉條紋，即可定出晶粒正確的位置。

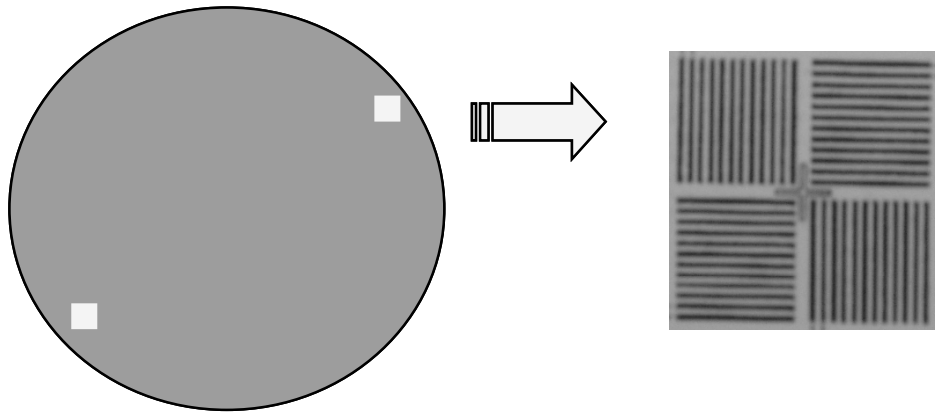


圖 4.1 TTL 對準系統標記圖案

偏軸對準系統可選擇紅及綠光兩種雷射為光源，使用離軸偵測器 (Off-axis Scope)，並不經投射透鏡 (Projection Lens) 來觀察對準標記圖案所造成的反射光相位差，共可收集 $\pm 1 \sim 7$  階光的光訊號。其對準的標記，一般稱為 SPM 對準標記圖案 (Scribe-line Primary Mark)，其設計在每個晶粒的周圍，可設計成 2 組或 3 組。如圖 4.2 所示。

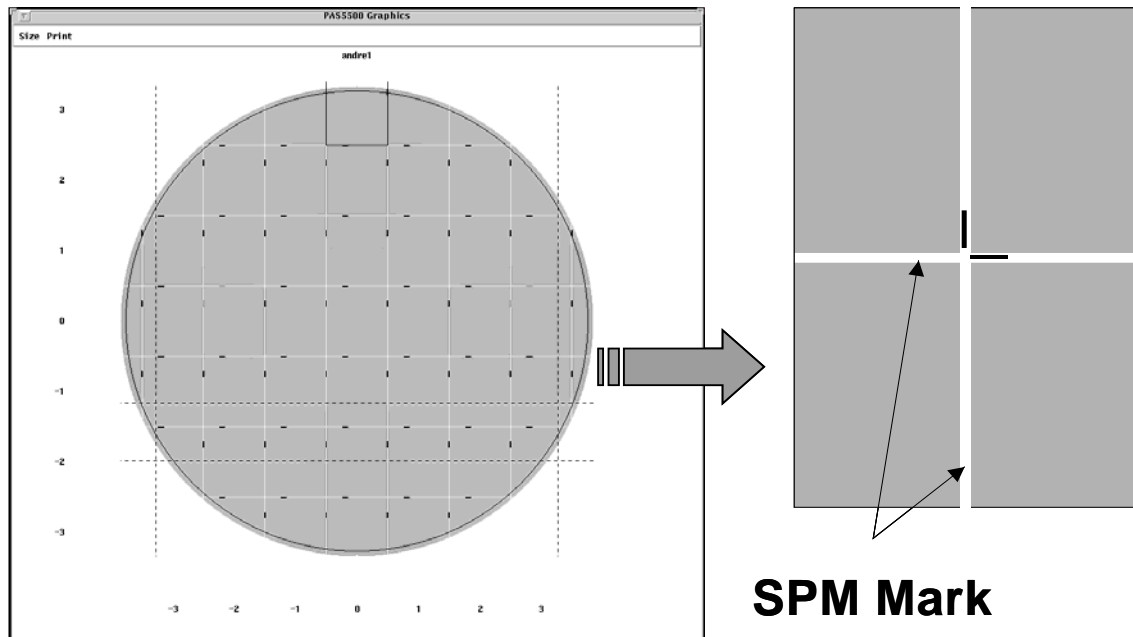


圖 4.2 偏軸對準系統標記圖案分佈

本次實驗，分別使用兩種對準系統，收集同一批晶圓的覆蓋誤差數據表現，此批晶圓共有 25 片晶片，依正常覆蓋誤差測量取樣方法，共 5 個測量點區域。其實驗結果如下表 4.1，由各晶圓測量之  $x$  與  $y$  方向覆蓋誤差的數據表現，可知使用偏軸對準系統，有較佳的晶圓與晶圓間的覆蓋誤差變異，對準的穩定性較佳。如圖 4.3.及圖 4.4。

表 4.1 曝光機對準系統的覆蓋誤差數據比較

OA Overlay WTW			TTL Overlay WTW		
	X, Y Max (nm)	X, Y Min (nm)		X, Y Max (nm)	X, Y Min (nm)
1	31	-11	1	34	-12
2	34	-16	2	40	-10
3	33	-17	3	34	-17
4	42	-23	4	56	-26
5	37	-18	5	37	-16
6	41	-20	6	42	-20
7	35	-21	7	40	-21
8	40	-21	8	40	-20
9	30	-17	9	34	-17
10	46	-12	10	51	-12
11	35	-20	11	35	-26
12	31	-22	12	31	-22
13	31	-16	13	43	-16
14	39	-20	14	39	-30
15	33	-18	15	33	-18
16	45	-26	16	51	-26
17	32	-22	17	39	-27
18	36	-18	18	37	-18
19	39	-20	19	37	-20
20	43	-21	20	41	-22
21	41	-22	21	47	-27
22	44	-13	22	45	-13
23	39	-18	23	37	-18
24	33	-19	24	33	-20
25	41	-19	25	46	-27
Range	16	15	Range	25	20
3 sigma	14.63	10.36	3 sigma	19.09	16.24

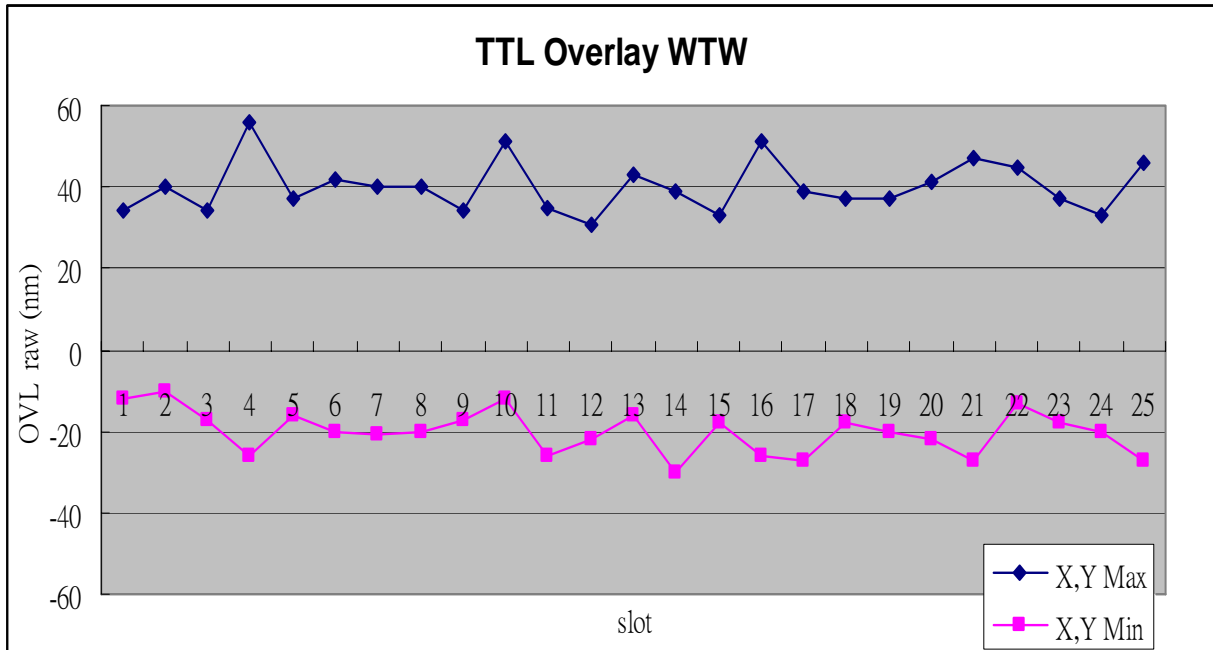


圖 4.3 TTL 對準系統 WTW 覆蓋誤差

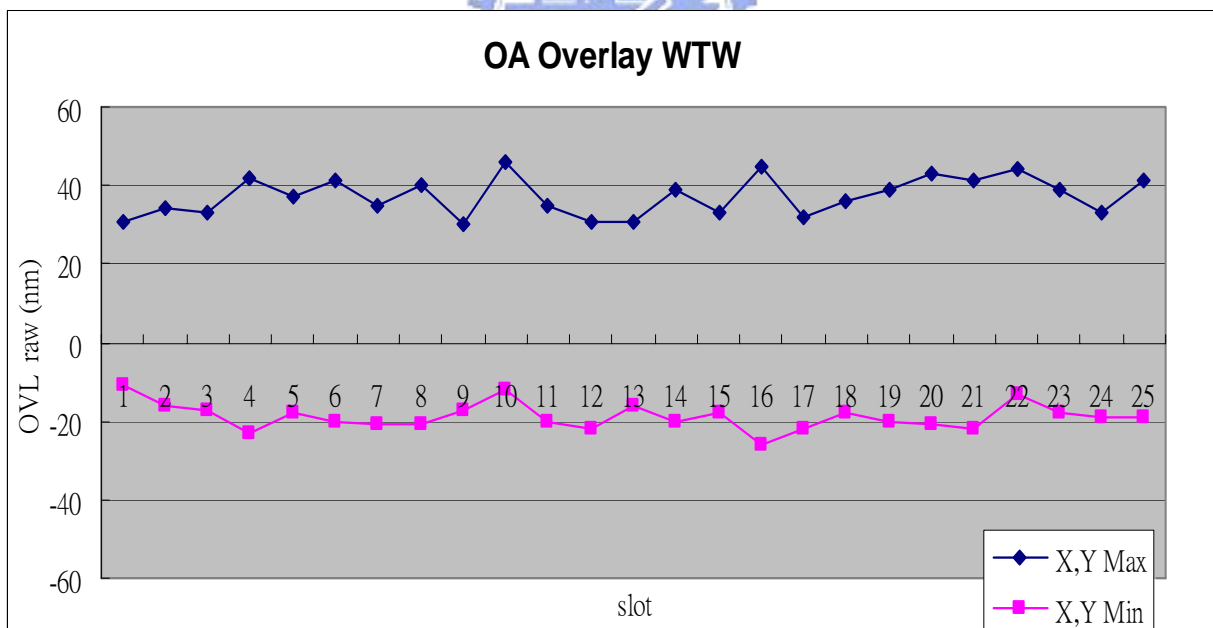


圖 4.4 偏軸對準系統 WTW 覆蓋誤差

由以上實驗結果可推論，偏軸對準系統之 SPM 對準標記圖案，受到較少前層製程因子干擾如圖 4.5，以及偏軸對準可減去曝光透鏡和濾鏡失真偏移誤差，得到較佳的對準穩定性。此外，若要滿足精確定位的要求，偏軸對準可進行比 TTL 更精準的對準，可執行細部的晶粒對準（Wafer Die Alignment），精確定出每個晶粒相對於晶圓平台的位置。一般可以選擇每個晶粒都對準，若考慮到曝光速度，可以選擇 2~16 個晶粒，但不能過少，以符合統計上的要求。

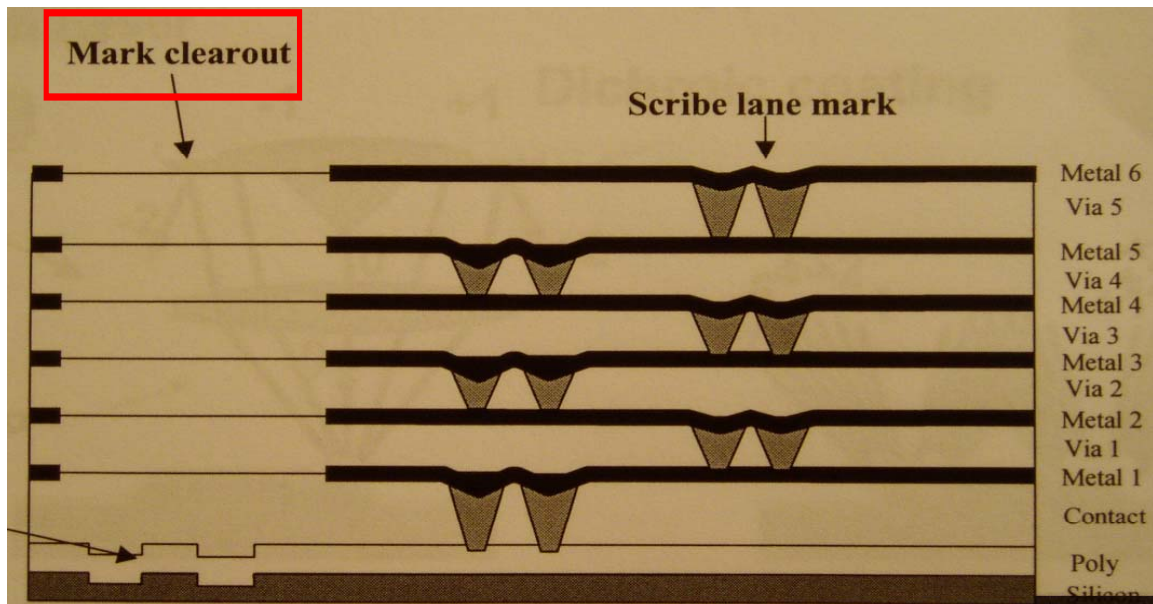


圖 4.5 偏軸對準系統之對準標記圖案



#### 4.1.2 微影覆蓋誤差因子的最佳配置

本次實驗目標要找出降低微影覆蓋誤差的最佳配置，使用 DOE 實驗設計一個有三個 2 水準因子的實驗。實驗設計法透過統計檢定，驗證的方式，可以分析出實驗的誤差度及其資料的可信度，可說是運用系統化的研究方法，去解析出實驗因子對目標結果的影響。同時在最經濟的情況下，得到最小實驗誤差之數據，作為進一步統計分析之參考，最後達到尋求符合生產目標的最佳條件組合。實驗前必須設定影響之因子與其水準數範圍 我們選出了可能影響微影覆蓋誤差的 3 個主要控制因子：分別為因子 A: 偏軸對準光源、因子 B. 對準記號、因子 C. 偏軸對準光階，水準數為 2 詳細配置如下：



- A. 偏軸對準光源 OA light source - ( 綠光雷射 Green Laser 波長 532 nm , 紅光雷射 Red Laser 波長 632.8 nm) 。
- B. 對準記號 ( Alignment mark ) 種類 - ( Type 1, Type 2) 。
- C. 偏軸對準光階 OA light order - ( 5 order, 7 order) 。

使用 DOE 實驗設計一個有三個 2 水準因子的實驗，總共重複三次實驗，要找出最小微影覆蓋誤差之最佳配方。實驗配置結果表如表 4.2 所示。全部共有 24 次實驗配置，並由實驗數據結果 Response 1 為整個模型建立 ANOVA 表。如 表 4.3 ANOVA 檢定結果為，所有三個控制因子中，A 因子: 偏軸對準光源、C 因子:偏軸對準光階的效果均為顯著。A 因子在水準 1: 綠光雷射 (Green Laser 波長 532 nm)， C 因子在水準 2 : 7 階光源，會產生較小的覆蓋誤差。由效應之半常態機率圖如 圖 4.6 及柏拉圖亦可得到相同結果。由效應之

半常態機率圖可知，因子 A:偏軸對準光源，因子 C: 偏軸對準光階不在直線上，所以，可判定 A、C 效果均為顯著。由柏拉圖如圖 4.7 可看出各顯著因子對微影覆蓋誤差的影響程度是：因子 A:偏軸對準光源 > 因子 C:偏軸對準光階 > 因子 B: 對準記號種類。

表 4.2 微影覆蓋誤差實驗配置結果表

Std	Run	Block	Factor 1 : Light source(R/G)	Factor 2 : Mark type (T1/T2)	Factor 3 : Light order(5/7)	Response 1
1	13	Block 1	Level 1 of A	Level 1 of B	Level 1 of C	45
2	24	Block 1	Level 1 of A	Level 1 of B	Level 1 of C	45
3	3	Block 1	Level 1 of A	Level 1 of B	Level 1 of C	47
4	22	Block 1	Level 2 of A	Level 1 of B	Level 1 of C	58
5	2	Block 1	Level 2 of A	Level 1 of B	Level 1 of C	57
6	16	Block 1	Level 2 of A	Level 1 of B	Level 1 of C	61
7	1	Block 1	Level 1 of A	Level 2 of B	Level 1 of C	46
8	8	Block 1	Level 1 of A	Level 2 of B	Level 1 of C	46
9	12	Block 1	Level 1 of A	Level 2 of B	Level 1 of C	44
10	14	Block 1	Level 2 of A	Level 2 of B	Level 1 of C	61
11	20	Block 1	Level 2 of A	Level 2 of B	Level 1 of C	63
12	10	Block 1	Level 2 of A	Level 2 of B	Level 1 of C	62
13	18	Block 1	Level 1 of A	Level 1 of B	Level 2 of C	43
14	5	Block 1	Level 1 of A	Level 1 of B	Level 2 of C	42
15	15	Block 1	Level 1 of A	Level 1 of B	Level 2 of C	45
16	6	Block 1	Level 2 of A	Level 1 of B	Level 2 of C	46
17	4	Block 1	Level 2 of A	Level 1 of B	Level 2 of C	48
18	17	Block 1	Level 2 of A	Level 1 of B	Level 2 of C	54
19	9	Block 1	Level 1 of A	Level 2 of B	Level 2 of C	43
20	21	Block 1	Level 1 of A	Level 2 of B	Level 2 of C	47
21	19	Block 1	Level 1 of A	Level 2 of B	Level 2 of C	48
22	7	Block 1	Level 2 of A	Level 2 of B	Level 2 of C	55
23	11	Block 1	Level 2 of A	Level 2 of B	Level 2 of C	53
24	23	Block 1	Level 2 of A	Level 2 of B	Level 2 of C	55

表 4.3 覆蓋誤差實驗 ANOVA 表

ANOVA for selected factorial model						
Analysis of variance table [Partial sum of squares - Type III]						
	Sum of		Mean	F	p-value	
Source	Squares	df	Square	Value	Prob > F	
Model	993.9583333	7	141.994	29.893	< 0.0001	significant
A-Light source	715.0416667	1	715.042	150.535	< 0.0001	
B-Mark type	45.375	1	45.375	9.553	0.07	
C-Light order	126.0416667	1	126.042	26.535	< 0.0001	
AB	15.04166667	1	15.042	3.167	0.0942	
AC	84.375	1	84.375	17.763	0.0007	
BC	7.041666667	1	7.042	1.482	0.2410	
ABC	1.041666667	1	1.042	0.219	0.6459	
Pure Error	76	16	4.750			
Cor Total	1069.958333	23				

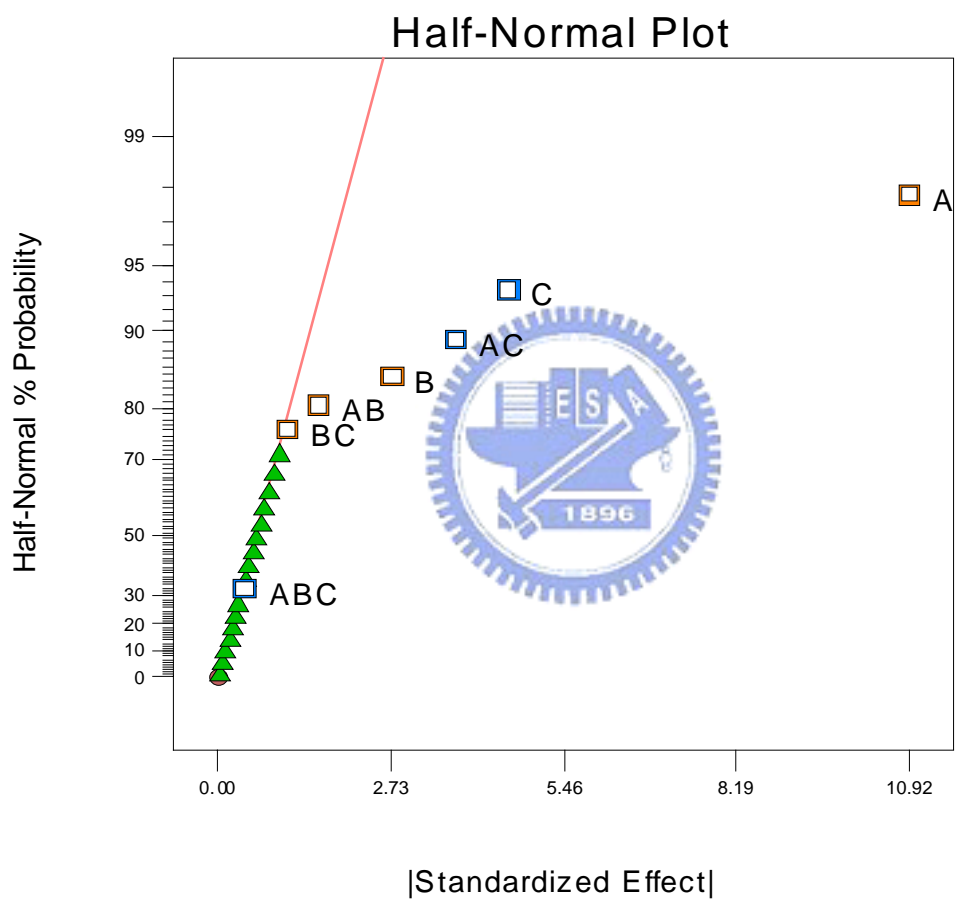


圖 4.6 半常態機率圖

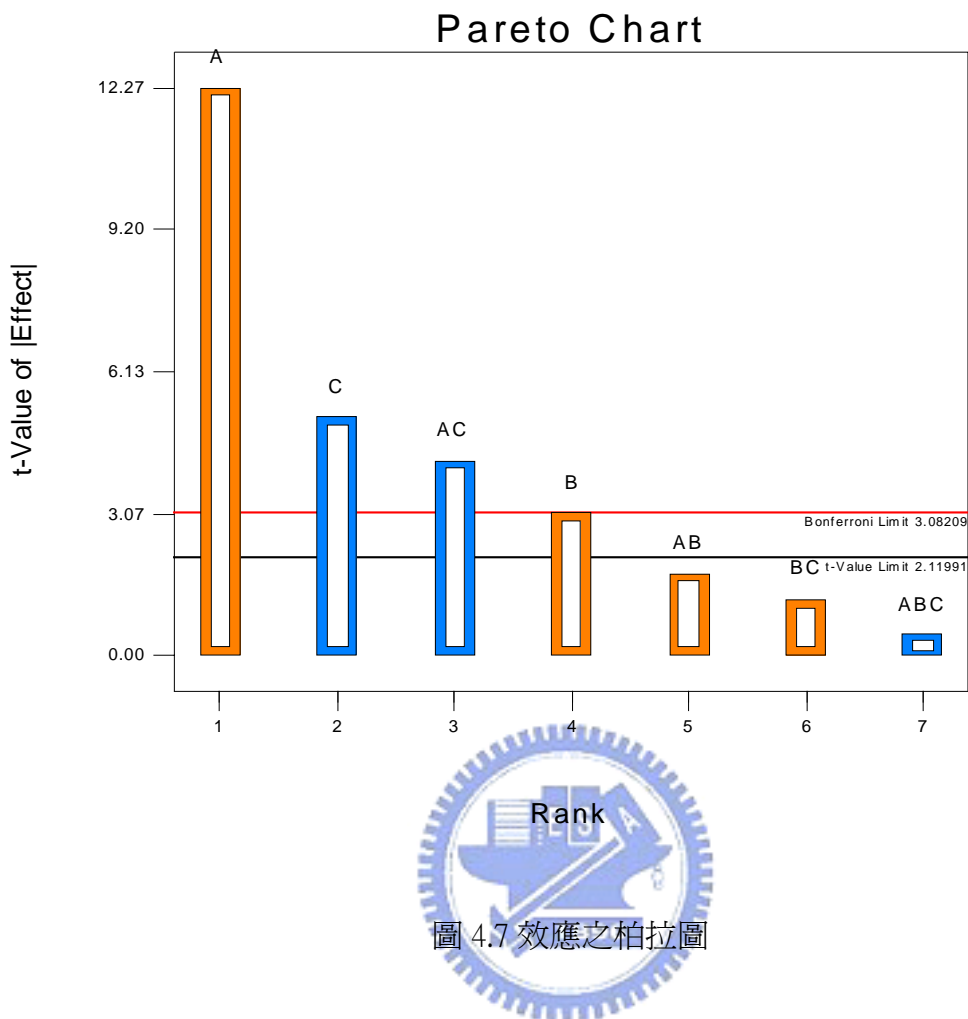


圖 4.7 效應之柏拉圖

接下來研究殘差圖以確保模型適合性，作常態性檢驗，從殘差的常態機率圖如 圖 4.8 發現，殘差的分配接近直線，是為常態分佈。檢驗獨立性，畫時間順序的殘差圖如 圖 4.9 所示殘差呈隨機散佈，故獨立性的假設成立。檢驗變異數相等的假設，殘差對預估值的散佈圖如 圖 4.10，未顯示任何的形狀，變異數相等。最後使用  $\lambda$  的信賴區間作判定， $\lambda$  的信賴區間包含 1，此資料不需做轉換如 圖 4.11，且由 圖 4.12 所示此實驗設計之重要因子間無顯著交互作用存在。

Design-Expert?Software  
R1

Color points by value of  
R1:

63  
42

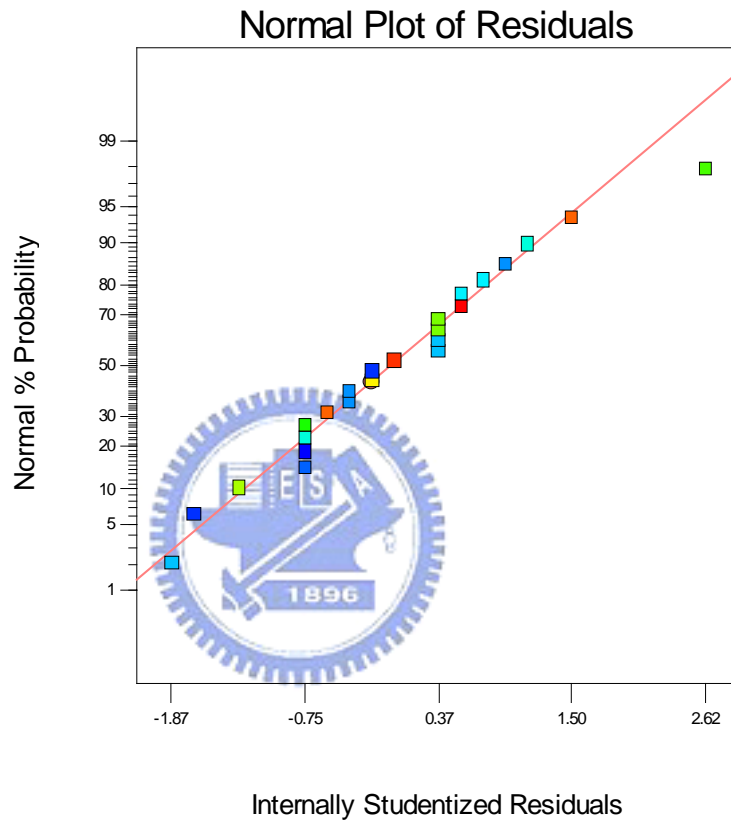


圖 4.8 殘差的常態機率圖

Design-Expert?Software  
R1

Color points by value of  
R1:

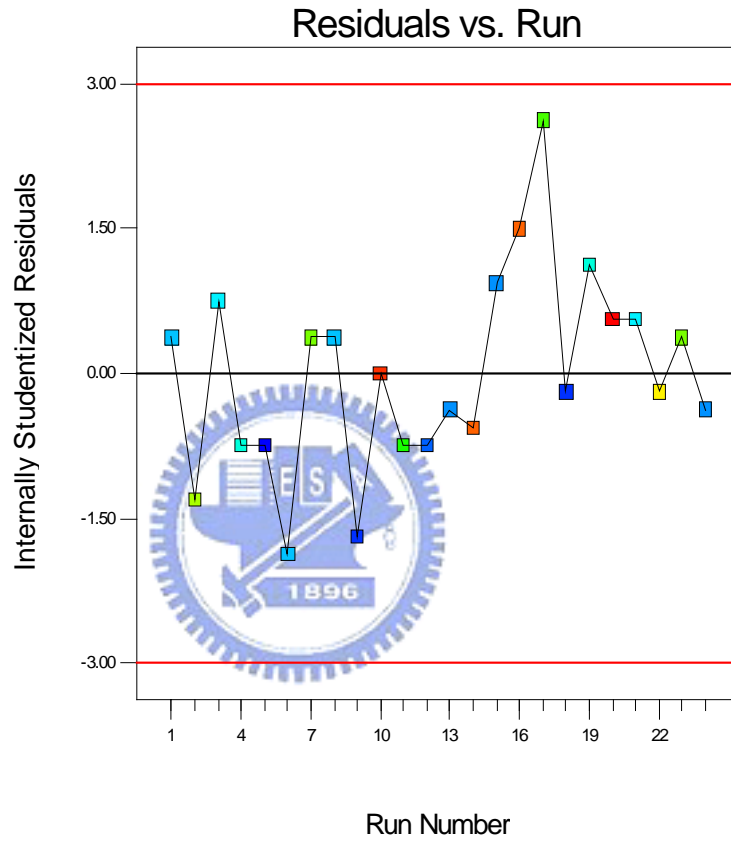
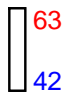


圖 4.9 時間順序的殘差圖

Design-Expert?Software  
R1

Color points by value of  
R1:

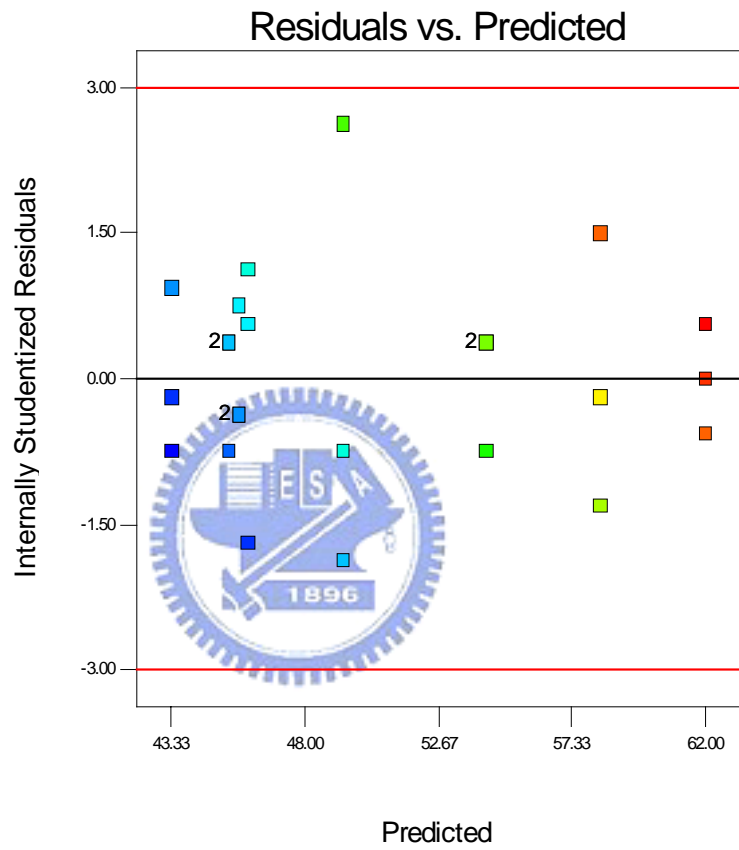
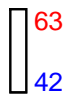


圖 4.10 殘差對預估值的散佈圖



Design-Expert?Software  
R1

Lambda  
Current = 1  
Best = 0.95  
Low C.I. = -2.8  
High C.I. = 4.34

Recommend transform:  
None  
(Lambda = 1)

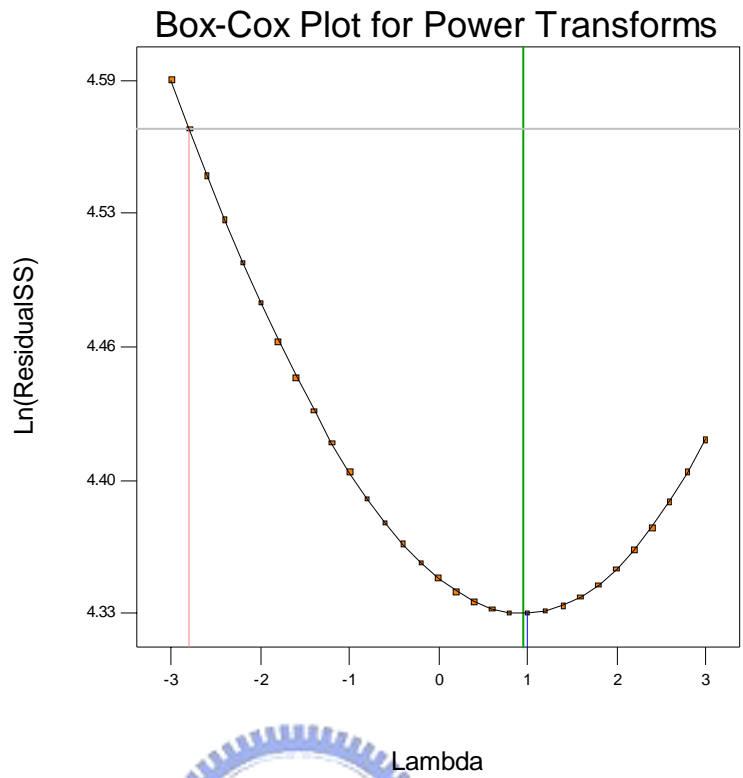
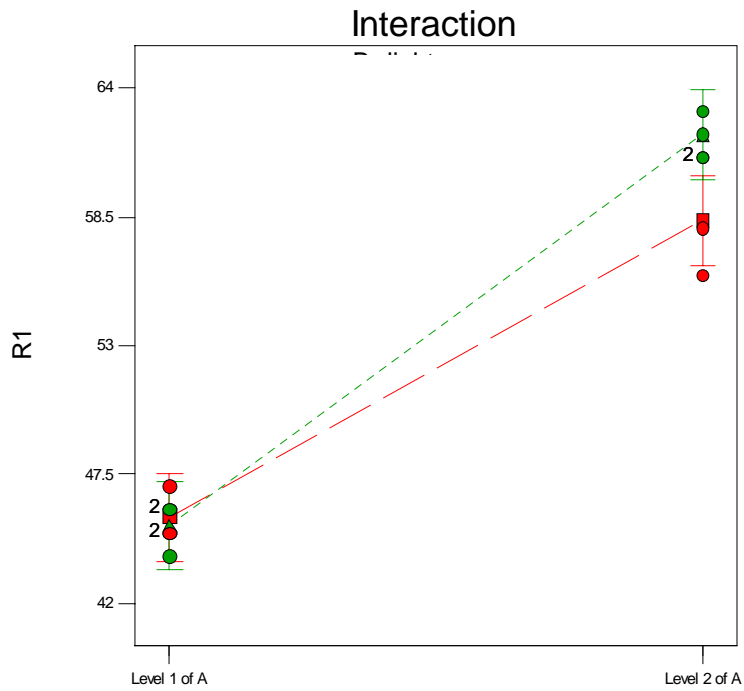


圖 4.11 Box-Cox Plot 信賴區間判定



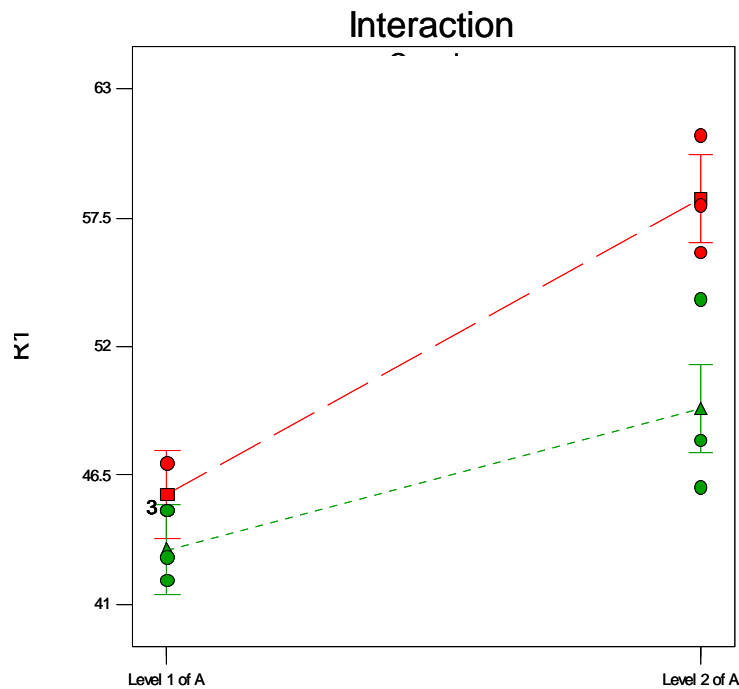


圖 4.12 交互作用效應圖

由以上 D.O.E. (Design Of Experiment) 實驗設計方法，利用變異數 ANOVA 分析，統計運算求出各因子及相互作用的貢獻度，在可能影響微影覆蓋誤差的 3 個控制因子中，因子 A: 偏軸對準光源及因子 C: 偏軸對準光源光階之效果均為顯著。因子 A 在水準 1: 綠光雷射 Green Laser，因子 C 在水準 2: 7 階光源產生較小的覆蓋誤差，而因子 B: 對準記號種類對於改善微影覆蓋誤差效果並不顯著。因此，我們將在後續微影對準曝光程式的最佳化實驗中選擇最佳配方，使用偏軸對準系統 7 階波長 532 nm 綠光雷射(Green Laser)作為對準光源的對準策略，期望經由適當對準取樣策略的應用降低覆蓋誤差。

## 4.2 微影對準曝光程式的最佳化

### 4.2.1 曝光對準誤差 (Alignment Error)

一般常見的兩大曝光機對準系統 Alignment system，分別為 TTL 對準 (Through The Lens) 及偏軸對準 (OA Off-axis)，在步進機進行曝光前，必須對光罩 (Reticle) 系統及晶圓 (Wafer) 系統分別對準，並進行計算分析偏移量。對準系統軟體會嘗試由對準結果找出適合模型，檢查各個記號的對準殘差，對準記號被測量的出位置和實際排列的位置上的差距，稱作對準誤差 (Alignment Error)。對準系統可經由各記號的對準結果，去計算出一個精確的晶圓定位座標，一個大的對準殘差，代表對準精確度低或穩定性不佳，此結果將增加覆蓋誤差。一般常見的對準記號有兩個，曝光機對準系統之雷射，偵測晶圓上的對準記號 (Alignment mark) 並進行影像處理，並對晶圓來做定位，先進曝光機可經由對準結果來決定晶圓位置，並經由調整透鏡組合，移動晶圓平台或光罩平台 (Wafer Stage / Reticle Stage) 將晶圓定位到正確的 X 軸、Y 軸，去計算修正晶圓的定位誤差，以確保曝光動作的可靠性。

一般由兩個晶圓對準記號，對準系統可以計算決定出 4 個曝光區域間 (inter-field) 覆蓋誤差模式，包含 X、Y 方向的平移 ( $T_x$ 、 $T_y$ ) 及等比例旋轉 (Symmetric rotation,  $R_x = R_y$ )、擴張與縮小 (Symmetric Expansion,  $E_x = E_y$ ) 等對稱性覆蓋誤差模式。超過兩個以上的晶圓對準記號，可提供更多的晶圓對準訊息，對準系統共可以計算決定出 6 個覆蓋誤差模式包含 X、Y 方向的平移 ( $T_x$ 、 $T_y$ ) 及非對稱性旋轉 (Asymmetric rotation,  $R_x \neq R_y$ )、擴張與縮小 (Asymmetric Expansion,  $E_x \neq E_y$ ) 包含對稱性與非對稱性覆蓋誤差項目(如圖 4.13)。

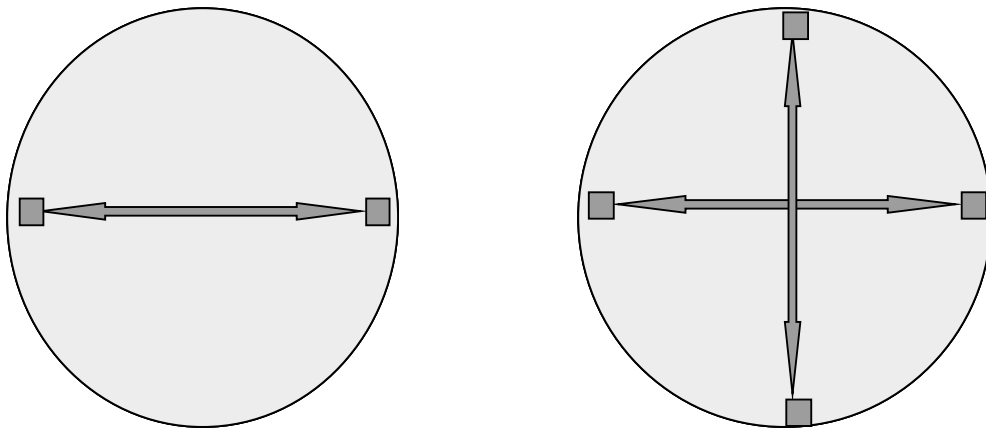


圖 4.13 晶圓對準記號分佈比較

對準曝光程式的對準取樣策略為分散且對稱，越多的取樣點數目，可靠度越高，但必需耗費更多的對準時間，對不同產品性質通常取樣的位置與數量也會有差別。此次實驗目標為，降低由對準誤差所引發之覆蓋誤差。藉由適當對準策略的應用，如對準取樣記號數目及對準取樣記號分佈的最佳化來增加對準穩定性，降低對準誤差，進而降低覆蓋誤差。

#### 4.2.2 降低由對準誤差所引發之覆蓋誤差

對準曝光程式的對準取樣策略為分散且對稱，越多的取樣點數目，可靠度越高，但必需耗費更多的晶圓對準時間。考慮曝光機產出效率，此次實驗共設計了八種不同的曝光對準取樣策略，其對準記號最多不超過 5 個如圖 4.14。使用同一批晶圓，將搭配 4.1 節 實驗設計所選出之最佳配置，由偏軸對準系統 7 階波長 532 nm 綠光雷射 (Green Laser) 作為對

準光源的對準策略，分別作八種不同的對準曝光，然後分析其覆蓋誤差之行爲。由對準取樣記號數目及對準取樣記號分佈的最佳化，來增加對準穩定性，期望經由適當對準取樣策略的應用降低 20% 微影覆蓋誤差。

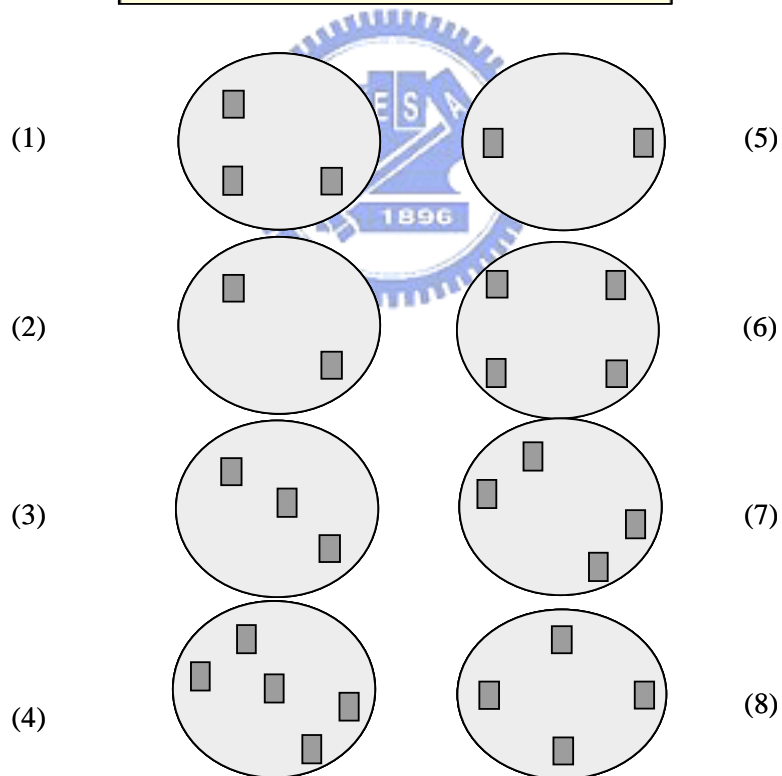
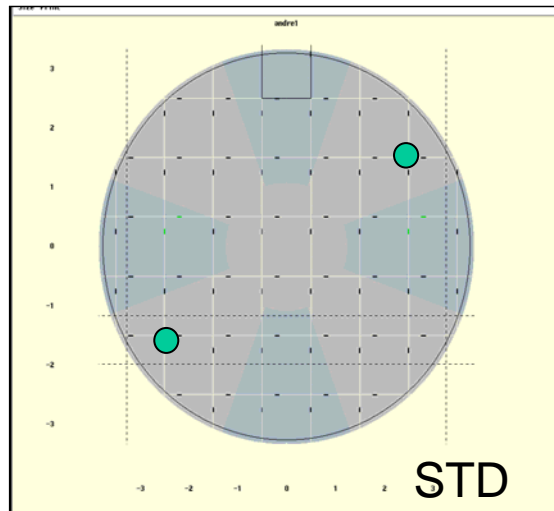


圖 4.14 八種不同曝光對準取樣

實驗結果如圖 4.15 所示，使用第 6 種對準記號分佈策略，其曝光對準記號取樣分散且對稱性高，有最小的覆蓋誤差。而越多的對準記號分佈，可靠度越高且擁有較小的對準覆蓋誤差。第 2 及第 5 種只兩個晶圓對準記號的傳統對準配置，無法針對非對稱性覆蓋誤差項目作補償。所以，其對準穩定性較差，X Y 覆蓋誤差比其他分佈對準方式大。第 8 種對準記號分佈方式，Y 方向覆蓋誤差變異較大，因為其下方對準記號太靠近晶片刻號區，光阻均勻性不佳造成對準穩定性差。

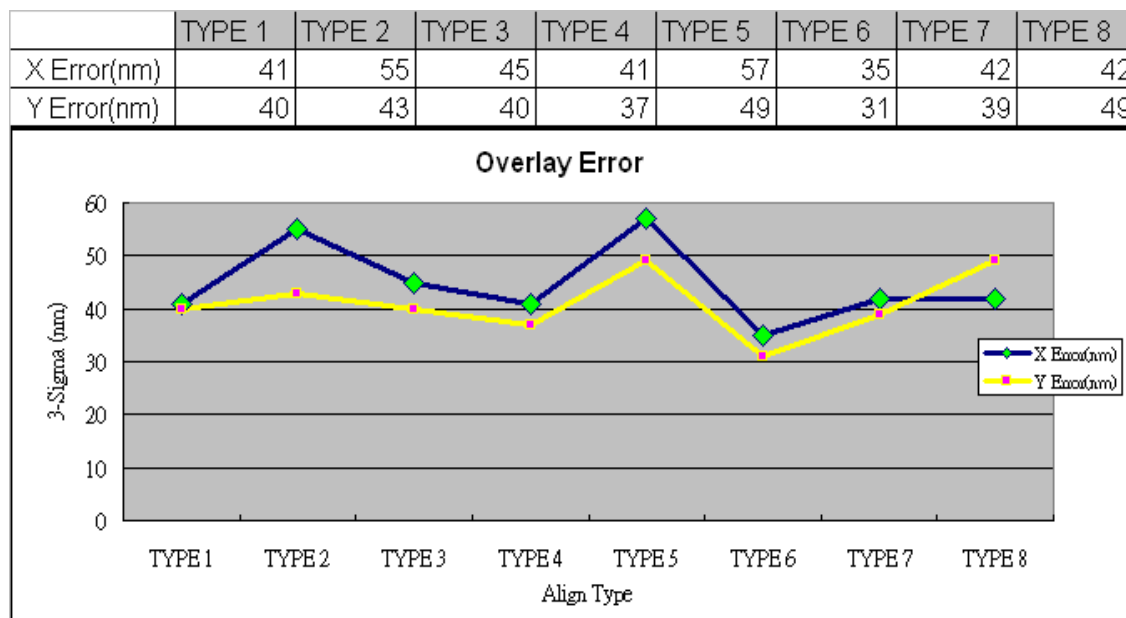


圖 4.15 八種不同曝光對準取樣策略之覆蓋誤差表現

### 4.3 產品對準誤差改善及良率驗證

將 4.1 節實驗設計所選出之最佳配置，使用 7 階綠光雷射(Green Laser 波長 532 nm)對準光源的偏軸對準策略，搭配 4.2 節實驗設計之最佳對準取樣策略，使用新的曝光對準程式，作產品 WAT (Wafer Acceptance Testing)晶圓允收電性參數測試，及良率改善驗證與比較。我們挑選了 0.15  $\mu$ m 邏輯產品，作為新舊曝光對準程式良率的比較。實驗分批條件如表 4.4 所示，S 代表標準曝光對準程式，N 代表最佳化曝光對準程式。最後實驗結果如表 4.5 所示，新舊曝光對準程式 WAT 電性參數測試的結果水準相當，新曝光對準程式之標準差較小。由常態機率圖分布比較，WAT 盒鬚圖之差異比較，可知 WAT 資料變異程度不大如圖 4.16 及圖 4.17 所示。而最終良率差異比較之盒鬚圖如圖 4.18 所示。最佳化曝光對準程式之平均良率為 95.23% ，而舊曝光對準程式之平均良率為 94.15% 新曝光對準程式之平均良率比舊程式高 1.1%，失效良率分佈圖比較如圖 4.19 所示新舊曝光對準程式表現相當。此外，可發現新曝光對準程式之良率分佈較集中，其標準差小，且並無舊曝光對準程式單一晶圓低良率的現象發生，很明顯的新曝光對準程式之穩定性較佳。

表 4.4 測試實驗分批表

Wafer ID	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25
T1 LOT	S	S	S	S	S	S	N	N	N	N	N	N	N	N	N	N	N	N	S	S	S	S	S	S	S
T2 LOT	S	S	S	S	S	S	N	N	N	N	N	N	N	N	N	N	N	N	S	S	S	S	S	S	S
T3 LOT	S	S	S	S	S	S	N	N	N	N	N	N	N	N	N	N	N	N	S	S	S	S	S	S	S
																					N:New recipe				
																					S:Standard recipe				

表 4.5 WAT 電性參數測試比較表

No	Parameter	Key	Unit	STD_N	STD_Mean	STD_STD	STR_N	STR_Mean	STR_STD
1	JUN_N+/Pw		uA 22/28	60	1.00E-03	0.004	65	8.75E-05	0.000235
2	LK_BLN+CT		uA	60	1.68E-05	7.54E-05	65	1.05E-04	6.17E-04
3	Rs_P+Po2		Ohm/Sq 2.0	60	8.294	0.082	65	8.235	0.08
4	Rs_N+Po2		Ohm/Sq 2.0	60	7.893	0.08	65	7.84	0.087
5	Rs_P+2		Ohm/Sq 2.0	60	7.235	0.086	65	7.181	0.081
6	Vbd2OX/NW	k	V 11200	60	6.607	0.737	65	6.807	0.861
7	JUN_N+/Pw5		uA 22/28	60	4.07E-05	1.80E-05	65	7.32E-05	0.000227
8	Isat_N4HHa		3/1.7_2	60	1.772	0.029	65	1.757	0.024
9	Tox_HVNW		A 800A	60	811.703	4.463	65	813.83	3.746
10	Cox_HVNW		F 43200um2	60	3.626	0.02	65	3.616	0.017
11	Tox_HVPW		A 800A	60	983.558	5.068	65	985.928	3.7
12	Cox_HVPW		F 43200um2	60	2.992	0.015	65	2.985	0.011
13	Weff_P2		um 22/10	60	0.307	0.005	65	0.309	0.003
14	VT_P8HHs		20/1.9_1.2	60	-1.393	0.029	65	-1.38	0.02
15	VT_P6HHs		20/20_1.2	60	-1.567	0.023	65	-1.557	0.017
16	Isat_N2HHa	k	20/1.7_2	60	10.001	0.128	65	9.947	0.114
17	Isat_N4HHi		3/1.7_2	60	2.267	0.021	65	2.258	0.016
18	VT_P1HHa		20/20_1.5	60	-1.563	0.023	65	-1.553	0.016
19	VT_N/P_SR		N/A	60	-0.831	0.021	65	-0.84	0.017

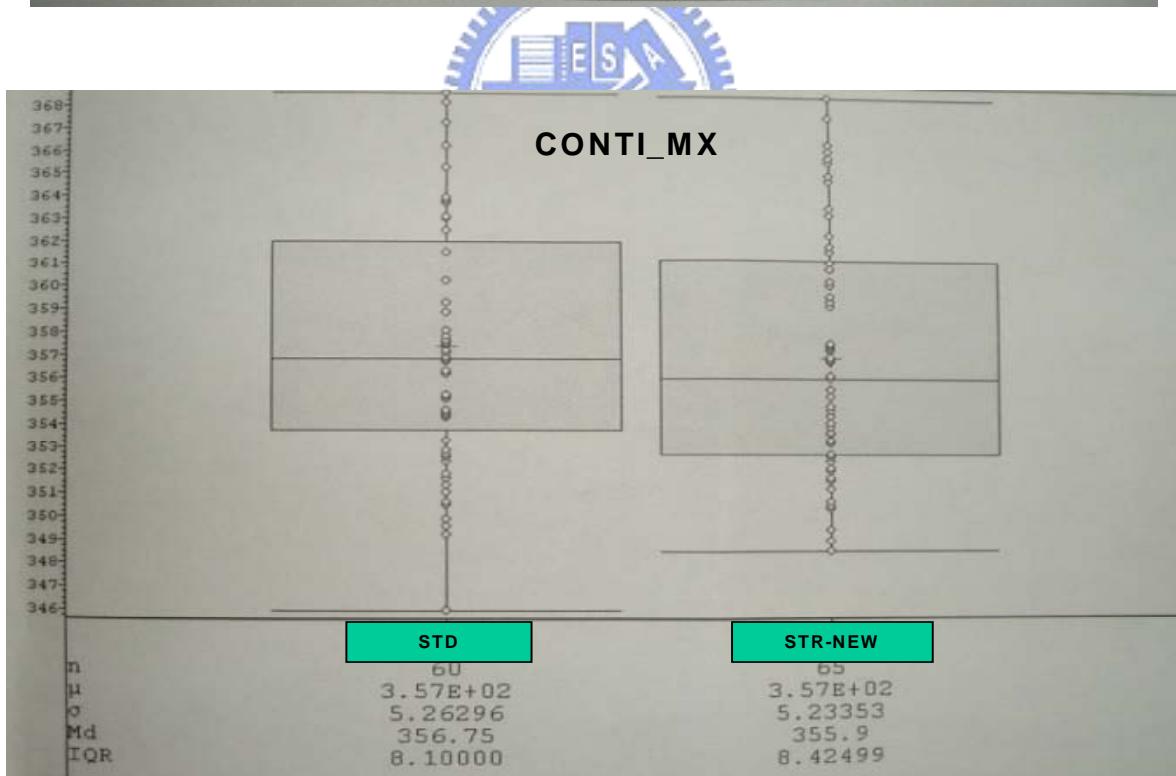
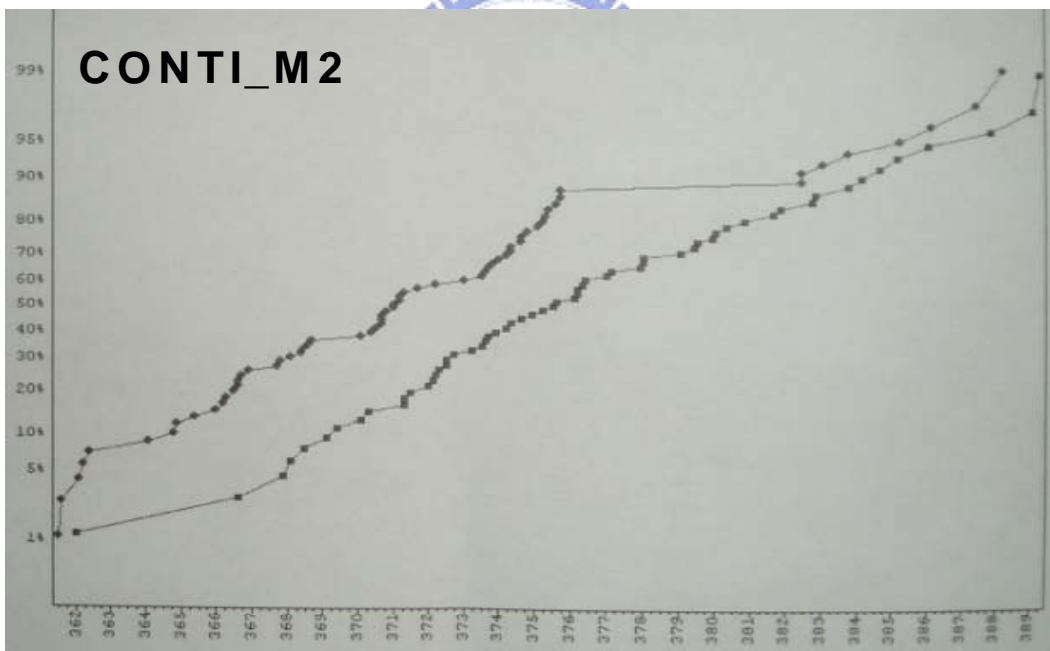
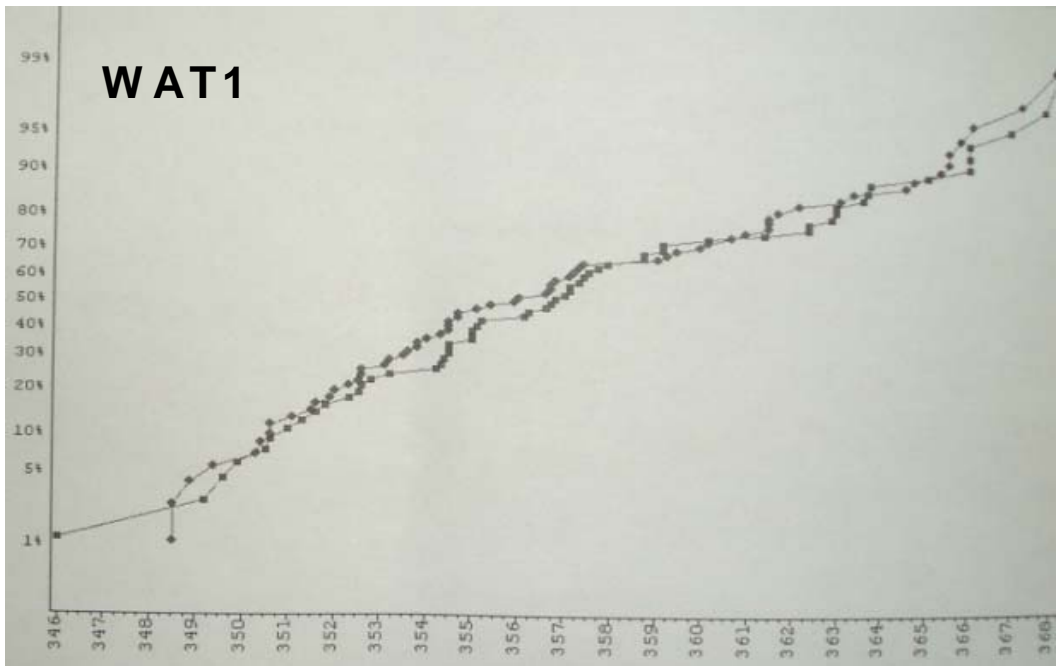


圖 4.16 新舊曝光對準程式 WAT 盒鬚圖比較





WAT 常態機率圖分布比較

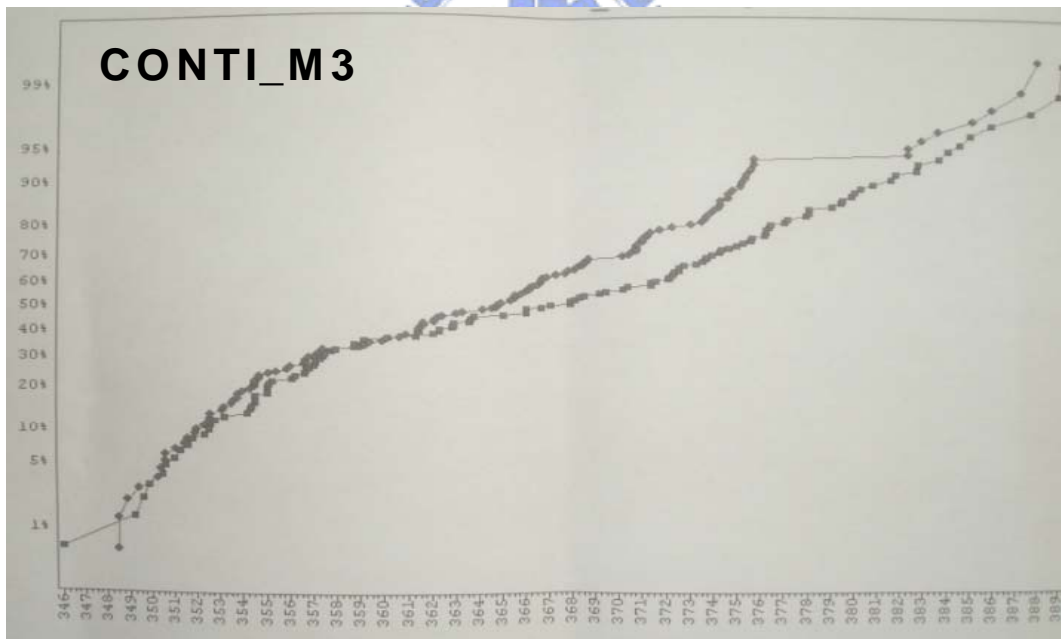
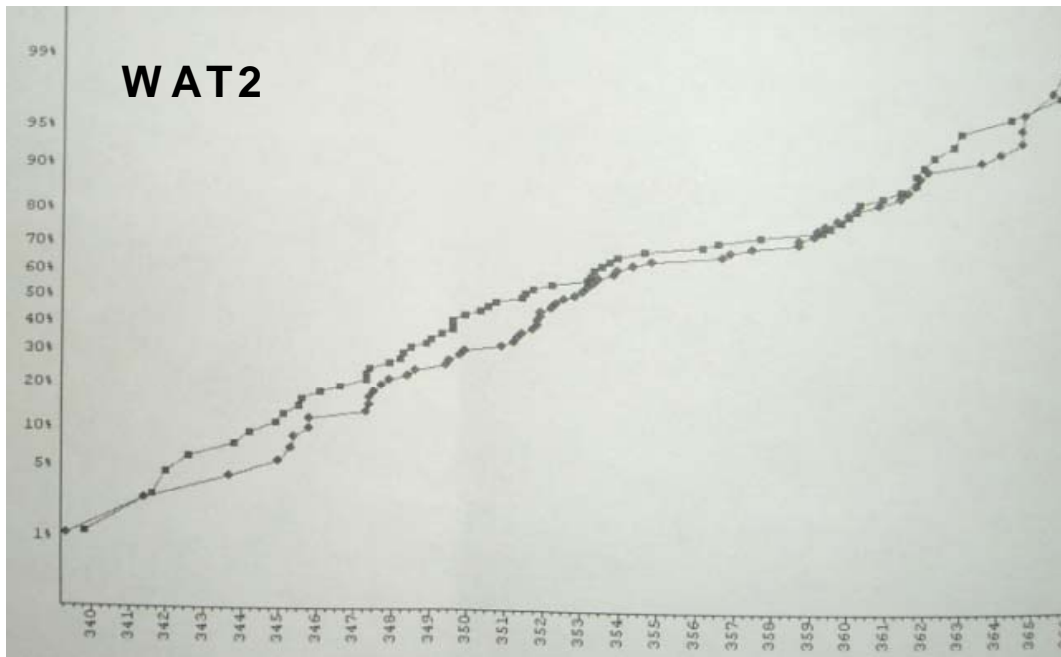


圖 4.17 WAT 常態機率圖分布比較

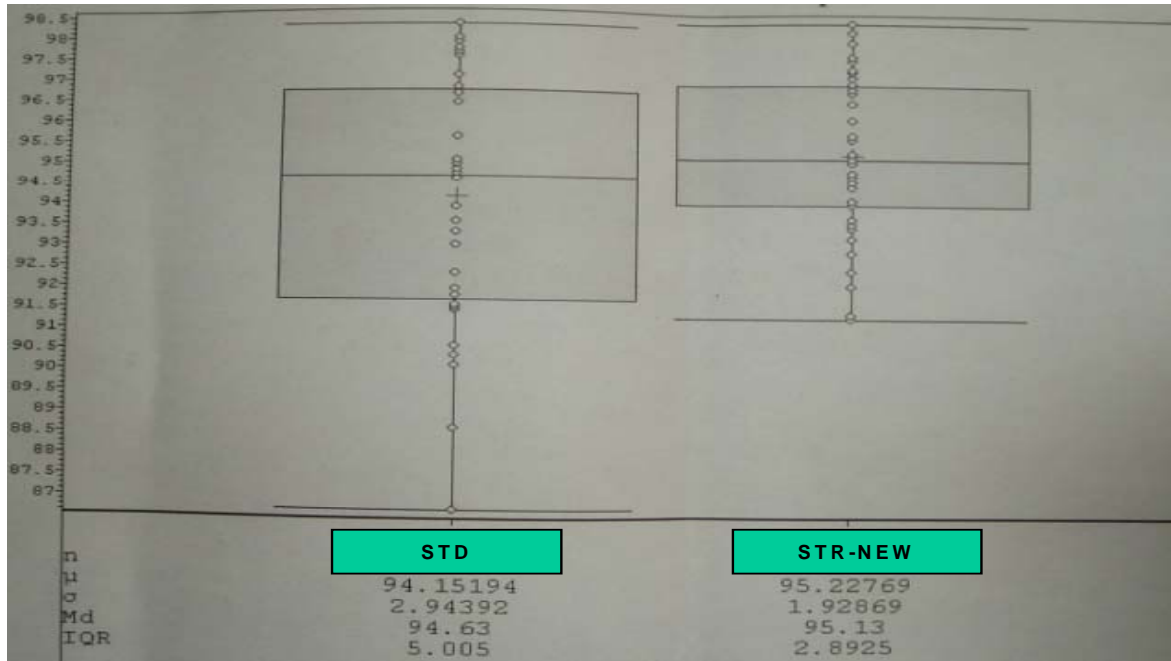


圖 4.18 新舊對準程式盒鬚圖良率差異比較

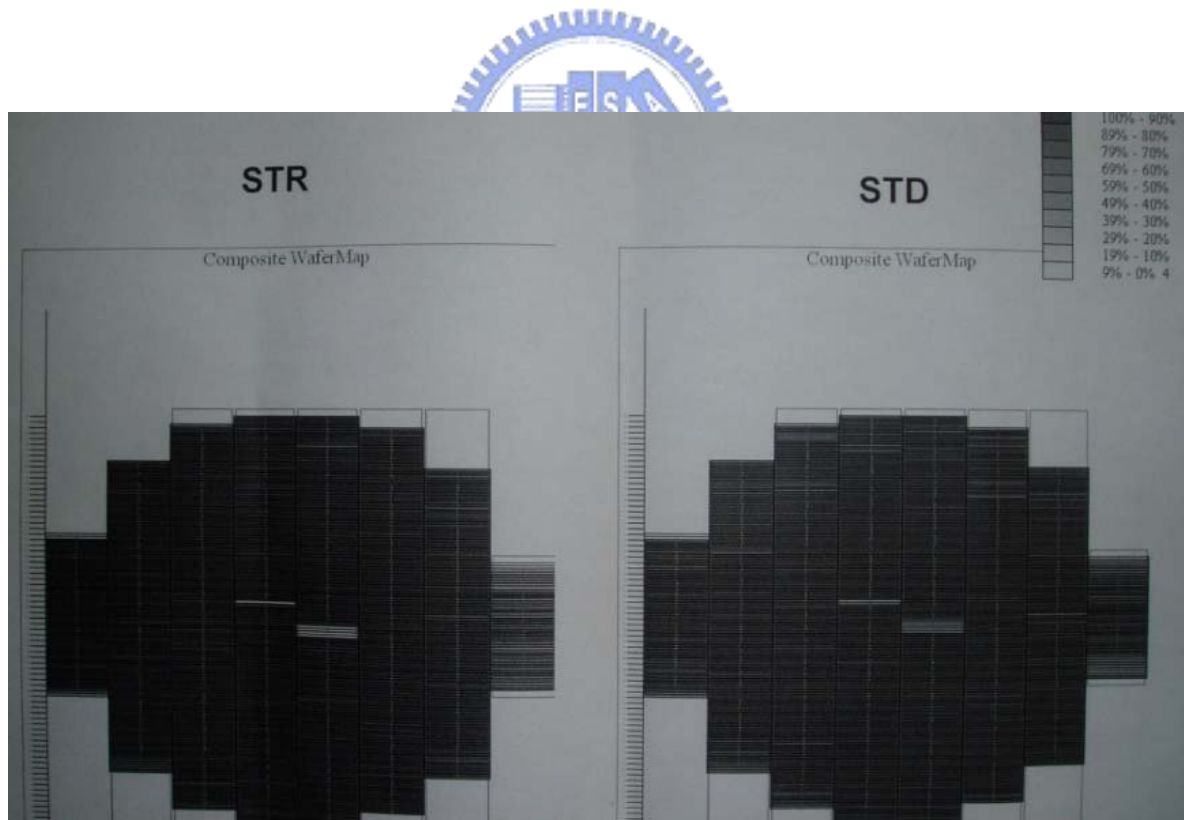


圖 4.19 失效良率分佈比較圖

## 第五章 結論

覆蓋製程是半導體 IC 製造成敗的重要關鍵，隨著微影技術面臨愈來愈嚴苛的挑戰，線寬的容差範圍緊縮，覆蓋誤差必須長期控制在穩定且合乎容忍的範圍內。本論文探討了微影製程條件對微影覆蓋誤差造成影響的可能原因，並透過實驗設計(DOE) 驗證之，經由適當對準策略的應用，與相對應之對準取樣位置與取樣點數的最佳對準取樣策略，可以得到良好的覆蓋誤差控制並提升晶圓之良率，減少重工(Rework)率。由以上一連串之實驗過程，將實驗結果整合成以下結論：

1. 偏軸對準系統之對準標記圖案，受到較少前層製程因子干擾，以及偏軸對準應用可減去曝光透鏡和濾鏡失真偏移誤差，得到較佳的對準穩定性。此外，若要滿足精確定位的要求，偏軸對準 (Off-axis Alignment) 可進行比 TTL 系統更精準的對準，可執行細部的晶粒對準 (Wafer Die Alignment)，精確定出每個晶粒相對於晶圓平台的位置。
2. 我們探討了各晶圓製程可能造成的對準圖案異常，在可能影響微影覆蓋誤差的 3 個控制因子中，偏軸系統對準光源，及偏軸對準光源所使用之光階其對於改善微影覆蓋誤差效果均為顯著。而對準記號種類在此次實驗中，對於改善微影覆蓋誤差效果並不顯著。使用偏軸對準系統 7 階綠光雷射(Green Laser 波長 532 nm)作為對準光源的對準策略，能得到較佳的覆蓋誤差控制。

3. 對準曝光程式的對準取樣策略為分散且對稱，只兩個晶圓對準記號的傳統對準配置，無法針對非對稱性覆蓋誤差項目作補償。所以，其對準穩定性較差，越多的取樣點數目，可靠度越高，但必需耗費更多的對準時間，對不同產品性質通常取樣的位置與數量也會有差別。藉由適當對準策略的應用，對準取樣記號數目選擇及對準取樣記號分佈分散且對稱，可有效增加對準精確度及穩定性，再經由調整曝光機台之設定參數去補償對準覆蓋誤差，進而降低覆蓋誤差。而越多的對準記號分佈，可靠度越高且擁有較小的對準誤差。
4. 新舊曝光對準程式 WAT 電性參數測試的結果水準相當，資料變異程度不大。最佳化曝光對準程式之平均良率為 95.23%，而舊曝光對準程式之平均良率為 94.15%。新曝光對準程式之平均良率比舊程式高 1.1%。此外，可發現新曝光對準程式之良率分佈較集中，其標準差小，且並無舊曝光對準程式單一晶圓低良率的現象發生，很明顯的新曝光對準程式之穩定性較佳。
5. 由微影覆蓋誤差因子的選擇與最佳化，以及藉由適當對準取樣策略的應用。最佳化曝光對準取樣記號數目選擇，將對準取樣記號分散且對稱的分佈排列，可增加對準精確度及穩定性，降低對準誤差，有效補償 (Compensate) 覆蓋誤差，提升產品良率。新的對準曝光程式證明比半導體廠現有方式為佳，實驗資料發現可降低 36.4% 的覆蓋誤差，減少微影製程重工 (Rework) 率。

## 參考文獻

- [1] Zone-Ching Lin, Wen-Jang Wu, “Multiple linear regression analysis of the overlay accuracy model” , IEEE Transactions on Semiconductor Manufacturing, Vol. 12, No. 2, pp. 229-237, May 1999.
- [2] C. F. Chien and K. H. Chang, “Modeling overlay errors and sampling strategies to improve yield,” Journal of Chinese Institute of Industrial Engineers, Vol. 18, No.3, pp.95-103, 2001.
- [3] M. A. Brink, C. G. M. Mol, and R. A. George,” Matching Performance for Multiple Wafer Steppers Using Advanced Metrology Procedure,” Proc. SPIE: Integrated Circuit Metrology, Inspection, and Process Control II, 921, 180-197 (1988).
- [4] G. E. Flores, W. W. Flack, and S. Avlakeotes, “Monitoring and Diagnostic Techniques for Control of Overlay in Steppers,” Proc. SPIE: Integrated Circuit Metrology, Inspection, and Process Control II (1995).
- [5] Bode, C. A., A. J. Toprac, R. D. Edwards and T. F. Edgar (2000), “Lithography overlay controller formulation” , Proceedings of SPIE: Process Control and Diagnostics, Vol.4182, pp.2-11.

[6] Chien, C., K. Chang and C. Chen (2003), “Design of a sampling strategy for measuring and compensating for overlay errors in semiconductor manufacturing,” International Journal of Production Research, Vol.41(11), pp.2547-2561.

[7] Buckley, J.D. and C. Karatzas (1989), “Step and scan: A system overview of a new lithography tool” , Proceeding of SPIE: Optical/Laser Micro lithography II, Vol.1088, pp.424-433.

[8] Chen, X., M. Preil, M. Goff-Dussable and M. Maenhoudt (2001), “An automated method for overlay sample plan optimization based to spatial variation modeling,” Proceedings of SPIE: Metrology, Inspection, and Process Control for Micro lithography XV, Vol.4344, pp.257-266.

[9] Chien, C., K. Chang and C. Chen (2001), “Modeling overlay errors and sampling strategies to improve yield” , Journal of Chinese Institute of Industrial Engineers, Vol.18 (3), 95-102.

[10] Fink, I. D., N.T. Sullivan and J. S. Lekas (1994), “Overlay sample plan optimization for the detection of higher order contributions to misalignment,” Proceedings of SPIE :Integrated Circuit Metrology, Inspection, and Process Control VIII, Vol.2196, pp.389-399.

[11] Hong, J., J. Lee, J. Park, H. Cho and J. Moon (1999), “Optimization of sample plan for overlay and alignment accuracy improvement” , Jpn. J. Appl. Phys., Vol.38 pp.7164-7167

[12] International Technology Roadmap for Semiconductors: Metrology, 2003 edition.

[13] Levinson, H. J., M. E. Preil, and P. J. Lord (1997), “Minimization of total overlay errors on product wafers using an advanced optimization scheme” , Proceedings of SPIE: Optical Micro lithography X, Vol.3051, pp.362-373.

[14] Lin, Z. and W. Wu (1999), “Multiple linear regression analysis of the overlay accuracy model” , IEEE Transaction on Semiconductor Manufacturing, Vol.12, pp.229-237.

[15] Perloff, D. S. (1978), “A four-point electrical measurement technique for characterizing mask superposition errors on semiconductor wafers” , IEEE Journal of solid-state circuits, Vol.13 (4) pp.436-444.



[16] 趙育漢 Geometric analysis of photolithography overlay error using neural networks,2003.

[17] 龍文安 著，積體電路微影製程，高立圖書有限公司，1998

[18] 簡禎富 等編著，半導體製程技術與管理，國立清華大學出版社，2005

[19] 莊達人 編著，VLSI 製造技術，高立圖書有限公司，1999

[20] 東京電子光阻塗佈與顯影機訓練教材，2004



[21] ASML 曝光機之曝光系統訓練教材，2002

[22] Hong- Xiao 著，半導體製程技術導論，羅正中、張鼎張譯，歐亞書局有限公司，2002.



## 簡 歷

1、姓名：吳國裕

2、性別：男

3、出生：民國 65 年 6 月 5 日

4、住址：新竹縣竹北市勝利六街 41 號五樓

5、學歷：國立成功大學 機械工程系

國立交通大學工學院碩士半導體材料與製程設備學程

6、經歷：台灣積體電路 微影設備工程師 2000~2004

微影製程工程師 2005~2007

微影製程主任工程師 2007~迄今



7、碩士論文題目：半導體微影覆蓋誤差的控制策略

The Strategy of Overlay Error Control in Semiconductor Lithography