

國立交通大學

電機學院 IC設計產業研發碩士班

碩士論文



數位式直流轉直流切換降壓控制器設計

Design of Digital DC-DC Switching buck Controller

研究生：蕭吉隆

Student : Chi-Lung Hsaio

指導教授：林進燈 博士

Advisor : Dr. Chin-Teng Lin

中華民國九十六年八月

數位式直流轉直流切換降壓控制器設計

Design of Digital DC-DC Switching buck Controller

研 究 生：蕭吉隆

Student：Chi-Lung -Hsaio

指導教授：林進燈 博士

Advisor：Dr. Chin –Teng Lin

國 立 交 通 大 學

電機學院 IC 設計產業研發碩士班

碩 士 論 文

A Thesis

Submitted to College of Electrical and Computer

Engineering

National Chiao Tung University

in partial Fulfillment of the Requirements

for the Degree of

Master

in

Industrial Technology R & D Master Program on

IC Design

August 2007

Hsinchu, Taiwan, Republic of China

中華民國九十六年八月

數位式直流轉直流切換降壓控制器設計

學生：蕭吉隆

指導教授：林進燈 博士

國立交通大學電機學院 IC 設計產業研發碩士班

摘 要

近年來，由於可攜式電子產品的輕薄短小，除了電池使用外，定電壓和低漣波的穩壓晶片在電源電路設計上是必然的趨勢。對於傳統的類比穩壓晶片，當其電源電路的規格有所變動時，需要根據新的參數改變整個晶片的設計。然而，對數位式穩壓晶片，運用數位式控制調變技術，可用來提昇系統電路之性能。這種數位式控制調變技術使用比例積分微分補償器(PID)之原理為設計基礎，主要特點是系統的輸出電壓經過類比數位轉換器(ADC)成為迴授訊號，並與參考電壓的差值作為數位控制器的調變訊號，以獲得電力電子之高效率直流切換電壓轉換。

在本論文中，數位控制器的設計以可程式化邏輯閘陣列(FPGA)作為電路實現的架構，並透過電壓轉換器之系統電路來驗證所設計數位控制器之功能與效能。此控制器的設計有較大的動態輸入電壓範圍，輸出電壓固定在3.3V，最大輸出負載電流為1A，和最大功率轉換效率可達到85.7%。

關鍵字：比例積分微分補償器、類比數位轉換器、可程式化邏輯閘陣列、功率轉換效率、調變。

Design of Digital DC-DC Switching Buck Controller

Student: Chi-Lung Hsaio

Advisor: Dr. Chin –Teng Lin

Industrial Technology R&D Master Program of
Electrical and Computer Engineering College
National Chiao Tung University

Abstract

In recent years, due to development of frivolous and small portable electronic products quickly, except use of the battery, a fixed-voltage and low-ripple voltage regulator in the power circuit design has already been the essential tendency. For a traditional analog voltage regulator, when the power circuit specification has been changed, it needs to redesign according to new parameters. For a digital voltage regulator, it is realized by the digital control modulation technique to promote the performance of the system circuit. This technique makes use of the proportion integral differential (PID) compensator as the basic foundation of system design. To obtain transformation of high-efficiency DC voltages, this thesis proposes a novel digital DC-DC switching buck controller. The controller output voltage is transferred to feedback signals via an analog to digital converter (ADC), and then the difference between the feedback signal and the reference voltage is regarded as a major modulation signal.

In this thesis, design of the digital controller is implemented and verified by using the field programmable gate array (FPGA). We demonstrate a system circuit which uses the penetration voltage drop called the buck voltage converter in order to verify the digital controller. The input voltage of the controller has wider ranges volts, and the output is fixed as 3.3 volts. Finally, the proposed design can achieve the maximum output load current of 1A and the power transformation rate of 85.7%.

Keywords: Proportion integral differential, PID, ADC, buck, FPGA, power transformation rate, modulation.

誌謝

在交大研究所高唱青青校樹的日子裡，回想在交大裡頭充滿許多挑戰，在許多驚濤駭浪的學習中有很多值得個人一再省思的，也有很多人是要感謝的卻不知從何說起好。首先，先要感謝我的指導教授 林進燈 老師，老師在我碩士生涯時光中給予我無限廣闊的學習空間發展與光陰悉心指導與啟蒙鼓勵使我在課業和論文上得以順利完成並在處世上受益良多。另外也感謝口試委員們的許多建議與指教，將使本篇論文更加完整。

個人原是學識相當淺薄的人今日能有尺寸躍進之效，都有賴在這期間從范倫達老師身上學到不少實事求是做研究的道理及研究方法，從鍾仁峰博士 感受到學長他個人對我許多期許及在很多方面觀念啟發指導及精益求精的做事態度，使我成長不少讓我可以日後將來的學習道路上有更加長足的進步，就我個人而言是彌足珍貴的人生砥礪經驗。而我要感激在心頭的人也少不了幫助我解決諸多疑難雜症問題提供不同意見的實驗室的每位同學經翔、紹航、靜瑩、智文、德瑋、煒忠、孟哲、蘇愷和許多學弟妹，大家給我許多架構過程上的指導以及實作上的諸多建議。

其次就是要感謝給我很多無私無我友情支援陪伴我一起渡過碩士班學習的伙伴大B、小燕子、男哥和工研院的小智及在當兵的阿彰學長、李小杰還有在業界工作的聖智鐵哥和成大呂同學在許多方面給我的討論與交流，使我對數位power ic的整個架構有更進一步理解領會。其實要感謝的人很多無法一一提及如同陪伴我在校園中渡過的每位師友們謝謝您們大家對我這些日子來關心與愛護，讓大家煩心擔憂，真的很過意不去。

最後，個人謹向最摯愛的長上父母親雙親謝謝您們對我的多年栽培教育，雖然爸媽未能讓我足夠有力的經濟支援，但讓我背後有了一切無限的精神支柱，使我能安心完成碩士學業，僅以本論文獻給我的家人和所有關心我的師長和老同學朋友們，願大家共享這份榮耀。

目錄

摘 要.....	i
Abstract.....	ii
誌謝.....	iii
目 錄.....	iv
圖目錄.....	vi
表目錄.....	viii
第一章 概論.....	1
1.1 研究背景.....	1
1.2 研究動機與目的.....	1
1.3 論文內容大綱架構.....	4
第二章 控制器設計原理.....	5
2.1 類比控制電源與數位控制電源整體結構的比較.....	5
2.2 控制電路轉換介紹.....	8
2.3 輸出電壓取樣電路.....	10
2.4 ADC0820 的特性.....	11
2.4.1 ADC0820 的工作原理.....	11
2.5 數位補償器電路.....	14
2.6 數位脈波寬度調變器.....	16
2.6.1 量化效應.....	16
2.6.2 數位脈波寬度調變器之架構.....	18
2.7 低壓差架構.....	21
第三章 數位控制設計與類比調整電路.....	23
3.1 數位控制器方法介紹.....	23
3.2 數位控制結合智慧控制的操作.....	23
3.2.1 PID 數位穩定控制理論推導設計.....	25
3.3 LDO 附屬調整電路.....	40
3.3.1 壓降電壓.....	41
3.3.2 靜態電流或接地電流.....	42
3.3.3 線性穩壓.....	43
3.3.4 負載穩壓.....	44
3.3.5 電源拒斥比.....	45
3.4.6 精確度.....	46
第四章 控制電路 FPGA 實現.....	48
4.1 硬體描述語言簡介.....	49
4.2 A/D 轉換器.....	50
4.3 數位補償器.....	53

4.4 數位脈波寬度調變器.....	55
4.4.1 Deadtime 產生器.....	55
4.4.2 工作週期暫存器.....	57
4.5 LDO 穩壓的設計考量.....	58
4.6 功率效率.....	59
第五章 實驗模擬及量測結果.....	60
5.1 模擬結果.....	60
5.2 量測結果.....	64
第六章 結論及未來工作.....	69
6.1 結論.....	69
6.2 未來工作.....	69
REFERENCES.....	70



圖目錄

圖 1	台灣與美國就 POWER IC 領域各方優勢比較方塊圖	2
圖 2	數位式降壓型直流電源轉換器	3
圖 3	類比控制電源方塊圖	6
圖 4	數位化控制電源方塊圖	7
圖 5	類比降壓直流電源轉換器基本公式方塊圖	8
圖 6	數位降壓直流電源轉換器方塊圖	9
圖 7	數位降壓直流電源轉換器架構圖	9
圖 8	ADC0820 接腳圖	11
圖 9	ADC0820 讀取模式時序圖	12
圖 10	ADC0820 寫入-讀取模式時序圖 ($t_{rd} > t_l$)	13
圖 11	ADC0820 寫入-讀取模式時序圖 ($t_{rd} < t_l$)	14
圖 12	ADC0820 寫入-讀取模式下 Stand-Alone 時序圖	14
圖 13	PID 電路結構圖	16
圖 14	Limit Cycling 圖	18
圖 15	Four-Phase 電路結構圖	20
圖 16	Four-Phase DPWM 輸出波形圖示意圖	20
圖 17	基本的 LDO 低壓差穩壓架構	21
圖 18	數位控制結合智慧控制示意圖	24
圖 19	類比降壓 DC 電源轉移線性等效圖	25
圖 20	Q-ON 並且 D-OFF 狀態圖	26
圖 21	Q-OFF 並且 D-ON 狀態圖	28
圖 22	轉移方程矩陣的說明圖	33
圖 23	補償迴圈圖	34
圖 24	系統回授網路架構	38
圖 25	根軌跡的 MATLAB CODE	39
圖 26	根軌跡圖	40
圖 27	k_p 、 k_i 、 k_d 的 MATLAB CODE	40
圖 28	V_{in} 與 V_{out} 的關係圖	42
圖 29	LDO 穩壓的靜態電流圖	42
圖 30	PMOS 的 LDO 穩壓圖	43
圖 31	LDO 穩壓的 PSRR 圖	45
圖 32	Xilinx 發展介面	48
圖 33	Xilinx 系統發展實驗板	49
圖 34	ADC0820 取樣電路方塊圖	51
圖 35	時序控制電路方塊圖	51
圖 36	產生誤差值電路方塊圖(1)	52

圖 37	產生誤差值電路方塊圖(2)	52
圖 38	PID 與誤差值產生電路連接方式方塊圖	54
圖 39	SHIFT 方式乘法電路	54
圖 40	四相位 DPWM 計數器分時切割電路	55
圖 41	Deadtime 波形圖	56
圖 42	Deadtime 產生器方塊圖	56
圖 43	工作週期暫存器寫入圖	57
圖 44	LDO 典型運用電路方塊圖	58
圖 45	MATLAB 模擬切換電壓狀態圖分別在 $V_{in}=5V$, $V_{in}=10V$	61
圖 46	MATLAB 模擬切換電壓狀態圖分別在 $V_{in}=10V$ 、 $V_{in}=20V$	61
圖 47	DEADTIME (死區)切換電路簡易模擬波形	61
圖 48	MODELSIM 模擬 DUTY	62
圖 49	MODELSIM 模擬四相位 DPWM	63
圖 50	HSPICE 模擬開關 power stage 充放電穩定現象	63
圖 51	整體電路的板上連接電路圖	64
圖 52	工作實驗平台	65
圖 53	Deadtime 經由示波器量測	66
圖 54	示波器量測輸入電壓 $V_o \cong 3.3V$, 開關頻率=250K	66
圖 55	示波器量測輸出漣波電壓 $\cong 19.3V$	67



表目錄

表 1	PID 控制函數在時域和頻域的比較表	35
表 2	轉移函數表	35
表 3	轉移係數方法表	37
表 4	效能比較表	68



第一章 概論

1.1 研究背景

近年來，由於可攜式電子產品的輕薄短小，除了電池使用外，定電壓和低漣波的穩壓晶片在電源電路設計上是必然的趨勢。對於傳統的類比穩壓晶片，當其電源電路的規格有所變動時，需要根據新的參數改變整個晶片的設計。然而，對數位穩壓晶片，運用數位式控制調變技術，可用來提昇系統電路之性能。這種數位式控制調變技術使用比例積分微分補償器(PID)之原理補償為設計基礎，主要特點是系統的輸出電壓經過類比數位轉換器(ADC)成為迴授訊號，並與參考電壓的差值當做數位控制器的調變訊號，以獲得電力電子之高效率直流切換電壓轉換。



1.2 研究動機與目的

一般的直流轉直流的穩壓器(DC-DC Regulator)大概分成交換式穩壓器(Switching Regulator)及電荷幫浦穩壓器(Charge-Pump Regulator)。DC-DC 轉換器廣泛被應用在直流供應器以及直流馬達驅動器。因此，對於切換直流轉直流轉換器的控制使其在輸入電壓與輸出負載變動的情況下，能夠調整輸出電壓為所設定的位準，實為一項重要的研究。

數位控制器的觀念，在許多的研究報告以及實驗結果也都有實例來證明數位控制器的確相較於類比控制器方式，數位控制的方式不止在成本上具較佳的優勢，它所具有的優異特性，例如可與外界溝通的能力以及可程

式化的彈性操作，這些因素都將使得數位控制有可能會在最短的時間內去取代整個電源的控制方式。

從市場的角度來看，數位電路在成本的控制上會比類比電路更具競爭性，以類比電路所設計的 IC 要達到縮小晶片尺寸的機會並不大，除非有部份功能數位化才有可能完成這項工作。成本的高低一向視晶片的大小考量而決定，假使傳統類比電源控制方式能夠一併數位化，將使晶片尺寸縮小的速度也將會追隨著 Moore's law 的準則而得到合理的解釋，相對地對於降低成本也有所幫助。由圖 1 闡明整體 Power IC 的市場及台灣與美國就各方面優勢比較。

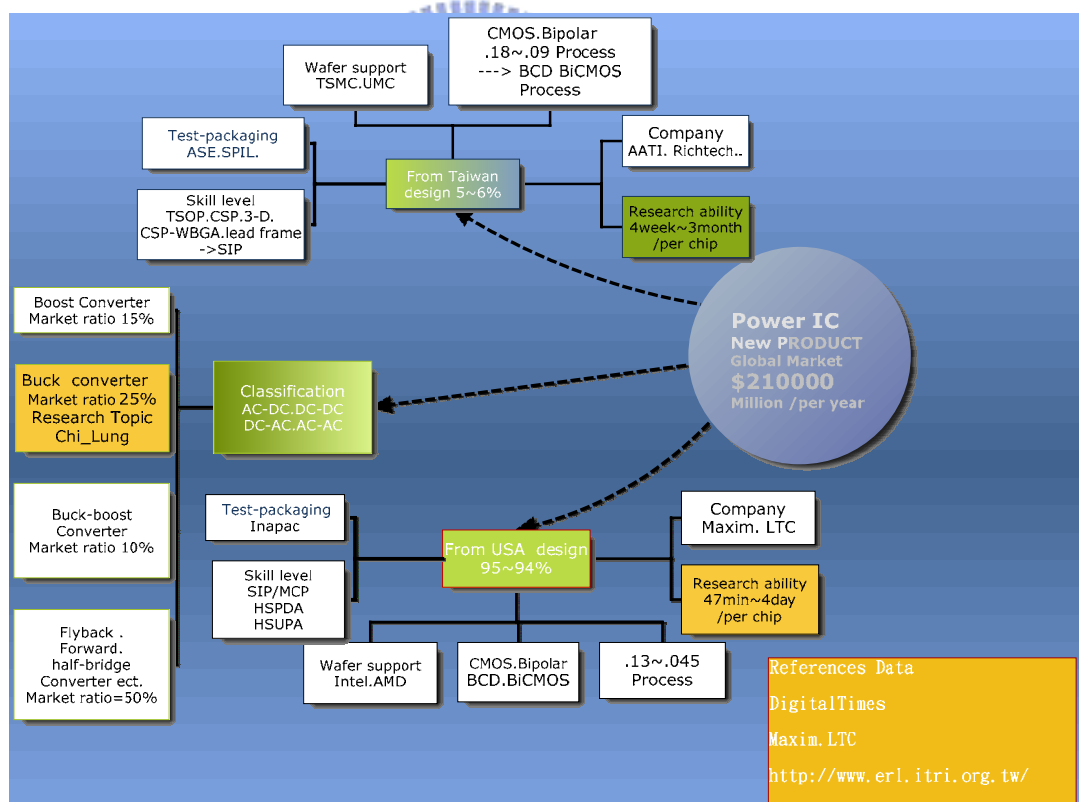


圖 1 台灣與美國在POWER IC領域各方優勢比較圖

然而控制分為類比控制系統與數位控制系統，我們所採用的是數位控制系統，因為數位式控制器可以提供下列優點[1]：

1. 降低成本，系統積體電路化，提高靜態與動態系統的特性。
2. 減小對製程參數、溫度參數變化的靈敏度。
3. 設計所需時間較短，有許多現成工具（EDA）可以使用。
4. 可程式化，一個控制器可以經過修改而再去控制其他的轉換器減少類比元件的使用。
5. 控制器的差異性可藉由程式的設定達成，而不需硬體的更換。

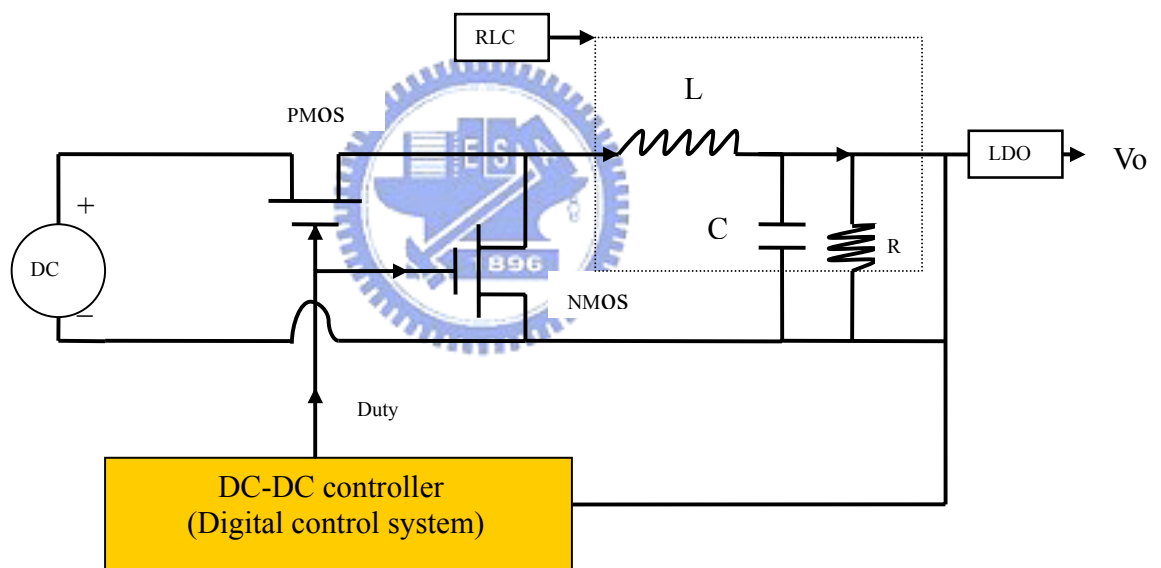


圖 2 數位降壓直流電源轉換器

舉例說明如圖 2 的一個數位降壓直流電源轉換器的設計中，圖下方的 DC-DC 控制器部份用來送出一個週期性的方波。這一個方波可以控制功率電晶體(Power MOS)的開與關。當其中一個功率電晶體導通，另一個電

晶體就會完全關起來。造成電流流過電感或是不通過電感。因方波訊號的週期是固定的，所以功率電晶體開關的比率 (Duty Ratio) 可以決定輸出電壓的大小。

數位的控制器可以分作控制電壓穩定度補償 (Proportional Integral Derivative Compensator; PID) 外，也可用以控制電壓高低位階的脈波寬度調變(Digital Pulse Width Modulator, DPWM)。因為控制器根據電壓來調變輸出方波的開關比率(Duty Ratio)，這種型式的控制器就稱作電壓控制型電源轉換器。

電感(L)與電容(C)還有負載電阻(R)可以稱為 RLC Power Stage。這個儲能轉移網路所導出的轉移函數就是控制器要補償的受控體。如果控制器只根據電源轉換器的輸出電壓(V_o)來決定方波的開關比率。可以稱這種形式的電源轉換器為電壓控制型電源轉換器。



1.3 論文內容大綱架構

本論文共分五個章節說明

各章節的標題與內容簡述如下：

第一章 概論：說明本論文之研究背景、動機及電源轉換器簡介。

第二章 控制器設計原理

第三章 數位控制器設計與附屬類比調整電路

第四章 控制電路FPGA實現

第五章 實驗模擬及量測結果

第六章 結論及未來工作：對整體的研究做總結並討論未來可能的研究方向。

第二章 控制器設計原理

2.1 類比控制電源與數位控制電源整體結構的比較

在類比控制的方式上，輸出電壓會被取樣而與參考電壓作比較，其所產生的誤差電壓，會被放大後以提供類比PWM調變器作參考以調整適當的脈波寬度去產生所要求的輸出電壓，在功率MOSFET開關中被放大的電流及電壓會經由輸出濾波器過濾後，以得到所設計的直流輸出電壓。

在類比控制電源閉迴路系統(如圖3)內，控制電路必需滿足整個迴路增益在任何工作頻率下要 <1 （此時相位延遲等於360度）。除了閉迴路系統內含的180度反向器之外，外部元件所造成的相位延遲（例如：電容及電感）以及放大器、調變器和驅動開關線路也提供了額外但較少的相位延遲。

在電路中，針對相位以及回授放大倍率，所作之調整稱之為補償，是在誤差放大器上，針對迴路增益以及相位延遲所採取的一種補償方式，使電路不會產生震盪，並且能夠快速的達到我們的預設狀態，以確保整個電路能在預期的條件下正常且穩定工作，針對隔離式的輸入／輸出設計，亦可套用如圖3的做法，其觀念上是一樣的。

因此，如何以數位化方式來取代原先的類比控制，特別是針對PWM的功能在誤差訊號的處理以及補償方式的數位化處理。

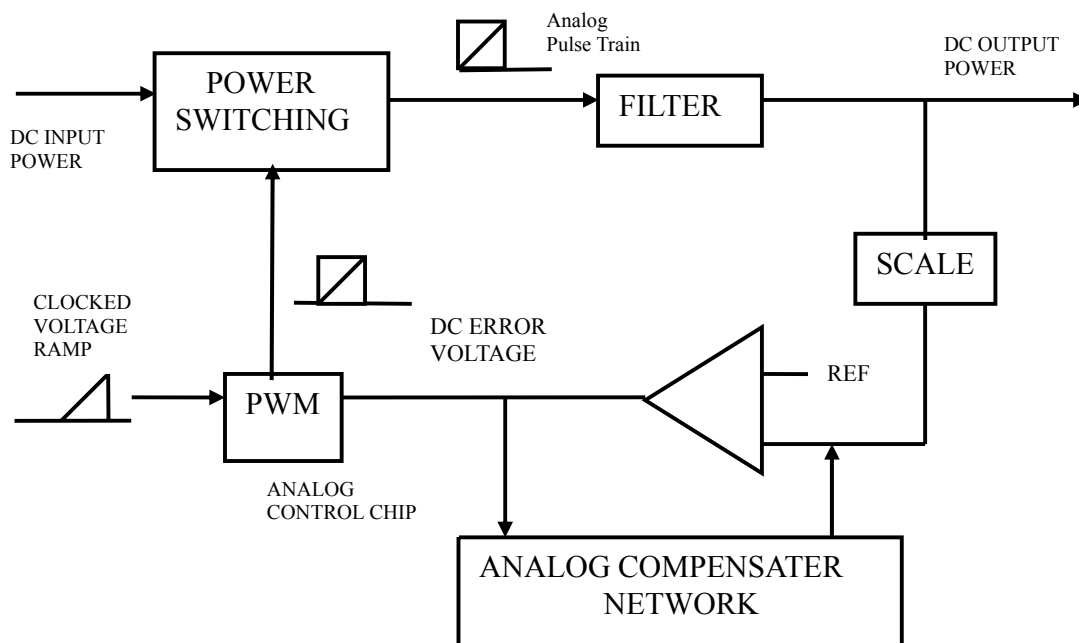


圖 3 類比控制電源方塊圖

使用數位化來控制，其中不同在於類比補償控制改換成PID補償控制穩定度。從圖3基礎所衍生出來圖4的架構，欲瞭解其動作原理，首先從電源MOSFET開關的部份開始，數位化的脈波寬度調變器去驅動控制電源MOSFET開關部份以放大電壓及電流，但此時所控制電源MOSFET開關的On和Off的時間是經過了計算而得到的結果，若以類比控制的方式，其開(On)與關(Off)的時間決定是以正反器的CLK觸發點為On，而以上升的速度及設定最大電壓的觸發點為Off，作為其時間長短的判斷。如此的差異性決定了數位控制電源的優異特性，這在稍後再加以說明。

在PWM之前是稱之為PID（Proportional Integral Derivative）或「控制裁決補償處理器」的系統，它是將數位化的輸出電壓轉換成內含Duty Cycle控制的資訊給PWM作參考之用，更清楚解釋是PID的工作是去調整脈波寬度以即時的方式將輸出電壓鎖定在預設的範圍之內，就如同類比控

制方式一樣，PID也必須去補償迴路增益及相位延遲去穩定整個迴路控制，在數位系統內，還有其他的相位延遲因素，例如資料處理器的計算延遲時間。所以在類比控制電源內影響到迴路增益與相位延遲的因素（例如輸出電容及電感濾波器）也會在數位控制電源的設計上出現，只是多了額外的資料處理器的計算時間以及A/D的傳輸延遲時間。

再往前一步看到A/D轉換器，它會將輸出電壓轉換成數位資料以高速的脈波頻率提供PID作參考，其資料格式為2進位資料，而A/D的比較參考電壓及字元的長度會決定輸出電壓的精密度。在數位世界裡，被量化後的類比資料會以一整串連續的資料值表示，介於資料值與資料值之間の間隔（解析度）會取決於資料的位元長度以及A/D轉換器所取樣的電壓範圍大小。

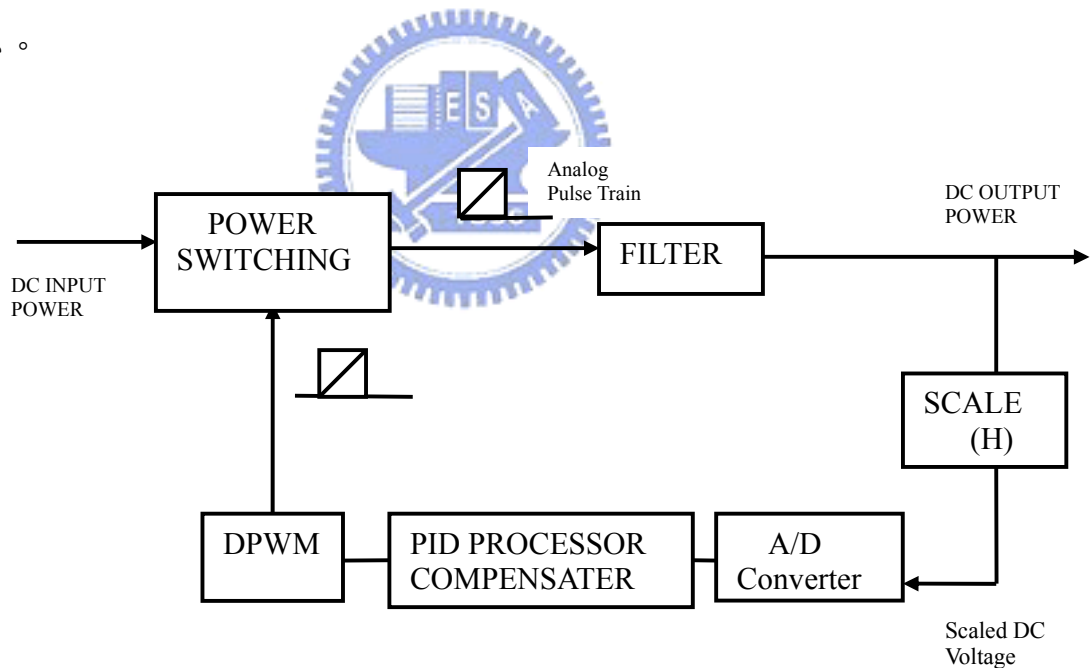


圖 4 數位化控制電源方塊圖

2.2 控制電路轉換介紹

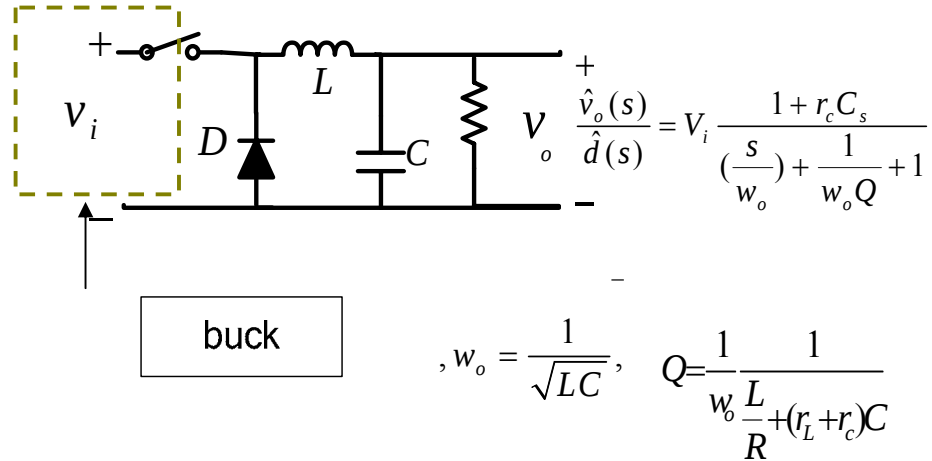


圖 5 類比降壓直流電源轉換器基本公式方塊圖

在本論文中，我們將介紹由圖5早期全類比式降壓電路轉換成數位式可程式調變控制積體電路來控制降壓直流轉直流轉換器電路。數位調變控制電路中包含了三主要元件：類比至數位轉換器ADC（A/D Converter）、數位補償器PID（Digital Compensator）、數位脈波寬度調變器DPWM（Digital Pulse-Width Modulator）。整個直流轉直流轉換器的方塊圖，如圖6所示。

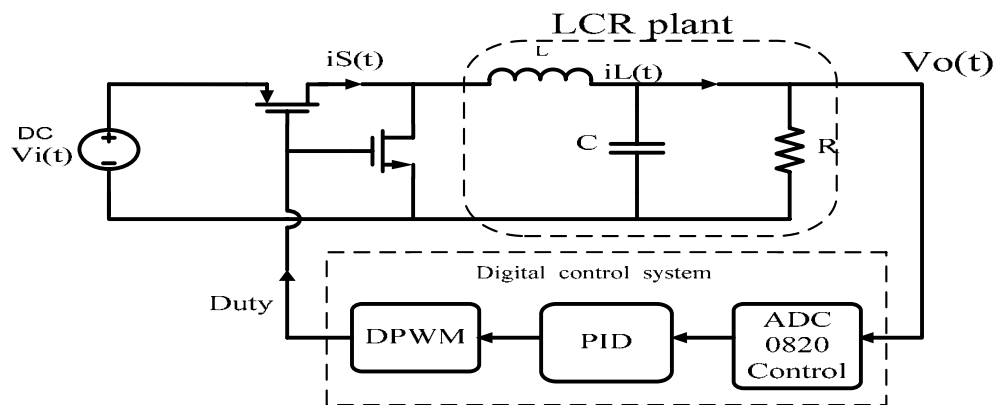


圖 6 數位降壓直流電源轉換器方塊圖[3]

由圖6知，數位調變控制電路與切換降壓直流轉直流轉換器形成閉迴路回授（Closed-loop Feedback）的系統，而控制電路的主要功能就是調整直流轉直流轉換器的輸出電壓（ V_o ）。當切換降壓直流轉直流轉換器的輸出電壓因為輸入電壓（ V_i ）或負載電流（ I_L ）的變動而改變時，此時，控制電路所送出的訊號（Duty Ratio）便會對轉換器做調整的動作，使得轉換器的輸出電壓又能夠穩定地保持在我們所要的參考電壓（ V_{ref} ）設定，其數位調變控制電路內部架構如圖7所示。

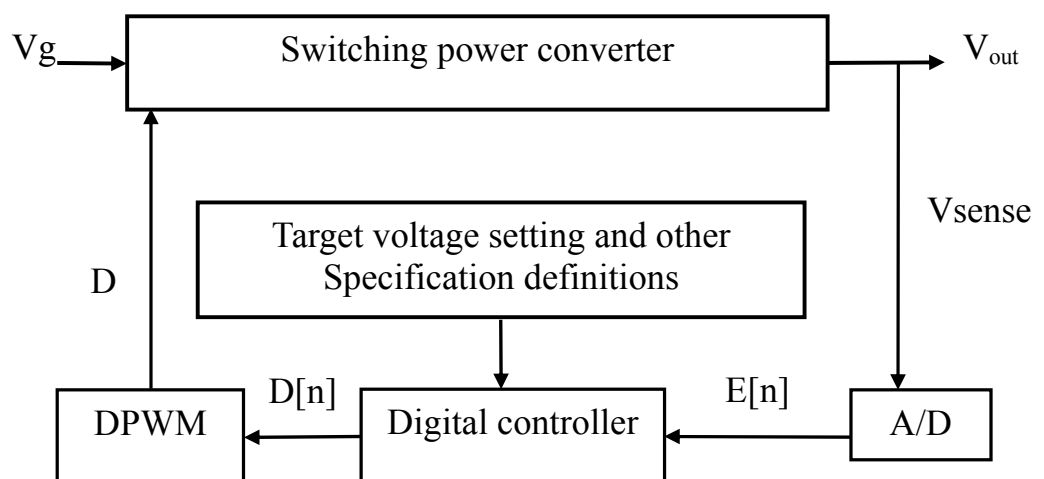


圖 7 數位降壓直流電源轉換器架構圖

當數位調變電路開始啟動時，切換降壓直流轉直流轉換器會將輸入電壓（ V_g ）降壓而輸出（ V_o ）。其輸出電壓與輸入電壓的關係式如式（2-1）[4]。

$$V_o = DV_g, \quad (2-1)$$

其中 D 為責任週期（duty ratio），其值為 $0 < D < 1$ 。首先，控制電路中的類比至數位轉換器（A/D）會對直流轉直流轉換器的輸出電壓做取樣而得到一個取樣電壓（ V_{sense} ），一般的情況下， $V_{sense} = V_{out}$ 。接著類比至數位轉換器將取樣電壓與送至類比至數位轉換器的參考電壓（ V_{ref} ）做比較，其比較後的誤差值即是誤差訊號（ $E[n]$ ）。這個誤差訊號被送至數位補償器做運算，其運算的結果為訊號（ $D[n]$ ），這就是數位脈波寬度調變器的輸入，調變器會根據訊號 $D[n]$ 的值，而送出一個頻率固定的脈波訊號（Duty Ratio），脈波寬度即是由 $D[n]$ 值所決定的。最後，這個新產生的脈波寬度訊號會再送至切換降壓直流轉直流轉換器的開關元件而做切換，使轉換器轉換不同的輸出電壓。經由這樣不斷的取樣、比較、補償，所以會使切換降壓直流轉直流轉換器的輸出電壓穩定。

2.3 輸出電壓取樣電路

若要對切換直流轉直流轉換器做電壓的調整，由圖6 所示得知，第一步就是要對轉換器的輸出電壓取樣，這步驟算是在整個控制積體電路中最重要的一個電路。如果取樣電壓不準確的話，接下來的補償就沒意義了。

舉例說明，若系統操作頻率為250KHz，則切換直流轉直流轉換器的輸出電壓的頻率亦為250KHz，所以要對這樣頻率的電壓取樣，我們就得

選擇一顆轉換速度至少達250KHz，即轉換時間至少要在4 us 以內的類比至數位轉換器。所以基於上述的分析，必須要先知道所設計系統的需求，再去選擇一顆適合的類比至數位轉換器。因此，在本論文的設計中，選擇了ADC0820 這顆類比至數位轉換器[10]。

2.4 ADC0820 的特性

ADC0820 是一顆8位元的CMOS 類比至數位轉換器，共有20隻接腳，其接腳圖如圖8所示。ADC0820 的主要特性如下說明：

- □ 解析度為：8 Bits。
- □ 轉換時間： RD 模式最大2.5 us。WR-RD 模式最大1.5 us。
- □ 功率消耗：最大75 mW。
- □ 最大誤差： $\pm 1/2 \text{ LSB}$ 至 $\pm 1 \text{ LSB}$ 。

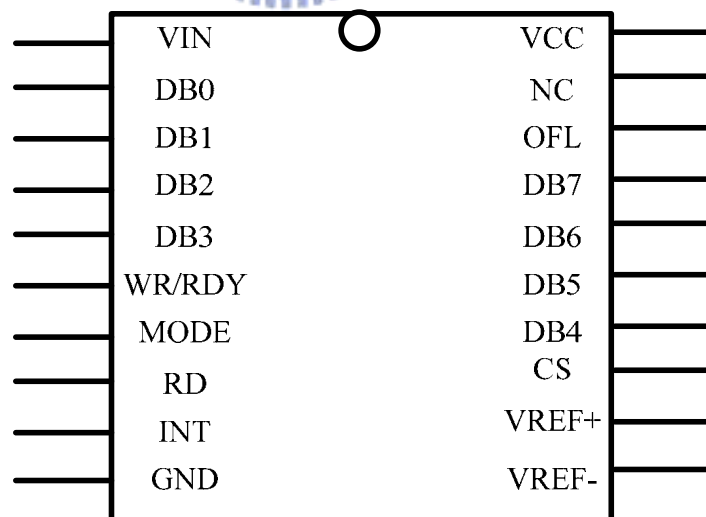


圖 8 ADC0820接腳圖[11]

2.4.1 ADC0820 的工作原理

ADC0820 類比至數位轉換器有兩種操作模式，讀取模式(RD-Mode)

與寫入-讀取模式（WR-RD Mode）。模式的選擇由第七支腳（MODE）來決定，當MODE腳輸入為“0”時，執行在RD模式，MODE腳輸入為“1”時，執行在WR-RD 模式。兩種模式將說明如下：

- RD 模式

ADC0820 的寫入模式時序如圖9所示。當ADC0820 的第七支腳MODE輸入為“0”時，ADC0820 即進入讀取模式。先將第13腳（CS）設為“0”，致能ADC0820。在讀取模式下，一個完整的轉換是當第8 腳（RD）輸入為“0”時開始，直到輸出有資料送出為止。當轉換結束後，第9支腳（INT）會由1 變0 以表示轉換器正在忙碌中或是可以讀取資料。

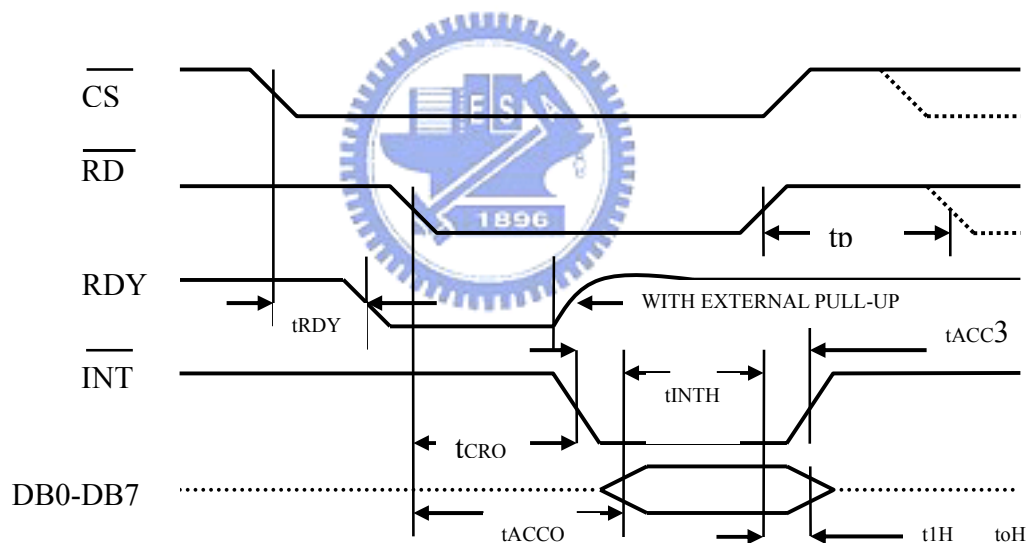


圖 9 ADC0820 讀取模式時序圖[11]

- WR-RD 模式

ADC0820 的寫入模式時序如圖10 所示。當ADC0820 的第七支腳MODE輸入為“1”時，ADC0820 即進入寫入-讀取模式。將第13腳（CS）設為“0”，致能ADC0820。ADC0820 的寫入-讀取模式是由第6 腳

($\overline{\text{WR}}\&\text{RDY}$) 所控制的，然而在此種模式下又有兩種讀取操作。一種為先等INT 腳 1 變0 時，再去讀取資料，通常INT 會在WR腳上升後800 ns 才由1 變0，如圖10所示。如果需要快一點的轉換時間，另一種做法為不需要等待800 ns，大約在WR 腳上升後600 ns就可以直接去讀資料，如圖11所示。

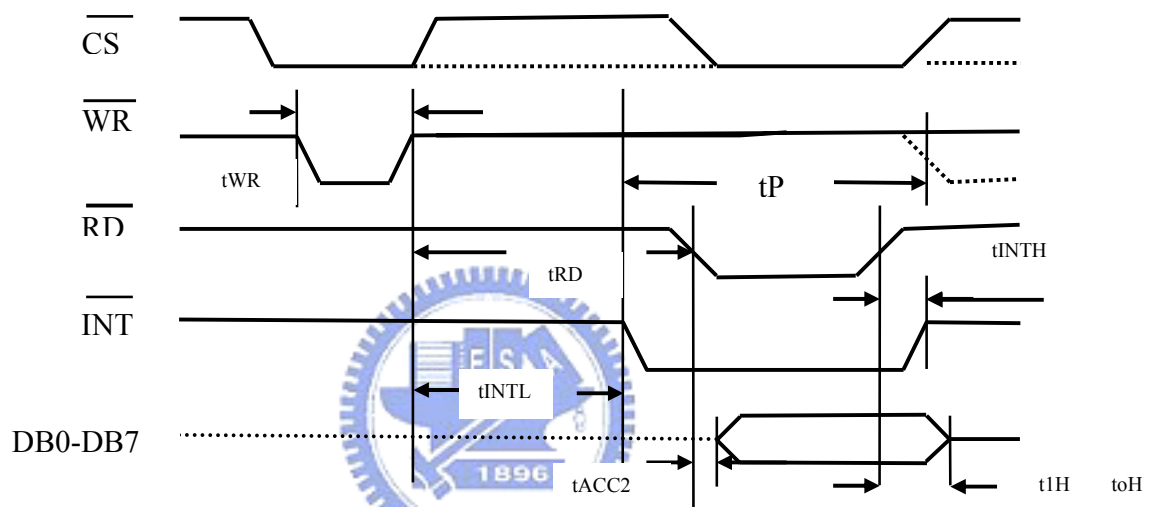


圖 10 ADC0820 寫入-讀取模式時序圖 ($t_{rd} > t_i$) [11]

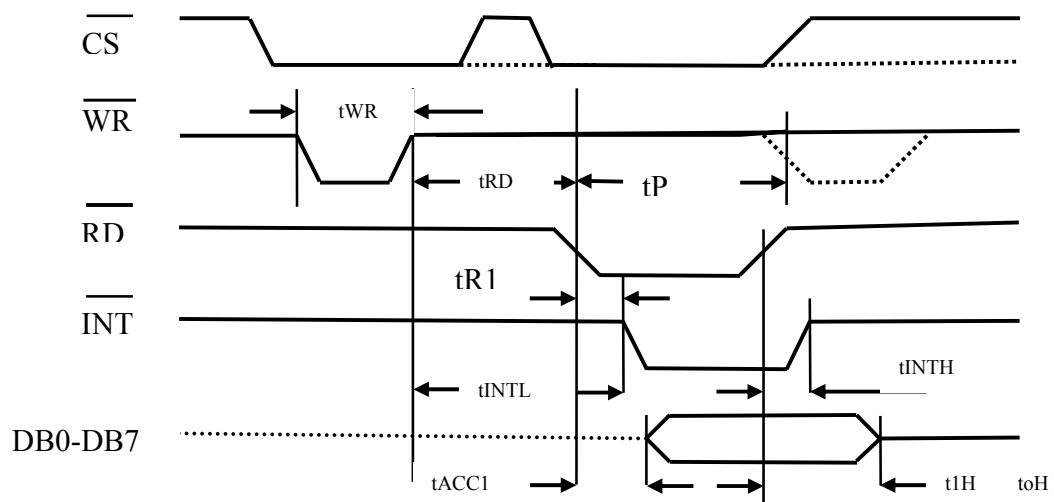


圖 11 ADC0820 寫入-讀取模式時序圖 ($t_{rd} < t_i$) [11]

- Stand-Alone 模式

在寫入-讀取模式下使用Stand-Alone 操作時，CS腳跟RD 腳可以同時為“0”，當WR 腳 1 變0 時，ADC0820 開始轉換，大約800ns後資料就會送至輸出。Stand-Alone 模式時序圖如圖12所示。

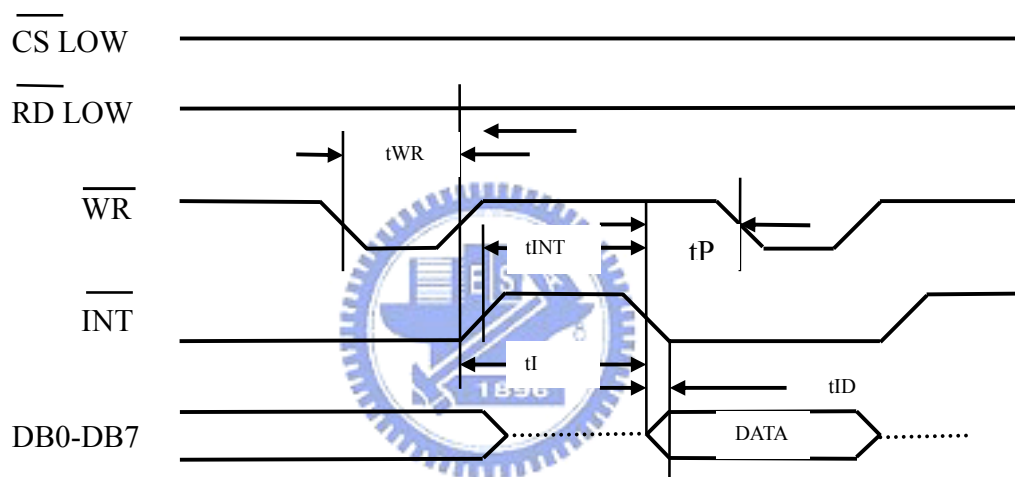


圖 12 ADC0820 寫入-讀取模式下Stand-Alone 時序圖[11]

2.5 數位補償器電路

數位補償器電路是數位脈波寬度調變控制電路中負責做運算的部份，其角色像是中樞控制的部份。當類比至數位轉換器取樣到直流轉直流轉換器的輸出電壓 (V_o) 並與 V_{ref} 比較得到一個誤差訊號 (Error Signal) 值 $e[n]$ 後，A/D轉換器會把這誤差值送到此補償器。

補償器其實是一個控制理論的一種實現，本論文的補償器所要實現的控制理論是根據PID 控制器的觀念所設計，PID控制器的電路結構如圖

13所示，其所實現的關係式如下列式子所表示：

$$d_p(n) = G_p e(n) \quad (2-2)$$

$$d_i(n) = G_i e(n) + d_i(n-1) \quad (2-3)$$

$$d_d(n) = G_d [e(n) - e(n-1)] \quad (2-4)$$

$$d(n) = d_p(n) + d_i(n) + d_d(n) \quad (2-5)$$

由上式， $d[n]$ 代表的是補償器目前的責任週期（Duty Ratio）輸出值， $e[n]$ 則是代表A/D 轉換器目前的誤差訊號（Error Signal）輸出值。 $e[n-1]$ 則為該訊號前一次週期的誤差訊號（Error Signal）輸出值， $d_i[n-1]$ 則為上一週期的積分值， G_p 、 G_i 、 G_d 為比例積分微分各部份的增益常數。

由上式(2-2) (2-3) (2-4) (2-5)可知，要設計一個補償器需要使用到數個加法器與乘法器，然而對於一個積體電路設計者而言，乘法器的使用是非常佔用晶片面積又有速度上的考量，所以勢必要改用另一種設計的方式，因此我們使用移位再相加的方式實現乘法電路，其方法描述將在4.3加以說明。

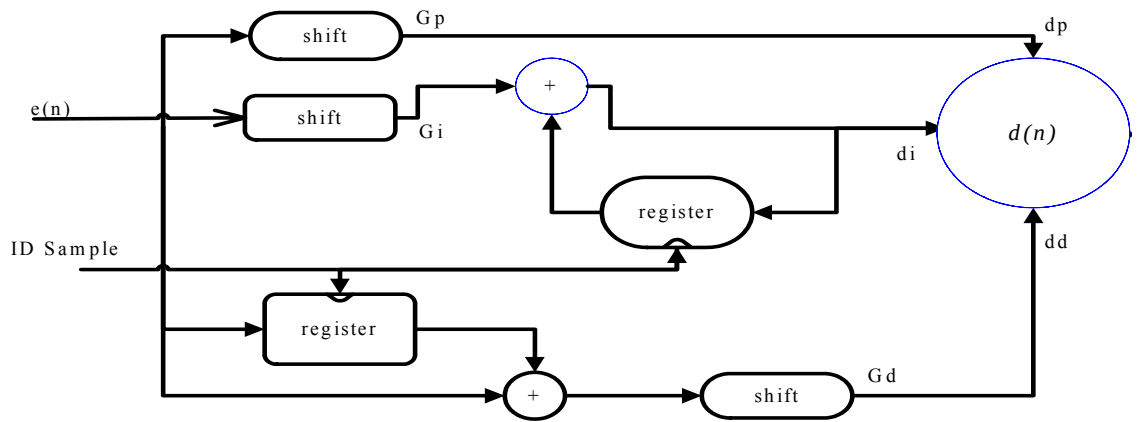


圖 13 PID 電路結構圖 [2]

2.6 數位脈波寬度調變器

在整個系統中，由外部連接到內部做運算時須將訊號由類比轉至數位，因此我們需要有AD轉換器；反之也同樣的，若運算完畢後需將內部的數位資料轉換到外部的類比電路，一般的方式有DA轉換器，或者是利用高速開關的方式達成的PWM方式，而數位脈波寬度調變器所提供的功能其實就是一個數位至類比的轉換器（D/A Converter）。因為它所輸出的是一個頻率固定寬度可依據 $d[n]$ 值而調變的訊號（Duty Ratio）。這個訊號將輸出至切換直流轉直流轉換器的開關元件，利用不同的寬度調變，開關元件也會以不同時間的導通與截止，如此一來就可以調整我們所要的輸出電壓。PWM 訊號，利用數位脈波寬度調變方式達到電路預期特性，主要有以下 5 大 優點[7]：

- (1) 可產生可程式化的驅動波形訊號輸出。
- (2) 不受元件誤差，特性漂移以及老化的影響。
- (3) 隨時可因應不同環境變化而改變其設定參數。
- (4) 可記錄操作情況以作為參考除錯之用。
- (5) 與早就數位化的外界溝通。

2.6.1 量化效應

類比控制可調整出非常精準的輸出電壓，原則上，在類比控制的世界中，輸出電壓可以調整至任何所需要的電壓，僅受限於迴路增益，熱效

應以及雜訊的影響。從數位控制來看，其連續有限的取樣點是量化元件所造成的結果，此量化元件乃指“A/D轉換器”以及“DPWM (Digital Pulse Width Modulator)”。所以解析的程度就以取樣點的多少作決定，以二進制控制系統而言， n 位元的控制字元代表可產生 2^n 的取樣點狀態，若以一個電源開關系統為例，以 2^n 的資料量控制脈波寬度，其輸出電壓的解析度可以 $V_{IN}/2^n$ 來代表。

這些一連串連續的量化輸出，必須符合輸出電壓的規格要求，其中也包括了誤差範圍，例如輸出電壓 $V_{OUT}=3.3\text{ Volts}$ ，其容忍誤差 $\Delta V_{OUT}=0.033\text{ Volts}$ 。A/D轉換器所需要的位元數 $n = \text{int}(\log_2(V_{OUT}/\Delta V_{OUT})) = \text{int}(\log_2(100)) = 7$ 這說明，A/D轉換器至少必須有7個位元的資料量才可以達到所要輸出的電壓值以及其所設定的誤差範圍。因A/D轉換器的解析度及比例因素 H (由圖4)的作用，配合A/D的轉換以達到所設計的輸出電壓，所以A/D轉換器的解析度與比例因素便決定了輸出電壓的精密範圍。

若在下一階段的量化元件DPWM的解析度比A/D轉換器還要少的話，則A/D轉換器將無法找到其合適的輸出電壓以供DPWM參考使用，也就是說，A/D轉換器的LSB (Least Significant Bit) 會因為DPWM所調整出的輸出電壓無法配合A/D的解析度而一直改變，這結果會使得系統無法鎖住輸出電壓，而產生輸出電壓彈跳的現象，這種現象我們稱之為“限制性循環(Limit Cycling)”，圖14可解釋此現象的形成[9]。

由於Duty Ratio 可以調整直流轉直流轉換器的輸出電壓，因此數位脈波寬度調變器的解析度就格外顯得重要。假如數位脈波寬度調變器的解析度不夠高時，直流轉直流轉換器的輸出電壓便會振盪。這是因為數位脈波寬度調變器所調整的輸出電壓增量值沒有落在相對應於前端A/D 轉換器參考電壓 (V_{ref}) 的輸出電壓改變量 (ΔV_o) 的範圍內，因此就會造成

輸出電壓值的振盪。解決的方式就是對應於 $d[n]$ 值最小位元（Least significant bit, LSB）的 V_o 增量值必須小於 ΔV_o ，即 $\text{resolution (DPWM)} > \text{resolution (A/D)}$ 。

DPWM必須具有比ADC更高的精確度，否則ADC輸出的1-LSB變化就可能導致DPWM使輸出電壓變化大於1-LSB。其結果是，輸出電壓穩定地在兩個數值之間轉換，這個狀態被稱之為“限制性循環”。

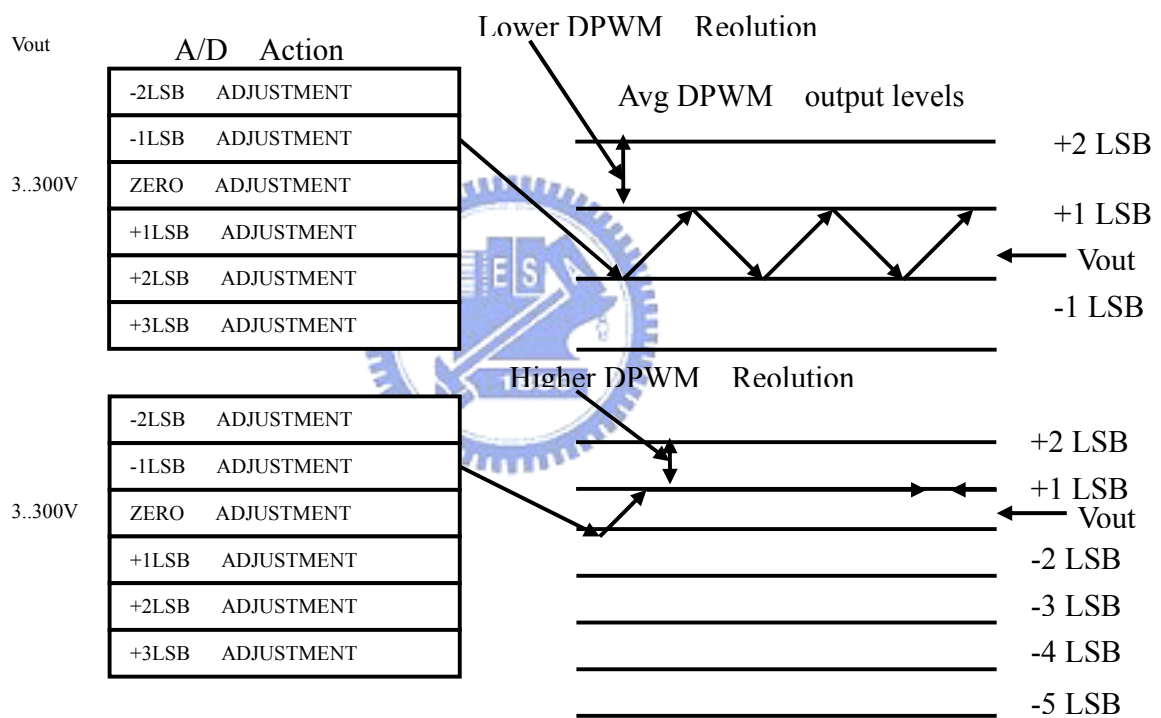


圖 14 Limit Cycling [9]

2.6.2 數位脈波寬度調變器之架構

要提供DPWM更高的精度就意謂必須拉高脈波串列的速率，脈波速率決定了在任一給定時間內能夠產生多少bit。然而，DPWM脈波速率限制了它對所有來自控制器的資料處理時間。Erickson [24]的例子介紹

了一個假設的具有1MHz開關速率和10位元ADC的DPWM。其調變器要求超過1GHz的脈波速率。

如此的高速度是不切實際的，因此數位控制器的設計者必須找到另一種替代解決方案。其中著名方案是引入一些DPWM dither。穩壓器輸出濾波器對輸入的任一脈波串列進行平均，這使對每一個輸出脈波的寬度進行相當於1-LSB的調整成為可能。

Dither可將脈波串列的平均值增加或降低了1-LSB精度的1/m倍，如果在控制器輸入端的1-LSB使輸出脈波串列平均變化10mV，這將使每四脈波縮短相應於10mV的時間，那麼通過濾波器的平均輸出電壓將降低10mV/4也就是2.5mV。

一個高解析度、高頻率的數位脈波寬度調變器的架構可以由快速計數器和數位比較器所建構。假設要設計一個8-bit 且操作在 f_s 切換頻率的數位脈波寬度調變器時，我們所需要的計時頻率為 $2^n f_s$ 。例如，要完成一個8-bit 且操作頻率為1 MHz 的數位脈波寬度調變器時，就需要64 MHz 的計數頻率。本論文我們使用四相位(Four-Phase)方式，每相位的開關週期需要 $f_s = 250\text{KHz}$ 。四相位(Four-Phase) 數位脈波寬度調變器輸出端的架構，如圖15所示。

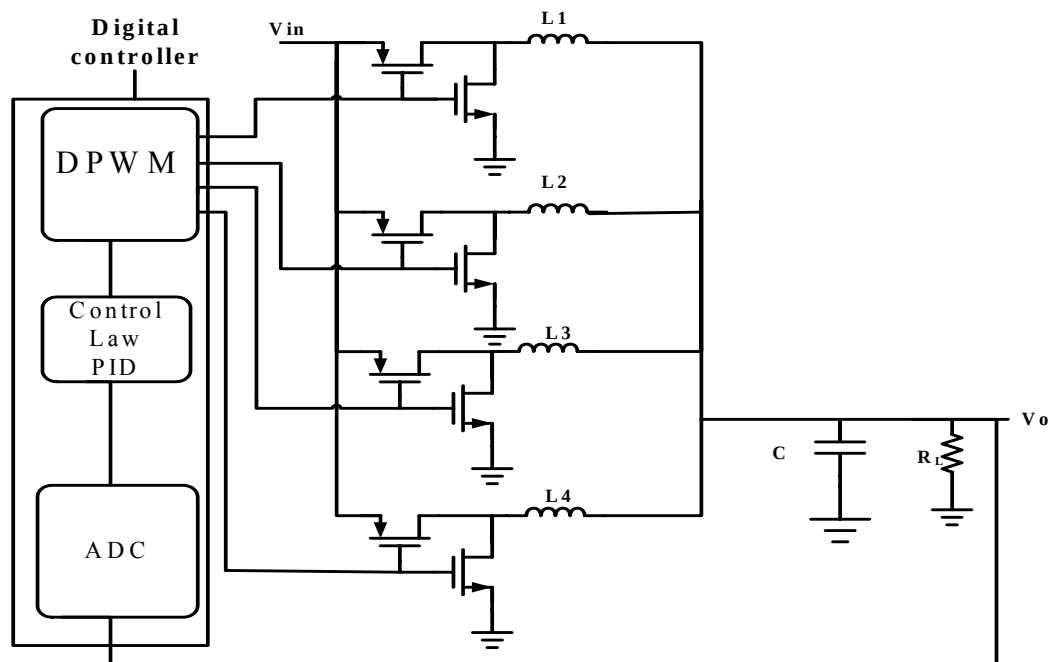


圖 15 Four-Phase 電路結構圖[8]

在四相位(Four-Phase)電路中，DPWM Controller的輸出方式輸出的波形訊號大致如圖16所示，波形工作週期寬度為15%，每個波形間隔為1/4週期。

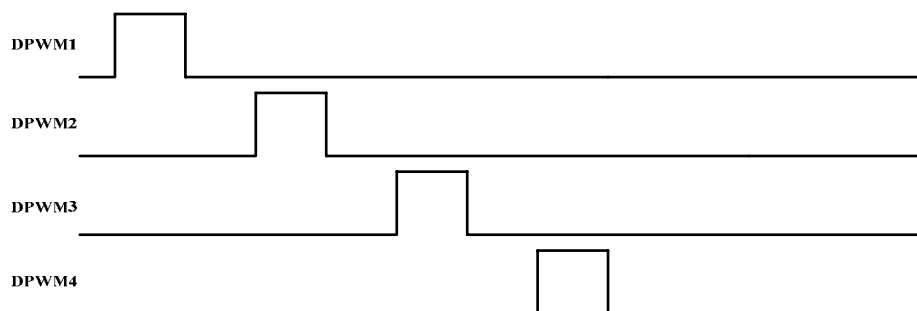


圖 16 Four-Phase DPWM輸出波形圖示意圖[8]

2.7 低壓差架構

圖 17 說明了 LDO 低壓差之穩壓架構，包含一個參考電壓(Reference Voltage)以及起動電路(Start-Up Circuit)、一個傳輸電晶體(Pass Transistor)、一個誤差放大器(Error Amplifier)、一個回授網路(Feedback Network)和一些限制溫度，電流及防電池逆向的保護電路(Protection Circuit) [13]。

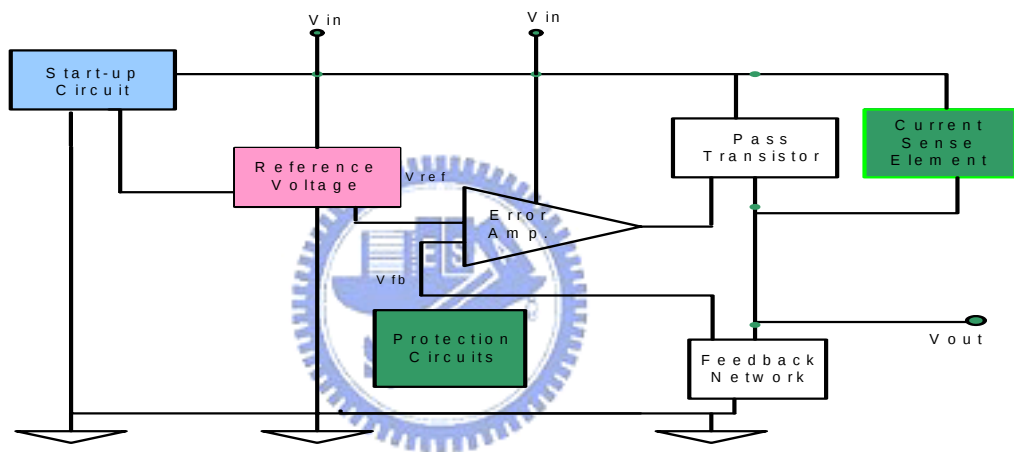


圖 17 基本的 LDO 低壓差穩壓架構 [12]

整個 LDO 低壓差之穩壓器可看成一個串聯輸入，並聯輸出負回授系統，輸出電壓經負回授系統的調節下，可以保持在一個穩定的電位。理想上，參考電壓(Reference Voltage)是一個不被溫度及輸入電源影響電壓源(V_{ref})，提供給誤差放大器當作參考。當負載電流突然變大時，輸出電壓會瞬間下降，經由回授網路產生回授電壓(V_{fb})，再由誤差放大器(Error Amplifier)根據參考電壓來比較，進而控制傳輸電晶體(Pass Transistor)供給更多的電流給負載，而當負載電流突然變小時，則反之。

LDO 的輸出電壓可由以下公式決定[17]:

$$V_{OUT} = V_{ref} \times \frac{R_{F1} + R_{F2}}{R_{F1}}, \quad (2-6)$$

V_{ref} 是參考電壓(Reference Voltage)， R_{F1} 及 R_{F2} 是回授網路的分壓電阻，為了確保 LDO 在一定條件下工作，因此需要一些保護電路，而這些額外的保護電路在正常工作下，並不會影響 LDO 低漣波穩壓作用的輸出電壓穩定[18]。



第三章 數位控制設計與類比調整電路

3.1 數位控制器方法介紹

在一個 PID 控制器中，ADC 輸入要執行一系列係數的演算法包含比例係數、整數係數和誘導係數。而比例係數是與靈敏度相關的增益因數；整數係數按照錯誤出現的時間長短來調節 PWM 的寬度；誘導係數補償迴路的時間延遲。綜合起來，PID 演算法的各個係數決定了系統的頻率響應。

控制器隨後將 ADC 的輸出電壓表示轉換成維持期望的輸出電壓所需的脈衝持續時間(寬度)訊號。然後，該訊號被傳送至 PID，經過運算後送至 DPWM，它行為模式與 PWM 模擬的驅動訊號產生功能一樣，但以提高其輸出電壓精準度。

3.2 數位控制結合智慧控制的操作

以數位所設計的電路，理所當然的可以與外面的數位世界透過 BUS 作指令溝通，資料交換以及偵測外界狀態的功能。如圖 18 的架構透過 BUS 結合了一些重要資訊的提供，例如外界 MOSFET 的溫度，輸入電壓、輸出電流或者更複雜的外界資訊給數位控制電源系統作為參考，如此可更有效的運用數位控制電源。

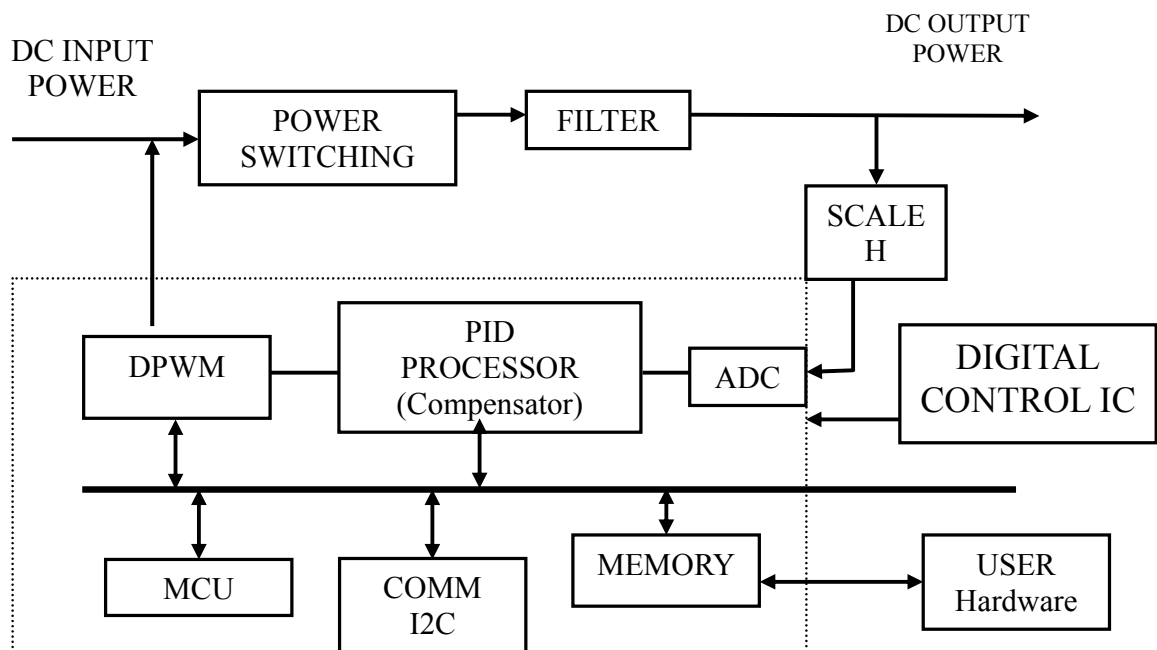


圖 18 數位控制結合智慧控制示意圖

嚴格說起來，送至DPWM的資料流量並非直接從A/D轉換器提供，其中還經過一個控制裁決補償處理器，也就是PID處理過後才送至DPWM。此過程會將A/D轉換器的輸出加以修正，但並不會影響其原有的解析度。輸出電壓經由A/D轉換器所形成二進制輸出經由式子(2-2) (2-3) (2-4) (2-5) 方程式轉換後再送至DPWM。

控制PWM脈波寬度的控制者稱為PID（Proportional Integral Derivative）或「控制補償處理器」的系統，它是將數位化的輸出電壓轉換成內含Duty Cycle控制的資訊給PWM作參考之用，更清楚解釋PID的工作是調整脈波寬度以即時的方式將輸出電壓鎖定在預設的範圍之內，就如同類比控制方式一樣，PID也必須去補償迴路增益及相位延遲去穩定整個迴路控制。在數位系統內，還有其他的相位延遲因素，例如資料處理器的計算延遲時間。所以在類比控制電源內影響到迴路增益與相位延遲的因素

(例如輸出電容及電感濾波器)也會在數位控制電源的設計上出現，只是多了額外的資料處理器的計算時間以及A/D的傳輸延遲時間。

3.2.1 PID 數位穩定控制理論推導設計

首先我們必須將整體推導過程劃分成五個步驟和兩種情況推演。第一種是情況是 Q-ON 並且 D-OFF 的狀態，另一種則是 Q-OFF 並且 D-ON 的狀態。我們將 DC 直流分析和 AC 交流分析放入兩種情況中，接著我們做 Laplace 轉換 S-Domain。最後我們在從 Z-Domain 轉換中去找找到轉移函數($\frac{\hat{V}_o}{\hat{d}}$)的最終數值[24]。以下描述產生轉移函數過程:

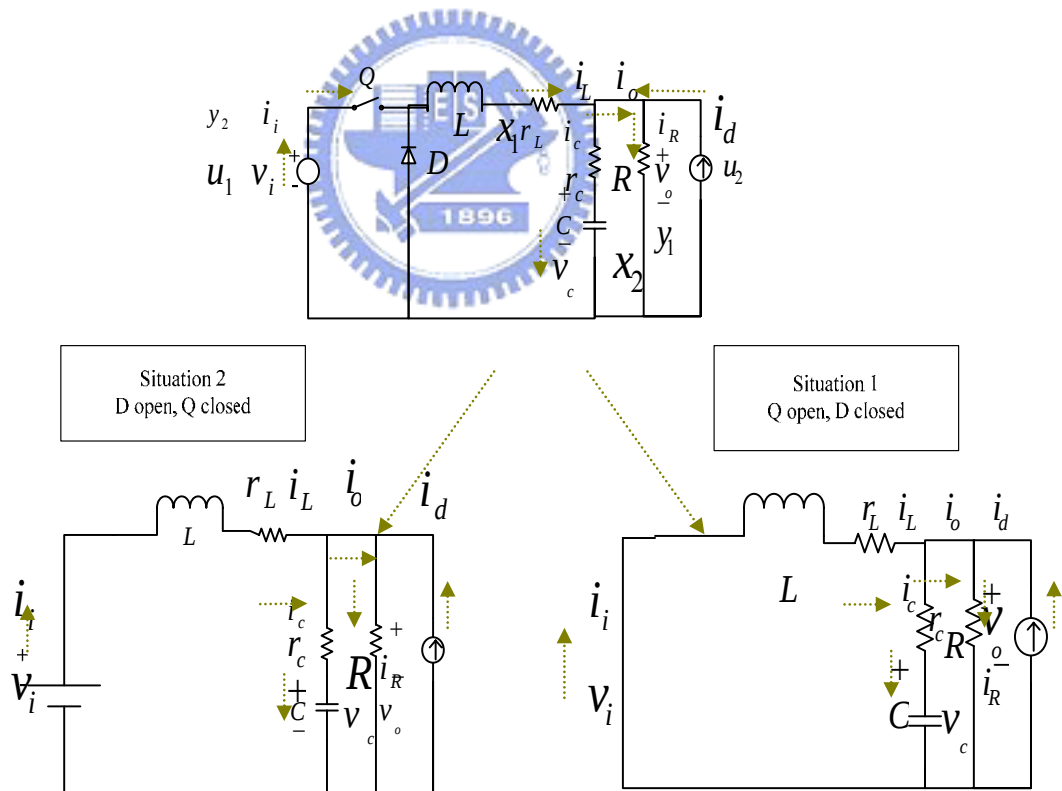


圖 19 類比降壓DC電源轉移線性等效圖 [24]

步驟1.

先描繪出切換降壓轉換器的線性等效電路如圖19所示。

然後選擇電感電流 i_L 和電容電壓 V_C 狀態的變量如下式。

$$x = \begin{bmatrix} x_1 \\ x_2 \end{bmatrix} = \begin{bmatrix} i_L \\ v_c \end{bmatrix}$$

選出輸入直流電壓 V_i 和輸出擾動電流 i_d 當成輸入變量後整理如下式。

$$u = \begin{bmatrix} u_1 \\ u_2 \end{bmatrix} = \begin{bmatrix} v_i \\ i_d \end{bmatrix}$$

最後選出輸出直流電壓 V_d 和輸入電流 i_i 當成輸出變量如下式。

$$y = \begin{bmatrix} y_1 \\ y_2 \end{bmatrix} = \begin{bmatrix} v_d \\ i_i \end{bmatrix}$$

步驟2.

寫出電流方程式對於每個等效電路的其中一種狀態變量的形式。

(1) 狀態一 (situation 1) : Q-ON 並且 D-OFF 狀態

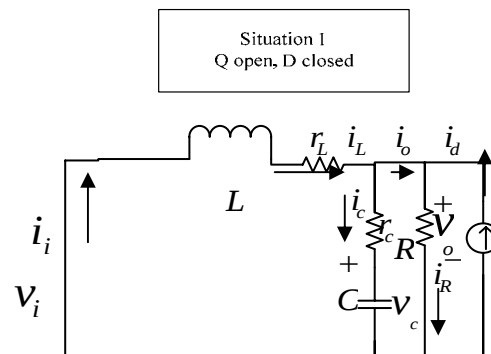


圖 20 Q-ON 並且 D-OFF 狀態圖 [24]

由圖20我們可以計算其中等效電路輸入電壓(v_i)。

$$v_i = L \frac{d i_L}{d t} + i_L r_L + r_c c \frac{d v_c}{d t} + v_c \quad (3-1)$$

從式(3-1)移項整理可得式(3-2)

$$\begin{aligned} r_c c \frac{d v_c}{d t} + v_c &= (i_L - i_c + i_d) R \\ &= (i_L - c \frac{d v_c}{d t} + i_d) R \\ &= i_L R - R c \frac{d v_c}{d t} + i_d R \\ (r_c + R) C \frac{d v_c}{d t} &= i_L R - v_c + i_d R \end{aligned} \quad (3-2)$$

從式(3-2)得到一個對電容電壓的微分方程式如式(3-3)。

$$\frac{d v_c}{d t} = \frac{i_L R}{(r_c + R) C} - \frac{v_c}{(r_c + R) C} + \frac{i_d R}{(r_c + R) C} \quad (3-3)$$

因此等效輸入電流(i_i)等同於通過電感(i_L)電流，即 $i_i = i_L$ 。從圖20中我們分析輸出電壓節點網路得到下面方程式。

$$\begin{aligned} v_o &= (i_L - i_c + i_d) R \\ &= i_L R - i_c R + i_d R \\ &= i_L R - R C \left\{ \frac{i_L R}{(r_c + R) C} - \frac{v_c}{(r_c + R) C} + \frac{i_d R}{(r_c + R) C} \right\} + i_d R \\ &= \frac{i_L R r_c}{r_c + R} + \frac{R v_c}{r_c + R} + \frac{R r_c i_d}{r_c + R} \end{aligned}$$

我們得到等效輸出電壓如式(3-4)

$$v_o = \frac{i_L R r_c}{r_c + R} + \frac{R v_c}{r_c + R} + \frac{R r_c i_d}{r_c + R} \quad (3-4)$$

利用式(3-4)在Q-OFF 並且 D-ON 狀態下做矩陣轉換，寫出的矩陣方程式如下：

$$\begin{bmatrix} i_L \\ v_c \end{bmatrix} = \begin{bmatrix} -\frac{1}{L}\left(\frac{Rr_c}{R+r_c}+r_L\right) & -\frac{1}{L}\left(\frac{R}{R+r_c}\right) \\ \frac{1}{C}\left(\frac{R}{R+r_c}\right) & -\frac{1}{C}\left(\frac{1}{R+r_c}\right) \end{bmatrix} \begin{bmatrix} i_L \\ v_c \end{bmatrix} + \begin{bmatrix} -\frac{1}{L} & -\frac{1}{L}\left(\frac{Rr_c}{R+r_c}\right) \\ 0 & \frac{1}{C}\left(\frac{R}{R+r_c}\right) \end{bmatrix} \begin{bmatrix} v_i \\ i_d \end{bmatrix}$$

$$\begin{bmatrix} v_o \\ i_i \end{bmatrix} = \begin{bmatrix} \frac{Rr_c}{R+r_c} & \frac{R}{R+r_c} \\ 1 & 0 \end{bmatrix} \begin{bmatrix} i_L \\ v_c \end{bmatrix} + \begin{bmatrix} 0 & \frac{Rr_c}{R+r_c} \\ 0 & 0 \end{bmatrix} \begin{bmatrix} v_i \\ i_d \end{bmatrix}$$

(2) 狀態二 (situation 2) : Q-OFF並且 D-ON 狀態

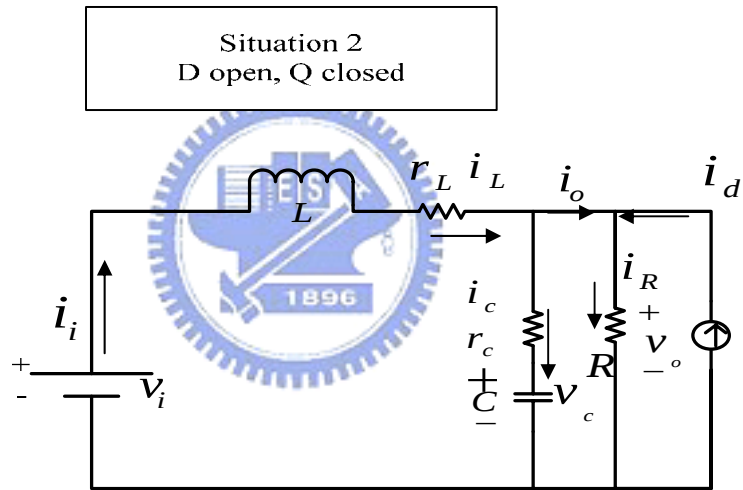


圖 21 Q-OFF並且 D-ON 狀態圖 [24]

由圖 21，分析輸出電容和電感節點網路

$$r_c C \frac{dv_c}{dt} + v_c = (i_L - i_c + i_d) R = (i_L - C \frac{dv_c}{dt} + i_d) R \quad (3-5)$$

$$= R i_L - R C \frac{dv_c}{dt} + i_d R$$

對式(3-5)進行移項整理，可以得到式(3-6)。

$$0 = L \frac{di_L}{dt} + i_L r_L + r_c C \frac{dv_c}{dt} + v_c \quad (3-6)$$

再對式(3-6)進行移項整理得到下式:

$$(R + r_c)C \frac{dv_c}{dt} = i_L R - v_c + i_d R \quad (3-7)$$

$$\frac{dv_c}{dt} = \frac{i_L R}{(R + r_c)C} - \frac{v_c}{(R + r_c)C} + \frac{i_d R}{(R + r_c)C}$$

由式(3-7)得到電感電流的微分表示式。分別對(3-1) 及(3-5)式子以

$$\frac{i_L R}{(R + r_c)C} - \frac{v_c}{(R + r_c)C} + \frac{i_d R}{(R + r_c)C} \text{ 項置換 } C \frac{dv_c}{dt} \text{ 項}$$

我們可以獲得 $0 = L \frac{di_L}{dt} + i_L r_L + r_c \left(\frac{i_L R}{(R + r_c)} - \frac{v_c}{(R + r_c)} + \frac{i_d R}{(R + r_c)} \right) + v_c$

從上面公式中再做移項得到下式：

$$L \frac{di_L}{dt} = -i_L r_L - r_c \left(\frac{i_L R}{(R + r_c)} - \frac{v_c}{(R + r_c)} + \frac{i_d R}{(R + r_c)} \right) - v_c$$

$$= -\left(\frac{R r_c}{R + r_c} + r_L \right) i_L - \left(\frac{R}{R + r_c} \right) v_c + \frac{R r_c}{R + r_c} i_d$$

從上式電感電流中得到微分表示式如下：

$$\frac{di_L}{dt} = -\frac{1}{L} \left(\frac{R r_c}{R + r_c} + r_L \right) i_L - \frac{1}{L} \left(\frac{R}{R + r_c} \right) v_c + \frac{1}{L} \left(\frac{R r_c}{R + r_c} \right) i_d$$

由圖 21 我們知道其中等效輸入電流 (i_i) 為零，即 $i_i = 0$ 。再以相同方式去分析圖 21 輸出電壓節點網路。

$$v_o = (i_L - i_c + i_d) R = i_L R - i_c R + i_d R$$

$$= i_L R - R C \left(\frac{i_L R}{C (R + r_c)} - \frac{v_c}{C (R + r_c)} + \frac{i_d R}{C (R + r_c)} \right) + i_d R$$

$$= i_L \frac{R r_c}{(R + r_c)} + \frac{R}{(R + r_c)} v_c + \frac{R r_c}{(R + r_c)} i_d$$

得到其中等效輸出電壓如下：

$$v_o = i_L \frac{R r_c}{(R + r_c)} + v_c \frac{R}{(R + r_c)} + i_d \frac{R r_c}{(R + r_c)}$$

因此我們將從上式結果做矩陣轉換得到如下式子。

Q-ON 並且 D-OFF 矩陣狀態方程式如下:

$$\begin{bmatrix} i_L \\ v_c \end{bmatrix} = \begin{bmatrix} -\frac{1}{L}\left(\frac{Rr_c}{R+r_c}+r_L\right) & -\frac{1}{L}\left(\frac{R}{R+r_c}\right) \\ \frac{1}{C}\left(\frac{R}{R+r_c}\right) & -\frac{1}{C}\left(\frac{1}{R+r_c}\right) \end{bmatrix} \begin{bmatrix} i_L \\ v_c \end{bmatrix} + \begin{bmatrix} 0 & -\frac{1}{L}\left(\frac{Rr_c}{R+r_c}\right) \\ 0 & \frac{1}{C}\left(\frac{R}{R+r_c}\right) \end{bmatrix} \begin{bmatrix} v_i \\ i_d \end{bmatrix}$$

$$\begin{bmatrix} v_o \\ i_i \end{bmatrix} = \begin{bmatrix} \frac{Rr_c}{R+r_c} & \frac{R}{R+r_c} \\ 0 & 0 \end{bmatrix} \begin{bmatrix} i_L \\ v_c \end{bmatrix} + \begin{bmatrix} 0 & \frac{Rr_c}{R+r_c} \\ 0 & 0 \end{bmatrix} \begin{bmatrix} v_i \\ i_d \end{bmatrix}$$

步驟3.

由使用Duty Ratio當成為額外因子去平均每一個狀態並且將上面兩式結合成單一式。

$$\text{Q: } \begin{matrix} x = A_1 x + B_1 u \\ y = C_1 x + E_1 u \end{matrix} * d_1 + \text{D: } \begin{matrix} x = A_2 x + B_2 u \\ y = C_2 x + E_2 u \end{matrix} * d_2$$

使用Duty Ratio額外因子去平均每一個狀態得到下式。

$$\begin{aligned} x &= (A_1 d_1 + A_2 d_2) x + (B_1 d_1 + B_2 d_2) u \\ y &= (C_1 d_1 + C_2 d_2) x + (E_1 d_1 + E_2 d_2) u \end{aligned} \quad (3-8)$$

步驟4.

擾動(3-8)上式的平均方程式子去產生直流DC和小訊號項並且排除掉產生非線性項替代成下式。

$$\begin{aligned} x &= X + \hat{x} & y &= Y + \hat{y} & u &= U + \hat{u} \\ d_1 &= D_1 + \hat{d} & d_2 &= D_2 + \hat{d} \end{aligned}$$

接著做平均方程式(從步驟3中)。

$$\begin{aligned} x &= (A_1 d_1 + A_2 d_2) x + (B_1 d_1 + B_2 d_2) u \\ y &= (C_1 d_1 + C_2 d_2) x + (E_1 d_1 + E_2 d_2) u \end{aligned}$$

由(3-8)中我們從 $x = X + \hat{x}$ 得到一個微分表示式。

$$\begin{aligned} \frac{d}{dt}(X + \hat{x}) &= (A_1(D_1 + \hat{d}) + A_2(D_2 - \hat{d}))(X + \hat{x}) + (B_1(D_1 + \hat{d}) + B_2(D_2 - \hat{d}))(U + \hat{u}) \\ &= A_1 D_1 X + A_1 \hat{d} X + A_1 D_1 \hat{x} + A_1 \hat{d} \hat{x} + A_2 D_2 X - A_2 \hat{d} X + A_2 \hat{d} \hat{x} + A_2 D_2 \hat{x} - A_2 \hat{d} \hat{x} + \\ &\quad B_1 D_1 U + B_1 \hat{d} U + B_1 D_1 \hat{u} + B_1 \hat{d} \hat{u} + B_2 D_2 U - B_2 \hat{d} U + B_2 D_2 \hat{u} - B_2 \hat{d} \hat{u} \end{aligned} \quad (3-9)$$

擾動狀態方程式由上面(3-9)結果得到下面式子。

$$\begin{aligned} \frac{d}{dt}(X + \hat{x}) &= (A_1 D_1 + A_2 D_2)X + (B_1 D_1 + B_2 D_2)U + (A_1 D_1 + A_2 D_2)\hat{x} + (B_1 D_1 + B_2 D_2)\hat{u} + \\ &\quad [(A_1 - A_2)X + (B_1 - B_2)U]\hat{d} + (A_1 - A_2)\hat{d}\hat{x} + (B_1 - B_2)\hat{d}\hat{u} \\ Y + \hat{y} &= (C_1(D_1 + \hat{d}) + C_2(D_2 - \hat{d}))(X + \hat{x}) + (E_1(D_1 + \hat{d}) + E_2(D_2 - \hat{d}))(U + \hat{u}) \\ &= (C_1 D_1 + C_2 D_2)X + (E_1 D_1 + E_2 D_2)U + (C_1 D_1 + C_2 D_2)\hat{x} + \\ &\quad [(C_1 - C_2)X + (E_1 - E_2)U]\hat{d} + (C_1 D_1 + E_2 D_2)\hat{u} + (C_1 - C_2)\hat{x}\hat{d} + (E_1 - E_2)\hat{d}\hat{u} \end{aligned}$$

直流分析:

使用上面擾動狀態方程式結果。設定所有變數項為零，我們可以得到下式

$$\begin{aligned} 0 &= (A_1 D_1 + A_2 D_2)X + (B_1 D_1 + B_2 D_2)U = AX + BU \\ Y &= (C_1 D_1 + C_2 D_2)X + (E_1 D_1 + E_2 D_2)U = CX + ED \end{aligned}$$

因此

$$\begin{aligned} X &= -A^{-1}BU \\ Y &= (-CA^{-1}B + E)U \end{aligned}$$

排除掉直流項次，讓 $\frac{d}{dt}x = 0$

$$AX + BU = 0 \quad \text{並且} \quad Y = CX + EU$$

我們可以得到D.C.模式方程式:

D.C. 分析

$$\begin{aligned} 0 &= [-r_L + (R \square r_c)]I_L - \left(\frac{R}{R + r_c} \right)V_c + V_i D \\ 0 &= \left(\frac{R}{R + r_c} \right)I_L - \left(\frac{1}{R + r_c} \right)V_c \end{aligned}$$

$$V_o = (R \parallel r_c) I_L - \left(\frac{R}{R + r_c} \right) V_c$$

$$I_s = D I_L$$

1. 電路學(Fundamentals of Electric Circuits)作者Matthew N.O.Sadika在其著作中線性電路章節中的分析提到DC 模式給了 DC 固定的穩定狀態 (Steady-State Behavior)要忽略掉非線性產生項次 $\hat{d} \cdot \hat{x}$ 和 $\hat{d} \cdot \hat{u}$ 。
我們可以得到AC 模式的小訊號(Small-Signal) 方程式:

$$\frac{d}{dt} \hat{x} = A \hat{x} + B \hat{u} + F \hat{d}$$

$$\hat{y} = C \hat{x} + E \hat{u} + G \hat{d}$$

接著得到

$$A = A_1 D_1 + A_2 D_2$$

$$B = B_1 D_1 + B_2 D_2$$

$$C = C_1 D_1 + C_2 D_2$$

$$E = E_1 D_1 + E_2 D_2$$

$$F = (A_1 - A_2) X + (B_1 - B_2) U$$

$$G = (C_1 - C_2) X + (E_1 - E_2) U$$

A. C. 分析

對電感電流和電容電壓微分，分別得到輸出電壓和輸入電流。

$$\frac{d i_L}{dt} = - \left(\frac{r_L + R \parallel r_c}{L} \right) \hat{i}_L + \frac{1}{L} \left(\frac{R}{R + r_c} \right) \hat{v}_c + \left(\frac{D}{L} \right) \hat{v}_i + \left(\frac{V_i}{L} \right) \hat{d}$$

$$\frac{d v_c}{dt} = - \frac{1}{c} \left(\frac{R}{R + r_c} \right) \hat{i}_L - \frac{1}{L} \left(\frac{1}{R + r_c} \right) \hat{v}_c$$

$$\hat{v}_o = (R \parallel r_c) \hat{i}_L + \left(\frac{R}{R + r_c} \right) \hat{v}_c, \quad \hat{i}_s = D \hat{i}_L + I_L \hat{d}$$

AC 模式給的小訊號的資訊是由直流工作點得到。

步驟5.

轉換交流 (AC) State-Space模式在頻域中 (Frequency Domain) 用Laplace Transforms 轉換成 S-Domain。

$$\frac{d}{dt} \hat{x} = A \hat{x} + B \hat{u} + F \hat{d}$$

$$\hat{y} = C \hat{x} + E \hat{u} + G \hat{d}$$

在此之後, $\hat{x}$ $\hat{y}$ $\hat{u}$ $\hat{d}$ 變數將因簡易化被忽略不看。小訊號的變數將被表示使用以小寫方式(ac項)。PWM DC-DC轉換器動態方程式被轉換如下：

$$\frac{d}{dt} x = Ax + Bu + Fd$$

$$y = Cx + Eu + Gd$$

開始做 Laplace 轉換:

$$s x(s) = A x(s) + B u(s) + F d(s)$$

$$y(s) = C x(s) + E u(s) + G d(s)$$

$$x(s) = (sI - A)^{-1} B u(s) + (sI - A)^{-1} F d(s)$$

$$= H_u(s) u(s) + H_d(s) d(s)$$

$$H_u(s) = (sI - A)^{-1} B$$

$$H_d(s) = (sI - A)^{-1} F$$

$$y(s) = [C(sI - A)^{-1} B + E] u(s) + [C(sI - A)^{-1} F + G] d(s)$$

$$= G_u(s) u(s) + G_d(s) d(s)$$

$$G_u(s) = C(sI - A)^{-1} B + E$$

$$G_d(s) = C(sI - A)^{-1} F + G$$

$$G_u(s) = C(sI - A)^{-1} B + E = \begin{bmatrix} G_{u11}(s) & G_{u12}(s) \\ G_{u21}(s) & G_{u22}(s) \end{bmatrix}$$

將上面係數代換進入圖22，我們得到轉移方程矩陣。

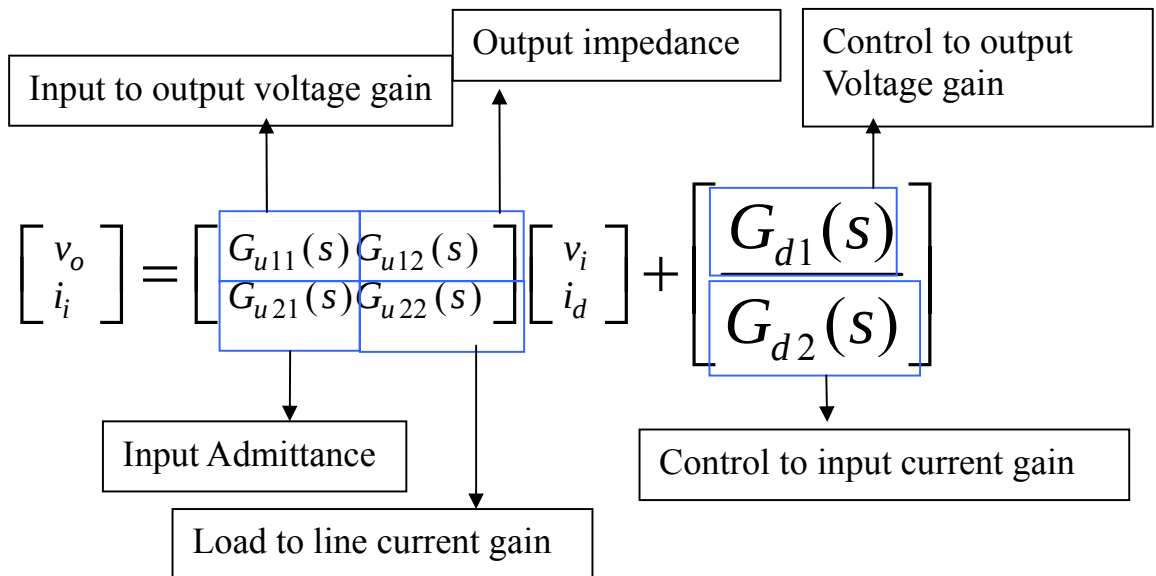


圖 22 轉移方程矩陣的說明圖 [24]

從圖22中的轉移矩陣所得到的結果，我們再將其中所得參數代入圖23做補償運算。

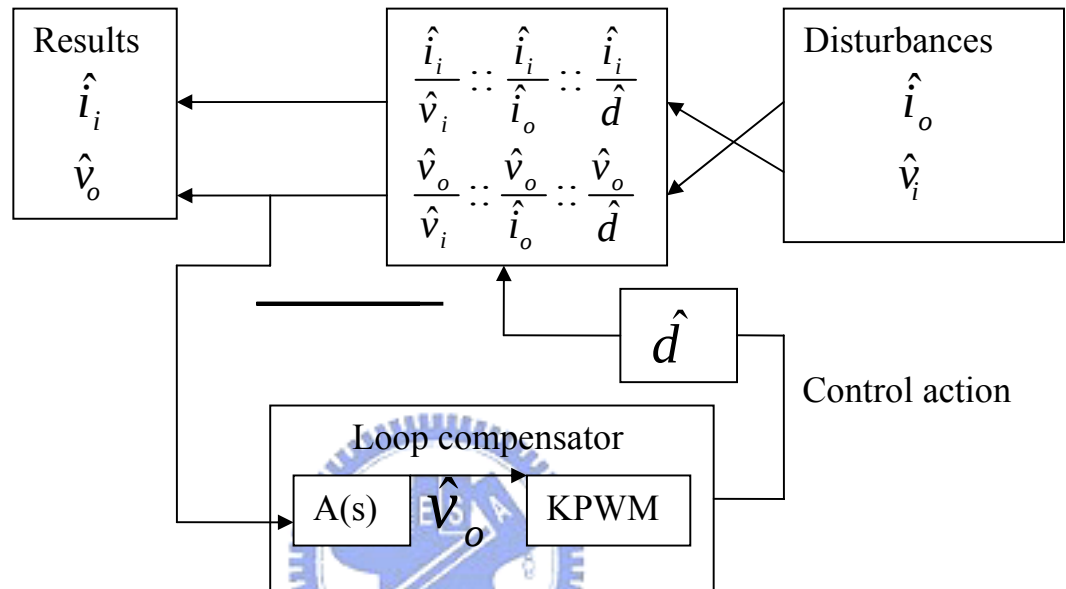


圖 23 補償迴圈圖 [24]

由表1，我們可以明白基本對於時域(Time Domain)及頻域(Frequency Domain)轉移關係。然後做Duty的三個變數加總形成了頻域上的PID。

表 1 PID 控制函數在時域和頻域的比較表[24]

	Time Domain	Frequency Domain
Proportional Control	$u(t) = K e(t)$	K
Integral Control	$u(t) = \frac{K}{T_I} \int_0^t e(\eta) d\eta$	$\frac{K}{T_I s}$
Derivative Control	$u(t) = K T_D \dot{e}(t)$	$K T_D s$

$$D(s) = \frac{u(s)}{e(s)} = K \left(1 + \frac{1}{T_I s} + T_D s \right)$$



由表 2 中，知道轉移函數 $(\frac{\hat{v}_o}{\hat{d}})$ 可以被推廣使用於 Z-Domain。

表 2 轉移函數表 [24]

Transfer Function	Transfer Function
$\frac{\hat{v}_o(s)}{\hat{d}(s)} = v_i \frac{1 + r_c C s}{\frac{\Delta s}{w_o^2}} = \frac{F_{D1}}{\square}$	$\frac{\hat{i}_L(s)}{\hat{d}(s)} = \frac{V_i}{r_L} \frac{1 + r_L C s}{\frac{\Delta s}{w_o^2}} = \frac{F_{D2}}{\square}$
$\frac{\hat{v}_o(s)}{\hat{v}_i(s)} = D \frac{1 + r_c C s}{\frac{\Delta s}{w_o^2}} = \frac{F_{U11}}{\square}$	$\frac{\hat{i}_L(s)}{\hat{v}_i(s)} = \frac{D}{R} \frac{1 + R C s}{\frac{\Delta s}{w_o^2}} = \frac{F_{U21}}{\square}$
$\frac{\hat{v}_o(s)}{\hat{i}_d(s)} = R_{eq} \frac{1 + \frac{s}{w_1 Q_1} + (\frac{s}{w_1})^2}{\frac{\Delta s}{w_o^2}} = \frac{F_{U12}}{\square}$	$\frac{\hat{i}_L(s)}{\hat{i}_d(s)} = - \frac{1 + r_c C s}{\frac{\Delta s}{w_o^2}} = \frac{F_{U22}}{\square}$

在從以下的降壓轉換器的基本類比公式使用在轉移函數其中。

$$\square s = s^2 + \frac{w_o}{Q} s + w_o^2 : s\text{-domain 二階公式}$$

$$R_{eq} = r_L : \text{等效電阻} = \text{電感上電阻}$$

$$Q = \frac{1}{w_o} \frac{1}{\frac{L}{R} + (r_L + r_c)C} : \text{品質因子}$$

$$Q_1 = \frac{1}{w_1} \frac{1}{\frac{L}{r_c} + r_L C} : \text{第一品質因子}$$

$$w_o = \frac{1}{\sqrt{LC}} : \text{諧振頻率}$$

$$w_1 = \frac{1}{\sqrt{LC}} \sqrt{\frac{r_L}{r_c}} : \text{第一諧振頻率}$$

$$G_v(s) = \frac{\hat{v}_o}{\hat{v}_i} \Big|_{\hat{i}_o=0, \hat{d}=0} : \text{由輸入到輸出的開迴路增益}$$

$$A(s) = \frac{\hat{v}_c}{\hat{v}_o} : \text{補償器增益}$$

$$K_{pwm} = \frac{1}{V_p} : \text{PWM 直流增益}$$

$$k_{pwm} = \frac{\hat{d}}{\hat{v}_c} : \text{PWM 調變器增益}$$

$$Z_p = \frac{\hat{v}_o}{\hat{i}_o} \Big|_{\hat{v}_i=0, \hat{d}=0} : \text{開迴路輸出阻抗}$$

$$G_d = \frac{\hat{v}_o}{\hat{d}} \Big|_{\hat{v}_i=0, \hat{i}_o=0} : \text{控制輸出轉移函數}$$

在最多情況下，因為 $R \gg (r_L + r_c)$ ，上面公式方程式會被逼近近似到

只使用如下的值：

$$w_o = \frac{1}{\sqrt{LC}}$$

$$\square s = s^2 + \frac{w_o}{Q} s + w_o^2$$

$$Q = \frac{1}{w_o} \frac{1}{\frac{L}{R} + (r_L + r_c)C}$$

$$\frac{\hat{v}_o(s)}{\hat{d}(s)} = v_i \frac{1 + \frac{r_c C s}{\frac{\Delta s}{w_o^2}}}{1 + \frac{r_c C s}{\frac{\Delta s}{w_o^2}}}$$

$$\frac{\hat{v}_o(s)}{\hat{v}_i(s)} = D \frac{1 + s r_c C}{1 + s \left(\frac{L}{R} + (r_c + r_L) C \right) + s^2 L C}$$

$$\frac{\hat{v}_o(s)}{\hat{d}(s)} = V_i \frac{1 + s r_c C}{1 + s \left(\frac{L}{R} + (r_c + r_L) C \right) + s^2 L C} \quad (3-10)$$

由下面的表3中，轉移係數方法表中從S-Domain 到 Z-Domain區塊中，是由高等工程數學的離散方程中個別數種最常用的轉移係數方法，選取最合適簡易的轉移逼近近似值來做係數轉換工作。

表 3 轉移係數方法表

Transformation Methods	S-Domain	Z-Domain
Backward Euler	S	$\frac{1 - Z^{-1}}{T_s}$
Bilinear	S	$\frac{2}{T_s} \frac{1 + Z^{-1}}{1 - Z^{-1}}$
Step Invariant	$G_c(S)$	$Z(G_c(S) \frac{1 - e^{-T_s s}}{s})$
Pole/Zero Match	$\frac{S + a}{S + a \pm j b}$	$\frac{1 - Z^{-1} e^{-dT_s}}{1 - 2Z^{-1} e^{-dT_s} \cos bT_s + Z^{-2} e^{-2dT_s}}$

經由 (3-10)式我們使用表3中Backward Euler法去逼近近似獲得z-domain轉移方程式。

$$G_{vd}(Z) = \frac{\hat{v}_o}{\hat{d}} = \frac{(\frac{T s^2}{L C}) V_g}{Z^2 - (2 - \frac{T s}{R C}) Z + (1 + \frac{T s^2}{L C} - \frac{T s}{R C})} \quad (3-11)$$

當諧振電容 (XC) = 諧振電感 (XL) 去計算出諧振頻率

$$XL = \omega L = 2\pi fL$$

$$XC = \frac{1}{\omega C} = \frac{1}{2\pi fC}$$

$$XL = XC$$

$$\Rightarrow 2\pi fL = \frac{1}{2\pi fC}$$

$$\Rightarrow C = \frac{1}{(2\pi f)^2 L}$$

目標值定為 $L=100\mu\text{H}$ ， $C=4\mu\text{F}$

依據電力電子對降壓電路的經驗法則得知目標設定電容與諧振電容有 10 倍大小差距，故求出諧振電容 $C=40\mu\text{F}$ 再經由圖 24 整體系統的回授網路架構。

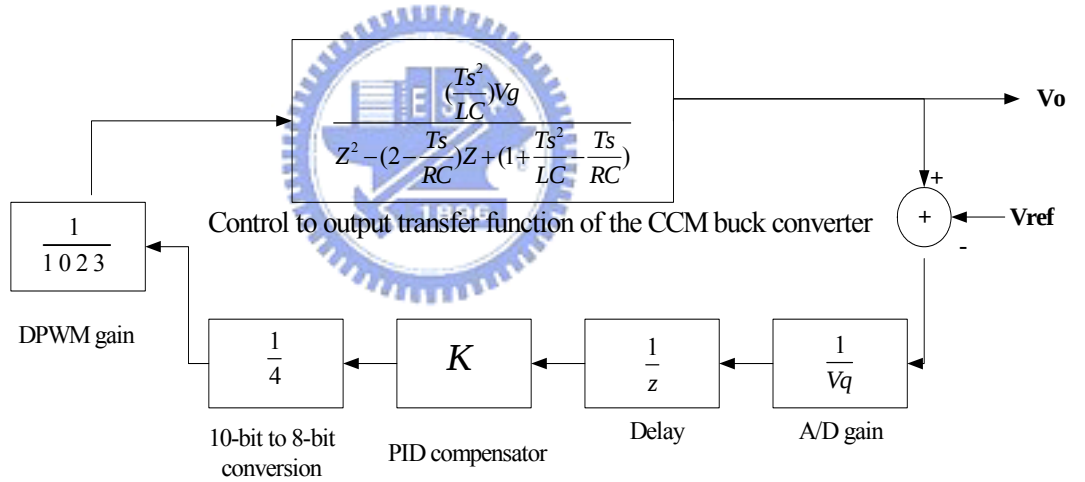


圖 24 系統回授網路架構[5]

$$G_{vd}(Z) = \frac{\hat{V_o}}{\hat{d}} = \frac{(\frac{Ts^2}{LC})V_g}{Z^2 - (2 - \frac{Ts}{RC})Z + (1 + \frac{Ts^2}{LC} - \frac{Ts}{RC})} \quad (3-12)$$

接著我們整合整體回授網路，得到轉移函數 (3-13)：

$$T(Z) = K \cdot \frac{1}{4} \cdot \frac{1}{1023} \cdot \frac{(\frac{Ts^2}{LC})Vg}{Z^2 - (2 - \frac{Ts}{RC})Z + (1 + \frac{Ts^2}{LC} - \frac{Ts}{RC})} \cdot \frac{1}{Vq} \cdot \frac{1}{Z} \quad (3-13)$$

以電感和電容數值代入 (3-12)，獲得下列轉移函數：

$$\begin{aligned} Gvd(Z) &= \frac{\hat{V_o}}{\hat{d}} = \frac{(\frac{Ts^2}{LC})Vg}{Z^2 - (2 - \frac{Ts}{RC})Z + (1 + \frac{Ts^2}{LC} - \frac{Ts}{RC})} \\ &= \frac{(\frac{(1\mu)^2}{100\mu H \cdot 40\mu F}) \cdot 12V}{Z^2 - (2 - \frac{1\mu}{3.3\Omega \cdot 40\mu F})Z + (1 + \frac{(1\mu)^2}{100\mu H \cdot 40\mu F} - \frac{1\mu}{3.3\Omega \cdot 40\mu F})} \\ &= \frac{0.003}{Z^2 - 1.99242 \cdot Z + 0.99267} \end{aligned}$$

把上面方程式計算所得函數代入(3-13)式，就整體系統轉移函數而言，可以獲得下列結果：

$$\begin{aligned} T(Z) &= K \cdot \frac{1}{4} \cdot \frac{1}{1023} \cdot Gvd(Z) \cdot \frac{1}{Vq} \cdot \frac{1}{Z} \\ &= K \cdot \frac{1}{4} \cdot \frac{1}{1023} \cdot \frac{0.003}{Z^2 - 1.99242 \cdot Z + 0.99267} \cdot \frac{1}{19.5mV} \cdot \frac{1}{Z} \\ &= K \cdot \frac{12.5322 \cdot 10^{-3}}{Z^3 - 1.99242 \cdot Z^2 + 0.99267 \cdot Z} \end{aligned}$$

將上面方程式最後的係數代入 MATLAB 中計算。執行以下命令，則出現圖26的圖形，我們點選橢圓點與拋物線交點，接著可以求出K值和第1極點。

```
a=[12.5322e-3]
b=[1 -1.99242 0.99267 0]
g=tf(a,b,-1)
rlocus(g)
[k,pole]=rlocfind(g)
```

圖 25 根軌跡的MATLAB CODE

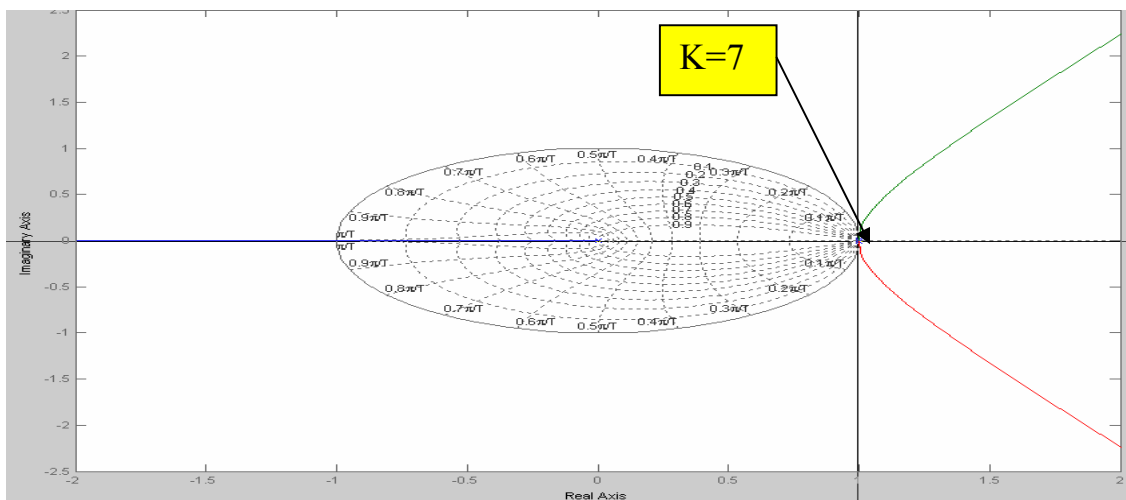


圖 26 根軌跡圖

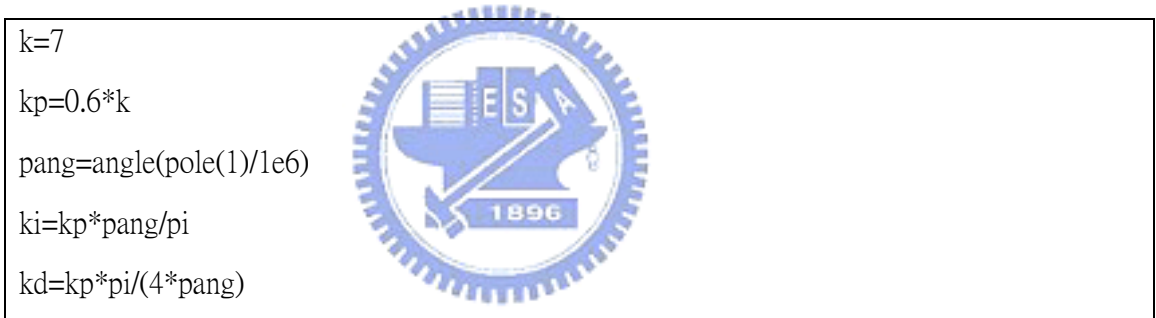


圖 27 k_p 、 k_i 、 k_d 的 MATLAB CODE

從圖26獲得K值後，再執行圖27 MATLAB 程式，計算最後得到所需的 $k_p=4.2$ 、 $k_i=0.02$ 、 $k_d=209$ 。

3.3 LDO 附屬調整電路

在附屬電路 LDO 的架構之中，必須對 LDO 更多瞭解，包含:低壓降(Dropout Voltage)，靜態電流或接地電流(Quiescent Current or Ground

Current) ，線性穩壓(Line Regulation) ，負載穩壓(Load Regulator) ，電源拒斥比(Power Supply Rejection Ratio) ，輸出雜訊(Output Noise) ，精確度(Accuracy) ，分別敘述如以下小節去分析電路中個別的需求特性。

3.3.1 壓降電壓

壓降電壓(Dropout Voltage)是 LDO 輸入電壓降到某個程度時，其輸出電壓將不再穩壓在預計的輸出電壓，而在臨界點(輸出偏移 2%)時的輸入電壓與輸出電壓誤差值，如圖 28 所示，當輸入電壓 V_{in} 大於 V_y 時，LDO 的傳輸電晶體(Pass Transistor)是工作在飽和區，因此，整個 LDO 的 Loop Gain 維持在很高，使得 LDO 處於穩壓區(Regulation Region)。當輸入電壓 V_{in} 小於 V_y 時，LDO 的傳輸電晶體(Pass Transistor)是工作在線性區，整個 LDO 的 Loop Gain 變的很低，使得 LDO 線性穩壓器的輸出電壓不在穩定在固定數值，此時 LDO 穩壓進入 Dropout Region，而此時傳輸電晶體(Pass Transistor)當成一個電阻，壓降電壓(Dropout Voltage)被定義成 [19]:

$$V_{drop-out} = I_{load} \times R_{on} \quad (3-14)$$

R_{on} 是傳輸電晶體(Pass Transistor)的導通電阻， I_{Load} 是負載電流，由於 LDO 線性穩壓器的功率損耗是正比於電壓差(Dropout Voltage)，所以愈小的電壓差(Dropout Voltage)將有較小的功率損耗在傳輸電晶體(Pass Transistor)上，功率效率比較高[16]。

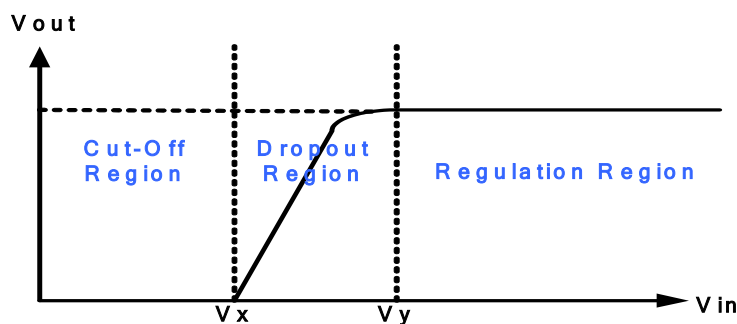


圖 28 V_{in} 與 V_{out} 的關係圖

3.3.2 靜態電流或接地電流

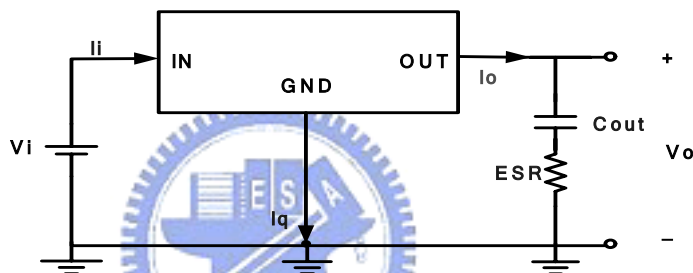


圖 29 LDO 穩壓的靜態電流圖 [12]

靜態電流或接地電流(Quiescent Current or Ground Current)是當 LDO 穩壓的輸入電流減去輸出電流 $I_q = I_i - I_o$ ，靜態電流包含有系統的偏壓電流(如誤差放大器，回授電阻，參考電壓及保護電路)及驅動傳輸電晶體(Pass Transistor)所消耗的電流，靜態電流並不會提供輸出功率，所以低的靜態電流是必要的對於增加電池效率而言，然而在效能與靜態電流之間有許多 Trade Off，如 LDO 穩壓的暫態響應及穩定度。

靜態電流在 Bipolar 與 MOS 電晶體是不同的，在 Bipolar 電晶體中，負載電流是由基極電流所驅動，所以靜態電流會隨負載增加而增加，在 MOS 電晶體中，由於 $I_g \sim 0$ ，所以 MOS 電晶體的靜態電流是常數[20]。

3.3.3 線性穩壓

線性穩壓(Line Regulation) [21]是用來量測輸入電壓變動時，輸出電壓能夠保持固定的穩定度，定義如下：

$$\text{Line Regulation} = \frac{\Delta V_{out}}{\Delta V_{in}} \quad (3-15)$$

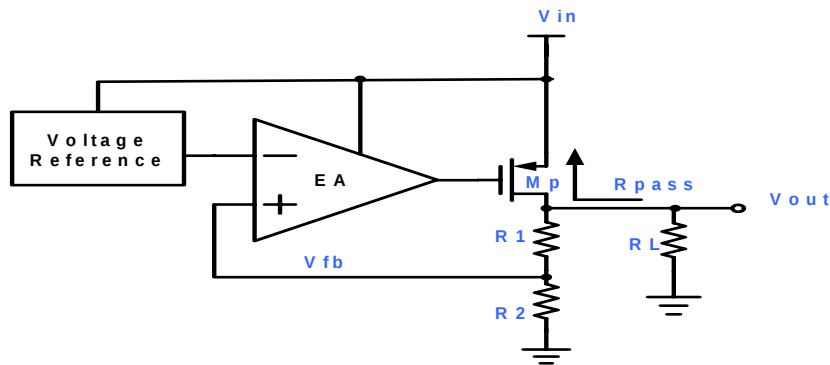


圖 30 PMOS 的 LDO 穩壓圖 [12]

根據圖 30，當 V_{in} 變動時， V_{out} 會跟著變動，而 Error Amplifier 會根據回授電壓去驅動傳輸電晶體(Pass Transistor)來抑制輸出電壓的變動。線性穩壓(Line Regulation)的分析如下：

$$\Delta V_{out} = \frac{R_L}{R_L + R_{pass}} \times \Delta V_{in} - \Delta V_{fb} \times A_{EA} g_{mp} \times R_L \quad (3-16)$$

$$\Delta V_{fb} = \frac{R_2}{R_1 + R_2} \times \Delta V_{out} \quad (3-17)$$

最後可得到新的線性穩壓表示：

$$\frac{\Delta V_{OUT}}{\Delta V_{in}} = \frac{R_1 + R_2}{R_2} \times \frac{1}{A_{EA} g_{mp} \times (R_L + R_{pass})} \quad (3-18)$$

其中 R_{pass} 是傳輸電晶體(Pass Transistor)等效電阻， R_L 是負載電阻， A_{EA} 是 Error Amplifier 的增益， g_{mp} 是傳輸電晶體(Pass Transistor)的轉導[22]。

由(3-18)式可知，增加 Error Amplifier 的增益或傳輸電晶體(Pass Transistor)的轉導可以改善線性穩壓(Line Regulation)。線性穩壓(Line Regulation)屬穩態(Steady-State)，在只考慮輸入電壓的直流變動情形。事實上，參考電壓及 Error Amplifier 的 Offset Voltage 也會受到輸入電壓的影響，必須列入考量。

3.3.4 負載穩壓

負載穩壓(Load Regulation)是用來量測負載電流變動時，輸出電壓能夠保持固定的穩定度，定義如下：

$$\text{Load Regulation} = \frac{\Delta V_{out}}{\Delta I_{Load}} \quad (3-19)$$

根據圖 30，當負載電流變動時，LDO 穩壓的輸出電壓及回授電壓也會跟著變動，經由 Error Amplifier 偵測到回授電壓的變動進而驅動傳輸電晶體(Pass Transistor)去抑制輸出電壓的變動。負載穩壓(Load Regulation)的分析如下：

$$(\Delta I_{Load} - \Delta V_{fb} \times A_{EA} \times g_{mp}) \times R_{pass} = \Delta V_{out} \quad (3-20)$$

$$\Delta V_{fb} = \frac{R_2}{R_1 + R_2} \times \Delta V_{out} \quad (3-21)$$

$$\frac{\Delta V_{out}}{\Delta I_{Load}} = \frac{R_{pass}}{1 + A_{EA} g_{mp} \times \frac{R_2}{R_1 + R_2} \times R_{pass}} \cong \frac{1}{A_{EA} g_{mp} \times \frac{R_2}{R_1 + R_2}} \quad (3-22)$$

上面分析可知，由增加 Error Amplifier 的增益或傳輸電晶體(Pass

Transistor)的轉導可以改善負載穩壓(Load Regulation) [23]。

3.3.5 電源拒斥比

電源拒斥比(Power Supply Rejection Ratio)是量測輸入電壓變化，輸出電壓能夠抑制變化的能力，定義如下[23]：

$$PSRR = \frac{\Delta V_{o,ripple}}{\Delta V_{in,ripple}} \quad (3-23)$$

跟線性穩壓(Line Regulation)不同的是電源拒斥比(Power Supply Rejection Ratio)與 LDO 線性穩壓閉迴路的頻率相關，屬於高頻規格。例如：如果 LDO 線性穩壓是應用於直流/直流切換轉換器(DC/DC switching Converter)，後端穩壓(Post Regulation)，則在切換頻率 100kHz 到 1MHz 的頻寬較重要，如圖 31，100kHz 到 1MHz 的頻寬，PSRR 最差。

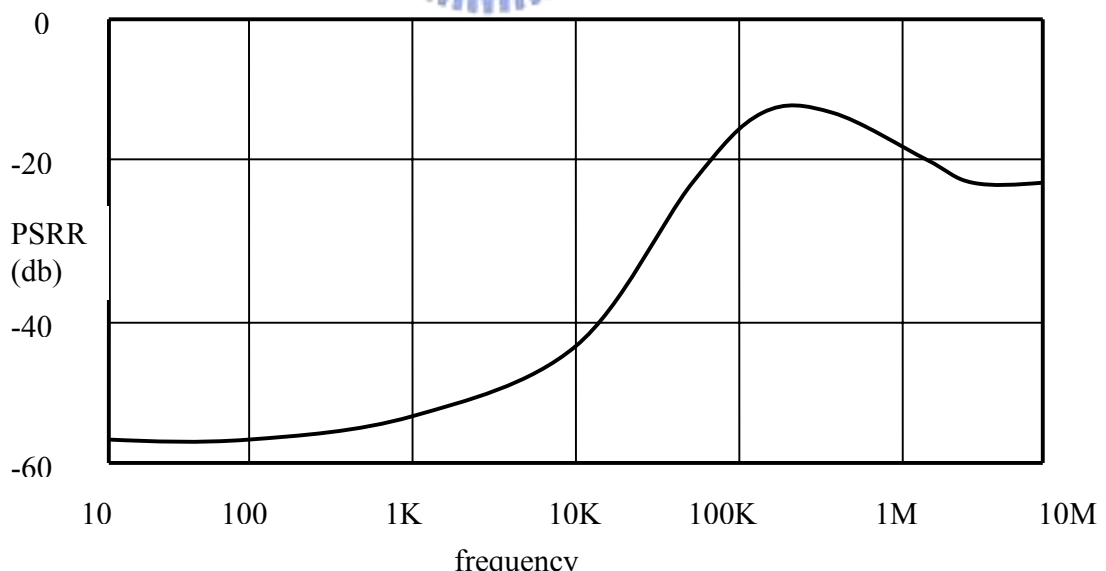


圖 31 LDO 穩壓的 PSRR [12]

PSRR 與等效串聯電阻(ESR)及迴路增益頻寬(Loop-gain Bandwidth)非常相關。比較大的迴路增益頻寬(Loop-gain Bandwidth)，使用低阻值的等效串聯電阻(ESR)，一個較大的輸出電容，及額外旁路電容(Bypass Capacitor)，都可以改善 LDO 線性穩壓的 PSRR 值。

因此，參考電壓會受到輸入電源的漣波影響，所以在設計參考電壓時必須考慮 PSRR 值問題。

3.4.6 精確度

LDO 精確度(Accuracy)是所有可能造成輸出電壓變動的因素。這些因素包括有限的線性穩壓(Line Regulation)、負載穩壓(Load Regulation)、參考電壓的漂移、誤差放大器的漂移、回授電阻的誤差、及電阻的溫度係數變化。

精確度(Accuracy)的計算如下：

$$Accuracy \approx \frac{|\Delta V_{LR}| + |\Delta V_{LDR}| + \sqrt{\Delta V_{o,ref}^2 + \Delta V_{o,EA}^2 + \Delta V_{o,res}^2 + \Delta V_{TC}^2}}{V_o} \times 100\%$$

$$\Delta V_{o,ref} = \frac{R_2 + R_1}{R_2} \times \Delta V_{ref} \quad (3-24)$$

$$\Delta V_{o,EA} = \frac{R_2 + R_1}{R_2} \times \Delta V_{EA} \quad (3-25)$$

$$\Delta V_{o,res} = \frac{\Delta R_2 + \Delta R_1}{R_2 + \Delta R_2} \times V_{ref} \quad (3-26)$$

其中 ΔV_{LR} 是線性穩壓(Line Regulation)的漂移， ΔV_{LDR} 是負載穩壓

(Load Regulation)的漂移， $\Delta V_{o,ref}$ 是參考電壓的漂移， $\Delta V_{o,EA}$ 是誤差放大器的漂移， $\Delta V_{o,res}$ 是回授電阻的誤差， ΔV_{TC} 是溫度係數變化。一般正常的精確度(Accuracy)誤差在 1~3%內。

另一種精確度的定義是將造成誤差的因素分成兩類：系統誤差(System Error) $\Delta V_{o(SYS)}$ 及隨機誤差(Random Error) $\Delta V_{o(RAN)}$ 。表示如下[20]:

$$Accuracy = \frac{\sum \Delta V_{o(SYS)} + \sqrt{\sum (\Delta V_{o(RAN)}^2)}}{V_o} \times 100\% \quad (3-27)$$

系統誤差(System Error) $\Delta V_{o(SYS)}$ 是由於設計造成的輸出電壓變動包含線性穩壓(Line Regulation)，負載穩壓(Load Regulation)，溫度係數變化，有限增益誤差及參考電壓誤差。隨機誤差(Random Error) $\Delta V_{o(RAN)}$ 是由於製程的漂移及實體佈局的誤差。

第四章 控制電路 FPGA 實現

本章主要的內容，在利用硬體去實現整個數位控制電路以及切換降壓直流轉直流轉換器。過程中，以Verilog 硬體描述語言為主的程式，工作環境使用Xilinx ISE 軟體。這是一套由Xilinx公司所推出用來設計FPGA/CPLD 或嵌入式系統的發展軟體，其操作畫面如圖32 所示。另外在硬體功能方面亦使用了為希科技公司所推出發展實驗板（ULINX MB-EVL-X2S50E-V10 BR），如圖33 所示。

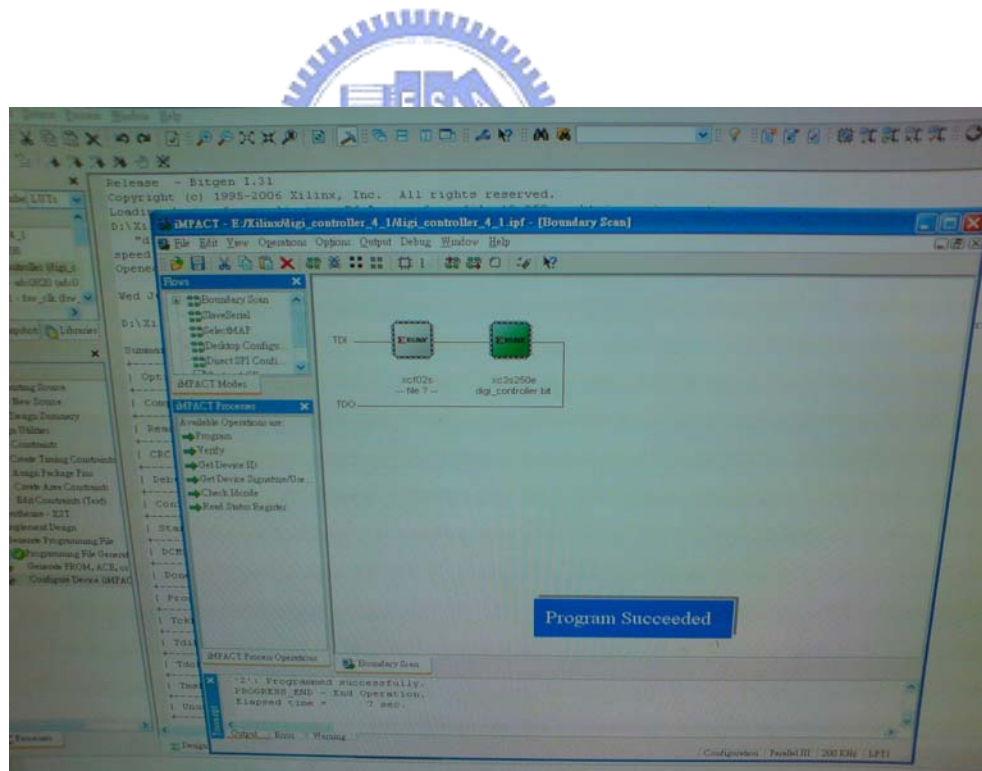


圖 32 Xilinx發展介面

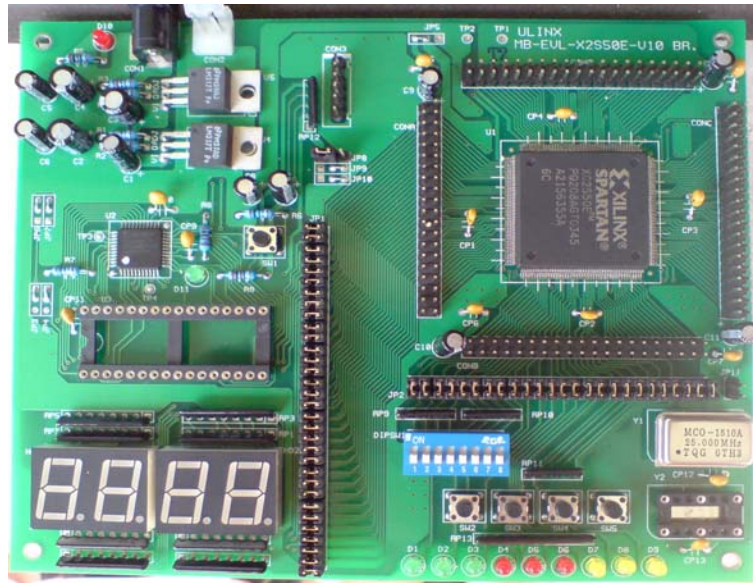


圖 33 Xilinx系統發展實驗板

4.1 硬體描述語言簡介

Verilog 是一種硬體描述語言，它的語法與C 語言相近且易學易用，並且能夠允許在同一模組中有不同層次的表示法共同存在。所以設計者可以在同一模組中混合使用：邏輯閘層次模型（Gate Level Model）、暫存器轉移層次模型（Register Transfer Level Model）以及行為模型（Behavioral Model）等三種不同的層次的表示法來描述所設計的電路。

Verilog 有下列有五項特性：

1. 提供多種不同的設計方法。
2. 不同的製程特性也不用考量。
3. 可以用來設計各式各樣的數位電路。
4. 一般的邏輯合成工具普遍支援Verilog。

5. 許多的製造廠商也都有提供Verilog 的函數庫。

4.2 A/D 轉換器

我們所使用的A/D 轉換器型號為ADC0820，在前面第二章已經討論過A/D 轉換器的介紹與工作原理。

ADC0820 的參考電壓由第11 腳 ($V_{ref(-)}$) 與第12 腳 ($V_{ref(+)}$) 所決定。所以參考電壓如可以由下列式子表示之：

$$V_{ref} = V_{ref(+)} - V_{ref(-)}$$

因此，ADC0820 的每一位元的解析度計算公式如下列所表示之：


$$LSB = \frac{V_{ref}}{256}$$

由上面公式知道，當我們輸入 $V_{ref(+)}=5V$ 、 $V_{ref(-)}=0V$ 時，這時候ADC0820 每位元 (bit) 之解析度即為

$$LSB = \frac{5-0}{256} = 0.0195mV$$

如此，當ADC0820 的第一腳 (V_{in}) 取樣到5V 電壓時，ADC0820的輸出資料 (DB0~DB7) 即為“11111111”。

由於我們要對直流轉直流轉換器做電壓的取樣，而該轉換器的輸出電壓規格可為0V~5V，所以符合我們ADC0820 的規格。

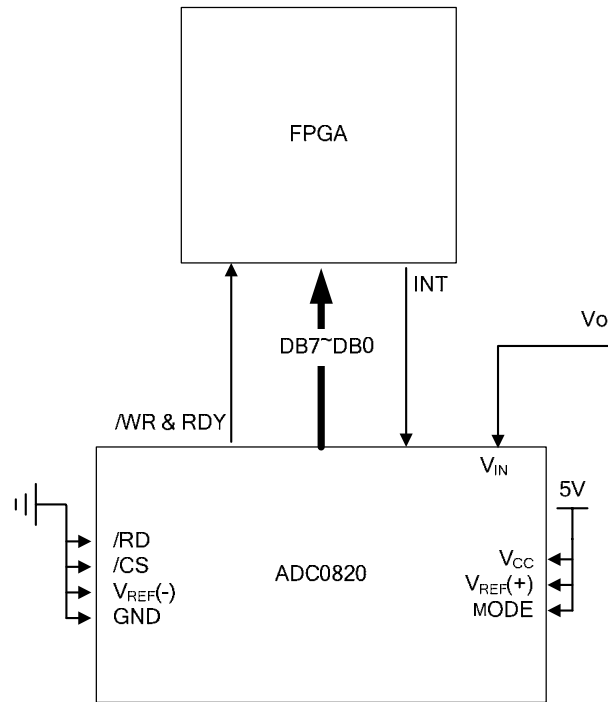


圖 34 ADC0820 取樣電路方塊圖 [11]

ADC0820我們操作在WR-RD模式下的Stand-alone的工作模式，所以ADC0820的控制腳位圖，如圖34所示。

我們的ADC0820控制電路是由圖12的時序圖做為電路的控制時序規劃，因此我們的時序控制電路方塊圖如圖35所示：

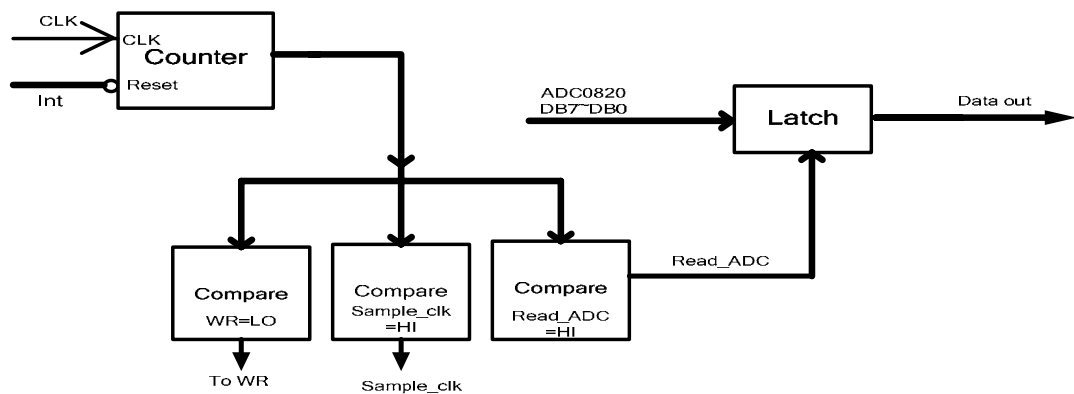


圖 35 時序控制電路方塊圖

ADC0820的輸出是以絕對值方式輸出，但PID所需要的輸入是誤差值輸入，誤差值電路方塊如圖36和圖37所示：

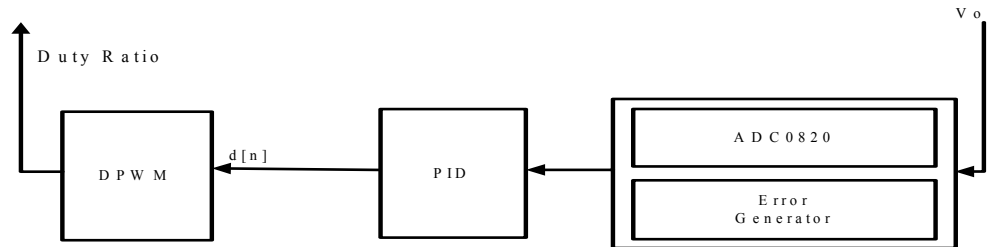


圖 36 產生誤差值電路方塊圖(1)

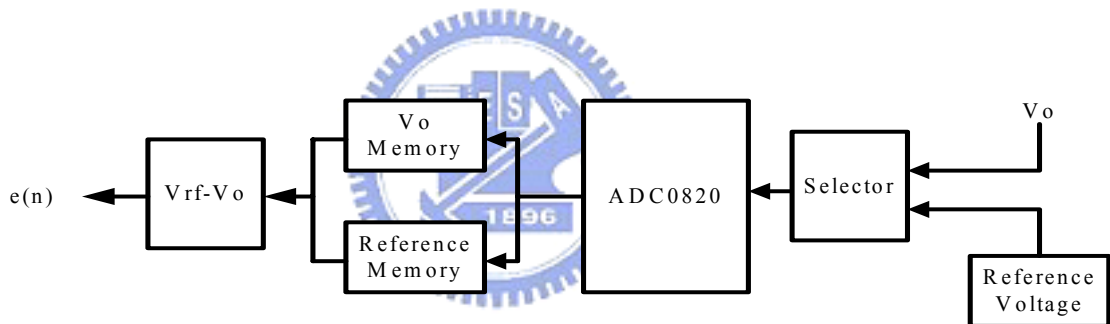


圖 37 產生誤差值電路方塊圖(2)

4.3 數位補償器

我們的PID補償器所需要的輸入是誤差值，而我們的補償電路是由PID控制器組成的，即是由P(比例控制器)、I(積分控制器)和D(微分控制器)組合而成。

PID 控制迴路參數：

Proportional Gain (G_p)：比例增益可視為馬達系統之剛度(Stiffness)。 K_p 值決定了正比於位置誤差之回復力(Restoring Force)的影響。此回復力相當作用在機械系統中彈簧的角色。較高的 K_p 值可加快馬達系統響應但同時導致系統過衝及振盪的不穩定性。

Derivative Gain (G_d)：微分增益可視為馬達系統的阻尼(Damping)效應。 K_d 值決定了正比於位置誤差變化率之回復力的影響。此力量等同作用於具阻尼效應的彈簧質量機構系統中的黏滯阻尼力(例如減震器)。增加 K_d 可降低因高加速度而在馬達目標位置產生的來回震動。

Integral Gain (G_i)：積分增益可視為施加於馬達系統的靜態力矩。Integral Gain 決定了回復力如何扮演隨著時間增加在伺服系統中迫使靜態位置誤差為零的角色。此一回復力將與作用於馬達軸心，使軸心在停止後位置誤差為零的穩態力矩達成平衡。 K_i 值調整可增加位置精確度。高靜態力矩負載需 K_d 值以減低馬達系統停止後的位置誤差。

圖38所示，為PID與整個系統架構連接方式與位置。

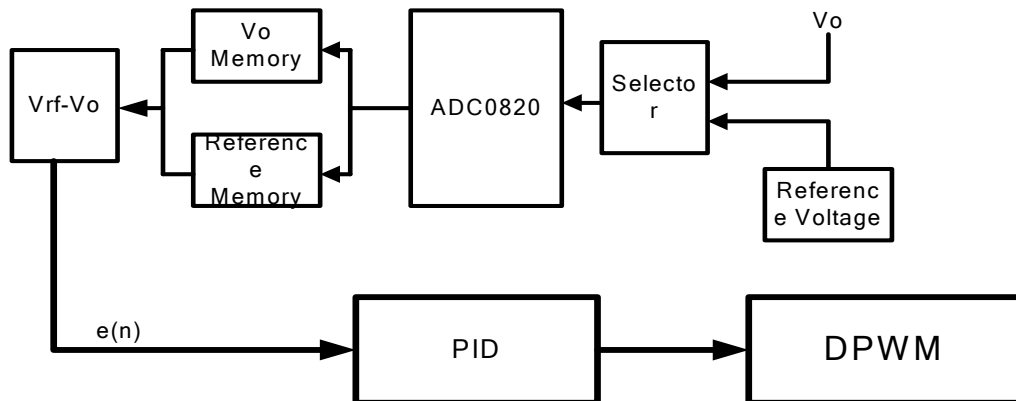


圖 38 PID與誤差值產生電路連接方式方塊圖

其中放大倍數若直接以乘法電路完成，將會造成電路面積龐大，我們採用SHIFT方式來代替乘法電路，可以減低整個晶片由乘法器所造成的大面積。由圖39 SHIFT方式實現乘法電路。

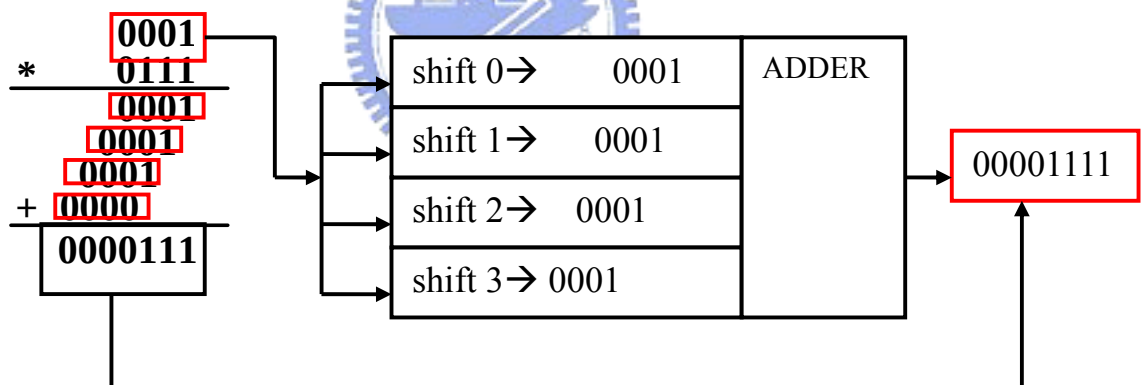


圖 39 SHIFT方式乘法電路

在PID補償器中避免運算中的值過大或是過小，我們加入了極值限制電路，以免數值超過DPWM範圍，極值限制電路在PID中。

4.4 數位脈波寬度調變器

實際的電路Duty Command 共有10-bits，將計數值切割成四個等分，並將各組數值送到每一個相位的比較器做比較，來決定每一個相位輸出的電位高低，實際電路實現方式圖40做說明所示。

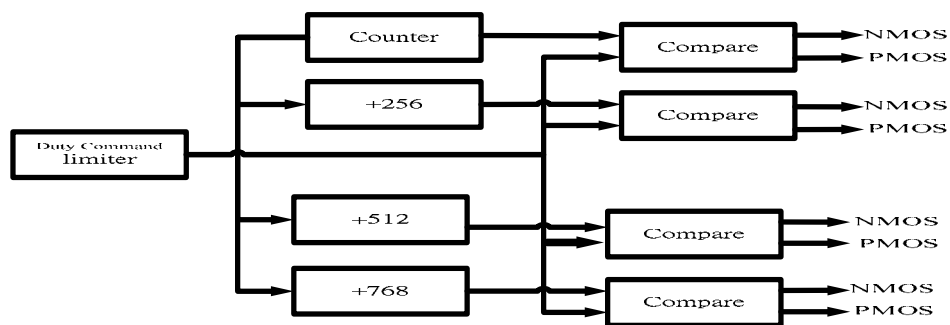


圖 40 四相位 DPWM 計數器分時切割電路[3]

4.4.1 Deadtime 產生器

切換電壓轉換電路中，我們使用上邊PMOS與下邊NMOS兩個MOSFET來當切換的元件，因此在上邊PMOS與下邊NMOS兩個MOSFET做開關時，因為開關需要時間，為了避免上邊與下邊兩個MOSFET同時導通，因此我們必須在開關切換時做一些延遲的動作，這個動作稱為Deadtime。

我們的實現方法是利用計數器來做時間的計數，以決定Deadtime時間的長短。波形如圖41，實際電路方塊圖如圖42所示。

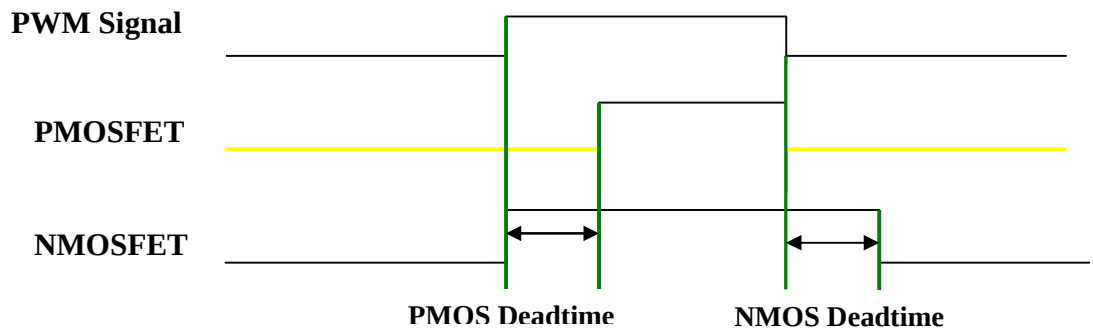


圖 41 Deadtime波形圖

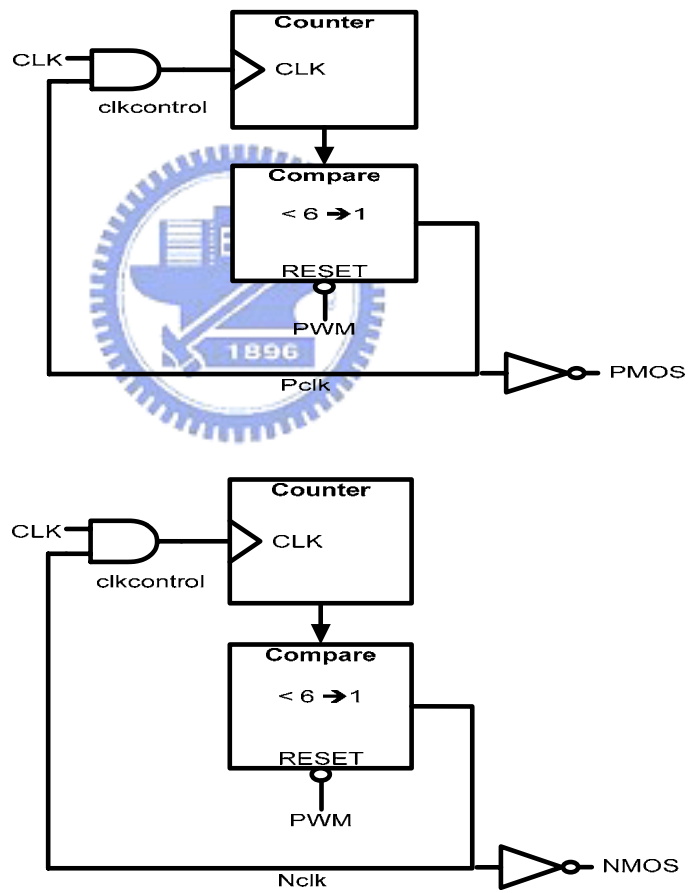


圖 42 Deadtime產生器方塊圖

4.4.2 工作週期暫存器

由於我們的ADC是外接的，因此取樣頻率會與開關頻率有些出入，導致當PID寫入記憶暫存器的同時而DPWM也同時讀取，會造成DPWM所讀取的工作週期指令錯誤，為了避免此情形發生，我們使用兩個記憶暫存器解決同時讀取錯誤的發生。當PID寫入第1號記憶暫存器時，若DPWM要讀取時將會讀取第2號記憶暫存器；反之PID寫入第2號記憶暫存器時，DPWM要讀取時將會讀取1號記憶暫存器。

我們以Sample clk作為暫存器選擇的訊號，當Sample clk為Low則PID寫到第2號暫存器，DPWM由第1暫存器讀取資料，當Sample clk為Hi則PID寫到第1號暫存器，DPWM由第2暫存器讀取資料。電路方塊圖如圖43所示。

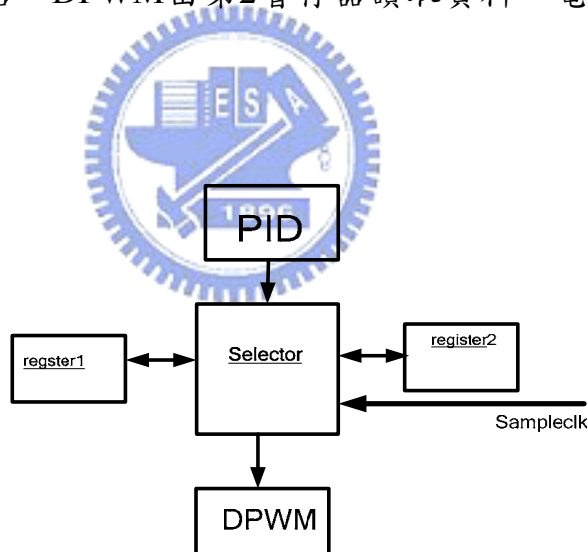


圖 43 工作週期暫存器寫入圖

4.5 LDO 穩壓的設計考量

LDO 運用主要是電池的電壓會隨時間慢慢降低。為了延長電池壽命，低功耗的 LDO 線性穩壓器必須被採用。根據半導體發展的準則，由於製程的進步，低電壓源(V_{IN} 小於 1V)的電路將在未來幾年被使用，在如此要求低的電源電壓, 低的靜態電流以及不穩定的電池電壓的環境下，要設計一個精準且穩定輸出的 LDO 線性穩壓，是一大挑戰。我們使用 TI 的 IC TPS79633 的型號取代實現 LDO 如圖 44。

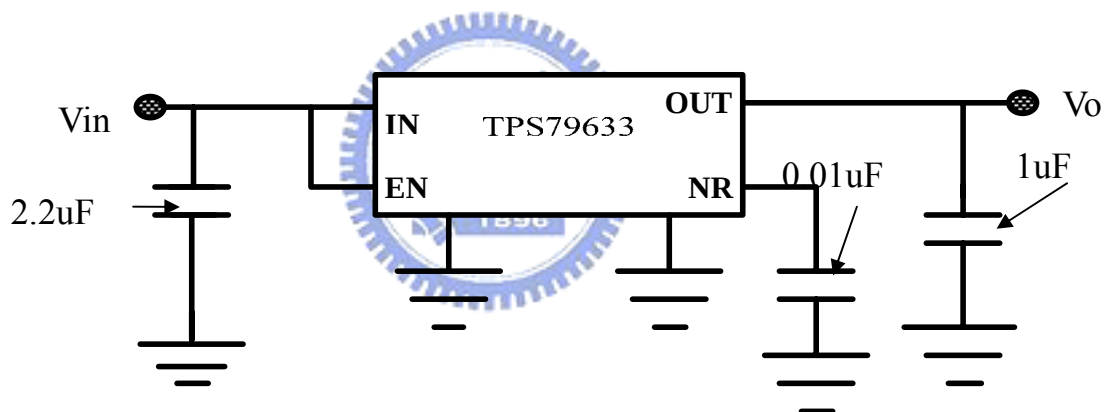


圖 44 LDO典型運用電路方塊圖[23]

IC TPS79633 特性介紹

1. 高 PSRR值 (53dB 在 10kHz)
2. 起動時間(50ns)
3. 只需 1uF 旁路電容
4. 有低壓值在全載(Full Load)時僅250mV

4.6 功率效率

功率效率(Power Efficiency)定義成輸出功率除以輸入功率，主要限制在靜態電流(Quiescent Current)及輸出與輸入的電壓比值，公式如下：

$$Efficiency = \frac{I_{out} \times V_{out}}{(I_{out} + I_q) \times V_{in}} \quad (4-1)$$



第五章 實驗模擬及量測結果

模擬電路的先前特性相當重要，我們要設計整體電路架構時必須先對系統規格做規定如下：

- 系統操作取樣頻率=250KHz
- 輸入電壓 (V_i) =7~13 V
- 輸出電壓 (V_o) = 3.3 V

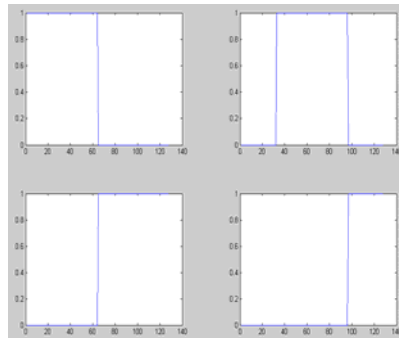
實驗使用 HSPICE、MODELSIM、MATLAB 等軟體做模擬驗證數位控制電路的正確與否，並且做最後的量測與分析。

5.1 模擬結果



圖45和圖46的MATLAB模擬切換輸出電壓狀態圖分別在 $V_{in} = 5V$ 、 $V_{in}=10V$ 、 $V_{in}=20V$ ，可以看出MATLAB Code在模擬整體控制電路的時候看出電壓切換變化，確認電壓波形正常動作可以看出輸出電壓四相位輪流切換穩壓，沒有其他干擾或異常情況產生出來。

■ Vin=5V



■ Vin=10V

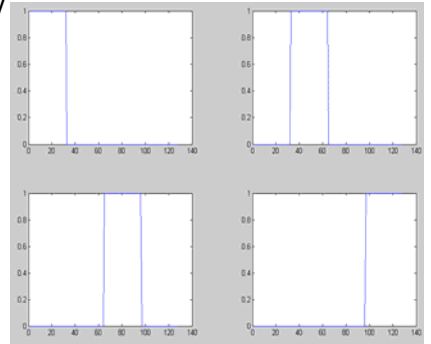
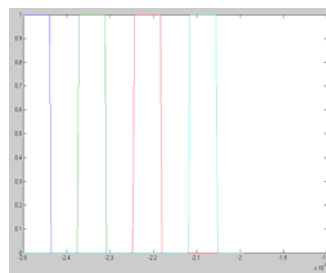


圖 45 MATLAB模擬切換電壓狀態圖分別在Vin =5V、Vin=10V

■ Vin=20V

■ X軸：real time vector

plot(Treal(1:128),U(1,1:128),Treal(1:128),U(2,1:128),Treal(1:128),U(3,1:128),Treal(1:128),U(4,1:128))



■ Vin=10V

■ X軸：real time vector

plot(Treal(1:128),U(1,1:128),Treal(1:128),U(2,1:128),Treal(1:128),U(3,1:128),Treal(1:128),U(4,1:128))

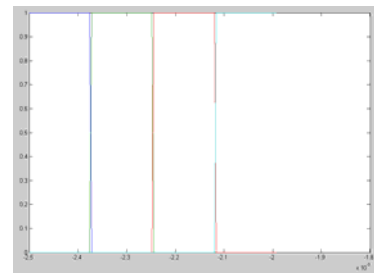


圖 46 MATLAB模擬切換電壓狀態圖分別在Vin =10V、Vin=20V

圖 47 MODELSIM 模擬 Deadtime(死區)100ns 切換電路簡易波形，可以看出 PMOS 及 NMOS 輸出端的模擬波形開關動作正常沒有其他干擾或異常情況產生。

INPUT
NOUTPUT
POUTPUT

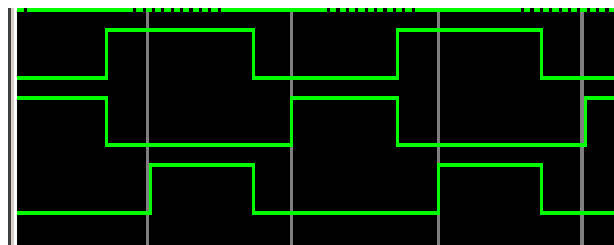
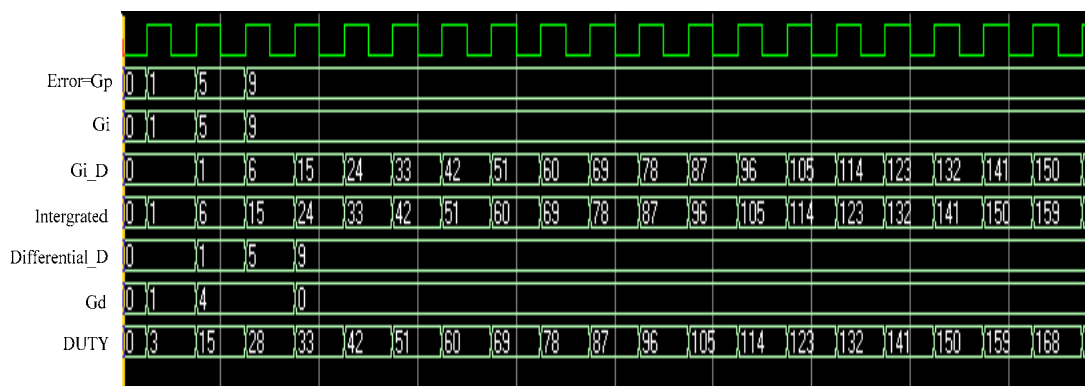


圖 47 DEADTIME (死區)切換電路簡易模擬波形

圖48 MODELSIM模擬PID在責任周期裡開關開口率(Duty) 1倍大小波形動作正常沒有其他干擾或異常情況產生。證明PID補償器所需要的輸入是誤差值，而我們的補償電路是由PID控制器組成的，即是由P(比例控制器)、I(積分控制器)和D(微分控制器)組合而成。



$$DUTY = Gp + Intergrated + Gd$$

圖 48 MODELSIM模擬DUTY

PID 產生 Duty 數值之後，送至 DPWM 做開口率大小的變化，圖 49 為 MODELSIM 當 PID 的 Duty 送出 8bit 的 132 數值時，DPWM 接收到 PID 送過來的數值 132 四相位的模擬波形動作，其 DPWM 輸出的頻率為 250KHZ，其電路位在進入 LC 濾波器前。

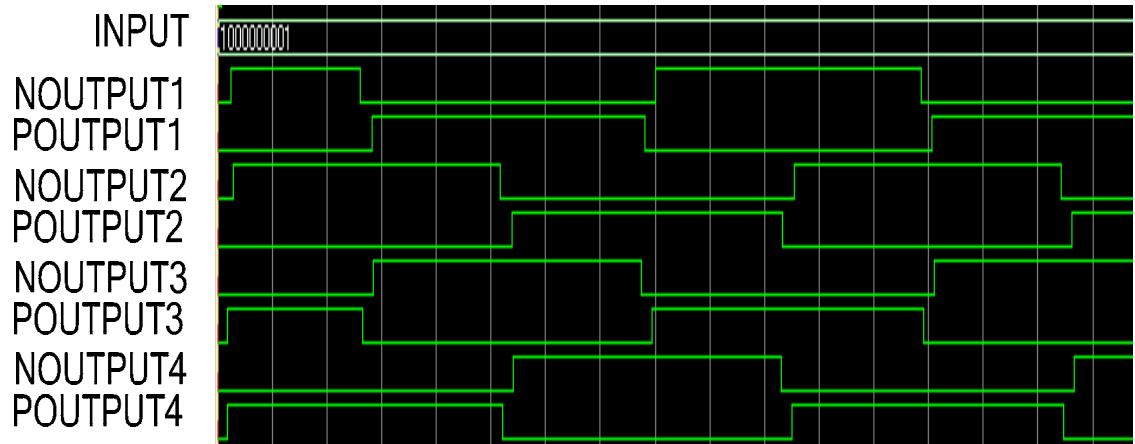


圖 49 MODELSIM模擬四相位 DPWM

圖50 HSPICE模擬開關DPWM波形經過P-MOS 和 N-MOS 切換 RLC Power Stage 類比濾波器產生充放電現象並且穩定在預先固定值。

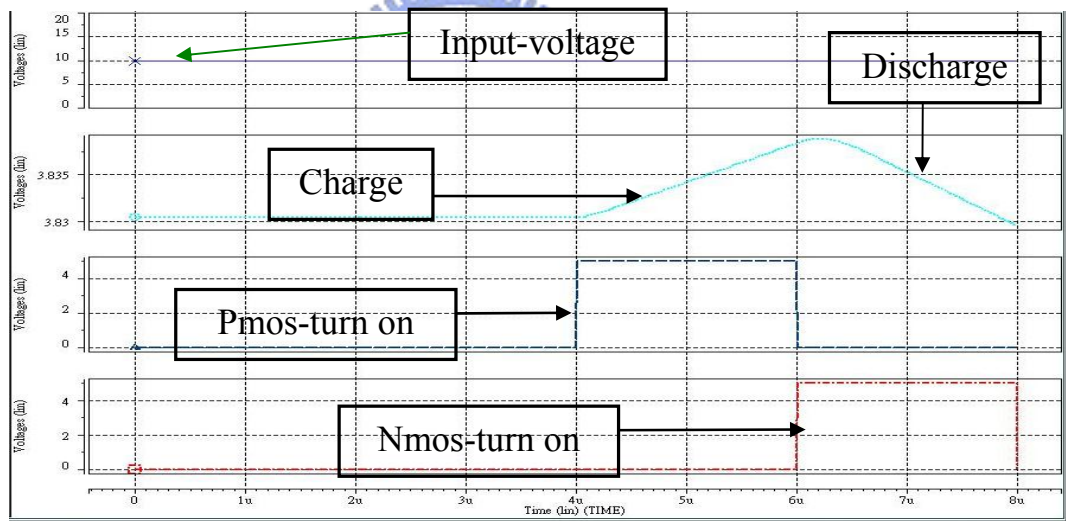


圖 50 HSPICE模擬開關Power Stage充放電穩定現象

5.2 量測結果

經由製作電路板實現整個數位控制電路以及切換降壓直流轉直流轉換器。過程中以 Verilog 硬體描述語言為主，撰寫程式的工作環境使用 Xilinx ISE 發展板呈現整體數位控制電路和 Power MOSFET 及 ADC 0820 和電容電感到最終能否有穩定的電壓產生出來。

圖 51 為整體電路連接方式，圖中已詳細說明各元件以及接腳方式。

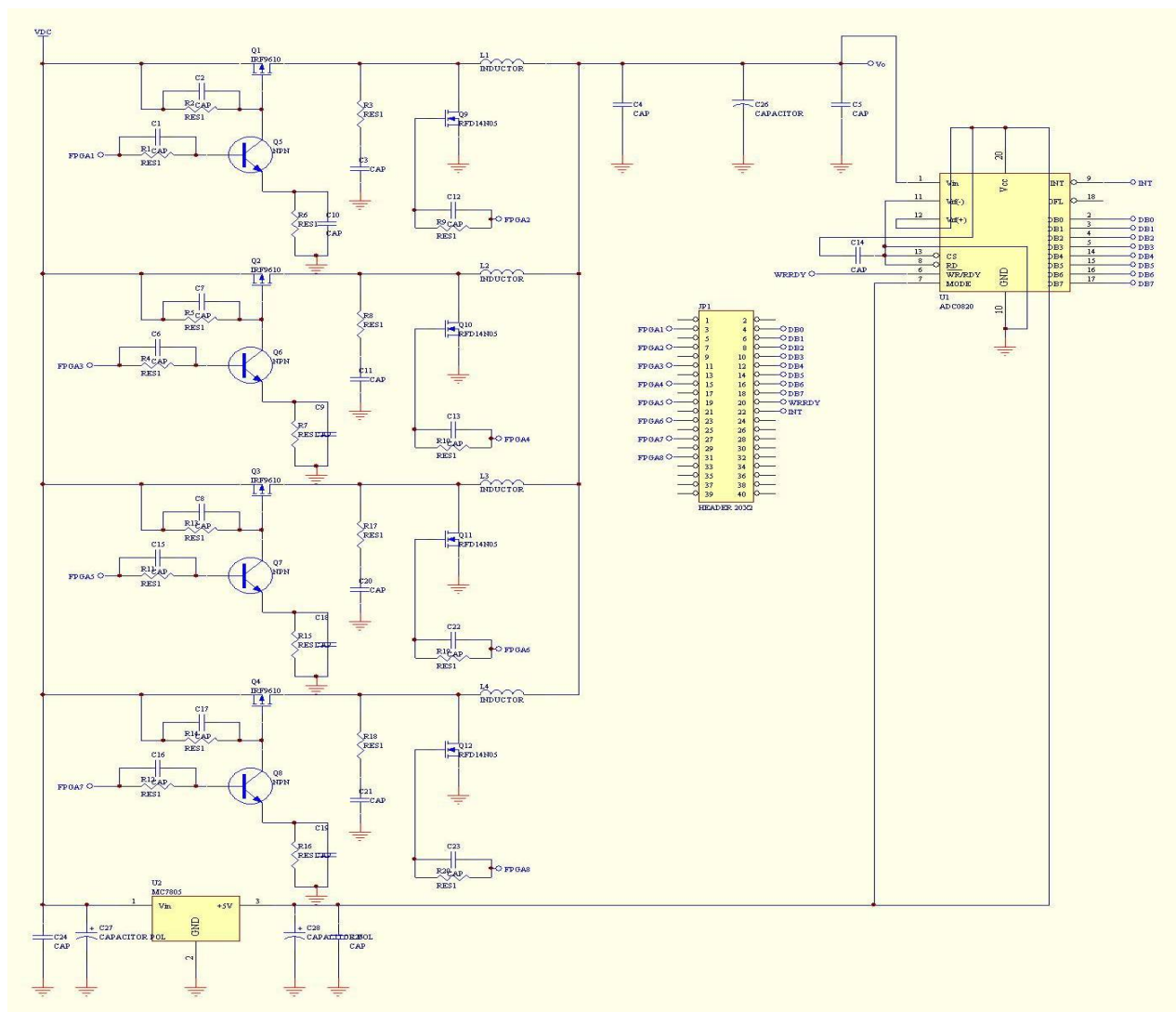


圖 511 整體電路連接電路圖

圖 52 工作實驗平台利用示波器、三用電表、電路板、FPGA 板對於整體實驗做完整儀器設備做驗證工作。

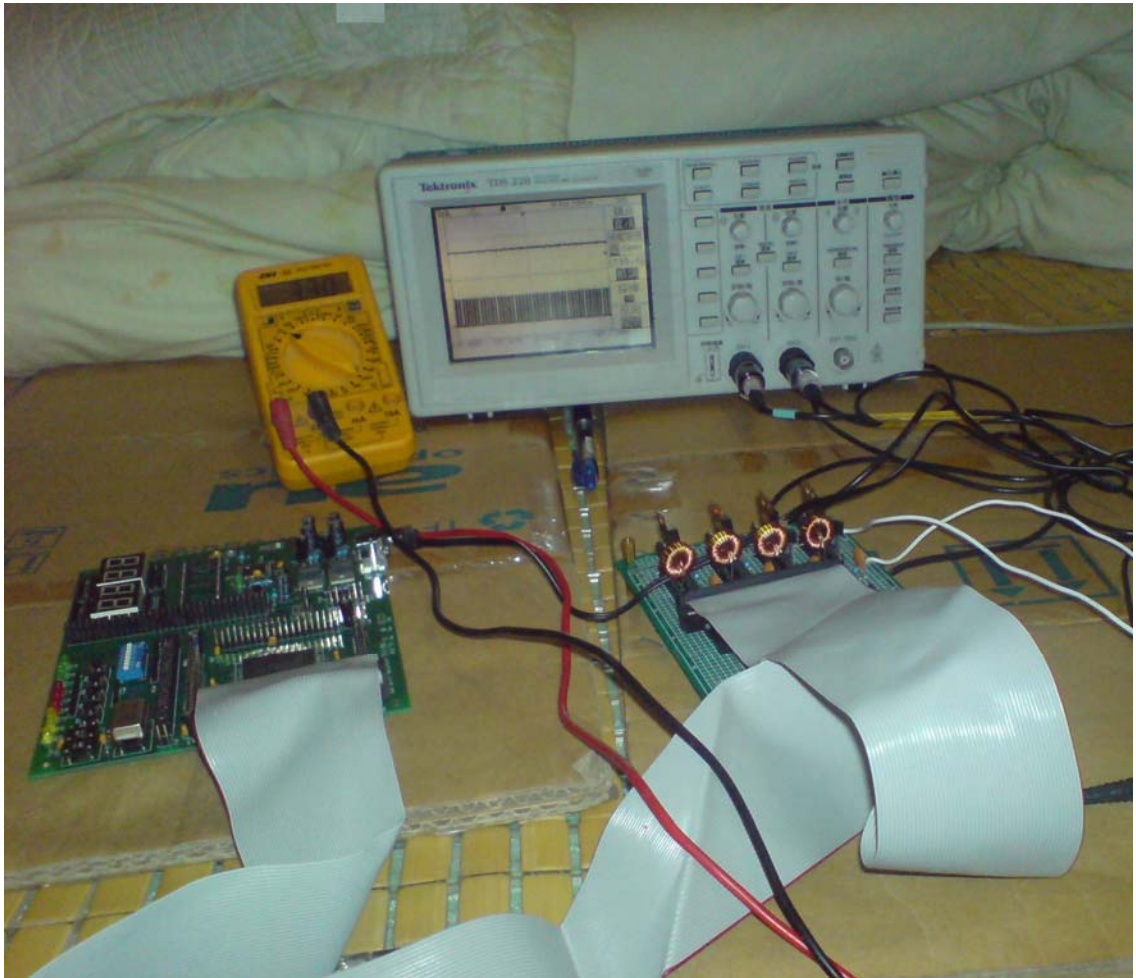


圖 522 工作實驗平台

圖 53 Deadtime 經由示波器量測單一相位可以看出示波器上有明顯的開關切換現象證明 Deadtime 切換完整無誤，Deadtime 約為 101ns 與圖 47 模擬時所設定數值 100ns 近似，故能證明吻合原先模擬出結果。

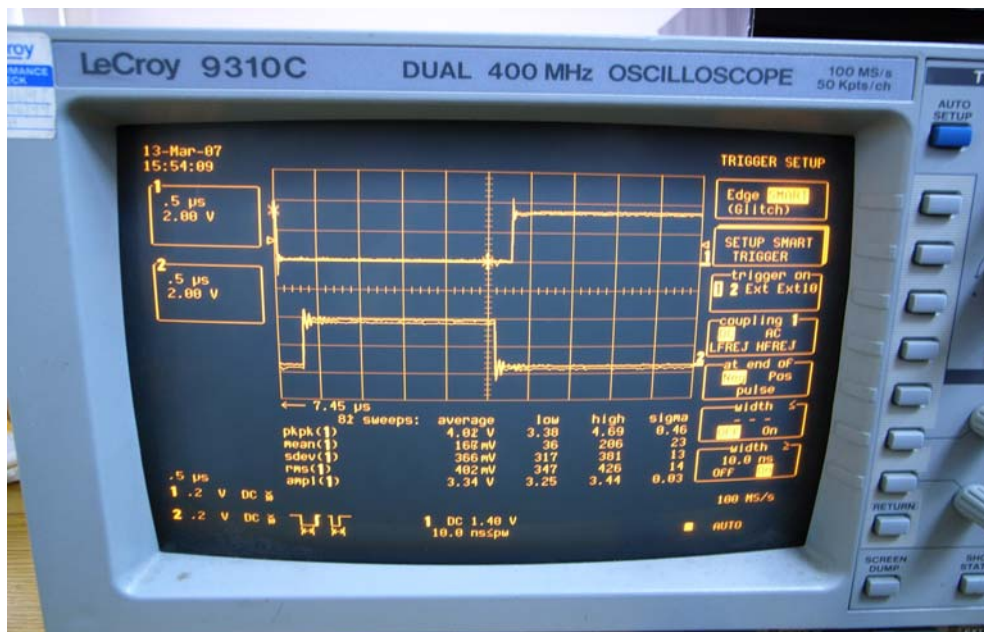


圖 533 Deadtime經由示波器量測

圖 54 Deadtime 經由示波器量測輸出電壓穩定在 $V_o \cong 3.3V$ ，下面圈起範圍是開關頻率切換=250KHz。

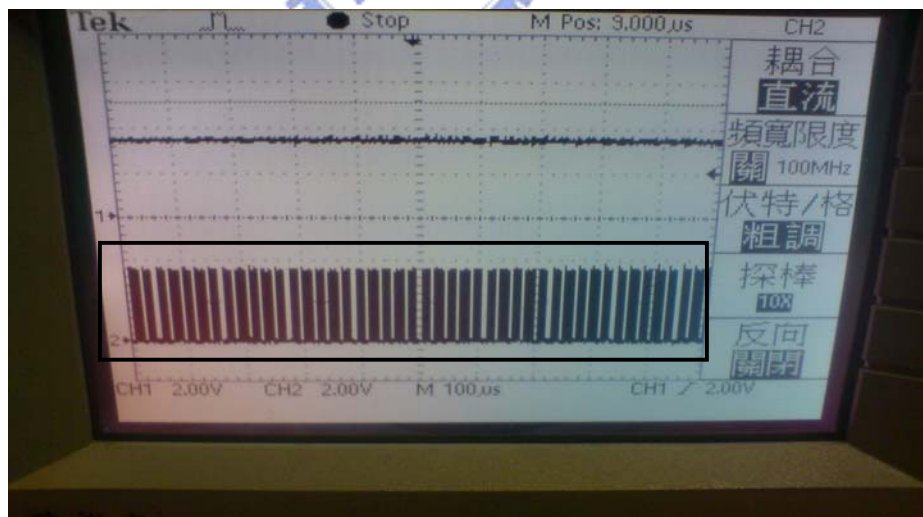


圖 544 示波器量測輸入電壓 $V_o \cong 3.3V$ ，開關頻率=250K

圖 55 示波器量測輸出漣波電壓 $\cong 19.3\text{mV}$ ，數值會因輸入電壓降變動量有所變動，跳動範圍測量約略在 $20\text{mV}\sim 50\text{mV}$ ，此為量測最佳數值。

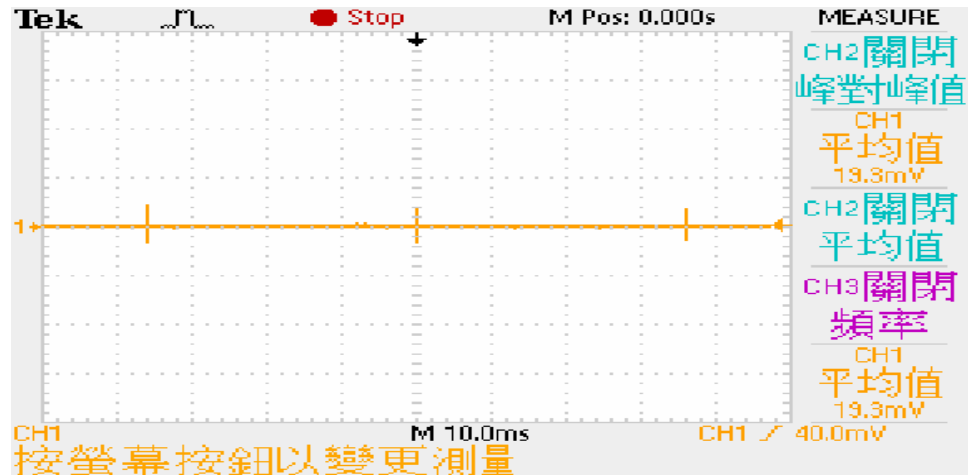


圖 555 示波器量測輸出漣波電壓 $\cong 19.3\text{mV}$

我們從表 4 中，與國外發表文章中規格最接近的比較總和的效能得知在三個方面分別是輸入電壓範圍能力、輸出漣波電壓、可輸出電流大小知道本論文在三方面優勢上有所增進，FPGA 結果量測無法在電源管理晶片最重視的功率效率上無法與類比晶片比較優劣，若將完全晶片化後，即可看到數位晶片最多的優點。

表 4 效能比較表

	Monolithic DC-DC Converter[10]	Dead-Beat Digital Controller for DC[7]	Adaptive Power-Supply Regulator[4]	This work
Technology	AMS 0.6-μm	AMS0.6-μm	MOSIS0.8-μm	FPGA
Inductor (off-chip)	4.7μH	1.8μH	70μH	100μH
Capacitor (off-chip)	10μF	1μF	70μF	40μF
Switching Frequency	300kHz to 1MHz	20MHz	20MHz	250kHz
Efficiency	Max. 89.5%	NA	Max. 90 %	Max. 85.7 %
Input Voltage Range	3.0 V~ 5.2 V	14V	5V	7V ~ 13V
Output Current Range	<450 mA	5A~10A	1.5A	<1A
Output Ripple Voltage	20 mV	60mV~50mV	25.3 mV	19.3 mV
Load Regulation	NA	NA	NA	0.25V/A
Line Regulation	NA	<u>NA</u>	<u>NA</u>	0.45 V/V

第六章 結論及未來工作

6.1 結論

在本論文中，數位控制器的設計以可程式化邏輯閘陣列(FPGA)作為電路實現的架構，並透過電壓轉換器之系統電路來驗證所設計數位控制器之功能與效能。此控制器的設計有較大的動態輸入電壓範圍，輸出電壓固定在3.3V，最大輸出負載電流為1A，和最大功率轉換效率可達到85.7%。

6.2 未來工作



數位降壓直流轉換器實現除了必須有完整的數學 Model 推展透過根軌跡圖找出較穩定的 k 值，可使用 Fuzzy 理論運用於 PID 求較佳 k 值來對整體電路做完整補償不論超前補償或落後補償，都有能夠具備穩定度及準確度產生。使整個電路的輸出電壓可以完全穩定在先前安排欲穩定的固定數值，未來可朝向設計雙輸出電壓或智慧型多輸出電壓發展把數位化後的降壓器與 PC 或是周邊做連接，直接將需要的 PID 數值，透過數位介面寫入到 PID 內，並且因應不同的需要，達到可以寫入不同的數值。

REFERENCES

- [1] Anthony Kelly and Karl Rinne, "Sensorless Current-Mode Control of a Digital Dead-Beat DC-DC Converter," *The Nineteenth IEEE Annual Applied Power Electronics Conference and Exposition*, vol. 3, pp. 1790-1795, 2004.
- [2] Martin Yeung-Kei Chui, Wing-Hung Ki, and Chi-Ying Tsui, "A Programmable Integrated Digital Controller for Switching Converters With Dual-Band Switching and Complex Pole-Zero Compensation," *IEEE Journal Of Solid-State Circuits*, vol. 40, no. 3, pp.772-780, March 2000.
- [3] Angel V. Peterchev, *Digital Pulse-Width Modulation Control in Power Electronic Circuits: Theory and Applications*, Graduate Division of the University of California, Berkeley, 2005.
- [4] Gu-Yeon Wei and Mark Horowitz, "A Fully Digital, Energy-Efficient, Adaptive Power-Supply Regulator," *IEEE Journal of Solid-State Circuits*, vol. 34, no. 4, pp. 520-526, April 1999.
- [5] Benjamin J. Patella, Aleksandar Prodic', Art Zirger and Dragan Maksimovic, "High-Frequency Digital PWM Controller IC for DC-DC Converters," *IEEE Transactions On Power Electronics*, vol. 18, no.1, pp.438-446, Jan. 2003.
- [6] Gu-Yeon Wei and Mark Horowitz, "A Low Power Switching Power Supply for Self-Clocked Systems," *International Symposium of Low Power Electronics and Design*, pp. 313-317, 12-14 Aug. 1996.
- [7] Stéphane Bibian and Hua Jin, "High Performance Predictive Dead-Beat Digital Controller for DC Power Supplies," *IEEE Transactions on Power Electronics*, vol. 17, no. 3, pp.420-427, May 2002.
- [8] Albert M. Wu, Jinwen Xiao, Dejan Markovic and Seth R. Sanders, "Digital PWM Control: Application in Voltage Regulation Modules," *Annual IEEE of Power Electronics Specialists Conference*

1999, vol. 1, pp.77-83, July 1999.

- [9] Angel V. Peterchev and Seth R. Sanders, "Quantization Resolution and Limit Cycling in Digitally Controlled PWM Converters," *IEEE Transactions on Power Electronics*, vol. 18, no. 1, pp.301-308 , January 2003.
- [10] Cheung Fai Lee and Philip K. T. Mok , "A Monolithic Current-Mode CMOS DC-DC Converter with On-Chip Current-Sensing Technique," *IEEE Journal of solid-state circuits*, vol.39, no.1, January 2004.
- [11] Datasheet: ADC0820 8-bit High Speed uP compatible A/D Converter with Track/Hold Function Synchronous Rectifier.
[Online].Available:<http://www.100y.com.tw/productclass.asp>
- [12] G. A. Rincon Mora, "Current Efficient, Low Voltage, Low Drop-Out Regulators,"
[Online].Available:<http://users.ece.gatech.edu/rincon-mora/publicat/books/thesis/dissert.htm> .
- [13] Bang S. Lee, "Understanding the Terms and Definitions of LDO Voltage Regulators," *Application Reports Texas Interuments Inc.* ,January 2005.
- [14] Robert Jon Milliken, "A Capacitor-Less Low Drop-Out Voltage Regulator with Fast Transient Response," *Texas A&M University, Master of Science Paper*, pp.26~36, December 2005.
- [15] Phillip E. Allen, and Douglas R. Holmberg, "CMOS Analog Circuit Design," Oxford, pp. 153, 2002.
- [16] Behzad Razavi, "Design of Analog CMOS Integrated Circuits," McGraw Hill, pp. 386, Ed. 2nd 2001.
- [17] P.K.T Mok and K.N. Leung, "Design Considerations of Recent Advanced Low-Voltage Low-Temperature-Coefficient CMOS Bandgap Voltage Reference," *IEEE Custom Integrated Circuits Conference* , pp. 29-1-1~29-1-8 ,Oct. 2004.

- [18]G.A. Rincon-Mora and P.E. Allen, “A Low-Voltage, Low Quiescent Current, Low Drop-Out Regulator,” *IEEE Journal of Solid-State Circuits*, vol.33 , pp. 36-44, Jan. 1998.
- [19]Sai Kit Lau, Ka Nang Leung and Philip K.T.Mok, “Analysis of Low-Dropout Regulator Topologies for Low-Voltage Regulation,” *IEEE Electron Devices and Solid-State Circuits Conference*, pp.379-382, 2003.
- [20]Mohammad Al-Shyoukh,Raul A.Perez and Hoi Lee,“A Transient-Enhanced 20- μ A-Quiescent 200mA-Load Low-Dropout Regulator with Buffer Impedance Attenuation,” *IEEE 2006 Custom Integrated Circuits Conference (CICC)*, pp.17-3-1~17-3-4, 2006.
- [21]Young Jun Lee, Dae Woon Kang, James Doyle and Yong-Bin Kim, “A Sub-1V Power -Supply Sub-bandgap with an Extended Voltage and Temperature Range,” *ISOC*, pp. 79~82, 2006.
- [22]Jim Williams,” Load Transient Response Testing for Voltage Regulators,” *Linear Technology Application Note* 104, October 2006.
- [23]Datasheet:TPS79633 Ultra-Low Noise, High PSRR, Fast RF, Low-Dropout Regulator.
[Online].Available:http://www.datasheetcatalog.com/datasheets_pdf/T/P/S/7/TPS79633/shtml
- [24]R.Erickson and D.Maksimovic, *Fundamentals of Power Electronics*, Kluwer Academics Publishers Co, Ed. 2nd, 2001.
- [25]黃維富，林淑君，“回饋控制系統”，東華書局初版，2004.
- [26]李宜達，“控制系統設計與模擬”，全華科技圖書初版，2006.
- [27]Palnitkar，“Verilog 硬體描述語言”，全華科技圖書二版，1999.
- [28]張智星，“MATLAB 程式設計與應用”，清蔚科技再版，2001.
- [29]楊啟鐘，楊瀚，于衛理，“自動控制”，新文京開發初版，2004.

