鎮矽氧化物與鎮矽氮化物奈米點在非揮發 性記憶體應用之研究

研究生: 葉睿龍 指導教授: 羅正忠 博士

葉清發 博士

國立交通大學

電子工程學系 電子研究所

摘要

非揮發性記憶體(NVM)目前在元件尺寸持續微縮下的需求為高密度記憶單元、低功率損耗、快速讀寫操作、以及良好的可靠度(Reliability)。傳統浮動閘極(floating gate)記憶體在操作過程中如果穿隧氧化層產生漏電路徑會造成所有儲存電荷流失回到矽基板,所以在資料保存時間(Retention)和耐操度(Endurance)的考量下,很難去微縮穿隧氧化層的厚度。非揮發性奈米點記憶體被提出希望可取代傳統浮動閘極記憶體,由於奈米點可視為電荷儲存層中彼此分離的儲存點,可以有效改善小尺寸記憶體元件多次操作下的資料儲存能力。近年來發展了許多方法來形成奈米點,一般而言,大多數的方法都需要長時間高溫的熱製程,這個步驟會影響現階段半導體製程中的熱預算和產能。

在本文中,一個簡單、低溫的製程方法用來形成鎳矽氧化物 (Ni-Si-O)和鎳矽氮化物 (Ni-Si-N) 奈米點,並應用於非揮發性記憶體。室溫下,在氫氣和氧氣 (Ar/O2) 的環境中濺鍍 (sputtering) 混合鈀材 Ni $_0$ 3Si $_0$ 7 形成氧化矽 (SiOx) 包覆著鎳矽氧化物 (Ni-Si-O) 奈米點的非揮發性記憶體結構,我們認為在濺鍍過程中形成奈米點,氧氣扮演一個重要的腳色,可以簡單並均勻地形成高密度 (~ 10^{12} cm- 2)的奈米點。我們同

時也提出室溫下在氫氣和氦氣 (Ar/N_2) 的環境中濺鍍混合鈀材 $Ni_{0.3}Si_{0.7}$ 來形成鎳矽 氦化物(Ni-Si-N)奈米點,結果也發現高密度的鎳矽氮化物奈米點被包覆在氮化矽 (SiN_x) 中,並且有更好的儲存能力。

我們使用一個低溫的快速熱退火製程來增進奈米點的結晶性(crystalline)和記憶體的可靠度,熱處理可以減少奈米點周圍氧化矽及氮化矽中的缺陷(defect)。和氧化矽包覆奈米點相較下,氮化矽包覆奈米點作為電荷儲存層有比較大的記憶窗口和較佳的可靠度。

多層鎮矽化物奈米點記憶體比單層金屬奈米點擁有較好的電荷儲存能力和保存 能力。此外,這個應用在非揮性記憶體的製程技術同時也適用於現階段積體電路製 程。



Study on the Application of Ni-Si-O and Ni-Si-N Nanocrystal for Nonvolatile Memory

Student: Jui-Lung Yeh Advisor: Dr. Jen-Chung Lou

Dr. Ching-Fa Yeh

Department of Electronic Engineering and Institute of Electronics College of Electrical Engineering and Computer Science National Chiao Tung University

Abstract

Current requirements of nonvolatile memory (NVM) are the high density cells, low-power consumption, high-speed operation and good reliability for the scaling down devices. However, all of the charges stored in the floating gate will leak into the substrate if the tunnel oxide has a leakage path in the conventional NVM during endurance test. Therefore, the tunnel oxide thickness is difficult to scale down in terms of charge retention and endurance characteristics. The nonvolatile nanocrystal memories are one of promising candidates to substitute for conventional floating gate memory, because the discrete storage nodes as the charge storage media have been effectively improve data retention under endurance test for the scaling down device. Many methods have been developed recently for the formation of nanocrystal. Generally, most methods need thermal treatment with high temperature and long duration. This procedure will influence thermal budget and throughput in current manufacture technology of semiconductor industry.

In this thesis, an ease and low temperature fabrication technique of Ni-Si-O and Ni-Si-N nanocrystals was demonstrated for the application of nonvolatile memory. The nonvolatile memory structure of Ni-Si-O nanocrystals embedded in the SiO_x layer was

fabricated by sputtering a co-mix target ($Ni_{0.3}Si_{0.7}$) in an Ar/O_2 environment at room temperature. It can be considered that the oxygen plays a critical role during sputter process for the formation of nanocrystal. In addition, the high density ($\sim 10^{12}$ cm⁻²) nanocrystal can be simple and uniform to be fabricated in our study. We also proposed a formation of Ni-Si-N nanocrystals by sputtering a co-mix target ($Ni_{0.3}Si_{0.7}$) in the Ar/N_2 environment at room temperature. It was also found that high density Ni-Si-N nanocrystals embedded in the silicon nitride (SiN_x) and larger memory effect.

A rapid thermal annealing (RTA) with low temperature ($500^{\circ}\text{C} \sim 600^{\circ}\text{C}$) and short duration (100sec) was used to improve the crystalline quality of nanocrystals and memory reliability. Thermal treatment can reduce the defects (leakage path) in the dielectric (SiO_x or SiN_x) which surrounds the nanocrystal. The charge storage layer of nanocrystals embedded in SiN_x shows larger memory window and better reliability over nanocrystals embedded in SiO_x , due to different distributions of electronic field in the nanocrystal and dielectric.

Multi-layer Ni silicide nanocrystal memory structure has better charge storage and retention over single-layer metal nanocrystals. These fabrication techniques for the application of nonvolatile nanocrystal memory can be compatible with current manufacture process of the integrated circuit manufacture.

ALL DESIGNATION OF THE PARTY OF

誌謝

在本篇論文即將完成同時,也代表著學生生涯將告一段落,這一路走來,要感謝的人很多,感激之情無以言表,在此願以我最誠摯的心向你們說聲:「謝謝」。

首先要感謝的是我的指導教授張鼎張老師,老師為了研究上的討論每個禮拜不辭辛勞地南北奔波,在實驗及研究上提供我正確的研究方向以及解決所遇到的困難。羅正忠老師教導我完整的 IC 製程技術和做實驗的技巧,並且告訴我作為一個工程師該有的做事態度與社會責任。此外,禁清發老師提供了他豐富的人生經驗,教導我如何待人處事,並勉勵自己要立定志向做大事。還要感謝劉柏村老師,在實驗上的幫忙與提供寶貴的意見。

在新竹兩年的研究生涯裡,非常感謝和我朝夕相處的學長、同學、學弟們;感謝奈米組的峻豪、緯仁、世青、富明、致宏、大山、立偉、星舟、佳州、博舜學長,以及後來進入我們團隊的昭正學長,謝謝你們在實驗上給我很多寶貴的意見,不管是研究上的精神以及做人做事應有的態度,在你們身上我學習到很多;還要感謝我的同學們,彥廷、志瑋、勝凱、俐婷、太峰、信智、智仁、正凱、建宏、宏仁、德安、忠樂、仕承、麗雯、鵬博、志晟、任偉、柏宇、建名、立夫、亞諭、宛芳、秀娟,感謝你們的陪伴與鼓勵,和你們在無塵室裡一起奮鬥是我一生最難忘的日子,你們永遠都是我的好朋友;另外還要感謝貴宇、成能、培堃、述穎等學弟們,感謝你們在生活及實驗上的幫忙,也常給實驗室帶來歡笑氣氛。

另外,我要特別感謝中山的<u>崎峰、書瑋</u>學長,有你們的協助才能讓我的論文更 充實;還有成大的<u>柯榮明</u>大哥,很敬佩您的求學精神,並從我們之間的學術交流學 到很多,也謝謝您提供寶貴的人生經驗給我,感謝您來新竹時的招待;還要謝謝大 同的<u>阿齊</u>,電資 418 的<u>詩國、哲榮</u>等,謝謝你們在實驗上的幫忙與鼓勵。

最後,最親愛的爸爸<u>葉志誠</u>先生、媽媽<u>李秋芳</u>女士、摯愛的<u>郁婷</u>、以及弟弟<u>睿</u> <u>元</u>,謝謝你們這段時間在精神與生活上的支持與鼓勵,提供一個溫暖的家給我作避 風港,讓我無後顧之憂完成這個碩士學位;這兩年來我投入大部分的心力在學業研 究上,和家人相聚的時間變少,謝謝你們的體諒,也感謝<u>郁婷</u>這兩年來對我的包容 與照顧;最後,僅以此論文獻給你們。