

國立交通大學

電子工程學系 電子研究所碩士班

碩士論文

使用 $0.18\ \mu\text{m}$ 互補式金氧半製程設計之主動式
終端匹配 10-Gb/s 雷射二極體驅動器

A 10-Gb/s Laser Diode Driver with Active Back-Termination
in 0.18 μm CMOS Technology

研究生：邱茂成

Mao-Cheng Chiu

指導教授：蔡嘉明 教授

Prof. Chia-Ming Tsai

中華民國九十六年十二月

使用 0.18 μm 互補式金氧半製程設計之主動式
終端匹配 10-Gb/s 雷射二極體驅動器

A 10-Gb/s Laser Diode Driver with Active Back-Termination
in 0.18 μm CMOS Technology

研究生：邱茂成

Student：Mao-Cheng Chiu

指導教授：蔡嘉明 教授

Advisor：Prof. Chia-Ming Tsai



Submitted to Department of Electronics Engineering & Institute of Electronics
College of Electrical Engineering and Computer Engineering

National Chiao Tung University

in partial Fulfillment of the Requirements

for the Degree of

Master

in

Electronics Engineering

December 2007

Hsinchu, Taiwan, Republic of China

中華民國九十六年十二月

使用 $0.18\ \mu\text{m}$ 互補式金氧半製程設計之主動式

終端匹配 10-Gb/s 雷射二極體驅動器

學生:邱茂成

指導教授:蔡嘉明 教授

國立交通大學

電子工程學系 電子工程研究所 碩士班

摘要

由於雷射二極體本身為一非線性元件，因此雷射二極體驅動器為了能夠驅動低成本的 10-Gb/s 雷射二極體，必須在輸出端做終端匹配(Back-Termination)以吸收由不理想負載反射回來的反射信號。實現終端匹配最簡單的方法為在驅動器輸出端接上一個匹配電阻，但所帶來的負載效應也使得這樣的作法非常沒有功率效益。為了克服功率消耗的問題，近幾年已有許多實現在昂貴的砷化鎵與矽鍺製程上的主動式終端匹配架構被發表出來。在此論文中，我們新提出一個主動式終端匹配架構以作為低成本且容易實現的一個解決方法。此架構最主要由一個二極體連接形式的電晶體和一個與輸出調變電流成比例的動態偏壓電流源組成。除此之外，我們使用堆疊架構並且加入恆定偏壓電路來降低溫度製程變異的影響。電路中同時採用了並聯尖峰(Shunt Peaking)與源極電容衰減(Capacitive Degeneration)來增加操作頻寬。我們並將此適用於低電壓先進互補式金氧半製程的架構實現在一個供應電壓為 1.8V 之 10-Gb/s 雷射二極體驅動器上。此雷射二極體驅動器採用了 TSMC 0.18um CMOS 製程，同時輸出調變電流範圍設計在 20mA 到 60mA。晶片量測的結果為上升時間與下降時間小於 38ps，且信號抖動量(Jitter)峰對峰值為 12.3ps。輸出端反射損失在 10GHz 之前可以維持 7dB 以上。電路整體功率消耗在輸出調變電流 60mA 狀況下只需 0.24W。電路佈局面積則是 $760\ \mu\text{m} \times 610\ \mu\text{m}$ 。

A 10-Gb/s Laser Diode Driver with Active Back-Termination in 0.18 μ m CMOS Technology

Student : Mao-Cheng Chiu

Advisor : Prof. Chia-Ming Tsai

Department of Electronics Engineering & Institute of Electronics
National Chiao Tung University

Abstract

Laser diodes are inherently nonlinear devices, so driving a low cost 10-Gb/s laser diode requires the laser diode driver (LDD) with output transmission line back-termination which absorbs signal reflection from imperfect load. The simplest way to achieve back-termination is placing on-chip resistor at the output of the driver, but it is very power-inefficient because of loading effect. To overcome this problem, various design topologies of active back-termination implemented in expensive GaAs or SiGe bipolar process have been proposed in the past few years. In this thesis, we propose a new active back-termination topology to enable low-cost and flexible solution. It is composed of a diode-connected transistor and dynamic biasing current source proportional to output modulation current. Besides, we use cascode configuration and add constant-gm biasing circuit for reducing PVT variation. Inductive shunt peaking and capacitive degeneration are employed in this design to improve the operating bandwidth. The topology is suited to low supply voltage advanced CMOS process and is incorporated to implement a 1.8V 10-Gb/s single-ended LDD. This driver is fabricated in TSMC 0.18- μ m CMOS process and the modulation current range is from 20mA to 60mA. The measured rise/fall time and jitter are 38ps and 12.3 ps_{pp}. The output

return loss is better than 7dB within 10GHz and the power consumption of this driver is only 0.24W at 60mA modulation current. Die area of this design is 760 μ m*610 μ m.

誌謝

此論文得以順利完成，首先要感謝的是我的指導教授蔡嘉明博士，在這兩年多的學習歷程中，不斷的給予鞭策和指導，讓我得以看見並學習從電路設計到晶片量測每個步驟上態度的不同所造成的差異，以及唯有嚴謹與不間斷對自己要求始能帶來的豐碩成果，在此同時謝謝老師耐心地指正我個性上的缺點，感激之心實是溢於言表，其次要感謝口試委員吳介琮教授、黃弘一教授以及黃立仁博士口試時給予的諸多寶貴意見，使得此論文得以更臻完善。

除此之外，非常感謝倍品電子黃老闆、蔚華科技的工程師們和 CIC 高頻量測實驗室在晶片量測上的幫忙，還要感謝宜興、建君、珣益等在實驗室一起打拼的夥伴們，和你們在這些同甘共苦的日子裡一起學習、討論電路和熬夜趕下線是我這兩年多來最美好的回憶，當然也要感謝昭安和秉威等學弟，有了你們加入，實驗室才更加有活力，我的研究生涯也因此更加多采多姿。

接下來要感謝的是父母對我的全力支持，給我勇氣與無限的關懷，使得我在研究所的繁重課業和研究進度的壓力下，可以無後顧之憂的專注於研究之中，堅持到現在並且完成研究所的課業。最後要感謝乃文，在忙碌地準備研究所考試同時，還要分擔我的壓力與苦悶，有妳在的日子裡，每一天都值得努力並且充滿前進的動力，謝謝妳。

僅以此論文獻給我最愛的家人以及關心我的師長朋友們，因為有你們的照顧與幫助，才有今日的我，願與你們分享這份榮耀。

邱茂成

2007.12.18

NCTU MISRC303

目錄

中文摘要.....	i
英文摘要.....	ii
誌謝.....	iv
目錄.....	v
圖目錄.....	vii
表目錄.....	ix
第一章 緒論.....	1
1-1 動機.....	1
1-2 光纖通訊系統介紹.....	2
1-3 論文組織.....	3
第二章 高速光通訊傳送機之簡介.....	5
2-1 雷射二極體與操作特性.....	5
2-2 雷射二極體驅動器簡介.....	7
2-3 輸出端耦合介面的探討.....	7
2-4 設計參數規範和專有名詞的介紹.....	9
2-3-1 信號抖動與眼圖遮罩.....	9
2-3-2 高頻網路參數矩陣與轉換.....	10
第三章 具主動式終端匹配之 10-Gb/s 雷射二極體驅動器設計....	14
3-1 引言.....	14
3-2 高速電路之終端匹配.....	15
3-3 主動式終端匹配之實現與設計考量.....	16

3-3-1 現有架構之缺點與討論.....	16
3-3-2 新提出適用於低電壓 CMOS 製程之主動匹配架構..	20
3-4 電路架構與設計流程.....	21
3-4-1 輸出級與主動式終端匹配電路.....	22
3-4-2 直流偏壓電路.....	24
3-4-3 高速電路頻寬擴增技巧.....	27
3-4-4 前置放大器電路的設計.....	32
3-5 電路佈局.....	33
3-5-1 電感的實現.....	33
3-5-2 佈局考量.....	35
3-6 模擬結果與分析.....	37
第四章 實驗結果.....	42
4-1 量測環境介紹.....	42
4-2 晶片量測.....	43
4-2-1 電訊號量測.....	43
4-2-2 反射損失量測.....	46
4-2-3 光訊號量測.....	49
4-3 實驗結果摘要與比較.....	51
4-4 晶片照像圖.....	52
4-5 結論.....	52
第五章 討論與未來展望.....	54
參考文獻.....	55
附錄一.....	57

圖目錄

圖 1-1	光纖通訊系統架構.....	3
圖 2-1	電流轉光功率關係圖.....	6
圖 2-2	雷射二極體驅動器功能圖與雷射二極體交流小信號模型.....	7
圖 2-3	直流耦合與交流耦合對輸出端電壓之關係.....	8
圖 2-4	信號抖動與眼圖遮罩示意圖.....	10
圖 2-5	雙埠網路入射波與反射波之關係.....	11
圖 3-1	阻抗匹配概念圖.....	15
圖 3-2	被動元件終端匹配.....	16
圖 3-3	主動終端匹配輸出緩衝器概念.....	17
圖 3-4	回授放大器組態輸出級.....	18
圖 3-5	主動負載小電流雷射二極體驅動器.....	19
圖 3-6	新提出之主動式終端匹配設計概念.....	21
圖 3-7	雷射二極體驅動器架構圖.....	22
圖 3-8	主動式終端匹配之交流小信號模型.....	23
圖 3-9	恆定主動式終端匹配與恆定偏壓電路的實現.....	25
圖 3-10	主動式終端匹配阻抗隨溫度製程變異變化圖.....	25
圖 3-11	直流穩壓電路圖.....	26
圖 3-12	加入直流穩壓電路對於阻抗匹配的影響.....	27
圖 3-13	Shunt peaking 與其交流小信號模型.....	28
圖 3-14	輸出級與主動式終端匹配電路與分析圖.....	30
圖 3-15	輸出級頻率響應分析圖.....	31
圖 3-16	主動式終端匹配電路頻寬擴增技巧比較圖.....	32
圖 3-17	前置放大器頻寬補償輸出信號眼圖與頻率響應模擬圖.....	33

圖 3-18 堆疊螺旋電感.....	34
圖 3-19 八角型對稱差動電感.....	35
圖 3-20 佈局走線效應模擬結果(對反射損失的影響).....	36
圖 3-21 電路佈局平面圖.....	37
圖 3-22 磅線效應之模擬結果.....	38
圖 3-23 不同 corner 下之模擬結果.....	39
圖 3-24 不同操作狀態下之模擬結果.....	40
圖 4-1 量測儀器.....	42
圖 4-2 L 型匹配網路.....	44
圖 4-3 電性測試 PCB 與量測設置圖.....	44
圖 4-4 不同輸出調變電流下電訊號量測眼圖.....	45
圖 4-5 時域反射測試結果.....	47
圖 4-6 不同輸出調變電流下的反射損失量測結果.....	48
圖 4-7 在開關狀態下的反射損失量測結果.....	48
圖 4-8 NEC 雷射二極體規格與測試.....	49
圖 4-9 光訊號測試 PCB 與量測設置圖.....	49
圖 4-10 光訊號量測眼圖.....	50
圖 4-11 晶片照相圖.....	52
圖 4-12 雷射二極體 I/V 曲線圖.....	53

表目錄

表 1-1 SONET 與 SDH 相對應資料傳輸速率規格表.....	2
表 2-1 半導體雷射比較表.....	5
表 2-2 各參數矩陣互換公式表.....	13
表 3-1 常用的頻寬擴增技巧效果比較表.....	27
表 3-2 Shunt peaking 效果整理.....	29
表 3-3 模擬結果歸納表.....	41
表 4-1 電路效能歸納表.....	51
表 4-2 電路效能比較表.....	51



第一章

緒論

1-1 動機

近年來，由於網際網路多媒體的蓬勃發展，以及全球化趨勢的影響，造就了許多如 YouTube 等網站的成功，進而顯示出人類對於網路頻寬以及通訊傳輸量的需求正逐年急遽成長，電信公司亦表示以目前區域網路(Local Area Network, LAN)和都會型區域網(Metropolitan Area Network, MAN)的傳輸成長量來看，很快的，以電纜傳輸為主的數位用戶迴路(Digital Subscriber Line, DSL)將遇到發展瓶頸，因此，與傳統電纜傳輸相比，具有低損耗、低干擾、傳輸頻寬大等優點的光纖通訊被期待成為下一世代的通訊網路，以目前研發狀況來看，光纖通訊的傳輸速率已經進一步增加到 14-Tb/s，其訊號的衰減也低於每公里 0.2 分貝(dB/km)，每隔 160 公里才需要一個中繼器，傳輸效益已遠大於傳統電纜傳輸網路，但要從現有的骨幹光纖網路發展至光纖到家(Fiber To The House, FTTH)，最大的瓶頸便是光纖以及光通訊元件成本還要再降低，才能達到普及化的目標。

最近幾年，全球電信發展和標準制定之主管機構國際電信聯盟(International Telecommunication Union, ITU)也正積極制定光纖通訊收發機所需的標準規格，因此目前已有許多符合國際光通訊標準且傳送資料速率大於 10-Gb/s 之收發機是以砷化鎵以及矽鍺製程來實現[1][2]，原因來自砷化鎵和矽鍺製程先天上操作特性較互補式金氧半製程佳，許多射頻電路設計上所遭遇的困難也較容易以砷化鎵和矽鍺製程來解決，但隨著半導體製程的進步，使用低成本之互補式金氧半電晶體來取代昂貴的製程便成為目前全球的研發趨勢與挑戰，此篇論文所提出之設計便是適用於低成本、低供應電壓之互補式金氧半電晶體製程，並實現以往只有砷化鎵和矽鍺製程雷射二極體驅動器所能達到之功能。

1-2 光纖通訊系統簡介

光纖通訊系統的發展，從 1960 年雷射(Laser)的發明、1970 年康寧公司發展出高品質低損耗的光纖之後才算正式展開，在此之前一直缺乏同調性高的發光源以及適合作為傳遞光訊號的介質，使得光纖通訊只是個概念。經過數十年的發展，不僅其傳輸速率快、低損耗、安全性高的優勢已遠遠超越傳統電纜通訊系統，同時國際電信聯盟也為了能讓不同的光纖通訊設備製造商之間有共通的標準，制定了許多與光纖通訊相關的標準，其中 SONET(Synchronous Optical Network)在 1985 年由貝爾通信技術研究所提出來，針對不同速率系統下，有其相對應的標準，而 SDH(Synchronous Digital Hierarchy)則是由歐洲發展出來相似的標準，兩者皆是被國際電信聯盟所認可的國際標準。下表 1-1 為這兩種標準下不同資料傳輸速率所相應的規格。

SONET STANDARD	SDH STANDARD	BIT RATE
OC-1	-	51.84Mbps
OC-3	STM-1	155.52Mbps
OC-12	STM-4	622.08Mbps
OC-48	STM-16	2.4883Gbps
OC-192	STM-64	9.9533Gbps
OC-768	STM-256	39.813Gbps

表 1-1 SONET 與 SDH 相對應資料傳輸速率規格表

圖 1-1 為典型的光纖通訊系統[3][4][5]，其中包含三個主要的部份:(1)傳送機(Transmitter, TX)，由資料串列發送器和雷射二極體驅動器(Laser Driver)構成，輸入資料為多使用者、較慢速的多通道平行資料，資料串列發送器將其編碼成高速串列資料送入雷射二極體驅動器，並由雷射二極體驅動器驅動雷射二極體將電訊號轉換為光訊號發送出去。(2)光纖(Fiber):為傳輸光訊號的媒介，目前光信號於品質較佳的光纖中傳送，損耗率可小於每公里 0.2dB。(3)接收機(Receiver, RX)，其中包含光檢測器(Photo diode)、轉阻放大器(Transimpedance Amplifier, TIA)、限幅放大器(Limiting Amplifier, LA)、時脈與資料回復電路(Clock and Data Recovery, CDR)和解多工器(De-multiplex, DEMUX)，光檢

測器接收光纖中的光信號並轉換成微弱的電流輸出，再經由轉阻放大器和限幅放大器將訊號放大成全擺幅的數位訊號，而資料與時脈回復電路則是利用限幅放大器輸出的信號解出時脈並且重整信號，使得原本抖動嚴重的信號還原成乾淨的信號，最後則經由解多工器則將串列的信號轉換成原本的並聯信號。

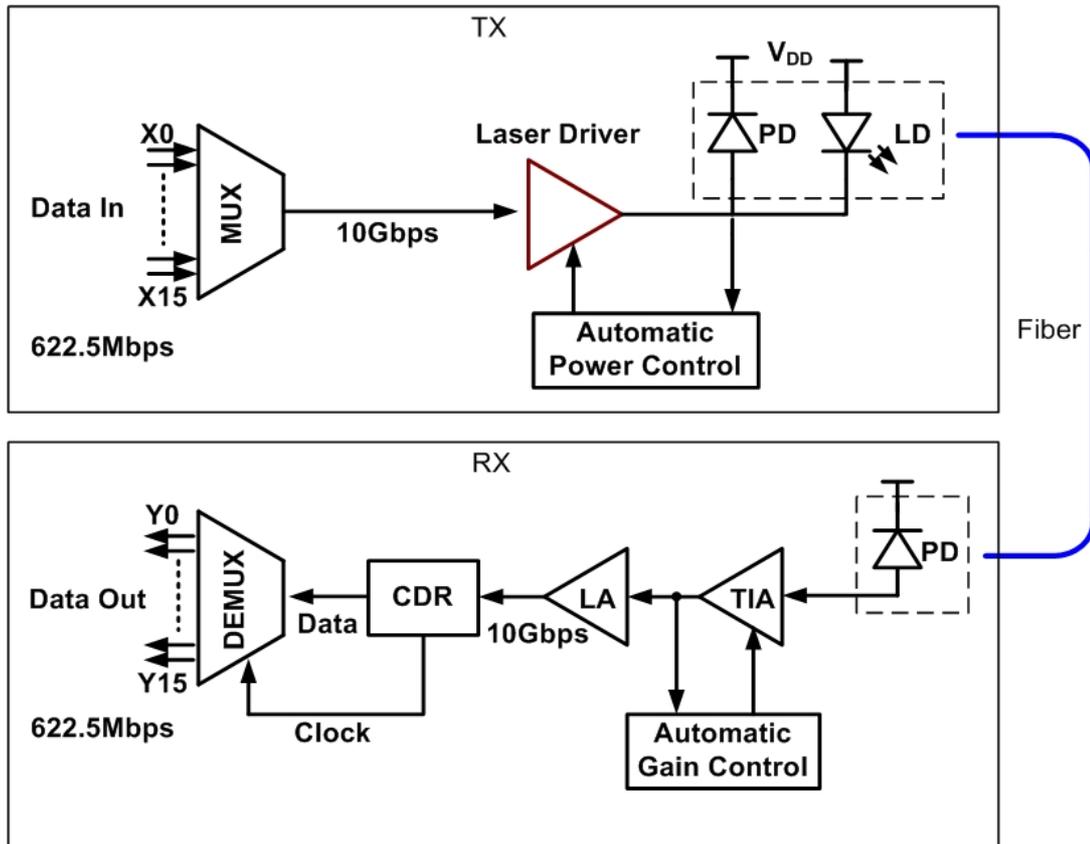


圖 1-1 光纖通訊系統架構

1-3 論文組織

此篇論文主要的目的在介紹圖 1.1 中傳送機(TX)中之雷射二極體驅動器，我們提出一個嶄新的主動式終端匹配架構，使其適用於低電壓先進深次微米互補式金氧半電晶體製程實現之高速雷射二極體驅動器，與以往架構最大的不同即在於克服低供應電壓的設計瓶頸，並實現一個具有主動式終端匹配之 0.18 μm 互補式金氧半製程 10-Gb/s 雷射二極體驅動器，有關電路的實現方法和流程，分別在以下的章節一一介紹。

本篇論文總共分為五個章節。第一章為緒論，在此針對基礎光纖通訊系統做個介

紹，以及說明本論文組織的安排。第二章為研究基礎，我們會簡單介紹雷射二極體的操作特性和設計高速光通訊傳送機所要考慮的一些問題以及設計參數，並且說明之後驗證電路功能需要的高頻網路參數相關概念。第三章為具主動式終端匹配之 10-Gb/s 雷射二極體驅動器的設計細節，由高速電路設計會遇到的阻抗匹配問題開始談起，並且探討目前已提出之主動式終端匹配架構和說明以往之設計有何優缺點，再介紹本論文所提出之新架構有何不同，然後才是細部電路的分析與整體電路設計考量。另外，對於設計 10-Gb/s 雷射二極體驅動器所用的頻寬擴增技巧也會在此章節做完整介紹與討論，最後是電路佈局部份與透過 H-SPICE 和 Agilent ADS 的模擬結果來驗證電路的功能。第四章則是晶片量測，內容包含討論晶片量測上的問題以及提供晶片實際量測出的電訊號、光訊號、以及高頻特性等實驗結果。第五章則是針對先前所做的介紹做一個完整的結論，並且探討一些可以改進和加強的地方。



第二章

高速光通訊傳送機之簡介

2-1 雷射二極體與操作特性

半導體雷射(Laser Diode, LD)相對於發光二極體(Light Emitting Diode, LED)，具有光譜同調性高、高效益以及速度快等優點，因此長距離高速光通訊所用的發光源皆以半導體雷射為主，再搭配高速雷射二極體驅動器以及自動功率控制迴路組成傳送端，一般常見的雷射二極體有 FP(Fabry-Perot)、DFB(Distributed-Feedback)、以及成本較低的 VCSEL(Vertical Cavity Surface Emitting Laser)。這三種雷射分別有不同特性與應用方面，表 2-1 列出這三種半導體雷射的比較表[6]。

	臨界電流	光譜寬度	應用面
FP Laser	大	大	低速、多模
DFB Laser	大	小	長距離、高速
VCSEL Laser	小	小	短距離

表 2-1 半導體雷射比較表

以下說明雷射二極體常用到的規格和專有名詞:

- (1) 波長(Wavelength): 半導體雷射依應用可分為長波長和短波長兩種，短波長雷射泛指發光波長由 390nm 到 950nm 之雷射二極體，其最主要應用於光碟機、條碼機、雷射印表機等光資訊與顯示科技應用，長波長雷射則是指發光波長於 980nm 至 1550nm 之雷射二極體，主要應用方面則為光通訊。雷射二極體由構造和材料的組成不同，其產生的波長範圍也因此不同。

-
- (2) 臨界電流(Threshold Current):此參數代表驅動雷射二極體發光所需的最小電流，如圖 2-1 中的 I_{th} ，會依據溫度變化而有所不同。
- (3) 調變電流(Modulation Current): 雷射二極體的發光功率會隨著通過電流的大小成線性變化，而雷射二極體驅動器最主要的功能為將電訊號轉為光訊號，因此設計上可以使用電訊號切換電晶體之差動對來切換電流源，使得雷射二極體的發光根據高低準位的電訊號產生相同相位的強弱變化，此與輸出光訊號相對應流經二極體之電流源即是調變電流，如圖 2-1 之 I_{mod} 。
- (4) 發光效率(Efficiency):雷射二極體電轉光的效率即是發光效率，也就是圖 2-1 中的電流轉光功率關係斜線的斜率 η ，亦稱之為電流-功率比(mW/mA)，此參數也會隨溫度而產生變化。

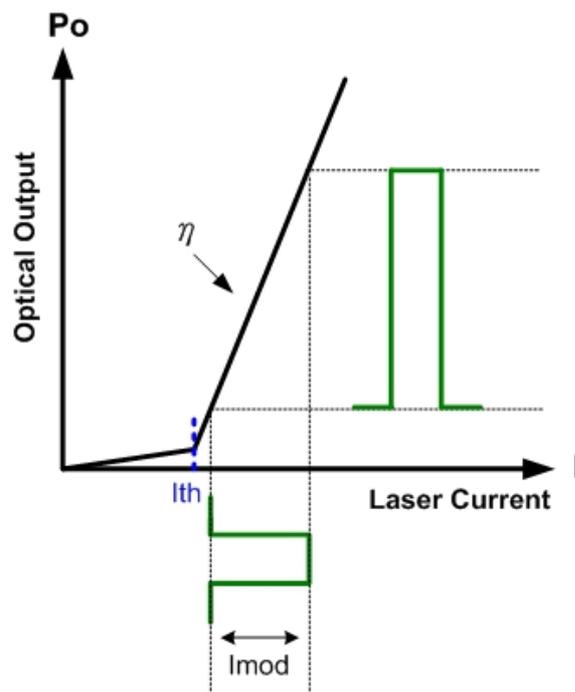


圖 2-1 電流轉光功率關係圖

- (5) 監控電流(Monitor Current): 一般來說，因為雷射二極體電光轉換特性會隨溫度改變而改變，為了能夠監測發光的情形，可能會有所謂的監控光檢測器(Monitor-PD)來感應輸出的光產生相對應的監控電流，目的即在於利用監控電流加上功率控制迴路，適當的調整雷射二極體直流偏壓電流和調變電流的大小，讓輸出光信號的大小保持穩定，此參數通常會列於雷射二極體規格表上，方便功率回授電路的設計。
-

2-2 雷射二極體驅動器簡介

雷射二極體驅動器切換調變電流來直接驅動雷射二極體稱之為直接調變，驅動雷射二極體的電流分為兩個部份，如圖 2-2(a)所示，一個是提供偏壓的直流偏壓電流源，一個是提供高低位準輸出信號的高頻調變電流源，在設定上會將直流偏壓電流源調整在臨界電流以上，並且以輸入信號做為調變電流源的開關信號，使得雷射二極體具有跟輸入信號同步之電流調變信號，輸出光信號高準位的功率和輸出光信號低準位功率的比值稱之為亮暗功率比(Extinction Ratio, ER)，也會設定在一定的值，目的在於(1)符合通訊規範，(2)減少導通延遲現象，提高操作速度並且避免輸出波形失真。

一個 DFB 雷射二極體的小信號模型可視為如圖 2-2(b)所示，在導通時存在大約 0.7 到 2.2V 的電壓降，小信號電阻值大約在 5 歐姆(實際情況約為 3~8 歐姆)，並且包含大約 2pF 的寄生電容，此外，目前許多操作在高速的雷射二極體，會在封裝時輸出端串上一個約 20 歐姆左右的電阻，讓輸出阻抗成為 25 歐姆，以作為高頻阻抗匹配以及降低振鈴效應的阻尼電阻，這是因為雷射二極體本身阻抗只有 5 歐姆左右，若要製作低阻抗的傳輸線來做阻抗匹配，除了不易製作之外也容易有所變異而導致匹配狀況不佳。

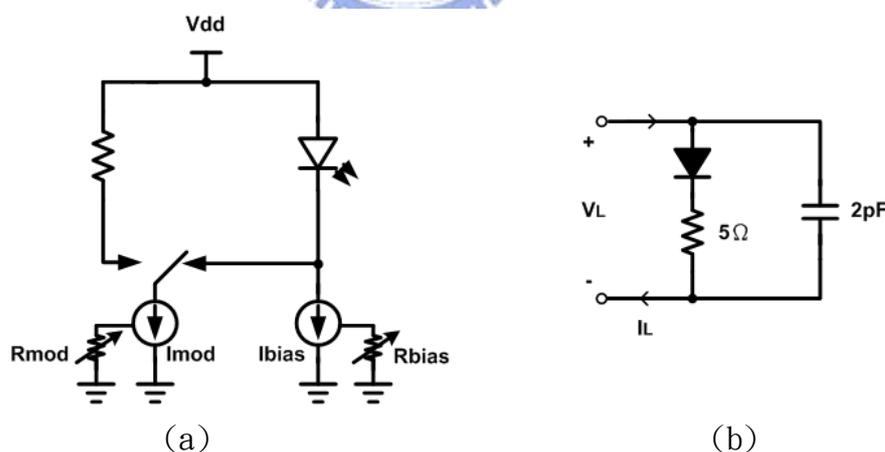


圖 2-2 雷射二極體驅動器功能圖與雷射二極體交流小信號模型

2-3 輸出端耦合介面的探討

雷射二極體驅動器驅動雷射二極體的方式分為兩種，分別為直流耦合(DC Coupled)

與交流耦合(AC Coupled)，圖 2-3 為這兩種情形介面下，流過雷射二極體的電流(I_L)與雷射二極體驅動器輸出端電壓之情形[7]。使用直流耦合為介面的情況下，光輸出信號為 High 時，流過雷射二極體之電流為($I_{bias}+I_{mod}$)，此時雷射二極體驅動器輸出點電壓為最低，若我們設計之調變電流太大，將可能使輸出級差動對之電晶體過度進入線性區(Triode Region)，導致差動對切換速度變慢造成電路頻寬降低以及輸出波形失真，相反的，當輸出點電壓高時，對於深次微米低電壓金氧半製程下所設計之雷射二極體驅動器來說，可能會造成跨壓過大，產生電晶體崩潰(Breakdown)現象並成為永久性的損害，為了避免這些情形的發生，低電壓製程驅動電路輸出級調變電流範圍的設計就需要非常謹慎。

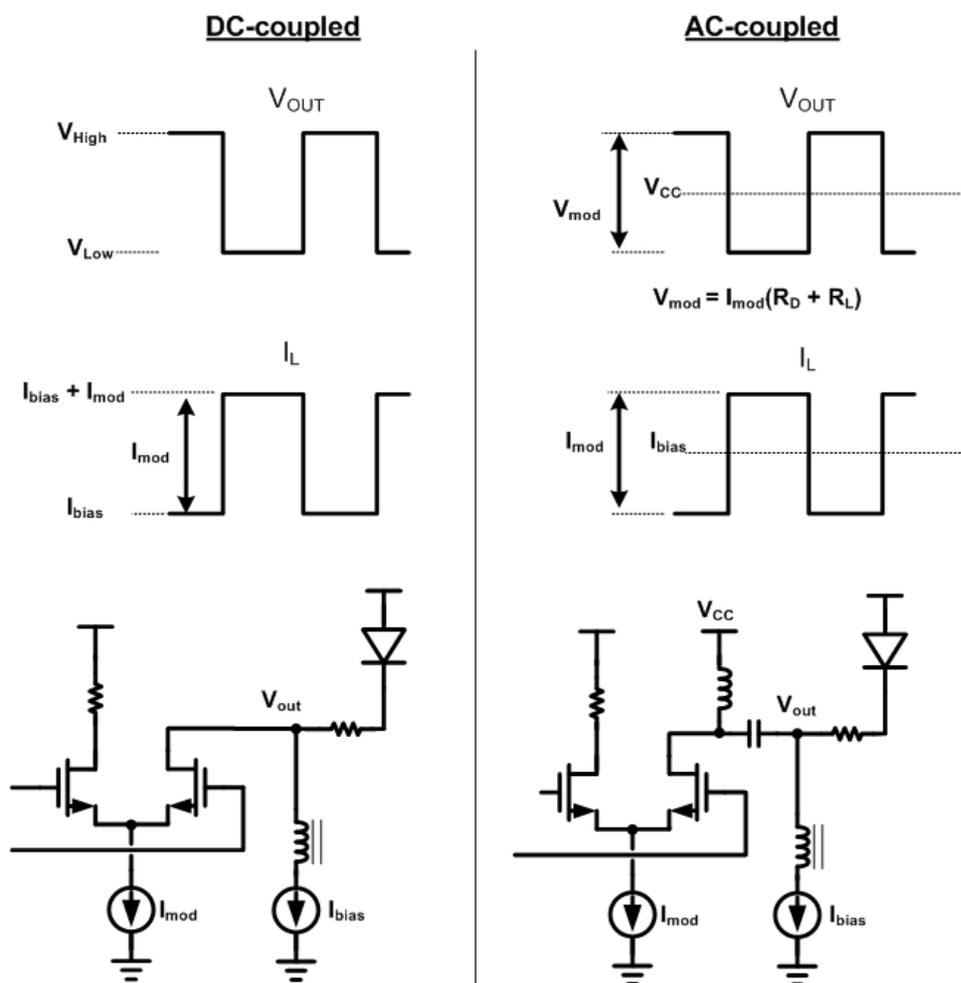


圖 2-3 直流耦合與交流耦合對輸出端電壓之關係

使用交流耦合做為輸出介面可以減輕調變電流設計上的困難度，但缺點是所加之被動元件都在信號路徑上，因此高頻特性直接影響輸出訊號，特別是在連續 0 和連續 1 等較低頻信號時，會有直流偏移現象造成資料相依抖動(Data Dependent Jitter)嚴重的情

形，除此之外，交流耦合介面所需偏壓電流較直流耦合大，因此功率效益亦較直流耦合差。

2-4 設計參數規範和專有名詞的介紹

2-4-1 信號抖動(Jitter)與眼圖遮罩(Eye Mask)

信號抖動(Jitter)則是光纖通訊中評斷雷射二極體驅動器好壞的重要依據之一，其定義為 50%信號邊緣距離對於理想位置的時間差距，若雷射二極體驅動器其傳送出的資料抖動量越大，在接收機端的資料時脈回復電路要對其序列資料進行還原時，容易判斷錯誤，所以在雷射二極體驅動器的設計上，產生之抖動量越少越好。

如圖 2-4(a)所示，對於信號抖動的定義可分為以下兩類[8]: 定量性抖動(Deterministic Jitter, DJ) 與隨機性抖動(Random Jitter, RJ)，隨機性抖動來自於系統元件中不可預期之熱雜訊與閃爍雜訊(Flick Noise)，其定義量以方均根來描述，而定量性抖動則是設計中主要探討的部份，其來源為系統中與資料相關的抖動，細分之下又可分為資料相關抖動(Data Dependent Jitter) 與週期性抖動(Periodic Jitter)。

週期性抖動一般是由外部雜訊耦合到內部造成輸出的不穩定，例如供應電源器的擾動或射頻訊號間的干擾，資料相關抖動則是系統內部發生的現象造成，最典型的來源是反射與頻寬不足造成的符號間干擾(Inter-Symbol Interference, ISI)，或是臨界電壓偏移(Threshold Shift)造成的工作周期失真(Duty Cycle Distortion, DCD)，定量性抖動量以峰對峰值(Peak-Peak)來定義，可以預期並可加以減少，其解決的辦法主要依靠電路設計時與印刷電路板設計時多加考量，減少上述所說之干擾因素。

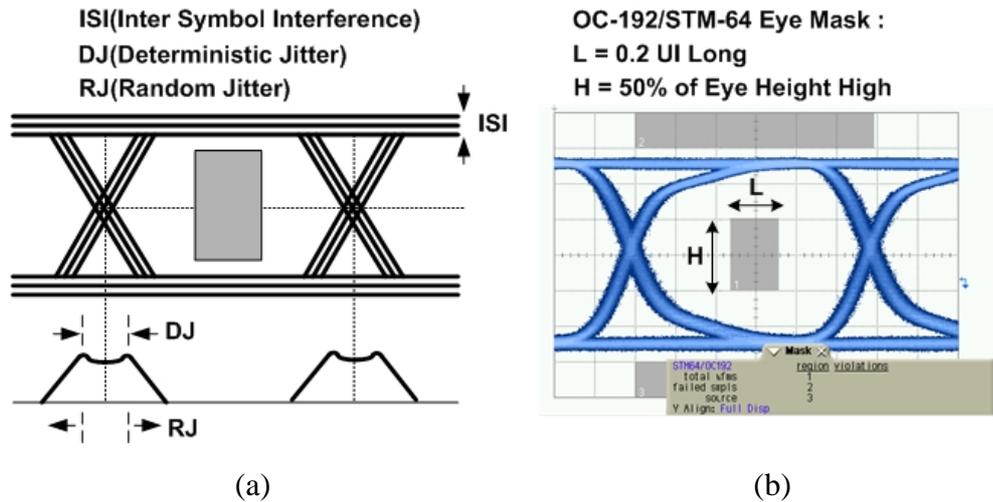


圖 2-4 信號抖動與眼圖遮罩示意圖

眼圖遮罩為量測信號上根據國際傳輸標準所定義出來的規範，不同標準下有不同規範，如 10-Gb/s 傳輸速率下之 OC-192/STM-64 標準針對信號抖動與眼圖張眼 (Eye-Opening) 程度有其定義，因此若傳輸信號可以通過眼圖遮罩的規範即是滿足此傳輸速率下的標準，圖 2-4(b) 是經由 OC-192/STM-64 眼圖遮罩測試下的信號眼圖，若眼圖遮罩餘量越大代表此信號符號間干擾 (Inter-Symbol Interference, ISI) 和信號抖動量越小，也就是信號品質越好。

2-4-2 高頻網路參數矩陣與轉換

對於描述一個電路網路的特性，可經由測試電路網路的各種參數，就可以定量上掌握此網路所具有的特性，而像放大器、濾波器、電晶體那樣的雙埠網路，經常使用的參數就是 Z 參數、Y 參數、H 參數等參數，測試這些參數的方法則是將雙埠網路的輸入端和輸出端加以短路或開路，然後測試其電壓和電流等關係，最後再以 2×2 矩陣來表示雙埠網路各埠間的網路特性，這樣的參數在電路分析上經常使用來表示整體電路網路的特性，稱之為雙埠網路參數矩陣。

相對於以總電壓、總電流之間的關係來表示網路特性的這些參數，還有另外一種經常使用於高頻領域，並且利用來測試電路網路與高頻元件特性的散射參數 (Scattering Parameter)，也就是 S 參數。為了表示波在微波電路上的反射與傳送現象，此參數並非如 H 參數屬於電壓電流表示，而是使用功率，也就是以傳輸線阻抗 Z_0 正規化後的電壓波或電流波來表示其間的關係，測試的方法則是把輸入端或輸出端以特性阻抗端接時，

找出入射波與反射波間的關係，圖 2-5(a)為一個雙埠網路，a 表示入射網路的正規化電壓波，b 為網路出走的正規化電壓波，入射波以 a1 輸入的時候，反射到輸入端的波以 b1 表示，透過到輸出端的波則以 b2 表示，還有從輸出端輸入入射波 a2 時反射到輸出端以 b2 表示，透過到輸入端的波以 b1 表示，亦即 b1 包含入射波 a1 之反射和 a2 之透射，同樣地，b2 也包含入射波 a2 之反射和 a1 之透射，這樣的關係可以下列式子(式 2-1、2-2)表示[9]。

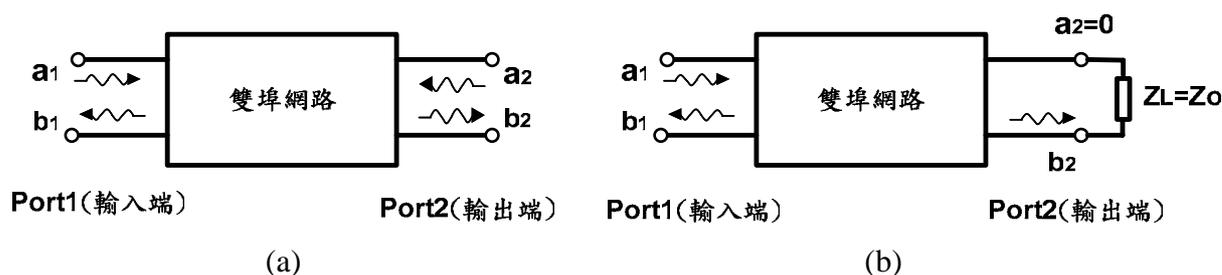


圖 2-5 雙埠網路入射波與反射波之關係

$$\begin{bmatrix} b_1 \\ b_2 \end{bmatrix} = \begin{bmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{bmatrix} \begin{bmatrix} a_1 \\ a_2 \end{bmatrix}$$



$$b_1 = S_{11} \cdot a_1 + S_{12} \cdot a_2 \quad \text{(公式 2-1)}$$

$$b_2 = S_{21} \cdot a_1 + S_{22} \cdot a_2 \quad \text{(公式 2-2)}$$

以圖 2-5(b)為例，S11 為反射波 b1 相對於輸出端以特性阻抗 Zo 端接時的輸入端輸入波 a1 的比率，稱為輸入反射係數，S21 則是輸出端的透過波 b2 相對於輸出端以特性阻抗 Zo 端接時的入射波 a1 之比率，稱為順向穿透比率，同理，當輸入端接上終端阻抗 Zo 時，S12 為入射波 a2 向輸入端透射過的透射波 b1 之比率，稱之為反向穿透係數，S22 則為從輸出端把入射波 a2 加入時的反射波 b2 之比率，即稱為輸出端之反射係數。所以終端阻抗又稱為匹配負載(Matching Load)，為傳輸線特性阻抗之負載，這四個散射參數使用上可以表示成一個 2x2 矩陣，因此又稱為散射矩陣。在高頻的測試上常以反射係數的絕對值對數來表示其大小，並且將這樣的參數定義為反射損失(Return Loss)，反射損失計算的方法舉埠一為例，其值為 $-20\log(|S_{11}|)$ ，單位則是分貝。

S 參數與其他參數的不同在於定義上以特性阻抗 Zo 為參考標準作正規化，而一般傳輸線或者是網路分析儀皆以特性阻抗為 50 歐姆為主要測試情形，當面臨阻抗系統之不同，例如雷射二極體之 25 歐姆阻抗系統或是射頻天線常用的 75 歐姆阻抗系統，其 S 參數必須經由 Z 參數做不同系統間的轉換，除此之外，若要得知網路與網路之間串聯、

並聯等連接之後的 S 參數，也需要藉由其他參數如 T 參數、H 參數來做數學上的運算，再轉回 S 參數。我們以之後晶片量測上會使用到的 50 歐姆阻抗系統 S 參數轉換至 25 歐姆系統 S 參數為例子，當我們求得 50 歐姆系統下之 S₁₁、S₁₂、S₂₁、S₂₂ 之後，再經由下列式子 2-3、2-4，可以得到正規化之後的 Z 參數，藉由 2-5 式中將特性阻抗 Z₀ 原本為 50 歐姆改以 25 歐姆做正規化可得到 25 歐姆系統下正規化之 Z 參數，最後再由 2-6 之轉換系數以及 2-7 式轉換回 S 參數，即可得到 25 歐姆系統下之 S 參數。表 2-2 為各參數間轉換公式表與轉換系數[10]。

$$\Delta_5 = (1 - S_{11})(1 - S_{22}) - S_{12}S_{21} \quad (\text{公式 2-3})$$

$$Z'_{11} = \frac{(1 + S_{11})(1 - S_{22}) + S_{12}S_{21}}{\Delta_5}, \quad Z'_{12} = \frac{2S_{12}}{\Delta_5}$$

$$Z'_{21} = \frac{2S_{21}}{\Delta_5}, \quad Z'_{22} = \frac{(1 - S_{11})(1 + S_{22}) + S_{12}S_{21}}{\Delta_5} \quad (\text{公式 2-4})$$

$$Z'_{11} = Z_{11}/Z_0, \quad Z'_{12} = Z_{12}/Z_0,$$

$$Z'_{21} = Z_{21}/Z_0, \quad Z'_{22} = Z_{22}/Z_0, \quad (\text{公式 2-5})$$

$$\Delta_1 = (Z'_{11} + 1)(Z'_{22} + 1) - Z'_{12}Z'_{21} \quad (\text{公式 2-6})$$

$$S_{11} = \frac{(Z'_{11} - 1)(Z'_{22} + 1) - Z'_{12}Z'_{21}}{\Delta_1}, \quad S_{12} = \frac{2Z'_{12}}{\Delta_1}$$

$$S_{21} = \frac{2Z'_{21}}{\Delta_1}, \quad S_{22} = \frac{(Z'_{11} + 1)(Z'_{22} - 1) - Z'_{12}Z'_{21}}{\Delta_1} \quad (\text{公式 2-7})$$

	S	z	y	h	ABCD
S	S_{11} S_{12} S_{21} S_{22}	$S_{11} = \frac{(z_{11} - 1)(z_{22} + 1) - z_{12} z_{21}}{\Delta_1}$ $S_{12} = \frac{2z_{12}}{\Delta_1}$ $S_{21} = \frac{2z_{21}}{\Delta_1}$ $S_{22} = \frac{(z_{11} + 1)(z_{22} - 1) - z_{12} z_{21}}{\Delta_1}$	$S_{11} = \frac{(1 - y_{11})(1 + y_{22}) + y_{12} y_{21}}{\Delta_2}$ $S_{12} = \frac{-2y_{12}}{\Delta_2}$ $S_{21} = \frac{-2y_{21}}{\Delta_2}$ $S_{22} = \frac{(1 + y_{11})(1 - y_{22}) + y_{12} y_{21}}{\Delta_2}$	$S_{11} = \frac{(h_{11} - 1)(h_{22} + 1) - h_{12} h_{21}}{\Delta_3}$ $S_{12} = \frac{2h_{12}}{\Delta_3}$ $S_{21} = \frac{-2h_{21}}{\Delta_3}$ $S_{22} = \frac{(1 + h_{11})(1 - h_{22}) + h_{12} h_{21}}{\Delta_3}$	$\frac{A' + B' - C' - D'}{\Delta_4}$ $\frac{2(A'D' - B'C')}{\Delta_4}$ $\frac{2}{\Delta_4}$ $\frac{-A' + B' - C' + D'}{\Delta_4}$
z	$z'_{11} = \frac{(1 + S_{11})(1 - S_{22}) + S_{12} S_{21}}{\Delta_5}$ $z'_{12} = \frac{2S_{12}}{\Delta_5}$ $z'_{21} = \frac{2S_{21}}{\Delta_5}$ $z'_{22} = \frac{(1 - S_{11})(1 + S_{22}) + S_{12} S_{21}}{\Delta_5}$	z_{11} z_{12} z_{21} z_{22}	$\frac{y_{22}}{ y }$ $\frac{-y_{12}}{ y }$ $\frac{-y_{21}}{ y }$ $\frac{y_{11}}{ y }$	$\frac{ h }{h_{22}}$ $\frac{h_{12}}{h_{22}}$ $\frac{-h_{21}}{h_{22}}$ $\frac{1}{h_{22}}$	$\frac{A}{C}$ $\frac{\Delta_B}{C}$ $\frac{1}{C}$ $\frac{D}{C}$
y	$y'_{11} = \frac{(1 - S_{11})(1 + S_{22}) + S_{12} S_{21}}{\Delta_6}$ $y'_{12} = \frac{-2S_{12}}{\Delta_6}$ $y'_{21} = \frac{-2S_{21}}{\Delta_6}$ $y'_{22} = \frac{(1 + S_{11})(1 - S_{22}) + S_{12} S_{21}}{\Delta_6}$	$\frac{z_{22}}{ z }$ $\frac{-z_{12}}{ z }$ $\frac{-z_{21}}{ z }$ $\frac{z_{11}}{ z }$	y_{11} y_{12} y_{21} y_{22}	$\frac{1}{h_{11}}$ $\frac{-h_{12}}{h_{11}}$ $\frac{h_{21}}{h_{11}}$ $\frac{ h }{h_{11}}$	$\frac{D}{B}$ $\frac{-\Delta_B}{B}$ $\frac{-1}{B}$ $\frac{A}{B}$
h	$h'_{11} = \frac{(1 + S_{11})(1 - S_{22}) - S_{12} S_{21}}{\Delta_7}$ $h'_{12} = \frac{2S_{12}}{\Delta_7}$ $h'_{21} = \frac{-2S_{21}}{\Delta_7}$ $h'_{22} = \frac{(1 - S_{11})(1 + S_{22}) - S_{12} S_{21}}{\Delta_7}$	$\frac{ z }{z_{22}}$ $\frac{z_{12}}{z_{22}}$ $\frac{-z_{21}}{z_{22}}$ $\frac{1}{z_{22}}$	$\frac{1}{y_{11}}$ $\frac{-y_{12}}{y_{11}}$ $\frac{y_{21}}{y_{11}}$ $\frac{ y }{y_{11}}$	h_{11} h_{12} h_{21} h_{22}	$\frac{B}{D}$ $\frac{-\Delta_B}{D}$ $\frac{-1}{D}$ $\frac{C}{D}$
ABCD	$A' = \frac{(1 + S_{11})(1 - S_{22}) + S_{12} S_{21}}{2S_{21}}$ $B' = \frac{(1 + S_{11})(1 + S_{22}) - S_{12} S_{21}}{2S_{21}}$ $C' = \frac{(1 - S_{11})(1 - S_{22}) - S_{12} S_{21}}{2S_{21}}$ $D' = \frac{(1 - S_{11})(1 + S_{22}) + S_{12} S_{21}}{2S_{21}}$	z_{11} $ z $ z_{21} z_{21} $\frac{1}{z_{21}}$ $\frac{z_{22}}{z_{21}}$	$\frac{-y_{22}}{y_{21}}$ $\frac{-1}{y_{21}}$ $\frac{-y_{12}}{y_{21}}$ $\frac{-y_{11}}{y_{21}}$	$\frac{- h }{h_{21}}$ $\frac{-h_{11}}{h_{21}}$ $\frac{-h_{22}}{h_{21}}$ $\frac{-1}{h_{21}}$	A B C D

$\Delta_1 = (z_{11} + 1)(z_{22} + 1) - z_{12} z_{21}$
 $\Delta_2 = (1 + y_{11})(1 + y_{22}) - y_{12} y_{21}$
 $\Delta_3 = (h_{11} + 1)(h_{22} + 1) - h_{12} h_{21}$
 $\Delta_4 = A' + B' - C' + D'$
 $\Delta_5 = (1 - S_{11})(1 - S_{22}) - S_{12} S_{21}$
 $\Delta_6 = (1 + S_{11})(1 + S_{22}) - S_{12} S_{21}$
 $\Delta_7 = (1 - S_{11})(1 + S_{22}) + S_{12} S_{21}$
 $\Delta_8 = AD - BC$

$z'_{11} = z_{11}/z_0, z'_{12} = z_{12}/z_0, z'_{21} = z_{21}/z_0, z'_{22} = z_{22}/z_0$
 $y'_{11} = y_{11}/y_0, y'_{12} = y_{12}/y_0, y'_{21} = y_{21}/y_0, y'_{22} = y_{22}/y_0$
 $h'_{11} = h_{11}/h_0, h'_{12} = h_{12}/h_0, h'_{21} = h_{21}/h_0, h'_{22} = h_{22}/h_0$
 $A' = A, B' = B/z_0, C' = C/z_0, D' = D$
 $|z| = z_{11} z_{22} - z_{12} z_{21}$
 $|y| = y_{11} y_{22} - y_{12} y_{21}$
 $|h| = h_{11} h_{22} - h_{12} h_{21}$

表 2-2 各參數矩陣互換公式表

第三章

具主動式終端匹配之 10-Gb/s 雷射二極體 驅動器設計

3-1 引言

在現今光纖通訊相關電路的研究中，高速、低成本、低功耗已經成為趨勢，而一個 10-Gb/s 的光通訊系統發射端電路中，雷射二極體驅動器是一個關鍵的前端主動元件，其主要功能為轉換輸入電壓訊號成電流訊號去驅動雷射二極體，以實現電/光轉換的過程，由於雷射二極體天性上具有輸入阻抗非線性且與操作狀態相關的特性，再加上傳輸線終端與雷射二極體連接面的不連續和電感效應，因此容易造成匹配不佳的狀況，固當資料傳輸速率越來越快的時候，雷射二極體驅動器的輸出阻抗就必須匹配傳輸線的特性阻抗作為信號源之終端匹配(Source Matching)，去吸收由傳輸線終端和低成本雷射二極體阻抗不匹配造成的高頻反射訊號，避免再次反射(二次反射)而造成輸出訊號的干擾，導致輸出訊號視圖波罩餘量(Eye Mask Margin)的降低和抖動量的增加。

本篇論文，目的在提出一個適用於 CMOS 低電壓製程雷射二極體驅動器之主動式終端匹配架構，有別於以往使用被動元件終端匹配以及應用於矽鍺與砷化鎵製程之主動式終端匹配架構，我們將所提出之架構得以實現於 TSMC 0.18um CMOS 製程，不僅大大降低功率消耗也使得供應電壓降低到 1.8V，以期可以傳送更好的光訊號品質並且有利於未來光通訊晶片之單晶片系統整合的趨勢。以下將從高速電路阻抗匹配開始談起，再依序討論主動式終端匹配之概念、先前提出之架構有何缺點，以及整個具主動式終端匹配之雷射二極體驅動器設計的細節。

3-2 高速電路之終端匹配

阻抗匹配在高頻電路設計上是很重要的一環，其基本概念如圖 3-1 所示，電壓源 V_s 傳送信號至負載端 R_L ，由傳送到負載阻抗之功率來推算可以得知，當 $R_S=R_L$ 時，負載端才能夠獲得最大功率，同樣的，當高頻信號透過傳輸線傳輸信號至負載端，負載阻抗必須與傳輸線之高頻阻抗，亦稱為特性阻抗(Characteristic Impedance) Z_0 匹配以獲得信號的有效傳輸，這樣的情形我們稱之為終端匹配。

以下藉由圖 3-1 中的三種極端情形來探討當信號透過一理想傳輸線傳送信號至負載端的信號暫態情況(1)終端匹配:當負載端阻抗與傳輸線特性阻抗相等時，電流源 I_{in} 產生之步波信號 I_0 傳送至負載阻抗被負載完全吸收，因此終端之暫態電壓為 $V_0=I_0*Z_0$ ，(2)終端開路:當電流源產生之步波信號 I_0 傳送至負載端，由於終端開路而產生一同相位反射訊號反射回信號源，造成終端之暫態電壓為入射訊號與反射訊號之總合，加乘的效果讓終端暫態電壓會等於信號源之兩倍，(3)終端短路:當電流源產生之步波信號 I_0 傳送至負載端，終端短路讓信號產生一相位反向之完全反射，反射訊號和入射訊號加總情形使得終端暫態電壓為 0。由以上三種特殊情況顯示，當終端阻抗與傳輸線特性阻抗不匹配而產生反射時，反射信號會加總於入射訊號造成傳送信號之變化，因此在設計高速雷射二極體驅動器時，必須考量雷射二極體、傳輸線、以及驅動器之輸出阻抗是否匹配，否則當反射訊號形成多重反射干擾傳送訊號位準，就會導致輸出信號符號間干擾情況嚴重以及信號抖動的增加。

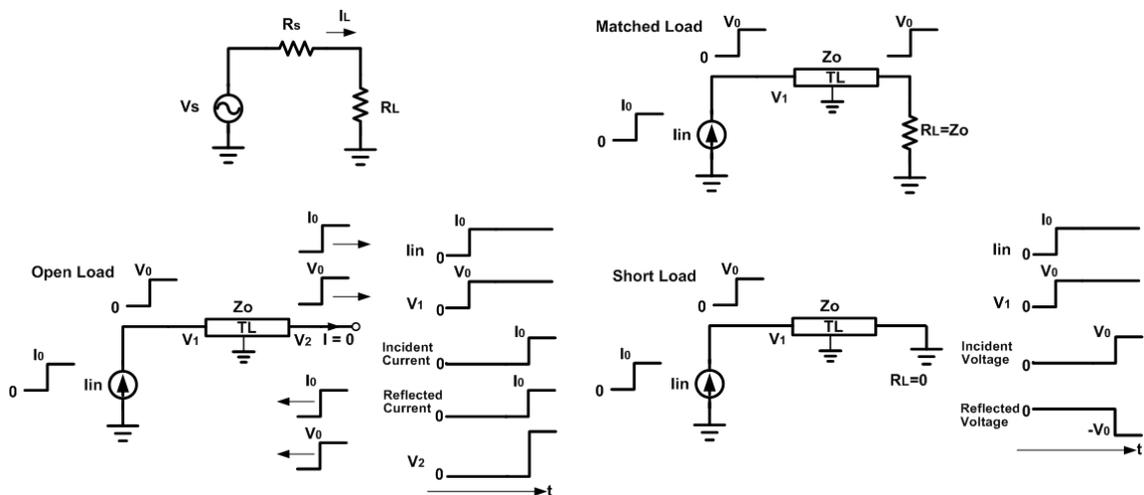


圖 3-1 阻抗匹配概念圖

解決高速雷射二極體驅動器輸出級所面臨之終端匹配問題，最簡單的方法是雷射二極體驅動器輸出端使用晶片內電阻來匹配傳輸線特性阻抗[11]，如圖 3-2， R_T 為匹配傳輸線阻抗值之電阻，當傳輸線終端與負載阻抗不匹配產生反射返回驅動電路輸出級時，反射波會被與傳輸線阻抗匹配之 R_T 所吸收，但所付出的代價就是負載效應造成雷射二極體驅動器輸出調變電流會消耗一半於匹配阻抗 R_T 上，因此若要達到同樣的光輸出功率，輸出級之電流源必須大於兩倍 I_M ，以消耗功率觀點來看這是非常沒有效率的作法，除此之外，更大電流的輸出級必須以更大尺寸的差動對來設計和輸入電壓來切換，更加造成頻寬上的限制以及前級驅動器設計上的困難。

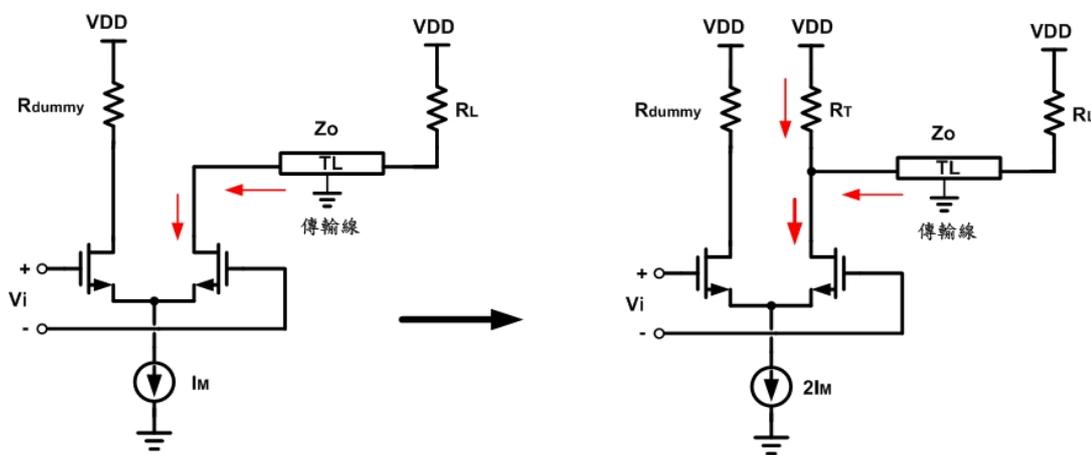


圖 3-2 被動元件終端匹配

3-3 主動式終端匹配之實現與設計考量

3-3-1 現有架構之缺點與討論

近年來，為了解決功率消耗過大的問題，高速雷射二極體驅動器相關研究趨勢之一，就是利用主動電路去同時達到輸出阻抗匹配且具有不減損輸出電流之特性，也就是所謂的主動式終端匹配，到目前為止，已有三篇 10-Gb/s 雷射二極體驅動器相關研究論文發表於知名國際期刊和國際會議中[12][13][14]，以下將分別介紹其主動終端匹配架構的概念與限制：

- (1) A 10Gb/s Laser/Modulator Driver IC With a Dual-Mode Actively Matched Output Buffer (JSSC 2005):

最早提出應用於雷射二極體驅動器之主動式終端匹配架構為傑爾系統(Agere

System)於 2005 年所發表之期刊論文，此篇論文為一個供應電壓為 5V 的砷化鎵製程單端輸出雷射二極體驅動器，主要的概念如圖 3-3 所示， I_0 為雷射二極體驅動器所等效之調變電流源，輸出端透過一阻抗為 Z_0 的傳輸線驅動雷射二極體，雷射二極體負載則等效為 R_L 與直流電壓源 V_d ，在其輸出端加上一個增益為一同時輸出阻抗為 R_M 之緩衝器 MA，緩衝器輸入信號利用一個輸出級等比例縮小的複製電路與大於傳輸線阻抗 k 倍之電阻產生，對於輸出信號來說，雷射二極體驅動器驅動雷射二極體在輸出端產生 $I_0 \times Z_0$ 之輸出電壓，而輸出級複製電路透過 k 倍之電阻產生相同大小、相位之電壓，因此在輸出級輸出阻抗兩端有相同之電壓信號，使得流過之信號電流 I_M 為 0，雷射二極體驅動器之調變電流就完全輸出至雷射二極體。相反的，對於反射訊號來說，緩衝器所設計之輸出阻抗 R_M 大小為剛好匹配傳輸線阻抗 Z_0 ，反射訊號反射至雷射二極體驅動器輸出端時，即被終端匹配阻抗 R_M 所吸收而不至於產生二次反射。

這樣的主動式終端匹配架構，理論上省下了 50% 的輸出電流，並且達到了吸收反射訊號的功能，但其實現緩衝器的方法為利用源極隨耦器(Source Follower)輸出阻抗小的原理，為了使緩衝器輸出阻抗匹配雷射二極體驅動器輸出端之傳輸線阻抗，必須將源級隨耦器直流偏壓在較大的電流以得到較小之輸出阻抗 $1/G_m$ ，為此在設計上就已經消耗許多電壓降空間，再加上一般雷射二極體驅動器調變電流若超過 60mA，其輸出信號擺幅必定超過 1.5V，要同時在源級隨耦器閘極端產生如此大的信號擺幅就必須提高供應電壓，設計上造成了供應電壓與輸出調變電流的限制，也導致這樣的架構並無法應用於現今之低供應電壓 CMOS 製程下。

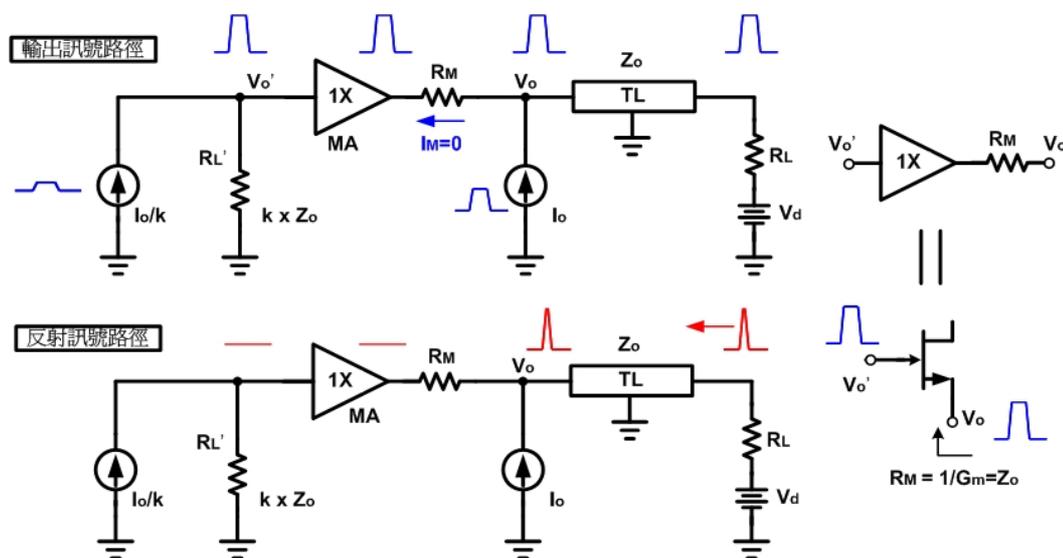


圖 3-3 主動式終端匹配輸出緩衝器概念

(2) A 3V 10.7Gbps Differential Laser Diode Driver with Active Back-Termination Output Stage (ISSCC 2005):

此篇論文由美商亞德諾半導體(Analog Devices, ADI)所提出，目前亦應用於其晶片產品中，是一個供應電壓 3V並且為差動輸出之矽鍺製程雷射二極體驅動器，實現的概念主要利用線性回授放大器差動對做為輸出級去驅動雷射二極體，如圖 3-4 所示，達靈頓組態回授放大器(Darlington Feedback Amplifier)一般使用於射頻電路系統做為寬頻線性放大器[15]，在此則當輸出調變電流放大器，由前級驅動器等效為一信號電流源 I_{in} ，電流 I_{in} 大小則為 I_O/k ，透過增益為 k 之電流放大器輸出 I_O 驅動雷射二極體等效負載 R_L ，同時此回授組態具有輸出阻抗 R_o 降低的特性，所以可由回授分析算出 R_o (公式 3-1)並且設計成匹配傳輸線特性阻抗 Z_o 以作為輸出端之終端匹配。

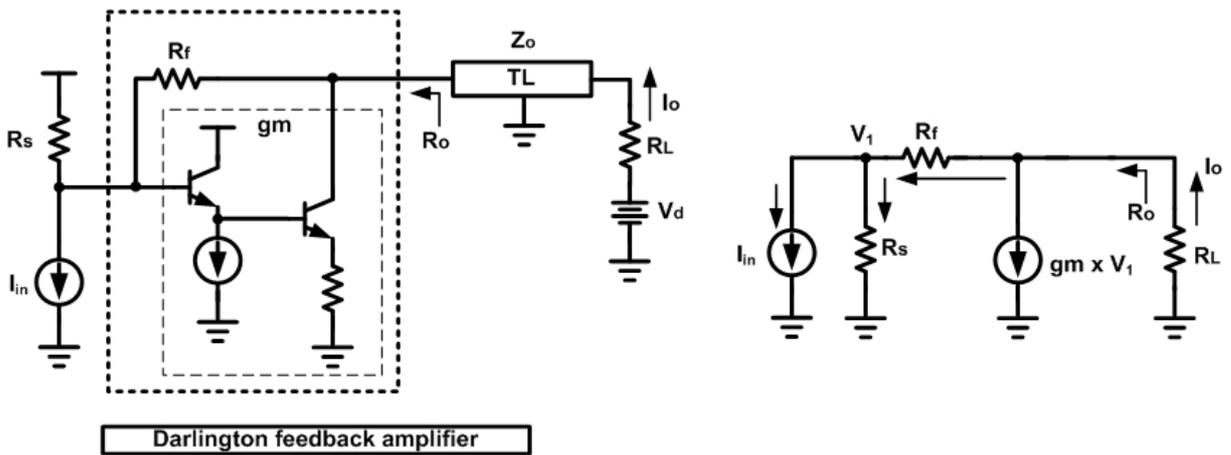


圖 3-4 回授放大器組態輸出級

$$R_o = \frac{R_f + R_s}{1 + gm \times R_s} \quad (\text{公式 3-1})$$

由電流增益 k 之小信號分析(公式 3-2~3-4)上可以看出設計上希望讓電流增益 k 較高來達到好的功率效益，但前提是 R_o 之值須滿足寬頻之低輸出阻抗並同時不受溫度製程變異影響才能達到較好的阻抗匹配效果，因此必須額外加入複雜的回授控制電路，並且需要讓輸出放大器在操作時不能完全切換來保持阻抗匹配的功能，這樣的設計條件要使用低電壓低成本的金氧半製程來實現會非常困難，除此之外，此架構之信號路徑與反射路徑的相互影響也因為同時整合在回授放大器中而較大。

$$V_1 = -R_f(I_o - gm \cdot V_1) - I_o \cdot R_L, I_o - gm \cdot V_1 = \frac{V_1}{R_s} + I_{in} \quad (\text{公式 3-2})$$

$$\rightarrow \frac{I_o}{I_{in}} = \frac{(1 - gm \cdot R_f) \cdot R_s}{R_s + R_f + R_L} = k, R_o = R_L \quad (\text{公式 3-3})$$

$$\rightarrow \frac{I_o}{I_{in}} = \frac{(1 - gm \cdot R_f) R_s}{(1 + gm \cdot R_s) \cdot R_o} = k \gg 1 \quad (\text{公式 3-4})$$

(3) 45% Power Saving in a 0.25um BiCMOS 10Gb/s 50Ω-Terminated Packaged Active-Load Laser Driver (ISSCC 2007):

此架構為英特爾公司所提出來的一個供應電壓為 1.8V 之雷射二極體驅動器，主要應用在短距離晶片相互通訊傳輸介面，驅動電路所驅動的負載為低電流應用之 VCSEL，圖 3-5 所示為由輸出端加上電流源測試的輸入阻抗 Z_i ，輸出級輸出端加上由電阻 R_f 、高增益放大器與兩端 PMOS 當作主動負載組成的一個高速迴路，目的在於使輸出端看進去的阻抗匹配傳輸線阻抗 Z_o ，我們可由克西荷夫定律分析(公式 3-5~3-8)得知，當條件滿足公式 3-7 時，即迴圈增益非常大，其輸入端看進去的阻抗就可以等於公式 3-8 所示，設計時可以讓 R_f 非常大且另一輸出端之 R_L 等於我們要匹配之傳輸線阻抗，即可得到一個不需要很大 gm 的主動式終端阻抗匹配，這也就是為什麼此電路可以得到較高之功率效益的原因。

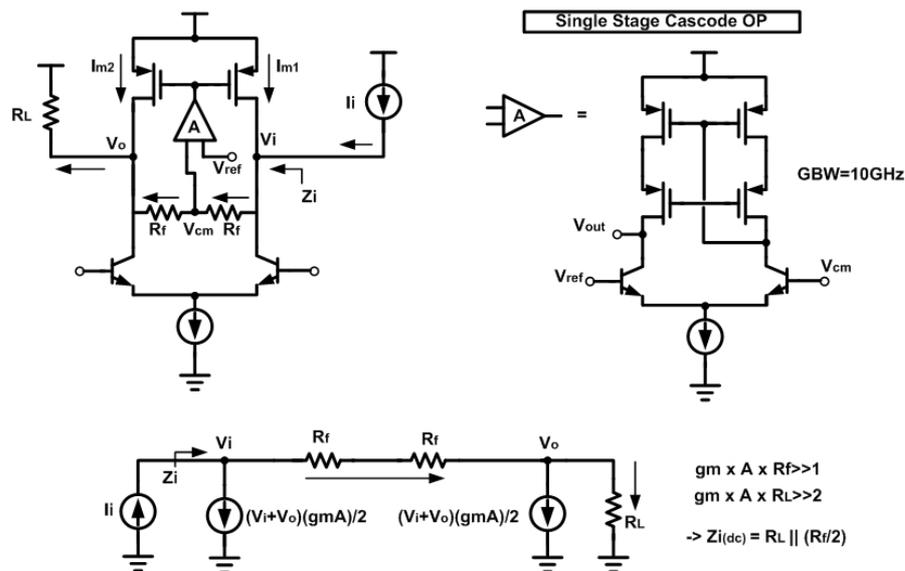


圖 3-5 主動負載小電流雷射二極體驅動器

$$2R_f(gm \cdot A(\frac{V_i + V_o}{2}) + \frac{V_o}{R_L}) = V_i - V_o, I_i = gm \cdot A \cdot (\frac{V_i + V_o}{2}) + \frac{V_i - \frac{V_i + V_o}{2}}{R_f} \quad (\text{公式 3-5})$$

$$\rightarrow Z_{i(dc)} = \frac{V_i}{I_i} = \frac{R_f(1 + gm \cdot A \cdot R_f) + \frac{R_f^2}{R_L}}{2gm \cdot A \cdot R_f + \frac{R_f}{R_L}(1 + gm \cdot A \cdot R_f)} \quad (\text{公式 3-6})$$

$$\text{if } gm \cdot A \cdot R_f \gg 1, gm \cdot A \cdot R_L \gg 2 \quad (\text{公式 3-7})$$

$$\rightarrow Z_{i(dc)} = (R_L \parallel \frac{R_f}{2}) \quad (\text{公式 3-8})$$

但是此電路的缺點為需利用一個寬頻且高增益的放大器作為回授組態，同時輸出點直流電壓設定的重要性使得這架構只能使用交流耦合當作介面，當應用方面是屬於大信號長距離傳輸光纖通訊時，就必須將調變電流增大去驅動 FP 或 DFP 雷射二極體，此時操作點的變化有可能造成回授組態的改變而影響其阻抗匹配，同時 gm 也必須增加以滿足良好阻抗匹配的條件，所以此架構亦難以適用於低電壓之先進金氧半製程，除了設計一個寬頻、高增益一個放大器會是一個瓶頸之外，動態操作範圍(Dynamic Range)的問題讓電路供應電壓在大電流操作時也必須提高以保證操作狀態的正常，而且雷射二極體驅動器與主動式終端匹配可以應用的頻寬也會因為元件寄生電容增加而降低。

3-3-2 新提出適用於 CMOS 低電壓製程之主動匹配架構

在我們的研究過程中，發現對於需要驅動大電流之長距離高速光纖通訊方面，目前已提出之架構均無法適用於低供應電壓的 CMOS 先進製程雷射二極體驅動器，因此我們研究的動機便是嘗試提出一個新架構，使主動式終端匹配之概念可以突破供應電壓的限制，實現在供應電壓為 1.8V 的 TSMC 0.18um CMOS 製程 10-Gb/s 雷射二極體驅動器中。

我們提出之主動式終端匹配架構的初步概念如圖 3-6 所示， I_0 為雷射二極體驅動器輸出級等效之輸出調變電流源，輸出端同時包含由回授電阻 R_g 連接作為二極體連接形式 (Diode Connected Type) 的電晶體 M_a ，其偏壓驅動電流為與輸出調變電流反向且大小為 $1/k$ 倍，作用為使輸出級輸出電流信號驅動雷射二極體時，偏壓驅動電流透過 R_g 形成一與

信號大小相同之電壓降，當我們設計 $k=1+R_g/Z_o$ 時即可保持 $V_g=V_o-(I_o/k)\times R_g$ 為恆定電壓，如此一來，對於輸出信號而言， V_g 視同直流偏壓點，所看到的阻抗為 R_g 並聯傳輸線阻抗 Z_o ，若 k 值設計的越大，幾乎所有的輸出電流就會流至雷射二極體產生光信號輸出而不消耗功率在 R_g 上。

反之，對於反射訊號而言， M_a 之偏壓電流在同時間上並不與反射訊號相關，因此 V_g 不被視為恆定的直流偏壓點，所看見的輸出端阻抗在假設電流源輸出阻抗無限大的情況下就變成 M_a 的電導倒數，也就是 $Z_{a(dc)}=1/Gm_{(M_a)}$ ，如果我們將 M_a 設計在適當偏壓點下，就可以匹配傳輸線阻抗 Z_o 達到吸收反射訊號之終端匹配，以上就是我們提出之主動式終端匹配的設計概念。

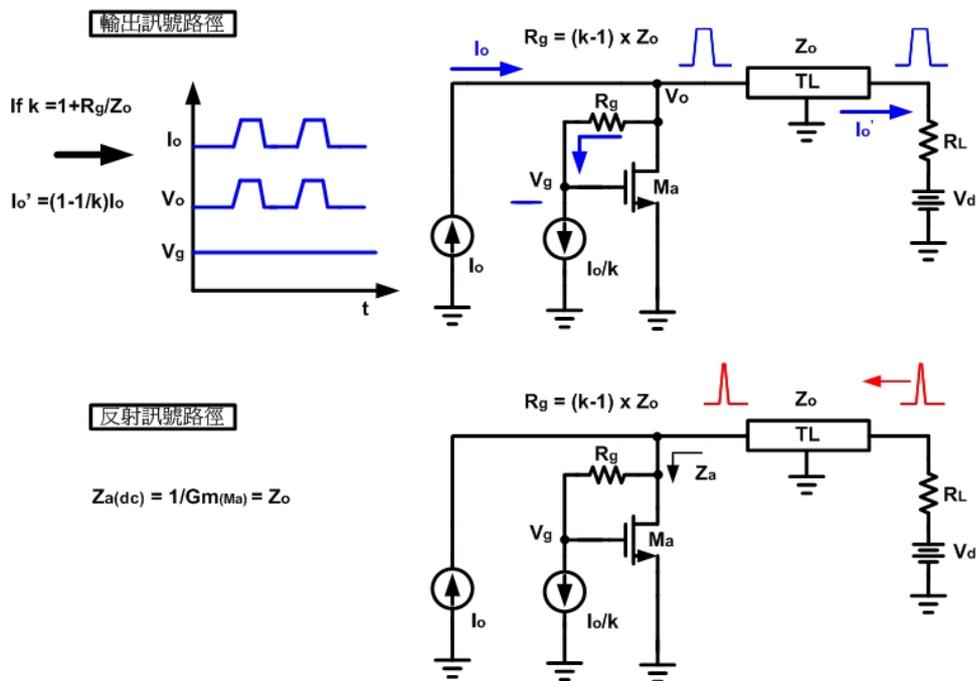


圖 3-6 新提出之主動式終端匹配設計概念

3-4 電路架構與設計流程

此次所設計具有主動式終端匹配之雷射二極體驅動器的架構如圖 3-7 所示，共包含主動式終端匹配電路、輸出級以及由前級驅動器與輸入級組成之前置放大器，設計的目標主要為電路頻寬 10-Gb/s、輸出端反射損失 10dB 與最大輸出驅動電流 60mA，電路實現所使用的製程為 TSMC 0.18 μ m CMOS，電路供應電壓則是 1.8V，有關電路設計的細節

與流程我們將在以下章節詳細說明。

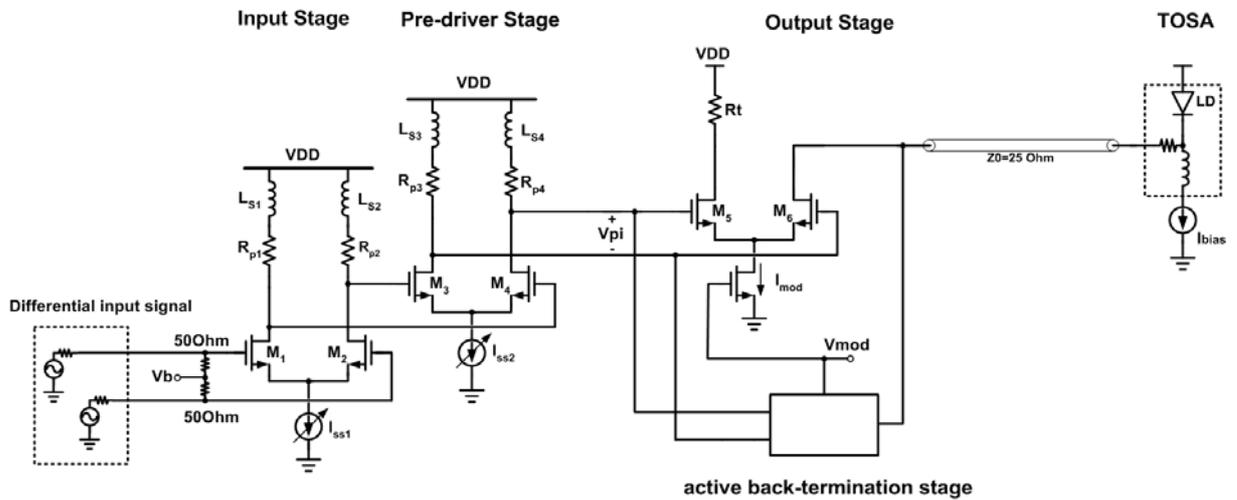


圖 3-7 雷射二極體驅動器架構圖

3-4-1 輸出級與主動式終端匹配電路

主動式終端匹配電路部份可由圖 3-8 交流小信號模型與公式 3-9 推導公式得知主動式終端匹配阻抗 Z_{in} 隨頻率變化的特性，由於 R_g 遠大於 $1/g_m$ 導致主動式終端匹配高頻特性有如主動電感，其零點頻率低於極點頻率， C_{gs} 則為電晶體Ma之閘極與源極端寄生電容，高頻阻抗在超過其零點($1/C_{gs}R_g$)時便開始增加而超過我們所設定之阻抗值，所以為了保證其阻抗與反射損失在我們應用的頻率之下都能滿足我們所設定的規範之內， R_g 的值、電晶體大小、以及偏壓電流的取捨就相當重要。我們設計主動式終端匹配電路的流程如下:為了匹配傳輸線阻抗 25 歐姆，我們必須使電晶體Ma直流偏壓在電導 $g_m=1/25S$ ，調整其偏壓電流會有其對應的寬長比值，其尺寸越大則寄生電容 C_{gs} 越大將導致高頻時匹配能力不佳，同時，設計上會讓k值大於 10 來得到較好的輸出電流效益， R_g 越大則輸出信號損失越小以及保持 V_1 電壓點恆定直流偏壓所需的驅動電流可以越小，但其高頻反射損失將會隨著零點的前移而變差。

為了滿足設計目標反射損失 10dB，因此我們設計上作了一些取捨，首先將主動式終端匹配電路偏壓電流設定在 30%最大輸出調變電流以得到足夠的反射吸收能力，因此Ma之偏壓電流設計為 20mA， R_g 則設定為 400 歐姆，而 V_1 設定在 1.1V電壓並且保持恆定，使得最後完整電路設計完之後反射損失在 10GHz之前能夠保持在 10dB以上。

$$Z_{in} = \frac{1 + sC_{gs}R_g}{gm + sC_{gs}}, r_o \rightarrow \infty \quad (\text{公式 3-9})$$

另外，主動式終端匹配偏壓驅動電路的目的是在於保持 V_g 點電壓的恆定，因此與輸出調變電流反相之偏壓驅動電流我們使用一個輸入信號與輸出級相同的差動對來產生，大小則隨電流比值與輸出級成一個比例，並且採用源極退化技巧(Source Degeneration)增加偏壓驅動電流信號的線性度以及降低溫度製程變異的影響，讓 V_g 點電壓更加穩定。

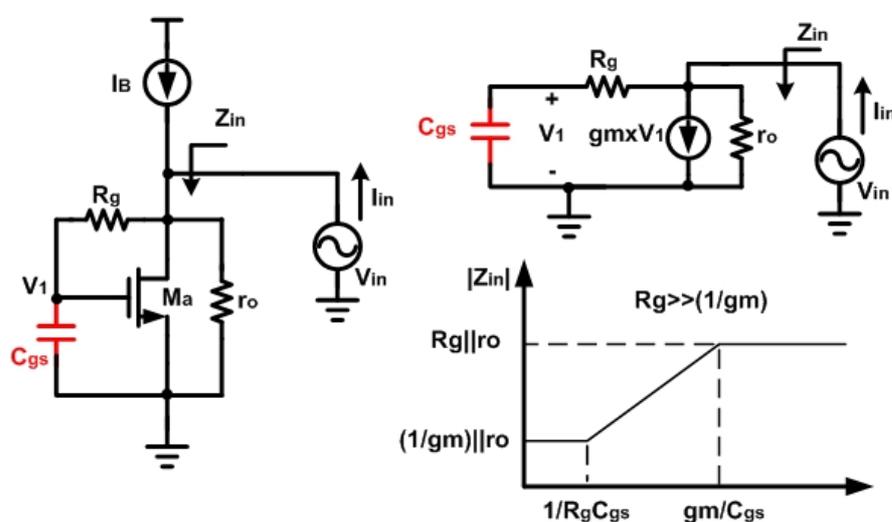


圖 3-8 主動式終端匹配之交流小信號模型

雷射二極體驅動器輸出級的設計首先須考慮輸出調變電流的範圍，我們將輸出點 V_o 直流電壓定在 1.8V，主動式終端匹配電路透過偏壓驅動電路和電阻 R_g 產生壓降使 V_g 保持在 1.1V 左右，因此設計時除了必須確保主動式終端匹配電路在輸出信號範圍內皆保持正常工作而不至於進入線性區偏移所需匹配的阻抗之外，輸出調變電流的限制也在於輸出級差動對若過度進入線性區將導致電路頻寬下降，同時為了完全切換調變電流，大輸出調變電流需要輸出級差動對過大的切換電壓與大小會讓前置放大器難以設計，在電路頻寬、電路回授損失、前置放大器這些條件取捨之下，我們設計此驅動器輸出級最大輸出調變電流為 60mA，所需之切換電壓擺幅為單端 600mV_{pp}，驅動雷射二極體負載 25 歐姆時會產生 1.5V 的輸出擺幅，這樣子的設計可以保持電路操作在 10-Gb/s 同時不讓主動式終端匹配電路離開工作區。

3-4-2 直流偏壓電路

主動式終端匹配電路匹配阻抗的特性除了會隨頻率變化之外，也會隨著直流偏壓點、溫度、製程變異而與設計時有所不同，因此保持主動式終端匹配阻抗狀態的穩定，也是設計上相當重要的一面，以下我們將分為兩個方面去探討直流偏壓電路的設計以解決阻抗變化的問題，一個為降低溫度製程變異的方法，另一個為討論解決直流偏壓點隨輸出端改變的問題。

(1) 恆定電導偏壓電路(Constant-gm Biasing Circuit):

因應主動式終端匹配電路中的電晶體Ma之電導會隨溫度製程變異而影響其阻抗匹配特性，我們提出一解決方法如圖 3-9，將主動式終端匹配架構改為堆疊形式，藉由讓阻抗 Z_{in} 變為電晶體Ma1 與恆定電阻 R_{ds} 之串聯來穩定主動式終端匹配電路的阻抗，恆定電阻則由一操作狀態為深度線性區(Deep Triode Region)之電晶體Ma2 與恆定偏壓電路[16]來實現，假設 $I_1=I_2$ ，可推導出電晶體Ma2 從汲極端看進去的通道電阻如公式 3-10 所示為一個與溫度製程無關，只由外接電阻 R 以及電晶體大小比例所決定，由於外接電阻 R 相對於製程溫度變異而言穩定許多，當 R_{ds} 佔有一定比例時，主動式終端匹配電路輸入阻抗 Z_{in} 受到溫度製程變異的影響就會改善許多，除此之外，也因為堆疊結構，使得通道調變效應(Channel Length Modulation Effect)對 Z_{in} 的影響小很多，當雷射二極體驅動器輸出端電壓變化時，所造成的阻抗變化也比原先的小。

在設計 R_{ds} 時，所需考慮的因素是當 R_{ds} 所佔比例大時，雖然相對穩定，但為了保持阻抗為 25 歐姆，電晶體Ma1 的尺寸會增加許多，除了造成輸出端頻寬的限制之外，也造成高頻阻抗匹配特性不佳(C_{gs} 變大)，為此設計上可以找到一最佳點，使得滿足高頻阻抗匹配特性規格下亦可得到對於溫度製程變異有較佳抵抗力，最後我們由模擬來驗證知道當 R_{ds} 之值在 7.5 歐姆左右所得到的最大變異值為 17%，比起 R_{ds} 使用poly電阻的 35% 相對上好了許多。

$$R_{ds} = \frac{\sqrt{\alpha} \cdot R}{2 \cdot (\sqrt{\alpha} - 1) \cdot \beta} \quad (\text{公式 3-10})$$

$$\alpha = \frac{(W/L)_{Ms2}}{(W/L)_{Ms1}}, \quad \beta = \frac{(W/L)_{Ma2}}{(W/L)_{Ms1}} \quad (\text{公式 3-11})$$

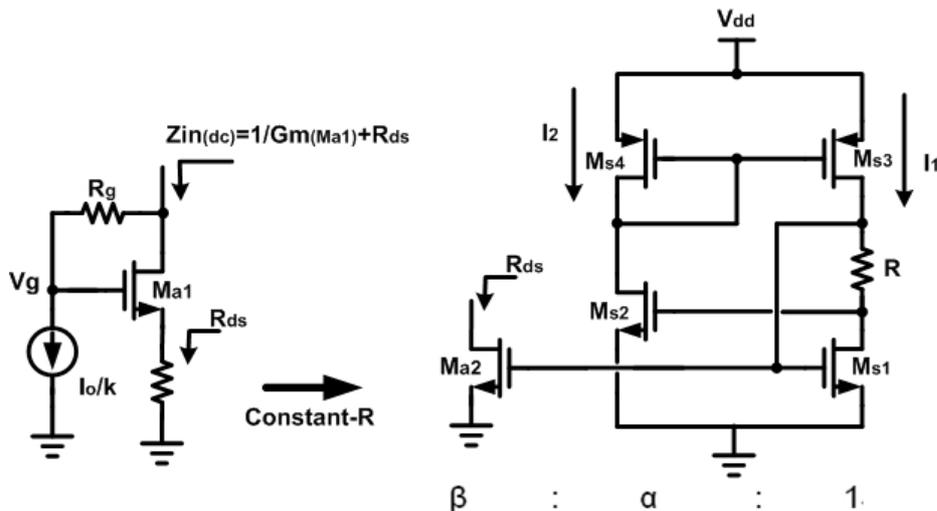


圖 3-9 恆定主動式終端匹配與恆定偏壓電路的實現

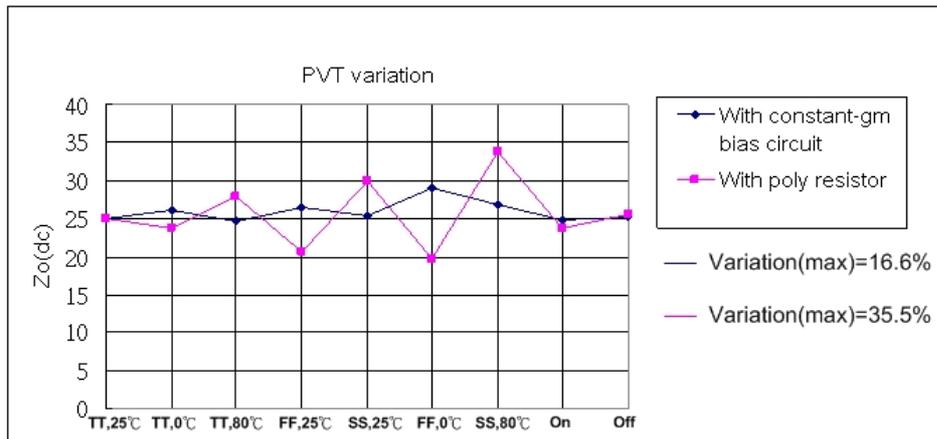


圖 3-10 主動式終端匹配阻抗隨溫度製程變異變化圖

(2) 直流穩壓電路:

雷射二極體的直流跨壓會隨著通過電流而變化，因此當我們採用直流耦合驅動介面時，驅動器輸出級輸出點直流電壓也會隨著我們調整調變電流而變化，假設輸出調變電流 I_o 變小時，輸出點 V_o 電壓隨著上升，接著主動式終端匹配電路之電晶體 $Ma1$ 閘極直流偏壓也透過電阻 R_g 跨壓減小而上升，結果就是 $Ma1$ 電導隨著變化並且因此偏離我們所設計的阻抗匹配狀態。為了要保持主動式終端匹配的狀態不隨調變電流而變，可以透過一個補償的機制，使其變化量降低。

在此我們提供兩種補償機制並且做個比較，第一種的補償機制為直接提供一個補償直流電流源 I_c 於 V_g 電壓點，如圖 3-11(a)，目的在於補償主動式終端匹配電路之偏壓驅動電流 I_o/k 的變化繼而保持通過 R_g 之直流電流不變，補償電流 I_c 之值可由分析算出(公式

3-12)。

$$I_c = \frac{V_o(dc) - V_g(dc)}{(k-1) \cdot Z_o} - \frac{I_o}{k} \quad (\text{公式 3-12})$$

第二種較複雜之方法為採用直流回授控制迴圈來穩定偏壓電壓值，下圖 3-11(b)所示為利用複製電路做直流回授控制的方法，透過大小為原本主動式終端匹配 $1/r$ 倍的複製電路與 $1/r$ 倍主動式終端匹配電路所需偏壓電流來產生一個不受調變電流變化干擾的參考電壓 V_{refc} ，回授控制穩壓的機制動作為 V_g 點電壓經由低頻濾波器與一高增益低頻寬的放大器作為比較器來比較 V_g 與 V_{refc} 電壓，當 V_g 點變化時便透過直流電流源 M_{cm} 去回授控制 V_g ，使 V_g 不受輸出點變化的影響並且讓主動式終端匹配阻抗 Z_{in} 穩定在 25 歐姆左右。設計上所需考慮的是此控制迴圈為一直流電壓控制機制，為了不影響高頻阻抗匹配的效果，其迴圈頻寬必須越低越好。此兩種方法的不同在於加入補償電流 I_c 之方法並未將輸出端點電壓變動之影響考慮進去，因此穩定效果比控制迴路稍差，圖 3-12 為這兩種方法與未加入直流穩壓電路的比較，由圖中資料分析可知當加入直流穩壓電路之後，其主動式終端匹配阻抗被穩定控制在偏壓為 25 歐姆左右，調變電流越小則影響越明顯。

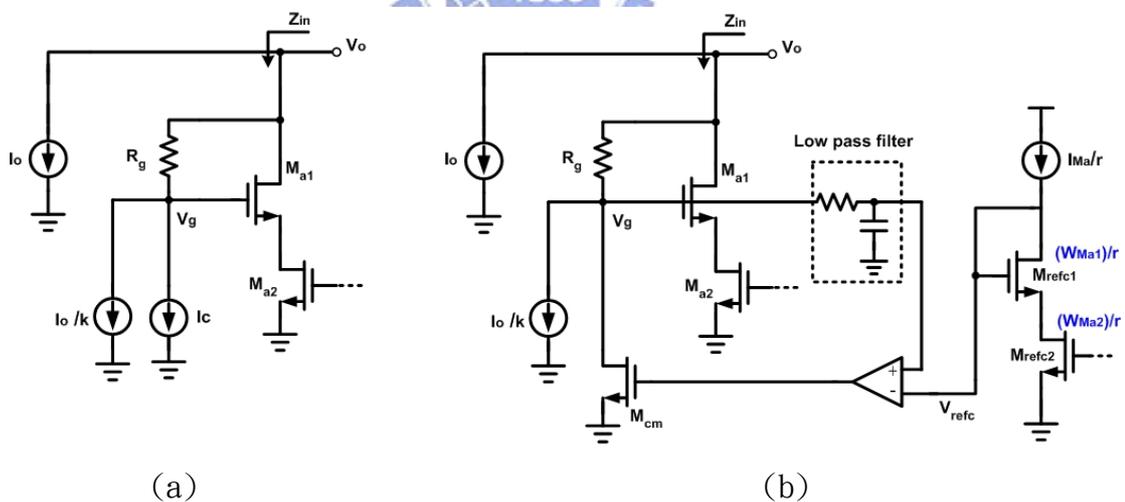


圖 3-11 直流穩壓電路圖

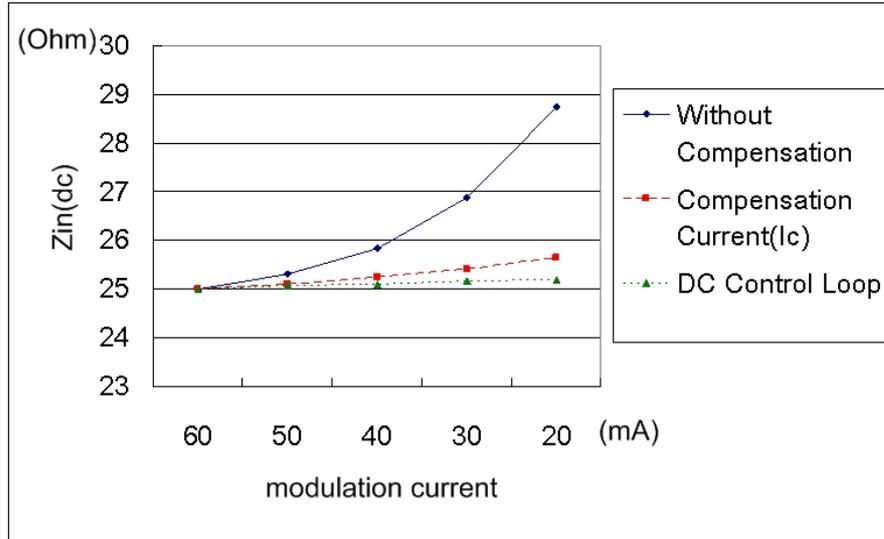


圖 3-12 加入直流穩壓電路對於阻抗匹配的影響

3-4-3 高速電路頻寬擴增技巧

在傳輸資料速率超過 10-Gb/s 的金氧半製程雷射二極體驅動器設計上，通常會使用頻寬擴增技巧(Bandwidth Enhanced Technique)來補償電路中寄生電容造成的極點，以期可以增加電路頻寬與降低電路的功率消耗，特別是前級驅動電路的設計，為了能夠保持大輸出擺幅去切換輸出級，利用頻寬擴增技巧來降低所需的偏壓電流是目前很常見的設計技巧。近幾年來高速電路常用的頻寬擴增技巧如表 3-1 所示，共有基本的 shunt peaking[17]、負電容、採用雙埠電感網路來做頻寬擴增的 TRA[18]以及使用互感的 T-coil[19]與 Shunt and double series peaking[20]等。在這次的電路設計中，我們只採用 shunt peaking 來做頻寬擴增，雖然 shunt peaking 並非具有最好的擴增係數(Enhanced Factor)，但以我們目前所用的 $0.18 \mu\text{m}$ 製程與 10-Gb/s 設計目標來考量，shunt peaking 為一個最易實現且足夠用的技巧，同時設計上對於電路輸出端反射損失的影響也最小。

Technique	Bandwidth Enhanced factor
NIC (negative impedance converter)	1.4X
Shunt peaking	1.7X (maximally flat frequency response)
Series peaking	1.4X

TRA (triple- resonance architecture)	3.5X
T-Coil peaking	2.7X (uniform group delay)
Shunt and double -series peaking	3.23X(maximally flat frequency response)

表 3-1 常用的頻寬擴增技巧效果比較表

接著我們將說明此次設計電路上所用到之頻寬擴增技巧的分析，shunt peaking實現的方法如圖 3-13，其RLC網路阻抗可表示成公式 3-13，由原先的單一極點 $1/RC_L$ 轉換為一個零點與兩個極點的頻率響應阻抗，當零點與較低之極點接近時，零點補償極點使得頻寬擴增至第二個較高之極點，但若零點低於極點則會造成過衝現象，因此我們可以將其頻率響應參數化作為設計電感值之參考標準，公式 3-14 為RC與L/R時間常數的比值，公式 3-15 則是有加shunt peaking擴增之後的頻寬與原先頻寬之比值，用來表示頻寬擴增係數，在設計所需之shunt peaking時，就如同表 3-3 所示，可由m定義出電感之值與頻寬擴增的效果。

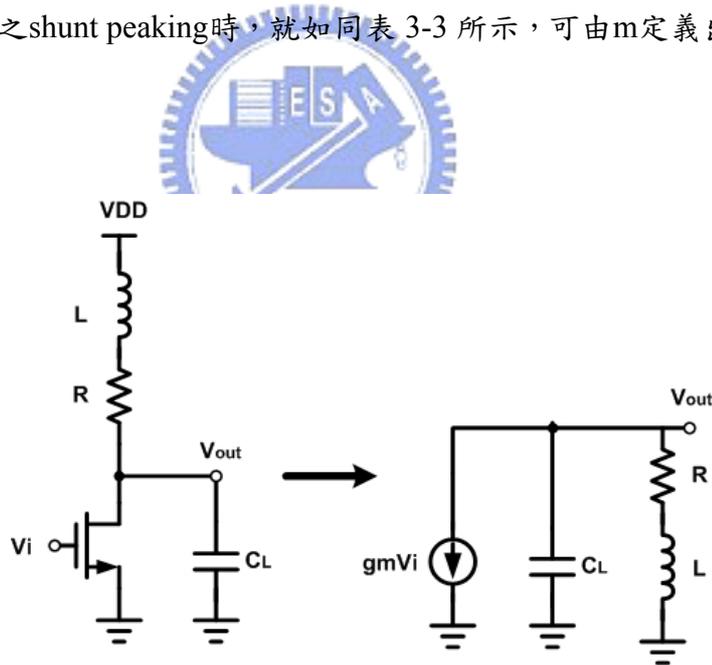


圖 3-13 shunt peaking 與其交流小信號模型

$$Z(s) = sL + R \parallel \left(\frac{1}{sC} \right) = \frac{R[s(L/R) + 1]}{s^2LC + sRC + 1} \quad (\text{公式 3-13})$$

$$m = \frac{RC}{L/R} \quad (\text{公式 3-14})$$

$$\frac{\omega_2}{\omega_1} = \sqrt{\left(-\frac{m^2}{2} + m + 1\right)} + \sqrt{\left(-\frac{m^2}{2} + m + 1\right)^2 + m^2} \quad (\text{公式 3-15})$$

Conditions	m	Bandwidth Improvement	Overshoot
Max Bandwidth	1.41	85%	20%
Maximally Flat	2.41	72%	-
Best Group Delay	3.1	60%	-
No Shunt Peaking	∞	-	-

表 3-2 shunt peaking 效果整理

接著我們可以發現主動式終端匹配電路對於輸出端造成的影響如圖 3-14 與 3-15 所示，主動式終端匹配電路電晶體Ma的寄生電容 C_{gd} 和 C_{gs} 在電路輸出端會與 R_g 產生兩個極點與一個零點(公式 3-16~3-19)， G_{m1} 、 G_{m2} 分別為輸出級與主動式終端匹配偏壓驅動電路之電導，其中第一個零點與極點接近而互相抵消效應，為了防止第二個極點頻率過低而降低輸出信號頻寬，我們在 R_g 與輸出端串連一電感 L_g 做為shunt peaking額外產生一個零點來補償極點(公式 3-20)，但我們額外由輸出端阻抗 Z_a 之分析可知道 L_g 所產生之零點也會讓反射損失變差，所以我們同時透過在主動式終端匹配驅動偏壓電路上加入 C_s 作為雙重補償(公式 3-21)，藉此降低 L_g 所需之值並保持相同的頻寬擴增效果。

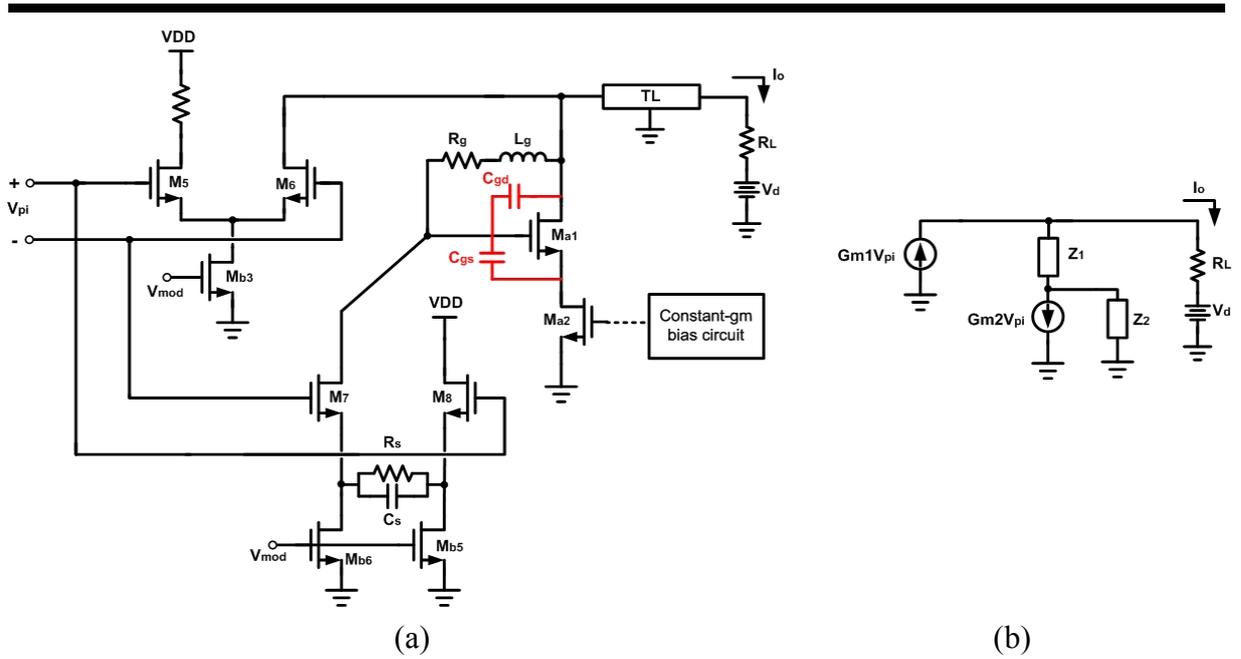


圖 3-14 輸出級與主動式終端匹配電路與分析圖

$$G_{m1} = \frac{gm(M6)}{2}, G_{m2} = \frac{2gm(M7)}{4 + gm(M7) \cdot R_s} \quad (\text{公式 3-16})$$

$$Z_1(s) = R_g \parallel \left(\frac{1}{sC_{gd}} \right) = \frac{R_g}{1 + sC_{gd}R_g}$$

$$R_{ds} = 7.5 \Omega, \frac{1}{gm(Ma1)} = 17.5 \Omega \rightarrow Z_2(s) = \frac{1}{0.7 \cdot sC_{gs}} \quad (\text{公式 3-17})$$

$$\frac{I_o}{V_{pi}} = \frac{G_{m1}Z_1(s) + G_{m1}Z_2(s) - G_{m2}Z_2(s)}{Z_1(s) + Z_2(s) + R_L}$$

$$= \frac{(G_{m1} - G_{m2}) + s[G_{m1}(0.7C_{gs})R_g + (G_{m1} - G_{m2})C_{gd}R_g]}{1 + s[(0.7C_{gs})R_g + C_{gd}R_g + (0.7C_{gs}R_L)] + s^2(0.7C_{gs})C_{gd}R_gR_L} \quad (\text{公式 3-18})$$

$$\text{if } G_{m1} \gg G_{m2}, R_g = 16R_L = 16R, C_{gs} = 2C_{gd} = 2C$$

$$\rightarrow \omega_{p1} = \frac{0.026}{RC} = \omega_{z1}, \omega_{p2} = \frac{1.75}{RC} \quad (\text{公式 3-19})$$

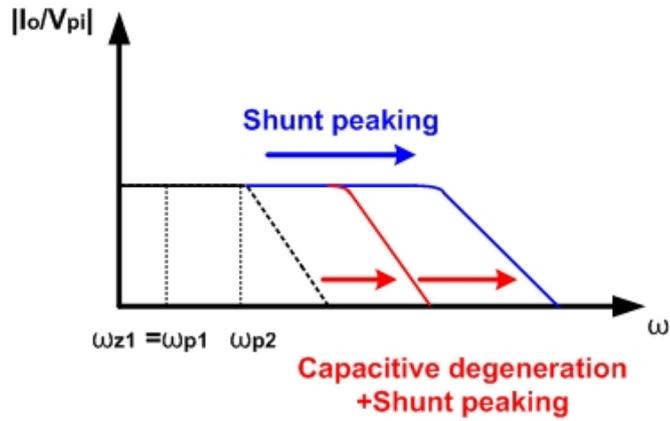


圖 3-15 輸出級頻率響應分析圖

$$Z_1(s) = \frac{R_g \left(1 + s \frac{L_g}{R_g}\right)}{s^2 L_g C_{gd} + s R_g C_{gd} + 1} \quad (\text{公式 3-20})$$

$$G_{m2}(s) = \frac{g_{m(M7)}(R_s C_s s + 1)}{\frac{g_{m(M7)} \cdot R_s}{2} + 2 R_s C_s s + 2} \quad (\text{公式 3-21})$$

雙重頻寬擴增的優點我們由圖 3-16 之模擬可以得知在相同輸出信號眼圖情形下，加入Cs一起作補償可以降低原本補償所需的Lg電感值 6.8nH到 3.7nH以保持較好的高頻阻抗匹配效果。

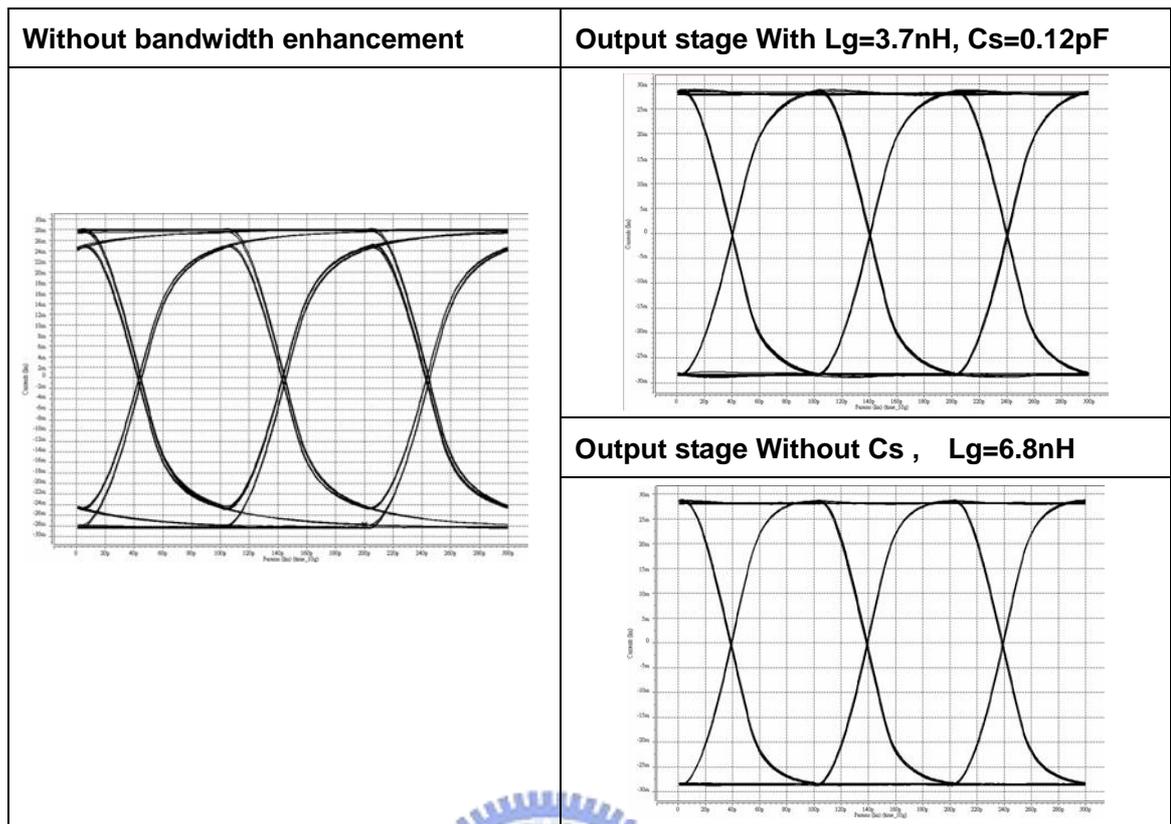


圖 3-16 主動式終端匹配電路頻寬擴增技巧比較圖

3-4-4 前置放大器電路的設計

設計完輸出級與主動式終端匹配電路之後，接著便是前置放大器電路的設計，前置放大器電路主要分為兩級，第一級為輸入級，其功能為匹配輸入信號傳輸線阻抗 50 歐姆並同時放大較小的輸入信號到足夠切換前級驅動器的信號擺幅，第二級則是前級驅動器，其功能類似緩衝器去推動大輸入負載電容的輸出級，設計上最主要考量的是輸出信號擺幅要足夠去切換下一級的差動對，同時保持電路頻寬維持輸出信號的品質，為了產生所需要的輸出電壓擺幅，勢必面臨到負載電阻與偏壓電流的取捨，許多高速雷射二極體驅動器且大輸出電流的前置放大器設計都會用到頻寬擴增技巧來減少功率消耗，在這次的设计我們只使用 shunt peaking 的技巧來補償頻寬，圖 3-17 為加入 shunt peaking 之後的驅動電路輸出調變電流信號與頻率響應的模擬圖，達到 10-Gb/s 電路頻寬所需之頻率補償電感值分別為前級驅動器 0.9nH，輸入級 0.7nH，可讓整體電路頻寬擴增約 2.7 倍，其餘設計的結果為輸入級差動對直流偏壓在 1.2V，輸入電壓設計在單端擺幅 600mV_{pp}，所耗費的偏壓電流降低至 9.5mA，前級驅動器則降低至 28mA。

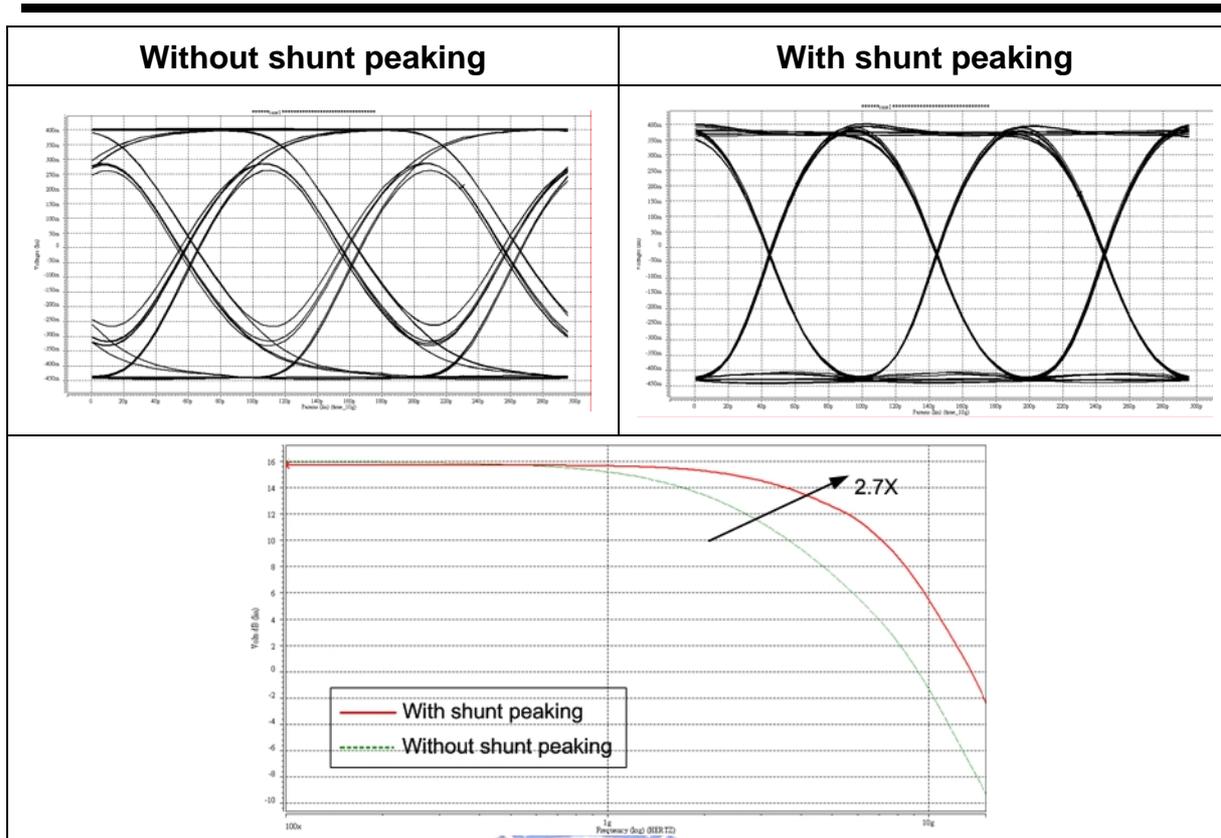


圖 3-17 前置放大器頻寬補償輸出信號眼圖與頻率響應模擬圖

3-5 電路佈局



3-5-1 電感的實現

電感的實現方法在現今多金屬層製程下，包含了平面螺旋電感、對稱差動電感、堆疊電感、互感等，其中使用堆疊螺旋電感(Stack Spiral Inductor)是常用來作為減少面積、降低晶片成本的實現方法，如圖 3-18(a)。基於這次電路中電感應用方面為不需要 High Q 電感的 shunt peaking，加上主動式終端匹配電路部份若使用台積電所提供之電感元件會造成佈局上走線過長和電路佈局上的不易，所以我們在此使用自行設計的堆疊電感去同時滿足頻寬擴增、面積減小與保持電路效能的好處，由於所使用的 TSMC $0.18\ \mu\text{m}$ CMOS 製程所能使用的金屬層為 6 層，為了讓所設計的電感可以應用於 10-Gb/s 寬頻電路中，須注意的參數有線寬、內徑、使用的層數等，設計上必須限制使用的層數在 metal6(M6)~metal3(M3)，讓電感之共振頻率不致太低而無法應用。

設計的流程則是選定我們需要的電感值 3.7nH 之後，再使用 Agilent Design

System(ADS) momentum做 2.5D的電磁模擬來決定內徑為 $18\ \mu\text{m}$ 、線距 $1.5\ \mu\text{m}$ ，方向是由M6 由外向內做螺旋順時針繞 3 圈之後經由大量Vias接起M5，M5 則是由內向外做順時針螺旋繞 3 圈再接上M4，同理M4 與M3 都是 3 圈，最後總體電感是 12 圈來符合我們要的電感值，為了能夠萃取出模型加入H-SPIICE作時域上的電路模擬，我們採用圖 3-18(b)中之電感模型[21]， R_s 和 L_s 分別代表電感的串聯電阻與串聯電感， C_p 則表示相臨金屬繞線間的耦合電容， C_{ox1} 和 C_{ox2} 為金屬繞線與矽基板間之寄生電容， R_{sub1} 、 R_{sub2} 、 C_{sub1} 、 C_{sub2} 為與基板損耗及頻率有關之寄生參數。

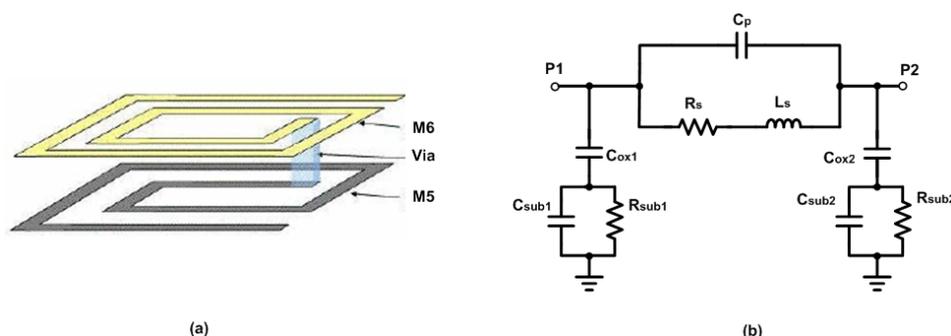


圖 3-18 堆疊螺旋電感

萃取模型內參數值的方法如下：將埠二P2 接地，由單埠輸入阻抗(one port input impedance, Z_{in})在極低頻率時的實部萃取 R_s ，虛部萃取 L_s ， R_{sub1} 則是實部最大值，並由導納(admittance) Y_{21} 在其 f_{sr} 處依公式 3-22~3-24 算出 C_p ， C_{sub} 利用 Z_{in} 發生自我共振時的電容值條件與公式 3-25 計算可得到，接下來我們可利用ADS模擬堆疊電感Q值與模型做配適(fitting)找出 C_{ox} 之值，同樣的，當改以P1 接地時即可找出另一邊寄生參數之值，以上就是我們使用ADS萃取電感模型的方法。

$$R_s = \text{real}(Z_{in})_{dc}, R_{sub} = \text{real}(Z_{in})_{\max} \quad (\text{公式 3-22})$$

$$L_s = \text{imag}(Z_{in})_{dc} / 2\pi f \quad (\text{公式 3-23})$$

$$C_p = \frac{1}{(2\pi f_{sr})^2 \cdot L_s}, f_{sr} : \text{self-resonance frequency} \quad (\text{公式 3-24})$$

$$C_{sub} = C_f - C_p, C_f = [L_s / (R_s + (\omega_{sr}^2 L_s^2))] \quad (\text{公式 3-25})$$

對於前置放大器差動對所需要用到較小之電感，我們在供應電壓端共模點的考量下，採用台積電設計套件(Design kit)所提供的八角型對稱差動電感(圖 3-19)，可以讓電路整體供應電壓的佈局上較為理想。

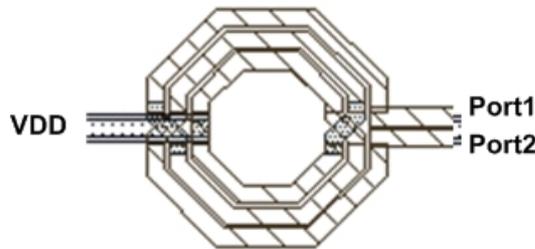


圖 3-19 八角型對稱差動電感

3-5-2 佈局考量

電路佈局上需要考慮走線的高頻電感電容效應、電源供應的安排以及差動對佈局上的對稱性，必要時需加上去耦合電容(decoupling capacitance)做晶片內部直流電壓濾雜訊的動作，Calibre LPE 無法分析到的部份我們利用 ADS 的 EM simulator 模擬走線的高頻電容電感效應，並萃取成多階 RLC 網路 SPICE Model 加入後模擬來分析走線效應的影響，元件擺放的位置的部份則是從輸入端開始依序為差動輸入端鉗墊(Bonding pad)、輸入端之晶片內匹配電阻、輸入級、前級驅動器、輸出級以及主動式終端匹配電路。

晶片內部包含兩個面積較大的電感，因此級與級之間的走線高頻效應是擺放位置的準則，設計時考量到雷射二極體電路主動式終端匹配的效能對於輸出端走線電感效應、磅線效應非常敏感，所以安排上讓輸出級非常接近輸出端鉗墊以減少效能的降低，再來才是前級驅動器與的輸入級佈局安排，這一個部分我們利用模擬來決定擺放的位置，首先將前級驅動器與輸出級之間或輸入級與前級驅動器之間加入約 0.1nH 的電感來模擬長走線效應加入後的反射損失，結果如圖 3-20 所示，電路輸出端之反射損失對於輸出級與前級驅動器間的走線效應較為敏感，其原因為輸出端透過輸出級的寄生電容可以看見走線的電感效應，使得輸出端阻抗上升，因此在電路方塊的安排上，我們必須盡量縮短輸出級與前級驅動器的走線來保持較好的反射損失。

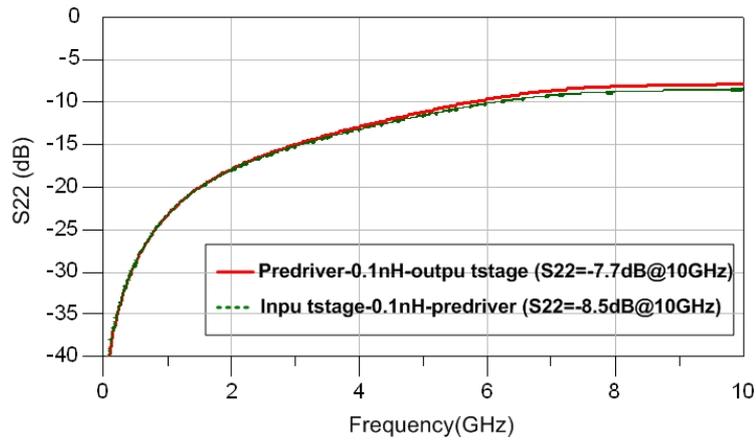


圖 3-20 佈局走線效應模擬結果(對反射損失的影響)

輸入級與前級驅動器供應電壓部份分為 2 組，主要是考量到供應電壓到內部各供應電壓節點的佈局效應，另外，我們在各直流偏壓點加上模擬時考量的適當大小反耦合電容來確保各直流電壓點的穩定。最後金屬走線時為了使面積能夠更有效利用並且同時滿足電流密度規範，許多地方使用多層金屬加上大量 Vias 做堆疊走線，最重要的地端(Gnd)則是盡量在不影響信號情況下佈局於內部並且以 Power-ring 形式維持內部的穩定，模擬時注意到磅線效應會影響主動式終端匹配效果的電路端點都使用多個鐸點來降低電感效應。圖 3-21 為此次所設計之雷射二極體驅動器佈局平面圖，電路佈局面積為 0.76mm×0.61mm。

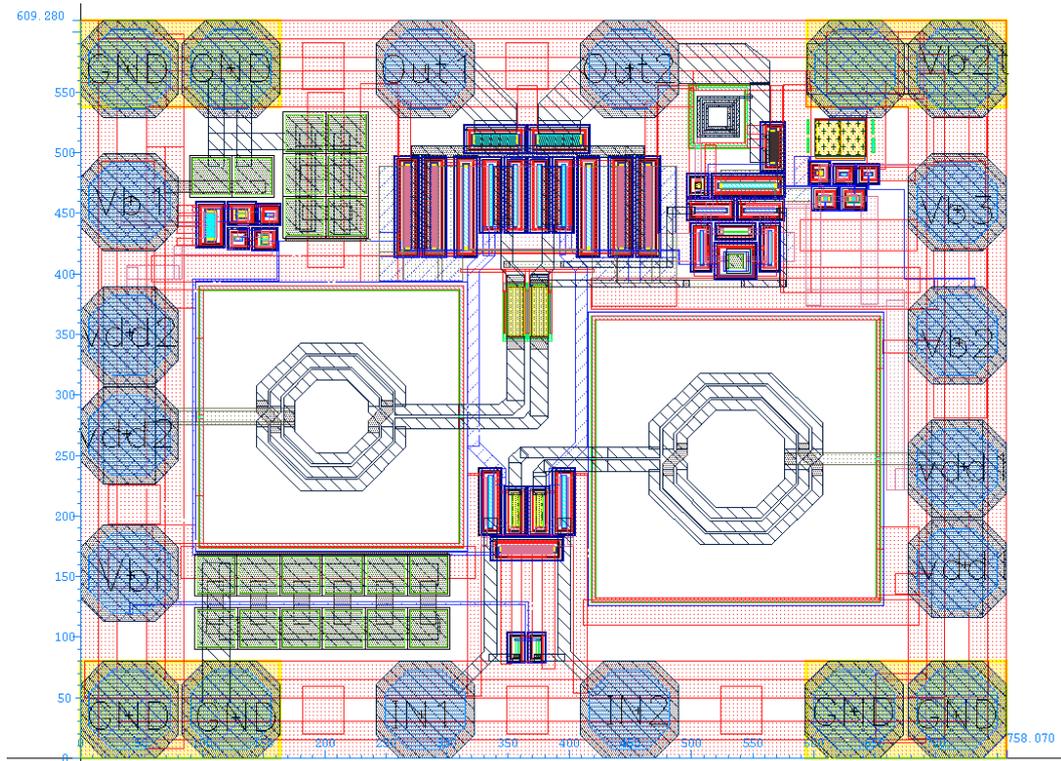


圖 3-21 電路佈局平面圖

3-6 模擬結果與分析

模擬結果主要著重兩個部份，一為輸出信號眼圖，另一個則是反射損失，時域模擬部分我們所輸入的信號為 10-Gb/s 600mV_(p-p) K28.5 non-return-to-zero(NRZ) PRBS 差動對信號，大小剛好足夠電路完全切換並透過 25 歐姆傳輸線輸出電流去驅動 25 歐姆負載，反射損失部分則是利用 Agilent ADS simulator 模擬雷射二極體輸出端匹配 25 歐姆特性阻抗時 S22 的情況，模擬時我們加入佈局萃取出來的走線高頻 RLC 效應去做後模擬，以下之模擬結果依序為考量磅線效應、溫度製程和不同輸出調變電流下對電路特性的影響。

圖 3-22 為不同長度磅線效應下輸出信號眼圖與反射損失模擬結果，所模擬的值由不包含磅線電感到 1nH 電感值，從圖中可看出輸出端反射損失對於磅線電感非常敏感，而輸出端之磅線電感會產生一個約在 5GHz 的共振點，共振頻率會隨著電感值不同而變動，使得 10GHz 的反射損失受到影響，因此在設計與佈局時我們就必須加入磅線效應做設計上的考量，並且盡量透過佈局讓實際的磅線電感值可以小於 1nH，才不致讓反射

損失的結果太差。

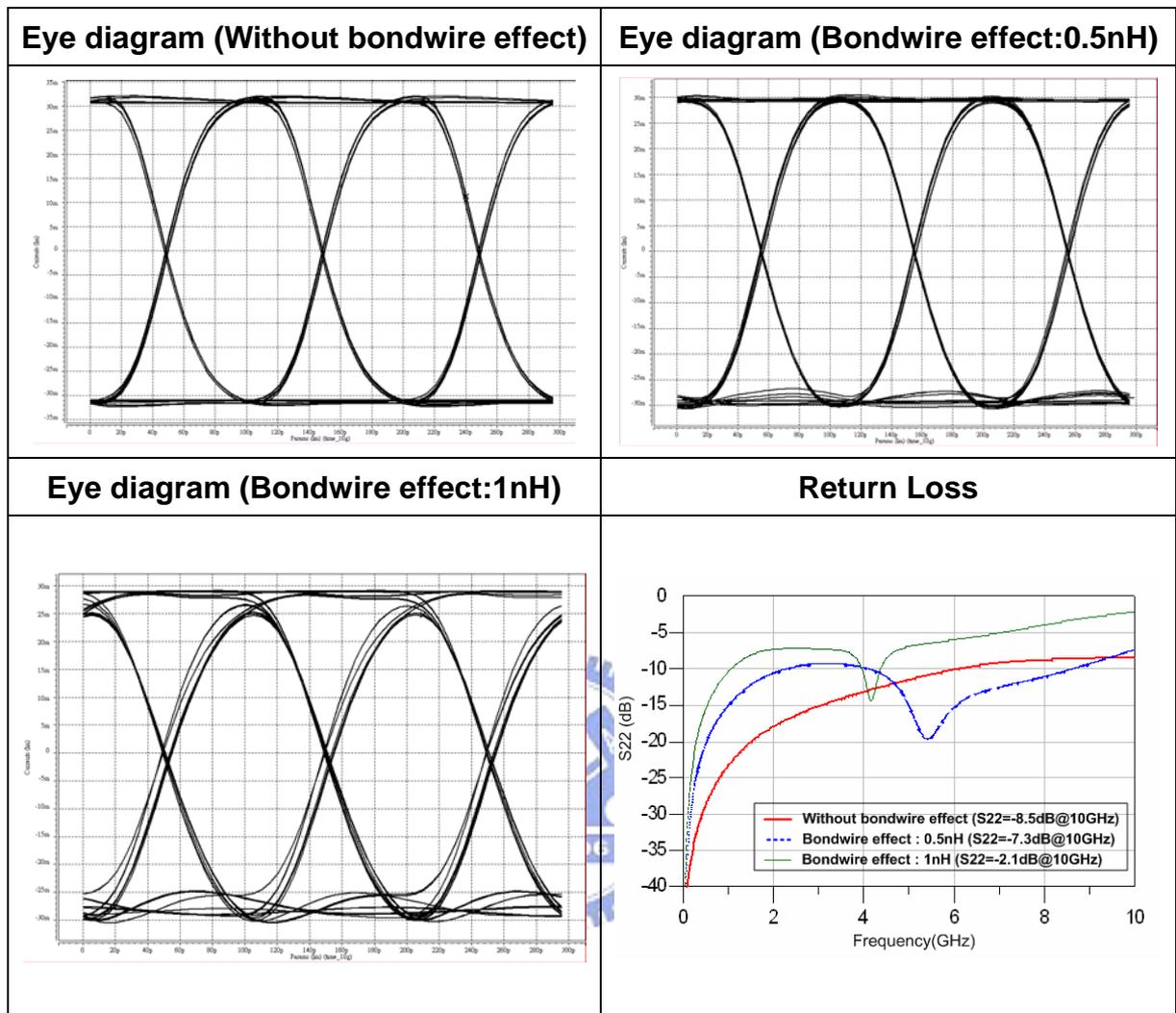


圖 3-22 磅線效應之模擬結果

圖 3-23 為溫度製程變異對電路效能的影響，所模擬的範圍從 $FF0^{\circ}C$ 到 $SS80^{\circ}C$ ，此時加入之磅線電感值為 $0.5nH$ ，溫度製程變異所造成最大的影響為共振點稍有偏移，在所有的情況下，模擬出最差的反射損失的結果為 $7.2dB(@10GHz)$ 左右。

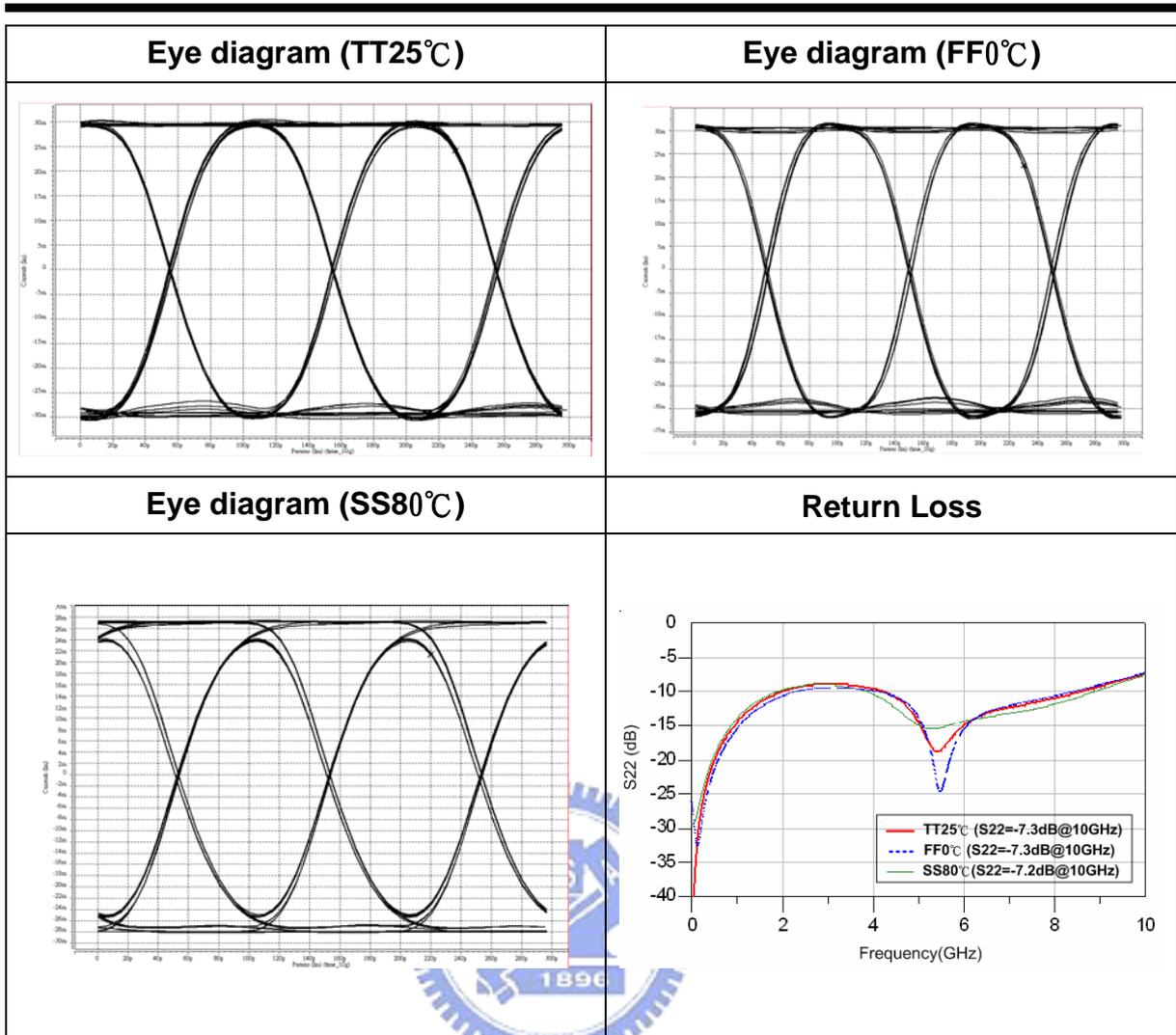


圖 3-23 不同 corner 下之模擬結果

圖 3-24 分別為輸出調變電流 60mA、40mA、20mA 下的輸出眼圖以及不同操作狀態下的反射損失模擬結果，磅線效應值同樣考量為 0.5nH，在小電流輸出調變電流模式下，由於前級所產生的信號超過足夠切換小電流的大小，以至於產生的過衝現象會較明顯，反射損失則因為主動式終端匹配電路偏壓狀態不同而在低頻阻抗稍有變化。表 3-3 為設計目標與模擬結果的比較表，模擬結果為考量佈局效應與 0.5nH 之磅線電感效應的模擬。

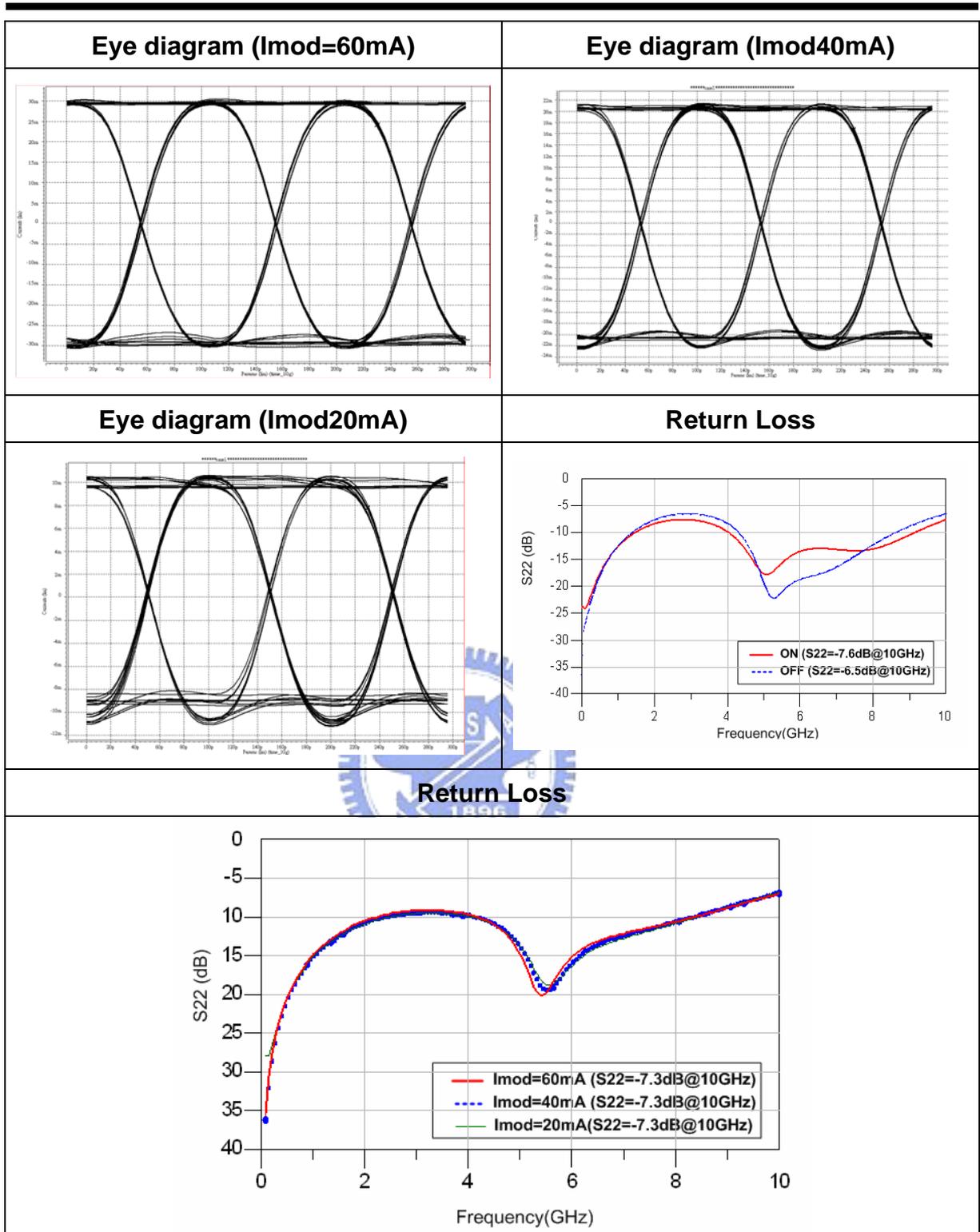


圖 3-24 不同操作狀態下之模擬結果

Specification	Simulation Result
Data Rate	10Gb/s
I _{mod} Range	20mA-60mA
Rise Time (20%-80%)	35ps
Fall Time (20%-80%)	35ps
Deterministic Jitter	<5ps
Return Loss	7.3dB
Power Dissipation	0.24W
Die Size	-

表 3-3 模擬結果歸納表



第四章

實驗結果

4-1 量測環境介紹

在進行晶片量測前，我們先介紹此次雷射二極體驅動器的量測計劃與環境，測試步驟依序為電訊號量測、反射損度量測、實際驅動雷射二極體之光訊號量測，所需用到的量測儀器如圖 4-1 所示，共包含產生 10-Gb/s PRBS 訊號用的 Agilent N4901B Serial BERT、以及光訊號測試之 Agilent 11982A O/E converter 和接收電訊號產生信號眼圖之 Agilent 86100B 寬頻示波器，除此之外在量測高頻網路參數部分則是利用 CIC 所提供之高頻量測網路分析儀 Agilent 8510C VNA(~40GHz)量測至 15GHz 的反射損失，我們藉由以上儀器量測所得出之眼圖與反射損失可以驗證這次所設計之晶片是否正常工作、電路動態特性表現以及主動式終端匹配的效能。

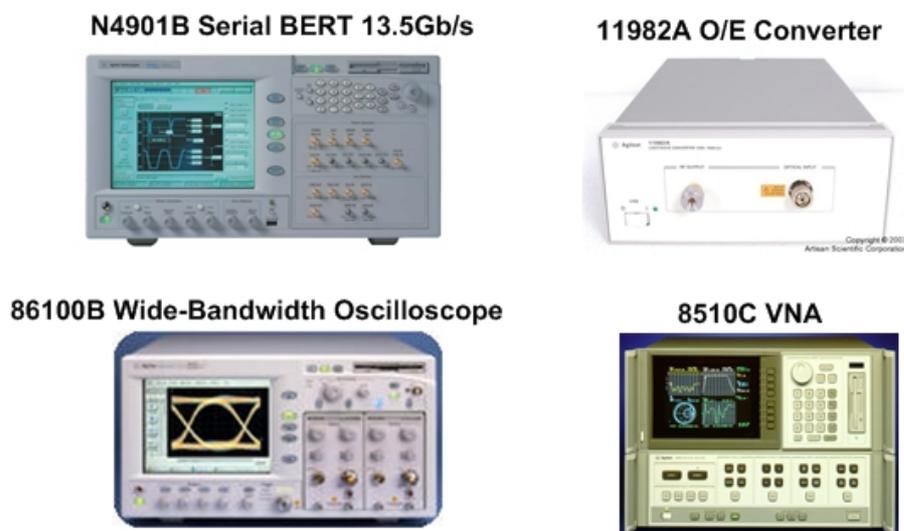


圖 4-1 量測儀器

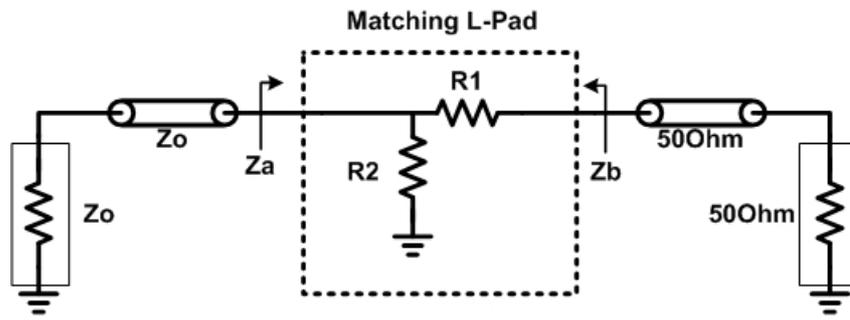
4-2 晶片量測

高速通訊電路的設計中，印刷電路板設計的好壞與否往往是量測結果是否能符合模擬結果的關鍵，因此在 Chip On Board 量測所需要考量的就是元件的選取以及焊接的部份對高頻信號的影響，我們這次晶片量測所使用的為 RO4003 四層板，分別為高頻信號層、GND、VDD、DC 信號層，以這樣子的分層可以做較好的信號路徑安排，減少信號間的干擾和雜訊，信號路徑上元件的部份皆用 0402 系列電阻電容，同時利用並聯來降低 SMD 元件的高頻效應，例如差動對輸出級為單端輸出驅動電路，另一端則必須加上兩個 50 歐姆並聯的 0402 電阻來做為終端阻抗匹配且達到平衡的作用，在晶片外去耦電容部分也採用 0402 0.22 μ F 焊接在正面，較小尺寸的電容除了可以讓高頻效應減小之外也可以使得去耦電容更接近晶片偏壓點，來達到較理想的去耦效果。焊接的部份則必須盡量減少焊錫的用量來降低焊錫對高頻信號的影響。

晶片電源供應的部份我們是參考商用雷射二極體晶片測試板(如:Maxim 3439 EVKIT)的方法，透過一個 LC 網路組成的 supply filter 濾掉電源供應器的雜訊，提供印刷電路板上一個較穩定的直流電壓源，如此我們才可量測到較準確的電路特性。各個部份的量測細節與結果，以下將逐一詳細說明。

4-2-1 電訊號量測

在高速雷射二極體驅動器的電訊號量測上，通常會面臨輸出端 25 歐姆阻抗系統與示波器 50 歐姆儀器阻抗系統的轉換，使用 L 型匹配網路(Matching L-Pad)來做為匹配介面是許多論文以及商用晶片[19][22]用來解決阻抗轉換問題的方法，L 型匹配網路如圖 4-2 所示，當我們設計 $R_1=35.35$ 歐姆、 $R_2=35.36$ 歐姆時，雷射二極體輸出端看見的阻抗 Z_a 變為 25 歐姆，從儀器端看入的阻抗 Z_b 則是 50 歐姆，因此就形成雙向的阻抗匹配，同時輸出驅動電流信號到示波器會衰減至 29%左右，藉由這樣的關係，我們在量測時可由示波器顯示的信號回推輸出調變電流。



$$Z_o < 50\Omega, R_1 = \sqrt{50(50 - Z_o)}, R_2 = \frac{50Z_o}{R_1}$$

圖 4-2 L 型匹配網路

圖 4-3 為我們電性量測所使用的印刷電路板照像圖與測試系統設置圖，輸出端由 0402 電阻並聯組成 L 型匹配網路將 25 歐姆阻抗系統轉換為 50 歐姆系統以避免路徑上造成的反射影響訊號的品質。量測時我們利用可變電阻將晶片上的直流偏壓點調整至設計時的值，並將輸入訊號單端振幅 600mV_{pp} 9.953Gbps $2^{31}-1$ PRBS 送入雷射二極體驅動器去切換電路輸出調變電流信號，輸出端則由 Bias-Tee 提供電流偏壓以及交流耦合輸出調變電流至 86100B 示波器並且將訊號疊成眼圖來觀察，同時藉可著示波器上顯示的訊號大小來微調偏壓狀態 (Vmod) 到我們希望測試的狀態下，輸出信號的動態特性可利用 86100B 示波器內建功能量測輸出訊號眼圖的上升時間、下降時間以及抖動量，透過這樣的量測可以看出晶片本身的效能與特性，是一般常用來比較雷射二極體驅動器效能的方法。

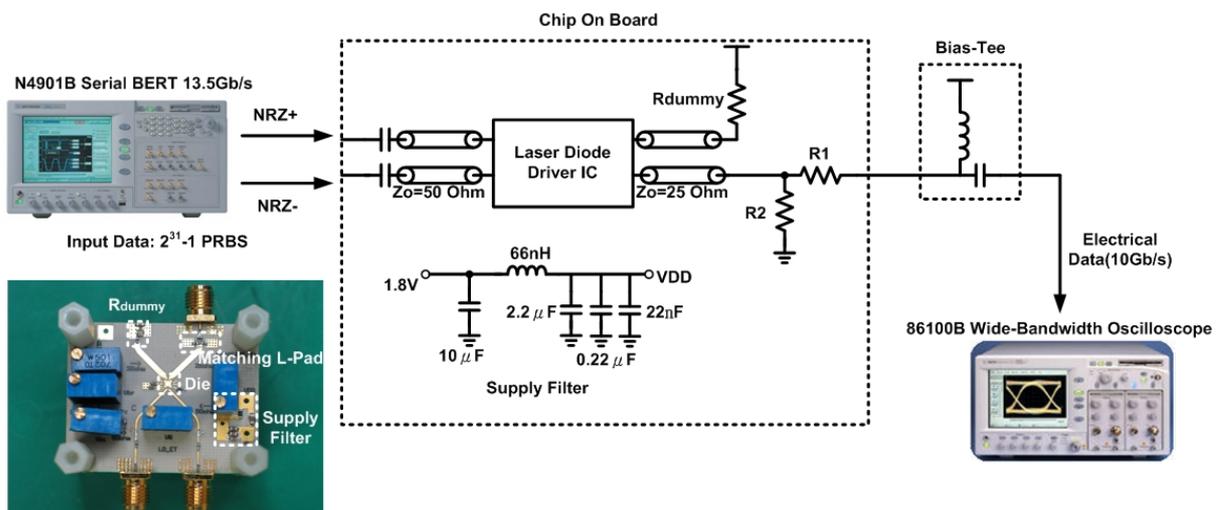


圖 4-3 電性測試 PCB 與量測設置圖

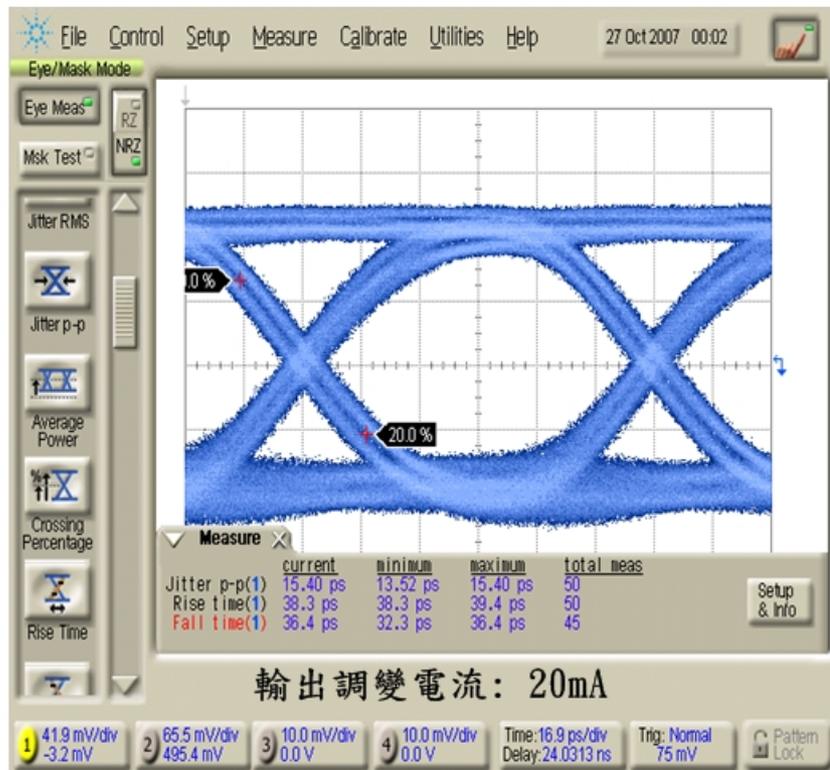
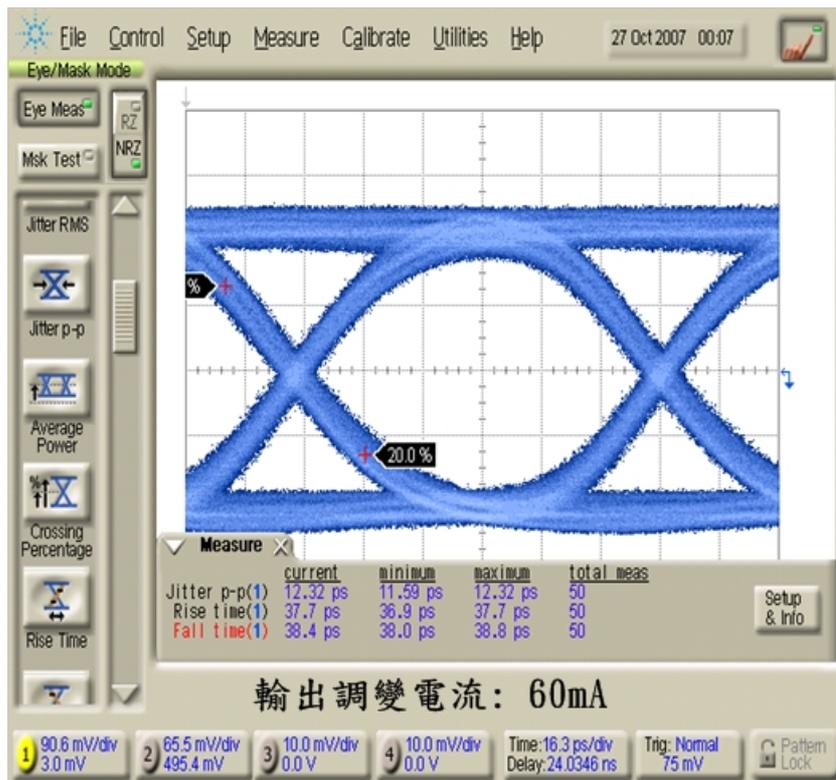


圖 4-4 不同輸出調變電流下電訊號量測眼圖

圖 4-4 為電性量測的結果，如同原先所設計的情況，在最大輸出調變電流 60mA 狀態下可以得到最好的電路效能，所量測出之峰對峰值信號抖動 $Jitter_{(pk-pk)}$ 可低於 13ps，上

升時間與下降時間亦可達到 38ps 的水準。相對於最佳操作點，當我們降低輸出調變電流時，輸出端點電壓隨著通過 Bias-Tee 7 歐姆電阻與 L 型匹配網路直流偏壓電流的減小而明顯上升，同時造成主動式終端匹配電路偏壓電壓的上升讓主動式終端匹配阻抗偏離所設計的匹配狀態，因此輸出信號在 20mA 時顯得較 60mA 差。

4-2-2 反射損失量測

通常使用網路分析儀來測試印刷電路板上待測物的射頻特性時，必須額外使用去碳化(De-Embedding)技巧等校正程序來修正誤差，目的在使量測參考平面平移至待測物端以獲得準確之結果，因此為了量測出本電路真實的反射損失特性，我們使用參考板做校正去掉 SMA 接頭、板上傳輸線或者是 L 型匹配網路的影響，並且將量測結果與模擬結果做比較分析以得到較合理的散射參數量測結果。

以下將仔細介紹我們的量測過程，首先我們利用 86100B 示波器的時域反射(Time Domain Reflection, TDR)模組實際產生一個快速波型打入待測物，藉由觀察反射波型來驗證電路的功能，圖 4-5(a)為一個參考板的時域反射測試結果，這個參考板具有與雷射二極體驅動器輸出端到 SMA 接頭相同狀況的路徑，包含相同長度的 25 歐姆傳輸線、L 型匹配網路以及 SMA 接頭，同時在終端也接上 0402 系列 25 歐姆電阻做測試，藉此我們可以觀察反射波時域上的延遲來定位出雷射二極體輸出端的位置，以方便接下來電路的實際測試。從圖內參考版的測試結果中可以清楚分出 SMA 接頭的位置與終端電阻的位置，以及接上終端電阻的狀況下反射波明顯被吸收而不再次反射的情形，同樣的，圖 4-5(b)為雷射二極體驅動器輸出端的測試結果，我們可以看見電路不供應電源時，輸出端阻抗視同開路而產生反射，接著打開供應電源且主動式終端匹配電路偏壓在剛好匹配傳輸線阻抗狀態下時，電路會發揮終端匹配功能而不產生反射波。

雖然時域反射量測結果可以經由進一步處理轉換至頻率軸上去求出散射參數、反射損失等射頻特性結果，但前提是傳輸路徑必須夠長來完全分出不同連續處上的反射，並且打入信號的速度也決定解析出的頻寬可以到多大，在許多不確定因素的考量下，我們還是決定以網路分析儀直接量出的散射參數來表示電路的高頻特性。



(a)



(b)

圖 4-5 時域反射測試結果

我們量測反射損失的方法採用 50 歐姆系統參考板與電性測試板做測試，也就是板上的傳輸線一直到 SMA 接頭皆為 50 歐姆，因此量測結果不包含 L 型匹配網路的影響，量測高頻參數前需經由參考板之 OSL 校正步驟將參考平面移至雷射二極體驅動器輸出端，校正步驟則依序如下，OPEN 部份我們讓想要量測的參考平面開路，SHORT 部份為了較接近理想短路，而將一段同樣厚度、寬度也就是同樣阻抗值的銅箔傳輸線接在參考平面與 GND 之間，LOAD 部份為了減少高頻效應達到很好的參考標準值，我們使用 2 個 0204 系列 100 歐姆並聯作為負載，最後可量測出 50 歐姆負載系統下的散射參數並且使用第二章所介紹的網路參數轉換方法，透過 Z 參數轉換成 25 歐姆系統下的散射參數即可得到反射損失。

此實驗上必須非常小心的是 OSL 三個步驟上造成的差異與影響，因此我們使用一塊板子完成 OSL 的校正就是希望減小去炭化步驟上各個 SMA 接頭之間的誤差、不同印刷電路板上元件高頻效應誤差和傳輸線的影響，除此之外焊接的部份也需注意才能夠降低焊接點的影響到最低。我們最後採用此方法作為我們實驗的結果，主要的原因為路徑上並沒有匹配 L 型電阻網路的干擾，可以降低額外的誤差讓量測結果更加可信，量測上則使用 CIC 所提供可以量測到較高頻的網路分析儀 8510C (~40GHz) 量測到 15GHz，如圖 4-6 與 4-7 分別為不同輸出調變電流與輸入端分別提供 1.55V 與 0.85V 使電路在 ON 和 OFF 狀態下的反射損失結果，由圖中可看出在 10GHz 之前最差的反射損失約為 7dB 左右。

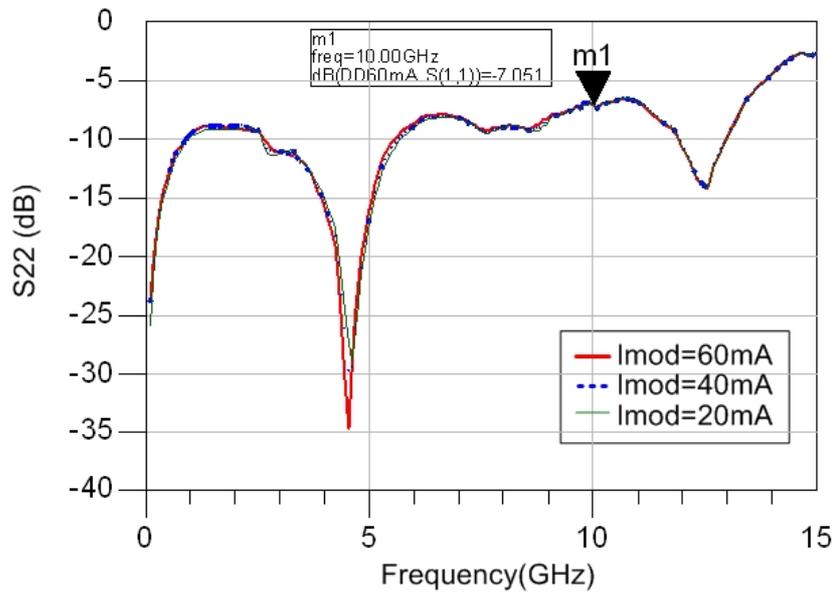


圖 4-6 不同輸出調變電流下的反射損失量測結果

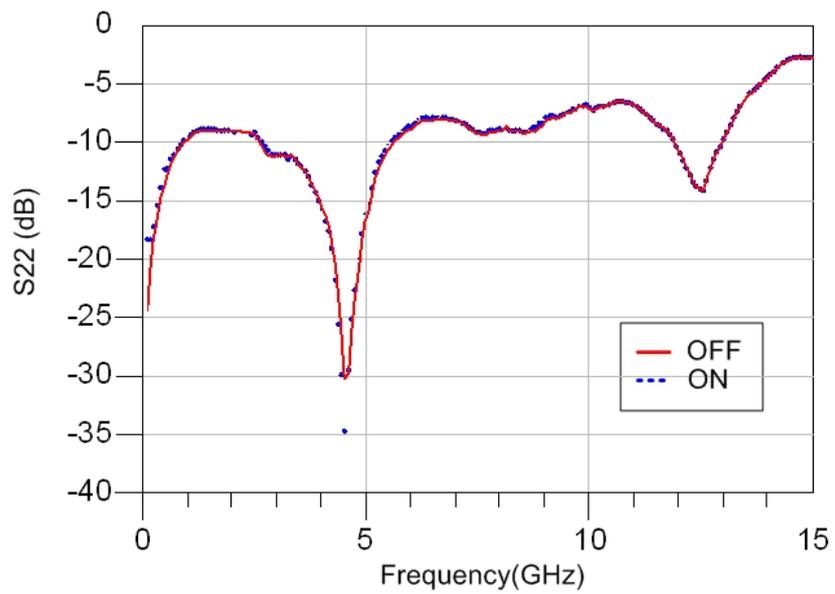


圖 4-7 在開關狀態下反射損失的量測結果

4-2-3 光訊號量測

圖 4-8 為我們光訊號測試所使用的雷射二極體規格表以及直接用 N4901B Serial BERT 送入測試訊號並用 O/E Converter 轉換出來的眼圖，主要為雷射二極體驅動器的光訊號測試參考用，在測試上我們使用的方法如圖 4-9 所示的光訊號測試設置圖，圖 4-10 為量測出的大輸出調變電流與小輸出調變電流光訊號量測眼圖。

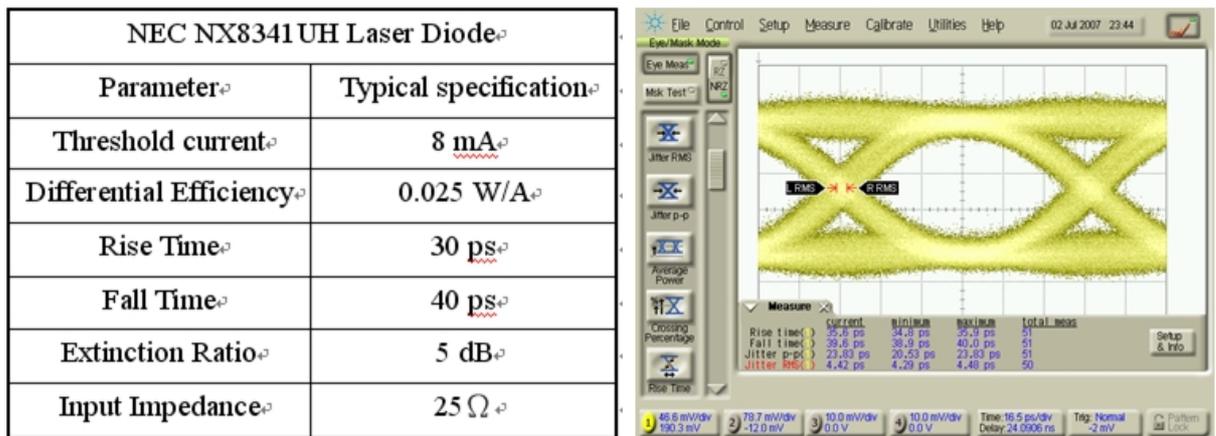


圖 4-8 NEC 雷射二極體規格與測試

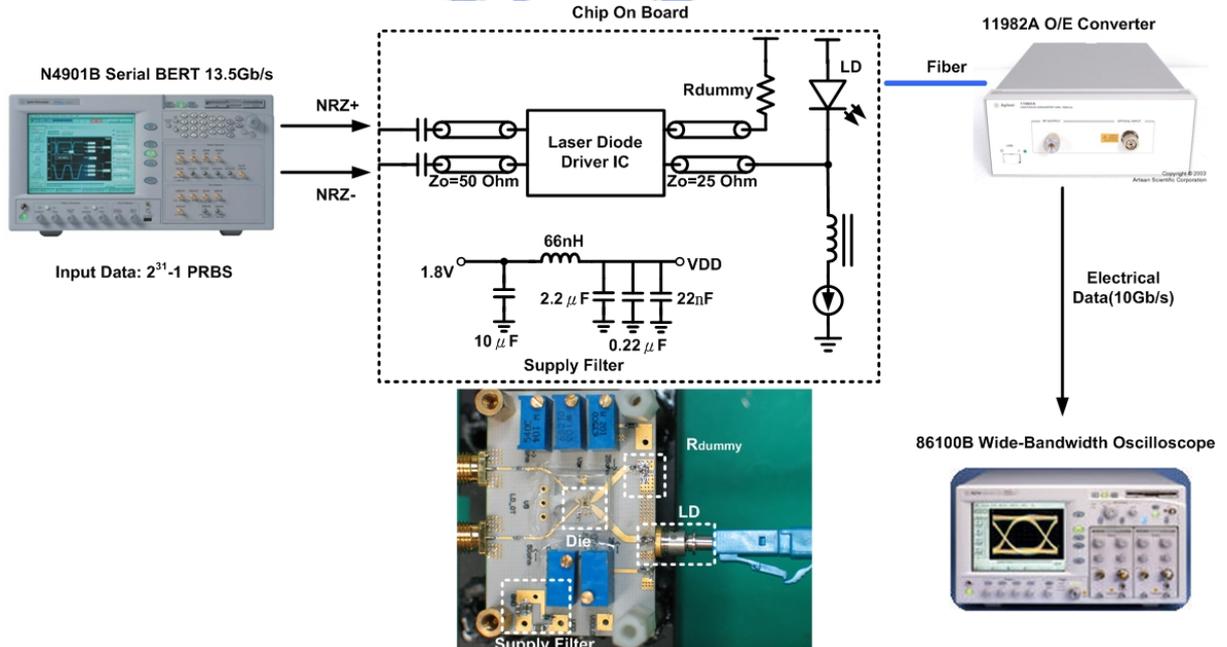


圖 4-9 光訊號測試 PCB 與量測設置圖

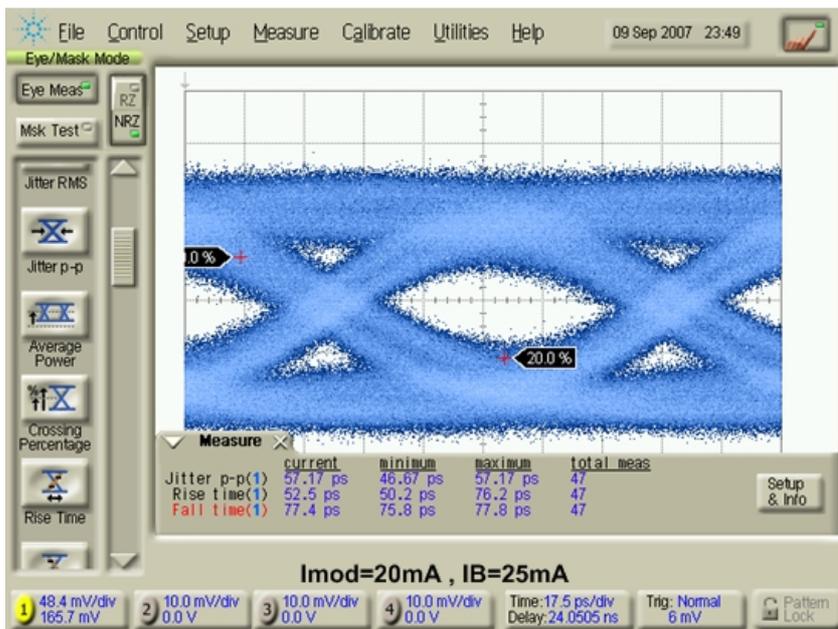
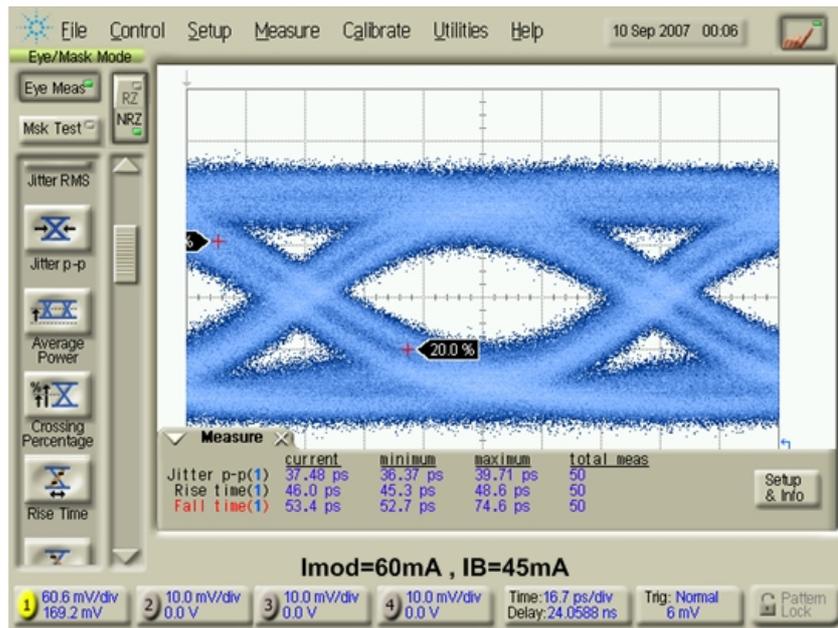


圖 4-10 光訊號量測眼圖

4-3 實驗結果摘要與比較

Specification	Simulation Result	Measurement Result
Data Rate	10Gb/s	10Gb/s
I _{mod} Range	20mA-60mA	20mA-60mA
Rise Time (20%-80%)	35ps	37.7ps
Fall Time (20%-80%)	35ps	38.4ps
Deterministic Jitter	<5ps	12.3ps
Return Loss	7.3dB	7dB
Power Dissipation	0.24W	0.24W
Die Size	-	0.76mm×0.61mm

表 4-1 電路效能規納表

Source	JSSC2001[16]	ISSCC2005[17]	This Work
Technology&supply voltage	GaAs pHEMT 0.25um, 5V	SiGe SOI bipolar 0.35um, 3.3V	TSMC CMOS 0.18um, 1.8V
Data Rate	10Gb/s	10Gb/s	10Gb/s
I _{mod} Range	20-100mA	10-80mA	20mA-60mA
Rise Time	20ps	28ps	38ps
Fall Time	20ps	27ps	38ps
pk-pk Jitter	N/A	8.5ps _(p-p)	12.3ps _(p-p)
Return Loss (DC to 10GHz)	14dB(On Wafer)	10dB(N/A)	7dB(COB)
Power	N/A	0.67W	0.24W
Die Area	N/A	1.5mm×1.5mm	0.76mm×0.61mm

表 4-2 電路效能比較

4-4 晶片照像圖

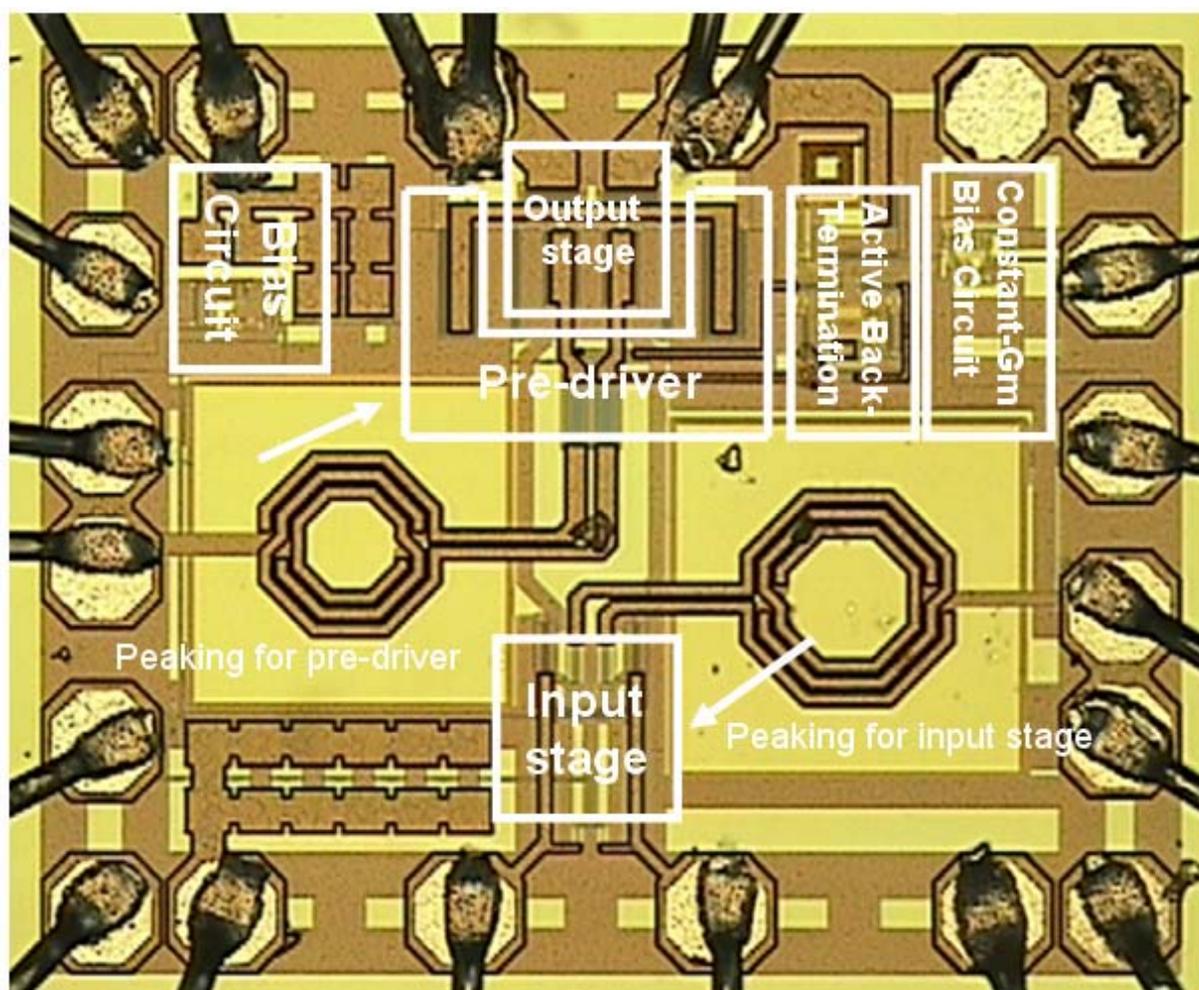


圖 4-11 晶片照像圖

4-5 結論

- (1) 在此篇論文中，我們提出了一個主動式終端匹配的架構，使得主動式終端匹配的概念可以突破以往架構上的限制實現於低電壓製程的 TSMC 0.18um CMOS，然而在實驗的過程裡，我們採用 COB 去量測這次所實現的晶片，導致為了量測真實電路輸出端的反射損失而遭遇了較大的困難與不確定性，我們也嘗試許多另外的去炭化方法，如 TRL 與 OSL 過程中使用 25 歐姆做為 Load 直接去量測 25 歐姆系統下的散射參數，但 TRL 需考量多個校正板 SMA 接頭間焊接的差異性以及計算傳輸線的誤差，因此在這些方法中，我們最後選取 50 歐姆系統並使用單一測試板來做 OSL 校正與

比較，希望可以降低實驗上的誤差量並求得較合理的量測結果。將來若有相關的研究以及充裕的量測時間，在量測高頻網路參數的方法上，與之前已發表架構的論文一樣採用 GSGSG 輸出端鉚墊來保留 On Wafer 量測的變通性是一個可以達到較精準量測結果且較簡單的方法。

- (2) 總結以上晶片量測的結果與模擬結果來分析，可以發現雖然我們試圖在輸出端、VDD、GND 端皆以 Double Bonding 來降低磅線電感效應，但實際觀察的結果卻始終無法達到模擬時的值，追究其原因為模擬時所考量的磅線電感值太低以及電路佈局時為了節省面積而沒有額外增加可以打線的鉚墊來降低磅線電感效應，使得磅線電感效應成為量測結果與量測結果差異的最大原因。
- (3) 主動式終端匹配電路直流偏壓隨著輸出調變電流偏移的問題在反射損失量測時並不明顯，原因為使用的測試版不包含 L 型匹配網路以及 CIC 較好的 Bias-Tee 可以在測試時讓輸出端穩定保持在 1.8V，但在量測不同電流下輸出眼圖時就會有明顯差異，差異性來自電性量測板包含的電阻網路造成直流位準的偏移量大於主動式終端匹配電路內恆定電阻所能穩定的狀況，因此若考量實際雷射二極體在不同電流下偏壓隨著改變的特性，如圖 4-12，直流偏壓回授電路必須加入雷射二極體驅動器去穩定主動式終端匹配電路的偏壓，讓終端匹配的效果更加穩定。

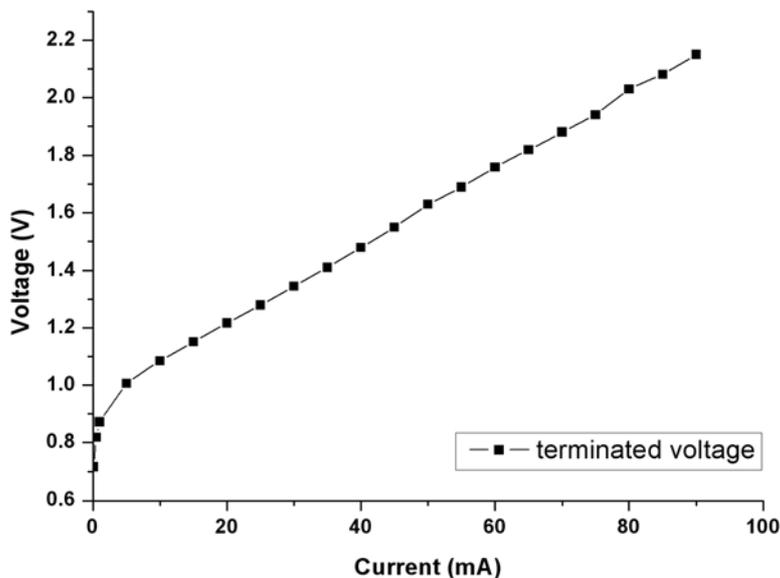


圖 4-12 雷射二極體 I/V 曲線圖

第五章

討論與未來展望

此篇論文所提出之架構，我們經由晶片實現並且以印刷電路板上的量測來驗證其功能，且量測結果包含電性量測、反射損失參數、以及實際的光訊號測試結果也證實了我們的理論，然而在設計與電路驗證上雖力求謹慎與考慮周詳，但畢竟還是有未盡全功之處，在此我們提出將來能夠努力的方向與目標。

一個完整的雷射二極體驅動電路中，自動功率控制(automatic power control, APC)迴路也是另外一個很重要且熱門的課題，特別是在以降低建置成本為目標的突爆式被動光纖網路系統傳送機中，電路功能為透過單一迴圈控制偏壓電流穩定平均輸出功率或是雙迴路同時進行偏壓電流和輸出調變電流的控制，目前已有許多相關論文發表在近幾年的國際期刊上[23][24][25]，然而在國際標準上對於各傳送速度下的鎖定時間有其時域上的規範和限制，使得在 10Gb/s 以上高速雷射二極體驅動電路的功率控制電路更加難以設計[26]，其最主要的瓶頸為雷射二極體內部本身監控光二極體(Monitor-PD)負載電容過大造成控制迴圈頻寬不足而無法追蹤並鎖定功率於固定的大小，故我們未來努力的目標便是希望主動匹配架構能夠實現於爆模式雷射二極體驅動電路中，而且同時能夠克服目前功率控制方面研究的困難之處將傳送資料速度提升到更高速。

參考文獻

- [1] M. Mokhtari, T. Swahn, R. H. Walden, W. E. Stanchina, M. Kardos, T. Juhola, G. Schuppener, H. Tenhunen, and T. Lewin, "InP-HBT chip-set for 40Gb/s fiber optical communication systems operational at 3V," *IEEE J. Solid-State Circuits*, vol. 32, pp. 1371-1383, Sep. 1997.
 - [2] M. Lang, Z. Wang, Z. Lao, M. Schlechtweg, A. Thiede, M. Rieger-Motzer, M. Sedler, W. Bronner, G. Kaufel, K. Kohler, A. Hulsmann, and B. Raynor, "20-40Gb/s 0.2 μ m GaAs HEMT chip set for optical data receiver," *IEEE J. Solid-State Circuits*, vol. 32, pp. 1384-1393, Sep. 1997.
 - [3] Gerd Keiser, "Optical Fiber communications", McGraw- Hill, 2002.
 - [4] John Gowar, "Optical Communication Systems", Prentice Hall, 1993.
 - [5] Behzad Razavi, "Design of Integrated Circuits for Optical Communications", McGraw- Hill, 2003.
 - [6] S.O. Kasap, "Optoelectronics and Photonics: Principles and Practices", Prentice Hall, 2001.
 - [7] "Interfacing Maxim Laser Drivers with Laser Diodes", Application Note of MAXIM, 2001.
 - [8] "A Introduction to Jitter in Communications Systems", Application Note of MAXIM, 2003.
 - [9] "Single-Ended and Differential S-Parameters", Application Note of MAXIM, 2001.
 - [10] Devendra K. Misra, "Radio-Frequency and Microwave Communication Circuits", John Wiley & Sons, 2001.
 - [11] H.-M. Rein et al., "A Versatile Si-Bipolar Driver Circuit with High Output Voltage Swing for External and Direct Laser Modulation in 10Gb/s Optical-Fiber Links," *IEEE J. Solid-State Circuits*, vol. 29, pp. 1014-1021, Sept., 1994.
 - [12] H. Ransijn et al., "A 10-Gb/s Laser/Modulator Driver IC with a Dual-Mode Actively Matched Output Buffer," *IEEE J. Solid-State Circuits*, vol. 36, pp. 1314-1320, Sept., 2001.
 - [13] Seán Morley, "A 3V 10.7Gb/s Differential Laser Diode Driver with Active Back-Termination Output Stage", In ISSCC Dig. Tech. papers, pages 220-221, Feb. 2005.
-

- [14] E. Ayranci et al., "45% Power Saving in a 0.25 μ m BiCMOS 10Gb/s 50 Ω -Terminated Packaged Active-Load Laser Driver", In ISSCC Dig. Tech. papers, pages 552-553, Feb. 2007.
- [15] C.T. Armijo, R.G. Meyer, "A New Wide-Band Darlington Amplifier," *IEEE J. Solid-State Circuits*, vol. 24, pp. 1105-1109, Aug. 1989.
- [16] Nicolson, S. and Khoman Phang, "Improvements In Biasing and Compensation of CMOS OPAMPS" , in *Proc. IEEE ISCAS 2004*, pp.665-668
- [17] T. H. Lee, "The Design of CMOS Radio-Frequency Integrated Circuits," Cambridge University Press, New York, NY, 1998.
- [18] S. Galal, B. Razavi, "40Gb/s Amplifier and ESD Protection Circuit in 0.18 μ m CMOS Technology", In ISSCC Dig. Tech. papers, pages 480-481, Feb. 2004.
- [19] S.Galal, B. Razavi, "10Gb/s Limiting Amplifier and Laser/Modulator Driver in 0.18 μ m CMOS Technology", In ISSCC Dig. Tech. papers, pages 188-189, Feb. 2003.
- [20] Jaeha Kim et al., "Circuit Techniques for a 40Gb/s Transmitter in 0.13 μ m CMOS", In ISSCC Dig. Tech. papers, pages 150-151, Feb. 2005.
- [21] N. M. Nguyen and R. G. Meyer, "Si IC-compatible inductors and LC passive filters," *IEEE J. Solid-State Circuits*, vol. 25, pp. 1028-1031, Aug. 1990.
- [22] ADN2525, *10.7 Gbps Active Back-Termination, Differential Laser Diode Driver, Data Sheet*, Analog Devices Inc., 2005.
- [23] E. Sackinger, Y. Ota, T. J. Gabara, W. C. Fischer, "A 15-mW, 155-Mb/s CMOS Burst-Mode Laser Driver with Automatic Power Control and End of Life Detection," *IEEE J. Solid-State Circuits*, vol. 35, no. 2, Feb 2000.
- [24] J. Bauwelinck, W. Chen, D. Verhulst, Y. Martens, P. Ossieur, X.-Z. Qiu, J. Vandewege, "A High-Resolution Burst-Mode Laser Transmitter With Fast and Accurate Level Monitoring for 1.25Gb/s Upstream GPONs", *IEEE J. Solid-State Circuits*, vol. 40, no. 6, JUN. 2005.
- [25] X.-Z. Qiu, P. Ossieur, J. Bauwelinck, Y. Yi, D. Verhulst, J. Vandewege, B. D. Vos, P. Solina, "Development of GPON Upstream Physical-Media-Dependent Prototypes," *IEEE J. LIGHTWAVE TECHNOLOGY*, vol. 22, no. 11, Nov. 2004.
- [26] Day-Uei Li, Chia-Ming Tsai, "A 10Gb/s Burst-Mode/Continuous-Mode Laser Driver with Current-Mode Extinction-Ratio Compensation Circuit", In ISSCC Dig. Tech. papers, pages 242-243, Feb. 2006.

附錄一

Design Parameters			
MOSFET	W/L($\mu\text{m}/\mu\text{m}$)	R/L/C	Value
M_1/M_2	159/0.18	R_{p1}/R_{p2}	43 Ω
M_{b1}	160/0.5	L_{s1}/L_{s2}	0.9nH
M_3/M_4	281/0.18	R_{p3}/R_{p4}	25 Ω
M_{b2}	473/0.5	L_{s3}/L_{s4}	0.7nH
M_5/M_6	368/0.18	$R_t(\text{external})$	25 Ω
M_{b3}	1126/0.5	*	*
M_{a1}	132/0.18	R_g	400 Ω
M_{a2}	216/0.18	$L_g(\text{stack})$	3.78nH
M_7/M_8	60/0.18	R_s	162 Ω
M_{b4}/M_{b5}	33/0.5	C_s	0.12pf
M_{s1}	1.5/0.5	$R(\text{external})$	2k Ω
M_{s2}	4/0.5	*	*
M_{s3}/M_{s4}	18/0.5	*	*

簡歷

學生邱茂成,性別:男,出生於民國 71 年 7 月 31 日,台灣省新竹市,自 1998/9~2001/7 畢業於新竹高中,完成高中課程後於 2001/9~2005/7 畢業於國立中興大學電機工程學系,再於 2005/9~2007/12 完成研究所課程,畢業於國立交通大學電子工程研究所。

論文題目為

使用 $0.18\mu\text{m}$ 互補式金氧半製程設計之主動式終端匹配 10-Gb/s 雷射二極體驅動器

A 10Gb/s Laser Diode Driver with Active Back-Termination in $0.18\mu\text{m}$ CMOS Technology

指導教授: 蔡嘉明 教授

