

Chapter 1

Introduction

在現階段的通訊網路中，頻寬的需求量隨著時間而日益增加。為了解決頻寬不足的問題，“全光(all-optical)網路”可能是現階段解決頻寬不足的唯一一種最好解決方法。在這次我們的研究中，我們把焦點放於環形拓撲。在我們研究的網路架構中，主幹網路是由單一光纖網路所環繞而成的環狀拓撲，並且連結了許多的 nodes，各個 node 彼此間訊號的傳遞是單一方向(uni-direction)的，也就是說信號是繞著順時針或是逆時針傳遞。而各個 node 又透過數條光纖連結到基地台(base-stations (BS))。在我們設計的網路架構中，基地台可透過 ROF(radio over fiber)[13,14,15 and 16]技術來接收無線訊號，並且快速的將信號直接送往主幹光纖網路。而這些我們所設計的整體網路架構，將在之後的章節有更詳細地介紹。

光纖網路擁有極佳的特性，其一是它具有極大的容量(capacity)可達到“Terabits per second”，其二是它擁有極小的錯誤率(bit error rate)，大約是 “ $10^{-12} - 10^{-16}$ ”。在擁有如此極佳的特性下，工程師便發展了“Wavelength-Division Multiplexing”(WDM) [8]的技術。為了實現WDM，工程師發明了“Individual Wavelength Switching”(IWS) [1]的硬體設備，但是它需要使用高成本的“wavelength sensitive”元件，

與在electronic domain下進行較為複雜的控制。

為了達到降低通訊網路成本的目的，名為“Photonic Slot Routing (PSR)”的方法被提出了，而此種方法可以在[1, 2, 3, 4, 5, 6 and 7]這些文獻中找到相關的資料。使用低成本的“wavelength-insensitive”元件，來解決 Wavelength Sensitive Switching (WSS)所造成系統成本升高的問題。

使用 PSR 會產生一項問題，原因在於要放上 photonic slot 的所有封包必須是傳到相同的 destination node。其中第一個被放入 photonic slot 的封包，將會決定整個 photonic slot 的 destination node。這樣的方式不利於環狀網路的頻寬配置，所以在環形拓撲中 PSR 一般採用 pre-allocating 的頻寬分配，這可以在[9]找到相關的資料。在本次研究中，我們以達成動態頻寬分配為目標，針對這一點，問題已經由降低成本轉移到，找出一種建立於 PSR 的有效演算法或方法讓 PSR 可以用動態頻寬配置的方式實現在環狀拓撲上。

造成 PSR 無法在環形網路上做即時傳輸的最大原因是在於它的 destination node constrain。首先必須將這個限制拿掉，讓所有擁有可用波長的封包都可以放上 photonic slot 即便是它們的 destination node 都不相同。但這依然會產生出一些問題，此問題就是這樣的方法會讓整個系統的使用率降低進而拉高系統整體封包的遺失率。而為了解決

這些衍生出來的問題，我們也提出了相對應的解決方案，那就是在各個 switching node 加入 photonic slot delay lines。

我們稱此種方法為“Dynamic Slot Scheduling System (DSS)”，當系統負載增加時，透過 photonic slot delay lines 來達成動態頻寬調整。當系統負載由低至高時，DSS 也會隨著系統負載自動產生新的 photonic slot 來增加頻寬，但又不會破壞整體網路傳輸的平衡。此外我們希望能夠藉著 DSS 這套系統，提供簡易的 QoS 服務。而詳細的問題與我們如何透過這個裝置來提高效能都在之後的章節有清楚地介紹，並且在最後有模擬結果的圖表相對應。

在此系統中，封包的 buffer 採用 optical delay lines。這些 packet delay lines 與 slot delay lines 的增加，對整個系統有不同的影響，增加多餘的 packet delay lines 並無法提升系統整體的使用率，然而增加適當數目的 slot delay lines 對整體的系統效能提升不少，詳細的原因我們也會在後面的章節說明。

Chapter 2

Background

2.1 Wavelength Sensitive Switching

在我們的研究中，我們的目標是達成“全光(all-optical)網路”，也就是訊號是以全光的形式在光纖網路中由 source 傳到 destination，不會進行光電轉換。“全光(all-optical)網路”可以解決目前頻寬不足的問題，其原因是電子訊號有它的缺點與瓶頸，而這些缺點來自於 electronically switching nodes。此外若不是使用全光纖網路的話，當光訊號進入 electronically switch 時，需要進行兩次的光、電轉換，也就是必須先把光的訊號轉換為電的訊號；在離開交換機時又要將電的訊號轉換成為光的訊號。這樣來來回回的轉換，造成拖慢網路速度的其中一種因素。所以說“全光(all-optical)網路”能夠帶給整個網路系統最快的速度。根據上述之要求，網路中的 switching node，它的封包 buffer 必須採用 optical delay lines，而且為了能夠達到降低系統成本與複雜度，這些 optical delay lines 是最為傳統的 optical delay lines 亦即他們不具有 feed-back 的功能。

為了達成“全光(all-optical)網路”與明白所有演算法之優缺點，讓我們先回顧所有方法的流程與演進。首先是 WSS (Wavelength Sensitive Switching)的技術，它對光纖網路頻寬的利用，提供一種很

有效率的使用方式。

在此種技術中，光的波長被分為數種不同的頻道；也因此各個頻道可在不同的波長中獨立運用。為了實現這項技術，工程師發明了“Individual Wavelength Switching” (IWS) [1]，而各個 IWS nodes 需要有“wavelength-sensitive”設備來實現這種技術。每一個 IWS node 系統會將光纖 de-multiplexing & multiplexing，只要有可以使用的波長便將封包送上，徹底利用每一段波長，所以此法的頻寬利用率極佳，提供了一個極為有效率的方式來使用光纖中的頻寬。但是相對的，它必須付出高成本的代價，因為在 IWS node 裡使用價格較為昂貴的“wavelength-sensitive”元件。

確實，它可以達到 WSS 的要求，但是相對的它也有一些不可忽視的缺點。其中一項缺點是 IWS node 必須在 electronic domain 下進行 header detection 及 processing。這樣一來勢必在 electronic control，以及封包之 header 的處理上，產生額外的負擔。而 WSS 的另一個缺點來自於，波長中的封包在透過進行交換時，需要把所有的波長做 de-multiplexed & multiplexed 的動作。所以 IWS nodes 需有特定的設備和電子控制才能對各個不同的波長進行交換。透過之前所描述的缺點，我們可以清楚地發現到，WSS 這樣的一個解決方法所需的成本是相當昂貴的。在於 IWS nodes 必須將大量的

“non-integrable”設備整合在一起。此外為了補償相互連之間接所產生的 losses 我們必須在各個 IWS node 中設置 optical amplifier。也因此我可以了解到，初始化這些 IWS nodes 所需的成本是相當高的。

此外在基地台(base-station)的傳送器(transmitter or Tx)方面，所有的系統都是一率使用“tunable transmitter”，因為這樣才可把波長調變至所需的頻帶。然而在基地台裡面的接收器(receiver or Rx)方面，則有“tunable receiver”與“fixed receiver”之分別，這兩者的差別我們在本節的下一段介紹。就 WSS 技術而言，“tunable receiver”大大的提升系統的頻寬使用率，並且明顯的降低封包的遺失率，因為它在頻寬使用上不必受限於，封包一定要使用 destination 基地台所特定對應的波長，只要是空的波長就可任意使用。而使用“fixed receiver”就受到這方面的限制；所有的封包要傳送都必須使用 destination 基地台所特定對應的波長，如此一來頻寬的使用就受限很多，可以預期地封包遺失率會上升；頻寬使用率會下降。當然“tunable receiver”對系統成本所造成的負擔會大很多，顯而易見的在成本與效能之間常常會出現兩難的情況。

接下來讓我們來對 fixed receiver 與 tunable receiver 在系統上所造成的差異，進行說明與比較。其中使用 fixed receiver，在任一對基地台間，數據封包可以藉著 source 端的 tunable transmitter 調整至

destination 端基地台所相對應的波長。如此，當 photonic slot 到達 destination node，路由器就可以藉著波長判斷何者是這個封包的 destination base-station 並直接送達目的地。而若是使用 tunable receiver，source 端的 transmitter 可以把封包調整至任何一條無人使用的波長來傳送，的確這樣一來整個 slot 的利用率會提升，但是我們就需要使用另一個裝置來偵測封包的 destination base-station 與封包位在哪一條波長最後再進而接收。從上述我們可以輕易的發現到，tunable receiver 裝置的成本是明顯高於 fixed receiver，而它在控制上也更為複雜。所以也許它在效能上比 fixed receiver 更好，但是我們依然決定採用 fixed receiver，當然另一方面依舊是成本上的考量。此外受限於 PSR 演算法決定 destination node 的限制，使用 tunable receiver 裝置對系統效能並沒有特別明顯的改善，而這個我們可以在後面章節中的系統比較圖表得知。

2.2

Photonic Slot Routing (PSR)

為了降低整體系統在成本上的負擔，我們帶入了 PSR (Photonic Slot Routing) 的概念，PSR 有一定的潛力來解決上述技術所產生的限制與有效的降低 IWS nodes 所造成的高成本問題。PSR 演算法是在網路中的 PSR node 使用低成本的“wavelength-insensitive”元件，避免使用高成本且控制較為複雜的“wavelength sensitive”設備，在 PSR 的概念中我們將 photonic slot 視為一個個體單位來傳輸。

PSR 的數據與訊息被放置在名為“photonic slot”的波長中，photonic slot 是由 time slot 所構成的，每一個 photonic slot 再透過所有的波長來做校準。所以我們也可以視 PSR 為一種近似 time-slotted WDM 的技術。每一個 photonic slot 都是一個獨立的個體，它被視為一種單一“wavelength-transparent”的單位來做交換。建構在此概念下的網路，在處理“wavelength-sensitive”資料數據時，可以透過“wavelength-insensitive”，此種快速的光訊號技術來進行交換。而且經由 PSR 的概念，在 optical switching nodes 必須處理 per-wavelength switching 所需要的高成本裝置之問題也可以被解決。

因此在 PSR 系統中，我們就可以使用低成本的“wavelength insensitive”設備，並且降低整套系統控制的複雜度。而可以降低複雜度的原因，是因為我們只需對整個的 photonic slot 視為處理單位，


且不須對單一的波長做 multiplex & de-multiplex 的動作。而 PSR 網路是藉由著光纖連接著各個 PSR nodes 所組成的，並且時間將被切分為等週期的 time slot。每一個 time-slot 都是一個單一的單位個體，在 time-slot 中每一段波長都可以裝載一個固定長度的封包，而封包就是藉由這些 time slots 來傳送。所以說 PSR 網路非常適用於相同封包大小的網路，例如常被提及的“ATM”網路。

也由於 PSR 類似於 TDM 系統，所以系統中的 time slots 需要透過波長來達到同步化，也就是所有的波長需被校準對齊，而 time slots 需被切割完整讓他們之間不會出現膺頻和同步不完整的效應，而這麼做也是避免封包間相互干擾並且因而產生錯誤。我們稱這些 time slots 為 photonic slots，他們也是 PSR 系統中基本的傳輸單位。因此系統中的 PSR nodes 要具備可以處理這些 photonic slots 的硬體設備和功能，PSR nodes 必須可以將 photonic slots 作為一個單一獨立的單位來進行路由及交換。PSR nodes 中包含有 non-blocking space photonic slot switch，它便是負責用來交換 photonic slots 的硬體設備，它會對每一個 photonic slot 作為單位進行控制並交換到目的的埠。所有進入 PSR nodes 的 photonic slots 將透過它們被偵測、交換並且路由至 destination node。另外這些 photonic slots 將被要求同時離開已達到同步化，而且它們需要選擇到不同出口的埠，以免發生 photonic slots

相互之間的競爭與碰撞。

因為上述的各種原因，構成了PSR網路的另一個特性，就是 photonic slot中的所有封包，它們將透過同一條路徑被傳輸，並且傳送到相同的PSR destination node，而這個特性將成為我們接下來要介紹傳統PSR的一個缺點。此外詳細的控制協定可以藉由參考[3 and 4]這兩篇文章得到進一步了解，在這兩篇文章中對PSR的協定有非常清楚地描述。現在接下來，我們便是要討論傳統PSR概念所產生的限制 [1, 3, 4 and 9]與它會在環狀網路上做即時應用所產生的缺點。首先我們曾提到過，photonic slot中的所有封包，它們將透過同一條路徑被傳輸，並且傳送到相同的PSR destination node，而 photonic slot的 destination node是由第一個放入空 photonic slot的封包，這個封包的 destination node所決定。也就是說第一個被放入空 photonic slot的封包的 destination node就是整個 photonic slot的 destination node。接下來根據這個PSR路由概念，每一個封包是否可以被確實地傳送將在 source node被決定，只有在這個封包的 destination node 與進入PSR node的 photonic slot，和它的 destination node 相符合且有空的及可用的波長時，這個封包它才可以被傳送。也由於這個原因，即使一些封包的 destination node 在這個 photonic slot所經的路徑上，但是它們的 destination node並不相同，它們依舊不可以被傳送。接著就有學者針

對架構於PSR概念下的環狀網路，提出一個解決方法，但是它無法達到動態頻寬配置，相反的它使用一種pre-allocation的演算法，稱為Slot Pre-Assignment (SPA) [9]，來解決相同destination node 在環狀拓撲而產生的問題。SPA演算法包含兩個重要的步驟：1). the Capacity Allocation (CA) step, 2) the Slot Scheduling (SS) step，而且在 [5] 這篇文章中有提到photonic slot 所具備的形式 (Figure 1)。而就我們先前所提到過的，SPA演算法也是有它本身限制所造成的缺點，那就是它無法應用於即時網路上。因為所有被傳送的封包都必須經過pre-allocation，以及所有網路上的photonic slot也都會先經過pre-assignment的步驟。所以在這樣的網路系統下，就無法提供即時的服務，而這也是我們研究的課題之一，我們希望能夠克服這個議題，讓我們的這套網路系統能達到即時應用的需求與動態頻寬配置。



λ_0	Slot Header			Padding
λ_1	Used	Sub-Header	Data	
λ_2	Non-Used	Sub-Header	Data	
λ_3	Non-Used	Sub-Header	Data	
λ_4	Used	Sub-Header	Data	
λ_5	Used	Sub-Header	Data	

Figure 1: Format of a photonic slot

2.2-1 Switching Node Architecture of PSR

在此介紹PSR Node架構，之後我們所設計的DSS系統中，它的Node也是由PSR Node來改變與設計。在已被提供的技術下，PSR Node包含基本的光學設備與可以實現PSR概念的功能，如：coping、merging以及switching。在Figure 2中顯示出可能的PSR node架構，每一個PSR node都包含有“slot detector(SD)”、“wavelength-insensitive photonic slot switch”、“optical delay-line packet buffers”（將來到source PSR node的封包保留住）、“optical delay-line buffers”（將來到PSR node的slot調整延遲以達到同步）。

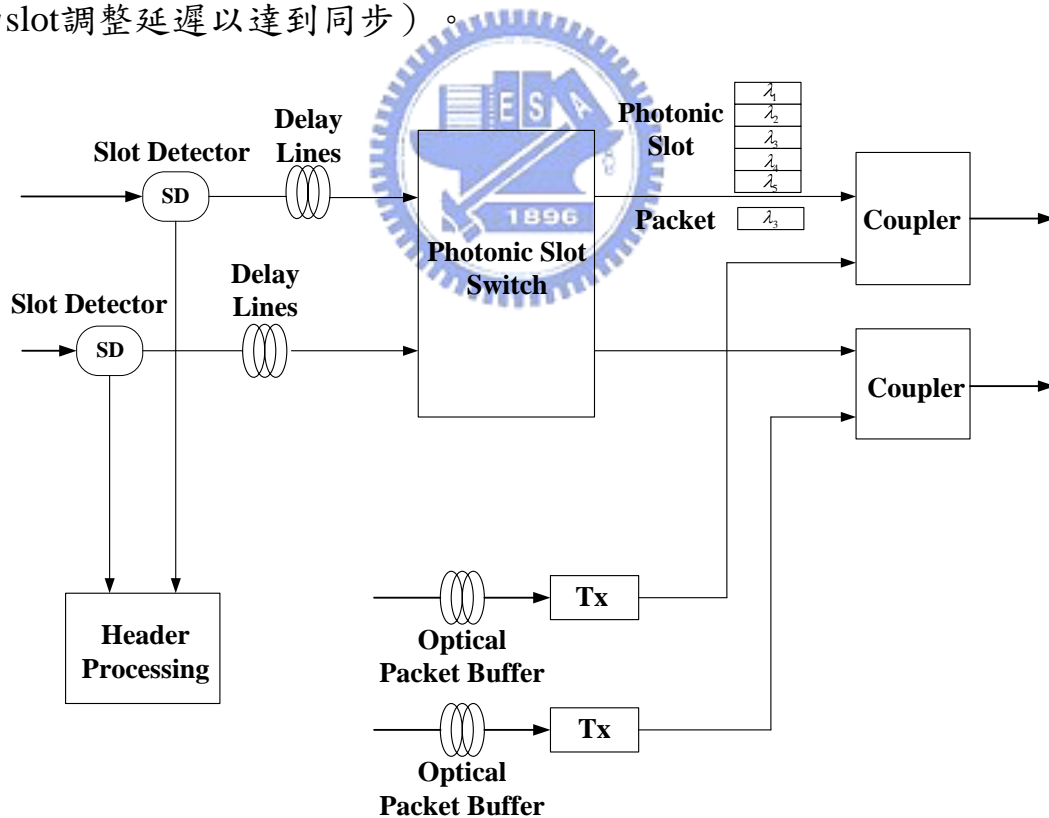


Figure 2: PSR node architecture.

接著 Figure 3 是將 PSR node 簡化的概要圖，由 photonic slot 在光

纖中的資料流向（本系統是單一傳輸方向）由左至右，來介紹整個流程。首先當 photonic slot 到達“slot detector (SD)”時，它會偵測是否有封包乘載在 photonic slot 的光纖波長上，並且接收預先保留之控制頻道中的控制訊息。然後“slot detector (SD)”會擷取出每一個 photonic slot 的 header，而 photonic slot 的 header 上載有不同波長，它們所要路由至何處的資訊，像是 photonic slot 的 destination，每一個 photonic slot 上被使用的波長都裝載著封包。在傳統的 PSR 中，photonic slot 中 header 的 destination node 資訊，是交換器用來把 photonic slot 路由至它的 destination node 的重要資訊。但是在我們所改進的方法中，這項資訊將變的不甚重要，因為傳統 PSR 概念中 destination node 的限制，會降低系統效能並升高整體封包遺失率；為了去除這個影響，系統中的接收器將不會依據 photonic slot 中 header 的 destination node 來做為接收的依據。我們將會利用別種的方式，來讓接收器接收 photonic slot，稍後，我們將介紹我們是如何達到這樣的方法。

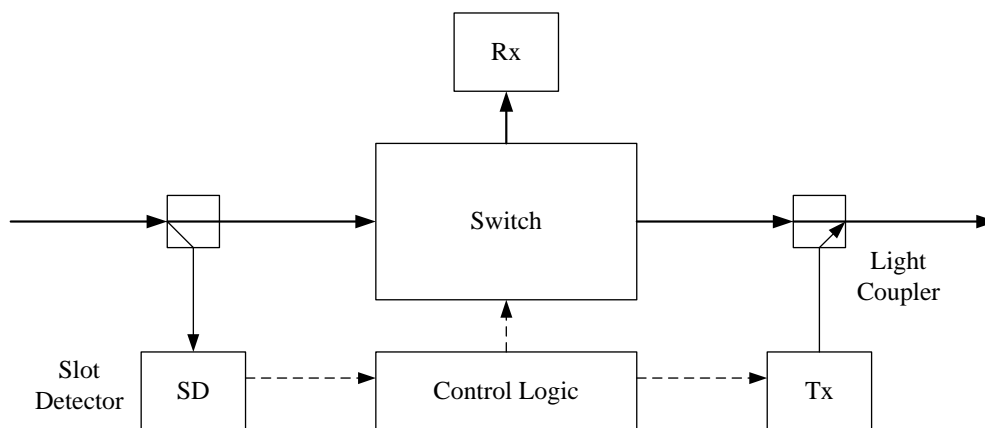


Figure 3: simply schematic of the node

不過 slot detector 依舊是有它的重要性與必要性，因為 node 仍然需要知道是否有 photonic slot 的到來，此外除了 header 中的 destination node 資訊外，header 中也包含有其他相當重要的訊息，如是否有空的波長可以提供給封包來傳輸，或者是這個 photonic slot 是否可以被清空。當然，處理這些 header 需要時間，為了讓 photonic slot 到達交換器的時間相同，在 Figure 2 中就有 optical delay-line buffer 來延遲 photonic slot，以爭取處理 header 的時間，並讓 photonic slot 達成同步。而這些 optical delay-line buffer 與我們在之後設計的系統中的 photonic slot delay lines，它們兩者的功能並不相同，我們所外加上 photonic slot delay lines 的目的，是為了要提升整體系統的效能並降低封包遺失率。接下來交換器 (switch) 從光纖中擷取出，要到達這個 PSR node 的 photonic slot，並且將這個 photonic slot 交換到將要下達至基地台 (base-station) 的輸出埠與接收器 (receiver 或 Rx)。而 photonic slot 中的各個封包，也會由接收器 (receiver) 依照他們所被保留的載波判斷相對應的基地台 (base-station)，並且透過在光纖中已被分配好的波長傳送至與波長相對應的基地台。而在上一節中提到的 copying 與 merging 這兩項重要的功能，也都是由交換器 (switch) 來執行與實現。所以說在此系統中，交換器 (switch) 並不僅只有交換的功能，它還背負著執行其他重要功能的任務。

在 Figure 2 與 Figure 3 裡面的耦合器(couplers)，負責執行把下列所述之封包，嵌入光纖中的 photonic slot：

1. 藉由 tunable transmitter T_x (e.g., see [12])，設定好載波後將要傳送之新到來的封包。
2. 傳送在專用頻道上的控制訊息。
3. 如果是傳統 PSR，在給定現有輸出的 photonic slot，其 destination node 與欲傳送封包的 destination node 相同，且又有可用波長時，耦合器就會將這個封包，與現有給定的 photonic slot 耦合。
4. 當 PSR node 沒有現有的 photonic slot，或是剛把滿載並傳送完成的 photonic slot 清掉時，PSR node 會產生一個新的 photonic slot 來搭載這些封包。



以 Figure 2 為例，當一個波長 λ_1 & λ_2 載有封包，而波長 λ_3 是沒有封包使用的 photonic slot，剛要離開 PSR node 時。PSR node 會從要離開 buffer 的封包中，選擇出剛好要使用波長為 λ_3 的封包，透過耦合器將它嵌入至 photonic slot 之中。

PSR Switching Node 的各種 Functions:

1. Switching (Figure 4)

接下來我們可以由 Figure 4 (2×2 PSR switch) 了解到，在網路中一個 photonic slot switch 如何在 PSR node 處理並交換 photonic slot。

A Photonic Slot

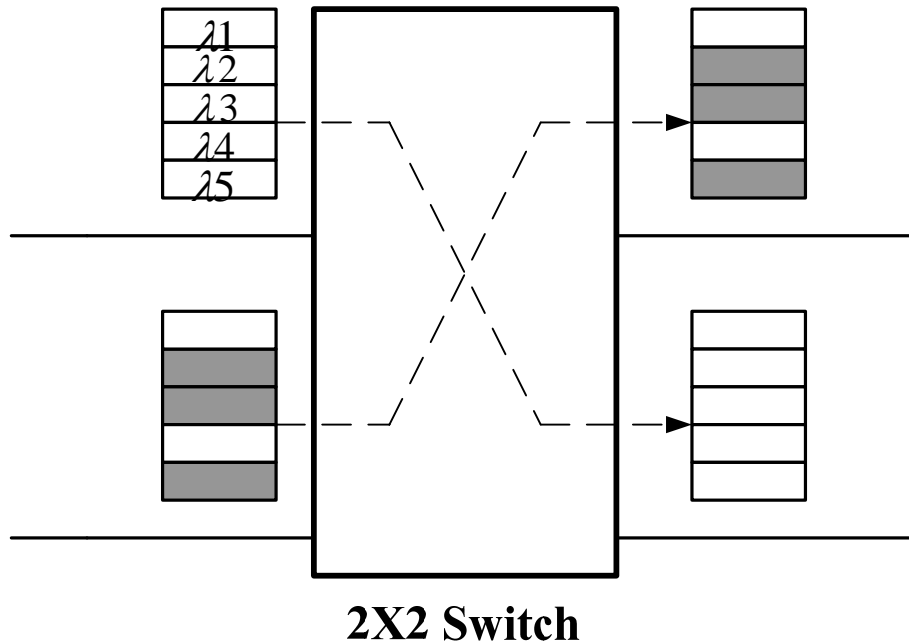


Figure 4: Slot Switching

2. Merging (Figure 5):

當數個 photonic slots 同時進入交換器的輸入埠的時候，它們可以被交換到相同的輸出埠，也就是它們可以藉著彼此重疊來形成一個單一的 photonic slot，並且這個 photonic slot 包含著合併之前的那些 photonic slot 的封包。但是這個功能有一個前提，就是那些 photonic slot 上的封包不可以被負載在相同的波長，若是在相同的波長上各自載有封包，那麼這些 photonic slots 就不能進行合併，否則就會造成有些封包被覆蓋或是造成錯誤與遺失。有了這個功能，PSR switching nodes 可以讓來自不同輸入埠的 photonic slots 合併，進而送往相同的輸出埠，以及相同的 destination node，只要它們沒有相同的波長同時載有封包。

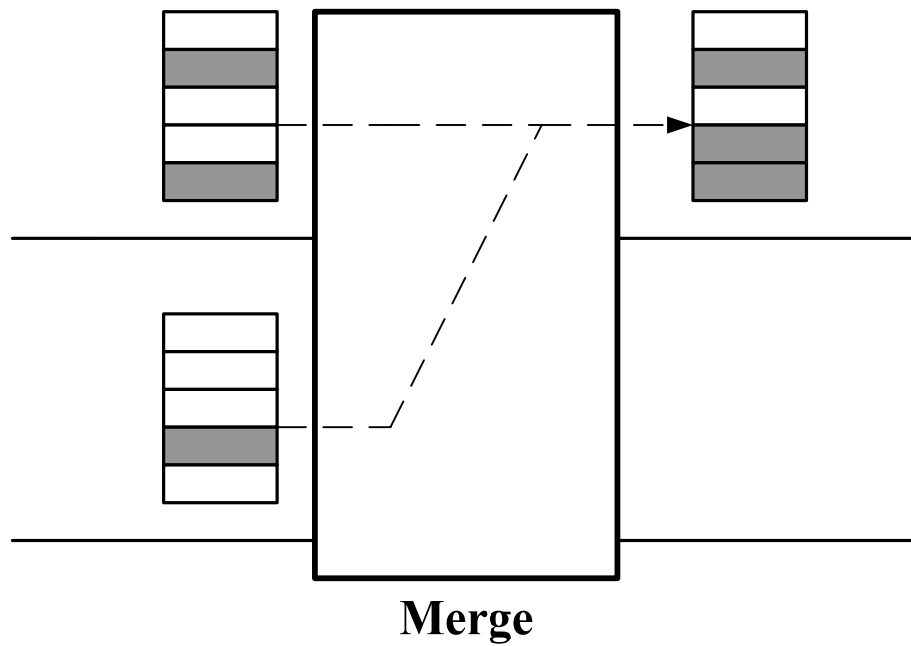


Figure 5: Slot Merging

3. Copying (Figure 6):

當一個 photonic slot 到達 PSR switching node 的輸入埠的時候，它可以被複製兩個；或是甚至多個相同的 photonic slots，並且它可以被交換到兩個 (2×2 switch)；或甚至交換到多個 ($n \times n$ switch) 的輸出埠。這樣的一個功能，可以讓在相同 photonic slot 中一起被傳送的封包，前往到不同的輸出埠，即使他們本來應該只能前往同樣的一個輸出埠。

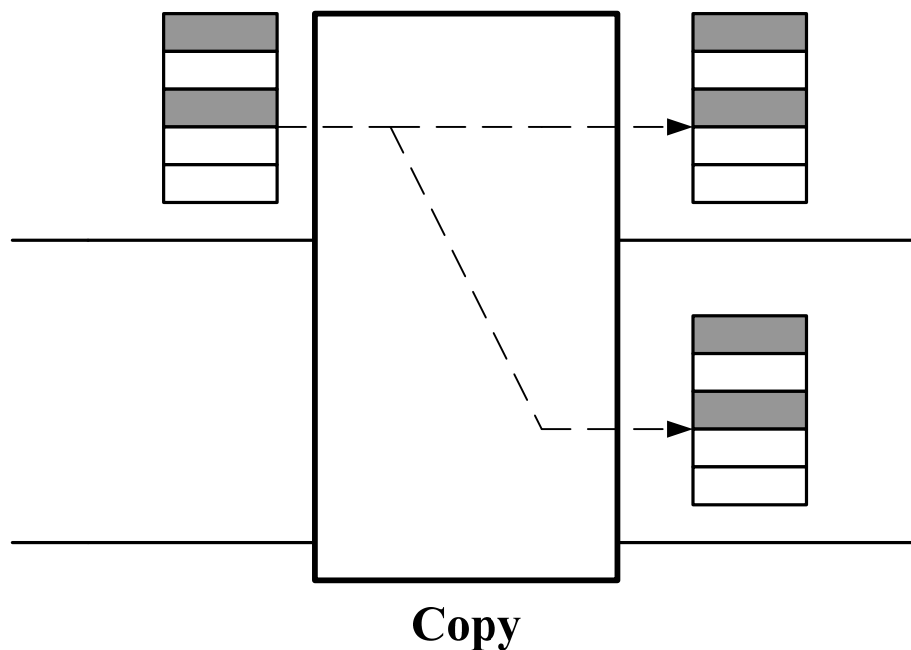


Figure 6: Slot Copying

2.2-2 Destination Constrains of PSR

PSR 演算法是在網路中的 PSR node 使用“wavelength-insensitive”的低成本元件，當然這樣的方法依舊有它的缺點存在。我們經由封包傳輸的流程指出它的缺點所在。整個 photonic slot 的 destination node 是由第一個放入此 photonic slot 的封包，它所要到的 destination node 來決定，之後所有要放上這個 photonic slot 的封包，它們的 destination node 都必須與這個 photonic slot 的 destination node 相同才可放上去。也就是說第一個被放入 photonic slot 的封包之 destination node 就是整個 photonic slot 的 destination node。而這樣的限制，對單一方向環狀網路的傳輸是很不利的。也就是說當同時有兩個封包要傳送，雖然剛

來到的一個空的 photonic slot 有空的波長可以同時提供給它們，但是它們的 destination node 不同；即便是其中一個的 destination node 在另一個之前，那麼還是只有一個封包可以傳送。如此可知 photonic slot 的使用率會降低，雖然它的立意是希望可以用整個 photonic slot 當成處理的單位。

為了更清楚地點出問題所在，我們現在就再舉一個例子。假設現在有四個 PSR node 在單一傳輸方向的環狀網路上，分別為 node 1、node 2、node 3 與 node 4 以順時針的方向傳送封包。現在 node 1 與 node 2 它們各有一個封包要傳送，亦即它們是 source node。Node 1 的封包要傳送至 node 4，使用波長 2；而 node 2 的封包要傳送至 node 3，使用波長 5。此時有一個空的 photonic slot 來到 node 1，那麼 node 1 的封包，便決定了這個 photonic slot 的 destination node 為 node 4。接著當這個 photonic slot 來到 node 2 時，即便 node 2 封包的 destination node 是 node 3，它在 node 4 之前，不過這個封包依舊無法使用來自於 node 1 的 photonic slot。這個 node 2 的封包必須等到有，與它的 destination node 同為 node 3 的 photonic slot 或是一個空的 photonic slot，它才得以被傳送，其示意圖可見 [Figure 7](#)。由上述的例子，我們可以發現若是沒有了 destination node 這項限制，在這樣的情況下僅需用到一個 photonic slot，而不需要用到兩個 photonic slot。這就是為什

麼 PSR 在我們這套網路拓撲之下，頻寬使用率不高的原因了。

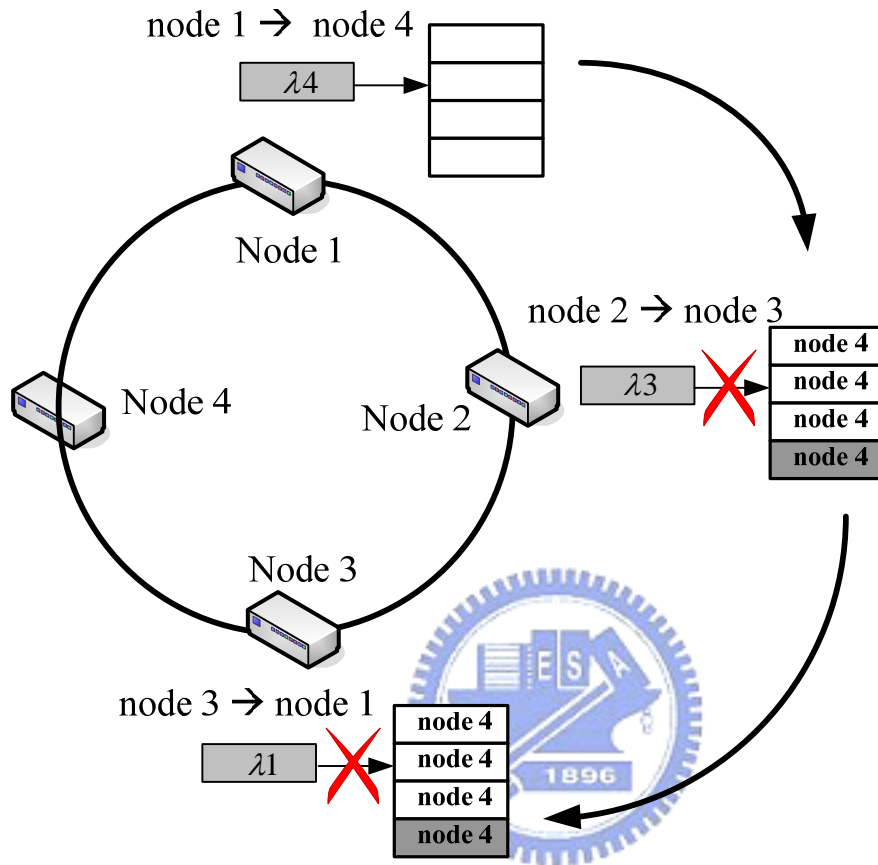


Figure 7: Destination Constraint of PSR

另外“tunable receiver”與“fixed receiver”這兩種接收器對 PSR 的效能影響並不大，那是因為所有封包的傳送已經被必須相同 destination node 所限制住了，我們也會在模擬數據比較的那個章節，以圖表的方式表現出來。既然這兩種接收器對系統效能並沒有太大的差別，那我們當然是決定採用成本較低的“fixed receiver”。

為了克服上述的問題並且提高頻寬的使用率，學者提出了建構在

PSR 概念上並套用於單一傳輸方向之環狀網路的方法，名為“Slot Pre-Assignment (SPA)” [9]包含“Capacity Allocation (CA)” and “Slot Scheduling (SS)”兩個步驟。所有封包在傳輸前都必須經由 SPA 演算法的這兩項步驟做頻寬分配。的確這樣解決了頻寬使用率的問題，但也造成了另一個缺點，就是無法做即時性的頻寬使用。然而我們的目標是希望以低成本的方式達到動態頻寬分配，而這個方法無法達到，所以我們並不會採用此種方法。

根據上面所述 PSR 中的 destination node 限制，它對系統效能的影響甚巨，我們勢必要去除這項限制以達成提高頻寬使用率的目標，而另一方面又要保留住 PSR 的優點，就是避免使用高成本的“wavelength-sensitive”元件。為了實現我們所加以改進的演算法，我們需要用到“copying function”這項功能，同樣的它是以低成本的“wavelength-insensitive”元件來實現。有了這項功能，PSR node 可以複製環狀網路上所有經過它的 photonic slot。在我們研究的方法中，為了拿掉 destination node 的限制，photonic slot 將不會有 destination node，任何封包只要有可用的波長就可以放上 photonic slot。

在此必須加以說明，此套系統採用“fixed receiver”，也就是每一個封包的 destination base-station 都有對應到特定的波長，只有在此波長是空的情形下，才可以傳送封包。既然 photonic slot 已經沒有特定的

destination node，為了接收 photonic slot，當 slot 經過網路上的 PSR node，PSR node 都會複製一份 photonic slot 以作為接收用。接著再把這個複製好的 photonic slot 按照相對應的波長向下傳送至基地台 (base-station)，基地台會依照封包 header 內的 destination node 與 destination base-station 作判斷，這個封包是否是要傳送給它的再收下來，所以不用擔心基地台會接收到錯誤的封包。此外留在網路上的 photonic slot，它裡面已經被接收過波長會依舊留在裡面，也就是說即使它已被接收過，但往後的封包也無法使用。這個原因是因為 PSR 概念是對整個 photonic slot 做處理，而要直到這個 photonic slot 中沒有封包要繼續傳送，或是說 photonic slot 內的所有封包都已被接收後。這個 photonic slot 會藉著 PSR node 清除，並且產生一個全空的 photonic slot 放上網路以維持網路中 photonic slot 的總數。

接著我們來說明，各種 delay line buffer 對系統的影響，在 PSR node 中裝載封包的 buffer 是 optical delay line 的 packet buffer，而不使用 electrical buffer 的原因我們已在之前的章節提到過。這是因為我們希望這套系統可以避免使用光電轉換元件，降低成本提升傳輸速度，並且能夠達到“all optical (全光)”網路，使得封包可以純粹以光的訊號在光纖中快速的傳送，而不需要有任何地方需要轉換成電訊號。再加上我們使用“Radio over Fiber” [13, 14, 15 and 16] 技術，把它應用於基地

台以接收無線訊號。當基地台接收到 RF 信號時，可利用 ROF 這套技術直接將 RF 信號轉換成光信號，搭載至光纖上直接傳輸。所以它也把轉換信號的時間節省了下來，若是我們在 PSR node 使用 electrical buffer 勢必又把傳輸速度往下拉，再者若是採用 electrical buffer，那樣每一 PSR node 中的每一 buffer 都必須要用到光電轉換器，而這亦會提升系統成本。相反的 electrical buffer 有它的優點；而 optical buffer 有它的缺點。封包無法放上 photonic slot 時，使用 optical buffer 只能把它延遲一段特定的時間，在那段時間之後若是封包依然無法被傳送，那麼它就必定會被遺失；而 electrical buffer 可以一直留住封包，直到系統為了某些原因必須丟掉這個封包，或是當這個封包要進入 electrical buffer 時，buffer 已經滿載，這個封包它才會被丟棄。由此可知當系統採用 optical buffer (optical delay lines)，整個系統的封包遺失率會上升，而這是我們所面臨的一個問題：在使用低成本元件的前提下，思考一個效能佳的演算法與方法降低封包遺失率。

讓我們從封包傳送的流程中，找出封包遺失的原因。當一個封包由基地台(base-station)傳送至主幹環狀網路上的 PSR node，它會先判斷剛到來的 photonic slot 是否有可用的波長以用來傳送它。由於我們是採用“fixed receiver”，可用的波長表示，要被傳送的封包它的 destination node 所對應的波長是沒有被使用的，那它才可以被傳送。

反之如果沒有可以用的波長，那個封包就必須進入 optical buffer 裡，等到延遲的時間一到，當它離開 optical buffer 還是沒有可以用的波長，那這個封包就只能被遺失了。所以 optical buffer 並不能像 electrical buffer 一樣可以把這個封包保留住，而只能多給予它一次的機會，再嘗試是否可以送上 photonic slot，而這就是為什麼 optical buffer 的封包遺失率較高的原因。

為了使整體的頻寬利用更加有效率以減少封包的遺失率，我們曾提過，將在 node 中加入 photonic slots optical delay lines，而它的功能與延遲 photonic slots 以爭取時間來處理 header 並達到同步化的 buffer delay lines 完全不同。這個裝置是透過延遲 photonic slot，並在延遲的這段期間由系統判斷是否可以在 PSR node 中產生並增加一個新的 photonic slot，進而增加封包得以送上 photonic slot 並且傳送的機率，以此達到動態頻寬分配。由於我們是對 PSR 並加以改進，用以達成一個即時性的頻寬配置，故我們稱此方法為“Dynamic Slot Scheduling (DSS)”，並且在下一章裡，將對這個方法如何提升效能，與它運作的流程有清楚地描述。

Chapter 3

System Architecture

3.1 Network Architecture

在本節我們將重點著眼於，我們所研究的整體網路架構於其拓撲。首先我們先考慮一個單一環形並且它是單一傳輸方向的環狀網路，而這樣一個環狀拓撲的網路，其尺寸我們是設定在都會型網路的大小。它擁有 w 條的波長數據頻道(備註：波長數目為 w)，並且它透過數目為 n 的 nodes(備註：nodes 數目為 n)連結成一個環狀的主幹網路。每一個 node 在藉著 optical bridge 向旁邊連接至鄰近的 node，並使用光纖向下連結至數目為 b 的基地台(base-station(BS)) (備註：base-station 數目為 b)，如同 Figure 8 所示。

為了符合系統需求，與簡化整個系統的複雜度，我們對此系統做下列的假設：

1. 這個環狀網路是單一朝順時針方向傳輸。
2. 環狀主幹網路有數量為 n 的 nodes，且每一個 nodes 都各自連結著個數為 b 的基地台(base-stations)。
3. 基地台(base-stations)的個數等同於光纖波長的數目(備註： $b = w$)。
4. 每一個基地台(base-stations)都裝置有一 tunable transmitter，以及有一 fixed 或是 tunable receiver (而使用 fixed 或是 tunable receiver

是由系統要求所決定的)。我們在往後的章節將會針對這兩種接收器的異同，與對整體系統效能所產生的影響差異做說明與比較。

5. 如果系統採用 fixed receiver，那麼每一個基地台(base-stations)都會被系統配置一個特定的波長用來做資料數據的接收。

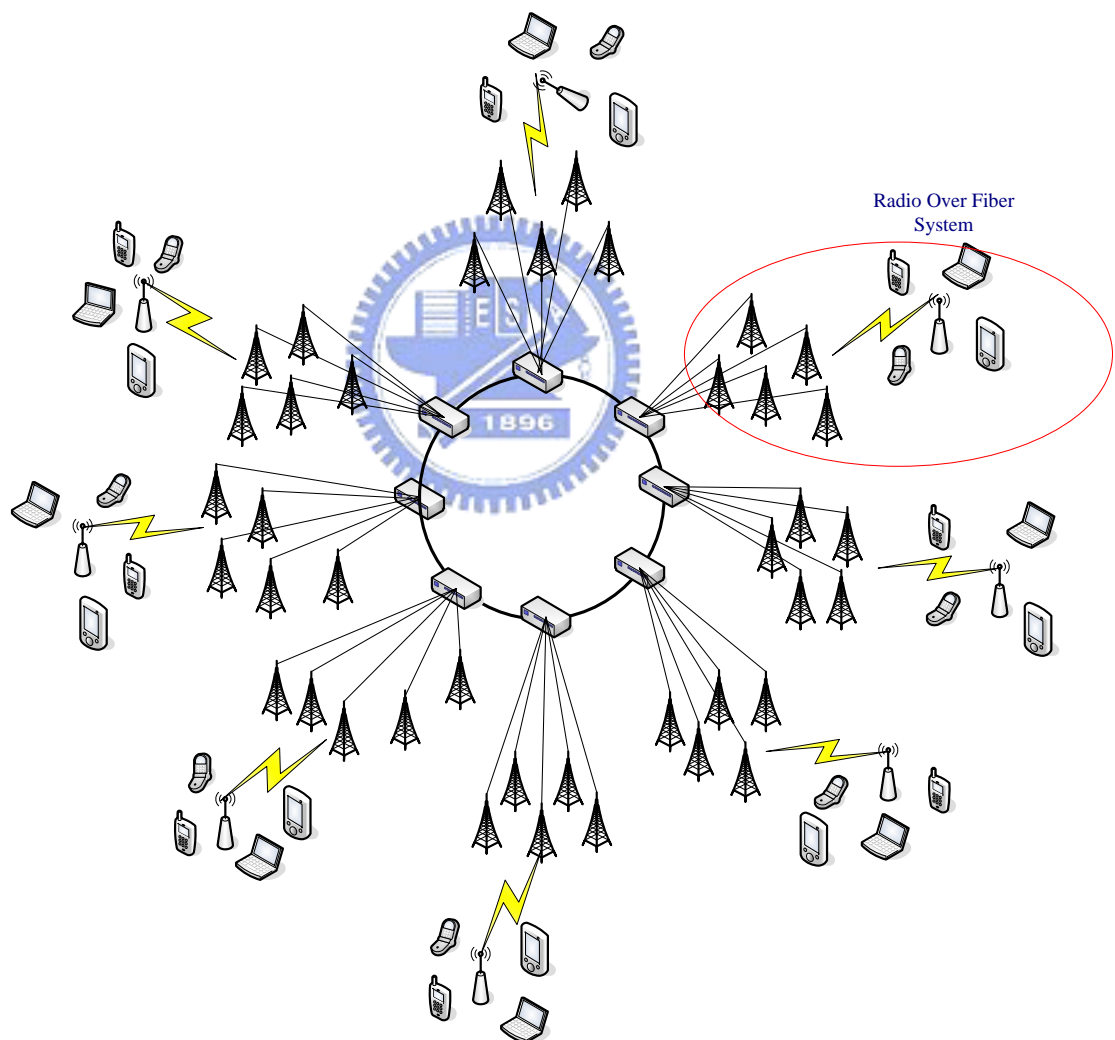


Figure 8: Network Architecture

在這個網路架構中，基地台(base-stations)透過“Radio over Fiber”

(ROF) [13, 14, 15 and 16]的技術接收基地台附近的無線訊號，直接藉由光纖傳向主幹網路。ROF 是一種將 RF 訊號調變成類比的光傳輸連結，並將光纖傳輸建構在無線接收系統之上，藉著光纖網路的大容量與無線網路的高度移動性，支援即時性的高速多媒體。這套技術可以讓系統網路使用 RF 訊號進行上傳和下載，而 ROF 連結可以同時支援無線網路、手機上網以及 CATV 等的無線應用。也因此網路頻寬分配必須變成動態配置，相反的若是使用 pre-allocation 將會對整體的系統效能造成負擔。但是在希望達到低成本的硬體限制下，如: fixed receiver 、 “wavelength-insensitive” devices 的低成本硬體設備，要達到高頻寬使用率是一件艱困的工作。所以我們的研究，就是在這些硬體限制下，盡其所能地研究出一種智慧型的演算法，來提升整體系統的頻寬使用率。

再來讓我們來談，封包實際在網路中接收與傳遞的實際情況與整個系統同步化的問題。封包如上一段所述，透過 tunable transmitter，調至欲傳送的波長，並放入 photonic slot 中。到達 destination node 後，讀取 photonic slot 的 header 並經過相對應的波長傳至 destination base-station。為了使得各個不同 node 下的基地台，能夠緊密無縫的連結在一起，網路中所有的頻道與 slot 的結構，都得要統一，封包的長度也必須都相同。整個主幹網路的頻寬被切割成一段與一段的

time-slots，可供等長的封包來傳送，也是因為這樣類似 TDMA 的方式，整個網路的同步化就更顯重要。Slot 透過波長來形成一個整體且沒有膺頻效應的 photonic slot，讓他們得以在光纖中傳輸。而且為了讓 Slot 同步化更容易達到，我們會將 Slot Frame 的長度選擇為環繞整個環狀網路一圈的整數倍數，且為了讓整個網路一直維持同步，系統會透過 bridge 每隔一段 time-slot 進行檢視並維持同步的動作。其實這個同步化的技術已經發展成熟了，可以藉著參考[11]得到更深入的資訊，在此我們便不再贅述並且僅將較為重要的特性描述出來。



3.2 Dynamic Slot Scheduling System

在“Dynamic Slot Scheduling (DSS)”這套系統中，是以降低封包遺失率為目標，並希望系統的效能可以達到與使用“wavelength sensitive”元件的效能相近。我們在 node 中又加入了另一項元件，那就是 photonic slot delay line，來增加封包被傳輸的機率與增加網路可用頻寬來達成即時性的頻寬分配。並搭配“merging function”，以期待封包的遺失率可以盡可能地降低到與“Individual Wavelength Switching (IWS)”系統相同。將在此對如何應用 photonic slot delay line 與 PSR 系統搭配，並且去除掉 destination node 的限制，構成我們所

設計的 DSS 系統做到動態性的頻寬分配，做詳細解說。

之前我們曾提到過，封包離開 optical packet delay line buffer 的時候，若是 arrival photonic slot 沒有可用的波長提供給這個封包時，它就會遺失。因此我們就有了一個構想，以增加一個新的 photonic slot 來裝載這些本來會被遺失的封包，並且把多出來的 photonic slot 放入它專用的 photonic slot delay line，以維持環狀主幹網路上的 photonic slot 的總數。如此一來可以讓頻寬達成動態性的分配，也可以有效的降低封包遺失率，但又不會破壞整體系統的傳輸架構。

為了達成 DSS 之系統需求，我們針對主幹網路上的 switching node 做設計。首先我們必須在 node 中加入 photonic slot delay lines，來完成以 delay 換取頻寬的目的。再者 node 中的 photonic slot switch 必須包含有之前所提到的兩種功能，亦即“slot coping function”與“slot merging function”，當然這些光學設備都是已經在現有的網路技術中被提供。而 DSS 中在環狀主幹網路上的 switching node，可見 [Figure 9](#) 之 DSS switching node 簡化圖，以及 [Figure 10](#) 中 node 詳細的架構圖。從 [Figure 9](#) 我們可以發現它比傳統的 PSR 多了一個 feed-back 的 slot delay lines，這項元件就是達成 DSS 演算法的重要因素。而控制邏輯單元要針對 photonic slot 是否要被接收或是要進入 slot delay lines 進行判斷與控制。另外由 [Figure 10](#) 中連接至接收器的 De-Multiplexer

會由我們所採用的 fixed receiver 按照 base-station 所對應的特定波長
將封包傳送至 destination base-station 。

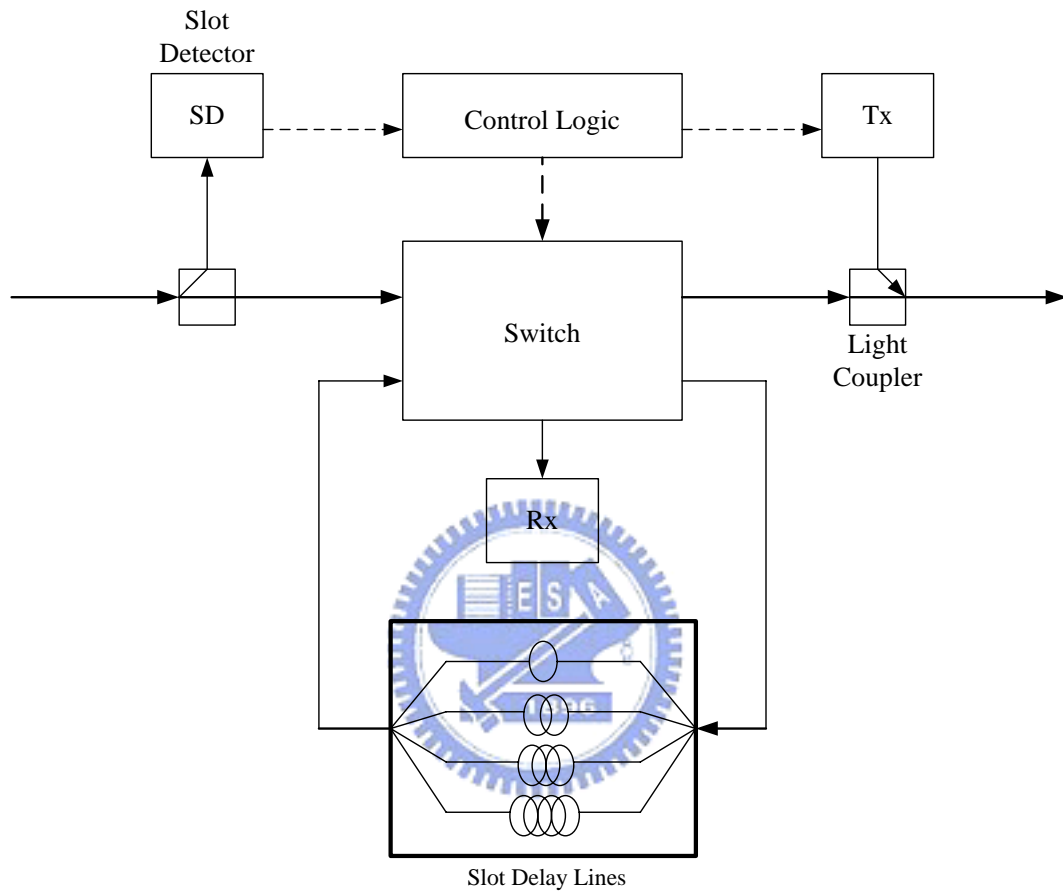


Figure 9: simply schematic of the DSS switching node

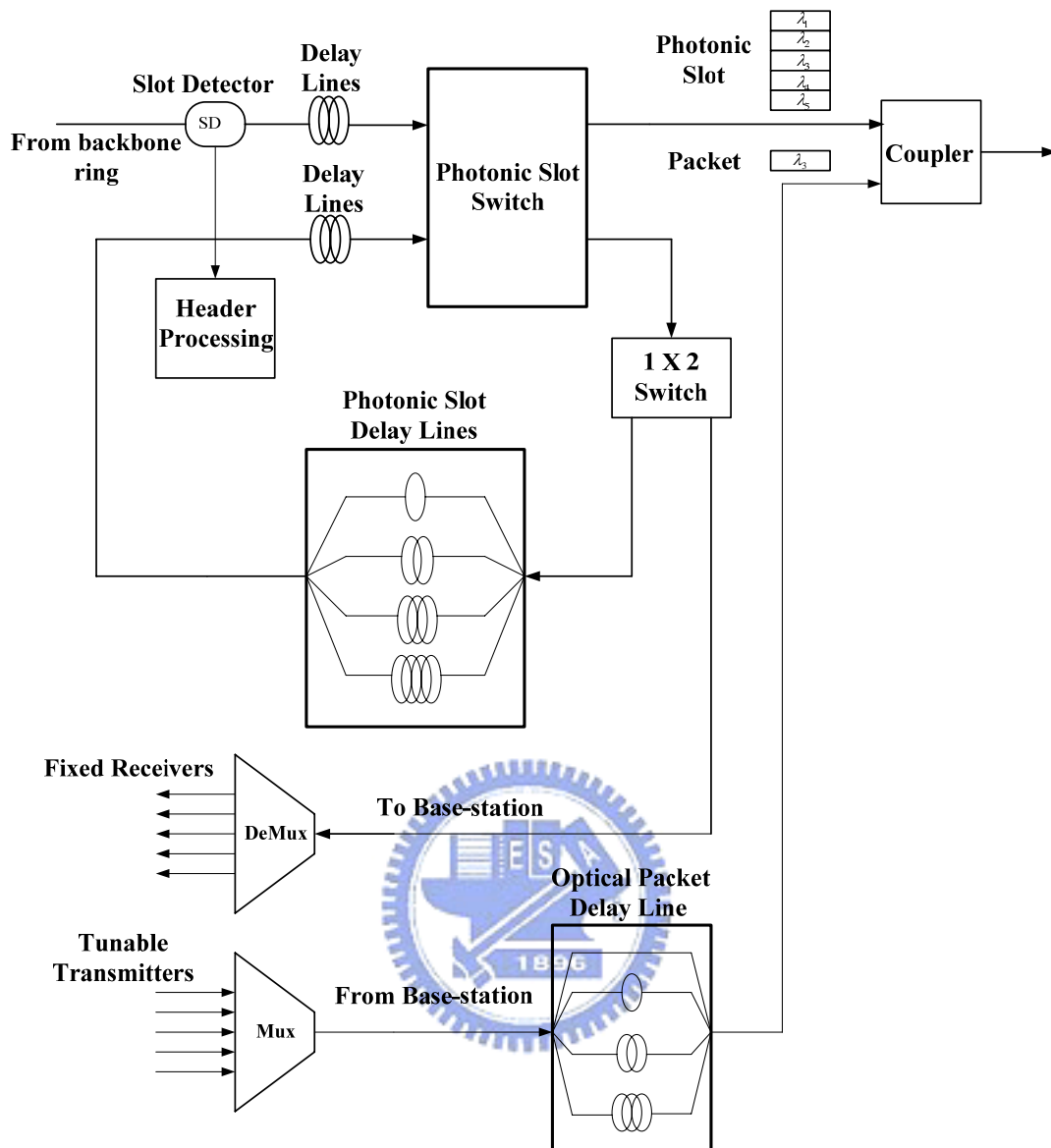


Figure 10: DSS switching node architecture

接下來我們將一步一步地敘述整個傳送與接收的流程。

傳送封包的步驟：

1. 當一個封包到達 node 時，系統會判斷 arrival photonic slot 是否有這個封包所對應之可用波長。
2. 如果 arrival photonic slot 有這個封包所對應之可用波長，那麼這

個封包就可以順利被傳送。

3. 相反的如果 arrival photonic slot 沒有所對應之可用波長，可以供給這個封包，那麼系統會將它放入 optical packet delay lines，以延遲一段時間，等到時間到之後離開 optical packet buffer 在視當時是否有傳送的機會。(Figure 11.1)

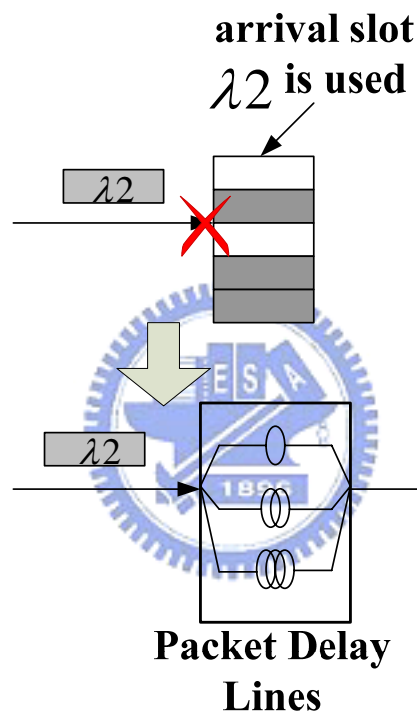


Figure 11.1: Transmitting Step 3.

4. 若是有剛到 node 之封包與剛離開 packet delay line 之封包，相互競爭同一 arrival photonic slot 的可用波長，系統會選擇讓剛離開 packet delay line 之封包使用這個 photonic slot，並且將剛到 node 之封包放入 packet delay line。(Figure 11.2)

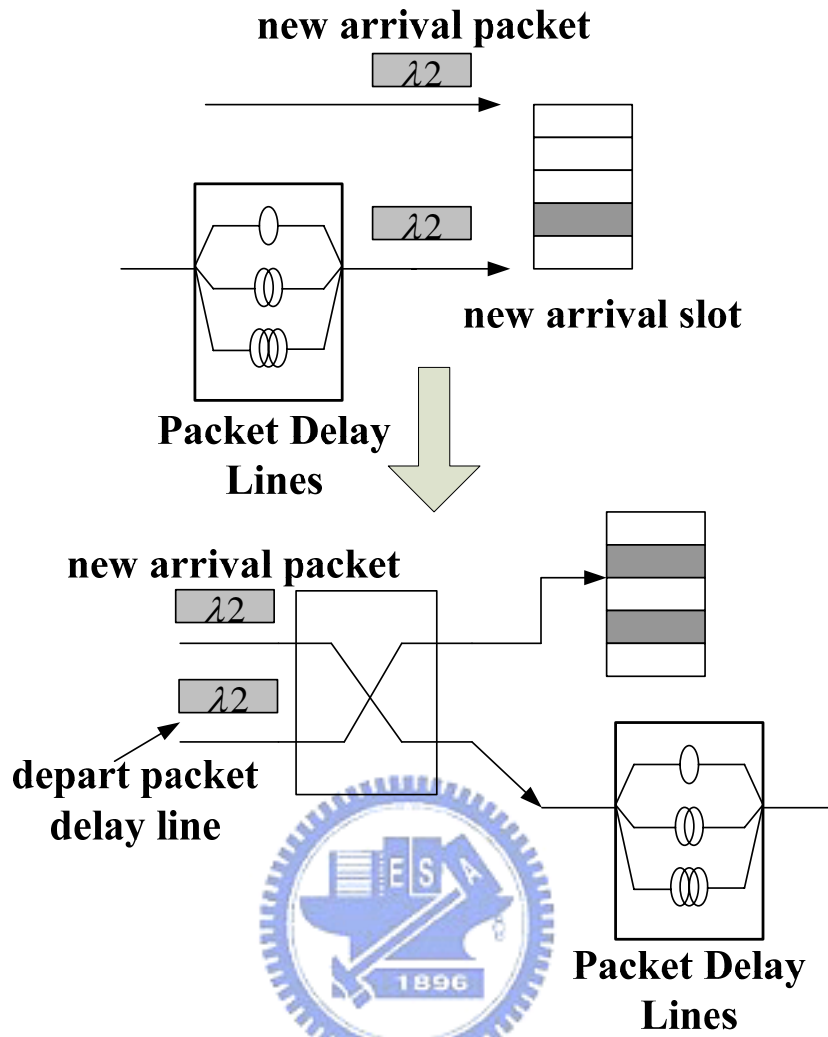


Figure 11.2: Transmitting Step 4.

5. 然而剛離開 packet delay line 之封包，對現有 arrival photonic slot 還是無可用波長，系統會採取下列步驟：
 - 5.1 在沒有任何要離開 photonic slot delay line 之 slot 的情況下。系統會產生一個新的 photonic slot，把原先會遺失的剛離開 packet delay line 之封包，放入這個新的 photonic slot，並把這個 photonic slot 放上環狀主幹網路，再把 arrival photonic slot 放入 photonic slot delay line 以維持主幹網路上 photonic slot 的總數。(Figure

11.3)

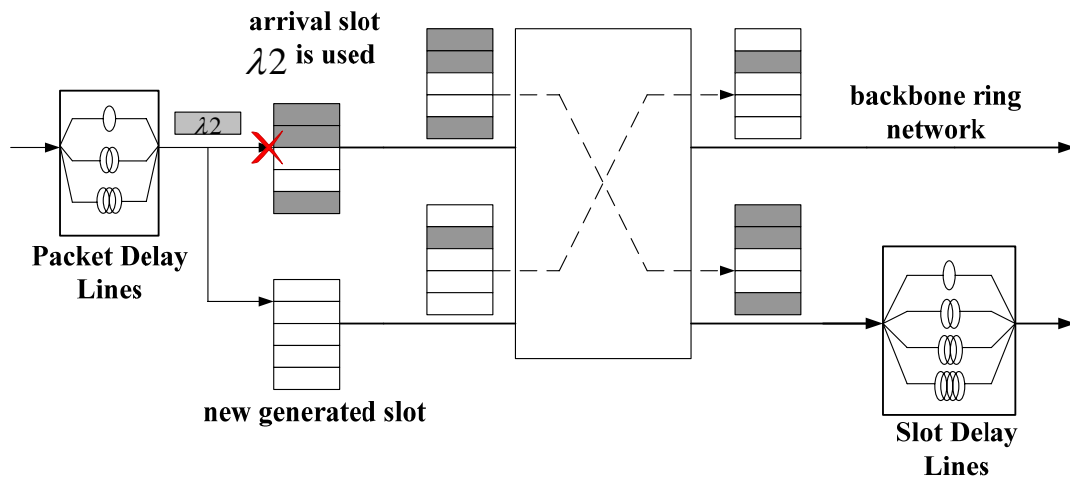


Figure 11.3: Transmitting Step 5.1

5.2 相反的，如果有 photonic slot 正要離開 photonic slot delay line，系統會判斷它與 arrival photonic slot 是否可以 merge。若是可以 merge，它們將 merge 成一個 photonic slot，並且將封包放入這個 merged photonic slot 並放上網路傳送。若是有封包無法放上這個 merged photonic slot，則產生一個新的 photonic slot 把那些封包放入，再把這個新產生的 photonic slot 放入 photonic slot delay line，還是無法放入 photonic slot 的封包則被遺失。(Figure 11.4)

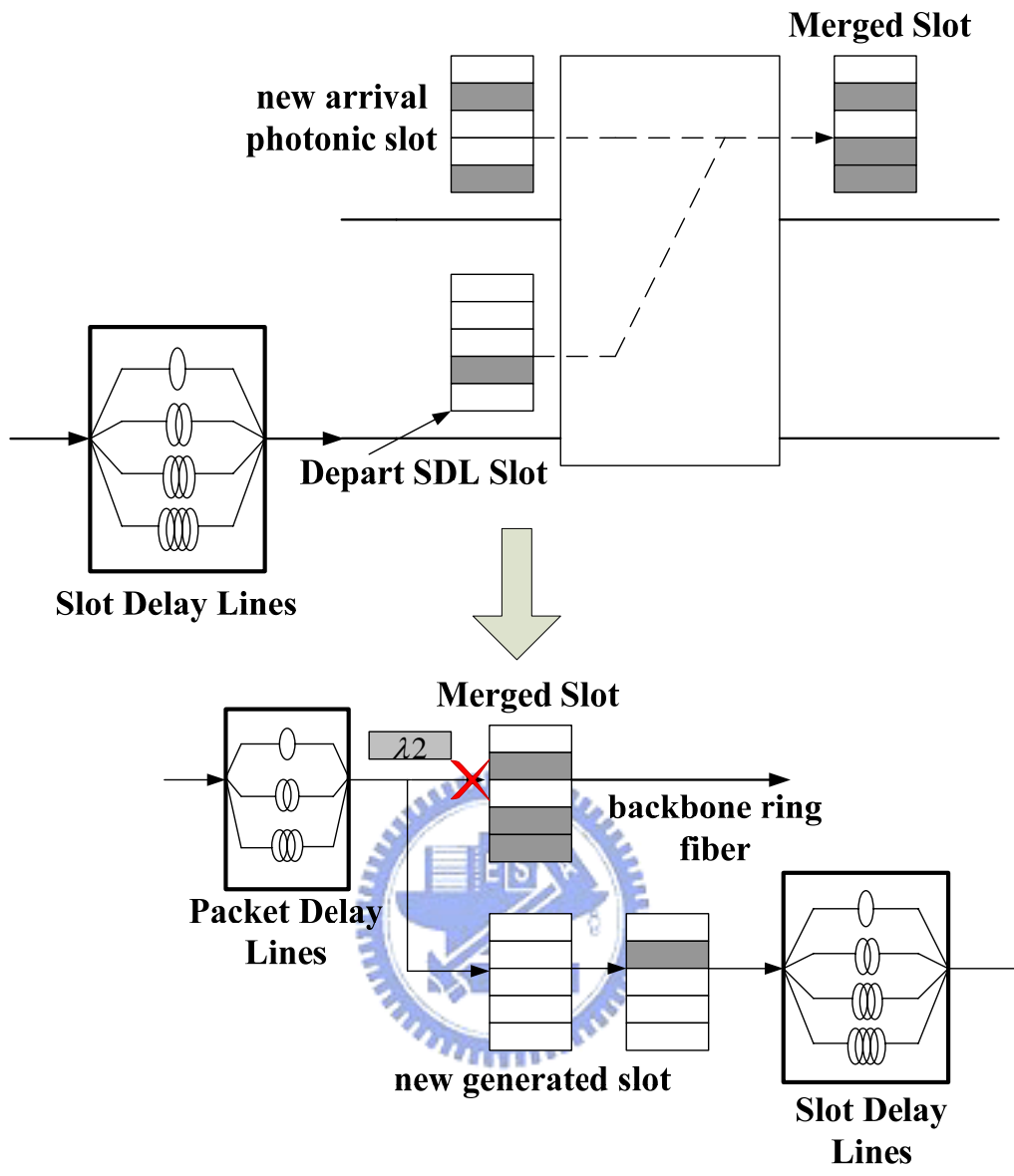


Figure 11.4: Transmitting Step 5.2

5.3 若是這兩者無法 merge，系統會先嘗試將封包放入正要離開 photonic slot delay line 之 photonic slot。若還是有封包無法放上 slot，系統會把剩餘的封包放入 arrival photonic slot，若還是有封包無法放上，那麼這些封包只好被遺失。接著，系統會把離開 photonic slot delay line 之 photonic slot 放上環狀主幹網路，

把 arrival photonic slot 放入 photonic slot delay line。(Figure 11.5)

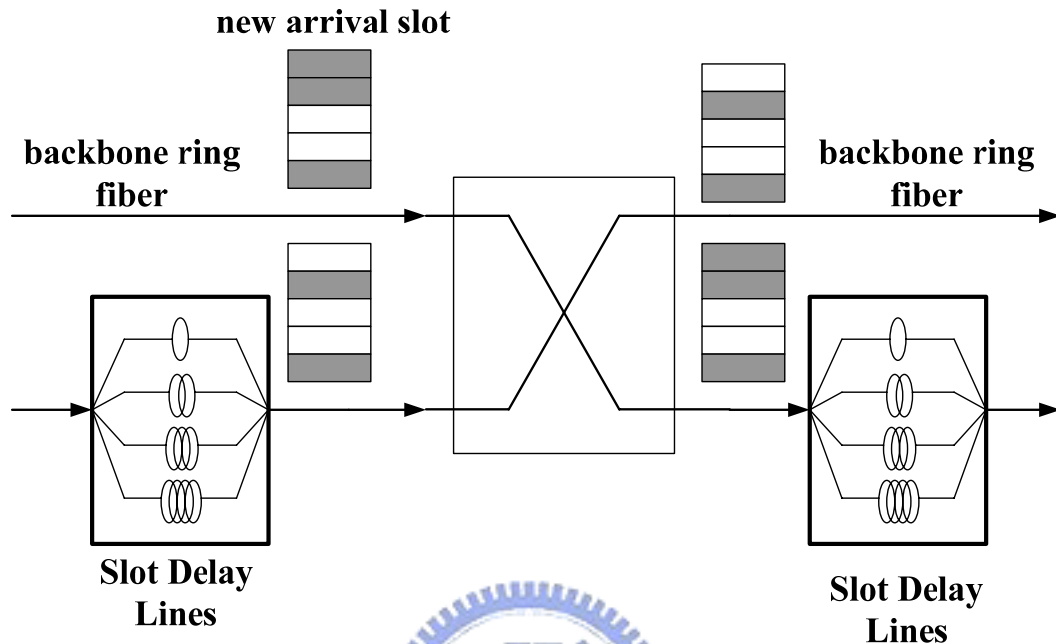


Figure 11.5: Transmitting Step 5.3



接收封包的步驟：

1. 當 photonic slot 經過主幹網路上的 node，node 會把經過的 photonic slot 複製一份下來，以做為接收用。所以接收的動作即是 node 執行 copying function (Figure 11.6)，接著 receiver 會透過這個複製的 photonic slot 的 header 中，封包的 destination node 與 destination base-station 來判斷哪些波長是要送給屬與這個 node 的 base-station，再把封包藉著波長往下送到 destination base-station，因此就不必擔心基地台會收到錯的封包了。

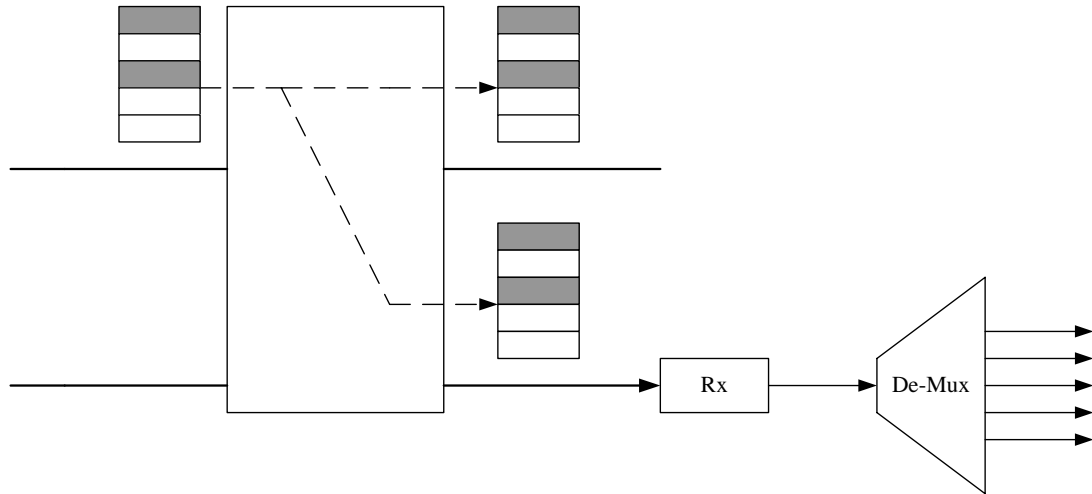


Figure 11.6: receive photonic slot

2. 當 photonic slot 中沒有任何封包需要被傳送，也就是 photonic slot 裡的所有封包都被接收過後（也包括沒被使用的波長）。node 會清除這個 photonic slot，並產生一個新的全空 photonic slot 放上環形主幹網路。圖例見 Figure 11.7。

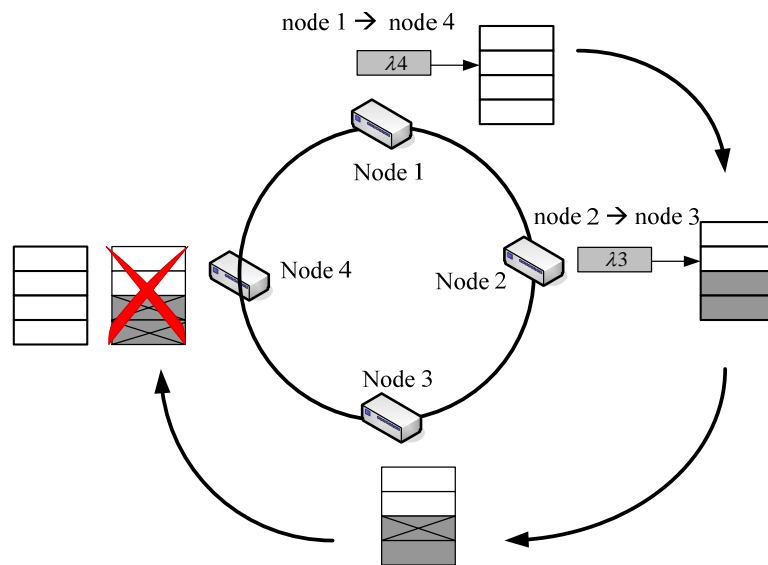


Figure 11.7: Optical Slot Erasing

雖然這個演算法可以降低封包的遺失率，並且接近使用“wavelength sensitive”之 IWS 硬體設備之 WSS 的系統效能。但它仍然必須付出一些代價，那就是封包傳送到目的地的時間會被拉長。因為我們使用 photonic slot delay line 以便於產生新的 photonic slot 與延遲 arrival photonic slot 來增加封包放入 photonic slot 的機會，這樣的作法會使得整體系統的封包延遲時間拉長。但是這些延遲的時間依舊在可以接受的範圍，並不會造成太大的影響。針對此點，我們可以由觀察下一章中模擬結果的圖表得知。為了讓整套流程更為清楚地表示出來，我們可以藉由 [Figure 12.1 & 12.2](#) 的流程圖來幫助對整套系統運作流程的了解。



1/2

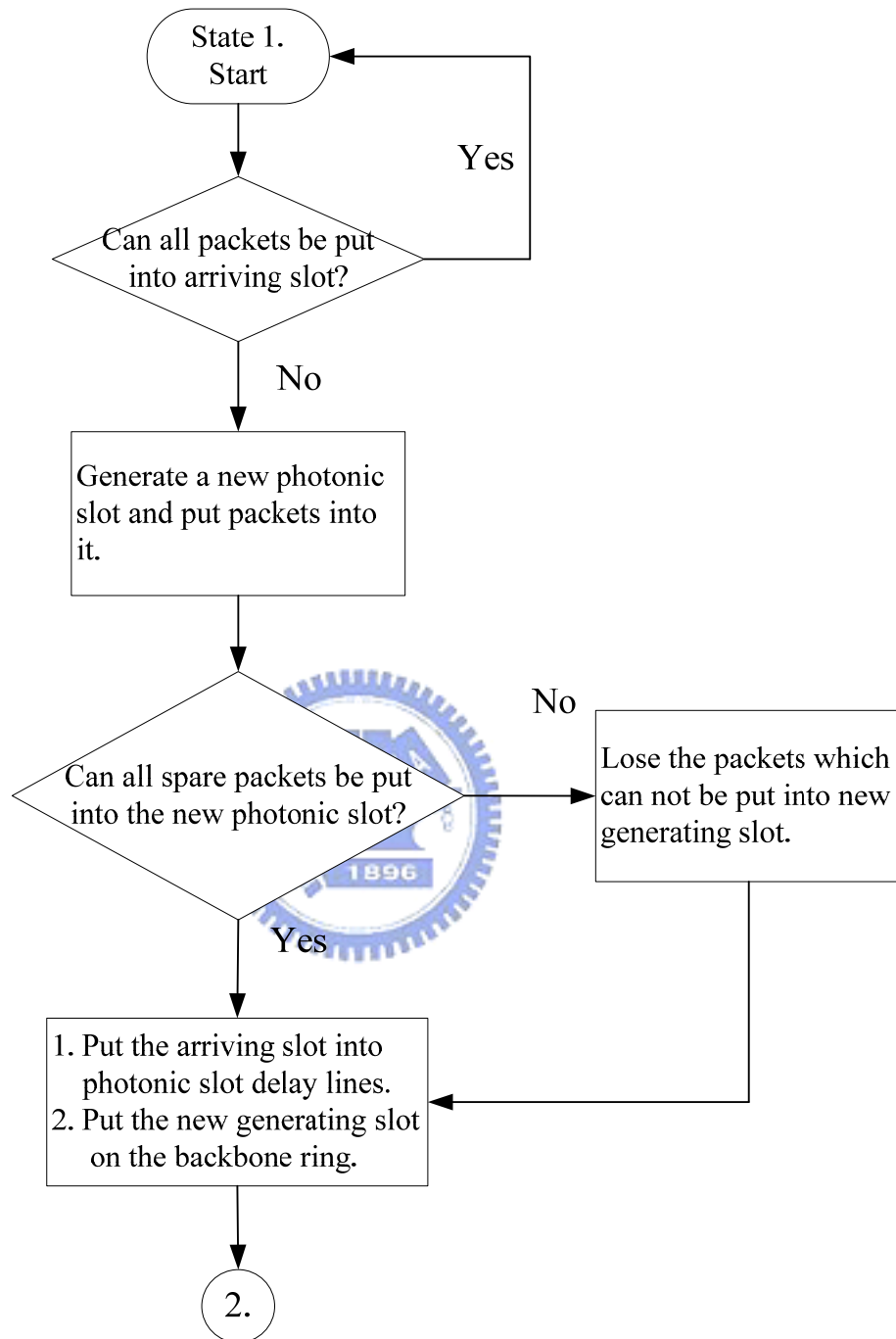


Figure 12.1 flow chart of transmitting procedure

2/2

A : Arrival Slot
B : Photonic Slot which is out of
slot delay lines

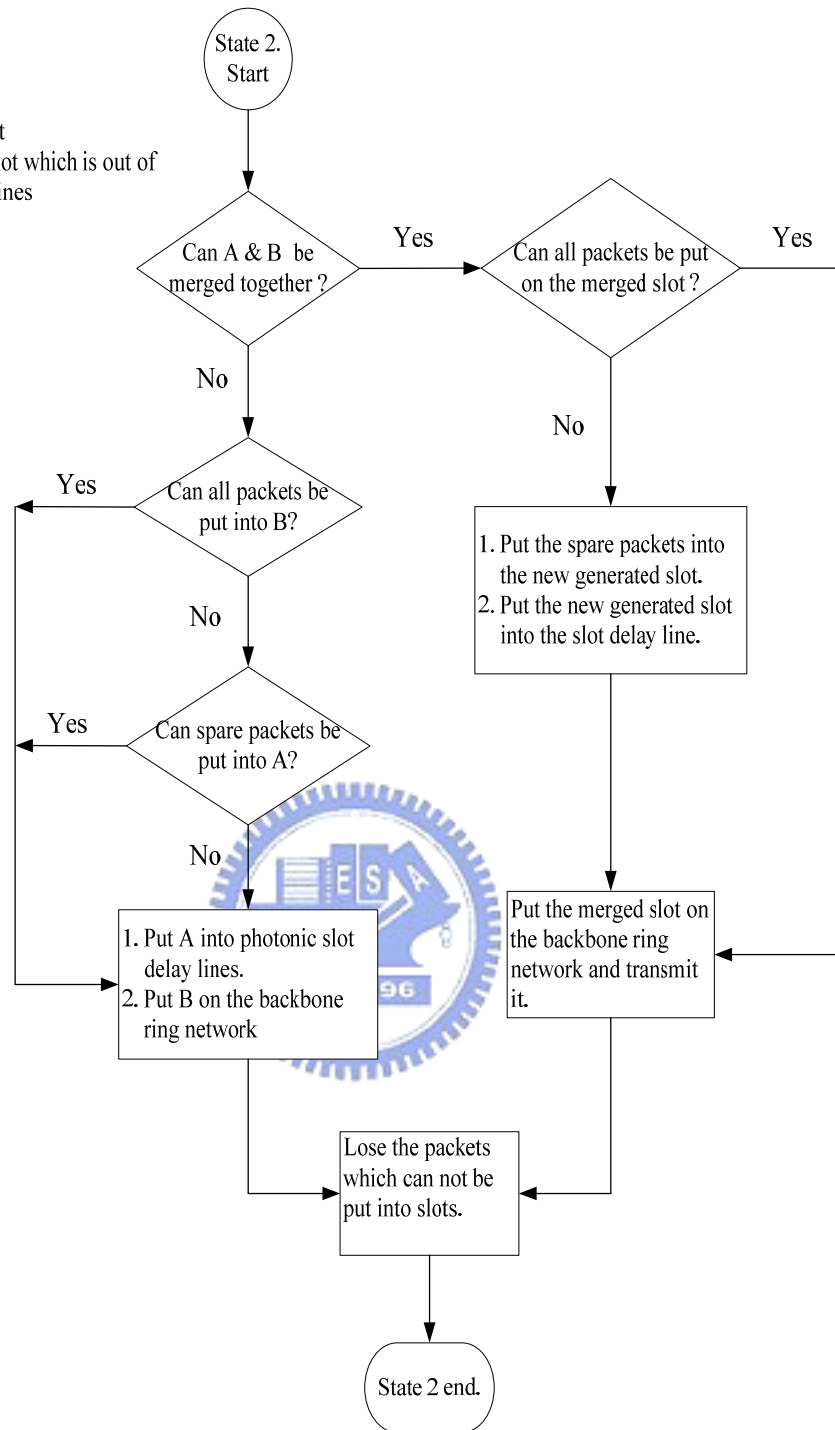


Figure 12.2 flow chart of transmitting procedure

根據上面對 DSS 的描述，我們可以發現到 node 下 slot delay line 中，photonic slot 的個數會隨著當時網路的負載之變動而增加與減少，如此便可以達成動態的頻寬分配。而在主幹環狀網路上的 photonic slot 的個數維持不變，這樣就不會破壞網路傳輸的平衡。最後我們希望能夠透過一些機制來提供簡易的 QoS 服務，將封包分為高、低兩種權限，在對這兩種權限做一些控制用以達成 QoS 之目標。

另外我們將對 photonic slot delay line 與 packet delay line 之間對系統影響的不同做說明。根據上述，增加一定數量的 photonic slot delay line 有助於系統效能的提升，但是增加 packet delay line 並不能達到和增加 photonic slot delay line 有相同的效果。這是因為封包進入 optical packet delay lines 是為了避免它立即被丟棄，並藉著進入 packet delay line 讓它有下一次的機會可以嚐試放入 photonic slot，但是我們所設計的系統中 packet delay line 並沒有 feed back 的功能，亦即任何封包都只能進入 packet delay line 一次。如此一來增加過多的 packet delay line 就只能延遲封包離開 packet delay line 的時間，對於增加封包被傳送的機率並沒有幫助。然而增加適當數量的 photonic slot delay line，可以給予封包確實放上 photonic slot 的機率，一方面系統可以因為這項裝置增加新的 photonic slot，而不必擔心會破壞網路上 photonic slot 總數的平衡；另一方面雖然離開 photonic slot delay line 的 photonic slot

它可用的波長數較少，但是它依舊可以增加封包傳送的機率。

然而增加過多的 photonic slot delay line，它對系統效能的增益並不能呈線性上升，它的助益並不會隨著一直增加 photonic slot delay line 而變的太大，此外延遲時間也會增加。主要是因為當系統負載接近滿載的時候，photonic slot delay line 通常都只會剩下一個空間可以使用，如此一來它可以提供的頻寬也就無法和增加的 photonic slot delay line 成正比的成長。



Chapter 4

Simulation Result and Performance Analysis

本章節我們要對先前所述的各種演算法與技術進行模擬，並對模擬結果做系統效能分析。而在我們介紹模擬結果與進行系統效能分析前，請先看 Table 1 的模擬參數符號對照表，以了解我們在模擬中所使用的參數與其代表的符號。

Table 1
Parameter Used in Simulation

n	Number of nodes
w	Number of wavelength channels
b	Number of base-stations
a	Per base-station offered normalized load
l	Frame length
pdl	Number of packet delay lines
sdl	Number of slot delay lines

為了符合模擬系統之需求，我們有下列假設並對各項參數做說明：

1. n 表示環狀主幹網路上的 node 數目，若是使用 WSS 系統則此 node 為 IWS (Individual Wavelength Switching) node；若為 PSR 系統，則是 PSR (Photonic Slot Routing) node。
2. w 表示光纖中可用的波長頻道數。

3. b 表示每一個 node 下，透過光纖所連接的基地台(base-station)之個數；此外我們假設 $b=w$ 以便於之後模擬中 normalized load 的計算。
4. a 表示每一個基地台(base-station)所供給系統的 normalized traffic 量。
5. l 表示系統中 slot 的總數，而 slot 的總數並不影響頻寬，它所表示的是整個網路的大小與距離，亦即一個 slot 繞完環狀主幹網路一圈所需的時間。
6. pdl 代表每一個 node 中，packet delay line 的個數。
7. sdl 代表每一個 node 中，slot delay line 的個數。

由於“tunable receiver WSS”在我們的研究系統中，被定為使用最佳且成本最高之硬體設備的系統。所以接下來我們要以“tunable receiver WSS”為基準，計算出整個系統所能承載的 per base-station offered saturated traffic load。在計算前為了簡化並符合模擬系統之需求，假設 $b=w$ ，亦即在主幹網路上，所有 node 之下所連結的基地台(base-station)個數與光纖中所提供的波長頻道之數目相同。接著我們推導出此數學式：

n : Number of nodes

a : Per base-station offered saturated load

$$a \times \left[\frac{n-1}{n} + \frac{n-2}{n} + \dots + \frac{1}{n} \right] = 1 \quad n \geq 2 \quad (1)$$

可求得下式：

$$a = \frac{2}{n-1} \quad n \geq 2 \quad (2)$$

現在我們以 $n=8$ 為例，進行模擬。首先可由數學式(2)，將 $n=8$ 代入後，便可求得 per base-station offered saturated load $a \approx 0.2857$

接著我們以“tunable receiver infinite electrical packet buffer WSS”模擬並驗證上述之數學式，以觀察 electrical packet buffer 之增長，便可

得知系統之 traffic load 是否已達到飽和，我們可藉著觀察 Figure 13

以驗證此事。

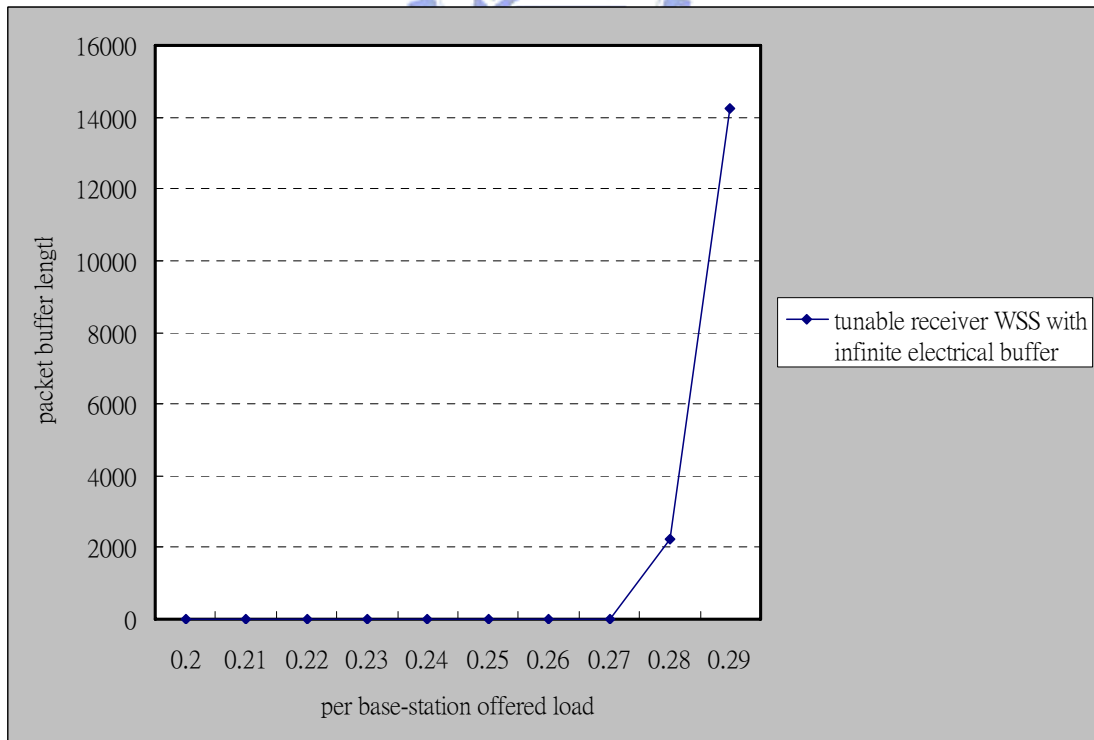


Figure 13: electrical packet buffer length of tunable receiver WSS

為了方便計算與簡化系統，我們對 $n=8$ ， $w=b=5$ ， $l=48$ ， $pdl=3$ 之各項系統進行模擬。並且訂定 per base-station offered saturated load $a=0.3$ ，然後依照此數值對 per base-station offered load 進行 normalize。接著對這些 per base-station offered normalized load，繪製出系統效能比較圖。

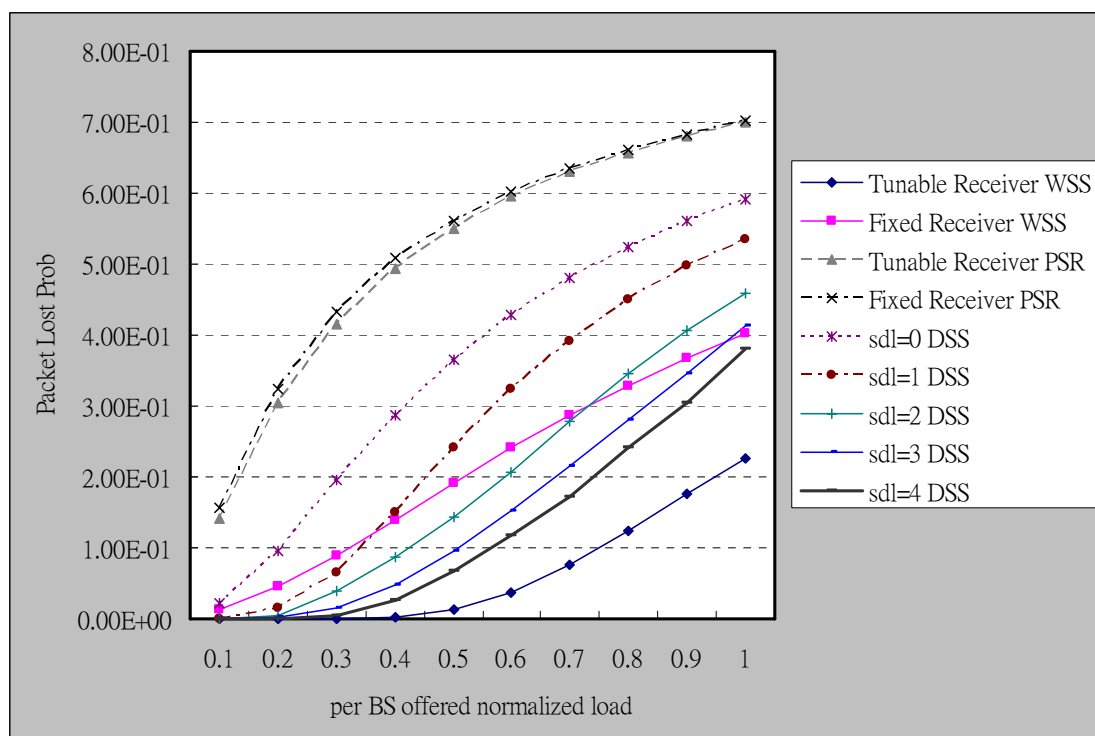


Figure 14.1: packet lost probability of all methods

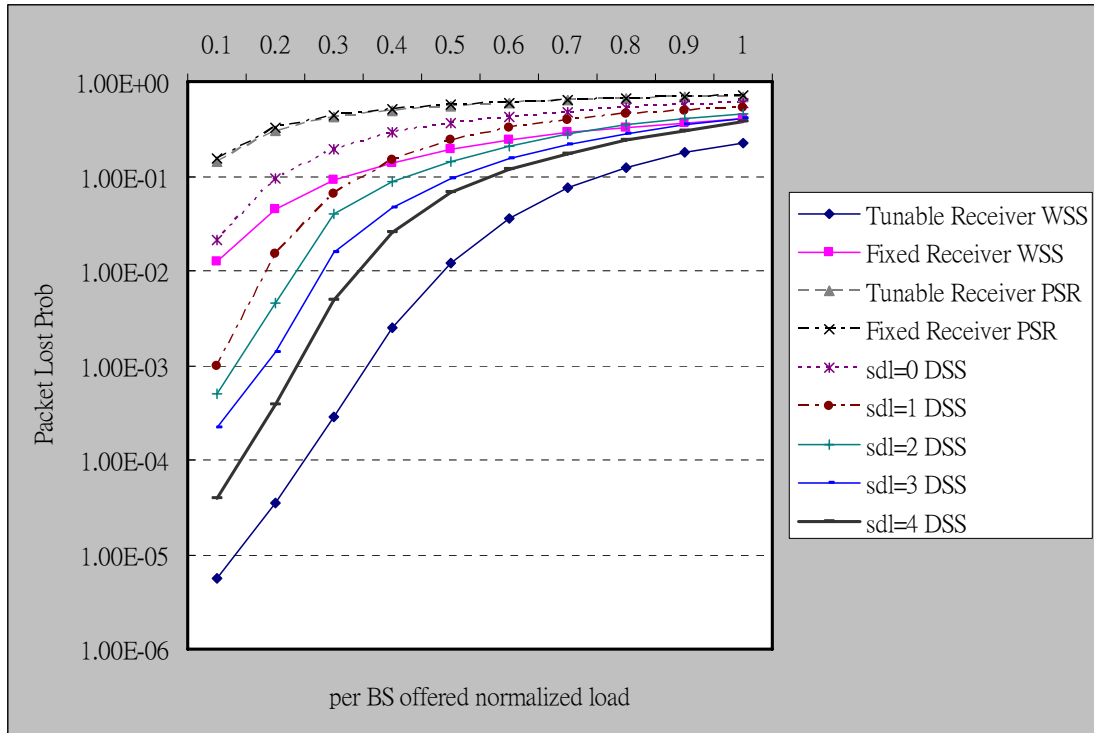


Figure 14.2: packet lost probability of all methods (log scale)

由 Figure 14.1 & Figure 14.2 我們可以觀察出 PSR 在 destination node 的限制下，使得系統之封包遺失率是所有的演算法中最高的，且 tunable receiver 或 fixed receiver 之硬體的異同對系統的影響亦在此限制下，所表現出來的差異相當微小。反觀“tunable receiver WSS”因為使用高成本的“wavelength-sensitive”硬體，故在所有系統中其系統效能的表現是最好的。而在我們一開始改進的“sdl=0 DPSA”系統，也就是拿掉 destination node 限制之 PSR，它的封包遺失率已經降的比傳統未做任何改進之 PSR 還低。接下來我們在 PSR node 中加入 photonic slot delay line，並增加其數目以期隨著 sdl 的增加，使得封包遺失率可以與“tunable receiver WSS”相比擬。我們可以由 Figure 14.1 &

Figure 14.2 觀察出，隨著 sdl 的增加，封包遺失率亦不斷地降低。當 sdl=4 的時候，封包遺失率已經降到完全比“fixed receiver WSS”系統低了。但另一方面我們也可以觀察到，隨著 sdl 的增加，其效果也越來越不是這樣的顯著。那是因為當系統負載接近滿載的時候，photonic slot delay line 所剩下可以使用的空間越來越少，如此一來它就無法提供與增加 sdl 成正比成長的可用頻寬。

以增加 photonic slot delay line 的方式來降低封包遺失率，所必須付出的代價就是封包的延遲時間增加，關於這一點我們可以透過 Figure 15 得知。而隨著 sdl 的增加，封包的延遲時間亦跟著增加，然而我們以 sdl=4 為例，它的封包延遲時間比“tunable receiver WSS”系統的封包延遲時間大約增加了 10 個 time-slots。使用 sdl=4 之 slot delay lines，所增加的這些延遲時間，對於光纖網路而言並不算多。那是因為光纖網路其本身的傳輸速度相當快，進入 slot delay lines 所增加的時間對於整個系統的延遲時間，也在可以接受的範圍之內。所以付出這些增加的延遲時間，對於提升系統效能來說，是相當值得的。此外增加的這些 slot delay lines，對於整個系統所增加的成本很低，這也符合我們一開始所設計的要求，以低成本元件所設計出的演算法，來提升系統效能。

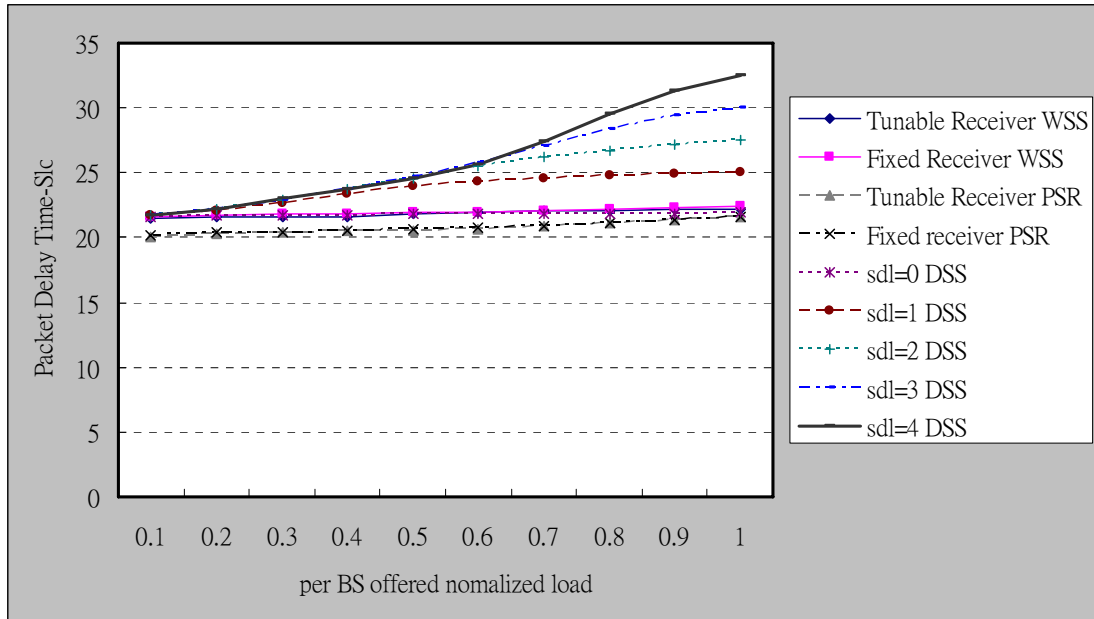


Figure 15: packet delay time-slot of all methods

現在我們希望能夠讓系統提供簡易的 QoS 服務，故我們先將封包分為 high priority 與 low priority 兩種類型的封包。在第一個階段中，若有 high priority 與 low priority 兩種封包同時到達 PSR node 時，系統會先判斷它們兩個封包是否使用同一波長。假若它們使用同一波長，且 arrival photonic slot 只有一個可用波長可以提供給封包，那麼系統會選擇讓 high priority 封包使用這個波長。接著系統會依照我們所給定的機率，產生一組 random number 來決定是否讓 low priority 封包進入 packet delay line。這樣做的理由，是因為若每次都讓 low priority 封包進入 packet delay line 當延遲時間一到它必須離開 packet delay line 的同時勢必又有機會與 high priority 競爭相同的波長。然而在這套系統中，離開 packet delay line 的封包擁有較高的權限，所以剛到

來 PSR node 之 high priority 封包就會被系統遺失。故我們採取這樣的措施以保有 high priority 封包之頻寬。

接著在第二階段，若是 low priority 封包與 high priority 封包都進入 packet delay line，當延遲時間一到它們同時離開 packet delay line，若是只有 low priority 封包無法放入 arrival photonic slot，則系統會由我們所給定的機率，產生一組 random number 決定是否要遺失 low priority 或是把封包放入將要進入 slot delay line 的 photonic slot。這樣做是希望能夠藉由 drop low priority 封包來保留頻寬留給 high priority 封包。

模擬結果請看下圖，其中“1stP”代表在第一階段要進入 packet delay line 時，將 low priority 封包 drop 的機率。而“2edP”代表第二階段，把封包放入將要進入 slot delay line 的 photonic slot 時，將 low priority 封包 drop 的機率。Figure 16.1, Figure 16.2 & Figure 16.3 中表示固定第一階段與第二階段將 low priority 封包 drop 的機率為 50% 下，比較 sdl=1~4 之 high priority 與 low priority 封包遺失率的圖表。

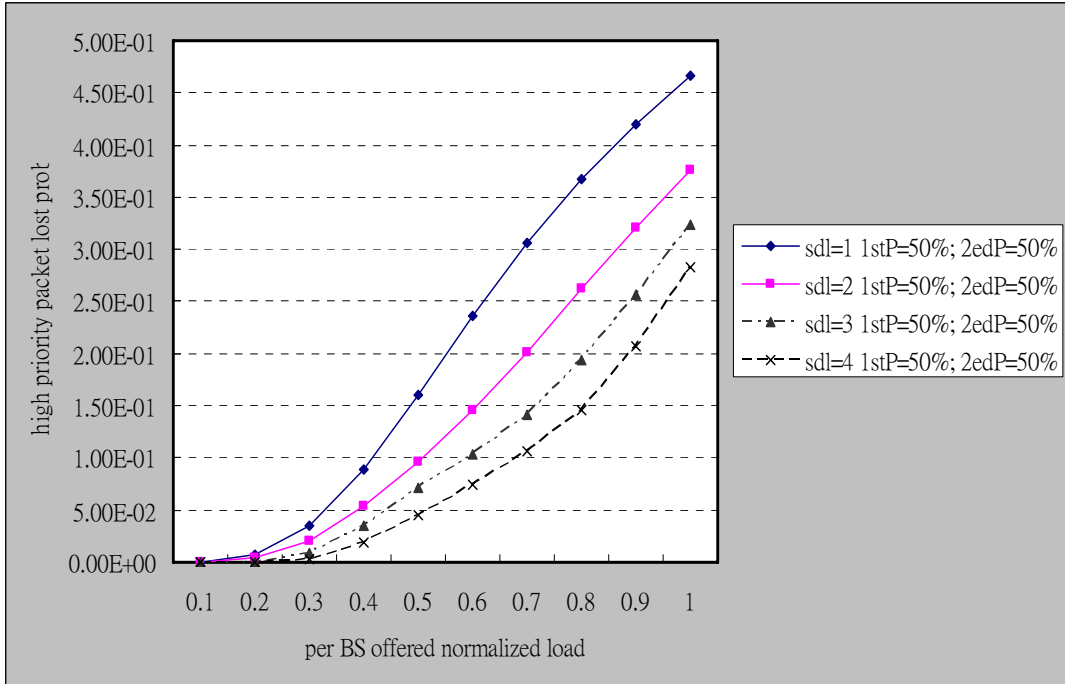


Figure 16.1: high priority packet lost prob.

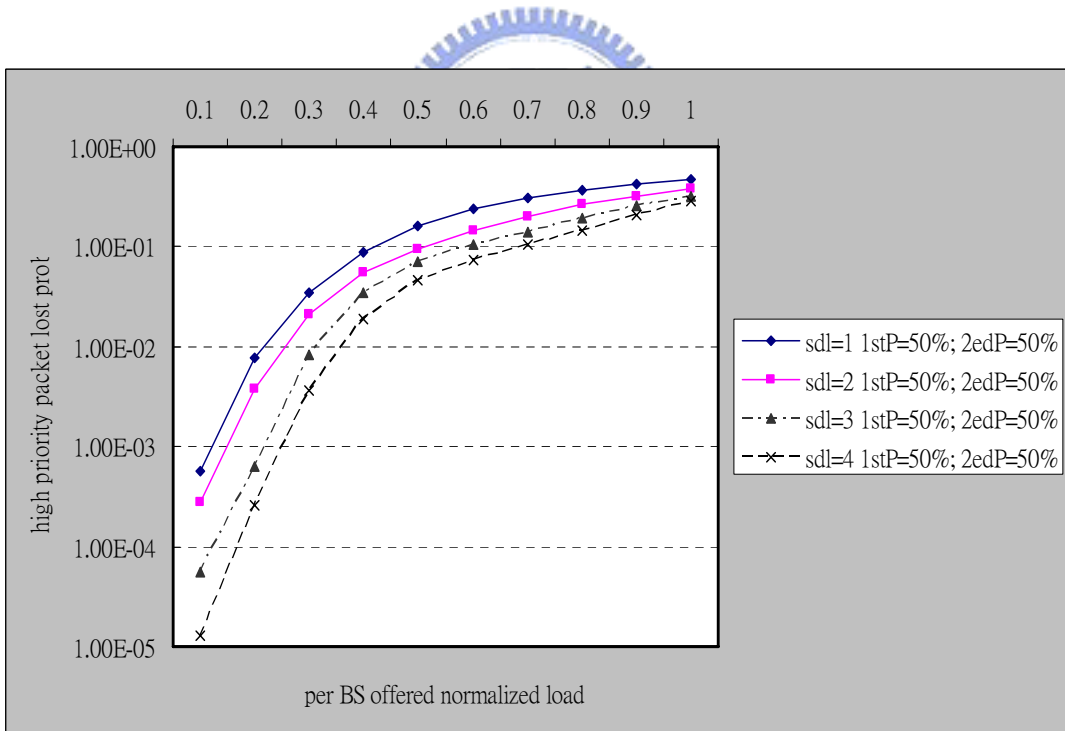


Figure 16.2: high priority packet lost prob. (log scale)

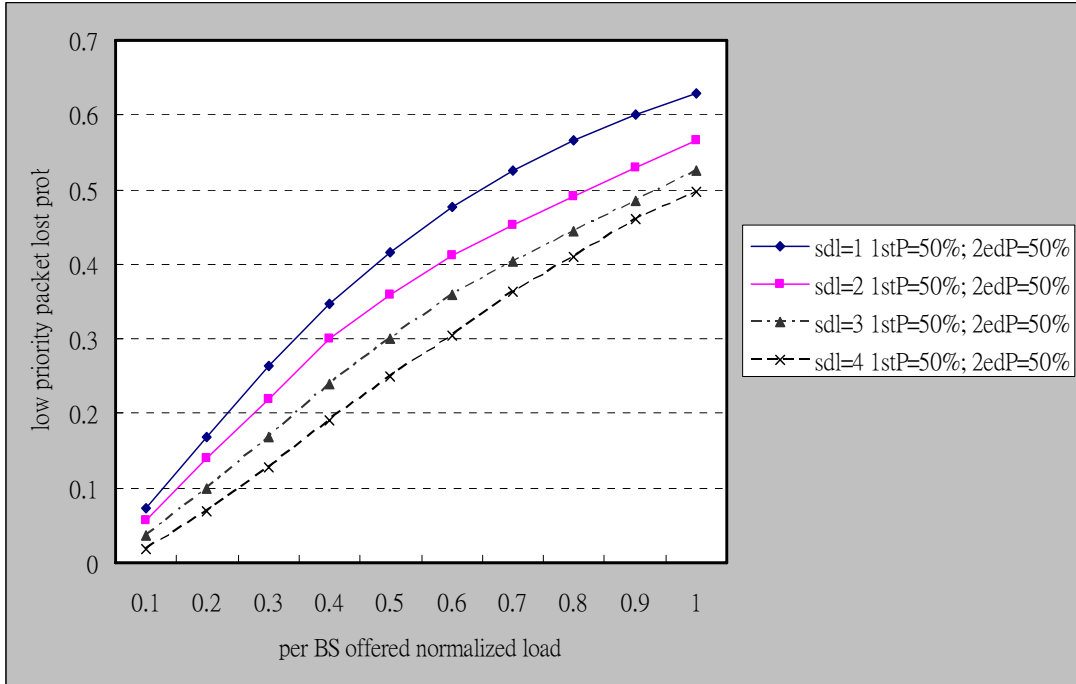


Figure 16.3: low priority packet lost prob.

固定“2edP=50%”在改變“1stP=0%, 50% & 100%”的情況下，觀察 sdl=1~4 中 high priority 與 low priority 封包遺失率之不同。

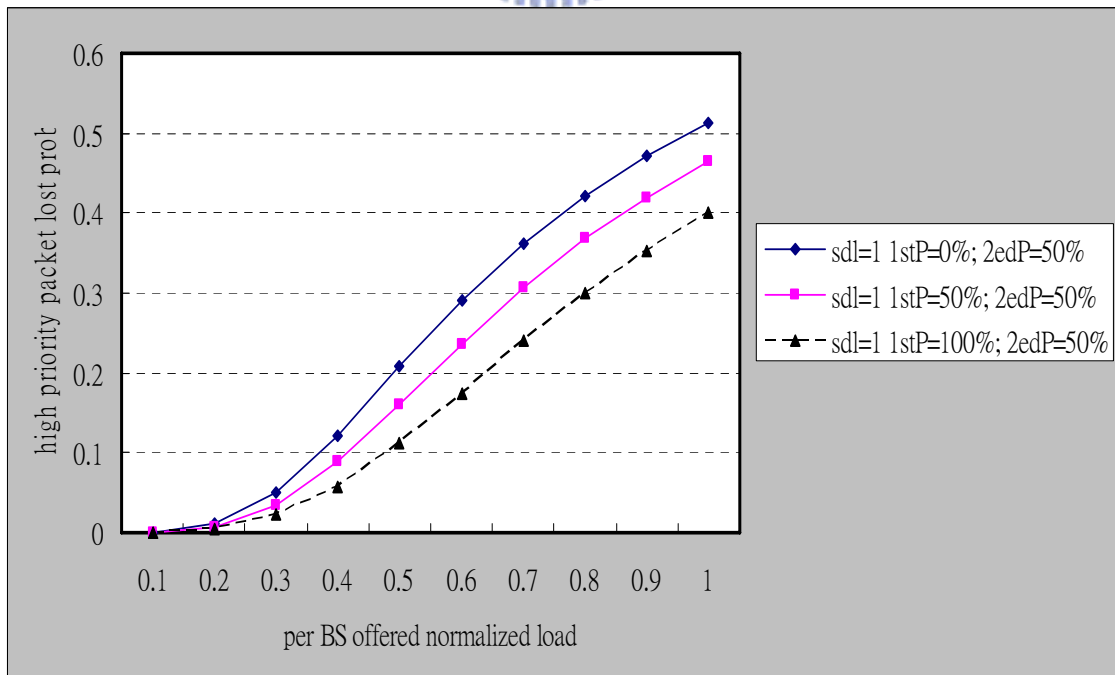


Figure 17.1-1: sdl=1 high priority packet lost prob.

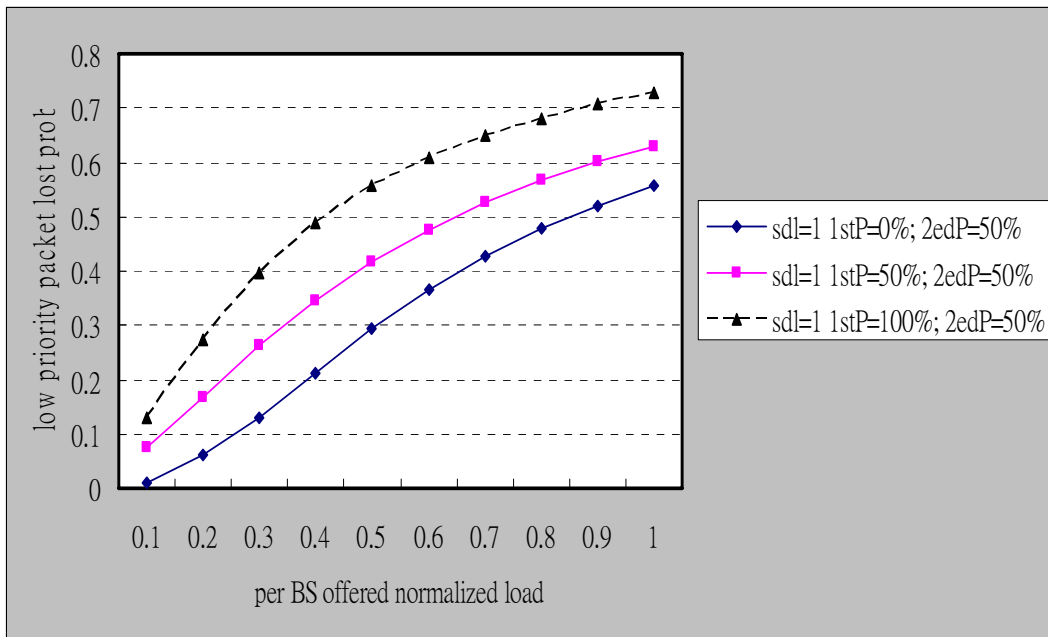


Figure 17.1-2: sdl=1 low priority packet lost prob.

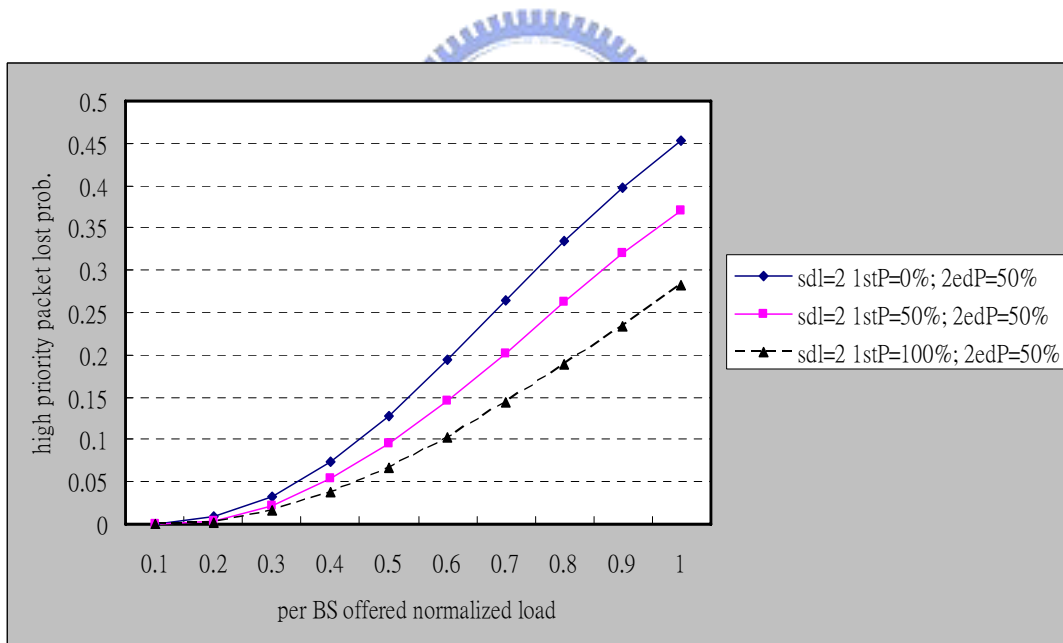


Figure 17.2-1: sdl=2 high priority packet lost prob.

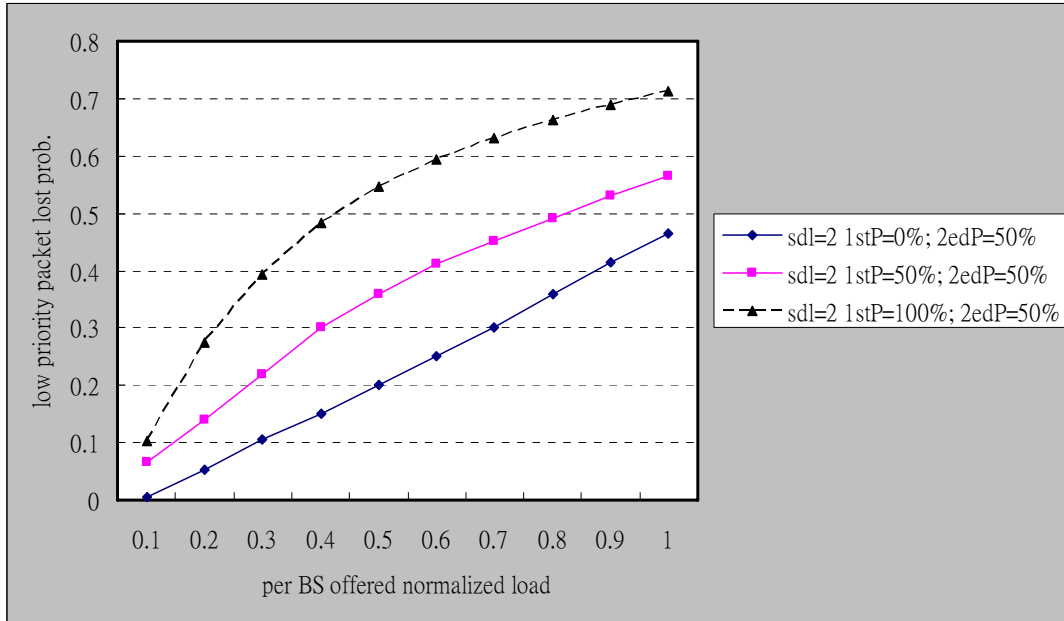


Figure 17.2-2: sdl=2 low priority packet lost prob.

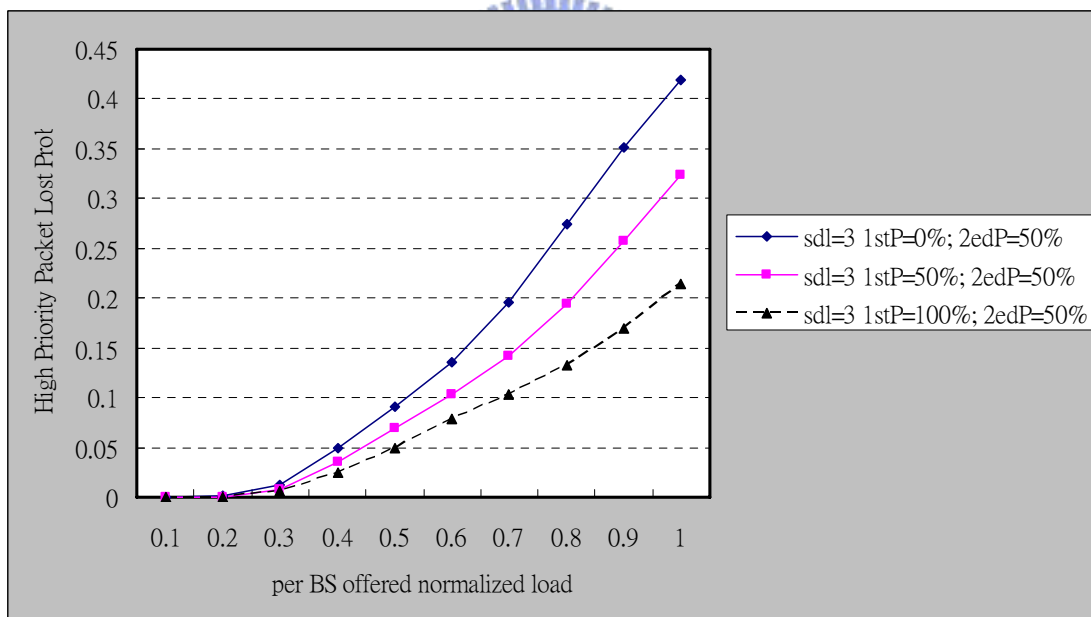


Figure 17.3-1: sdl=3 high priority packet lost prob.

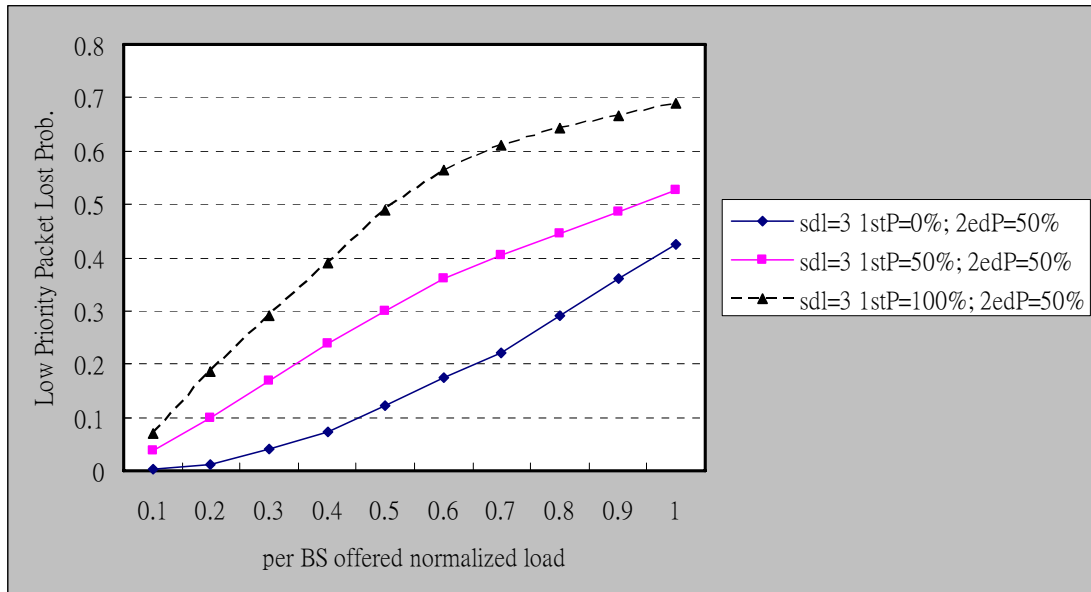


Figure 17.3-2: sdl=3 low priority packet lost prob.

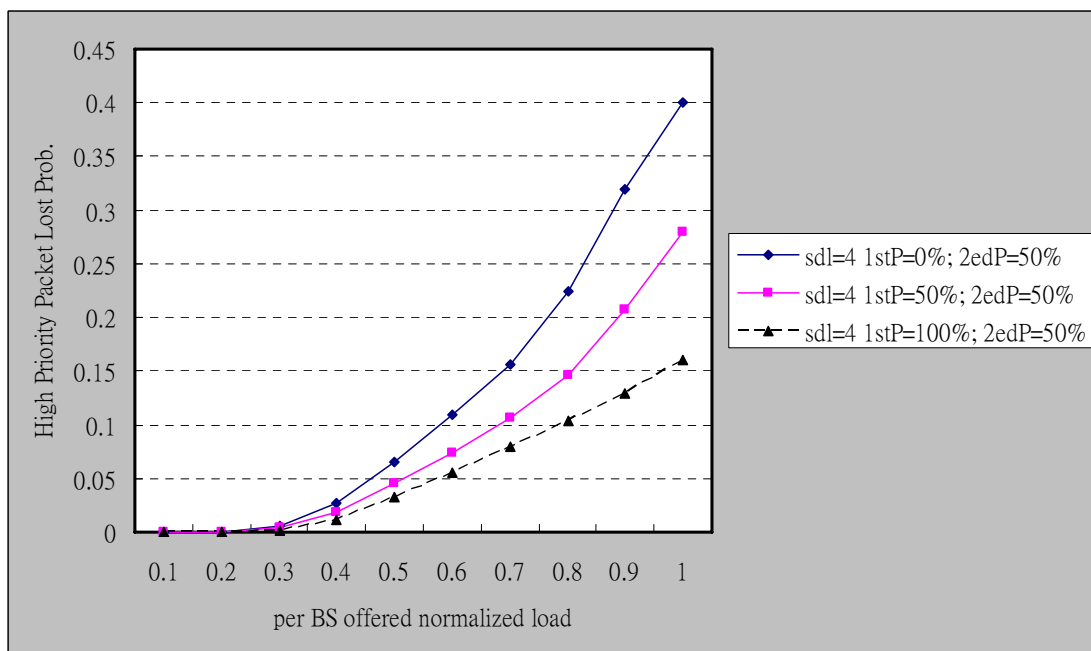


Figure 17.4-1: sdl=4 high priority packet lost prob.

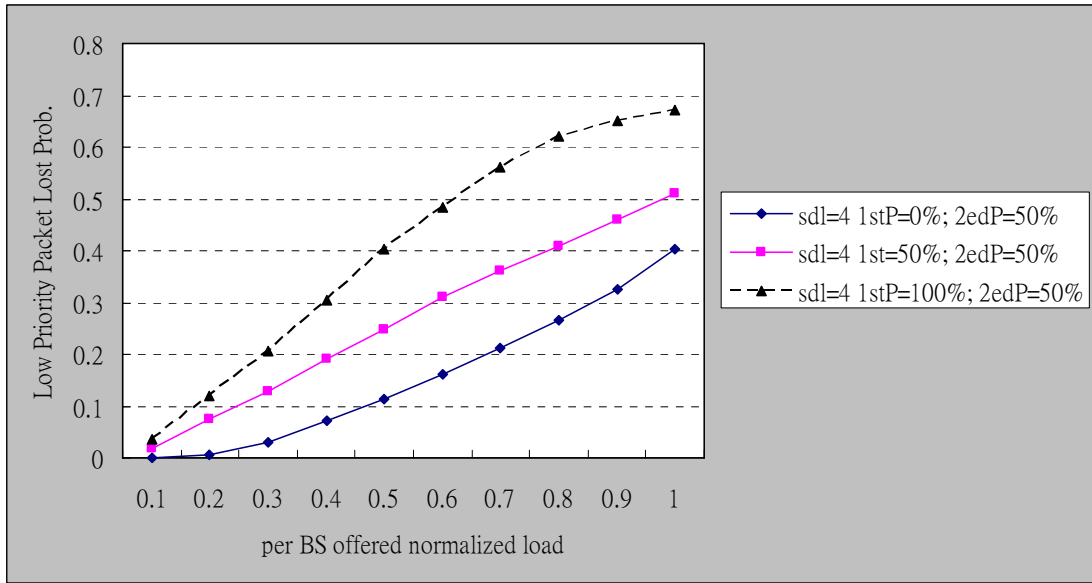


Figure 17.4-2 sdl=4 low priority packet lost prob.

接下來換成固定“1stP=50%”在改變“2edP=0%, 50% & 100%”的情況下，觀察 sdl=1~4 中 high priority 與 low priority 封包遺失率之不同。

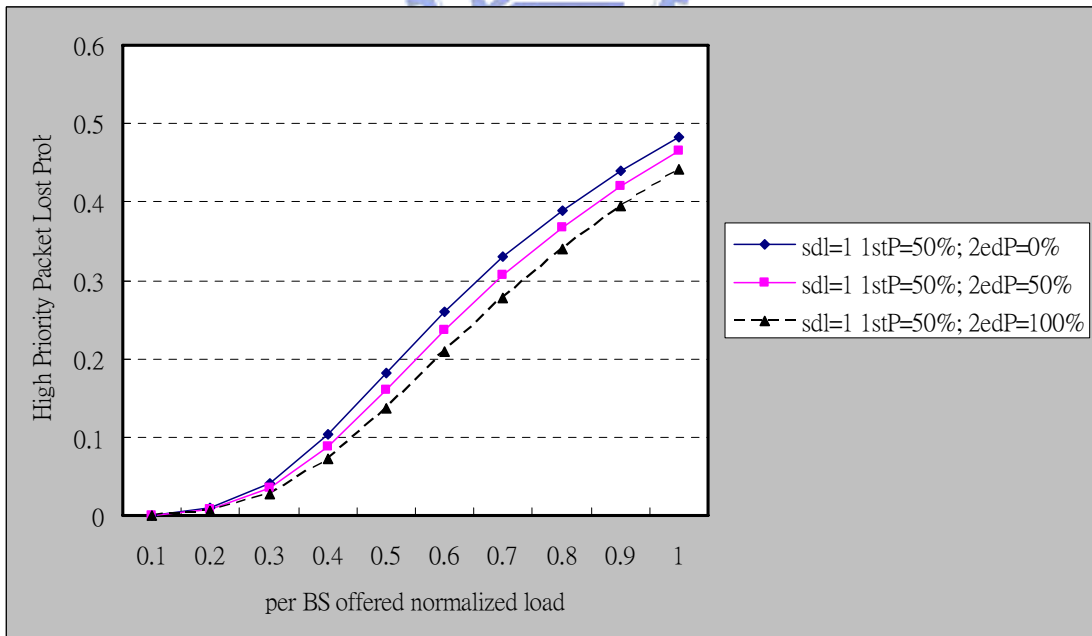


Figure 18.1-1: high priority packet lost prob.

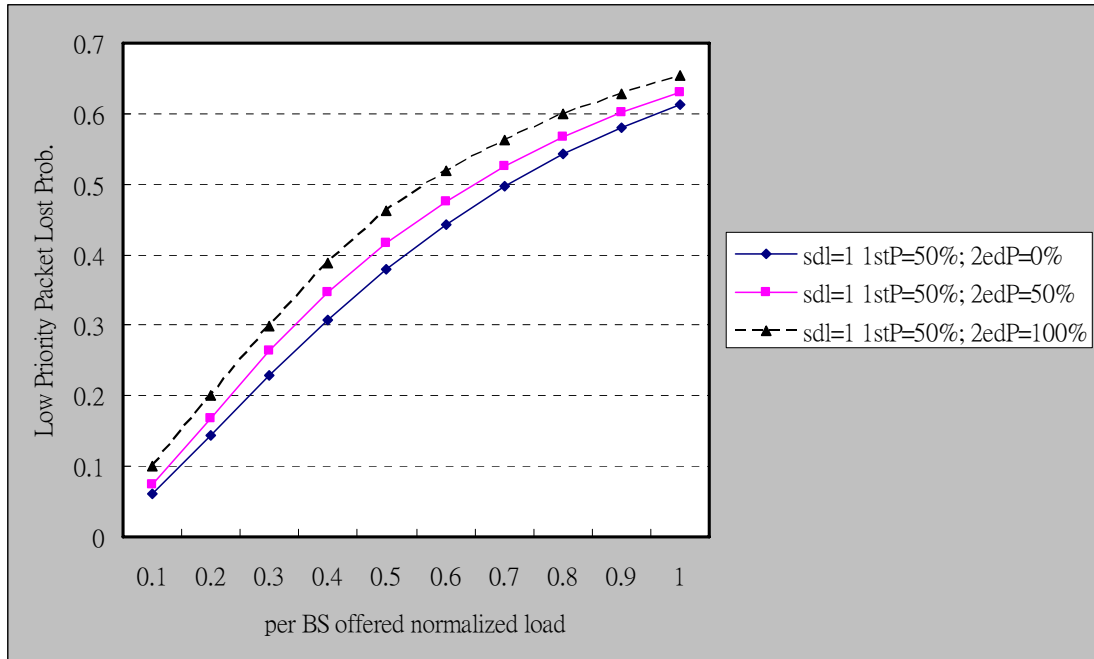


Figure 18.1-2: low priority packet lost prob.

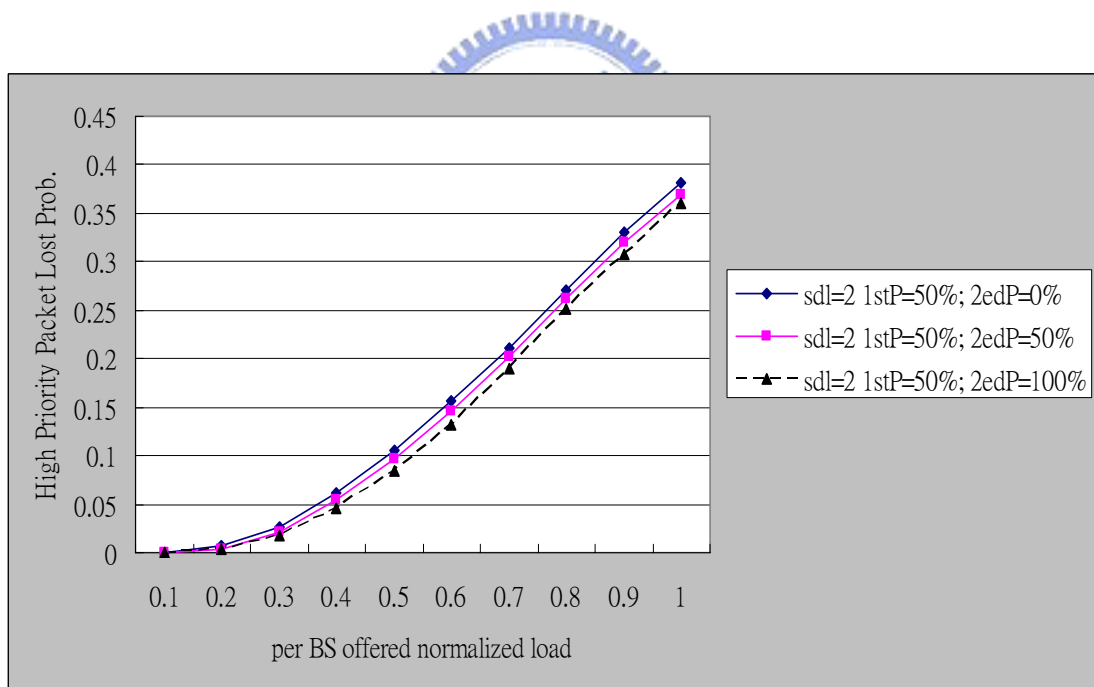


Figure 18.2-1: high priority packet lost prob.

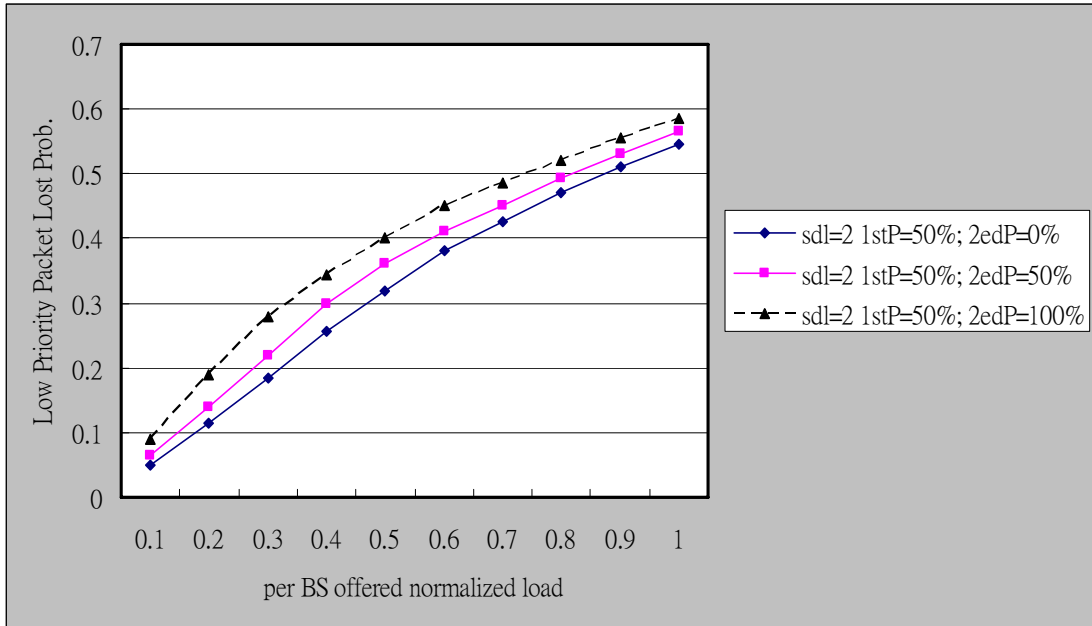


Figure 18.2-2: low priority packet lost prob.

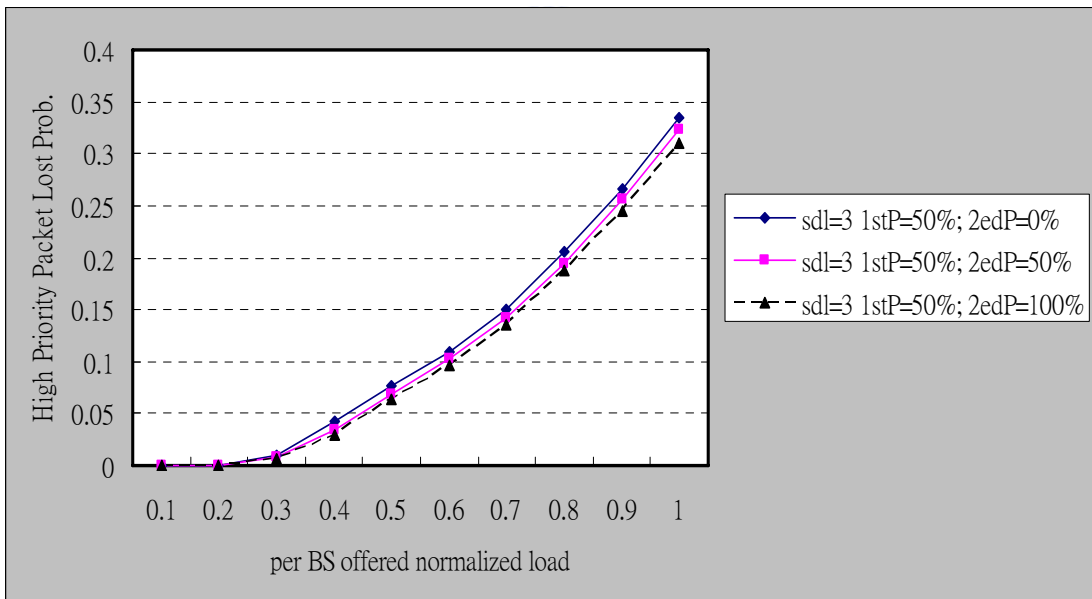


Figure 18.3-1: high priority packet lost prob.

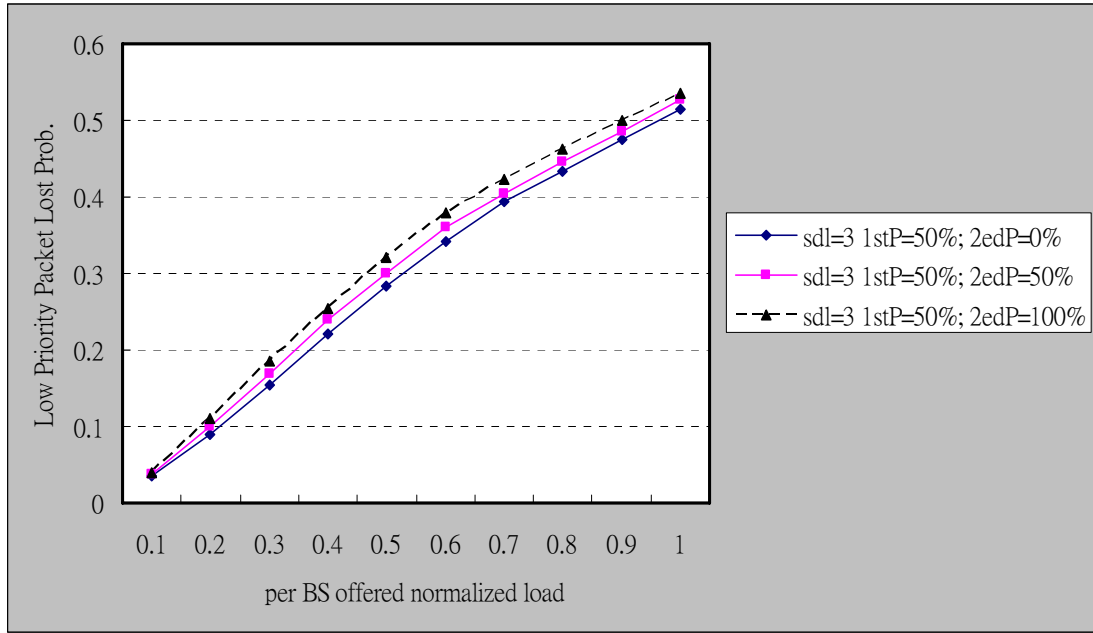


Figure 18.3-2: low priority packet lost prob.

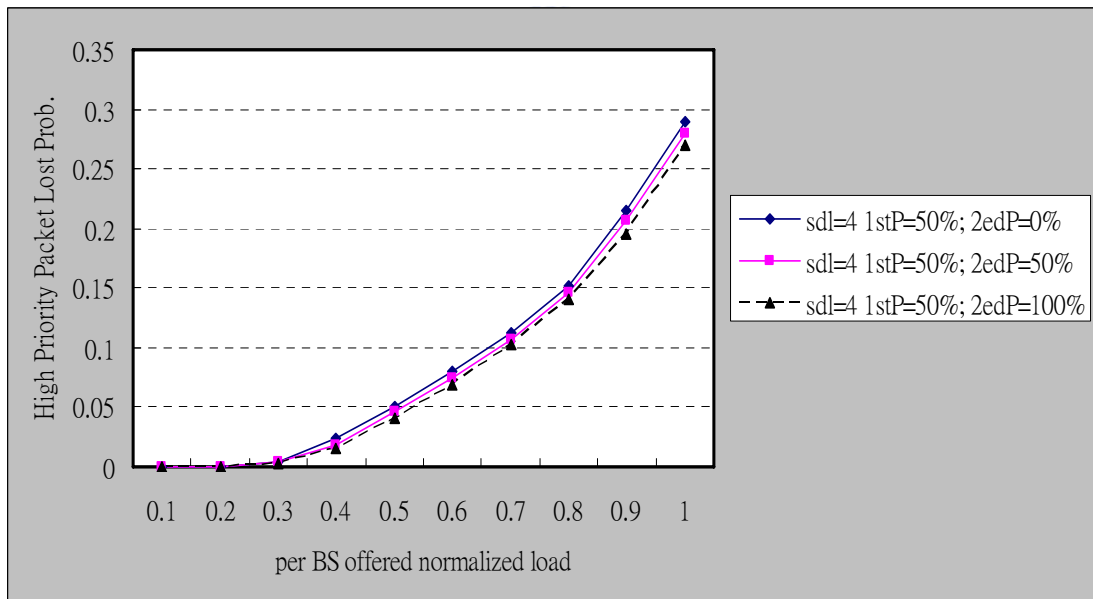


Figure 18.4-1: high priority packet lost prob.

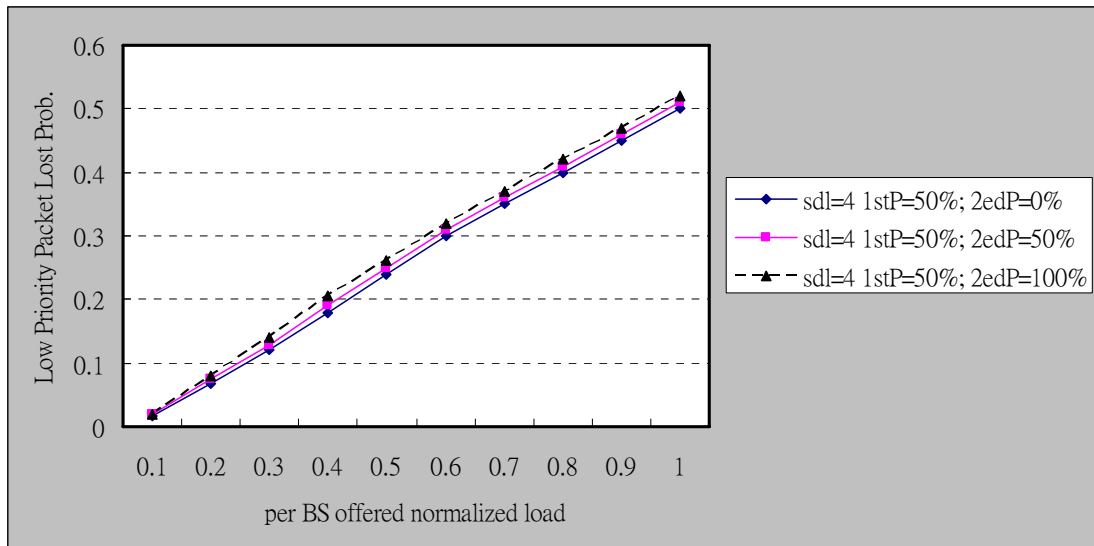


Figure 18.4-2: low priority packet lost prob.

由上面“固定 2edP，改變 1stP”，我們可以得知在第一階段，高低權限封包競爭同一波長時，決定是否讓 low priority packet 進入 packet delay line 其影響對 high priority 封包的封包遺失率影響很大。因為將此低權限封包丟棄的話，便可以避免它下一次與高權限的封包再一次的競爭的機會，同時也降低了在第二階段和高權限封包一同爭取頻寬的機率。

相反的“固定 1stP，改變 2edP”的圖表中，封包遺失率的改變不明顯，那是因為高低權限封包競爭同一波長的機率下降，而它們競爭機會減少的原因，是因為有兩個 photonic slot 可以提供給它們使用。並且隨著 sdl 的增加，可以使用的頻寬亦增加，故相互競爭的機會減少，所以封包遺失率的改變就不甚明顯。

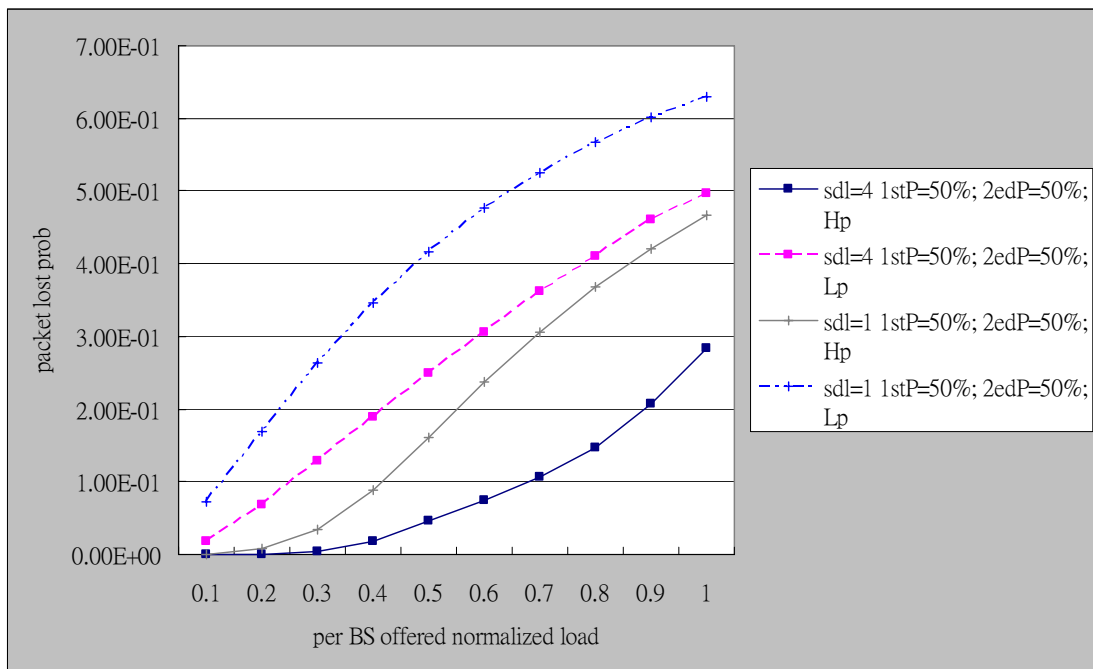


Figure 19.1 differentiation of different priority packet lost prob.

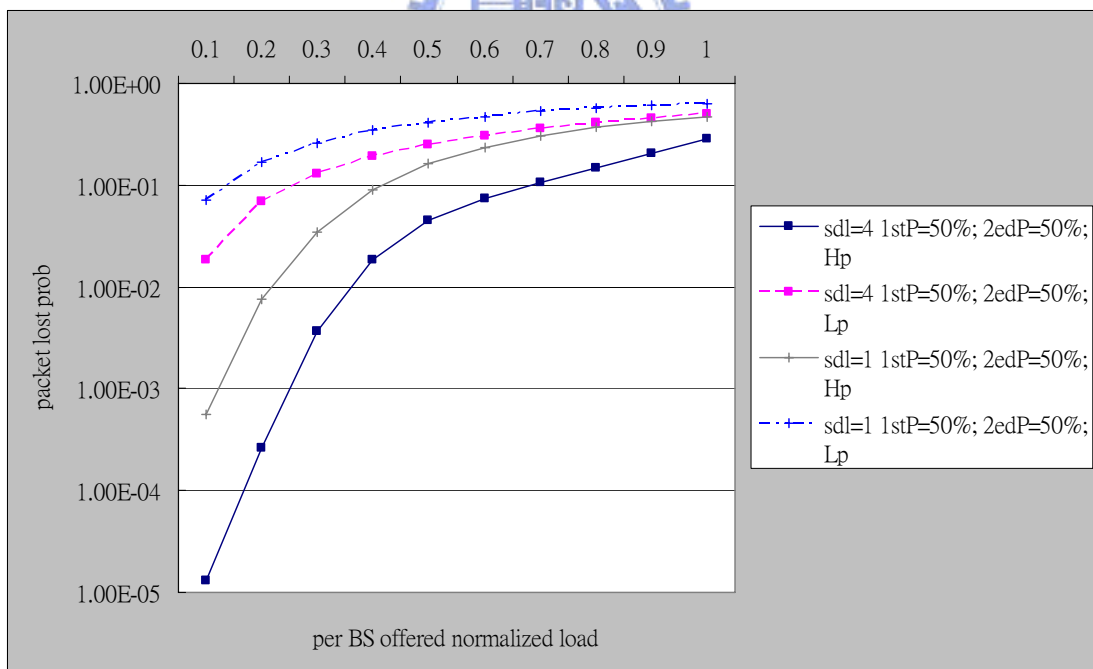


Figure 19.1 differentiation of different priority packet lost prob. (log scale)

Chapter 5

Conclusions and Future Works

本篇論文的研究成果是使用低成本的“wavelength insensitive”元件以及一些低價格之光學材料(如: buffer delay line)搭配我們所研究的演算法，並對先前其他學者所提出之 PSR (Photonic Slot Routing) 演算法加以改進後，成為一個可以在「單一傳輸方向之環狀都會型主幹網路」中與使用高成本之“wavelength sensitive”系統其系統效能相近之全光“All Optical”網路系統。並且克服了先前在 PSR 系統中，無法有效達成動態頻寬分配之問題，也由於此研究克服了此項缺點，故可以藉由本套系統提供即時性的網路應用。另一方面由主幹網路上的各個節點連接至終端無線網路基地台，並且搭配 ROF (Radio Over Fiber)的技術達成光纖網路與無線網路之整合。而本系統亦可提供基本的 QoS (Quality of Service)服務。而在未來的研究方面，可以朝提供更佳且分類更為完全的 QoS 服務，以及探討環狀網路上各個節點間之公平性(Fairness)的問題。

Reference:

- [1] Elek, V.; Fumagalli, A.; Wedzinga, G, “Photonic slot routing: a cost effective approach to designing all-optical access and metro networks,” *Communications Magazine, IEEE*, vol. 39, pp. 164 - 172, Nov. 2001.
- [2] Hui Zang; Jue, J.P.; Mukherjee, B, “Photonic slot routing in all-optical WDM mesh networks,” *Global Telecommunications Conference, 1999. GLOBECOM '99*, vol. 2, pp. 1449 – 1453, 1999.
- [3] Chlamtac, I.; Elek, V.; Fumagalli, A.; Szabo, C, “Scalable WDM network architecture based on photonic slot routing and switched delay lines,” *INFOCOM '97. Sixteenth Annual Joint Conference of the IEEE Computer and Communications Societies. Proceedings IEEE*, vol. 2, pp. 769 – 776, April 1997.
- [4] Chlamtac, I.; Elek, V.; Fumagalli, A.; Szabo, C, “Scalable WDM access network architecture based on photonic slot routing,” *Networking, IEEE/ACM Transaction*, vol. 7, pp. 1 - 9, Feb. 1999.
- [5] Hui Zang; Jue, J.P.; Mukherjee, B, “Capacity allocation and contention resolution in a photonic slot routing all-optical WDM mesh network,” *Light-wave Technology, Journal*, vol. 18, pp. 1728 – 1741, Dec 2000.
- [6] Boroditsky, M.; Lam, C.F.; Woodward, S.L.; Smiljanic, A.; Frigo, N.J.; Dreyer, K.F.; Ackerman, D.A.; Johnson, J.E.; Ketelsen, L.J.P.; Antao Chen, “Composite packet switched WDM networks,” *Lasers and Electro-Optics Society, 2001. LEOS 2001. The 14th Annual Meeting of the IEEE*, vol. 2, pp. 738 – 739, Nov. 2001.

- [7] Boroditsky, M.; Lam, C.F.; Smiljanic, A.; Feuer, M.D.; Woodward, S.L.; Dreyer, K.F.; Ackerman, D.A.; Johnson, J.E.; Ketelsen, L.J.P, “Experimental demonstration of composite packet switching on a WDM photonic slot routing network,” *Optical Fiber Communication Conference and Exhibit, OFC 2001*, vol. 4, pp. ThG6 - T1-3, 2001.
- [8] Boroditsky, M.; Frigo, N.J.; Lam, C.F.; Dreyer, K.F.; Ackerman, D.A.; Johnson, J.E.; Ketelsen, L.J.P.; Antao Chen; Smiljanic, A, “Experimental demonstration of composite-packet-switched WDM network,” *Lightwave Technology, Journal*, vol. 21, pp. 1717 – 1722, Aug. 2003.
- [9] I Chlamtac, V Elek, A Fumagalli, “A fair slot routing solution for scalability in all-optical packet switched networks”, *Journal of High Speed Networks*, vol. 6, pp. 181 – 196, 1997.
- [10] P. Doussiere, “Recent Advances in Conventional and Gain Clamped Semiconductor Optical Amplifier,” *Proc. Optical Amplifiers and their Application*, vol. 5, pp. 88-170, July, 1996.
- [11] I. Chlamtac, A; Fumagalli, L. G; Kazovsky, P; Melman, W. H; Nelson, P; Poggiolini, M; Cerisola, A. N. M; Choudhury, T. K; Fong, R. T; Hofmeister, C. L. Lu, A. Mekittikul, D. J. M. Sabido IX, C. J. Suh, E. W. M. Wong, “CORD: COntention Resolution by Delay Lines,” *IEEE Journal on Selected Areas in Communications jointly with IEEE OSA Journal of Light-wave Technology*, vol. 14, pp. 1014 – 1029, June, 1996.
- [12] N. K. Shankaranarayanan *et al.*, “Two-section DBR laser transmitters with accurate channel spacing and fast arbitrary-sequence tuning for optical FDMA networks,” presented at the OFC’94, San Jose, CA,

February, 1994.

- [13] Mitchell, J.E, “Techniques for Radio over Fiber Networks,” IEEE, Lasers & Electro-Optics Society, pp. 346 – 347, Oct. 2006.
- [14] Hong Bong Kim, “Radio over Fiber based Network Architecture,” Berlin, 2005.
- [15] Hong Bong Kim; Emmelmann, M; Rathke, B; Wolisz, A, “A radio over fiber network architecture for road vehicle communication systems,” IEEE 61st Vehicular Technology Conference, 2005. VTC 2005-Spring. 2005, vol. 5, pp. 2920 – 2924, June, 2005.
- [16] Hong Bong Kim and Adam Wolisz, “A Radio over Fiber based Wireless Access Network Architecture for Rural Areas,” In Proc. of 14th IST Mobile and Wireless Communications Summit, Dresden, Germany, June, 2005.

