

國立交通大學

機械工程學系

碩士論文

具有次微米尺度結構的自發熱模仁的開發及在
成形上的應用

The Development of Heat-Generable Mold insert with
Sub-micron-Structure and It's Application to Hot-Embossing

研究生：吳振家

指導教授：陳仁浩 教授

中華民國九十六年六月

具有次微米尺度結構的自發熱模仁的開發及在成形上的應用

The Development of Heat-Generable Mold insert with
Sub-Micron-Structure and It's Application to Hot Embossing

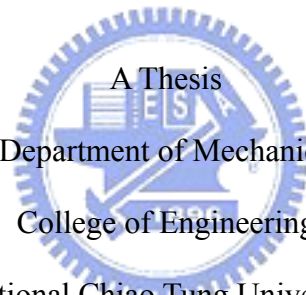
研究生：吳振家

Student : Chen-Chia Wu

指導教授：陳仁浩

Advisor : Ren-Haw Chen

國立交通大學
機械工程學系
碩士論文



Submitted to Department of Mechanical Engineering

College of Engineering

National Chiao Tung University

in partial Fulfillment of the Requirements

for the Degree of

Master of Science

in

Mechanical Engineering

June 2007

Hsinchu, Taiwan, Republic of China

中華民國九十六年六月

中文摘要

具有次微米尺度結構的自發熱模仁的開發及在成形上的應用

研究生：吳振家

指導教授：陳仁浩 教授

國立交通大學機械工程學系



結構的微小化以及大面積的成形乃是熱壓微成形的一個重要趨勢。微小化帶給成形品更多的用途，而大面積的成形帶來更大的經濟效益。然而普通的光學微影製程對於結構的微小化至多只能到達微米等級，以普通的熱壓方法也只能使相當有限的區域成形。本研究導入電子束曝光微影的技術，使矽基模仁的結構線寬達到次微米的大小，再利用電漿蝕刻蝕刻出結構深度，並以離子佈植的方法在模仁上製作可通電而使其自發熱的電路，最後藉由使冷卻開始固化的材料再度接近熔融狀態，進而使脫模時的夾持應力降低，減少破壞，改善結構完整性，並促成更大面積的完整脫模成形。

實驗結果顯示，在一般的熱壓成形情況下，次微米結構會有很嚴重的斷裂脫模破壞。而在模仁上通電以施加功率密度的方法確實改善了結構的完整性，並隨著施加更適當的功率密度以及操作時間，慢慢改善其他如傾倒之類的脫模破壞，最後成功達成次微米結構的成形。

英文摘要

The Development of Heat-Generable Mold insert with Sub-Micron-Structure and It's Application to Hot Embossing

Student : Chen-Chia Wu

Advisor : Ren-Haw Chen

Institute of Mechanical Engineering
National Chiao Tung University

abstract

The minimization of structure and large-area molding are important trends of hot embossing. Minimization brings products more functions and large-area molding makes much economical benefit. However, normal optical lithography process makes the structure at best achieve micron size and traditional hot embossing can only make limited area molding. In this research, we use E-beam lithography technology to make the line width of silicon-base mold insert structure reach to sub-micron size and then use plasma to etch the depth of structure. Moreover, we implant phosphorous ion into the mold insert to manufacture the circuit which can be charged an electric current to heat the mold insert. Finally, we can decrease the thermal stress, improve the integrity of the structure and make larger area molding during the demolding step by melting the material again which is beginning to solidify.

Experiment results demonstrate that sub-micron structure will fracture seriously while demolding in normal hot embossing situation. Applying heat power to the mold insert by charging electric current

indeed improves the integrity of the structure. Furthermore, we can improve other demolding defects like slant gradually by applying much appropriate heat power and operating period. Finally, we mold sub-micron structure successfully.



誌謝

時光飛逝，一轉眼在交大六年的時光就這樣過去了。在這裡，首先要感謝的是指導教授陳仁浩老師在這兩年來的細心指導。在當初推甄上但卻不知所措時，老師就像一盞明燈點亮我未來的方向，並在這兩年中使我成為一個具有獨立研究能力的研究生。在這裡對老師呈上最高的敬意。

第二要感謝的便是實驗室各位一同奮鬥的夥伴們。安誠及明初學長會在我研究遭受困難時給我一絲靈感並帶給我豐富的人生體驗。春貴以及悅慈兩位同學在這兩年我們一起修過很多課，在課業以及研究方面我們總是互相鼓勵、互相扶持著。而學弟智翔、亞平、子敬、正剛以及聰連在這一年來我做實驗的時候，許多的小地方真的幫助我很多。而在研究之餘，我們也一起有許多難忘的回憶，感謝實驗室的各位同仁。

再來要感謝的是交大奈米中心以及國家奈米元件實驗室的各位工程師。沒有你們在儀器上的指導及幫助，這篇論文是無法完成的。還有一位便是我電子所的室友，感謝你教導我眾多儀器的使用方法。

而最後要感謝的便是我的家人，感謝你們讓我在衣食無慮的情況下度過這學生生涯的 20 年。我要很驕傲的告訴你們，我畢業了。

目錄

中文摘要.....	I
英文摘要.....	II
誌謝.....	IV
目錄.....	V
表目錄.....	VIII
圖目錄.....	IX
第一章 序論.....	1
1-1 研究背景.....	1
1-1-1 微機電系統的興起.....	1
1-1-2 次微米結構的開發.....	2
1-1-3 微成形的發展.....	3
1-2 文獻回顧.....	3
1-3 研究動機與目的.....	7
1-4 研究方法.....	7
第二章 次微米尺度模仁的製作.....	9
2-1 電子束直描微影技術.....	9

2-2 奈米尺度模仁製作程序	11
2-2-1 RCA Clean.....	11
2-2-2 沉積	13
2-2-3 微影	15
2-2-4 蝕刻	17
2-2-5 離子佈植	19
2-2-6 退火.....	20
第三章 熱壓成形實驗	32
3-1 實驗架構	32
3-2 實驗設備	32
3-2-1 熱壓裝置	32
3-2-2 量測儀器	34
3-3 實驗方法	34
3-3-1 熱壓步驟.....	34
3-3-2 加熱線路寬度效能測試.....	35
3-3-3 各種尺寸次微米結構熱壓	35
3-3-4 成形條件對有效熱壓面積之影響	36
3-3-5 實驗結果的觀察	36
3-3-6 成形操作窗	36



第四章 實驗結果與討論	43
4-1 次微米尺度模仁的製作結果	43
4-1-1 各種尺寸結構線寬的微影結果	43
4-1-2 結構深度的蝕刻情形	43
4-1-3 加熱線路的測試結果	44
4-2 熱壓結果	45
4-2-1 未以通電施加功率的熱壓	45
4-2-2 通電施加功率於模仁的熱壓	46
4-3 脫模破壞的改善及探討	48
第五章 結論與建議	66
5-1 模仁製作	66
5-2 熱壓成果	66
參考文獻	68



表目錄

表 2-1 實驗設備設備	21
表 2-2 實驗流程	22
表 2-3 RCA clean 程序.....	23
表 2-4 光阻塗佈流程	24
表 2-5 顯影流程	24
表 4-1 曝光劑量與結構線寬.....	49
表 4-2 未施加功率熱壓參數.....	49



圖目錄

圖 2-1 對準記號[30]	25
圖 2-2 Track 機台	25
圖 2-3 第一道-結構區光罩.....	26
圖 2-4 結構區形狀	26
圖 2-5 第二道-接線區光罩.....	27
圖 2-6 第三道-加熱線路光罩.....	27
圖 2-7 光罩全形	28
圖 2-8 電子束曝光區塊[30]	28
圖 2-9 受駐波效應的光阻[31]	29
圖 2-10 濕蝕刻形狀	29
圖 2-11 Tel 5000 氧化矽乾蝕刻機台	30
圖 2-12 TCP 多晶矽乾蝕刻機台	30
圖 2-13 側壁保護示意圖[32]	31
圖 3-1 熱壓機	38
圖 3-2 電源供應器	38
圖 3-3 模溫機	39
圖 3-4 熱壓機系統迴路.....	39
圖 3-5 冷場發射電子顯微鏡.....	40

圖 3-6 濺鍍機	40
圖 3-5 電子顯微鏡原理[33]	41
圖 3-6 熱壓流程	41
圖 3-7 一般熱壓成形操作窗	42
圖 3-8 施予功率密度成形操作窗	42
圖 4-1 100nm 結構微影結果	50
圖 4-2 200nm 結構微影結果	50
圖 4-3 300nm 結構微影成果	51
圖 4-4 400nm 結構蝕刻成果	51
圖 4-5 300nm 結構蝕刻成果	52
圖 4-6 200nm 結構蝕刻破壞	52
圖 4-7 模仁截面損壞	53
圖 4-8 100 μ m 線路升溫曲線圖	53
圖 4-9 150 μ m 線路升溫曲線圖	54
圖 4-10 功率密度與升溫曲線圖	54
圖 4-11 3MPa,130°C 熱壓	55
圖 4-12 3MPa,160°C 熱壓	55
圖 4-13 4MPa,130°C 熱壓	55
圖 4-14 4MPa,160°C 熱壓	55

圖 4-15 6MPa,160°C 熱壓.....	55
圖 4-16 6MPa,150°C 熱壓.....	55
圖 4-17 5MPa,140°C 熱壓.....	56
圖 4-18 5MPa,160°C 熱壓.....	56
圖 4-19 6MPa,140°C 熱壓.....	56
圖 4-20 溫度與壓力成形操作窗.....	57
圖 4-21 SEM 觀察之區域圖.....	57
圖 4-22 17W/cm ² 熱壓成果.....	58
圖 4-23 25W/cm ² 熱壓成果.....	59
圖 4-24 30W/cm ² , 50s 熱壓成果.....	60
圖 4-25 33W/cm ² , 30s 熱壓成果.....	61
圖 4-26 33W/cm ² , 40s 熱壓成果.....	62
圖 4-27 33W/cm ² , 50s 熱壓成果.....	63
圖 4-28 300nm 結構的成形.....	64
圖 4-29 功率密度大小與時間成形操作窗.....	65

第一章 序論

1-1 研究背景

1-1-1 微機電系統的興起

微機電系統(micro-electro-mechanical system, MEMS)，在歐洲又稱為微系統科技(microsystem technology)，已經漸漸成為被各國所注目的新興產業。它可視為是微電子領域進入非電子領域的一種邏輯發展[1]。基本上，微機電製程所使用的技術與半導體製程所使用的技術沒什麼不同。因為在製作微米、甚至奈米等級的物件時，並沒有辦法利用傳統機械技術加工，如鑽孔、切、削等。必須利用微影、蝕刻等半導體技術來進行微小化加工。然而，微機電系統到目前為止的研發存在一個重要的問題，那就是缺乏一個主控的應用。微機電的領域包羅萬象，但卻沒有一個主要的東西可以象徵它，就如同 CMOS 在整個龐大的積體電路技術架構中為一個不可動搖的重心一樣。標準通常是由大量的應用所驅動的，因為缺乏這種主要的需求應用，使微機電系統欠缺一個標準，被一般人的接收也就較困難；如微加速度計雖然很早就由史丹福大學(Stanford University)研發出，但真正被汽車工業接受運用到汽車安全氣囊系統的一種元件卻花費了 15 年。這是一段不短的時間，可能會有公司在這項技術被接受之前就倒閉。所幸近幾年微機電及其附屬產品不斷各種行業獲得成功，如汽車、醫學器材等，使得微機電系統進入一般人類生活的門檻才能不斷降低。我們目前大致可以把微機電系統稱為一種外部尺寸在毫米甚至微米以下，構成其機械組件和半導體元件尺寸在微米到奈米準位，可對機械、光學、熱、聲音、磁、電、生物訊號、化學反應、流體系統，甚至其組合的系統資訊進行感測並加以控制和處理的微型裝置[1]。

一般來說，微機電的製造技術可分為：(1)體型微加工技術(bulk micromachining)；(2)面型微加工技術(surface micromachining)；(3)微光刻電鑄模造技術(LIGA)；(4)類 LIGA 技術(LIGA-like)。體型微加工是直接在一塊材料上進行微影(lithography)、蝕刻(etching)製成微結構；而面型微加工則是先在基底上沉積各種薄膜，再利用微影、

蝕刻定義出結構的形狀。兩種微加工都是屬於矽基(silicon-based)微加工的技術；而 LIGA 及類 LIGA 技術則不限於矽基，也可對其他半導體、高分子、金屬以及陶瓷等進行加工。LIGA 技術是利用 X 光進行厚膜光阻的微影，之後利用電鑄(electroforming)各種金屬翻模做為母模，最後再以微成形技術(micromolding)生產大量結構。X 光具有波長短、繞射現象小、功率大及穿透力強等優點，因此深寬比和線寬可達到其他加工方法所無法達到的地步。然而，由於 X 光取得不易，近年來便發展出類 LIGA(LIGA-like)的技術。類 LIGA 製程是使用其他光源如紫外光(ultraviolet)、準分子雷射(excimer laser)等來取代 X 光作為曝光光源，不過其大小便只能達到微米尺度而深寬比也相對降低，但這對一般的微元件也就不是太必要[2]。

1-1-2 次微米結構的開發

奈米的定義是 1 到 100 奈米；而次微米則是在 100nm 以上 1 μ m 以下。而要製作奈米或次微米等級的微結構，顯然的類 LIGA 的精度便不足以達到這種需求，這時便需尋找其他精度更小的微影技術來達到我們想要的成果。上面所提到利用 X 光所進行的 LIGA 技術便是一種，X 光的短波長可以達到次微米的精度；但 X 光除了取得不易這項缺點外還有另外一項，那就是由於 X 光微影技術是用近接式的曝光，而不能利用 1:5 或 1:10 的縮小投影進行曝光，這使得在製作次微米級的光罩時便更加的困難，是屬於未來世代的技術。其他還有(1)電子束微影術(E-beam)；(2)離子投影術(IPL)；(3)極短紫外光微影術(EUV)等，其中電子束微影術是相當具有潛力的一種技術。電子束曝光技術最精密可得小於 0.1 微米的解析度，但早期受於產量低及設備昂貴，只用於光罩製作，但隨著光學曝光波長的限制曝光設備的複雜化，電子束微影術也逐漸用於製作次世代的產品[3]。電子束曝光技術是一個直寫系統，這也是它的最大優勢，因為不需要製作光罩，直接省去製作次微米等級光罩的困難度與龐大費用。不過目前電子束曝光也存在著一個主要的問題，那就是曝光的速度，因為是直寫系

統，一次只能寫一小塊區域，不像一般利用光罩的光學曝光可以直接曝整片晶圓，直接影響了產量。這是目前電子束微影術需要突破的一個瓶頸。

1-1-3 微成形的發展

微成形(micro molding)是泛指利用模具來進行微結構的成形或製造，實際上必須依照成形對象的材料性質來採取最適當的成形方式。可以用以成形的材料有許多，而比起玻璃、金屬、矽等材料，高分子擁有以下可以打開更多新市場的良好特性：(1)可在較低的溫度成形；(2)有高成形自由度以整合各種功能性；(3)低密度；(4)可抵抗溶劑及其他腐蝕性液體；(5)抗老化；(6)價格低廉[4]。一般而言，高分子的微成形主要可分為熱壓成形(hot embossing)及射出成形(injection molding)，而熱壓成形技術因具有材料流動率低(low flow rate)、流動距離短(low material flow)[5]、以及在高深寬比的情況下有好的模具充填性[4]，因此常用來製作微細結構與光學元件。此外，由於熱壓成形的製程參數和步驟較少，而且也能快速輕易的更換熱壓模具，所以也比射出成形擁有更多發展性。

目前熱壓成形所碰到的瓶頸是當在成形結束，需要冷卻脫模的時候，由於成形材料與模仁的收縮率不同，常常會產生很大的剪應力，這會產生結構被夾斷在模仁裡面。而當我們需要製作的微結構精度越來越小，甚至達到次微米階段時，這個影響可能會更明顯。因此，如何保持結構的完整性而順利脫模便成為了研究的重點。

1-2 文獻回顧

熱壓成形是一項傳統的加工技術，它具有優越的微結構成形特性，然而由於早期工業技術未臻成熟，因此未受重視，直到最近二十年 LIGA 技術的研發，才逐漸成為微成形中的重要技術。Becker, E. W. 等人在 1986 年提出以 X-ray 為光源的微影製程，其後利用光阻微結構進行電鑄(electroforming process)製造出金屬模具以進行熱壓

製程[6]。P Ruther 等人在 1997 年利用 LIGA 製程以及熱壓方法製作出醫學用的微鏡頭。他們以玻璃為基底，利用 X-ray 光刻出微鏡頭形狀，再以 PMMA 為材料進行熱壓，最後用鑽石拋光成功製作出長 700 到 1000 μm 、直徑 580 μm 的 PMMA 醫學用鏡頭[7]。而 H Becker 等人則在 1999 年首先提出由於 Si 可以進行深乾蝕刻的製程，因此可直接用來製作高深寬比的熱壓工具[8]；不久，他們又在以 Si 為模仁，PMMA 及 PC 為材料的實驗中提出了高分子材料具有：廣泛的材料性質及表面化學適應性、適合作複雜的幾何結構等優點[9]。T Wagenknecht 等人對 PMMA、PC、COC、PE、PP 這些高分子材料做圓柱、柵狀結構的熱壓，欲探討各參數對熱壓的影響。他們發現在高溫度或高壓力下都會有較好的模仁填充性，而溫度的影響又較壓力明顯，因此熱壓溫度對於熱壓精確度有較大的影響；他們的研究也發現了相同的情況下，利用提升些許熱壓溫度以及減少熱壓壓力可以得到與原本差不多的熱壓結果，然而提升熱壓溫度也會使得收縮變大，而且也會使熱壓的循環時間變長；而微結構的品質最終還是決定於本身的微結構形狀[4]。而 Yigui Li 等人在 2003 年以矽為模仁材料，先利用電子束微影出結構圖形，再利用快速原子束蝕刻機(Fast Atom Beam Etcher)蝕刻出結構深度完成模仁，最後利用熱壓成功壓出間距 200nm 及 500nm 的 PMMA 柵狀結構[10]。這算是矽基模仁向次微米等級挑戰的一個起步，不過他們熱壓成功的面積大約只有 1.2x1.2mm 左右的大小，不太符合熱壓經濟效益，這是將來需尋求突破的地方。

半導體製程中的奈米刻印蝕刻技術(Nanoimprint Lithography, NIL)則是近年來奈米微結構常用的技術之一，這項技術相當類似我們日常生活中蓋印章的行為。它是由 Stephen Y. Chou 等人於 1995 年率先將壓印模製(compression molding)應用在半導體蝕刻的圖案轉印中而逐漸受到重視。這種技術是先以傳統微蝕刻(光罩、電子束、聚焦離子束等)技術將所要轉印的圖案製版於某種模版材料(如矽晶圓)上，然後以 PMMA 當作「印泥」鍍在元件基板材料上。再利用特殊的儀器，施以精準控制的壓力及溫度，將模版因印在鍍於元件基板上

的 PMMA，如此模版的圖案便轉印到 PMMA 上[11]。這項技術由於可重複使用、不需再經額外的光罩製程，所以具有省時、降低製造成本、高產量及良率等優點。然而這項技術是初步提出，仍具有脫模黏持、材料產生微氣泡等問題。Stephen Y. Chou 等人便在 1996 年嚐試將此製程在真空狀態進行，結果順利解決 PMMA 內微氣泡的問題[12]。而 M.M. Alkaisi 等人則在 2001 年提出以氮化矽當作為模版材料來進行 NIL[13][14]。由於氮化矽的本身夠堅硬，可以製作細微的結構，更重要的是它表面性質很好，可以在轉印時不會發生脫模黏持的現象，而它還可以在不影響結構品質下以低溫進行轉印。不過這項技術還是需先將氮化矽沉積在矽晶圓上再加工，因此目前可能只適用於低深寬比的結構。另外，NIL 也可以利用 UV 光來進行(UV-NIL)，UV 光的優勢是可以使整個製程在室溫及低壓的情況下進行，省去熱壓印之加熱及降溫過程，適用於大量快速生產。M. Colburn 等人在 1999 年提出一種稱為步進快閃式壓印微影 (Step and Flash Imprint Lithography, SFIL) 的技術，他們先在基板塗佈一層低黏性、具有光聚合性之高分子壓印材料，在透明母模壓入高分子材料時，照射 UV 光，使照射部份之高分子產生聚合反應而固化，脫模之後，再利用壓印所得之圖形作為蝕刻罩幕，進行後續蝕刻達到圖形轉移的目的 [15]。而 M. Bender 等人也利用類似的製程以不同的參數製作出直徑只有 80nm 的奈米點陣圖圖形[16]；之後，他們研發出在聚合物材料加一層含氟的抗附著層，降低模仁與聚合物材料的表面能，減少附著力，這項技術使他們成功的利用同一塊模仁重複壓印高達 50 次奈米或微米結構[17]。J. H. Jeong 等人則研發出一種稱為智慧元件壓印圖章(elementwise embossed stamp, EES)的母模，他們將石英模板加工成有一堆 $13 \times 13 \text{mm}^2$ 的突起元件，在元件上面有五塊 $500 \times 500 \mu\text{m}^2$ 的奈米結構，而元件與元件之間有寬度 5mm 深度 $1 \mu\text{m}$ 的通道。他們利用這個母模成功壓印了 21 個元件在 4 吋的矽晶圓上，完成大面積的壓印[18]。

不管是 UV 光壓印或是熱壓印都還是需要後續蝕刻來達到轉印效

果，而這可能會限制解析度或是減慢生產力。Stephen Y. Chou 等人在 2002 年在 Nature 雜誌提出一種稱為雷射輔助直接壓印 (laser-assisted direct imprint, LADI) 的方法可以省略蝕刻的步驟而直接進行轉印[19]。他們先將石英母模至於矽晶圓之上，然後以 XeCl 準分子雷射透過石英母模照射到矽晶圓，由於石英的能隙大於光子的能量所以不會吸收雷射的能量使得矽晶圓能完全吸收雷射的能量而在表面呈熔化態，這時石英母模就可以直接對矽晶圓進行轉印。這項技術解析度可達到 10nm 左右的大小，而壓印時間可少於 250ns，這種優勢開啟了它對更多材料及更多製程技術的應用。S. C. Chen 等人利用 Nd:YAG 雷射對碳奈米複合材料進行 LADI，成功的將石英母模的圖案壓印在碳奈米複合材料上[20]。而 Chieh-Hsiung Kuan 等人則以光強度 $1\sim 2\text{J}/\text{cm}^2$ 、壓力 $10\sim 100\text{g}/\text{cm}^2$ 、真空度 10^{-6} torr 的情況下對矽進行 LADI，使矽的奈米結構有絕佳的晶格品質[21]。Ming-Hsueh Chiang 等人則以矽取代石英當做母模，然後以紅外線脈衝雷射對 SU8 5 進行壓印[22]。由於石英母模需以短波長的脈衝雷射進行 LADI 而且在製作上比矽母模困難，因此這項利用長波長紅外線脈衝雷射的技術(IR-LAI)減少了不少成本以及製程困難性。

在本實驗室研發的自發熱模仁方面，黃重凱以 P 型(100)的矽晶片基材來製作金字塔型結構的模仁，再利用摻雜的方法降低矽晶圓的阻值製造出能導電的區域，並引用熱電阻的概念，對導電區通電產生熱能，讓熱壓完成要冷卻保壓開模時，模仁能自發熱保持適當的溫度釋除應力以順利脫模[23]。而他的結果顯示保持適當的高溫可以有效改善轉印性。蘇濬賢更深入的去探討導電區域阻值與溫度及阻值與壓力的關係[24]，並在熱壓後以不同的時機通電使模仁發熱，改善結構的賦形性和尺寸精度。他用此方法以 P 型(110)晶片初步完成 3 微米左右柵狀結構。蔡沛原則是以成形操作窗的方式[25]，以變動模仁加熱功率及加熱時間兩種參數做實驗，測試各種可能對成形造成的影響，繪出可成形的區域，進而掌握脫模的關鍵[26]。

1-3 研究動機與目的

隨著微機電的蓬勃發展，微結構做得越來越細小，而用途也越來越多；在分子微成形方面，也努力朝著微機電的兩個特點「整合性」與「微小化」發展。而本實驗室在歷經幾年研發，在熱壓成形微模仁的「整合」方面已經小有成果。在熱壓成形的過程中，需要先把材料加熱到玻璃轉換溫度以上，這時材料會成為熔融態便可以加以利用模仁塑形，之後再進行冷卻保壓使成品定型，但由於模仁與熱壓材料的膨脹係數不一樣，造成冷卻收縮彼此會產生很大的差異而有脫模夾持，最後產生結構斷裂的結果。本實驗室利用摻雜的方法，使模仁能讓外界以通電的方式施加功率而自發熱進而釋除結構中的應力，讓我們達到最小脫模破壞、大面積成形的成果。然而，在「微小化」方面，受限於使用儀器的關係，至多結構只能做到二到三微米的程度。因此，本研究將利用目前在奈米碳管製程中常使用的電子束曝光技術，來製作次微米等級的模仁微結構，並與自發熱模仁的技術整合，以探討自發熱模仁的概念在次微米等級以下微結構的成形加工上的有用性。

1-4 研究方法

本研究採用(100)p型的六吋晶圓為基材，利用國家奈米元件實驗室100級及10級無塵室裏面的半導體製程機台進行模仁微結構製作加工，再來利用本實驗室的熱壓裝置進行成形實驗。

在模仁製作方面，首先利用六吋的晶圓測試片做電子束劑量施加的參數實驗，測試微結構最小可製作尺寸以及最佳的電子束劑量，再利用得到的參數以晶圓製程片微影出結構圖案，之後送乾蝕刻機台分別蝕刻掉阻擋層以及我們需要的結構深度，最後再參考本實驗室蘇濬賢及蔡沛原學長所得到的摻雜參數以製作可自發熱的電阻電路區來完成模仁。

在熱壓方面，是以壓克力(PMMA)當作為熱壓的材料，主要分兩部份。第一部份是未通電施加功率於模仁的熱壓，探討在普通的熱壓情

況下，改變熱壓溫度以及熱壓壓力等相關參數可對次微米的結構取得何種程度的效果，以取得最適當的熱壓相關參數；第二部分則是以通電施加功率於模仁的情況下的熱壓，利用第一部分所取得的最佳熱壓參數，搭配不同的施加功率以及施加時間，探討施加功率密度對熱壓成果及脫模破壞會有何種程度的改善或是損害，以及觀察可順利成形的面積，之後再利用較大面積的模仁熱壓進行同樣的實驗，增加熱壓面積，實現在次微米尺度的結構下，仍能完成大面積成形的結果。



第二章 次微米尺度模仁的製作

2-1 電子束直描微影技術

電子束微影術是現代電子工業為了製作極精細的元件圖案所研發出來的專門技術。它是源自於早期的掃描式電子顯微鏡(scanning electron microscopes, SEM)，這項技術最基本的原理是將電子束照射到上面塗有一層對這些電子很敏感的光阻的表面上，然後電子束的能量就會與被掃描的光阻圖案作用，使這些光阻裡面的某些鍵結打破而容易被顯影液溶解；或是使某些分子鍵結起來而不容易被顯影液分解，與一般光學微影的原理差不多。而與一般光學微影有決定性的不同的是電子束微影不需要應用到光罩以及需要以步進式的曝光。

電子束的曝光是把光罩的圖檔轉換成電子束曝光軟體所能辨識的檔案，再利用電腦以光罩的圖樣控制電子束直描機台照射晶片曝光，因此不需要製作光罩。然而由於電子束需要一塊一塊的步進式照射晶片，不像光學微影可以一次以UV光照射全晶片，因此速度非常的慢。不過本實驗的重點是製作可重複使用的熱壓模仁，對於數量的要求不需要太多，因此微影的速度對於整個架構來說是可接受的。

實際曝光時，曝光系統軟體先將欲照射圖案分割為適當之形狀與面積，接著，再利用電子束逐次掃描。因此，電子束形狀將直接影響曝光速度和其解析度。目前的電子束可分四種形狀，以下分別簡述[27]。

(1)圓點束(round beam)

電子束入射到阻劑時，其電流密度成廣義之高斯(Gaussian)分佈，由於俯視為圓點，因此也稱為高斯圓點束。此種曝光系統的優點為簡單、便宜，且可以提供最高的解析度，約為3~5奈米，而其缺點也因為每個圖形皆需由無數個微小的圓點所組成，所以曝光速度極慢。

(2)定型束(fixed shaped beam)

電子束形狀以一片方形孔穴(Square Aperture)加以規範為方形，然後利用此固定的方形排列組合出所需的曝光圖案。其優點是可利用

一次較大的曝光面積來提高曝光速度，而其缺點則是解析度因此下降。

(3) 變形束(variable shaped beam)

變形束較定形束增加一片固定不動之方形孔穴，藉由調整電子束偏折方向，使電子束通過此兩片方形孔穴後，可得多種任意方形。由於可以提供多種任意方形圖案，因此曝光速度可進一步提升。本實驗使用的機台便是這種系統。

(4) 圓規束(shaping mask beam)

將固定不動之方形孔穴，以含有各式形狀孔穴的圓規取代，也因此可一次即建構出單元圖案，所以其曝光速度最快。

在利用電子束微影出我們需要的圖形之前，我們必須要先製作一個對準記號(alignment mark)。不像一般光學微影的對準記號只需在每道光罩都加上即可，電子束的對準記號需要獨立事先製作，統稱為零層標記(zero mark)。本實驗利用的是NDL的Leica Weprint 200電子束微影系統，它的對準記號製作方式是微影出長 $50\mu\text{m}$ 、寬 $4\mu\text{m}$ 的十字形(如圖 2-1)，再利用RIE機台以此圖案將矽晶圓蝕刻，造成與基板的深度差，完成記號製作。微影時的對準機制是在曝正式圖案前以電子束掃描對準記號，以反射電子的訊號差來辨識，因此蝕刻的深度將影響反射電子訊號的判讀。如果蝕刻深度不足，則無法提供足夠的訊號對比，造成標記無法判讀，微影也會停止進行。

電子束微影時會有高能量的電子打入晶片，也因此電子和阻劑及晶圓的原子會產生一連串的了交互作用。當電子束進入阻劑層時，一部分的電子會經歷小角度的散射，稱為前進散射(forward scattering)，它將使得入射電子束的直徑在到達阻劑底部時變得較大；當電子穿過阻劑層進到晶圓，一部分的電子會經歷大角度的散射，稱為背向散射(back scattering)，部分背向散射電子有機會因此返回阻劑層，導致曝光區域的曝光劑量受到來自鄰近曝光區域之被像散射電子的影響，此一現象稱為鄰近效應(proximity effect)。當電子束的散射影響圖案本身的曝光時，稱為圖案內鄰近效應(intra-proximity effect)，而散射現象

影響圖案之間的曝光時，稱為圖案間鄰近效應(inter-proximity effect)。一般對具極微小特徵尺寸、尺寸差異較大或分佈較密集的圖案，都必須採取適當的方法修正鄰近效應，以獲得正確、不失真的圖案。而修正鄰近效應的目的在於：(1)使曝光區域獲得均勻的曝光劑量；(2)在曝光區域邊緣曝光能量能夠快速地遞減；(3)非曝光區域所接收的曝光劑量最小。修正鄰近效應的方法則可利用控制外在週邊硬體以及利用軟體針對不同位置和圖案所需的曝光劑量進行補償兩種。本實驗所需要的結構寬度分佈為 100~400nm，幾乎已到 Leica Weprint 200 解析度的極限，因此對於鄰近效應的修正必須更加注意。在硬體修正方面，是由 NDL 控制，無法做更動；在曝光劑量修正方面，2-2-3-2 節會有詳細的解說。

2-2 奈米尺度模仁製作程序

本實驗是要製作具有可自發熱功能的奈米結構模仁，使用的模仁材料為六吋 P 型(100)的矽晶片，製作過程所需的儀器為 NDL 10 級和 100 級無塵室裡的機台(如表 2-1)，製作的流程及步驟則如表 2-2 所示，以下各節則介紹各步驟的方法及目的。

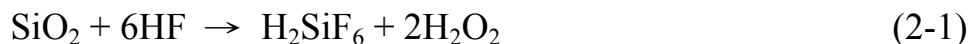
2-2-1 RCA Clean

晶圓清洗在半導體製程中是相當重要的一項技術，晶圓的潔淨度是影響製程的良率(yield)、元件品質(quality)及可靠度(reliability)的重要因素之一，如果製程中受到金屬或是微小粒子的汙染可能會使元件(device)的電性受影響而造成之後的實驗失敗。而在晶圓清洗的技術方面，美國無線電公司開發的 RCA(Raio Corporation of America) clean 是一種沿用了幾十年的成熟技術，到現在依舊被各種製程所採用，它的清洗內容至今無太大的改變，改變的只是清洗順序及所用化學配方的比例而已。另外還有一種稱為 STD Clean 的清洗技術，它是省略了 RCA Clean 部分的清洗步驟，主要是用於沉積不需太好精度的薄膜如犧牲層的 wet oxide 等所使用的。而本實驗所用的標準 RCA Clean 程

序如表 2-3 所顯示，而各個步驟的目的則由以下說明。

硫酸($\text{H}_2\text{SO}_2+\text{H}_2\text{O}_2$)溶液主要的用途是用來清除晶圓上面的有機物。有機物的主要成分為 C、H、O，而 $\text{H}_2\text{SO}_2+\text{H}_2\text{O}_2$ 會合成一種叫卡羅酸(Caro's Acid- H_2SO_4)的強氧化劑，它會分解形成自由基而與有機物形成 H_2O 及 CO_2 達到去除的目的。

而稀釋的氫氟酸($\text{HF}+\text{H}_2\text{O}$)則是用來去除硫酸溶液所產生的化學氧化層(chemical oxide)，它的反應如下：



而 H_2SiF_6 可溶於水，因此 HF 可蝕刻 SiO_2 ；另外由於 SiO_2 是親水性而 Si 為斥水性，所以可藉由表面沾水情況判斷是否清潔乾淨。

氨水溶液($\text{NH}_4\text{OH}+\text{H}_2\text{O}_2+\text{H}_2\text{O}$)的清洗又稱為 SC1(standard cleaning 1)，主要是用來去除晶圓上的微小粒子。它的反應機制首先是 H_2O_2 將微小粒子和晶圓的表面氧化，而微粒上的氧化層此形成於微粒上之氧化層促使微粒剝離（破壞微粒吸附於晶片表面之附著力），進一步使微粒剝蝕、分解於 NH_4OH (氨水)溶液中。晶圓表面上經氧化後所形成之氧化層，可避免微粒再接觸晶圓表面。此外 SC1 溶液，亦可藉由靜電排斥將微粒移除。溶液中之 NH_4OH 釋放 (OH^-) 並輕微蝕刻晶圓表面，造成晶圓表面微粗糙，此 OH^- 離子造成晶圓表面與為微粒帶負電，因兩者同帶負電，故微粒由晶圓表面排除。

鹽酸溶液($\text{HCl}+ \text{H}_2\text{O}_2+\text{H}_2\text{O}$)的清洗則稱為 SC2(standard cleaning 2)，主要是用來清除金屬物與一些有機物。欲使金屬物與有機物由晶圓表面移除，則溶液需具備高氧化能力與低 PH 值，強烈之氧化作用，使金屬離子化且溶解於酸性溶液。而鹽酸溶液便是屬於這種溶液，可以吸引金屬與有機污染物之電子並將其氧化，離子化金屬溶解於溶液，而有機物雜質則分解於溶液。

在經過上述清洗步驟後，最後還需要在用 HF 溶液清洗一次去除之前步驟所產生的原生氧化層(native oxide)。另外在各個清洗步驟之間都必須用去離子水(DI water)沖去前一步驟所殘留下的液體。而之前提過的 STD clean 則是省略一開始的硫酸溶液及氫氟酸溶液的一種

清洗程序。

2-2-2 沉積

沉積是在製程中需要生長一層薄膜以便之後加工的一種不可或缺的技术。它的沉積機制為：(1)長晶(nucleation)；(2)晶粒成長(grain growth)；(3)晶粒聚結(coalescence)；(4)縫道填補(filling of channels)；(5)沉積膜成長(film growth)。而沉積技術又可因來源不同而分為物理氣相沉積(PVD)以及化學氣相沉積(CVD)。製程中可以用來沉積的儀器有許多，在本實驗中採取的是一般製程常用的爐管，而它是屬於CVD，實驗將會用爐管來沉積 SiO₂ 及 SiN₄ 做為緩衝層及保護層。

2-2-2-1 氧化矽的沉積

SiO₂ 在半導體製程及微機電領域的用途很廣泛，較常見的有：(1)擴散遮蔽層(diffusion mask)；(2)遮蔽氧化層(screen oxide)；(3)襯墊氧化層；(4)場區及局部氧化層(blanket field oxide)；(5)犧牲氧化層(sacrificial oxide)；(6)蝕刻阻擋層[28]。而本實驗中的所用的 SiO₂ 主要有兩個用途，第一個是做為電子束微影的蝕刻阻擋層；第二個是做為沉積 Si₃N₄ 的襯墊層，也就是應力緩衝層，避免 Si₃N₄ 的高張力導致 Wafer 產生破裂。

爐管中成長 SiO₂ 的方式也有很多種，品質及用途也不太一樣。第一種是 TEOS，它是一種有機矽源，全名為四乙基正矽酸鹽(tetraethyl orthosilicate)，化學式為 Si(OC₂H₅)₄。它是以低壓化學沉積法(LPCVD)來沉積，常溫下 TEOS 為液體，在足夠溫度下它便會發生反應產生 SiO₂ 等生成物，反應式為(2-2)。由於 TEOS oxide 的階梯覆蓋率(step coverage)很好，常用來製作半導體業中的 Spacer、Barrier Layer、保護層(passivation)。



第二種是溼氧化層(wet oxide)，顧名思義它是以水汽與 Si 反應而生成的，反應式為(2-3)(2-4)。它是利用常壓化學沉積法(APCVD)來沉

積的，由於它的沉積的速度很快，不過電性不佳，常用在 MOS 中的場氧化層(Field Oxide)以及微機電的製程。



最後一種是乾氧化層(dry oxide)，它是直接通入純氧與 Si 反應而生成 SiO₂，它也是利用 APCVD 來沉積，反應式為(2-5)。它的成長速度相當緩慢，不過它比 Wet oxide 及 TEOS 擁有更佳的電性，常用來製作 Gate oxide 及 Pad oxide。



在本實驗中由於是用來做電子束的蝕刻阻擋層及襯墊層，不需要太好的電性，因此採用溼氧化法來沉積。

2-2-2-2 氮化矽的沉積

Si₃N₄ 是一種介電常數較高而且硬度強的材料，而且它不易被水氣、氧及金屬離子所滲透，另外它與 SiO₂ 的蝕刻選擇比相當的高。因此它常被用做保護層、SiO₂ 的蝕刻中止層(etch stop layer)等保護晶圓上結構的薄膜，重要性不亞於 SiO₂。半導體製程中沉積 Si₃N₄ 的方式主要有 LPCVD 及電漿加強化學氣相沉積(PECVD)兩種，LPCVD 是利用 SiH₂Cl₂ 和 NH₃ 在適當的溫度和低壓下混合，經由(2-6)的反應式而得到理想配比(Stoichiometry)的 Si₃N₄，組成較單純，常用在前段製程當中。不過利用 LPCVD 成長的 Si₃N₄ 拉伸應力相當的高，很容易造成晶圓的龜裂，因此再沉積前需要長一層 SiO₂ 來做為襯墊層，成長的厚度也受限制。PECVD 則屬於非爐管式的製程，它將 SiH₄、NH₃、N₂ 等氣體分子解離成為電漿，然後在晶圓表面產生化學反應形成固態的沉積。由於有解離的過程，沉積的 Si₃N₄ 成分較不單純，比較常在後段製程。不過以 PECVD 沉積的 Si₃N₄ 拉伸應力不高，可以成長較厚，製程溫度也較低。本實驗中的 Si₃N₄ 主要用作為奈米結構的保護層，屬於前段製程，所以採用 LPCVD 來沉積。



2-2-3 微影

微影是一種將我們所設計的微小圖案刻印在晶圓上的一種技術，可以說是在製作半導體及微機電元件中最重要的一個製程。基本上它可以分為光阻塗佈(coating)、曝光(expose)以及顯影(develop)三個主要的步驟，下面將會介紹。微影的製程一般都需要在黃光室進行，這是因為光阻對於高頻的光較敏感，在日光下進行可能會提前曝光而使圖案變形，而在可見光當中紅光及黃光頻率最低，但紅光的照明度不足，因此選用黃光做為製程中照明的光源。本實驗微影製程中的光阻塗佈以及顯影，是使用 NDL 的自動光阻塗佈顯影機(TRACK)(圖 2-2)；而曝光則是利用 NDL 的電子束直寫微影系統。

2-2-3-1 光阻塗佈

光阻塗佈是將光阻旋塗在晶圓上面，詳細的步驟請見表 2-4。光阻是一種由樹脂(resin)、感光劑(sensitizer)、溶劑(solvent)所組成的溶液，樹脂作為黏合劑、感光劑是光活性相當大的化合物、溶劑則把兩者溶解使光阻成液態。它又可分為正光阻及負光阻兩種，就如本章第一節提到的正阻劑曝光時會打破鍵結而易被顯影液溶解；負阻劑則是相反。

在 TRACK 的塗佈過程中，每一個步驟都是由一個 chamber 專門進行，而晶圓的移動則是由機械手臂執行。光阻塗佈的第一步驟是塗佈 HMDS(hexamethyldisilazane)，主要目的是增加光阻黏附性。晶圓表面有水分子，會在晶圓上產生 Si-OH 具親水性，而 HMDS 含 Si 與 CH₃ 可改變 wafer 的極性。HMDS 之無機端(Si)與晶圓形成 Si-O-Si 鍵結，而有機端(CH₃)則與晶圓形成 Si-O-Si-CH₃ 鍵結，可與光阻的 C、H、O 有較強的作用力，增加黏附性，塗佈方法是在 95°C 環境下通入 HMDS 蒸氣 120 秒。

接著是冷卻，因為晶圓上的 HMDS 是 95°C 而光阻的溫度是室溫，若直接上光阻會使光阻中的溶劑揮發，降低製程穩定度。

當降到適當溫度後，晶圓便被送到另一個 chamber 上光阻。首先

會將晶圓以高速旋轉，接著在晶圓上旋塗一層 solvent，如此表面的附著力會變小，之後的光阻較容易旋開，可以較少的光阻完成均勻的塗佈，再來是將光阻滴在晶圓中間利用高速旋轉將它旋開，最後會在晶圓的邊緣塗一層 solvent 將上光阻會形成的邊緣高起部分溶解掉以便能順利進行之後的曝光。晶圓的厚度控制並不是由光阻用量來決定，而是由旋轉的速度決定。一般的黃光室作業我們可以自由決定厚度，但是 TRACK 裡面已經有內建的製程參數不可隨意更改，因此本實驗便採用 TRACK 內電子束正光阻塗佈的 recipe。

最後晶圓會做軟烤的動作，目的是去除光阻中的 solvent 成分，增加光阻對晶圓的附著力。

2-2-3-2 曝光

曝光是利用 UV 光等光源將光罩上的圖案照射到塗佈的光阻上，使光阻上的高分子產生聚合或分解的一個重要過程。而本實驗採用的電子束曝光不需要光罩，是直接利用電腦將圖形以電子束打在光阻上進行曝光。而對於電子束，我們需要設定它的劑量來決定曝光的結果。如果設定的劑量過高，會因鄰近效應而使曝到的範圍變大，使圖案寬度與想要的不合；如果過低，則可能會使某些地方沒曝完全，而使結構變形。在此我設置一個劑量與寬度的實驗，先利用測試片以 100、200、300、400nm 四種線寬用不同的劑量去曝(劑量單位為 $\mu\text{C}/\text{cm}^2$)，做出線寬與劑量的關係圖，再取各個線寬最佳的劑量來實際進行曝光。除了結構之外，由於製程的關係，加熱線路以及接線電極區的圖形也需要以電子束來曝光，但因線寬夠大不需要考慮到鄰近效應，所以不做測試。而光罩的圖層如圖 2-3 到圖 2-5 所示，由於標準電子束製程可以曝 5×5 共 25 個相同的區域(圖 2-6)，因此在繪製上面只需畫出一個區塊，所以圖中是 25 分之 1 的光罩圖形。

2-2-3-3 顯影

顯影是將曝到光而產生變質的光阻以顯影液加以去除，在此我們

也是利用 TRACK 機台來進行，步驟如表 2-5。

當曝光進行時，部分沒有被光阻吸收的光，將透過光阻到達晶片的表面，且因而反射(reflect)、而與入射的光波產生建設性(constructive)及破壞性(destructive)的干涉(interference)，而形成所謂的駐波。這會使光阻吸收光的強度不均而使顯影後結構側壁也形成如駐波的形狀(圖 2-9)。因此再顯影前會經過一道曝後烤的步驟，它可以使曝過光的光阻重新排列，使駐波的現象減輕。

經過曝光的正光阻會生成羧酸(carboxylic acid)，這種酸加鹼後會被中和而溶在鹼性溶液裡，達到顯影效果，因此顯影液多為鹼性溶液。顯影過程中，顯影液先被噴灑到晶圓表面，之後晶圓轉半圈後靜置，靠表面張力進行混拌(pubble)顯影。再來會噴水進行定影的動作，目的是去除顯影液，預防殘餘的顯影液過度顯影。

顯影結束後會做硬烤的動作，為了將殘餘清洗液及顯影液蒸乾，使光阻聚合物結構更緊密，而具有以下五種功能：(1)減少光阻針孔缺陷；(2)增加晶圓表面的附著力；(3)提高抗蝕刻性；(4)提高抗離子佈值性；(5)增加平坦度。

而在整個微影過程結束後我們必須做顯影後檢視的動作(After Develop Inspection, ADI)，檢視微影出圖案是否我們所需，如果有差錯，則必須把光阻洗掉，重新由微影第一步光阻塗佈做起。

2-2-4 蝕刻

蝕刻製程的功能，是要將進行微影製程前所沉積的薄膜，把沒有被光阻覆蓋保護的地方，以化學或物理的方法去除，以完成轉移光罩圖案到薄膜上的目的。蝕刻主要可分為濕式蝕刻(wet etching)及乾式蝕刻(dry etching)，以下將分別介紹。

2-2-4-1 濕式蝕刻

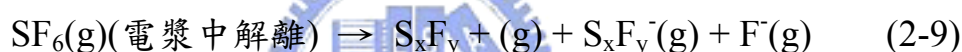
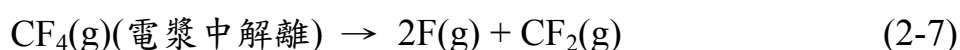
濕式蝕刻是利用薄膜與特定化學溶液間產生的化學反應來去除薄膜。如不考慮蝕刻對象的結晶結構，由於化學反應沒有特定的方向

性，所以是屬於等向性的蝕刻，蝕刻過後的形狀如圖 2-10。常見的濕蝕刻製程有；(1)利用 HNA($\text{HNO}_3+\text{HF}+\text{NH}_4\text{OH}$)溶液或是 KOH 對 Si 的蝕刻；(2)利用 HF 對 SiO_2 的蝕刻；(3)利用 H_3PO_4 對 Si_3N_4 的蝕刻。濕蝕刻的優點是製程單純、速度快，但在現今半導體業元件越做越小的情況下，蝕刻的精準度變成首要的目標，也因此濕蝕刻便較少使用。本實驗由於使用的為(100)晶圓，而結構也達到次微米等級，無法使用等向蝕刻，因此除了去除作緩衝層的 SiO_2 外，並不太會使用到濕式蝕刻。

2-2-4-2 乾式蝕刻

乾式蝕刻就是以電漿(plasma)而非濕式的溶液，來進行薄膜侵蝕的一種技術。因為蝕刻反應不涉及溶液，所以稱之為乾式蝕刻。乾式蝕刻可分物理型式及化學型式。物理型式是利用電漿所產生的離子，藉著離子對晶片表面薄膜的轟擊，純粹以動量傳遞(momentum transfer)的物理現象來進行薄膜的蝕刻，稱為濺擊蝕刻(sputtering etch)。這種蝕刻具有極佳的非等向性，薄膜經蝕刻過的輪廓將十分接近 90° ，但由於離子會對晶片上的各種材質進行轟擊，因此蝕刻的選擇比會較差。而化學型式的乾蝕刻是利用電漿，將反應氣體的分離成對薄膜材質具有反應性(reactive)的離子，然後藉著離子與薄膜間的化學反應，把暴露在電漿下的薄膜，反應成具揮發性(volatile)生成物，而後被真空系統抽離來進行蝕刻，稱為電漿蝕刻(plasma etching)因為它是依賴化學反應，所以它的蝕刻選擇比很好，但就跟濕蝕刻一樣，非等向性不是那麼好。而近年來有一種介於濺擊蝕刻與電漿蝕刻的乾蝕刻被發展出來，它是結合物理與化學兩種去除薄膜的機構，兼具非等向蝕刻及高選擇比兩種特性，稱為反應性離子蝕刻法(Reactive Ion Etch, RIE)，這種方法現在也成為半導體蝕刻製程上的主流。本實驗採用的乾蝕刻法是 RIE 與電漿蝕刻，使用的機台方面 RIE 為 NDL 的 TEL oxide etcher(圖 2-11)，而電漿蝕刻則為 TCP poly etcher(圖 2-12)分別用來蝕刻作為保護層的 Si_3N_4 及 SiO_2 和 Si 的奈米結構區。而要

使用兩種乾蝕刻機台的原因是因為 TEL oxide etcher 對於 Si 的蝕刻非常的慢，無法達到實驗需要的速度。而 TCP poly etcher 則是採用一種稱為 Bosch 的製程，它是由德國 Robert Bosch 所開發出來的，對於 Si 有很快的蝕刻率並且具有良好的非等向性。如圖 2-13 所示，首先機台會通入 CF₄ 氣體，電漿狀態解離會與側壁的 Si 表面反應成(CF₂)_n 的高分子鈍化膜保護側壁。接著通入 SF₆ 氣體，導入直流偏壓增加垂直方向的離子能量，開始對 Si 進行深蝕刻。由於側壁有高分子鈍化膜保護，所以最終可形成非等向性的高蝕刻深度溝槽[29]。另外這種蝕刻方法最終需把側壁的高分子鈍化膜去除，因此在蝕刻過後還需要將晶片浸泡到 SC1 溶液，在去除過程中可能會因為高分子鈍化膜與矽側壁接觸面不平，而使矽的側壁有些許的起伏。



2-2-5 離子佈植

離子佈植(ion implantation)方法是屬於摻雜(doping)的一種。所謂的摻雜是指將外來雜質以某種方法散佈到半導體內，使半導體的電性發生變化，而形成非本徵半導體(extrinsic semiconductor)，在半導體業用途相當廣泛。早期的摻雜技術是擴散法(diffusion)，它是利用熱擴散的物理現象來達到雜質的傳播，由於擴散是一種等向的過程，所以對於摻雜物的濃度和分布沒辦法做有效的控制，也因此漸漸的被本小節所介紹的離子佈植法所取代。而離子佈植法的原理，是先將摻雜物離子化(Ionized)，然後經由加速器的加速將這些離子雜質打入矽晶圓裡，達到摻雜的目的。由於雜質的摻雜濃度可以經由離子束電流大小來控制，而雜質的分佈也可利用加速所獲得的能量來調整，因此對

於濃度與分佈的掌握度，離子佈植法比擴散法好上許多，也因此離子佈植法目前是摻雜技術的重心。本實驗使用離子佈植法的目的是想要在矽晶圓上製作一塊導電區域，在通電的時候能夠利用熱電阻發熱；而形狀則是 S 型，目的是為了使整片晶片能均勻加熱而傳到每個結構區。佈植劑量及施加能量方面則採取實驗室學長所測得最佳的 $5E15\text{ cm}^{-2}$ 、80keV，而佈植物質則是磷離子。線寬則選擇 $100\ \mu\text{m}$ 及 $150\ \mu\text{m}$ 此兩種在測試時對脫模表現較佳的加熱線路。

2-2-6 退火

退火(annealing)是離子佈植過後一種不可或缺的技術，它的目的是要消除材料在離子佈植後所產生的結構缺陷。在利用離子佈植法對晶圓進行摻雜時，由於所使用的離子均具備高能量，打入晶片時會將許多原子由原本的晶格位置打出來，破壞晶片表面原子的排列結構，而佈植的離子也會因此不在預計的晶格位置。這時就必須讓晶片處於 850°C 到 1000°C 的高溫及惰性氣體環境的爐管內 30 到 60 分鐘，以達到修補毀損及使雜質移動到預計晶格位置的雜質活化目的，這個步驟便稱為退火。然而在爐管的退火製程中也不免會發生離子的熱擴散現象，因此對於時間與溫度上的掌控需要很精準。另外有一種較先進的退火製程稱為快速熱回火(Rapid Thermal Annealing, RTA)，它利用加熱器使溫度以 $100^{\circ}\text{C}/\text{min}$ 以上的速度上升，而經過數十秒的退火過程後，又以幾秒內的速度降回原溫，由於製程時間很短，大大的抑制了熱擴散的範圍，也因此有逐漸取代傳統爐管退火的趨勢。本實驗預計使用的退火製程為爐管下以 950°C 通氮氣 30 分鐘。不使用 RTA 的原因為在晶片上有 SiO_2 及 Si_3N_4 的薄膜，而且晶片也有預計蝕刻的結構，快速升降溫會導致晶片上的應力分布不均而產生裂痕甚至斷裂的情形。

表 2-1 實驗設備設備

使用設備	所屬單位
清洗蝕刻工作站(Wet bench)	國家奈米元件實驗室
高溫及低壓水平爐管(Horizontal Furnace)	
薄膜測厚儀(n&k)	
橢圓儀(ellipsometer)	
自動化光阻塗佈及顯影系統(Track)	
電子束直寫系統(Leica e-beam)	
線上電子顯微鏡(In-line SEM)	
氧化矽乾式蝕刻機(TEL oxide etcher)	
多晶矽乾式蝕刻機(TCP poly etcher)	
乾式光阻去除機(Ozone asher)	
表面輪廓量測儀(P-10 surface profiler)	
場發射掃描式電子顯微鏡(FESEM)	

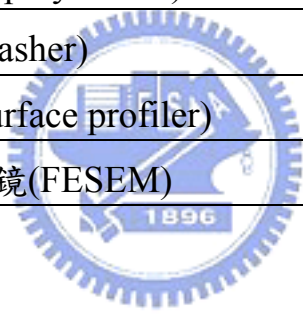


表 2-2 實驗流程

No.	步驟名稱	目的
1	RCA clean	清洗晶圓
2	溼氧化層沉積	沉積 2000Å SiO ₂ 做微乾蝕刻阻擋層及 Si ₃ N ₄ 緩衝層
3	零層顯影	製作 Alignment mark
4	乾式蝕刻	蝕刻 SiO ₂ 及一定深度的 Si 作為 Alignment mark
5	第一層結構顯影	製作奈米結構圖樣
6	乾式蝕刻	蝕刻 SiO ₂ 及對 Si 蝕刻出所要求的結構深度
7	氮化矽沉積	沉積 2000Å Si ₃ N ₄ 做奈米結構保護層
8	第二層電極凹槽顯影	製作接導線的電極區
9	乾式蝕刻	蝕刻 Si ₃ N ₄ 、SiO ₂ 及對 Si 蝕刻出電極凹槽
10	第三層加熱線路顯影	製作加熱線路的圖樣
11	乾式蝕刻	蝕刻 Si ₃ N ₄ 及 SiO ₂
12	離子佈植	佈植磷離子至加熱線路及電極區
13	退火	修復離子佈植造成的晶格缺陷
14	乾式蝕刻	去除晶片上所有的 Si ₃ N ₄
15	濕式蝕刻	去除晶片上所有的 SiO ₂

表 2-3 RCA clean 程序

No.	清洗流程及溶液	清洗溫度	清洗時間或次數	目的
1	DI water	室溫	沖洗 7 次	去除大顆粒灰塵
2	H ₂ SO ₂ +H ₂ O ₂ (3:1)	120°C	10min	去除有機物
3	DI water	室溫	沖洗 7 次	去除殘留化學溶液
4	HF+H ₂ O(1:50)	室溫	10~15sec	去除原生氧化層
5	DI water	室溫	沖洗 7 次	去除殘留化學溶液
6	NH ₄ OH+H ₂ O ₂ +H ₂ O (1:4:20)	75°C	10min	去除 particle 以及部份有機物和金屬離子
7	DI water	室溫	沖洗 7 次	去除殘留化學溶液
8	HCl+ H ₂ O ₂ +H ₂ O (1:1:6)	75°C	10min	去除 1A 族金屬離子
9	DI water	室溫	沖洗 7 次	去除殘留化學溶液
10	HF+H ₂ O(1:50)	室溫	10~15sec	去除上述步驟所產生之殘餘氧化層
11	DI water	室溫	沖洗 7 次	去除殘留化學溶液

表 2-4 光阻塗佈流程

No.	流程	製程參數	目的
1	HMDS 塗底	90°C	使光阻附著性更好
2	冷卻	23°C	避免光阻溶劑被蒸發
3	光阻塗佈	1000rpm	塗佈電子束正光阻 3000Å
4	軟烤	95°C、120sec	去除光阻中溶劑

表 2-5 顯影流程

No.	流程	製程參數	目的
1	曝後烤	115°C、120sec	消除駐波效應
2	冷卻	23°C	增加製程穩定
3	顯影	60°C	去除曝到光的光阻
4	定影	60°C	去除殘餘的顯影液
5	硬烤	115°C、120sec	增加光阻密合度

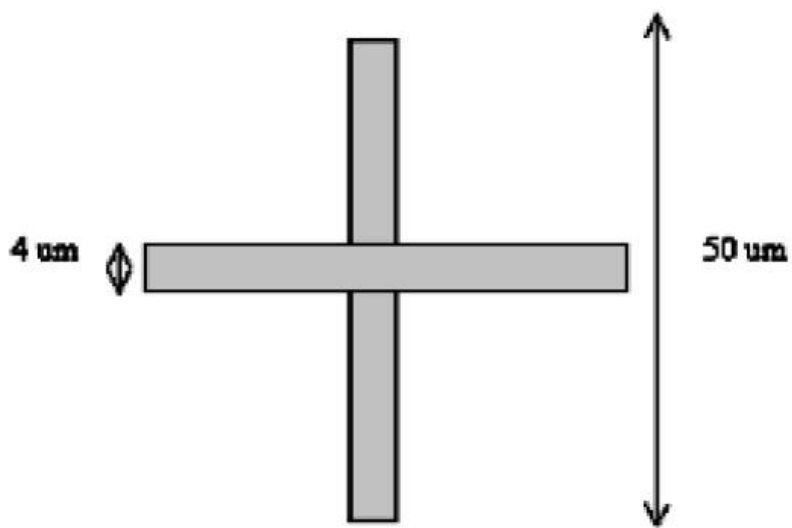


圖 2-1 對準記號[30]

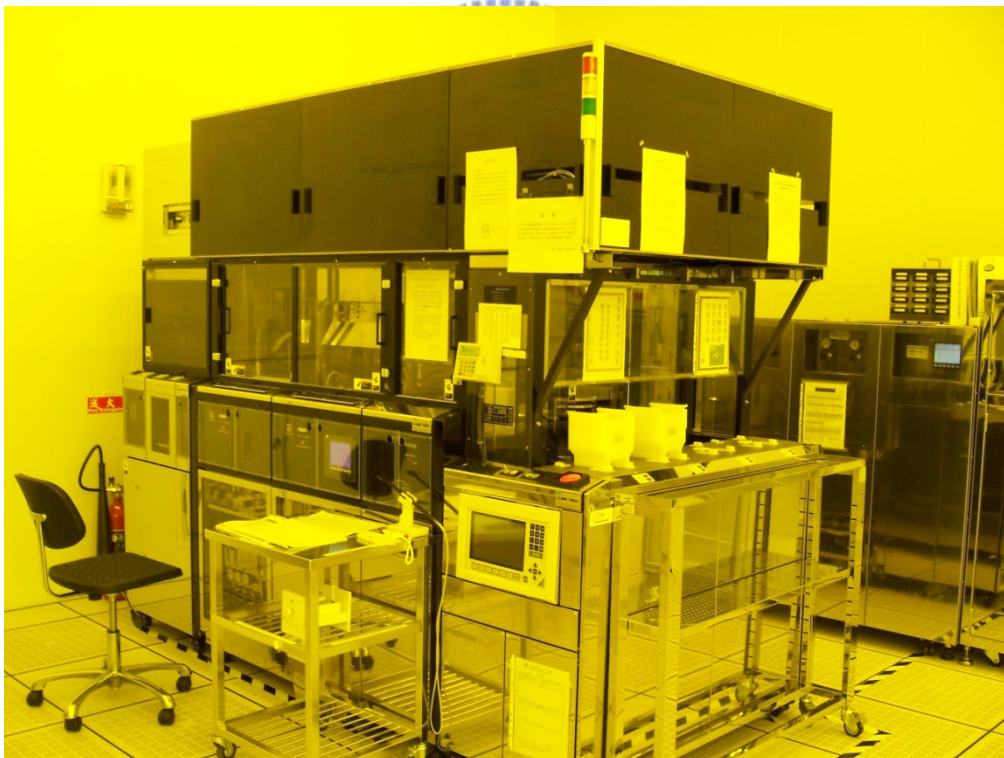


圖 2-2 Track 機台

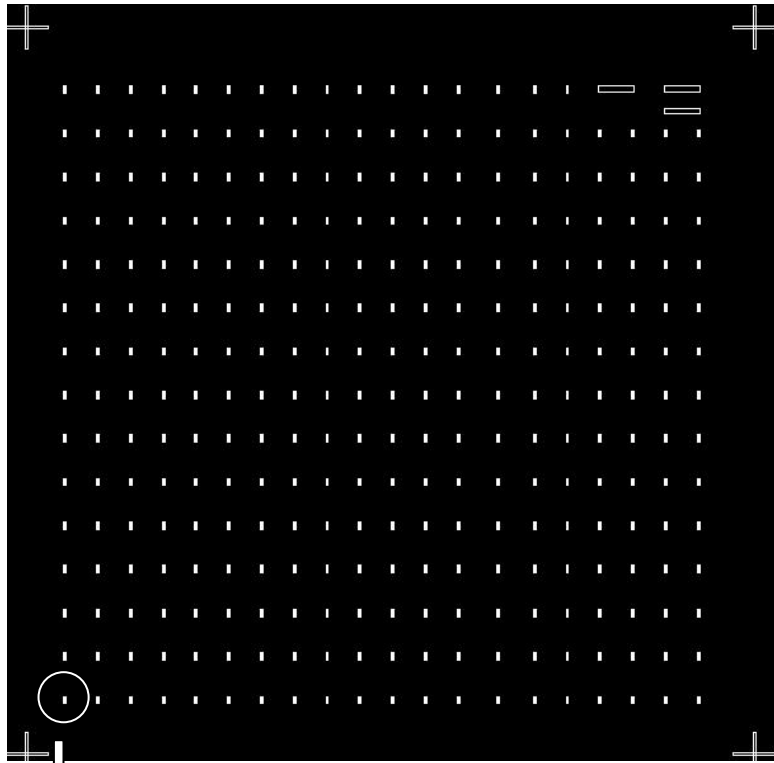


圖 2-3 第一道-結構區光罩

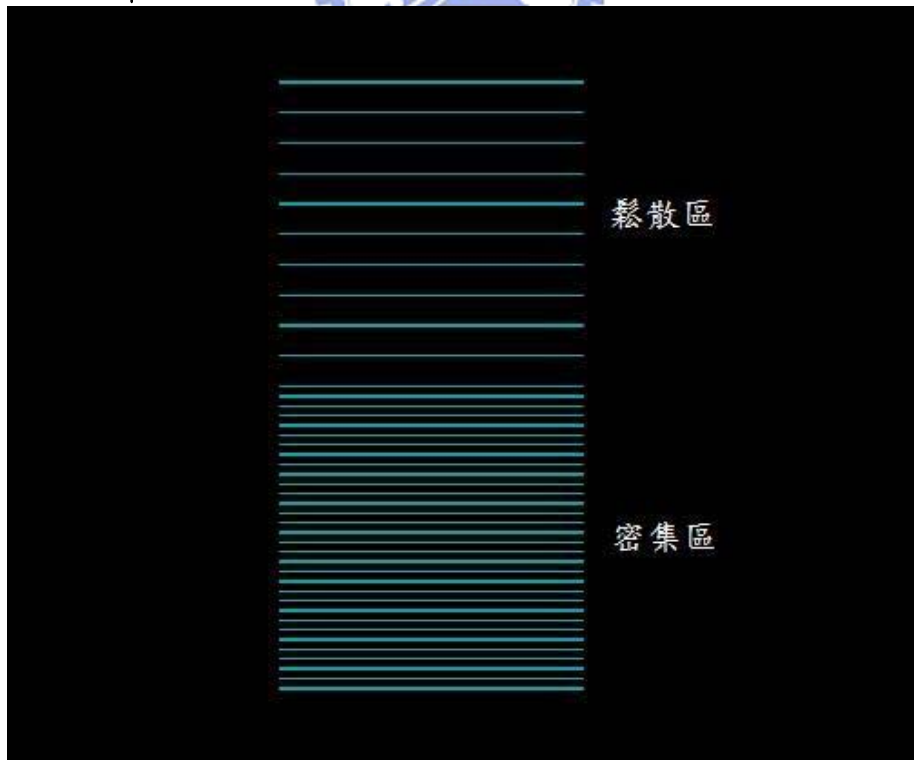


圖 2-4 結構區形狀

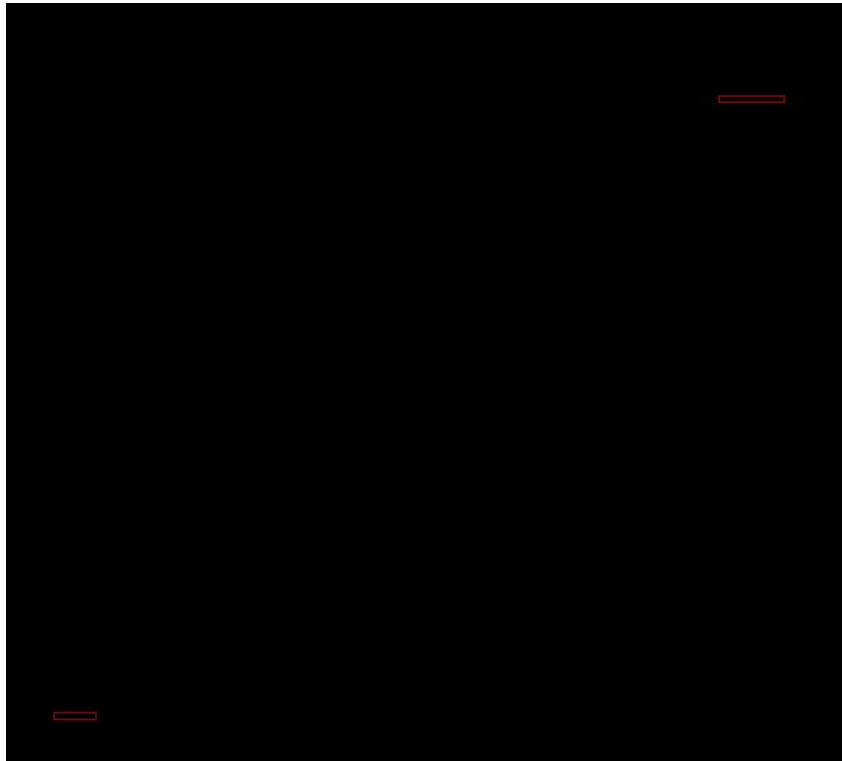


圖 2-5 第二道-接線區光罩

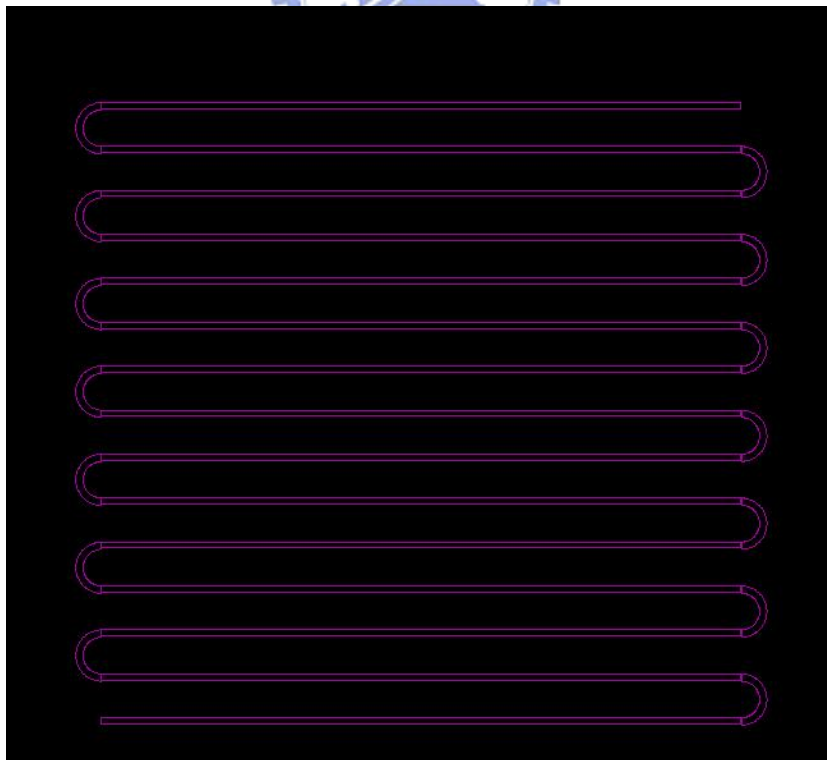


圖 2-6 第三道-加熱線路光罩

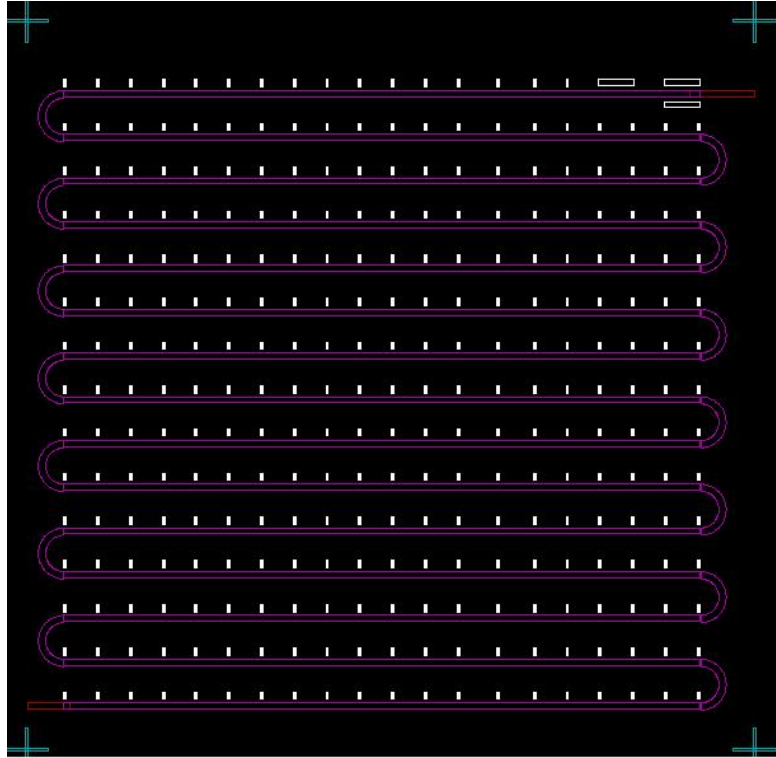


圖 2-7 光罩全形

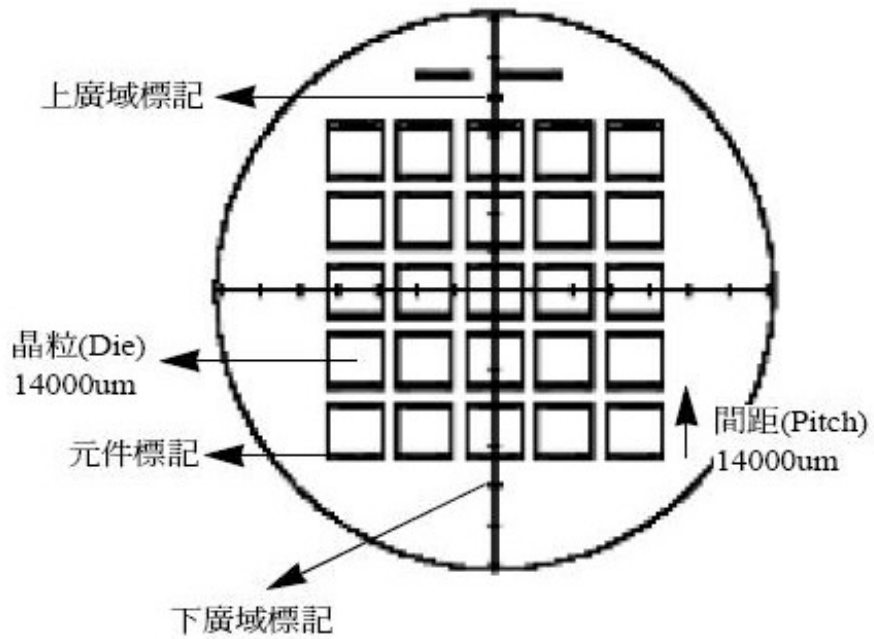


圖 2-8 電子束曝光區塊[30]

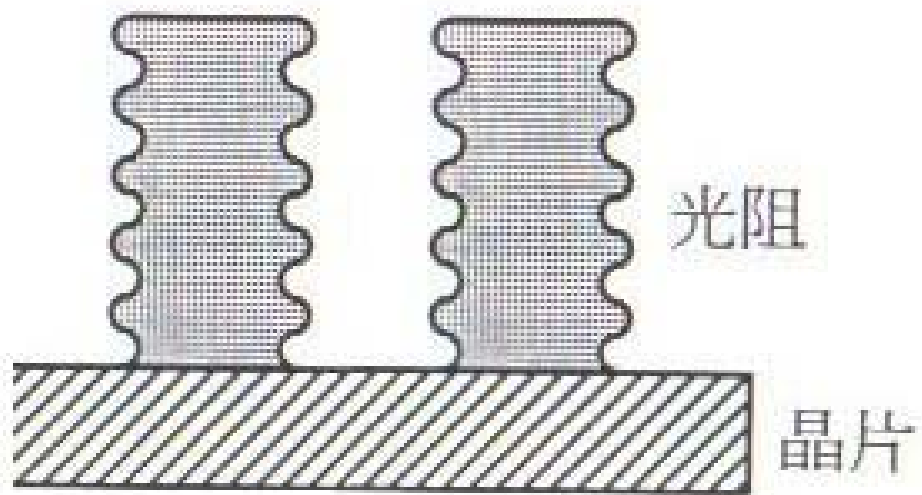


圖 2-9 受駐波效應的光阻[31]



圖 2-10 濕蝕刻形狀



圖 2-11 Tel 5000 氧化矽乾蝕刻機台



圖 2-12 TCP 多晶矽乾蝕刻機台

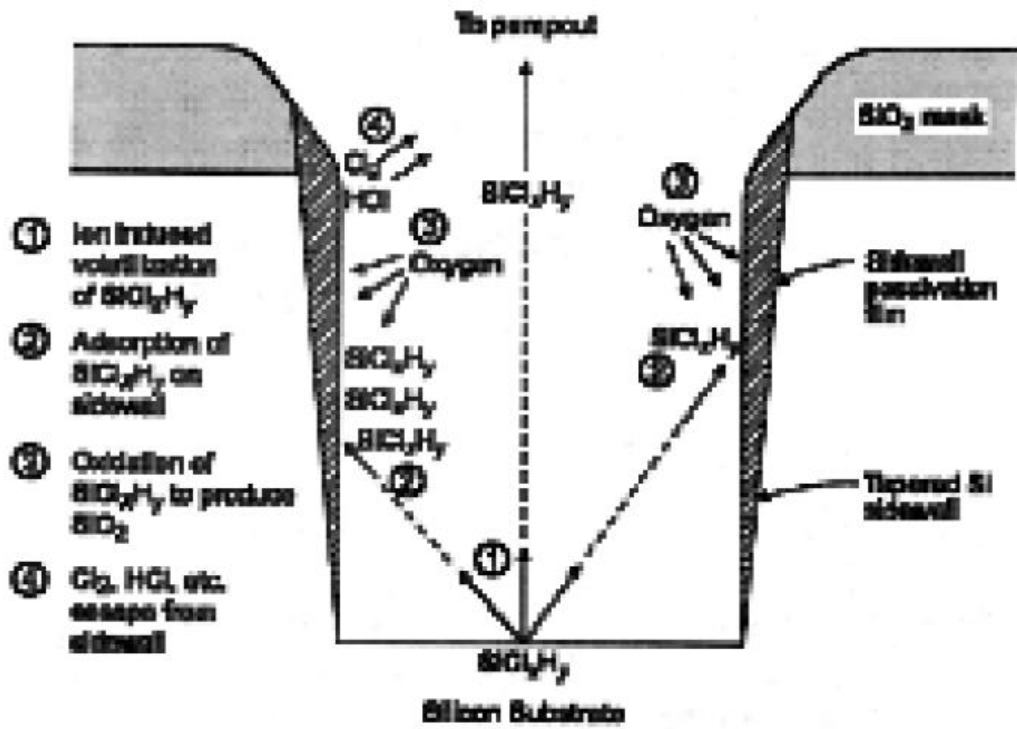


圖 2-13 側壁保護示意圖[32]



第三章 熱壓成形實驗

3-1 實驗架構

實驗的基本架構是利用前一節所製作出的可自發熱奈米結構模仁搭配本實驗室林威宇學長所架設的熱壓機系統以各種不同的參數進行實驗。當熱壓完畢時觀察熱壓後的模仁及複製品，分析熱壓過程及脫模過程有可能發生結果及缺陷，最後並試圖尋求改善方法。

之前本實驗室已經進行了微米級模仁的熱壓實驗，而可完整成形脫模的面積也藉由改變各種實驗參數而得到一定的成果，因此本實驗所採用部分的參數會沿用學長的成果來進行；然而，由於結構已達到次微米等級，成形及脫模的條件會更嚴苛，因此本實驗也會參考許旭昌學長為本實驗所設計的施加功率密度及時間的模擬及分析，綜合學長們的成果以及為實驗所製造出的奈米結構模仁，最後再加上各種參數的測試及參考各種資料來完成預期的成果。



3-2 實驗設備

3-2-1 熱壓裝置

3-2-1-1 熱壓模仁

利用無塵室製程製作的自發熱熱壓模仁，依照標準的電子束曝光製程，一片六吋矽晶圓可以曝成 5×5 總共 25 個 $14\text{mm} \times 14\text{mm}$ 的小區塊。而本研究所設計的熱壓模仁大小為 $10\text{mm} \times 10\text{mm}$ ，因此一片晶圓經切割後正好可製作 25 個模仁。最後將導線接於模仁上蝕刻的電極凹槽，利用銀膠黏著，然後置於加熱板到 90°C 30 分鐘待銀膠固化，以便日後熱壓時可利用電源供應器經由導線傳送電流到模仁的電阻區使模仁自發熱。

3-2-1-2 熱壓材料

熱壓材料的選擇上，本研究主要的選擇是非晶性的高分子。非晶性與結晶性的高分子最重要的差異就在於非晶性高分子有明確的玻璃轉換溫度(T_g)，而在高於 T_g 點時非晶性高分子會成熔融狀。熱壓的

基本概念便是加熱到使材料至熔融狀再施予壓力讓模仁的結構能賦形到材料上，因此有明確的 T_g 點能使熱壓參數的設定較容易，另外非晶性高分子的材料流動性也較結晶性來的佳，可以使材料充填性更好。

本實驗所採用的非晶性高分子為 PMMA，俗稱壓克力。它具有好的機械加工性，材料的透光率良好，可耐水及弱酸。

3-2-1-3 熱壓機及周邊系統

本實驗是利用實驗室所組裝一系列整合的熱壓系統所完成，整個系統成一閉迴路，儀器主要包括熱壓機本體、電腦、模溫機、動態應變放大器、訊號處理模組、控制電路盒、加熱器以及電源供應器(圖 3-1 至圖 3-3)。

在壓力控制的流程，電腦經由訊號處理模組及控制電路控制馬達驅動器使熱壓機上的伺服馬達輸出扭矩驅動皮帶輪，並經由滾珠導螺桿控制模具的下壓；壓力則會藉由熱壓機上的負荷計接到應變放大器放大，再送往訊號處理模組轉成電腦可讀取的數值，最後送到電腦。

而溫度控制的流程是電腦控制電壓訊號的輸送，透過控制電路裡面的達靈頓電路推動繼電器控制加熱器，而溫度會利用熱電偶偵測然後傳送到訊號處理模組，最後回傳到電腦。繼電器的功用是當模具溫度超過電腦所設定時便會斷電使加熱棒不再發熱，而當溫度低於設定溫度時又會通電使加熱棒發熱，利用這種補償裝置可使實際溫度逼近實驗的設定值。

模溫機是在熱壓結束要脫模時的冷卻儀器，它利用兩根水路一進一出熱壓機，使熱壓機藉由室溫的水循環散熱達到冷卻的效果。

電源供應器可施予定電流或定電壓，功用則是如前所述，經由導線傳送電流至晶片上施加功率密度使晶片發熱釋除應力。

電腦對整個熱壓系統的操作是採用圖控式軟體 Lab VIEW 撰寫的程式來控制。程式本身為一圖形操作面板，藉由上述的作用迴路可以隨時偵查並控制熱壓機溫度及壓力，並具有冷卻時多段保壓的能力。

3-2-2 量測儀器

量測儀器的主要目的是用來觀察熱壓前及熱壓後的模仁結構以及經過賦形後的熱壓材料。所採用的儀器為 NDL 裡面的冷式場發射掃描式電子顯微鏡(field emission scanning electron microscope, FESEM)。其基本原理是由電子槍(electron gun)發射電子束，經過一組磁透鏡(condenser lens)聚焦後，用遮蔽孔徑(condenser aperture)選擇電子束的尺寸，再通過一組控制電子束的掃描線圈，最後透過物鏡(objective lens)聚焦打在試片上，然後藉由訊號接收器接收試片所激發出的二次電子(secondary electron)或背向散射電子(backscattered electron)成像(如圖 3-4)[33]。而影像的聚焦及放大可藉由調整電子槍電壓來控制。而場發射電子槍非常注重空間的真空度，真空度越低會造成氣體分子吸附在電子槍上面而影響成像，因此在送試片進真空室時要特別注意是否有水氣及用來固定導線的銀膠是否被烘乾。而由於需要激發二次電子，因此量測材料需要為導體才容易量測細部的輪廓，所以要量測絕緣體的熱壓材料 PMMA 或是半導體的矽模仁前，需要用濺鍍機(sputter, 圖 3-6)打一層薄薄的金屬層才能開始進行量測。

3-3 實驗方法

3-3-1 熱壓步驟

本實驗中的熱壓步驟是依照一般的熱壓流程來進行，而在中間插進通入電流使模仁發熱的步驟，因此大概可分為預壓、加熱、恆溫熱壓、冷卻保壓、通電發熱以及脫模的流程(如圖 3-5)。以下是各步驟所代表的意義。

預壓是在加熱之前利用模具施與小壓力使模仁及熱壓材料能緊貼在一起，以提高加熱效率以及避免在加熱過程中材料流動性變高而移動。

加熱是為了使熱壓材料的溫度能在 T_g 點以上而成熔融狀準備熱

壓，當溫度達到設定的熱壓溫度時需靜置數秒待模仁上的溫度平均後再施予壓力。

在恆溫熱壓階段，必須施予適當的壓力讓熱壓材料能充分充填到模仁的結構裡面。若施予的壓力太大會使模仁破裂，而太小則會使成形度不佳。此外，熱壓時間需足夠讓材料充分流到模穴內才行。

熱壓完畢後的冷卻動作，必須施予一定的保壓壓力直到脫模，這是為了使材料在冷卻時還能保持良好的充填性，不會因為冷縮固化而成形不完全。

而在冷卻到 T_g 點附近開始固化時，本實驗會對模仁施予加熱功率使其再度升溫，藉由使局部的材料再度接近熔融而降低因模仁本身與熱壓材料收縮率不同產生的應力，使脫模破壞降到最低。

最後當脫模溫度達到程式設定的值後，模具會鬆開，將材料與模仁取出分開，完成脫模。

3-3-2 加熱線路寬度效能測試

加熱線路，如前一章所述，是以離子佈植的方法摻雜磷離子到 S 形的線路。由之前的實驗得知，在有足夠的佈植劑量及佈植能量下，線路線寬越窄所得到的升溫速度及曲線會越佳[26]。不過由於之前的實驗為微米級結構，線路的寬度最小也只做到 $200\ \mu\text{m}$ ，對於本實驗來說也還是太寬，在此分別設計 100 及 $150\ \mu\text{m}$ 兩種線路寬度作測試。而實驗方法除了利用熱電偶量測線路的升溫曲線及速度外，並實際加入熱壓實驗觀察升溫速度對成形的影響。

3-3-3 各種尺寸次微米結構熱壓

基於要使熱壓結構盡量微小化的目的，本實驗對於模仁結構設計了 $100\sim 400\text{nm}$ 四種線寬。由於 NDL 電子束直寫系統的正光阻可較準確曝光的線寬為 200nm ，然而在無塵室製程中需要很多儀器增加了很多變動的因素，因此對於實驗的進行是由 400nm 開始，然後配合無塵室製作模仁的狀況，往更小的線寬作熱壓實驗，測試對於可成形的

微小極限為多少。

3-3-4 成形條件對有效熱壓面積之影響

一般熱壓的結果中，通常在熱壓面積的中央處可以順利成形，而越往外圍處成形也就越加困難，這是因為中央處的材料流動率比外圍低，因此當冷卻脫模時中央所受的夾持收縮力也較小，所以可較順利成形。本實驗將先以熱壓壓力以及熱壓溫度應變因子進行一般熱壓，觀察可成形面積以及熱壓狀況，取得最佳參數後，再以加熱時間以及加熱功率密度為應變因子，進行施加功率密度的熱壓。觀察並比較在 10mm × 10mm 的模仁中有效成形面積的大小以及施予功率密度後有何種程度的改善。

3-3-5 實驗結果的觀察

實驗結果的觀察分為兩部分，因為線寬相當微小，即使用光學顯微鏡的最高倍率也不能看到結構細部形狀。所以只採用掃描式電子顯微鏡的高解析觀察。以下是各個部份的觀察與目的。

1. 模仁製作完成後，觀察完成的模仁成果，看結構形狀是否確實有被蝕刻到，或是其他的破壞現象。
2. 在熱壓結束後，分別觀察模仁與材料。模仁觀察方面主要是看是否有材料殘餘在結構凹槽內或結構斷裂；而熱壓材料的觀察主要是看模仁結構是否成功賦形到材料上以及因收縮應力所產生的各種脫模破壞。利用觀察到的各種結果配合對實驗設定的各種參數，做出最適合次微米結構模仁成形的結論。

3-3-6 成形操作窗

成形操作窗是 Tadmor 等人在 1979 年所提出的概念[34]，以改變兩項重要的成形實驗參數，並令之為座標系的縱軸及橫軸，製作出可成形的區域範圍。本研究成形操作窗的製作也分兩部分。第一部分是

一般熱壓的情形，熱壓溫度和熱壓壓力為應變因子(圖 3-7)，製作出

溫度與壓力之間可成形區域。第二部分為施加功率密度的熱壓，以施加功率密度的大小及時間為應變因子(圖 3-8)，製作出自發熱模仁的可成形區域。





圖 3-1 熱壓機



圖 3-2 電源供應器



圖 3-3 模溫機

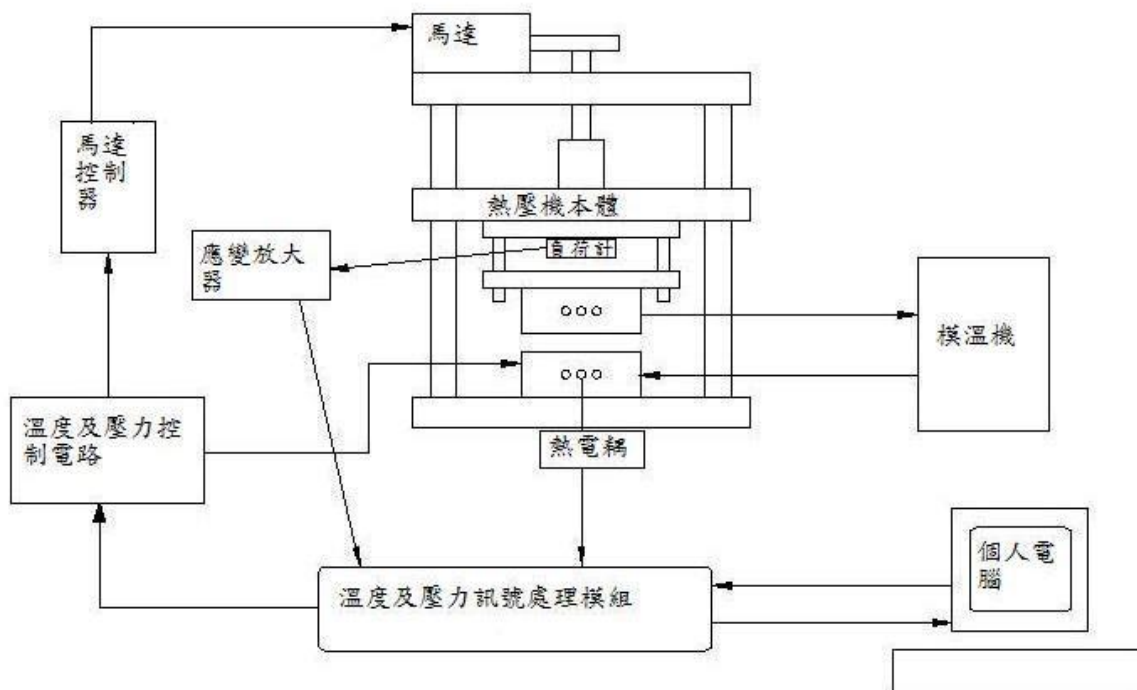


圖 3-4 熱壓機系統迴路

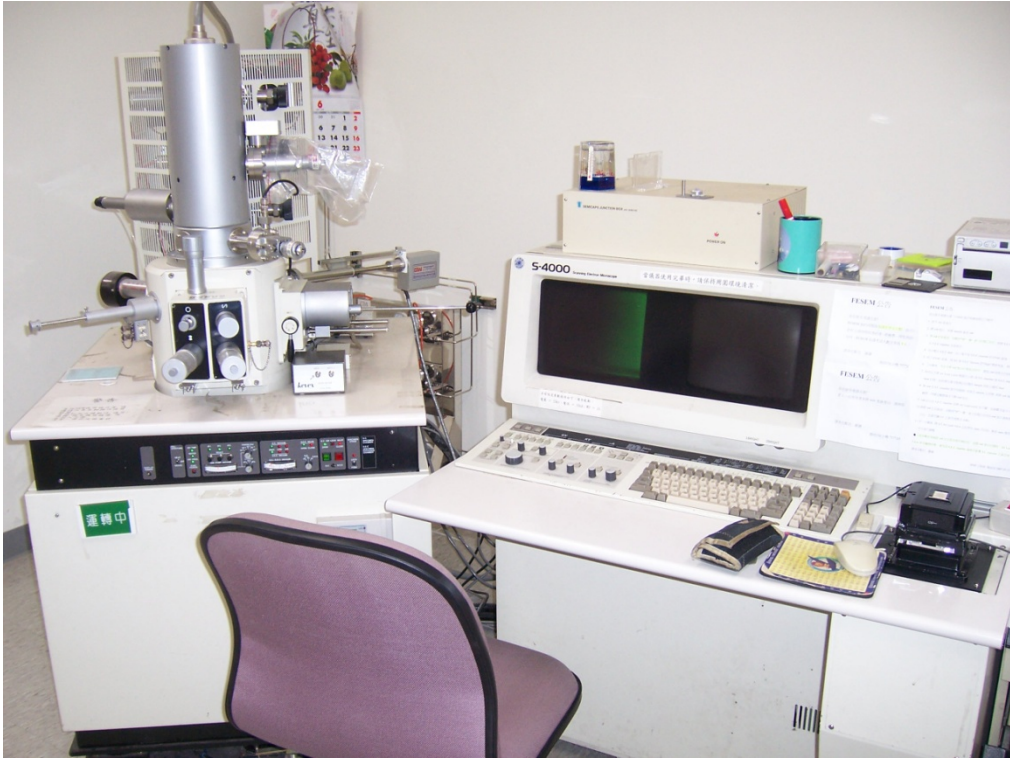


圖 3-5 冷場發射電子顯微鏡

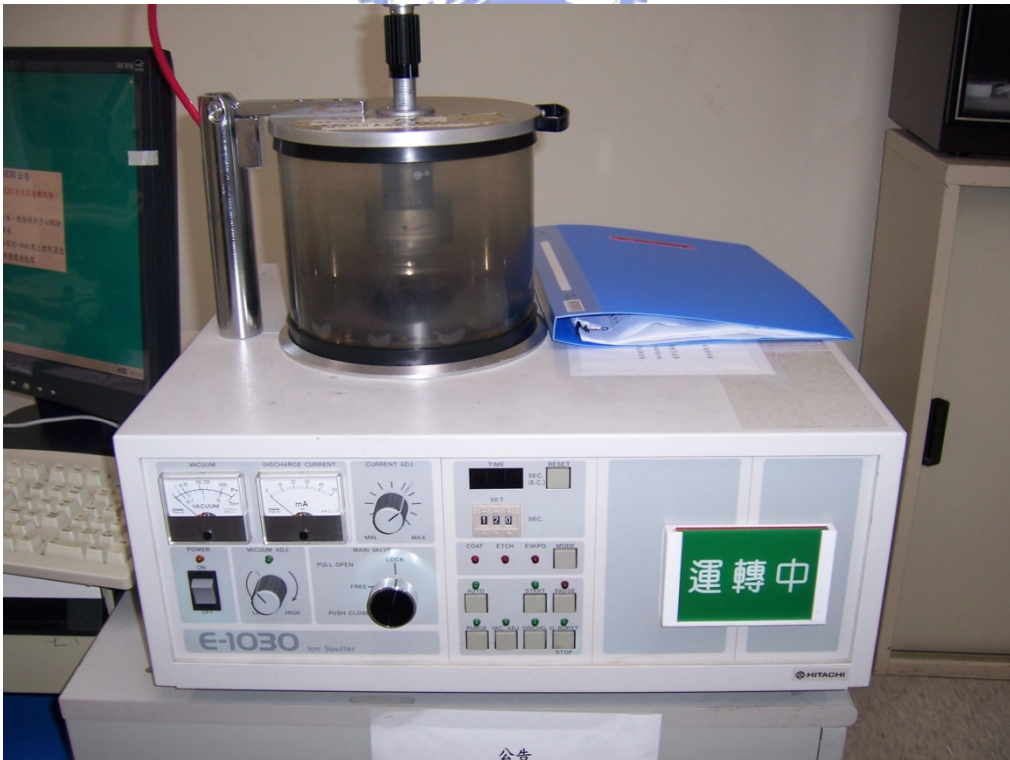


圖 3-6 濺鍍機

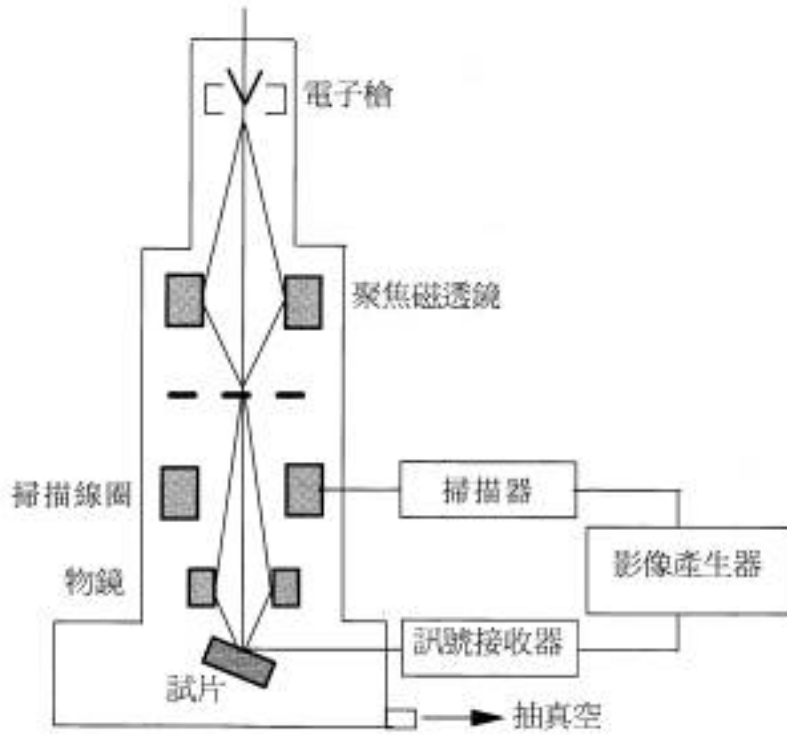


圖 3-5 電子顯微鏡原理[33]

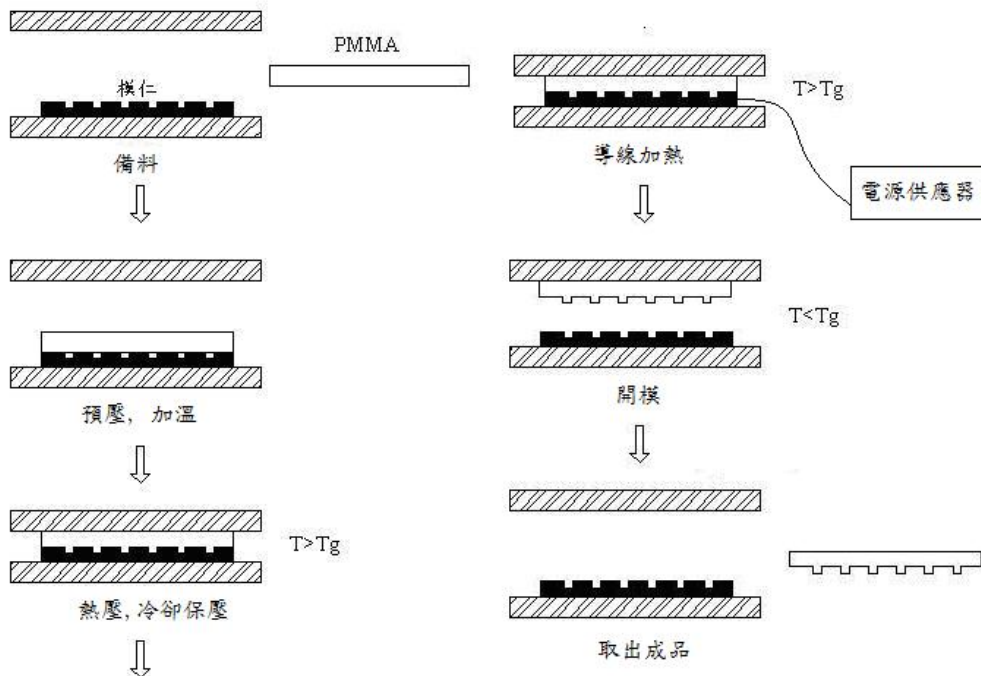


圖 3-6 熱壓流程

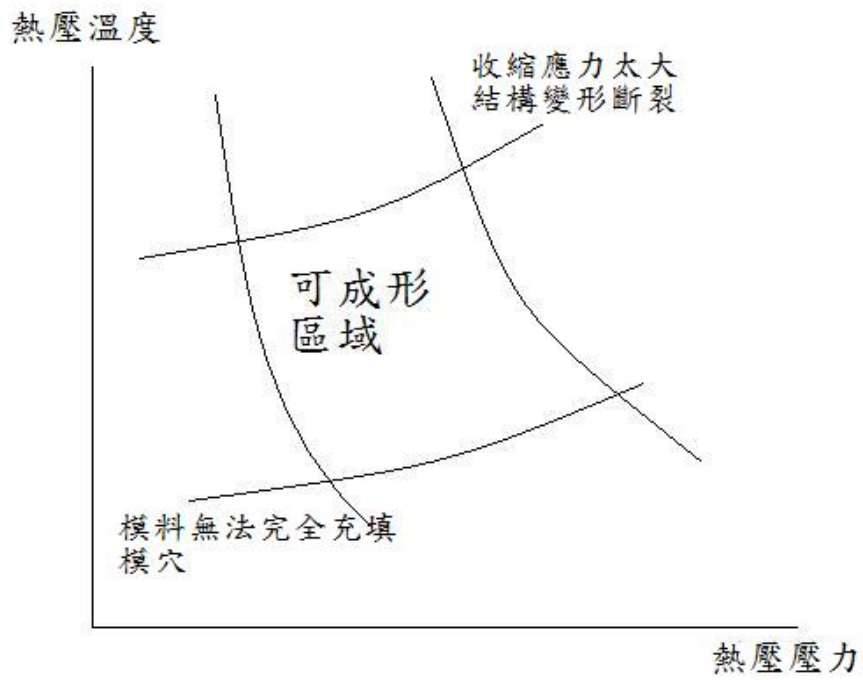


圖 3-7 一般熱壓成形操作窗

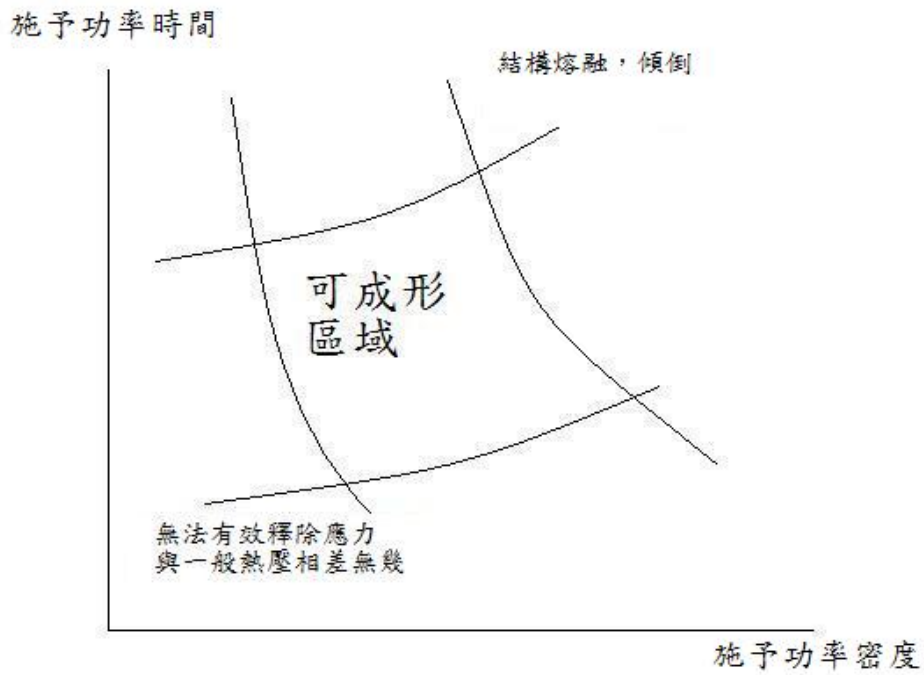


圖 3-8 施予功率密度成形操作窗

第四章 實驗結果與討論

4-1 次微米尺度模仁的製作結果

模仁的製作對於熱壓的結果佔有決定性的影響，本實驗所製作模仁成果主要分三階段：(1)針對不同的次微米結構線寬進行電子束微影；(2)對於微影出的結構進行電漿乾蝕刻；(3)以離子佈植的方法在晶片上製作可通電局部加熱的 S 形線路。微影成果影響成形結構大小，蝕刻情形影響結構的形狀，而加熱線路則是影響全部成形的完整性。以下分別介紹各個成果。

4-1-1 各種尺寸結構線寬的微影結果

實驗中預先設計的結構線寬分別為 100nm、200nm、300nm、400nm，而使用的曝光技術為電子束微影技術。由於電子束微影是利用控制電子束能量大小來掌握結構的精度，因此在製作正式的晶片前先做了能量對結構寬度的測試。

這個測試一般來說當能量大的時候會使結構變大甚至會過度曝光，能量小時會使結構變小甚至使該曝光的光阻沒曝乾淨。而實驗的結果顯示 100nm 的結構寬度無法成形，當以同一大小能量來曝 100nm 的結構時卻同時出現過度曝光與光阻沒曝乾淨的情形(圖 4-1)，這個結果與預期的差不多，因為 NDL 電子束正光阻最高解析度便是 200nm。而 200nm 到 400nm 則如預期的可以明顯的曝光出來，曝光能量與線寬的結果如表 4-1 所示。經過評估 200nm 線寬以 $6.8 \mu\text{C}/\text{cm}^2$ 的劑量來曝光最合適，而 300nm 及 400nm 則同為 $7 \mu\text{C}/\text{cm}^2$ 的劑量。而實際的微影成果會由於光阻塗完置放時間長短不同而有些許差異，大概有 $\pm 10\text{nm}$ 的誤差，影響不大。顯影後的圖片如圖 4-2 及圖 4-3。

4-1-2 結構深度的蝕刻情形

當我們利用微影技術製作出結構的圖形後，接下來便是要蝕刻出我們需要的熱壓深度。本實驗室之前是利用濕蝕刻也就是利用 KOH 對[110]的矽晶片進行非等向性蝕刻，這種方法可以確實吃出垂直的結

構，而且速度也比較快，不過缺點是不好控制蝕刻的速率，而且只有對[110]的矽晶片才可以蝕刻出垂直深度。本研究是次微米的結構，因此結構不需要太深，而且要使用 10 級及 100 級無塵室各項儀器必須使用標準的[100]六吋矽晶片，所以在此我所利用的是電漿乾蝕刻的技術，它的好處是不管是甚麼晶格的晶片都可以進行非等向性蝕刻，而且對於蝕刻速率可以較精準的掌控，唯一的缺點便是如上一章所敘述的電漿蝕刻機制一般，可能不能像 KOH 對[110]晶片那樣蝕刻出很精準的垂直結構，而會呈類似有一點斜度的結構，而結構側壁也可能略顯不平，但對於本研究已算最適合的技術。400 及 300 奈米結構蝕刻出的圖形如圖 4-4 到圖 4-5，由圖中可以看出每個結構的蝕刻深度都差不多，符合預估的成果，而深寬比也預期的在 3 上下之間，然而結構的形狀也如預期的不是呈很垂直的狀態，不過還是算在可以接受的範圍，在結構的側壁部分也有稍微觀察到不平的形狀，估計這可能會成為影響脫模破壞的因素。而 200 奈米的結構圖形如圖 4-6，由圖中可看出部分的結構已整個變形，估計這是因為 200 奈米結構間距太短，而高分子鈍化層已不足以阻擋電漿對側壁的蝕刻，造成嚴重的破壞。圖 4-7 為截面切片時損壞的部分。

4-1-3 加熱線路的測試結果

本實驗的加熱線路設計有兩種，分別是線寬 $100\ \mu\text{m}$ 及 $150\ \mu\text{m}$ ，而線的間距則是固定，離子佈植的劑量則是取本實驗室之前研究所測得的最佳參數。在測試部分，首先在加熱線路上把導線黏著接出，黏著方法為用銀膠塗在線路與導線接觸點，之後用烤盤以 $90\sim 100^\circ\text{C}$ 烤 30 分鐘使銀膠固定。在導線的另一端則接上 power supply 用以施加功率密度，而溫度的量測則是利用熱壓系統中的溫度感測器來量測。以時間為橫軸溫度為縱軸，每一秒量測一個溫度點，量測的結果如圖 4-8 及圖 4-9。在這兩個圖中可以發現一個現象，就是不管施加的功率密度是多少，溫度都會在短時間內瞬間上升，之後就會一直維持在某個溫度附近。因此這兩種加熱線路的性質是一樣的，差別在於施加

的功率密度與最終維持的溫度是不同的。而對於此現象製作了一個施加功率與維持溫度的關係圖，如圖 4-10。由圖中可以看出， $100\ \mu\text{m}$ 線寬施加功率密度對維持溫度的靈敏度較 $150\ \mu\text{m}$ 線寬高，而 $150\ \mu\text{m}$ 再施予較低功率密度時可以達到比較高的溫度；不過 $150\ \mu\text{m}$ 後來在施加高功率密度時並無法上升很高的溫度，可達到最高的維持溫度大約只達到 135°C 左右，而 $100\ \mu\text{m}$ 則可以達到 140°C 以上。加熱線路在熱壓時間中扮演的角色是為了使在冷卻中的結構重新加溫至玻璃轉換溫度以上而再度達到融熔態，藉以釋除冷卻收縮時的應力而達到良好的脫模。因此在維持溫度的方面必須至少達到熱壓材料 PMMA 的玻璃轉換溫度(105°C)以上，兩種加熱線路都可達到標準，而由於 $100\ \mu\text{m}$ 線寬的加熱線路可達到 140°C 以上的特性，在熱壓時施加功率上可以做更多的嘗試。

4-2 熱壓結果

這部分的結果主要分為兩部分，分別是沒有利用 power supply 施加功率的熱壓以及有施加功率的熱壓。目的主要是證實本實驗室所研發出的利用局部加熱以釋除應力的方法在次微米等級的結構下還是可以發揮作用。

4-2-1 未以通電施加功率的熱壓

未施加功率密度的熱壓是本研究的第一部分。由於評估在次微米等級的結構上，成形條件會更為嚴苛，因此在施加功率密度之前，測試以一般的熱壓方法，改變不同的熱壓參數，可以對次微米結構的複印達到多少程度的效果。實驗的參數設定主要是以改變溫度及熱壓壓力，設定限制是以本實驗室之前針對微米結構所測得的參數以及文獻中對 PMMA 做的熱壓實驗所得的最佳參數為主，其它參數也是如此。熱壓時間設定為 60 秒，保壓時間則是從冷卻開始至快脫模為止約 80~100 秒，而保壓壓力的設定則設定與熱壓壓力相同，溫度與熱壓壓力的設定則如表 4-2。熱壓出的結果，以 SEM 觀察各種情形的中

央附近部位，照出來的圖如圖 4-11 到圖 4-19。由圖中可以觀察出各種不同的熱壓情況。圖 4-11 到圖 4-14 顯示的是熱壓結構幾乎沒有充填進模仁內的情況，只有一個輪廓，估計這是因為溫度過低或是熱壓壓力不足以成形。圖 4-15 則是顯示熱壓出的結構因模仁根部的收縮應力而幾乎被連根拔起，只剩下一點點殘骸在表面上。圖 4-16 也是因收縮應力的關係，雖然還可以勉強看出結構的輪廓，但也早已被撕裂成很誇張的形狀。圖 4-17 到圖 4-19 則是在未施加功率下的一般熱壓所能產生的較好情況，雖然在結構的邊緣部位會有截斷或撕裂的現象以及結構本身有些許的彎曲，然而已可較清楚看出柵狀的結構以及它的深度，不過這只僅限於某些熱壓壓力和熱壓溫度下中間附近的結構。

4-2-1-1 成形操作窗的製作

以溫度為縱軸、壓力為橫軸所製作出來的成形操作窗如圖 4-20。又的部分為模仁無法完全充填進結構裡面；三角形部分為過大的收縮應力使結構整個被撕裂的狀態；圓形部分為結構的賦形性有出來，可能可以順利脫模的部分。可以看出在熱壓溫度 130°C 的部分以及熱壓壓力 3MPa 及 4MPa 均無法將結構完全充填，而在 6MPa 及較高溫的情況下結構被撕裂的很厲害。而在進行施加功率密度之熱壓前，需要取最適當的熱壓溫度及熱壓壓力做為固定的熱壓參數，為了避免過大的收縮應力，因此採用圓形部分最低熱壓的參數，也就是 140°C 以及 5MPa 來進行之後的施加功率密度熱壓。

4-2-2 通電施加功率於模仁的熱壓

施加功率密度的熱壓與一般熱壓操作程序相同，只是在冷卻保壓的階段對晶片施予不同的功率密度以及時間，軟化結構根部釋除應力，使脫模更完整。而實驗所設定的加熱時間點為熱壓材料也就是 PMMA 的玻璃轉換溫度 105°C 附近。而由模溫機將模具從 105°C 冷卻至脫模溫度 60°C 的時間經測試過後大約為 50 秒。因此施予功率密度

的時間以最高至 50 秒並搭配模仁最大至 $33\text{W}/\text{cm}^2$ 的不同功率密度大小做測試。

4-2-2-1 有效熱壓面積的突破

為了觀察有效熱壓的面積，首先標出整個熱壓的區域。圖 4-21 為半面熱壓模仁的區域，由於利用 SEM 作試片觀察時，必須先做切片的動作，而這一定會破壞部分的結構，因此對以下 SEM 的觀察，都以對稱的一半為目標區分可成形的區域。由於在模仁的製程中需要生長一些沉積層，而這些沉積層與模仁本身的拉伸應力不太相同，因而造成模仁本身有些許彎曲，所以進行熱壓實驗的時候邊緣的一兩排結構可能會無法順利成形。圖 4-22 是以施加功率密度 $17\text{W}/\text{cm}^2$ 做熱壓，由圖中可以觀察出在施加功率的情況下，結構的整體性已有改善，然而結構的傾倒以及撕裂現象卻依然很嚴重，釋除應力的效果不足。圖 4-23 是以施加功率密度 $25\text{W}/\text{cm}^2$ 的參數做熱壓，釋除應力的效果又較 $17\text{W}/\text{cm}^2$ 好一些，不過中央部位的結構成奇怪的彎曲狀，可能是因結構側壁不太平所造成，中央上面部位有明顯的傾倒現象，角落有嚴重的撕裂，施加功率仍不足。圖 4-24 為 $30\text{W}/\text{cm}^2$ 施加時間 50s 的熱壓，由圖可看出成形成果有明顯的改善，中間以及附近的部位已經明顯可看出結構的形狀，不過還是有些許的傾倒與變形，邊緣的部分則是傾倒的較嚴重，施加的功率可能還不足。圖 4-25 為 $33\text{W}/\text{cm}^2$ 施加時間 30s 的熱壓，圖中可觀察出中央部分結構的傾倒現象幾乎不太存在，而邊緣的部位有截斷的現象；不過中央部位拉近距離看，雖然結構深度有出來，但是很明顯的與一開始蝕刻出來的模仁形狀不太相同，不算成功的熱壓，操作時間不足。圖 4-26 為 $33\text{W}/\text{cm}^2$ 施加時間 40s 的熱壓，由圖中可以看出在中間以及其上下附近已經能得到具有良好賦形性結構，不過邊緣部分還是會有被截斷的現象。圖 4-27 為 $33\text{W}/\text{cm}^2$ 施加時間 50s 的熱壓，成形成況跟施加時間 40s 差不多，也是中間附近部位可得到良好賦形性結構，邊緣有截斷的現象。以上的熱壓都是利用 400nm 結構大小的模仁來進行，在得到成

功成形的參數後再來進行 300nm 結構寬度的熱壓，如圖 4-28。由圖中可以觀察出相同的參數在 300nm 結構寬度時，雖然有一點點傾倒以及頂端的小撕裂現象，但還是可以順利脫模而成形。而可以成形的面積以圖 4-21 為例來計算，大約有縱向 6 格結構間距橫向 6 格結構間距。而縱向的單格間距為 0.6mm，橫向則為 0.45mm 因此可以順利成形的面積大約有 3.6mm × 2.7mm 的區域。

4-2-2-2 成形操作窗的製作

以施加功率密度的時間為縱軸、大小為橫軸製成的成形操作窗如圖 4-29。叉的部分為結構有嚴重的脫模破壞，三角形為結構有小瑕疵的脫模狀態，圈的部分則是能順利脫模。圖中可以看出次微米結構的成形條件相當的嚴苛，只有兩個區域。而評估施加功率過大使得結構熱裂解的狀態並沒有出現，這是因為加熱線路本身的限制無法將功率提升到更大的程度。

4-3 脫模破壞的改善及探討

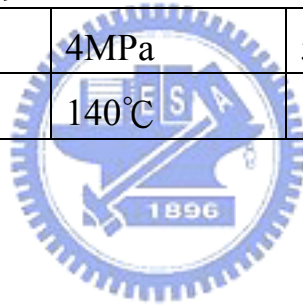
比較是否施加功率的熱壓，其中最大的差異便在於結構的完整性。在次微米的結構，未施加功率的熱壓一定會出現的便是結構由根部的整個撕裂現象，嚴重程度則取決於壓力與溫度大小而已。而在施加功率後，無論是否有傾倒或是彎曲等其他的脫模破壞，結構的基部通常會在，比較少有那種連根拔起的撕裂。這是因為施加的功率會讓結構的根部軟化，慢慢釋除因模仁及材料熱膨脹係數不同而由根部所產生的強大收縮應力，也就比較少會有連根拔起的現象。而隨著施加功率密度漸大，而慢慢改善其他各種脫模的缺陷，達到完整的脫模。

表 4-1 曝光劑量與結構線寬

	6.6 $\mu\text{C}/\text{cm}^2$	6.8 $\mu\text{C}/\text{cm}^2$	7 $\mu\text{C}/\text{cm}^2$	7.2 $\mu\text{C}/\text{cm}^2$	7.4 $\mu\text{C}/\text{cm}^2$
100nm	無法成形	無法成形	無法成形	無法成形	無法成形
200nm	無法成形	197nm	215nm	220nm	251nm
300nm	275nm	290nm	300nm	304nm	321nm
400nm	359nm	384nm	406nm	404nm	417nm

表 4-2 未施加功率熱壓參數

熱壓壓力	3MPa	4MPa	5MPa	6MPa
熱壓溫度	130 $^{\circ}\text{C}$	140 $^{\circ}\text{C}$	150 $^{\circ}\text{C}$	160 $^{\circ}\text{C}$



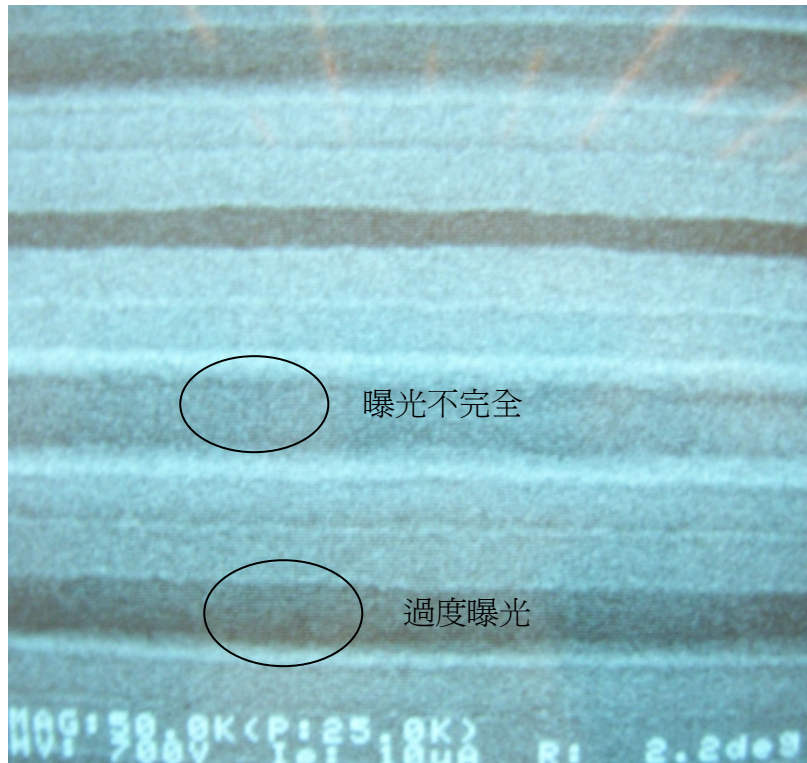


圖 4-1 100nm 結構微影結果



圖 4-2 200nm 結構微影結果

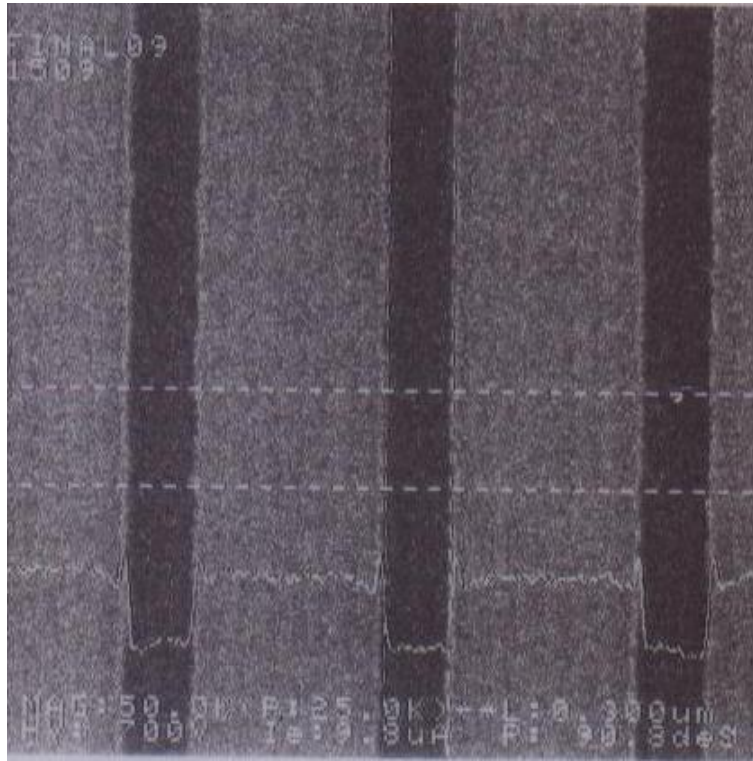


圖 4-3 300nm 結構微影成果

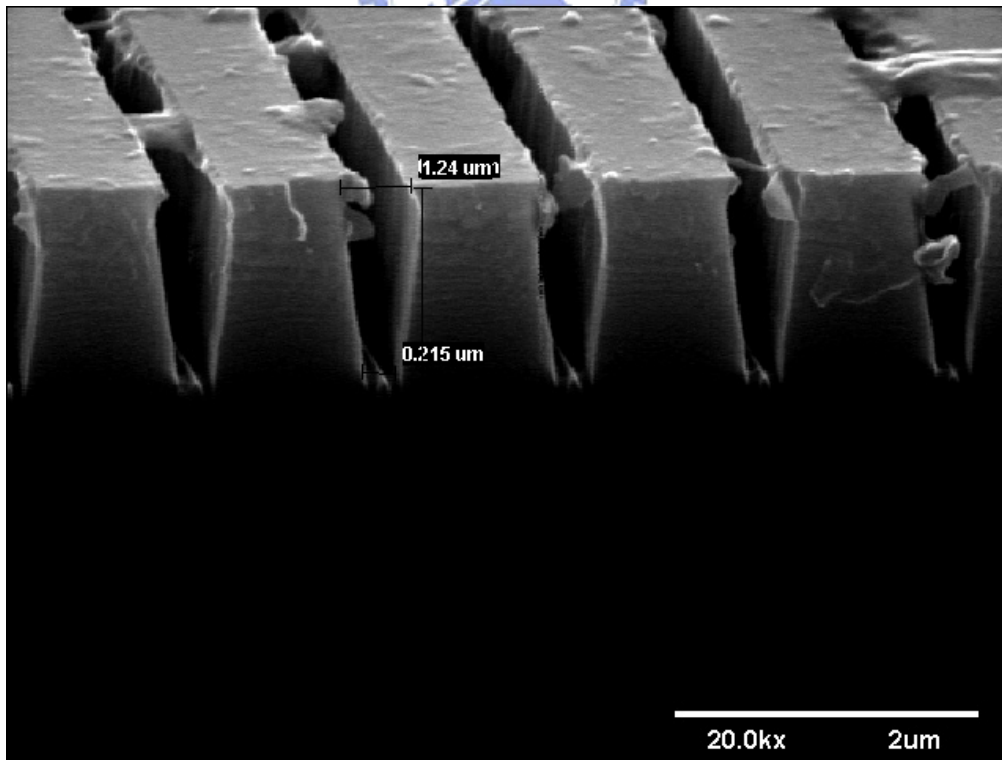


圖 4-4 400nm 結構蝕刻成果

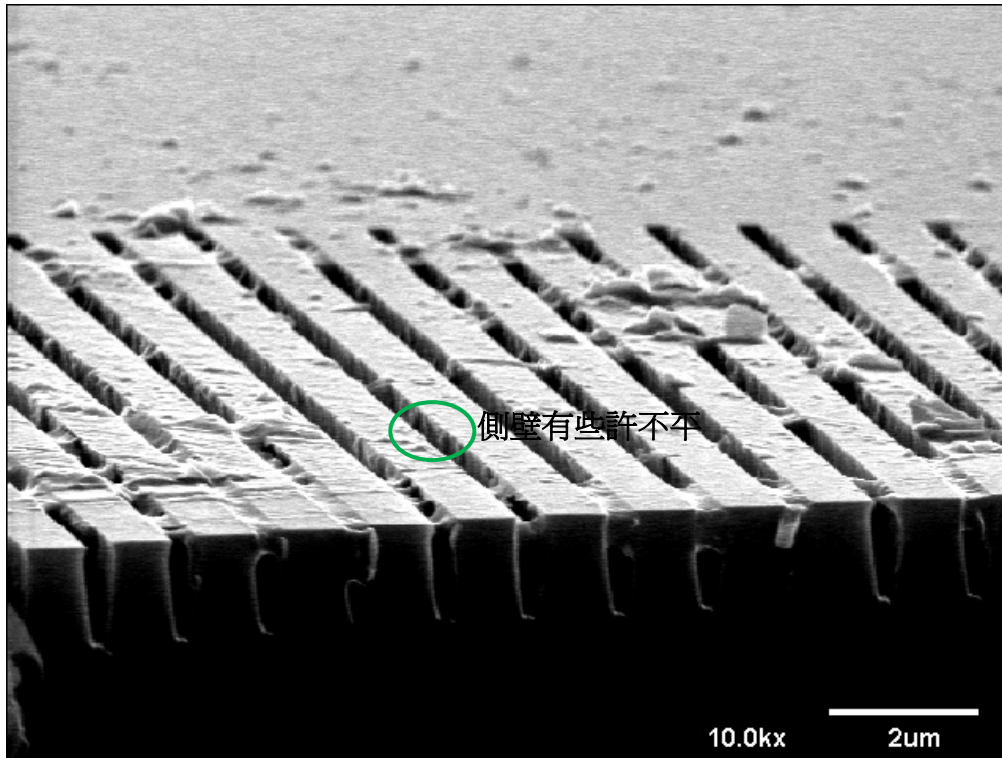


圖 4-5 300nm 結構蝕刻成果

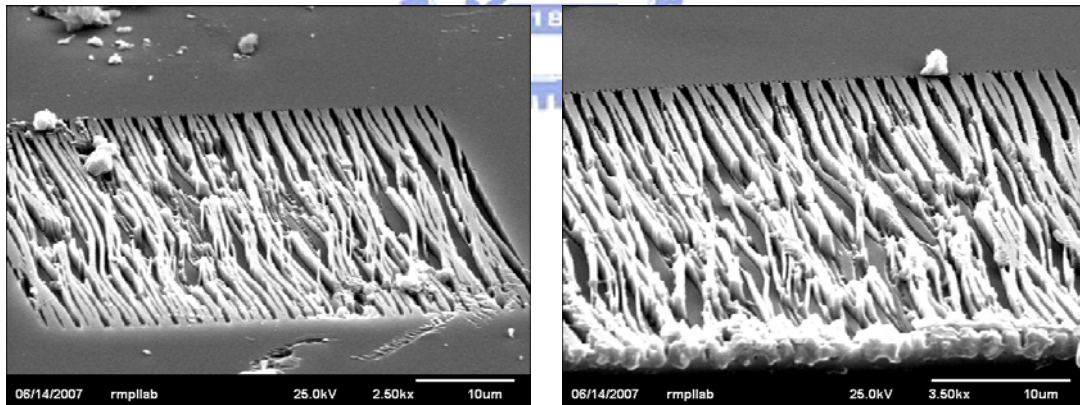


圖 4-6 200nm 結構蝕刻破壞

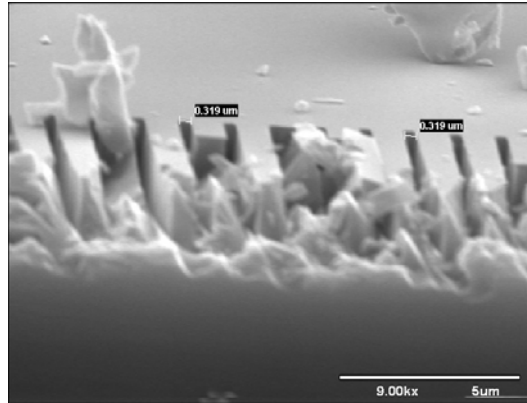


圖 4-7 模仁截面損壞

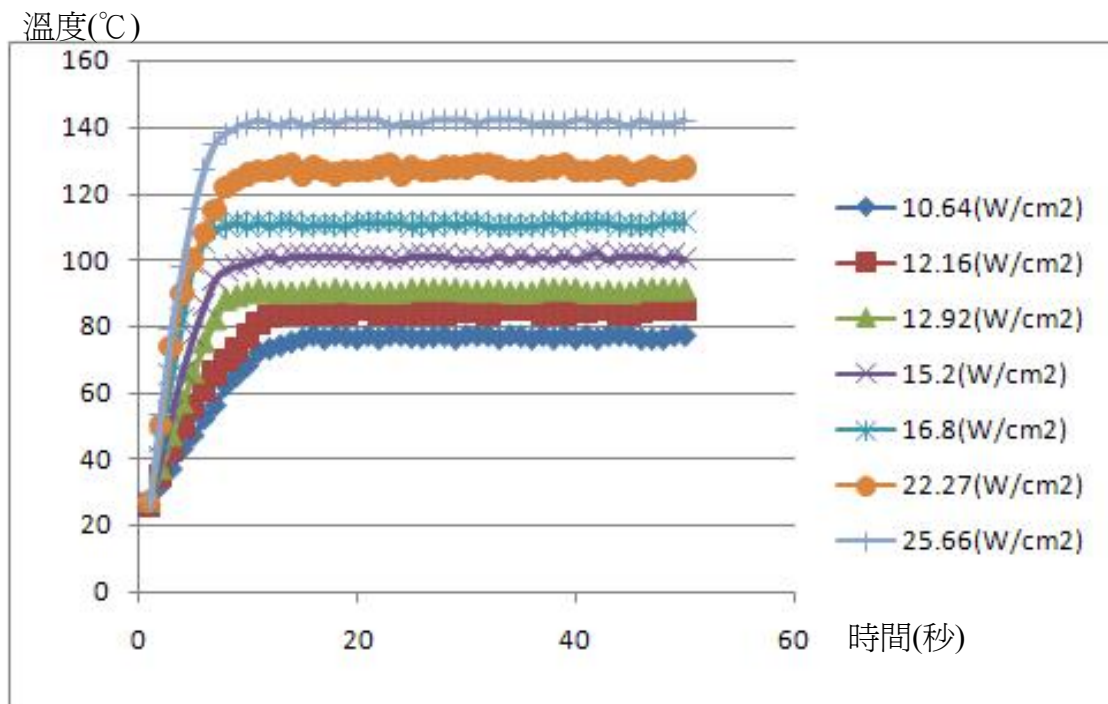


圖 4-8 100 μm 線路升溫曲線圖

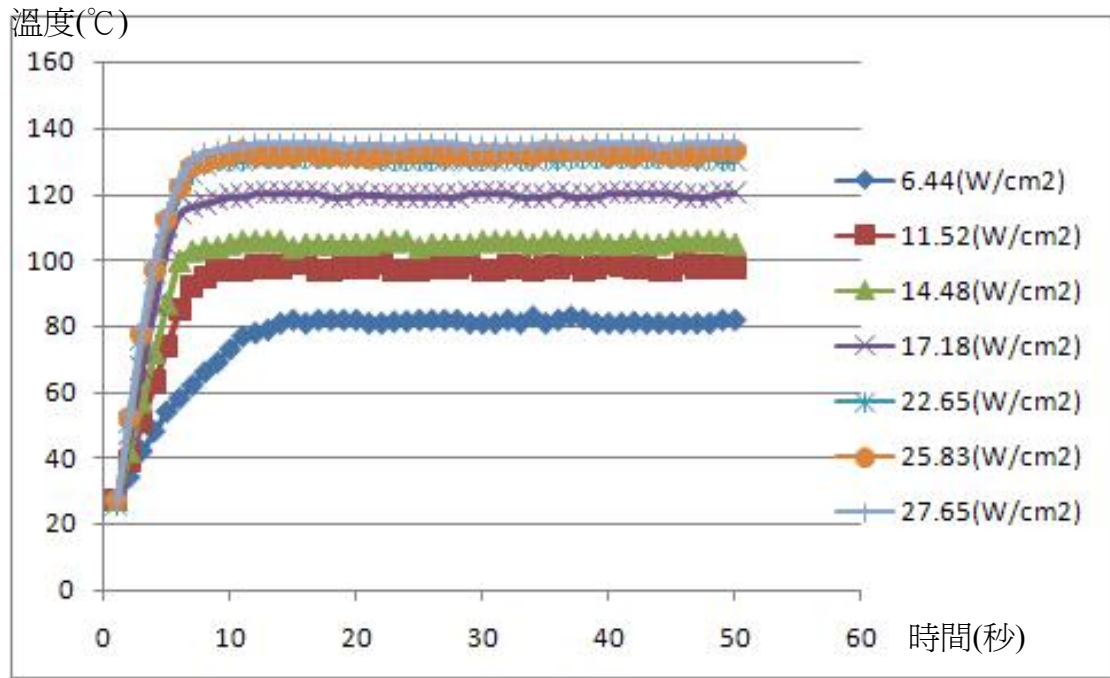


圖 4-9 150 μm 線路升溫曲線圖

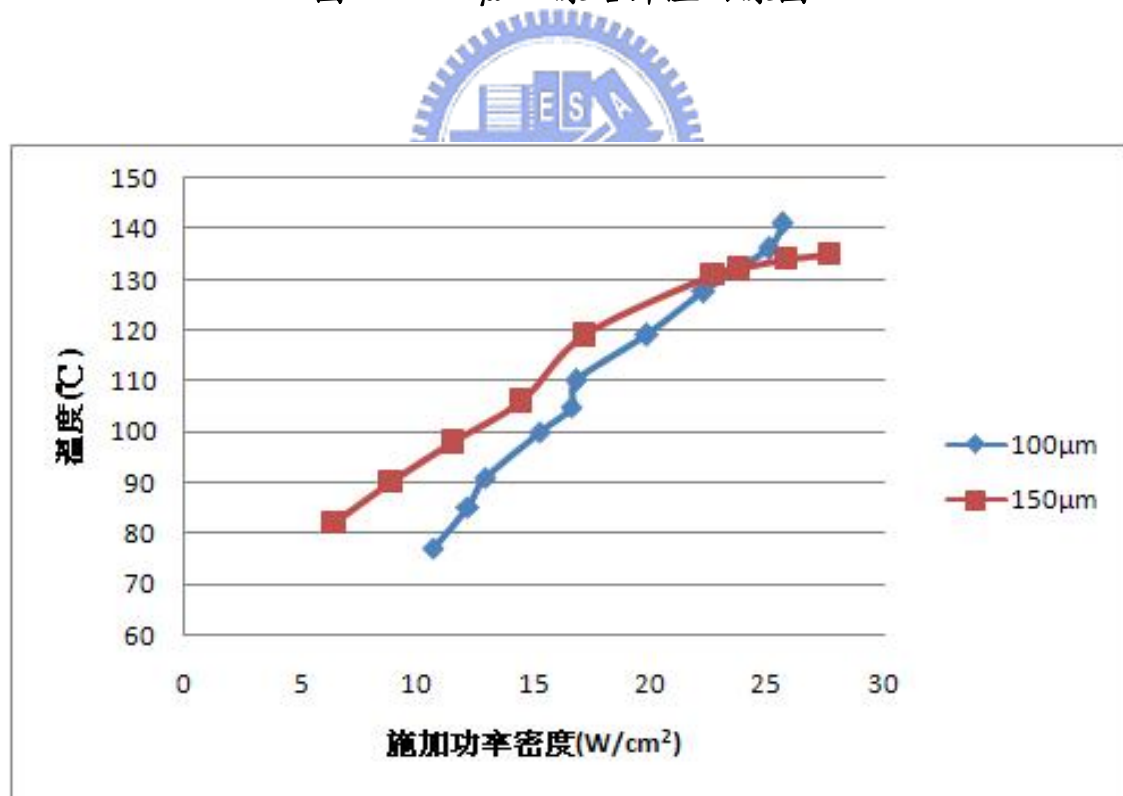


圖 4-10 功率密度與升溫曲線圖

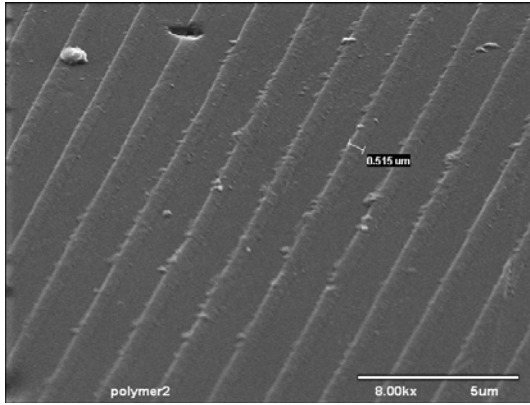


圖 4-11 3MPa,130°C 熱壓

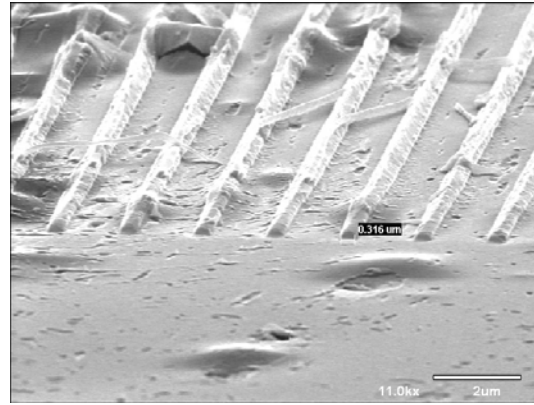


圖 4-14 4MPa,160°C 熱壓

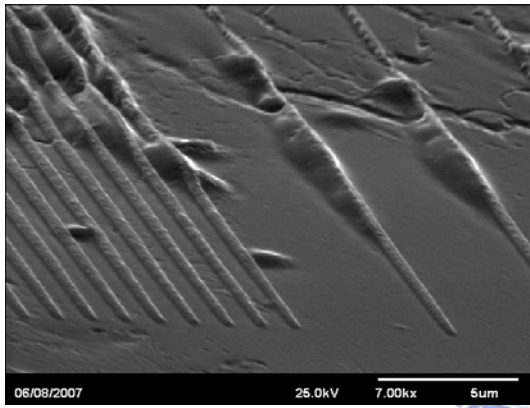


圖 4-12 3MPa,160°C 熱壓

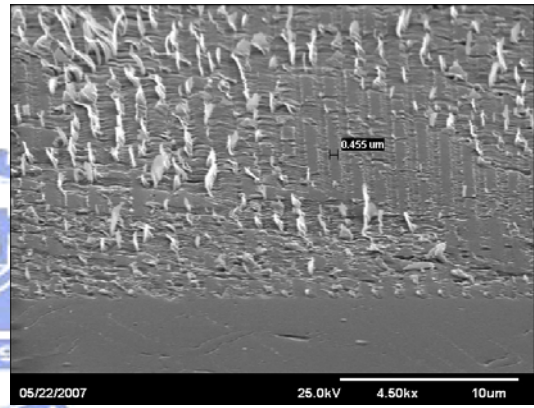


圖 4-15 6MPa,160°C 熱壓

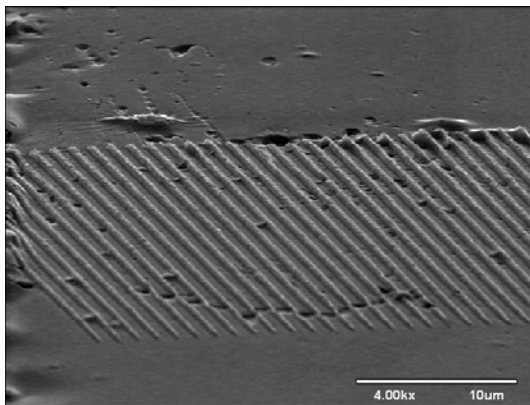


圖 4-13 4MPa,130°C 熱壓

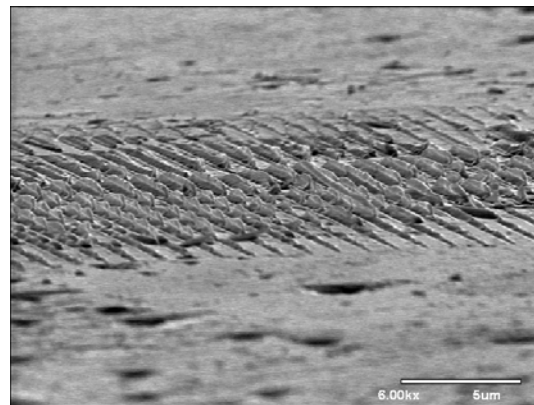


圖 4-16 6MPa,150°C 熱壓

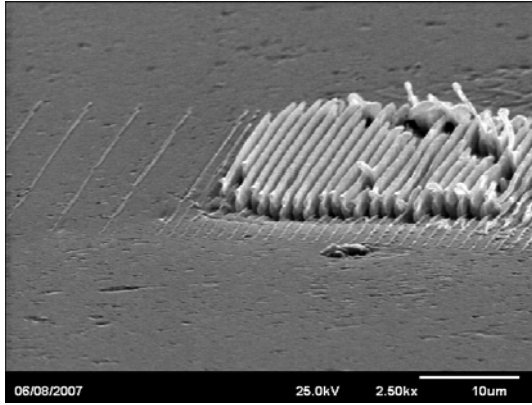


圖 4-17 5MPa,140°C 熱壓

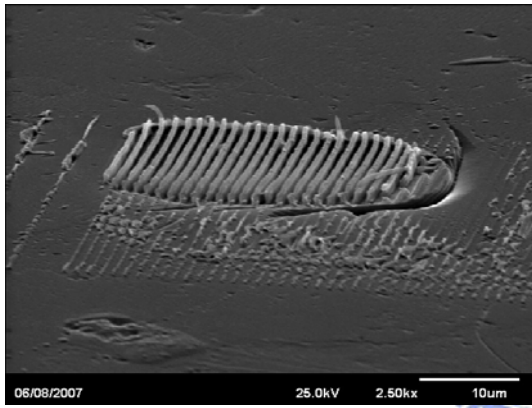


圖 4-18 5MPa,160°C 熱壓

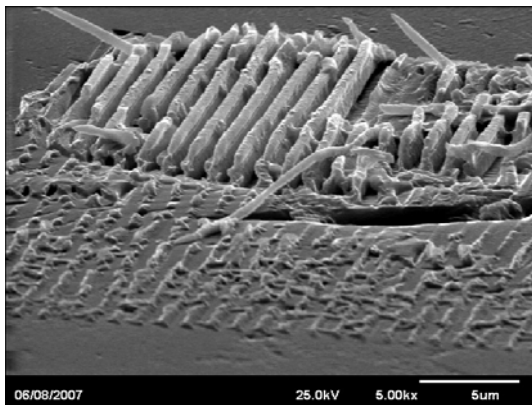


圖 4-19 6MPa,140°C 熱壓



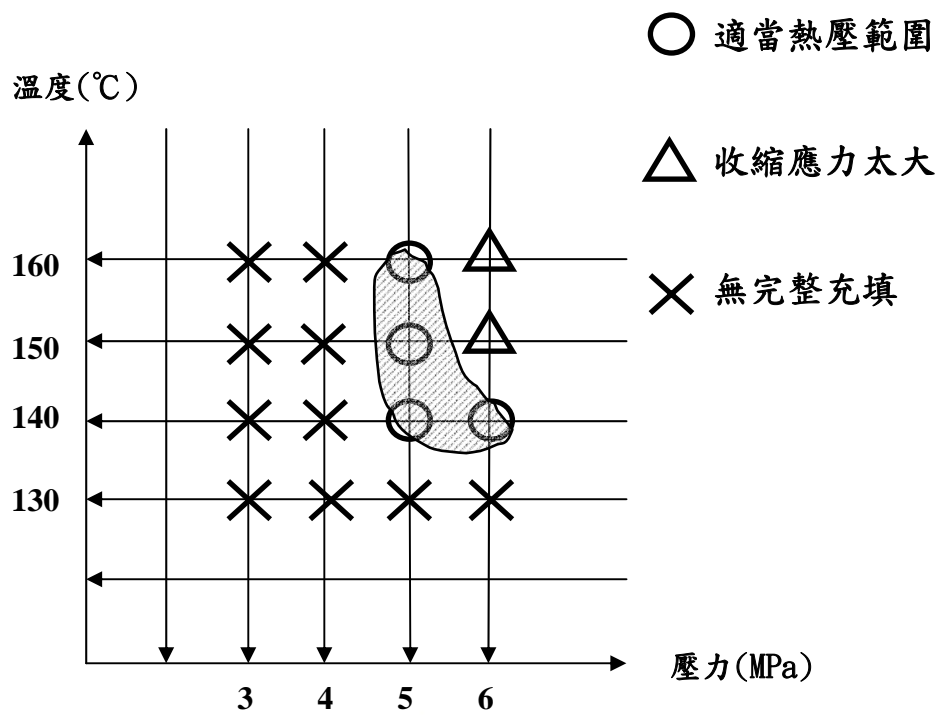


圖 4-20 溫度與壓力成形操作窗

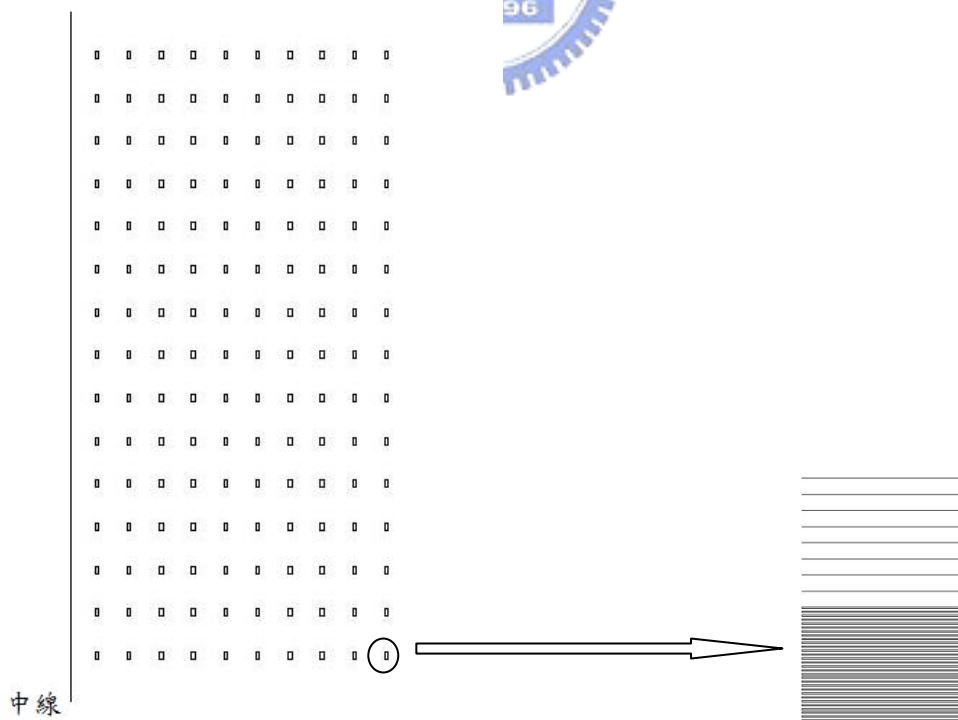


圖 4-21 SEM 觀察之區域圖

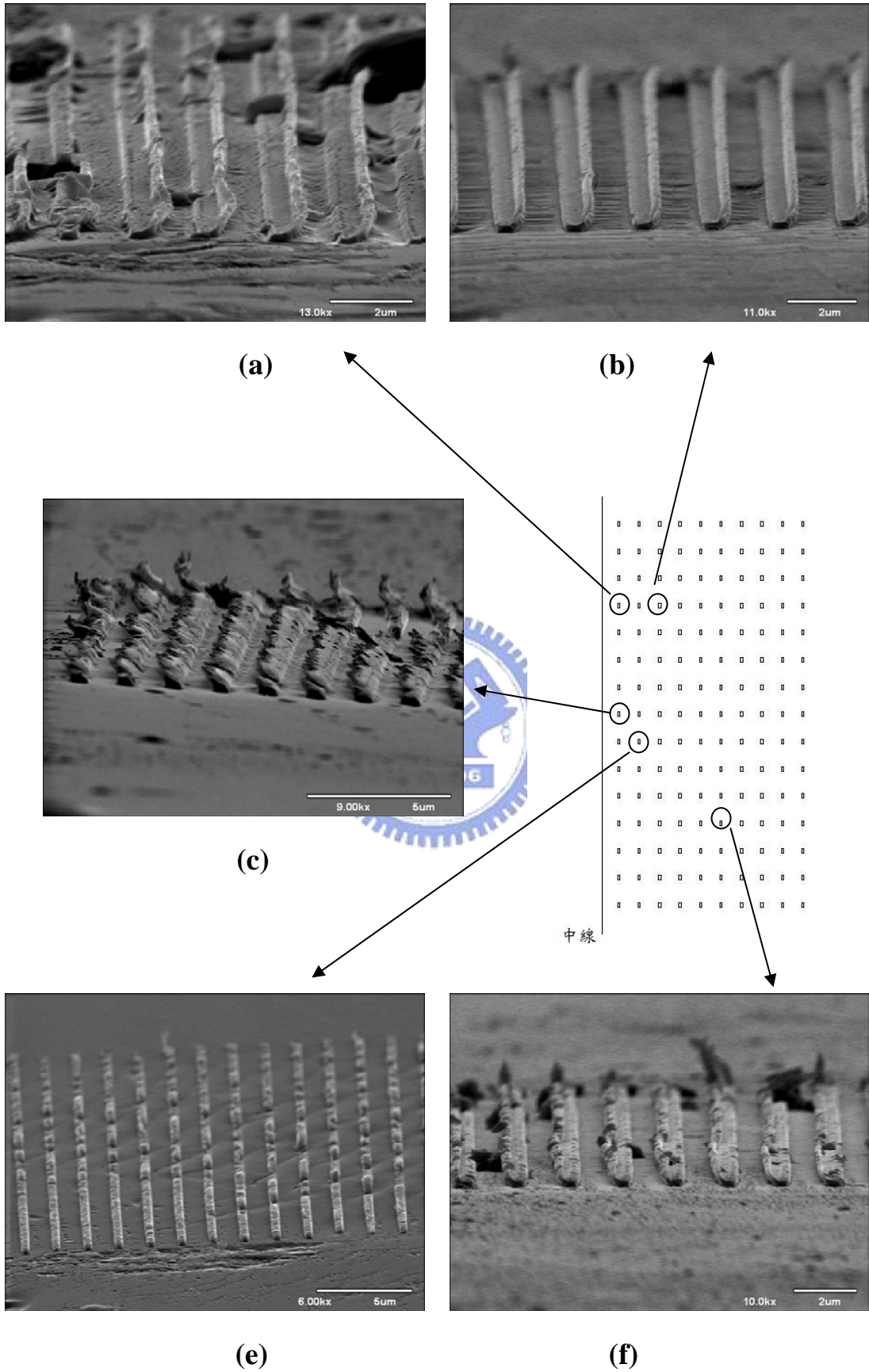


圖 4-22 $17\text{W}/\text{cm}^2$ 熱壓成果

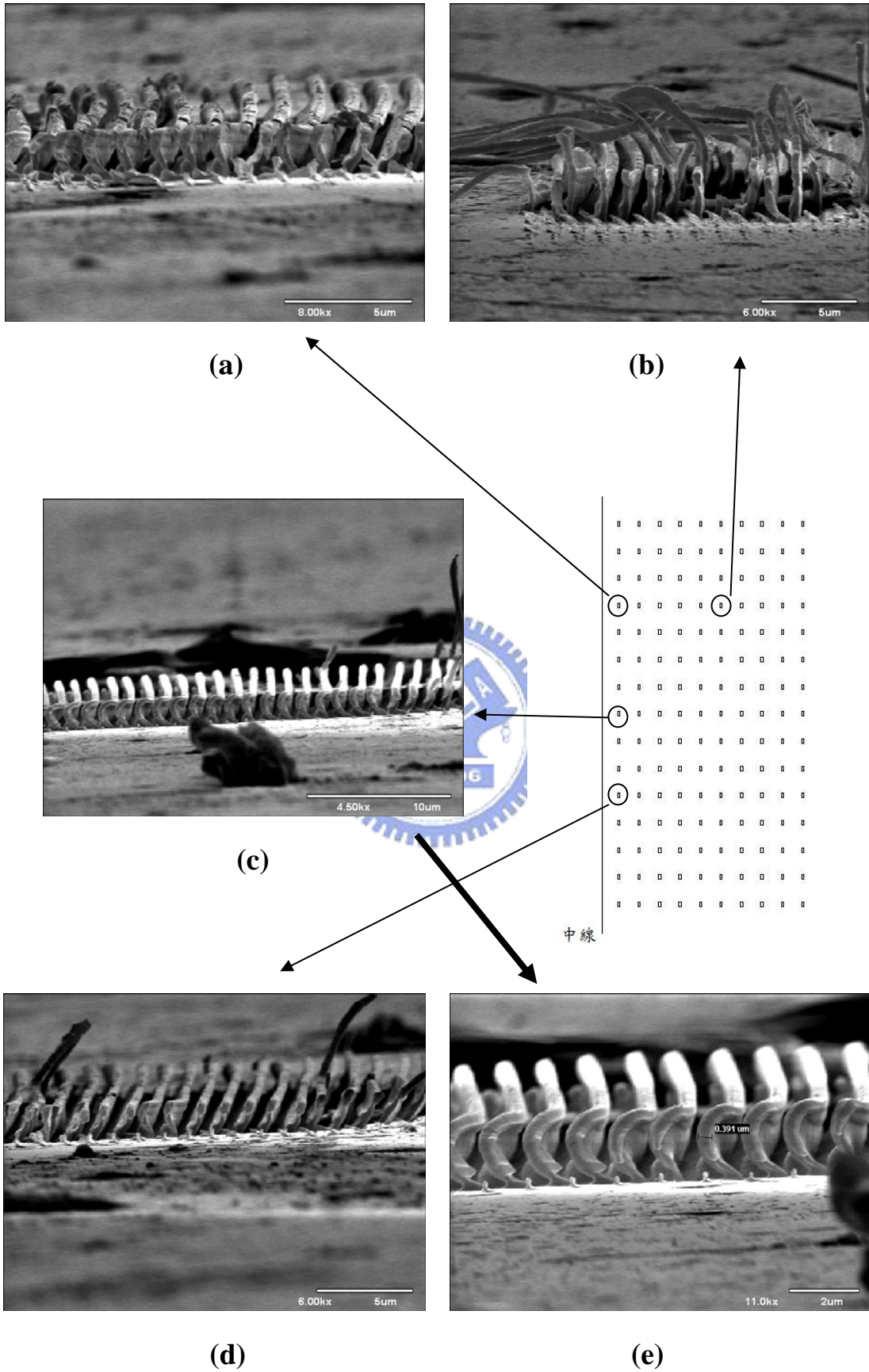
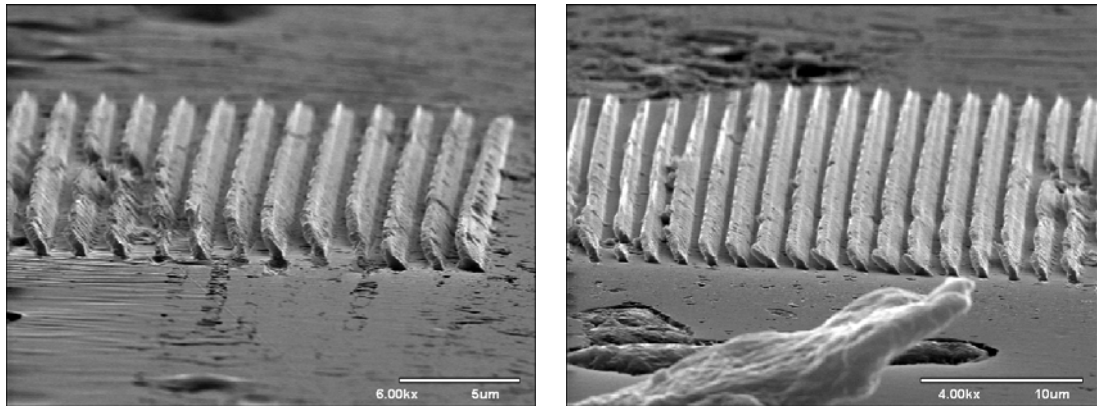
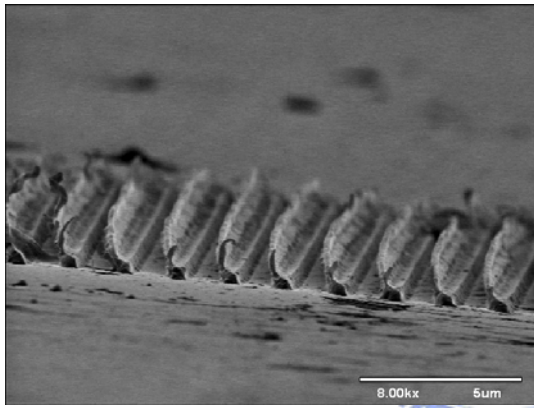


圖 4-23 $25\text{W}/\text{cm}^2$ 熱壓成果

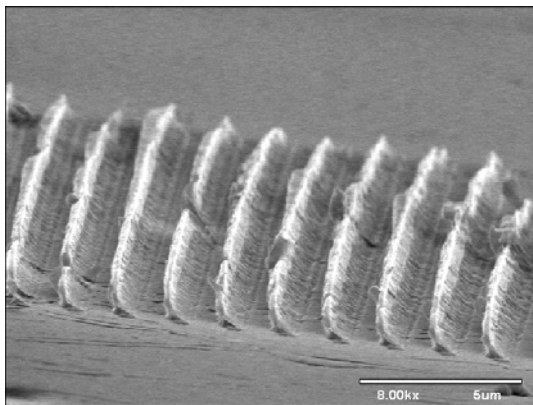
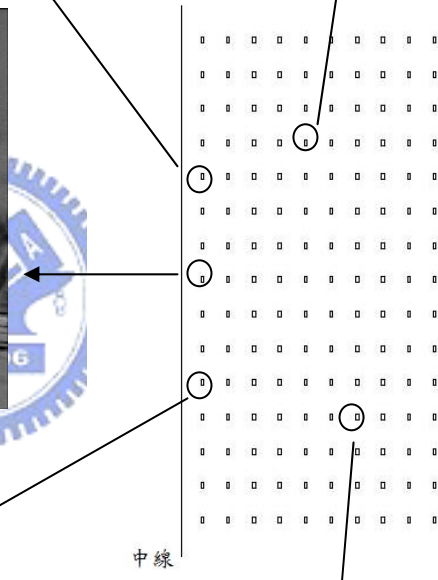


(a)

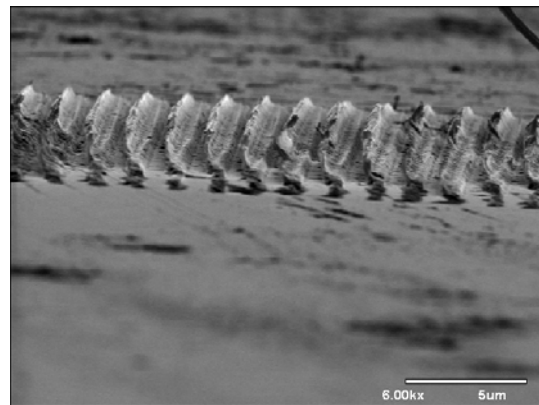
(b)



(c)

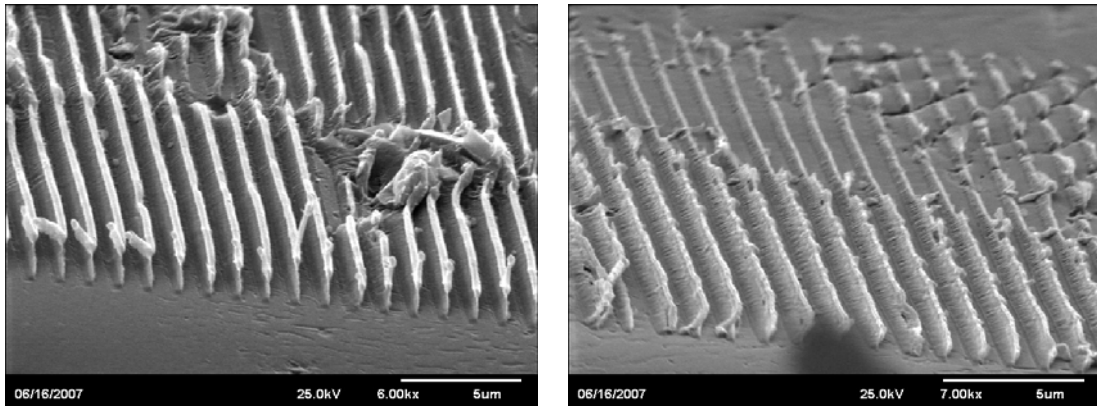


(d)



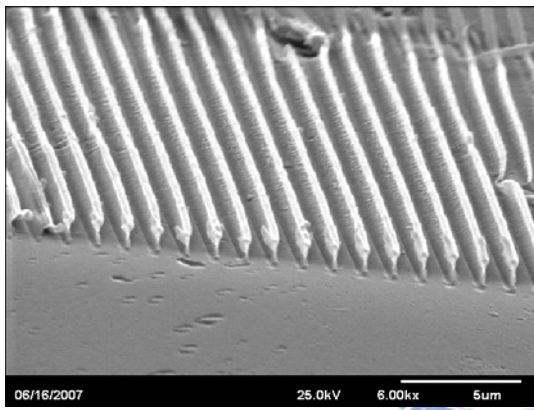
(e)

圖 4-24 $30\text{W}/\text{cm}^2$, 50s 熱壓成果

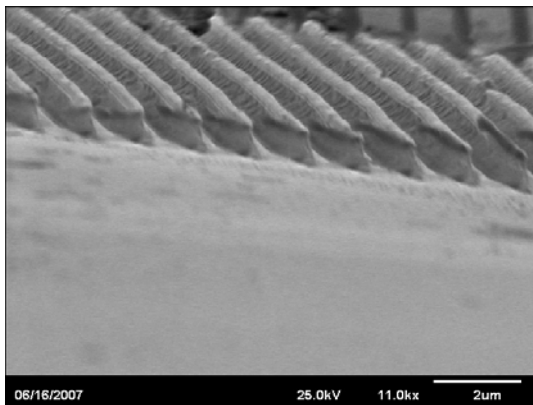
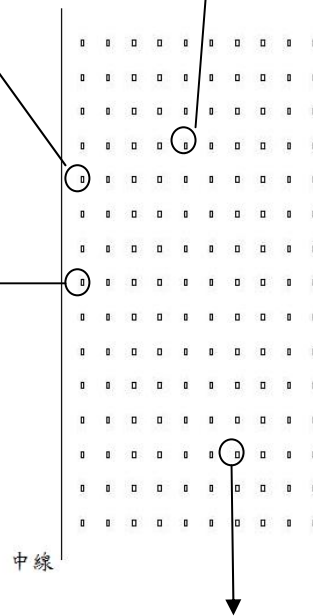


(a)

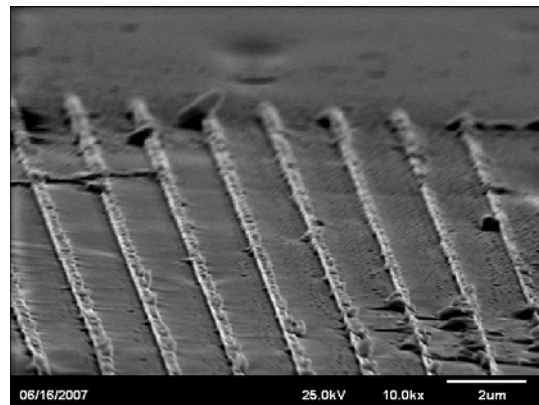
(b)



(c)

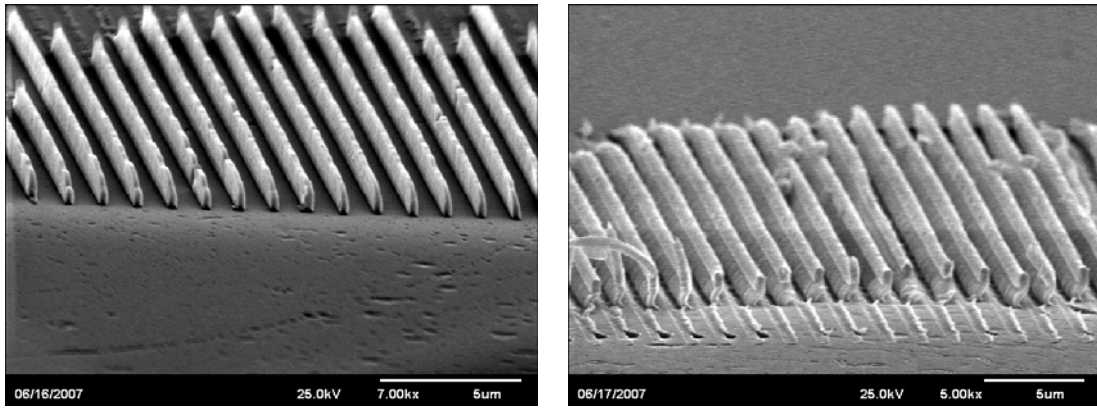


(d)



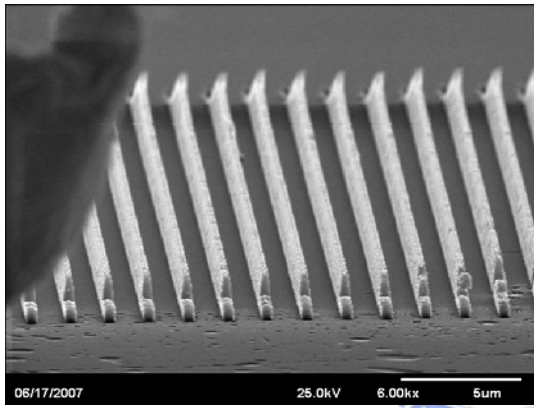
(e)

圖 4-25 $33\text{W}/\text{cm}^2$, 30s 熱壓成果

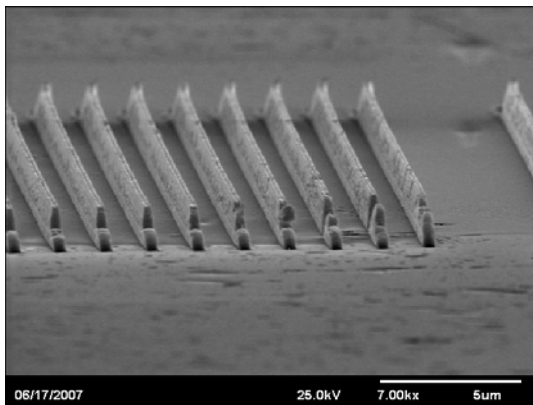
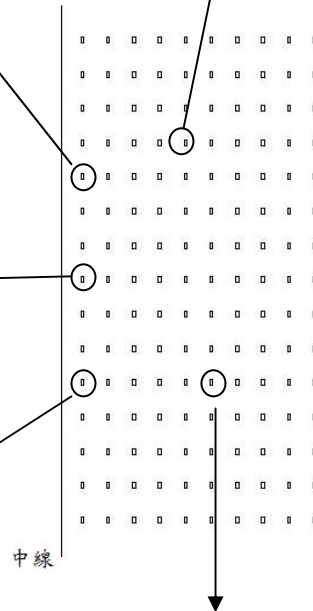


(a)

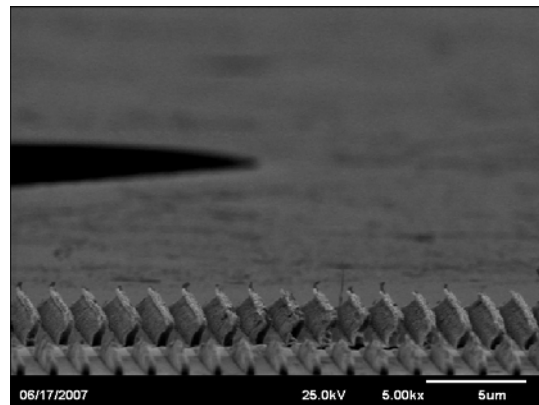
(b)



(c)



(d)



(e)

圖 4-26 $33\text{W}/\text{cm}^2$, 40s 熱壓成果

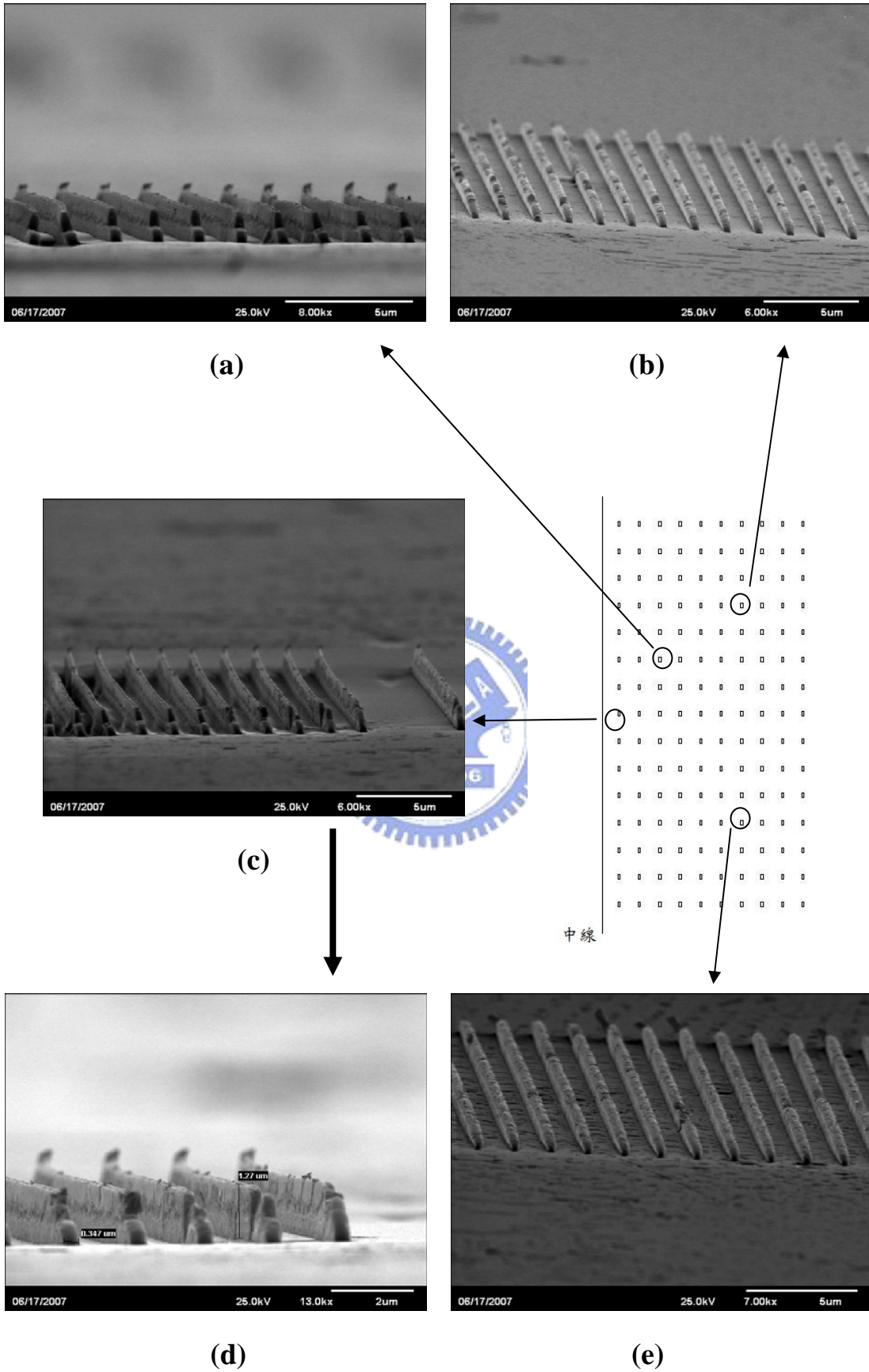
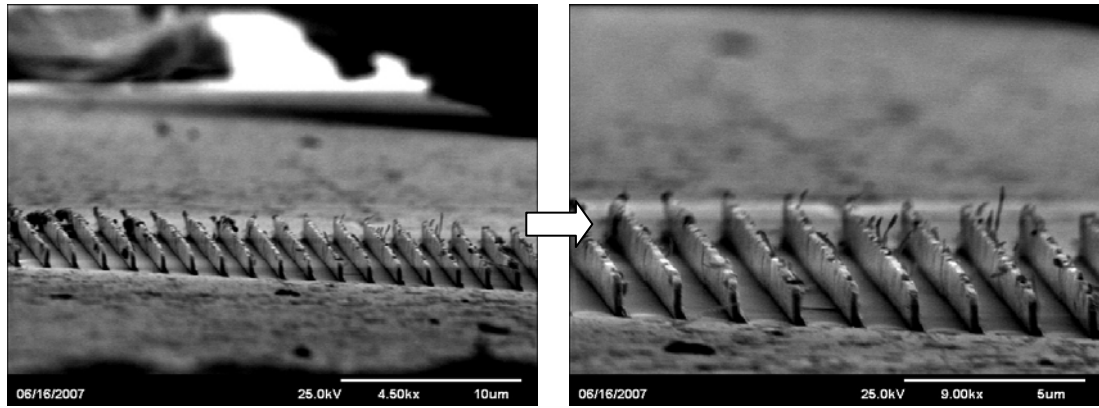


圖 4-27 $33\text{W}/\text{cm}^2$, 50s 熱壓成果



(a)

(b)

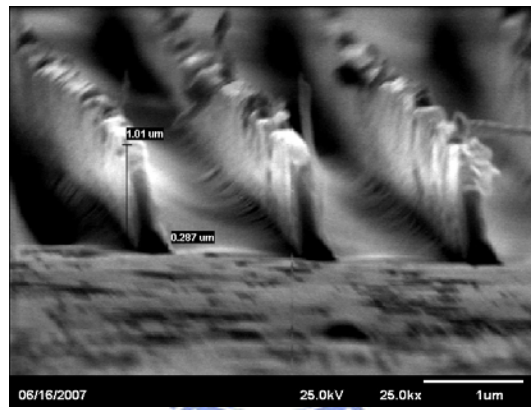


圖 4-28 300nm 結構的成形

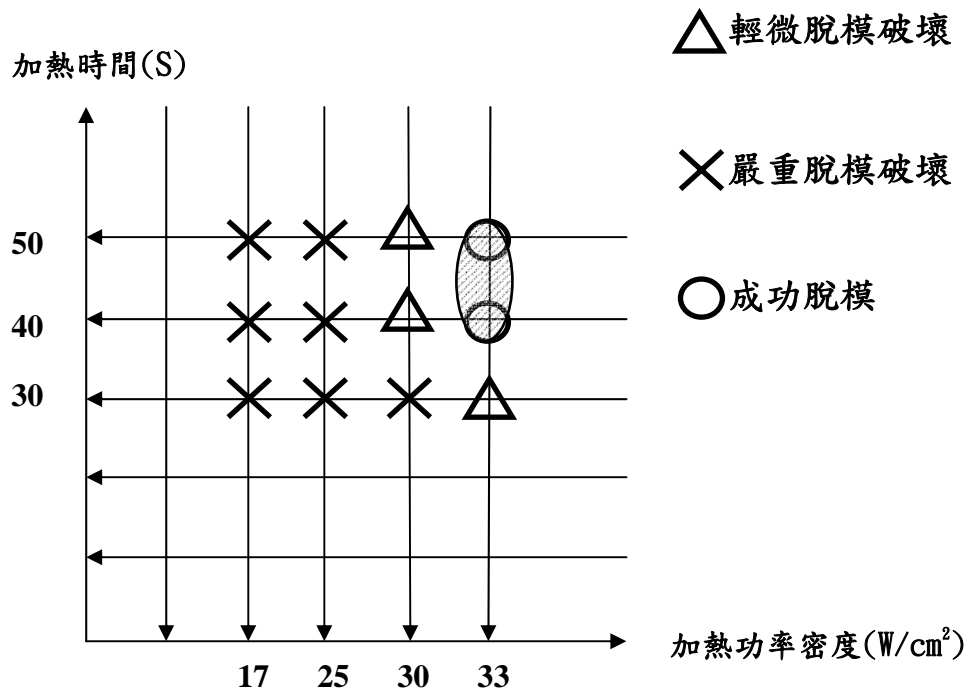


圖 4-29 功率密度大小與時間成形操作窗



第五章 結論與建議

本研究致力於次微米等級結構的大面積成形，利用了以電子束微影技術為主的半導體製程製作次微米結構自發熱模仁，並以 PMMA 為材料進行熱壓。所得到的初步結論與建議如以下幾點：

5-1 模仁製作

1. 以電子束微影技術為主的半導體製程可成功製作 300 奈米以及 400 奈米結構線寬、深寬比約 3 的次微米等級模仁。若要製作 400 奈米結構線寬以上的模仁可利用 NDL 的 I-LINE 短波長光學曝光技術，降低成本並增加製程速度。
2. 利用 TCP Poly Etcher 電漿蝕刻的結構側壁略顯不平及不夠垂直，建議用不同的參數，也就是改變通入蝕刻氣體的比例改善均勻性。
3. 離子佈植的加熱線寬越窄，其發熱改變幅度大小越大，而由於其電阻值也會變小，所以能施予的功率也就有限。改變線路線寬或總線長使模仁可施加更高的功率，有效釋除熱應力。
4. 模仁本身略呈折曲，造成邊緣結構無法成形。建議在沉積氮化矽及氧化矽層時，適度的減少厚度，降低層與層之間的拉伸應力，使折曲盡量減少。
5. 結構稍嫌鬆散，使得要破片觀察模仁或是熱壓成果的截面時顯得困難。建議在電子束曝光範圍允許的情況下，盡量讓結構連續，方便之後的觀察。

5-2 熱壓成果

1. 施加功率密度後，改善了脫模的整體性，並隨著施加功率大小及時間的增加，逐漸改善各種脫模的缺陷。最後在施予功率密度 $33\text{W}/\text{cm}^2$ 及 40 和 50 秒以上的狀態下，達成有 $3.6\text{mm} \times 2.4\text{mm}$ 的可完整脫模面積。

2. 由於結構相當微小，因此在利用 SEM 觀察結構時需放大很多倍，很容易造成電子束局限於某個結構部位而使該部位熔融變形。建議以較斜的角度觀察，擴大電子束的照射範圍，或將材料以極低溫處理過。
3. 進行施加功率熱壓時，建議嘗試改變其他熱壓參數如脫模溫度及保壓壓力觀察成形的狀況。
4. 由於可完整脫模的成形操作窗範圍太過狹隘，以及 3.6mm × 2.7mm 對於 10mm × 10mm 的模仁而言可成形的區域過小，冀望能利用改良過後的模仁，改善可成形的區域，並擴大操作範圍。
5. 在熱壓模仁上同時設計微感測器，整合感測功能使次微米模仁成為在熱壓成形時可同時監測溫度及壓力的智慧型模仁。



參考文獻

- [1] W. Menz, J. Mohr, O. Paul, *Microsystem Technology*.
- [2] 伍秀菁，汪若文，林美吟，*微機電系統技術與應用*，行政院國家科學委員會精密儀器發展中心，民國九十二年七月。
- [3] 廖明吉，0.1 微米世代的微影解決方法，*NDL 奈米通訊*，第五卷第四期。
- [4] T. Wagenknecht, H. Collin, P. Krajewdsky, P. Blo, “Hot Embossing of Microstructures” , 21st Annual Meeting of the Polymer Processing Society, June 19-23, 2005
- [5] M. Hecke, W. Bacher, and K. D. Muler, “Hot embossing – The molding technique for plastic microstructures”, *Microsystem Technologies*, Vol. 4, pp. 122-124, 1998
- [6] Becker, E. W. ; Ehrfeld, W. ; Haggmann, P. ; Maner, A. and Munchmeyer, D. 1986 Fabrication of microstructures with high aspect ratios and great structural heights by synchrotron radiation lithography, galvanofarming, and plastic moulding (LIGA process), *Microelectron. Engng*, 4, 35-56
- [7] P. Ruther, B. Gerlach, J. Göttert, M. Ilie, J. Mohr, A. Müller and C. Oßmann, “Fabrication and characterization of microlenses realized by a modified LIGA process” , *Pure Appl. Opt.* 6 (1997) 643-653
- [8] H. Becker, U. Heim, “Silicon as tool material for polymer hot embossing”, in: *Proc, MEMS '99, Orlando, 1999*, pp. 228-232
- [9] H. Becker, U. Heim, “Hot embossing as a method for the fabrication of polymer high aspect ratio structures”, *Sensors and Actuators A*, Vol. 83, pp. 130-135, 1999.
- [10] Yigui Li, Chun Hui, Jun Zhu, Jingquan Liu, Yoshiaki Kanamori, “Fabrication Sub-Micron Gratings Based on Embossing”, *DTIP of MEMS & MOEMS 2003, Cannes-Mandelieu, 5-7 May 2003*
- [11] S. Y. Chou, P. R. Krauss, and P. J. Renstrom, “Imprint Lithography

- with 25-Nanometer Resolution”, 1996, *Science* 272, 85-87.
- [12]S. Y. Chou, P. R. Krauss, and P. J. Renstrom, “Nanoimprint Lithography”, 1996, *J. Vac. Sci. Technol. B* 14(6), Nov/Dec 1996.
- [13]Alkaisi, M. M., Blaikie, R. J. , McNab, S. J. (2001) “Low temperature nanoimprint lithography using silicon nitride molds”, *Microelectronic Engineering*, 57-58, 367.
- [14]yatissa, W. , Alkaisi, M. M. , Blaikie, R. J. ,(2002) “Three Dimensional Imprint Lithography Using SixNy Molds”. Digest of papers for the Micro processes and Nanotechnology conference, 162, Nov 6-8, 2002, Tokyo, Japan.
- [15]M. Colburn, S. Johnson, M. Stewart, S. Damle, T. Bailey, B. Choi, M. Wedlake, T. Michaelson, S. V. Sreenivasan, J. Ekerdt, and C. G. Willson, “Step and Flash Imprint Lithography: A New Approach to High-Resolution Patterning”, *Proc. SPIE*, 3676, 379-391
- [16]M. Bender, M. Otto, B. Hadam, B. Vratzov, B. Spangenberg, and H. Kurz, “Fabrication of nanostructures using UV-based imprint technique”, *Microelectronic Engineering*, Vol. 53, 233-236, 2000.
- [17]M. Bender, M. Otto, B. Hadam, B. Spangenberg, and H. Kurz, “Mutiple imprinting in UV-based nanoimprint lithography: related material issues”, *Microelectronic Engineering*, Vol. 61-62, 407-413, 2002.
- [18]Jun-ho Jeong, Young-suk Sim, Hyonkee Sohn, Eung-sug Lee, “UV nanoimprint lithography using an elementwise embossed stamp”, *ICMENS’04*, 233-236, 2004.
- [19]Stephen Y. Chou, Chris Keimel, and Jian Gu, “Ultrafast and direct imprint of nanostructures in silicon”, *NATURE*, vol. 417, 835-837, 2002.
- [20]Y. Lu, D. B. Shao, and S. C. Chen, “Laser-assisted photothermal imprinting of nanocomposite”, *Appl. Phys. Lett.*, Vol. 85, No. 9,

2004.

- [21] Eih-Zhe Liang, Zhao-Ren Huang, Ching-Fuh Lin, and Chieh-Hsiung Kuan, "Laser Assisted Imprint of Silicon Nanostructure with Good Crystal Quality", Proc. Of 2005 IEEE Con. On Nanotech., 2005.
- [22] Chun-Hung Chen, Chuan-Pu Liu, Yung-Chun Lee, Fei-Bin Hsiao, Cheng-Yu Chiu, Ming-Hung Chung, and Ming-Hsueh Chiang, "IR laser-assisted micro/nano-imprinting", J. Micromech. Microeng, 16, 1463-1467, 2006.
- [23] 黃重凱，"智慧型模仁的初步開發"，國立交通大學碩士論文，民國 92 年
- [24] 蘇濬賢，"微機電系統化的模仁及其配套熱壓成形技術的開發"，國立交通大學碩士論文，民國 94 年
- [25] Zehev Tadmor and Costas G. Gogos, "Principles of Polymer Processing", John Wiley & Sons, 1979.
- [26] 蔡沛原，"應用具有局部快速加熱能力的模仁的微米成形技術的開發"，國立交通大學碩士論文，民國 95 年
- [27] 林熙翔，"電子束微影技術簡介"，機械工業雜誌，245 期，97-105
- [28] Hong Xiao, "Introduction to semiconductor manufacturing technology", Prentice Hall, 2004
- [29] 黃俊凱，楊忠諺，"微機電蝕刻製程氣體的選擇"，奈米通訊第九卷第三期，33-37。
- [30] 吳永俊，劉正財，宋金龍，胡淑芬，"使用 Leica Weprint200 電子束直寫微影系統製作 0.1 μ m MOS 元件的技術"，毫微米通訊，第八卷第一期，30-40。
- [31] 莊達人，"VLSI 製造技術"，高立圖書有限公司，309
- [32] Alfred Grill, "Cold plasma in material fabrication", IEEE Press, 1994
- [33] 謝詠芬，何快容，"掃描式電子顯微鏡"，微電子材料與製程，第十一章。
- [34] Zehev Tadmor and Costas G. Gogos, "Principles of Polymer

Processing”, John Wiley&Sons, 1979.

