

國立交通大學

材料科學與工程學系

碩士論文

多孔性二氧化矽薄膜表面電漿改質在奈米積體電路

超低介電材料之應用研究

Study on Plasma Modification of ultra-Low Dielectric Constant

Nanoporous Silica Thin Films for

Nano-Scaled-Integrated-Circuit Technology

研究生：李宜芳

指導教授：潘扶民 博士

中華民國九十六年七月

多孔性二氧化矽薄膜表面電漿改質在奈米積體電路超低介電材
料之應用研究

Study on Plasma Modification of ultra-Low Dielectric Constant
Nanoporous Silica Thin Films for
Nano-Scaled-Integrated-Circuit Technology

研究生：李宜芳

Student: Yi-Fang Li

指導教授：潘扶民

Adviser: Fu-Ming Pan



A Thesis

Submitted to Department of Materials Science and Engineering
College of Engineering
National Chiao Tung University
in partial Fulfillment of the Requirements
for the Degree of
Master
in
Materials Science and Engineering

July 2007

Hsinchu, Taiwan, Republic of China

中華民國九十六年七月

多孔性二氧化矽薄膜表面電漿改質在奈米積體電路超低介電材料之應用研究

研究生：李宜芳

指導教授：潘扶民

國立交通大學材料科學與工程學系

摘要

當積體電路的密度增加，元件尺寸縮小，導線的電阻值與金屬間介電層的電容值乘積所形成的功率損，將延遲訊號的傳遞時間。當製程進入深次微米領域時，元件開極層次的速度增益，將因增加電阻電容時間常數所引起之內連線傳導延遲而抵銷，進而限制晶片效能的提升。為了解決內連線延遲問題，早期以線路設計的方式增加層數及關鍵部分的線徑與空間來改善，然而如此將增大積體電路的尺寸，造成產率與成本的負擔，為了改善這些問題，使用低介電常數材料做為導線間的介電層為必要選擇。

本研究中所使用的低介電常數材料為奈米孔洞二氧化矽薄膜。然而，由於高孔隙率的關係，衍生出許多製程上的問題，增加實際導入生產製程上的困難，如吸水性、蝕刻氣體滲入孔洞、以及銅鑲嵌結構製程中，氣體前驅物分子可能經由孔洞滲透擴散至介電層中，由於前驅物中含有金屬組成，金屬原子一旦進入介電層，將會嚴重劣化材料的介電性質。

因此，我們嘗試將開孔性薄膜表面的孔洞再次封合，來減少後續製程上所衍發的問題。本研究將利用不同的電漿對奈米孔洞二氧化矽薄膜做前置處理，以期其離子轟擊效應能使薄膜表面的孔洞結構崩壞，形成緻密結構，而內部的高孔隙率性質依舊存在。研究的重點包括：經電漿處理後的奈米孔洞二氧化矽薄膜抵抗金屬原子擴散的能力同時探討因電漿處理而造成薄膜基本性質的改變。

在本研究中發現經過電漿處理之奈米孔洞二氧化矽薄膜可於表面產生一層緻密結構的二氧化矽薄膜，而在薄膜內部依舊維持著高孔隙率，且可抵抗後續金屬化製程中的金屬擴散行為，而介電常數值僅些微上升，顯示電漿處理為一可用的孔洞封合技術。

Study on Plasma Modification of ultra-Low Dielectric Constant Nanoporous Silica Thin
Films for Nano-Scaled-Integrated-Circuit Technology

Student: Yi-Fang Li

Adviser: Fu-Ming Pan

Department of Materials Science and Engineering
National Chiao Tung University

Abstract

While the semiconductor industry continues to scale down device sizes for better performance, lower power consumption and higher packing density, the interconnect delay and cross-talk between adjacent metal lines must be reduced. The performance of an IC chip can be degraded by interconnect RC delay and power consumption. In order to alleviate the problems, low dielectric constant (k) materials are used to replace the conventional intermetal dielectric (IMD), SiO_2 .

In this research, low- k nanoporous silica dielectrics was selected as the ultra-low k IMD material for nanoscaled integrated circuit technology. However, integration of the porous ultralow- k dielectric into Cu interconnect processes is subjected to impurity diffusion through pore channels and moisture uptake on the pore surface due to high porosity. Because of the very low mass density and enormously large and active surface area, low- k nanoporous silica dielectrics are extremely susceptible to plasma damage during etch and CVD processes. Without appropriate pore-sealing treatment, these materials are not suitable for application for Cu interconnect technology.

In the study, plasma treatments were implemented to seal open pores of porous ILDs by forming a thin dense layer on the dielectric surface. Ion bombardment on the dielectric surface during the plasma treatment will result in the collapse of the pore structure near the surface region, thereby forming a dense surface layer while making the porous bulk intact. In the surface layer, chemical and microstructure properties were dramatic different from that of the bulk. The changes in the film chemistry, mechanical properties, and resistance to metal diffusion were studied by various spectroscopies and microscopies, such as x-ray diffractometry, electron microscopies, and x-ray photoelectron spectroscopy.

致謝

此論文從零到有並逐漸趨近於完整，首先要感謝指導教授潘扶民博士兩年來對我的諄諄善誘，使得我對半導體材料及奈米科技有了更進一步的認知，也因為你的指導讓我學會了對於每個物件現象背後的學理基礎做探討，謹此致以最誠摯的謝意。

也感謝實驗室的夥伴，首先是博學多聞、文學造詣極高的大憲學長，感謝學長在我撰寫論文期間，充當我的同義詞辭典，再我打了一百個”因此”之後，還有”引發”可以用；在我頭昏腦脹不想 google 的時候，當一個會告訴我最佳解的 google，真的很謝謝你，祝你在美國求學一切順利！同時也要謝謝學識淵博的陳致宇博士，在辛苦的軍旅生活的期間，仍時時關心我的進度，為我提供建言，解答我近乎無知的疑惑，心中有萬分的感動，無法以言語表達，希望你軍旅生活事事順心，就快破百了請多加油！

還有靜雯在實驗上給予我的幫忙，為我分擔了許多工作；全雯源源不絕的愛心糖果，讓我在實驗不順之時，亦能保持好心情；還有前後任的歐傑助教，建融、重守與志豪學長們，遇到這麼凹的學妹真是辛苦了，謝謝你們的幫忙！還有智傑學長辛苦的 TEM 試片，如果沒有這些，我將無法完成這本論文。

也感謝交大材料 94 的好朋友們，我將會珍惜在這最後階段一起奮鬥的過程。亦感謝我的好朋友珮慈、大餅、文瑛、憶萍與慧萍，在我奮鬥的過程中，不斷地給我加油打氣與督促，能認識你們，真的是我人生中最開心的事。要感謝的人真的很多，但為了讓致謝保持在一頁之內，以免顯得囉嗦，只好「謝天」了。

但最後決不能忘記的，是我最親愛的家人，有了你們支持，讓我遇到任何挫折、困難都無所畏懼，因為我知道你們永遠都在那裏，為我提供一個最佳的避風港，真的很謝謝你們，我愛你們。

目錄

摘要	i
Abstract.....	ii
致謝	iii
目錄	iv
表目錄	vii
圖目錄	viii
第一章 緒論	1
1.1 超大型積體電路技術現況及未來發展趨勢	1
1.1.1 多層內連線結構	1
1.1.2 內連線延遲效應	2
1.1.3 銅製程鑲嵌結構	4
1.2 研究動機與目的	6
第二章 文獻回顧	7
2.1 低介電常數材料	7
2.1.1 低介電常數材料特性	7
2.1.2 各種低介電常數材料特性比較	8
2.2 奈米孔洞二氧化矽薄膜	10
2.2.1 溶膠-凝膠反應	10
2.2.2 模板分子自組裝原理	12
2.3 孔洞封合技術	14
2.3.1 薄膜沉積	14
2.3.2 表面交聯反應與重構	15
2.3.3 官能基置換	16

2.3.4	電漿處理	17
2.4	電漿原理簡介	19
2.4.1	電漿原理	19
2.4.2	離子轟擊效應	20
2.4.3	電漿表面改質處理	21
2.5	原子層化學氣相沉積	23
第三章	實驗方法	27
3.1	試片製備	27
3.1.1	矽晶圓清洗	27
3.1.2	奈米孔洞二氧化矽薄膜前驅物的配製	27
3.1.3	奈米孔洞二氧化矽薄膜的沉積與乾燥	28
3.1.4	奈米孔洞二氧化矽薄膜的烘烤與鍛燒製程	29
3.1.5	電漿處理	30
3.1.6	疏水化改質處理	31
3.2	試片分析	32
3.2.1	表面形貌觀察	32
3.2.2	結構與化性分析	33
3.2.3	機械性質	35
3.2.4	介電特性	36
3.2.5	孔洞封合測試	37
第四章	結果與討論	40
4.1	奈米孔洞二氧化矽薄膜	40
4.1.1	表面形貌與組成化學鍵結	40
4.1.2	薄膜結構與機械性質	43
4.1.3	吸水效應與電特性	47

4.2	電漿處理對奈米孔洞二氧化矽薄膜特性之影響	50
4.2.1	電漿處理對奈米孔洞二氧化矽薄膜表面形貌影響	50
4.2.2	電漿處理對奈米孔洞二氧化矽薄膜對組成化學結構的影響	52
4.2.3	電漿處理對奈米孔洞二氧化矽薄膜結構與機械性質的影響	59
4.2.4	電漿處理對奈米孔洞二氧化矽薄膜介電特性的影響	62
4.2.5	奈米孔洞二氧化矽薄膜與氮化鈮的附著力	64
4.2.6	結論	65
4.3	孔洞封合測試	66
4.3.1	折射率與膜厚的改變	66
4.3.2	X-ray 反射率分析	68
4.3.3	熱脫附游離質譜儀吸水測試	71
4.3.4	歐傑電子能譜儀縱深分析	72
4.3.5	穿透式電子顯微鏡圖像	75
第五章	結論	79
	參考文獻	81
	附錄	84
	A. X 光反射率量測法	84

表目錄

表 1-1	ITRS 為未來超大型積體電路的系統需求研擬的趨勢.....	4
表 2-1	各種低介電材料之性質比較.....	9
表 2-2	壓力及外加功率的變化對電漿的離子密度及離子能量的影響.....	21
表 3-1	奈米孔洞二氧化矽薄膜前驅物溶液的成分以及莫耳比.....	28
表 3-2	電漿處理參數.....	31
表 4-1	電漿處理前後奈米孔洞二氧化矽薄膜之粗糙度(Rms).....	52
表 4-2	表面元素成分的原子濃度.....	55
表 4-3	電漿處理後的平均接觸角.....	57
表 4-4	電漿處理後的奈米孔洞二氧化矽薄膜的彈性係數及硬度.....	62
表 4-5	電漿處理後的奈米孔洞二氧化矽薄膜介電係數.....	63
表 4-6	電漿處理後的奈米孔洞二氧化矽薄膜漏電流值(在 2 MV/cm 電場強度下).....	64
表 4-7	電漿處理後的奈米孔洞二氧化矽薄膜與氮化鈮之附著力.....	65
表 4-8	電漿處理的奈米孔洞二氧化矽薄膜的 Δn 與 $\Delta(n \times d)$ 之值.....	68
表 4-9	X-ray 反射圖形經過程式的資料擬合之密度與厚度值.....	69

圖目錄

圖 1-1	超大型積體電路採用多層內連線的結構示意圖	2
圖 1-2	訊號延遲時間與技術節點的關係圖	3
圖 1-3	雙鑲嵌結構(引洞優先)的製作流程示意圖	5
圖 2-1	介電常數值與孔隙率的關係	9
圖 2-2	溶膠-凝膠形成的過程	11
圖 2-3	有機分子模板作用示意圖	13
圖 2-4	BCN 薄膜沉積後孔洞封合的局部放大圖	15
圖 2-5	表面交聯作用示意圖	16
圖 2-6	大分子吸附在多孔性材料的孔洞開口邊緣示意圖	17
圖 2-7	表面孔洞崩壞使孔洞封合示意圖	18
圖 2-8	利用 ALCVD 成長高介電質三氧化二鋁的示意圖	24
圖 2-9	利用 PE-ALCVD 成長擴散阻障層氮化鈮的示意圖	26
圖 3-1	奈米孔洞二氧化矽薄膜製備流程圖	30
圖 3-2	AFM 量測原理	32
圖 3-3	光電子發生原理示意圖	35
圖 3-4	負荷—壓痕位移關係圖	36
圖 3-5	歐傑電子產生機制示意圖	38
圖 4-1	煅燒後的奈米孔洞二氧化矽薄膜(a) SEM 與(b) AFM 平面圖	41
圖 4-2	烘烤後與煅燒後奈米孔洞二氧化矽薄膜的 FT-IR 光譜圖	42
圖 4-3	奈米孔洞二氧化矽薄膜沉積、烘烤與煅燒後，(a)薄膜折射率與孔隙率 (b)厚度變化趨勢	44
圖 4-4	奈米孔洞二氧化矽薄膜煅燒後之低掠角 X 光繞射圖譜	45
圖 4-5	奈米壓痕儀(nanoindenter)量測煅燒後奈米孔洞二氧化矽薄膜的(a)彈性係數 (b)硬度 之結果	46

圖 4-6	奈米孔洞二氧化矽薄膜經 HMDS 處理前後的熱脫附質譜圖	48
圖 4-7	奈米孔洞二氧化矽薄膜經 HMDS 處理前後的 FT-IR 光譜圖	48
圖 4-8	奈米孔洞二氧化矽薄膜的(a)C-V 圖 (b)I-V 圖	49
圖 4-9	(a)未經電漿處理 (b) Ar (c) N ₂ (d) O ₂ (e) N ₂ O (f) CH ₄ (g) CF ₄ 電漿處理後之奈米孔洞二氧化矽薄膜之 SEM 圖	51
圖 4-10	(a)未經電漿處理 (b) Ar (c) N ₂ (d) O ₂ (e) N ₂ O (f) CH ₄ (g) CF ₄ 電漿處理後之奈米孔洞二氧化矽薄膜 ESCA 能譜圖	54
圖 4-11	電漿處理後的奈米孔洞二氧化矽薄膜 FT-IR 光譜圖	56
圖 4-12	(a)未經電漿處理 (b) Ar (c) N ₂ (d) O ₂ (e) N ₂ O (f) CH ₄ (g) CF ₄ 電漿處理後之奈米孔洞二氧化矽薄膜與水之接觸角	58
圖 4-13	(a)未經電漿處理 (b) Ar (c) N ₂ (d) O ₂ (e) N ₂ O (f) CH ₄ (g) CF ₄ 電漿處理後之奈米孔洞二氧化矽薄膜 X 光繞射圖	61
圖 4-14	電漿處理後的奈米孔洞二氧化矽薄膜的折射率與孔隙率	67
圖 4-15	(a) Ar (b) N ₂ (c) O ₂ (d) N ₂ O 電漿處理的奈米孔洞二氧化矽薄膜其 X-ray 反射圖形資料擬合報告	70
圖 4-16	電漿處理後的熱脫附質譜圖	72
圖 4-17	奈米孔洞二氧化矽薄膜沉積氮化鈮與銅的 SEM 斷面圖	73
圖 4-18	Cu/TaN/奈米孔洞二氧化矽薄膜經退火後之歐傑縱深成分分佈圖	74
圖 4-19	Cu/TaN/氧電漿處理後之奈米孔洞二氧化矽薄膜經退火後之歐傑縱深成分分佈圖	74
圖 4-20	Cu/TaN/氮電漿處理後之奈米孔洞二氧化矽薄膜經退火後之歐傑縱深成分分佈圖	75
圖 4-21	電漿輔助原子層沉積法沉積氮化鈮製程步驟	76
圖 4-22	奈米孔洞二氧化矽薄膜沉積 ALD-TaNX 之穿透式電子顯微鏡影像	77
圖 4-23	氧電漿處理之奈米孔洞二氧化矽薄膜沉積 ALD-TaN _x 之穿透式電子顯微鏡影像	77

圖 4- 24 氬電漿處理之奈米孔洞二氧化矽薄膜沉積 ALD-TaNX 之穿透式電子顯微鏡
影像(其 Ar 電漿參數為：偏壓 300W、時間 20sec) 78

圖 A- 1 理想表面與粗糙表的 X 光反射率理論圖 87



第一章 緒論

1.1 超大型積體電路技術現況及未來發展趨勢

1.1.1 多層內連線結構

隨著半導體製程技術的進步，元件尺寸不斷地縮小，目前已進入深次微米的領域。當積體電路的積集度增加，使得晶片表面無法提供足夠的面積來製作所需的內連線（Interconnects）時，為了配合元件縮小後增加的內連線，多層金屬導線的設計，如圖 1-1 所示，便成為現今超大型積體電路（Ultra-Large Scale Integration, ULSI）所必須採用的方式。在高電晶體容量與運算速度的需求快速增加下，隨著元件尺寸縮小，內連線的尺寸也必須相對縮小，現在最先進的製程技術將探討 65 nm 以下的尺寸範疇。然而，當導線的線寬縮小後，晶片的運作速度不再受限於元件的操作速度，而是取決於電子訊號在其導線間之傳遞速度【1】。舉例而言，當閘極長度為 250 nm 或更小時，高達 50% 的時間延遲是肇因於較長的內連線【2】。所以 ULSI 中，內連線的連結網路將成為影響如元件速度、信號串音（cross talk）、及 ULSI 電路中的功率耗損等晶方性能的限制因素。因此業界的傾向以低電阻的導線與超低介電常數的金屬間介電層（inter layer dielectrics, ILD）結合，以達到降低訊號傳遞延遲與損耗的目的【3】。

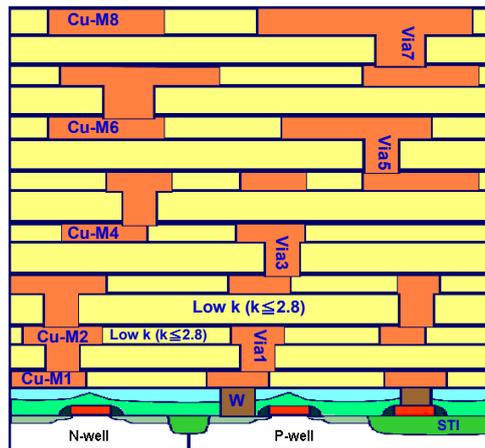


圖1-1 超大型積體電路採用多層內連線的結構示意圖。

1.1.2 內連線延遲效應

當積體電路的密度增加，元件尺寸縮小，導線的電阻值與金屬間介電層的電容值乘積所形成的功率損，將延遲訊號的傳遞時間。如圖 1-2 為閘極延遲（intrinsic gate delay）與電阻電容延遲（RC delay）的關係，顯示當製程進入深次微米領域時，元件閘極層次的速度增益，將因增加電阻電容時間常數所引起之內連線傳導延遲而抵銷，進而限制晶片效能的提升。

電阻電容之時間延遲效應的關係，基本上可用簡易的一階方程式來做初步的估算：

$$R = \rho L_m / W t_m$$

$$C = 2(C_L + C_V) = 2\epsilon\epsilon_0 \left(\frac{L_m t_m}{W} + \frac{L_m W}{t_m} \right)$$

$$\tau = RC = 2\rho\epsilon\epsilon_0 \left(\frac{L_m^2}{W^2} + \frac{L_m^2}{t_m^2} \right)$$

$$P \propto 2\pi f V^2 \epsilon\epsilon_0 \tan \delta \\ \propto 2\pi f V^2 C$$

其中，R 為導線電阻，C 為金屬間介電層的電容， ρ 為電阻率， L_m 為內連線長度， t_m

為金屬層厚度， W 為線寬， ϵ 及 ϵ_0 分別為介電層與真空的介電常數， P 則為功率損。由以上方程式可知，影響電阻電容時間延遲因素不外有二：其一為內金屬導線的幾何結構，如內層連接線長度、線寬及金屬層厚度；另一則為材料本身的特性，即電阻或電容率。為了解決內連線延遲問題，早期以線路設計的方式增加層數及關鍵部分的線徑與空間來改善，然而如此將增大積體電路的尺寸，造成產率與成本的負擔，故有效的改善方法仍需從材料本身的電阻與電容部分著手。在電阻方面，由於銅的電阻係數只有 $1.67 \mu\Omega\text{-cm}$ ，遠小於鋁的 $2.66 \mu\Omega\text{-cm}$ 與鎢的 $5.65 \mu\Omega\text{-cm}$ ，而且其抗電遷移能力佳，故以銅金屬做為主要的導線材料，已是產業界共同發展的趨勢【4】。在低電容材料部分，諸多人力已試著研發比傳統製程技術所使用之二氧化矽（介電常數值約為 3.9）介電常數值低的材料。如表 1-1 所示，根據 2005 年國際半導體技術藍圖(International Technology Roadmap for Semiconductors, ITRS) 為未來超大型積體電路的內連線系統需求所研擬的趨勢，預計西元 2010 年後邏輯電路進入 45nm 技術時，金屬間介電層的等效介電常數值必須在 2.5 左右，因此低介電常數材料的體介電常數必須小於 2.2【5】。近年來低介電常數材料以電漿輔助化學氣相沉積的含氟二氧化矽（Siliconoxyfluoride, FSG），旋轉塗佈的含氫矽酸鹽（Hydrogen silsesquioxane, HSQ）、含甲基矽酸鹽（Methyl silsesquioxane, MSQ），以及多孔性二氧化矽（porous silica）等材料最具應用價值【6~10】。

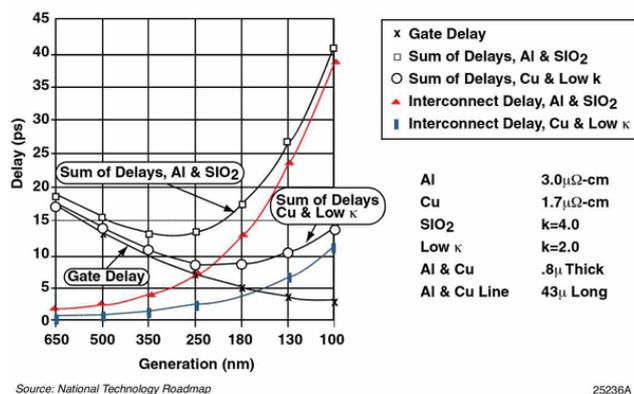


圖 1-2 訊號延遲時間與技術節點的關係圖。

表 1-1 ITRS 為未來超大型積體電路的系統需求研擬的趨勢。

<i>Year of Production</i>	2005	2006	2007	2008	2009	2010	2011
DRAM 1/2 Pitch(nm)	80	70	65	57	50	45	40
MPU/ASIC1/2 Pitch (nm)	90	78	68	59	52	45	40
No. of metal levels	11	11	11	12	12	12	12
Barrier/Cladding thickness (nm)	6.5	5.6	4.8	4.3	3.7	3.3	2.9
Intermetal insulator-keff	3.1-3.4	3.1-3.4	2.7-3.0	2.7-3.0	2.5-2.8	2.5-2.8	2.5-2.8
Intermetal insulator-kbulk	≤2.7	≤2.7	≤2.4	≤2.4	≤2.2	≤2.2	≤2.2

1.1.3 銅製程鑲嵌結構

傳統的積體電路之多層金屬連線(multilevel interconnection)是以金屬層的乾蝕刻方式來製作金屬導線，然後進行介電層的填充(dielectric gap fill)。而鑲嵌技術則是先在介電層上蝕刻金屬導線用的圖膜，然後再填充金屬。鑲嵌技術最主要的特點是不需要進行金屬層的蝕刻。當金屬導線的材料由鋁轉換成電阻率更低的銅的時候，由於銅的乾蝕刻較為困難，因此鑲嵌技術對銅製程來說極為重要。

鑲嵌結構一般常見兩種：單鑲嵌結構(single damascene)以及雙鑲嵌結構(dual damascene)。單鑲嵌結構如前所述，僅是把單層金屬導線的製作方式由傳統的(金屬層蝕刻+介電層填充方式)改為鑲嵌方式(介電層蝕刻+金屬填充)，較為單純。而雙鑲嵌結構則是將孔洞(hole)及金屬導線結合一起都用鑲嵌的方式來做。如此只需一道金屬填充的步驟，可簡化製程，不過製程也較為複雜與困難。一般完整的雙鑲嵌製程如圖 1-3 所示，先沉積介電層並以乾蝕刻完成雙鑲嵌結構之圖形後，接著需沉積一層擴散阻障層(diffusion barrier)。然後進行金屬沉積，最後，再進行化學機械研磨即告完成。

在銅製程中，由於銅原子的擴散係數較高，極易擴散進入二氧化矽的結構中導致深層能階等問題，因此銅導線填入前，必須在引洞與溝渠表面沉積一層可阻絕銅原子

擴散的疊層，傳統採用氮化矽等材料做為擴散阻障層，近年來則以低介電常數的碳化矽【11】或低電阻的氮化鈮【12】最具應用潛力。

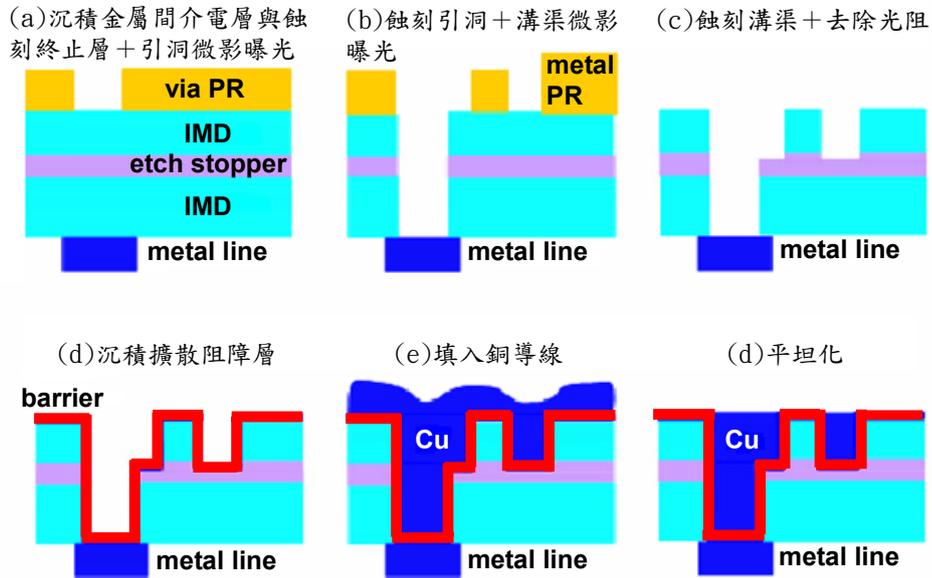


圖 1-3 雙鑲嵌結構(引洞優先)的製作流程示意圖。

1.2 研究動機與目的

本研究中所使用的低介電常數材料為奈米孔洞二氧化矽薄膜。然而，由於高孔隙率的關係，衍生出許多製程上的問題，增加實際導入生產製程上的困難，如吸水性、蝕刻氣體滲入孔洞以及銅鑲嵌結構製程中，氣體前驅物分子可能經由孔洞滲透擴散至介電層中，由於前驅物中含有金屬組成，金屬原子一旦進入介電層，將會嚴重劣化材料的介電性質。

因此，我們嘗試將開孔性薄膜表面的孔洞再次封合，來減少後續製程上所衍發的問題。本研究將利用不同的電漿對奈米孔洞二氧化矽薄膜做前置處理，以其離子轟擊效應能使薄膜表面的孔洞結構崩壞，形成緻密結構，而內部的高孔隙率性質依舊存在。研究的重點包括：經電漿處理後的薄膜抵抗金屬原子擴散的能力、薄膜基本性質的改變，其中包括：表面形貌、物化性、結構、機械性質與介電特性等。

上述的研究結果將有助於了解多孔性二氧化矽薄膜於現有的金屬化製程中的整合性，有利於後續製程整合研究上之結合與進行。

第二章 文獻回顧

2.1 低介電常數材料

隨著半導體製作技術的進步，元件尺寸已進入深次微米的領域，積體電路所需要的金屬疊層層數越來越多。當線寬和間距縮小時，必須使用低介電材料來因應電阻電容延遲效應所造成的問題。

要得到低介電常數，材料的結構必須有以下效應之一種：

(1) 設法降低材料本身的極性(polarization)，這包括了降低材料中的電子極化(electronic polarization)、離子極化(ionic polarization)以及分子極化(dipolar polarization)。

介電常數與極化率的關係可經由 Clausius-Mossotti equation 來表示【13】，

$$\frac{\epsilon_r - 1}{\epsilon_r + 2} = \frac{N}{3\epsilon_0} (\alpha_e + \alpha_i + \alpha_o),$$

其中， ϵ_r 及 ϵ_0 分別為介電層與真空的介電常數， N 為每立方公尺的分子數， α_e , α_i , α_o 分別為分子的電子極化率，離子極化率及方向極化率。由此方程式可知，材料中的極性分子越少，則此材料的介電常數值就越低。

(2) 結構開放，或是使材料多孔。材料結構鬆散可增加材料內的自由空間，而空氣的介電常數定義為 1，因此能藉由此種方法得到低介電材料的介電常數。

2.1.1 低介電常數材料特性

在將低介電常數材料應用於積體電路的整合製程時，對於低介電常數材質特性的要求【14】，除了要具備有低的介電常數之外，還需具有以下的材料特性：

- (1) 高熱穩定性：玻璃轉移溫度 (glass transition temperature, Tg) 大於 400°C。短期在 425°C 以上安定，低膨脹度。
- (2) 電性高可靠度：漏電電流和崩潰電場均和二氧化矽相似，低殘餘電流。
- (3) 足夠機械強度：高附著性，薄膜應力低，硬度佳，可承受化學機械研磨 (CMP) 之

巨大剪應力。

(4) 良好的化學性質：低水氣吸附率，高蝕刻選擇性，化學安定性，儲存期長。

2.1.2 各種低介電常數材料特性比較

目前產學界已研發出的多種低介電常數材料，與傳統介電層材料 SiO_2 相較，都具有較低的介電常數。其中以電漿輔助化學氣相沉積的含氟二氧化矽 (Siliconoxyfluoride, FSG)，旋轉塗佈的含氫矽酸鹽 (Hydrogen silsesquioxane, HSQ)、含甲基矽酸鹽 (Methyl silsesquioxane, MSQ)，以及多孔性二氧化矽 (porous silica) 等材料最具應用價值，表 2-1 為現有的低介電常數材料的性質比較。

從表中我們發現高分子薄膜其介電常數較低，但熱穩定性差；無機薄膜其熱穩定性較佳，但介電常數較高；而多孔性二氧化矽除了具有不錯的熱穩定外，其材料性質與傳統介電材料 (SiO_2) 相近，對於製程設備之相容性高。且文獻中多有闡述介電值可調式材料的諸多特性，可將介電常數值降至 2.5 以下抑或更低，如圖 2-1。因此多孔性二氧化矽為目前最具潛力的低介電材料，而本研究即選用此材料作為研究對象。

表2-1 各種低介電材料之性質比較。

介電材料	介電常數值	沉積方式	熱穩定性(°C)
二氧化矽(SiO ₂)	3.9~4.9	CVD 或 PECVD	> 500
氟化二氧化矽(SiOF)	2.8~3.75	PECVD	> 500
Porous Silica	1.1~2.4	Sol-gel	900
無機矽烷氧類高分子			
HSQ	2.7~3.8	Spin on	> 400
MSQ	~2.7	Spin on	> 400
Benzocyclobutene(BCB)	2.7	Spin on	> 350
聚亞芳香醚高分子			
PAE	2.4~2.8	Spin on	450
FLARE™1.0	2.4	Spin on	280
FLARE™2.0	2.75	Spin on	450
聚亞醯胺(PI)	3.2~3.6	Spin on	450
氟化聚亞醯胺(FPI)	2.6~2.8	Spin on	450
Parylene	2.2~2.3	CVD	450
氟化非結晶性碳膜(a-C:F)	2.3~2.5	PECVD	> 400

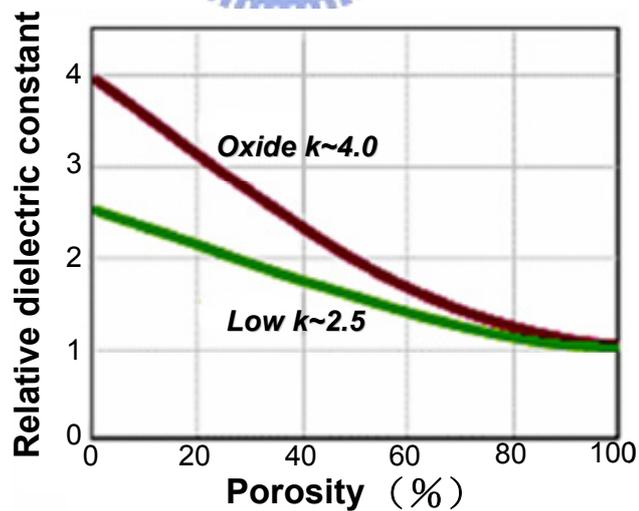


圖 2-1 介電常數值與孔隙率的關係。

2.2 奈米孔洞二氧化矽薄膜

多孔性二氧化矽薄膜，可利用矽源、水及醇類混合，並以酸或鹼的催化合成二氧化矽溶膠凝膠，經時效後旋塗於基材表面，再以熱處理除去溶劑後獲得。以傳統氣凝膠法 (Aerogel) 與乾凝膠法 (Xerogel) 所製備的二氧化矽薄膜雖可得到極高的孔隙率 (>85%) 與超低的介電常數($k=1.1-2.5$)，但在熱處理的過程中有收縮與殘留應力的問題，因此其孔洞大小不均勻、機械性質差、不符合實際製程需求【15~18】。

而本研究中所使用的奈米孔洞二氧化矽薄膜是在適當溫度與 pH 條件下，經由溶膠-凝膠水解縮合反應(sol-gel reaction)，將四氧烷基矽 TEOS (tetraethyl orthosilicate, $\text{Si}(\text{OC}_2\text{H}_5)_4$)、 H_2O 、 HCl 及乙醇合成二氧化矽溶膠前驅物，再添加兩相高分子(一種界面活性劑)於酸催化二氧化矽溶膠凝膠內作為孔洞的模板(template)分子。模板分子在乾燥時會因溶劑的揮發而連帶產生自組裝(self-assembly)排列【19】，並於煅燒的過程中分解揮發，最後在 SiO_2 薄膜內留下具規則排列的孔洞結構【20,21】，以下將分別就溶膠-凝膠反應與模板分子的自組裝原理加以討論。



2.2.1 溶膠-凝膠反應

溶膠-凝膠法【22】首次被提出可以應用於無機光學材料，如氧化矽玻璃，是由法國化學家M. Ebelmen 在1845 年的研究論文提到。在實驗中M. Ebelmen 發現矽酸酯可以被水氣緩慢水解而形成含氫氧基(-OH)的化合物，此氫氧化合物可以進一步互相反應而形成透明氧化矽聚合體，當時就被認為可以用來製作氧化物材料。

而所謂溶膠凝膠法係利用膠質懸浮物(colloidal suspension, submicron particles) 來製備無機高分子化合物材料。簡單地說，在製備的過程中前趨物反應先產生有微小固體散佈於其中的膠狀溶液，稱之為溶膠(sol)。因固體顆粒通常介於1-100 nm，所以可以忽略其重力效應，並無沉澱的發生。這些微小粒子繼續反應互相連結在一起，凝固化後就成為多孔的高分子材料，稱之為凝膠(gel)。前趨物通常是矽的醇氧化物($\text{Si}(\text{OR})_4$)等。反應

時也可加入其他的物質(dopant)，在凝膠形成的過程中被包入所形成網狀氧化物的孔洞中，如圖2-2所示【23】。

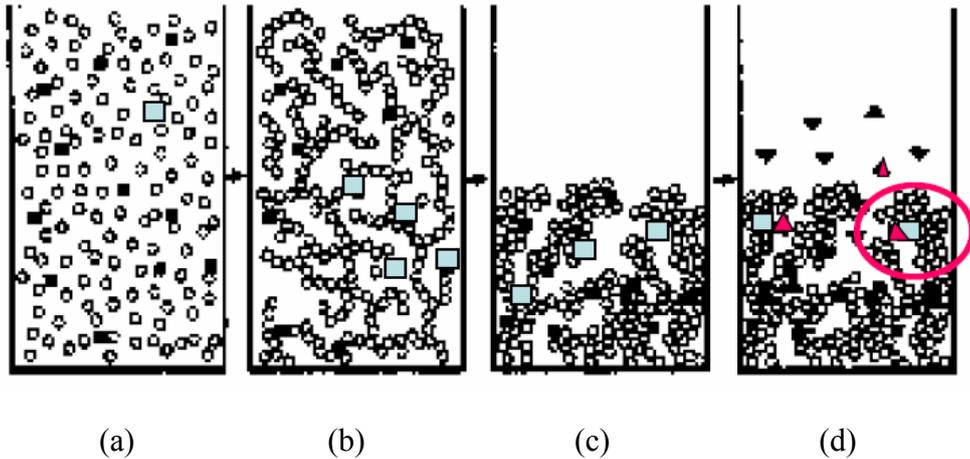
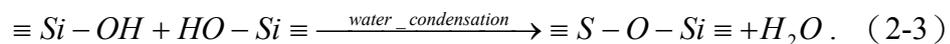
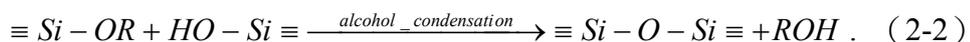
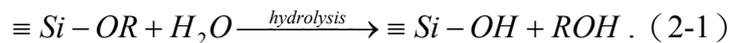


圖 2-2 溶膠-凝膠形成的過程。

圖 2-2(a)為含無機氧化物顆粒的溶膠，溶膠顆粒以「○」表示，「■」或藍色正方形為摻雜物 (dopant)。而圖 2-2(b)、2-2(c)中，溶膠進行聚合產生凝膠，乾燥後形成多孔性的材料，摻雜物被包藏在孔洞中。圖 2-2(d)中「▲」或紅色三角形為其他的分子，可擴散到孔洞中與摻雜物作用 (如紅色圈圈所示)。

以溶膠-凝膠的方法製備高分子化合物時是先將前趨物、摻雜物溶於溶劑中，加入適量的水及催化劑後啟動水解及縮合反應以形成最後的產物，所形成高分子化合物的結構及形態受水解及縮合反應的影響。以本研究中使用的奈米孔洞二氧化矽薄膜為例，前趨物為Si-OR，在酸或鹼的催化下形成含SiO_xH_y 的網狀結構，整個製程所牽涉的反應如下【24】：



其中R為烷系官能基。如式(2-1)所示，水解反應利用水的氫氧基取代TEOS的烷氧基，生成矽醇基(silanol group)。而所生成之矽醇基(-Si-OH)，其氫氧基會繼續與矽烷氧

化之氧基或氫氧基進行水縮合和醇縮合反應，生成矽氧烷鍵(Si-O-Si)，並釋出醇類或水，如方程式(2-2)和(2-3)所示。通常縮合反應在水解反應尚未完成時即開始進行。此外，由於TEOS與水不互溶，因此添加乙醇作為均質劑(homogenizing agent)來調和分離的兩相，同時在水解以及醇縮合反應中將不斷釋放醇類，可確保均質化的效果。所形成膠的性質如孔洞的大小及分佈狀況、表面積的大小可以藉由控制反應的各項參數來決定，如反應時所加入的水與前趨物的比例、催化劑的濃度及性質、所使用前趨物的種類等。一般而言當酸鹼度低、水較少時所得的凝膠質地較緻密、孔洞較小，相反地，當酸鹼度及水較高時所產生的材質孔洞多，質地較疏鬆。

整體來說，溶膠凝膠法具有以下的優點【25】：(1) 均勻性好、(2) 純度高、(3) 組成成份易控制、(4) 可降低製程中的溫度、(5) 具有流變特性，可用於不同用途產品的製備。



2.2.2 模板分子自組裝原理

所謂自組裝顧名思義就是無任何外力介入自發地組裝，通常藉由分子間的鍵結相互作用，在一定的條件下自發性的形成某種特定的有序結構。

高分子塊體共聚合物，其由於塊體間化學成分的不相同，造成彼此的不互容效應，自組裝而形成所謂的微觀相分離(microphase separation)，最終將形成穩定有序微結構，同時其微結構尺寸約在數十奈米之間。根據體積分率的組成變化，具有多樣化之結構形態如圓球體心立方堆積(body center cubic, BCC)結構、六角圓柱堆積(hexagonal cylinder, HC)結構等。由於其結構排列方式的多樣化，兼具一維、二維、三維之排列整齊性，且藉由其聚合度(degree of polymerization)調控可控制其排列結構之尺寸大小。

本研究中，奈米孔洞二氧化矽薄膜沉積時形成孔洞結構的驅動力，主要來自於前驅物中二氧化矽溶膠與有機模板分子間的微弱作用力(如凡得瓦耳力、偶極-偶極力以及微弱的氫鍵)，加諸有機模板分子本身的自組構能力。研究中我們使用三塊狀共聚高分子 EO₂₀PO₇₀EO₂₀ (P-123)做為模板分子。利用 EO 區塊為親水性，PO 區塊為疏水性

的特性，在前驅物中匯聚成微胞(micell)，進一步形成微胞桿(micellar rod)。當前驅物旋塗於矽晶片表面時，藉由溶劑的揮發，誘導有機模板分子在數秒內完成自組裝，生成具六角對稱(hexagonal symmetry)形式規則排列的孔洞陣列特定相，稱為揮發誘導自組構(evaporation-induced self-assembly)【19】，如圖 2-3 所示。但在旋轉塗佈的過程(圓周運動)，由於載台提供試片的向心力，因此將無可避免衍生機械應力導致薄膜微結構的變化，使自組構的薄膜失去長程有序(long range ordering)的特性。

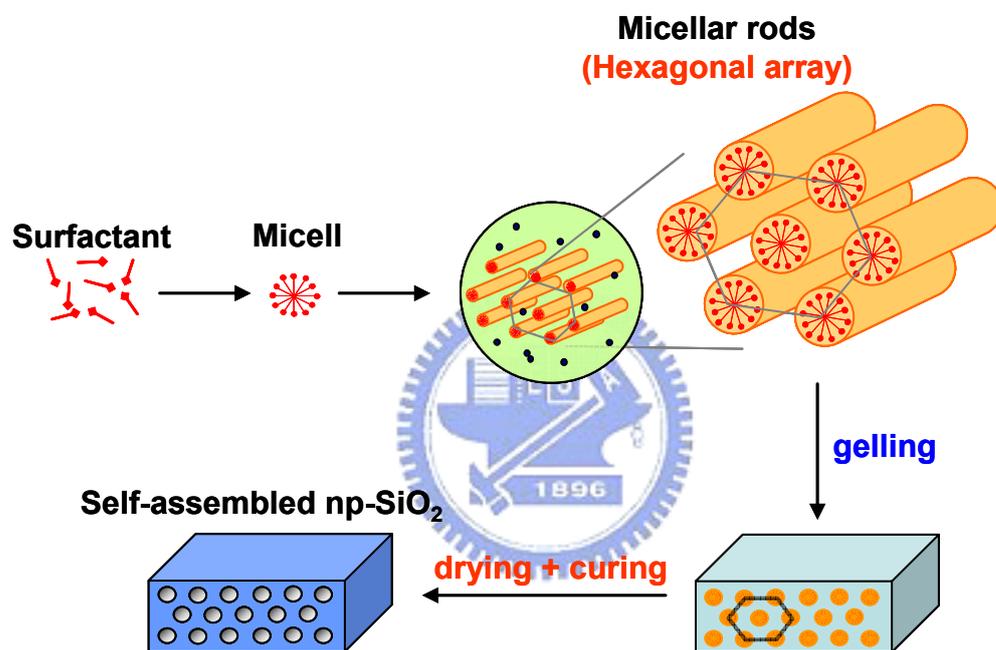


圖 2-3 有機分子模板作用示意圖。

2.3 孔洞封合技術

為了因應後續世代半導體製程技術的需求，多孔性介電材料成為未來超低介電常數材料的最終選擇已逐漸成為一般研發者的共識。多孔性介電材料是一種材質內部充滿孔洞的物質，由於孔洞內部充滿了空氣，而空氣的介電係數值定義為 1.0，因此其整體介電常數值將可被有效地降低。但由於多孔特性衍生出許多不利於現今半導體製程技術整合與材料間相容性的問題，至今多孔性低介電材料尚未能應用在實際的產品上。

首先，多孔性介電材料因具有很高的孔洞密度且因此引致極大的表面面積，所以導致多孔性低介電常數材料有很強的吸水性，並且使氣體及溶液分子極易在材料內部滲透擴散，這多孔的特性對低介電常數材料整合至半導體銅金屬鑲嵌連線製程中有非常不良的影響。此外，為了在深窄的結構裡得到較佳的覆蓋率，化學氣相沉積(CVD)是不可避免的鍍膜方法，在 CVD 的沉積過程中，反應氣體可能循著孔徑擴散進入薄膜內部，進而改變材質特性。而在蝕刻過程中，蝕刻所使用的反應性氣體亦會經由孔洞進入薄膜內部。而在微影、蝕刻與機械研磨製程後，晶圓必須加以清洗，如果採用濕式清洗法，洗淨液不僅會吸附於孔壁表面，更有可能改變薄膜化性。

為了解決上述多孔性低介電常數材料與半導體製程的整合問題，目前文獻上較為可行的方之法是將多孔性薄膜表面的孔洞再次封合，來減少後續製程上所衍發的問題。以下將分別介紹現行文獻中較為常見的表層孔洞封合技術。

2.3.1 薄膜沉積

許多文獻利用 CVD 在多孔性低介電材料上，沉積一層厚度為數奈米至數十奈米不等的薄膜做為孔洞封合的覆蓋層。在薄膜的選擇上，一般均以本身即為介電材料、介電常數較低、熱穩定性良好且結構緻密為基本條件，常見的覆蓋層薄膜有非晶相氮化矽薄膜(α -SiC:H)與硼氮碳(BCN)。

非晶相氮化矽薄膜的介電常數約在4-6之間，隨著其沉積條件的不同而有所改

變【26】。其擁有良好的機械性質，對於一般的化學物質以及水氣具備絕佳的阻隔能力，同時在銅雙鑲嵌結構中，非晶相氮化碳化矽亦可滿足製程所需的蝕刻選擇比，因此非常適合應用於多層內連線的製作。在Jousseume【27】等人的研究中，其在300 nm的MSQ上沉積7.5 nm的非晶相氮化碳化矽薄膜，利用二次離子質譜儀比較有沉積與未沉積的Ta的擴散情形並發現同時可以改善薄膜的疏水性，而有效k值僅有小幅度的上升。

而硼氮碳薄膜的介數常數值約在2-6之間，亦可利用改變沉積條件來做調整【28】。相關文獻指出此薄膜具有良好的物化性質，例如：高硬度，高熱傳導，寬能隙，低介電常數等優質特性，而在此薄膜中提高碳原子含量可有效減低薄膜之介電常數【29】，亦可藉此調整薄膜之介電常數。在Ahearn【30】等人的研究中，發現沉積3.9 nm的BCN薄膜於MSQ介電材料上，就可抵抗後續金屬化製程的擴散與汙染，圖2-4為BCN薄膜沉積後其表面孔洞封合的情形。利用化學氣相沉積法於深寬比大的孔洞其階梯覆蓋性差之特性，使薄膜沉積於洞口達到孔洞封合的效果。

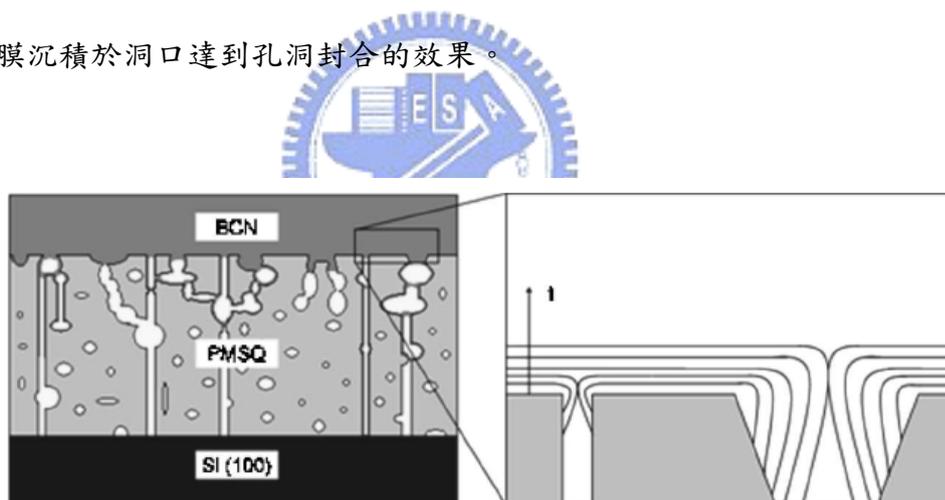


圖 2-4 BCN 薄膜沉積之孔洞封合部分的局部放大圖。

2.3.2 表面交聯反應與重構

為了不影響到有效k值，必須使孔洞封合的覆蓋層在最佳均勻度之最小厚度，在沉積技術的限制之下，Iacopi【31】等人研究試著以材料表面的化學反應來減少表面

封合層的厚度。當低介電常數材料表面具有含碳之鍵結時，利用物理氣相沉積技術 (PVD) 沉積 TaN，可藉由表面的交聯反應與重構，產生孔洞封合的效果。隨著碳含量的增加，封合的效果越好，當沉積 10 nm 的 TaN 於碳含量 24 % 的 MSQ 薄膜上，會形成一完全封合的覆蓋層；而當一條件完全相同的 TaN 薄膜沉積於碳含量 18% 的 MSQ 薄膜時，薄膜的表面依舊存在著孔洞。此外，當 10 nm 的非晶氮化碳化矽薄膜先行沉積於 HSQ 薄膜上再沉積 10 nm 的 TaN 薄膜可有效地封合其表面的孔洞，若純粹沉積 TaN 或非晶氮化碳化矽薄膜則需 30 nm 的厚度才能徹底地將表面孔洞封合。

這是由於 TaN 中的 Ta 原子與表面的碳反應形成了 Ta-C 的鍵結，增強了 TaN 與介電材料表面的附着力，但由於鄰近金屬原子誘發的電荷影響，使得原本的低介電材料或是非晶氮化碳化矽中的 C-H 鍵結變弱，因此當 PVD 沉積 TaN 時，較高的沉積溫度亦或是離子轟擊的能量釋放，會造成 C-H 鍵結的斷裂，而失去氫原子的碳，彼此間產生交聯作用，形成 C-C 聚合鏈，如圖 2-5 所示。

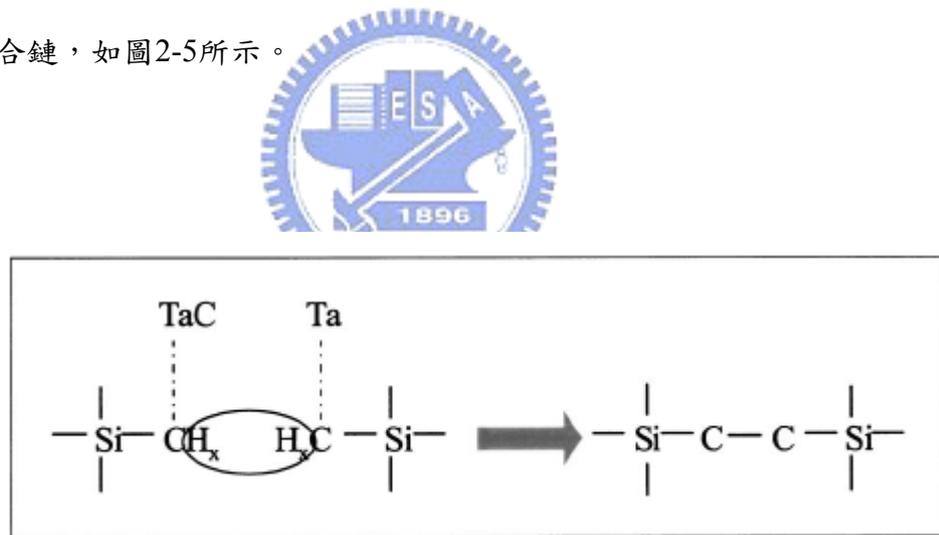


圖 2-5 表面交聯作用示意圖。

2.3.3 官能基置換

在文獻中，也有嘗試利用大分子吸附在多孔性材料的孔洞開口邊緣，以達到孔洞封合的效果，如圖 2-6 所示。圖中吸附的大分子間相互糾結產生一個類似過濾性薄膜

的功能，可以阻擋外來的雜質污染物進入孔洞通道中。相對於孔洞尺寸，一般無機分子的體積略嫌太小，因此文獻中多利用大的有機分子來進行此官能基置換的反應。

一般利用分子或是微結晶工程概念的有機-無機混成奈米結構製備方法，牽涉到利用如氯化有機物或者烷氧基物等反應物，嫁接於位矽酸鹽有序平面中的矽醇基，如式2-2【32】。文獻中指出一般的奈米孔洞二氧化矽薄膜，煅燒後會在薄膜表面及孔壁充斥大量未交聯的矽醇基。在 Beck【33】等人的研究中，利用氯化三甲基矽烷 (Trimethylchlorosilane, TMCS) 中的三甲基取代位於MCM41的二氧化矽薄膜孔洞表面的矽醇基，但因薄膜中孔洞尺寸大，分子將無可避免的擴散進入孔道中。因此，Nawal【34】等人研究出在MCM41薄膜煅燒之前，先藉由香豆素的衍生物附著於孔道口上，再移除模板分子以防止分子擴散進入孔道中，但是由於模板分子一般都是經由高溫煅燒來移除，因此在模板分子移除的過程中，官能分子可能受高溫而分解，失去原有孔洞封合的性質，在此研究中改用特定波長的紫外線煅燒的方式，可移除模板分子又可保留官能基分子。

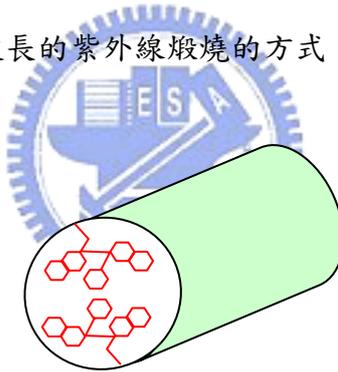


圖 2-6 大分子吸附在多孔性材料的孔洞開口邊緣示意圖。

2.3.4 電漿處理

利用電漿對多孔性材料做表面處理，不管是物理或化學的反應均會有孔洞封合的效果。在物理反應方面，電漿作用帶來的離子轟擊效應，造成表面孔洞結構的崩壞並填滿孔洞，如圖 2-7【35】。許多研究指出，控制電漿的偏壓與作用時間等參數，可使得離子轟擊的效應只影響薄膜表面的數奈米至數十奈米間。因此，可預期有效 k 值並不會大幅度的上升。而從化學反應的觀點來看，由於某些電漿可使介電材料表面的鍵

結產生交聯作用，我們可以藉由此一特性，在某種條件下，於孔洞表面產生聚合，以達成孔洞封合的效果。

在Hua-Gen Peng【35】等人的研究中，利用氮電漿對MSQ做表面處理，並使用穿透式電子顯微鏡與正子消散時間光譜儀(Positron annihilation lifetime spectroscopy)證實了離子轟擊確實在薄膜表面形成數奈米的緻密層；而二次離子質譜儀也證明氮電漿亦與MSQ反應產生薄且緻密的氮化矽薄膜，有效的達到孔洞封合的效果。除此之外，氮電漿處理亦增強了介電材料的機械性質，並改善了材料的吸水性質。

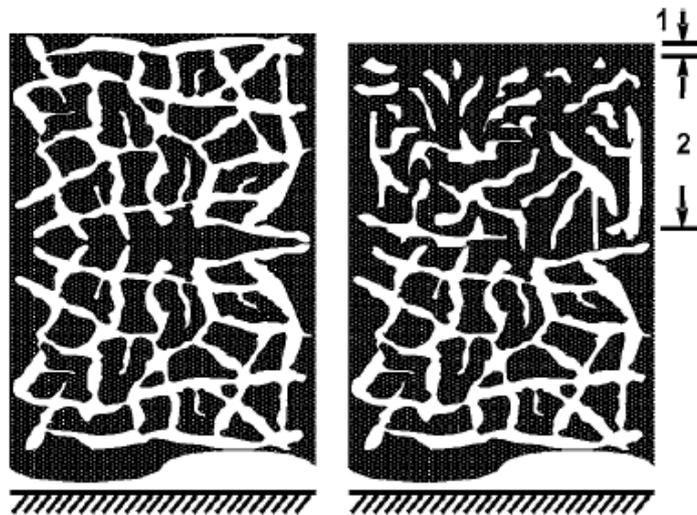


圖 2-7 表面孔洞崩壞使孔洞封合示意圖。

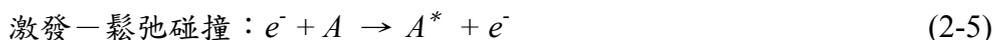
在半導體製程中多有電漿製程，包括：乾式蝕刻、薄膜沉積、光阻去阻等，使用電漿處理與現今製程相容性高。且電漿處理可藉由參數的改變控制影響層的厚度，可以最小的厚度達到最好的封合效果，並可同時改善薄膜的電性、機械性質與化學性質等。因此在本研究中，我們選用電漿處理做為孔洞封合的製程，並改變電漿種類做為比較。

2.4 電漿原理簡介

物質三態中，當給予固體適當能量則可使其相轉換為液體，再提高能量，則液體亦可以轉成氣體，但是當氣體又持續被供給能量之後，將會導致部分氣體之離子化，而形成電漿態，因此也稱電漿為物質的第四態。而所謂的電漿，指的是一個遭受部分離子化的氣體。氣體裡面的組成，包括各種帶電荷的電子、離子、以及不帶電的分子與原子團等，而電漿本身就是這些粒子的集體行為。由於這些粒子不論帶電與否，其活性皆很強，因此電漿被廣泛的運用在各個半導體製程技術上，如：薄膜沉積、乾式蝕刻、離子植入技術等。

2.4.1 電漿原理

對氣體施加一個強度足夠大的電場時，自由電子經電場的加速而獲得極高的動能，與氣體分子產生多次的碰撞，便可將氣體游離及解離而形成電漿。式(2-4~6)【36】是這一連串的碰撞反應中，最為相關的三個反應式。



式(2-4)為氣體分子遭電子撞擊後，產生帶正電荷的氣態離子的離子化反應 (Ionization Reaction)。由於此反應需使電子完全脫離原子核的束縛，因此發生所需要的能量較高，一般電子需具備約12ev以上的能量，才足以讓以上的反應發生。而當氣體分子與能量較低的電子相碰撞時，撞擊電子無法提供足夠的能量供軌道電子逃脫原子核的束縛，只使得軌道電子躍遷到能量較高的能態，此過程稱為激發(excitation，如式(2-5))，激態既不穩定且短暫，在激發態軌道的電子無法停留太久，便會掉回最低的能階或基

態，並且以光子的型態把他從電子撞擊中所獲得的多餘能量釋放出來，便產生了電漿獨特的輝光(Glow)現象。此外，當電子和分子碰撞時，如果因撞擊而傳到分子的能量比分子的鍵結能量要高時，便會破壞分子間的化學鍵並產生自由基(如式(2-6))，這個過程稱之為裂解分應(Dissociation Reaction)。以上這些反應式反應出藉著與氣體分子撞擊引發的離子同時伴隨著自由電子的產生，而釋放出來的自由電子將再從電場獲得動能，重複上述步驟，使反應持續不斷地發生。因此，當外加的電壓大過於崩潰位能時，一個自我維持式的電漿就會形成在整個反應腔體中。

2.4.2 離子轟擊效應

在電漿產生的過程中，電場變化的非常快。其中，電子可以快速地加速且開始碰撞，離子太重無法立即對交流的電場作出反應；由於離子的碰撞截面較大所以有較多的碰撞，也減緩了離子的運動速度。因此，在電漿中電子的移動速度比離子快得多，導致當電漿製程一開始產生後，任何接近電漿的東西，包括反應腔體與電極，都會帶上負電。帶負電的電極會排斥帶負電的電子而吸引帶正電的離子，而正電荷與負電荷的差值導致在電極附近形成一個電場，稱為鞘層電位(Sheath Potential)。鞘層電位會加速離子朝向電極移動，並造成離子轟擊(Ion Bombardment)。若將晶圓放置於電極上方，就可利用鞘層電位所造成的離子加速而使晶圓表面受到轟擊。

影響離子轟擊程度多寡的主要變數有二：其一為離子在電場內的密度，或稱為離子密度(Ion Density)，另一為離子在電漿裡所獲得的能量，亦稱離子能量(Ion Energy)。不管是離子密度亦或是離子能量均與外部的功率供給、反應室壓力、電極間的間距以及製程所使用的氣體有關【37】。表 2-2 為壓力及外加功率的變化對電漿的離子密度及離子能量的影響趨勢。

以壓力降低一項為例，當電漿的操作壓力降低之後，因為粒子的平均自由徑增長，

碰撞頻率下降，所以離子的密度也隨之降低。但因平均自由徑增加，所以離子在電場內所獲得的能量也就比較高。綜合這些結果可推論，電極將遭受少量但劇烈的離子轟擊。至於電力的影響就比較直接，因為電能是電漿內各粒子獲得能量的來源，所以電力增強，通常代表離子轟擊的現象將比較劇烈。

表 2-2 壓力及外加功率的變化對電漿的離子密度及離子能量的影響。

	離子密度	離子能量	備註
壓力上升	增加	下降	粒子平均自由徑變短
壓力降低	降低	上升	粒子平均自由徑變短
外加功率增加	增加	下降	粒子碰撞頻率增加
外加功率減低	降低	上升	粒子碰撞頻率降低



2.4.3 電漿表面改質處理

有別於傳統化學反應僅以自由基或特殊官能基作用的結果，由於電漿中具有高能量的電子、高轟擊能力的離子及高反應性的自由基，因此在低溫下可以達到許多一般化學反應難以達到的效果。且電漿可控制其作用僅止於表面，因此電漿經常被使用為表面改質的工具，其獨特的優點是，可針對表面特性進行有選擇性的強化，而使材料本體特性保持不變，且可利用適當的電漿，強化材料表面的化性、電性、機械性質等特性。在電漿改質方法裡，可簡單區分為下列三種反應：

(1)電漿聚合反應：使用聚合性氣體(如： NH_3 、 CF_4)產生電漿，電漿中高能電子撞擊氣體分子而分裂為各種活性化學物質，接著發生許多複雜的化學反應。反應的生成物會沉積在基材上，聚合形成薄膜，此一過程稱為電漿沉積聚合反應。由於電漿聚合

反應中，反應物的化學結構會被電子或高能量的粒子完全破壞，所以這層薄膜其結構通常是以高度分支結構而且是交聯的形態存在。在 Hua-Gen Peng 【35】 的研究中，將 MSQ 薄膜做氫電漿處理，由於氫電漿的聚合反應，處理過後薄膜表面多了一層氫化物，此氫化物薄膜改善了 MSQ 薄膜的吸水性，並改善了薄膜的吸水性質，並可以抵擋後續金屬製程的擴散，大大提升薄膜的性質。

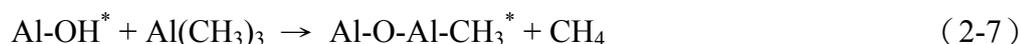
(2)非聚合性電漿反應：以非聚合性氣體經輝光放電產生的電漿氣體處理高分子材料表面時，材料會與電漿中各種活性化學性質進行蝕刻或化學斷鍵反應，離子分解與受激化學反應物種間的平衡，決定電漿處理材料表面鍵結能量。在 Ting-Chang Chang 【38】 研究中，使用氫電漿處理 MSQ 薄膜，發現薄膜不管是在電性、熱穩定性等方面均有顯著的改善，這是因為在氫電漿處理中，氫自由基能填補或鈍化(passivation) 薄膜中因前處理所導致的許多懸鍵(dangling bonds) 與殘餘井(residual traps) 而形成穩定的鍵結，進而改善薄膜品質。

(3)電漿誘導接枝共聚反應：以惰性氣體(Ar、He)或可反應性氣體(reactive gas, 如： NH_3 、 O_2)經電漿輝光放電產生的離子化氣體處理材料表面，其可在基材表面產生自由基、化學斷鍵和交錯連結等的活性表面，再與特定物接觸後產生鍵結置換，進行接枝共聚反應，此方法稱為電漿誘導接枝共聚反應。此優點是使接枝點只限於材料表面活化區域，表面產生一層薄膜，但本體結構不會受到破壞，得以維持原有材料的特性。在 A. T. Cho 【39】 等人的研究中，利用氫電漿對多孔性二氧化矽薄膜做表面處理，在電漿處理中其所產生的氫原子(或氫自由基) 可將薄膜中的 Si-OH 還原成 Si-H 以增加其薄膜之疏水性，進而改善薄膜品質並且降低薄膜的介電常數值和漏電流。而經過氫電漿處理後，再將薄膜暴露在充滿 HMDS (hexamethyldisilazane) 蒸氣的腔體中，讓電漿處理後所產生的懸鍵與 HMDS 反應，產生三甲基矽基，可再更進一步降低介電常數與漏電流。

2.5 原子層化學氣相沉積

原子層化學氣相沉積法 (atomic layer chemical vapor deposition, ALCVD) 又名原子層沉積 (ALD), 1970 年代中期起源於芬蘭【40】。早期應用在 III-V 族與 II-VI 族等化合物半導體 (Compound Semiconductor) 的應用。但隨著半導體製程技術往下推進到 100 nm 以下之後, 部分製程對 CVD 薄膜的要求, 將超越現有設備與技術所能提供的能力。因此, 可以達到超薄、厚度均勻且階梯覆蓋性極佳的 ALD 技術, 將成為新一代的 CVD 製程。

顧名思義, ALCVD 是一種逐層沉積原子層級厚度的薄膜沉積技術, ALCVD 利用氣體前驅物在基材表面進行選擇性化學吸附反應時, 在達到單一飽和吸附層狀態後, 即不再產生表面吸附反應, 因此在薄膜成長過程中, 利用此一自我限制的反應特性, 即可以實現原子級厚度的薄膜成長【41】。在 ALD 製程中, 交互通入前驅物與低反應性氣體藉由表面化學吸附與表面化學反應的鍍膜技術, 依序通入前驅物 A、清潔氣體、前驅物 B、清潔氣體完成單一反應循環。在適當的條件下, 每一循環皆使表面形成飽和狀態, 如此可製作大面積精準控制膜厚且披覆極佳之平坦薄膜, 其厚度僅與反應循環次數有關, 單一循環成長之厚度為單一原子層厚度。以利用 $\text{Al}(\text{CH}_3)_3$ 與 H_2O 作為反應物以成長高介電質三氧化二鋁的 ALCVD 為例, 如圖 2-9 所示, 首先在適當的溫度使基材表面產生氫氧基, 以 Al-OH^* 來表示, 接著將 $\text{Al}(\text{CH}_3)_3$ 前驅物通入反應腔, 將進行如下反應:



表面的 -OH 中的 H 將與 $\text{Al}(\text{CH}_3)_3$ 中的甲基 (CH_3) 鍵結產生甲烷氣體並由於高溫脫附離開表面, 而剩下來的氧原子將與前趨物中的 Al 產生鍵結, 形成 Al-O-Al-CH_3^* 。當表面層的 OH 基完全反應完畢, $\text{Al}(\text{CH}_3)_3$ 便不再吸附在基材表面, 再利用 Ar 氣體流過表面, 以帶走殘留表面的雜質, 此時表面吸附狀態從原本的 Al-OH^* 轉變成 Al-CH_3^* 。接著再通入氧化劑 H_2O , 進行如下反應:



H₂O 與表面上的甲基(CH₃)反應生成 OH 表面官能基與 CH₄ 氣體分子，兩個相鄰的 OH 基交互作用而發生脫水反應，鋁原子於是與氧原子形成化學鍵結，當表面所有的 CH₃ 基全被 OH 基取代，再通入 Ar 清除殘餘的 H₂O 和 CH₄，如此表面又回到原先 Al-OH* 的狀態，如此便完成一個循環(cycle)，理論上，現在表面上已經成長出了一層非常均勻的原子級厚度的薄膜生成物，要增加薄膜厚度，只須重覆前述的循環步驟。

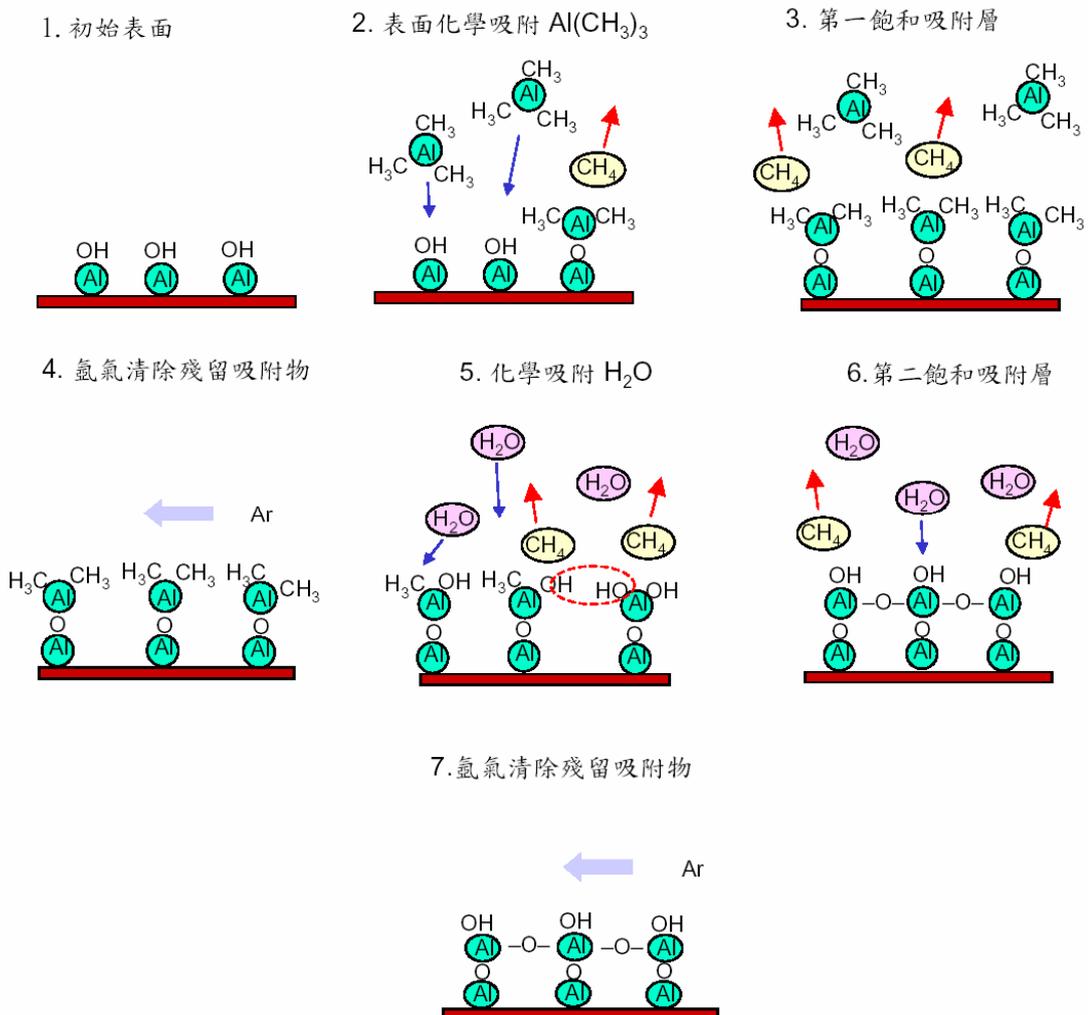


圖 2-8 利用 ALCVD 成長高介電質三氧化二鋁的示意圖。

由於ALCVD上述的飽和吸附成長機制，薄膜厚度只與製程時所選定之循環數有關，且原子層成長方式對於膜厚能有相當準確的控制，可精準到奈米尺度的範圍。飽和吸附的影響，再複雜的基板表面型態，都能有良好的階梯覆蓋性，這對於未來深寬比日益增加半導體製程將會是個非常有利的技術。且由於反應前趨物分別通入的影響，可避免反應物在還未到達基板表面時就先行裂解進行反應，在反應前趨物的選擇上也較自由。ALCVD 最大的缺點，即來自於一層一層成長薄膜的步驟，造成鍍膜成長速度非常緩慢。在平均鍍膜速率約 $0.8\text{\AA}/\text{cycle}$ 的情形下，此種鍍膜速率與傳統的CVD 製程或濺鍍製程比起來，很難使其與量產畫上等號。所幸目前在半導體製程技術不斷微縮的情況下，所需介電薄膜厚度已降至幾十奈米的尺度，因此利用ALCVD 成長介電薄膜所需的時間也隨之下降，如此便能與前、後段的製程相整合，在量產上也慢慢發揮其優勢。

由於優異的均勻覆蓋率與順應性，ALCVD 製程技術被認為是未來 IC 超薄與極小結構之薄膜沉積製成中極重要之 CVD 技術，可被應用的製程模組包括高介電係數閘極介電層與銅金屬連線技術裡的銅晶種層與阻障層。目前半導體業界採行的 Cu 阻障層為 Ta/Ta(N)的結構，主要是附著性的考量，由於金屬薄膜厚度尺寸縮小的同時，所引發額外的困擾就是薄膜電阻的上升。而 ALCVD 沉積法一般可分為加熱式爐管原子層化學氣相沉積法 (thermal ALCVD) 與電漿輔助原子層化學氣相沉積法 (PE-ALCVD)。因此，有研究利用 PE-ALCVD 成長諸如 TaN 等擴散阻障層，其沉積步驟如圖 2-10。首先利用 Ar 等惰性氣體連帶出金屬前驅物的揮發氣體，使其吸附於基材表面上；持續一段短暫時間後，進行腔體抽真空與 Ar 淨化(purge)；第三階段則是通入 H_2 及 N_2 ，並導入 RF 電漿進行反應；最後關閉 RF 電漿，停止通入 H_2 及 N_2 ，再進行腔體抽真空與 Ar 淨化。所有的過程與一般加熱式 ALCVD 一樣，但多了電漿輔助的部份。以此法所沉積的 TaN 薄膜，其含 N 量較少，因此薄膜的電阻率(resistivity)較小，以此來減小電阻上升的問題。

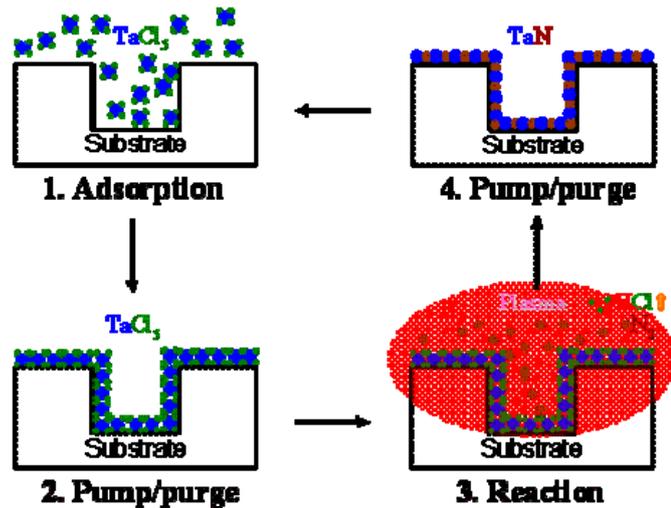


圖 2-9 利用 PE-ALCVD 成長擴散阻障層氮化鉭的示意圖

而在 Maeng【42】等人的研究中，也分別利用 thermal ALCVD 與 PE-ALCVD 來沉積 Ta₂O₅。研究發現由於電漿中包括許多自由基與高能分子，能在溫度較低的狀態下反應，因此在同樣條件下 PE-ALCVD 可於較低溫時沉積薄膜；而在相同溫度下，PE-ALCVD 的沉積速度可比 thermal ALCVD 快約 50%，這對一向因沉積速度過慢而被排除於量產之外的 ALCVD，無疑是一大進步。此外，研究並發現，PE-ALCVD 所沉積之薄膜，不論在薄膜缺陷或污染都比 thermal ALCVD 輕微，薄膜的平整度好，因此所量得的電性較佳。

第三章 實驗方法

3.1 試片製備

試片的製備過程包含基材的前處理、奈米孔洞二氧化矽前驅物的配製、薄膜的沉積與乾燥、烘烤與鍛燒處理、以及疏水化改質處理等程序。

3.1.1 矽晶圓清洗

基材所使用的六英吋 P-type (100)矽晶片，必須經過清洗蝕刻工作站標準清洗流程 (RCA clean) 的清潔以去除表面的汙染物。在晶圓的洗淨過程中，需要用到很多高純度的化學品來清洗、高純度的去離子純水(DI Water)來洗濯(rinse)，最後再用高純度的氣體(如：氮氣)在高速下脫水旋乾。其程序概要如下：(1) 浸入 120°C 的硫酸水溶液 ($\text{H}_2\text{SO}_4 : \text{H}_2\text{O} = 3 : 1$) 10 分鐘，氧化並去除矽晶片表面殘留的有機物；(2) 浸入常溫的氫氟酸水溶液 ($\text{HF} : \text{H}_2\text{O} = 1 : 50$) 直至晶背不沾水，去除原生的二氧化矽 (native oxide)；(3) 浸入 75°C 的氨水與過氧化氫水溶液 ($\text{NH}_4\text{OH} : \text{H}_2\text{O}_2 : \text{H}_2\text{O} = 0.25 : 1 : 5$) 10 分鐘，去除矽晶片表面殘留的細微顆粒、有機物以及 1A、2A 族金屬離子；(4) 浸入 75°C 的鹽酸與過氧化氫水溶液 ($\text{HCl} : \text{H}_2\text{O}_2 : \text{H}_2\text{O} = 1 : 1 : 6$) 10 分鐘，去除矽晶片表面殘留的 1A 族金屬離子；(5) 再次浸入常溫的氫氟酸水溶液 ($\text{HF} : \text{H}_2\text{O} = 1 : 50$) 直至晶背不沾水，去除因前述步驟所導致的二氧化矽。上述五項步驟，在每一項結束後皆需以去離子水浸泡清洗 (rinse) 七個循環，最後置入旋乾機乾燥，完成標準清洗流程。

3.1.2 奈米孔洞二氧化矽薄膜前驅物的配製

奈米孔洞二氧化矽薄膜前驅物的製備，係以溶膠-凝膠法為基礎。主要為酸催化二

氧化矽溶膠凝膠並添加兩相高分子(Binary Polymer)做為模板分子。於是，前驅物的配製一般可分為兩個步驟：

(1) 二氧化矽溶膠凝膠的製備：利用 TEOS 溶液與水分別作為矽源以及反應物，乙醇作為主要的溶劑，用以製造酸性催化環境的鹽酸水溶液以滴定方式加入。將上述溶液以特定比例混合後，置於 70°C 的持溫系統進行 90 分鐘的回流，合成酸催化二氧化矽溶膠凝膠。

(2) 兩相高分子的添加：先利用特定比例的乙醇將三區塊共聚物 (triblock copolymer) Pluronic P123 加以溶解後，做為有機模板分子 (template molecular)，導入酸催化二氧化矽溶膠凝膠充份混合。最後，在室溫下靜置四小時進行時效處理 (aging) 配製而成。奈米孔洞二氧化矽薄膜前驅物的成分與莫耳比如表 3-1 所示。

表 3-1 奈米孔洞二氧化矽薄膜前驅物溶液的成分以及莫耳比。



成分	莫耳比
TEOS (tetraethyl orthosilicate)	1
P123 (triblock copolymer)	0.008~0.03
H ₂ O	3.5~5.0
HCl	0.003~0.03
EtOH	10~34

3.1.3 奈米孔洞二氧化矽薄膜的沉積與乾燥

本研究採用旋轉塗佈 (spin-on) 的方式將所製備的前驅物溶液沉積於矽晶片基材上。在旋轉塗佈的過程中，矽晶片表面上溶液中的溶劑 (EtOH) 不斷揮發，最後奈米孔洞二氧化矽薄膜在矽晶片上形成。

首先，將六英吋 P-type(100)矽晶片固定於旋塗機 (spin coater) 上，同時沉積系統必

需維持在富含乙醇氣氛中，確保旋塗過程中前驅物的性質。滴入適量的前驅物並使其佈滿矽晶片表面。設定旋塗機轉速為 1700 rpm，時間 26 秒，將前驅物溶液旋轉塗佈於矽晶片上。

剛成形的奈米孔洞二氧化矽薄膜其結構並不穩定，所以塗佈後的試片需靜置於烘箱中，進行 40°C 兩小時的乾燥步驟，讓殘留的溶劑可以緩慢揮發而不破壞薄膜內部結構，使薄膜有充分的時間進行反應，同時奈米孔洞二氧化矽的骨架結構得以獲得初步的穩定。

3.1.4 奈米孔洞二氧化矽薄膜的烘烤與鍛燒製程

為了使奈米孔洞二氧化矽薄膜的結構更趨穩固，必須將試片再經過 110°C 一小時的烘烤過程。其目的是為了加速剩餘溶劑的揮發，使溶質密度增加，且使薄膜內 Si-OH 基進行固化，彼此間進行交聯(crosslink)反應，形成以 Si-O-Si 鍵結為主的骨架結構。此時，薄膜結構已十分穩固，但有機模板分子尚存於薄膜內部，所以必須再經由以下的鍛燒(calcination)製程，奈米孔洞二氧化矽薄膜才算完成。

鍛燒製程是為了移除薄膜內部的有機模板分子，使原本被微胞所佔據的空間為空氣所取代，形成奈米級的孔道(pore channel)。在此製程中，試片被送入 400°C 充滿氮氣氛圍的高溫常壓爐管，持續作用 30 分鐘。利用高溫使有機模板分子分解並揮發，奈米尺寸的孔道於是形成。

經過前述步驟，可製得奈米孔洞二氧化矽薄膜(as-calcined)，其製備流程如圖 3-1 所示。

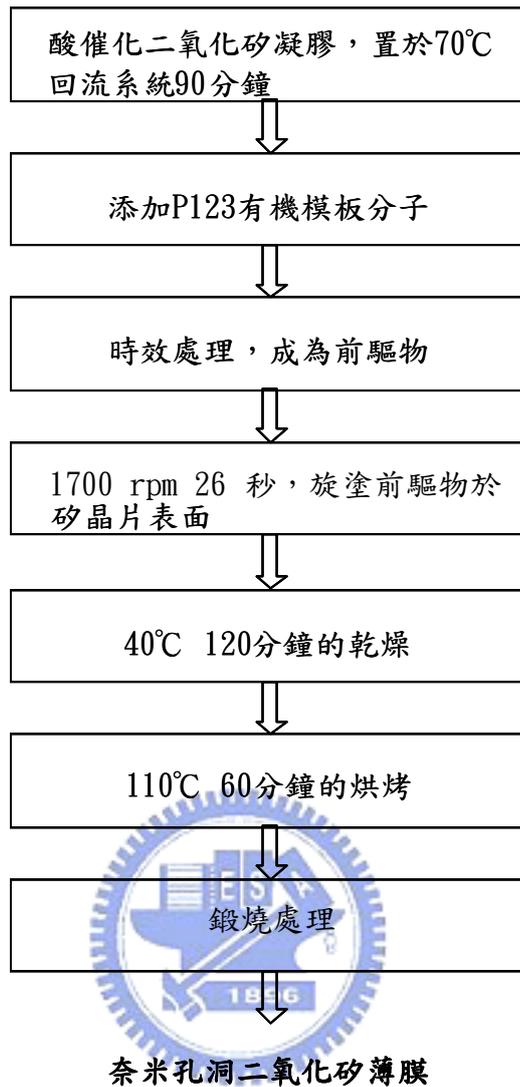


圖 3-1 奈米孔洞二氧化矽薄膜製備流程圖。

3.1.5 電漿處理

經過煅燒後的奈米孔洞二氧化矽薄膜，利用高密度電漿系統做電漿處理。高密度電漿化學氣相沉積系統(Duratek Multiplex Cluster System, High Density Plasma Chemical Vapor Deposition)，係利用高功率的感應偶合式電漿(Inductively Coupled Plasma)，同時進行沉積(deposition)、濺蝕(sputtering)，以及濺蝕物質的再沉積(redeposition)來達到沉積薄膜的目的，同時主要因為具有離子轟擊(Ion Bombardment)的效應，可使基材近表面的區域強迫性地得到廣泛的離子植入，得到良好的電漿處理

效果。其電漿處理參數如表 3-2：

表 3-2 電漿處理參數。

<i>Ar</i> 、 <i>N₂</i> 、 <i>O₂</i> 、 <i>N₂O</i> 、 <i>CH₄</i> 、 <i>CF₄</i>	
ICP Power(W)	750
Bias(V)	150
Time(s)	10
Pressure(mtorr)	20
Temperature(°C)	25
Flow rate(sccm)	70

3.1.6 疏水化改質處理

鍛燒後的奈米孔洞二氧化矽薄膜其孔洞表面帶有大量的矽醇基，易與水氣結合，其中水的介電常數值為 78，所以其吸水性質將導致介電常數大幅上升，為了確保低介電常數值的穩定，必須將薄膜表面改質成疏水性質，以符合實際應用之需求。

其處理方法為將液態 HMDS 置入加溫至 165°C 之密閉容器中，由於 HMDS 的沸點為 124~127°C，因此 HMDS 將會揮發形成一充分的 HMDS 氛圍，對奈米孔洞二氧化矽薄膜進行一小時的改質處理。藉由 HMDS 的三甲基矽化作用，將疏水性的官能基嫁接(grafting)到孔洞表面，將原本親水性的薄膜表面轉換成疏水。

3.2 試片分析

試片的分析包含表面形貌的觀察、結構與化性分析、機械性質及介電特性，以及孔洞封合測試等。

3.2.1 表面形貌觀察

我們分別利用原子力顯微鏡 (Atomic Force Microscope, AFM) 與場發射掃描式電子顯微鏡 (Field Emission Scanning Electron Microscopy, SEM) 來鑑定薄膜表面的形貌。

(1) 原子力顯微鏡：其量測原理如圖 3-2 所示，係利用懸臂 (cantilever) 端點的探針，逼近試片表面，探針與試片之間的作用力大小反應於懸臂的形變上，並將偏折量轉換為電流輸入回饋系統，將訊號送至回饋控制電路處理並輸出至 Z 掃描器，可以得到等作用力的高度輪廓，加以 X-Y 掃描器做探針-試片間相對性位移，即描繪出試片微區的表面形貌。經由表面形貌數據的統計，可以得到表面粗糙度、粒徑大小等參數。

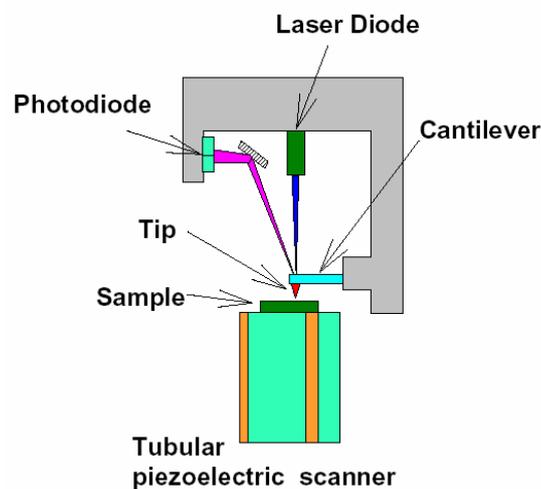


圖 3-2 AFM 量測原理。

(2) 場發射掃描式電子顯微鏡：利用場發射掃描式電子顯微鏡對經過電漿處理之試片表面做形貌觀察，同時對試片的劈裂面形貌作觀測，鑑定各薄膜疊層的厚度。場發射係利用高電場扭曲靶材功函數，使電子穿隧通過能障自陰極尖端發射，因此可獲得高電流密度的電子束，經過電磁透鏡的聚焦以及電場的加速，照射在試片表面，試片受到入射電子撞擊，使外層軌域鍵結較弱的電子得到動能而脫離原子，稱為二次電子。二次電子屬於試片表面所發散的低能電子，並且發散數目受到表面形貌影響，而掃描式電子顯微鏡即利用二次電子訊號，得到具有亮度與對比的影像，得知試片表面形貌。SEM主要用來觀察物體的表面狀態，其影像解析度極高，放大倍率可達一萬倍以上，並具有景深長的特點，可以清晰的觀察起伏程度較大的物體，如破斷面等。

3.2.2 結構與化性分析

我們利用X光繞射儀(X-ray Diffractometer, XRD)鑑定薄膜內部孔洞排列的規則度；X光反射率量測(X-ray reflectivity, XRR)則用來分析薄膜的密度；利用n&k系統，測量奈米孔洞二氧化矽薄膜與各疊層所擁有的折射指數以及膜厚；而傅立葉轉換紅外線光譜儀(Fourier Transform Infrared Spectroscopy, FT-IR)與化學分析電子儀(Electron Spectroscopy for Chemical Analysis, ESCA)則用來偵測薄膜的化學組成。

(1) X光繞射儀：XRD是相當有利於進行材料結構的分析技術之一，由於X光的波長在0.01-100 Å之間，相當於晶格中原子間的距離，因此X光會對晶體產生繞射，此繞射現象可以視為入射光被晶面反射。此種反射如同鏡面反射，入射角(θ)等於反射角。在某些散射角下，相鄰晶面散射波彼此相位相同，光程差為波長(λ)的整數倍(n)，因而產生建設性干涉。滿足此條件便可產生繞射，並可用來量測結晶性材料的原子平面間距(d)。此一繞射現象可以布拉格定律(Bragg's law)來描述：

$$2d\sin\theta = n\lambda \quad (3-1)$$

對於薄膜的結構分析，通常使用低掠角X光繞射法(Grazing Incident X-ray Diffraction, GIXD)。由於X光入射光束與試片表面的夾角很小，所以在進入試片內部時，X光的行徑

路線主要在表面的薄層內，因此會得到較顯著的薄膜繞射訊號。而於本研究中，我們是將入射角設為0.5度，以此法來鑑定奈米孔洞二氧化矽薄膜內孔洞排列的規則性。

(2) X光反射率量測：而XRR是目前用來測量薄膜厚度、電子密度及其表層和介面粗糙度等參數的有利工具。當X光在一非常小的入射角時，會被固體物質表面完全反射，而在臨界角以上時，X光反射率下降得很迅速。而當表層或介面具有一些粗糙度時，X光反射率則下降得更快。當表層沒有其他堆疊層時，X光反射率從臨界角 θ_c 開始急遽下降；當試片為多層薄膜時，X光沿著每一介面反射與入射之X光產生干涉，而使反射率曲線強度呈現多重週期。因此所測試片之詳細的電子密度分布、各層薄膜厚度以及介面與表層粗糙度皆可從X光反射率曲線上獲得【43】。XRR對於所測樣品之型態並未有特別限制，不論是單晶、多晶或非晶質材料。我們利用此方法來分析經過電漿處理後之薄膜的密度變化。



(3) n&k 系統：n&k 分析儀係利用已知波長的光入射至試片表面，藉由反射光譜 $R(\lambda)$ 可得知試片的本質 (intrinsic) 訊息，如：膜厚 d 、薄膜的折射指數 $n_f(\lambda)$ 、消光指數 $k_f(\lambda)$ 、能隙 E_g ，以及基材的折射指數 $n_s(\lambda)$ 、消光指數 $k_s(\lambda)$ 等。

(4) 傅立葉轉換紅外線光譜儀：FTIR 藉由吸收光譜中的特性吸收頻率（波數的倒數）鑑定試片含有的官能基（functional groups）種類，被吸收的輻射頻率係分子振動所吸收的能量，並根據分子結構而呈現不同的振動模式。傅立葉轉換紅外線光譜儀擁有高輸出能量，因此在分析時可獲得較強的訊號雜訊比（signal to noise ratio），並具備高解析度、頻率再現性等優點。

自紅外線光譜可得知試片成份、分子結構以及鍵結型態等相關訊息，文獻中經常利用光譜鑑定鍵結形式以及相關定量、定性分析。首先將矽晶片批次建立背景訊號值，依序量測各薄膜疊層，針對各階段處理造成的化學性質進行定性分析，觀察特性訊號峰，藉此印證薄膜的鍵結組成。

(5) 化學分析電子儀：ESCA之基本原理是為光電效應，利用X-Ray照射固態表面可

以游離發射光電子，量測光電子的動能，並從而推算該光電子的束縛能。如圖3-3所示，當原子受到X-ray照射，若照射能量大於內層Z軌域電子與原子核之束縛能(Binding Energy, E_Z)，則Z軌域電子可被撞擊而游離成為自由電子，即為光電子，其動能為KE，基於能量守恆原理，則可表式為：

$$KE = h\nu - E_Z \quad (3-2)$$

其中h跟v分別為浦朗克常數與X光頻率。若光電子發射自固態表面，則必須將電子脫離固體表面位能束縛的功函數(work function, ω)考慮進去，於是

$$KE = h\nu - E_Z - \omega \quad (3-3)$$

由於各元素有不同的特定電子束縛能，KE亦將因元素種類的變化而不同，所以檢測光電子的動能可以鑑定試品的元素種類。

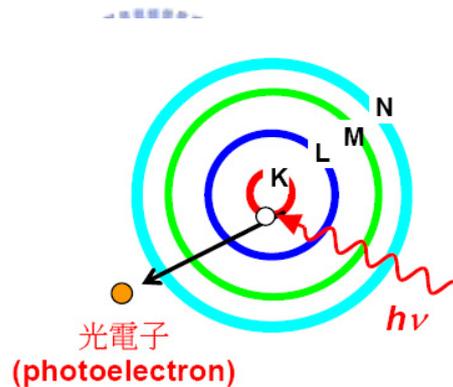


圖 3-3 光電子發生原理示意圖。

3.2.3 機械性質

在材料的機械性質方面，我們利用奈米壓痕儀(型號為美國MTS公司Nano Indenter XP System)來量測薄膜的硬度與彈性係數。

材料硬度檢測的方法是利用一壓痕器打入材料，藉由壓痕的幾何形狀，得知材料抵抗塑性變形的能力。一般量測薄膜硬度都使用微硬度計，但因為微硬度計無法提供更小的荷重，所量測到的硬度會受到基材效應的影響使得硬度的可信度大幅降低。再加上因

為壓痕器、荷重的關係，當薄膜厚度至微奈米尺寸時，就會受到膜厚、壓痕深度、荷重、基材、表面形貌的影響，而影響材料機械性質的準確性。因此需使用奈米壓痕硬度計取代微硬度計來量測硬度。其量測原理為利用三角錐Berkovich 鑽石壓痕器壓入試件，藉由偵測連續的荷重及位移曲線 (Load displacement Curve)，其硬度及彈性係數即可由此曲線來決定【44】，如圖3-4。我們利用此機台來量測奈米孔洞二氧化矽薄膜的硬度 (Hardness) 以及彈性模數 (Elastic modulus)。方式為利用修正面積後之壓子 (Indenter)，以特定速度、逐步增加力量的方式 (0.5~20mN) 壓入試片，壓入深度為 150 nm。為了避免基材影響測試結果，我們取膜厚的前 10% 的數據結果進行硬度與彈性模數的計算。

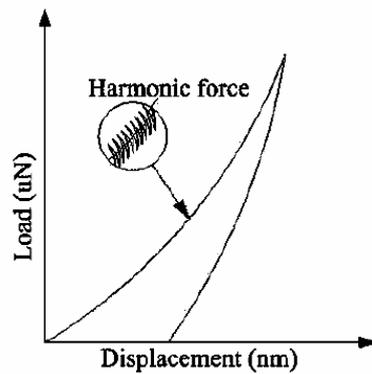


圖 3-4 負荷—壓痕位移關係圖。

3.2.4 介電特性

低介電常數材料薄膜之介電性質量測主要由半導體電壓-電容 (C-V) 及電流-電壓 (I-V) 量測結果所測得。介電常數 (ϵ , dielectric constant) 則由式(3-4)所求得：

$$\epsilon = C \cdot t / A \cdot \epsilon_0 \quad (3-4)$$

其中，C 為量測所得之電容值，t 為膜材之厚度，A 為量測面積(值為 $7.85 \times 10^{-3} \text{ cm}^2$)， ϵ_0 則為自由空間之電容率(其值為 $8.854 \times 10^{-14} \text{ F/cm}$)。

量測的方法為：將已知圖形面積的硬遮罩(hardmask)貼於多孔性二氧化矽薄膜上，置於熱阻絲蒸鍍機中鍍上約5000Å的鋁膜，做為電極，之後利用Keithley 590 analyzer系統量測C-V，而I-V則使用HP-4156A系統。

3.2.5 孔洞封合測試

孔洞封合測試中所使用的儀器分析包括：熱脫附常壓游離質譜儀(Thermal Desorption System, TDS)、歐傑電子能譜儀(Auger Electron Spectrometer, AES)與穿透式電子顯微鏡(Transmission electron microscopy, TEM)。

(1) 熱脫附游離質譜儀：我們利用熱脫附游離質譜儀量測薄膜處理前後的吸水性質，用以確定孔洞封合之程度。TDS目前可依操作壓力的不同而區分為低壓及高壓操作兩大類。原理乃是熱脫附後之待測物質經電子撞擊游離，之後將其導入質譜儀中進行分析。然而在低壓的操作環境下，因某些物質在未加熱前即脫附，或於密閉真空腔體中，晶背上之污染物亦會在高溫低壓的環境下逸出而造成實驗的誤差。本實驗所使用機型為Hitachi UG-400P，為常壓狀態下操作之類型，藉由通入的載氣(carrier gas, 如He, N₂或Ar)將晶片表面所脫附之物質帶入APIMS(熱脫附常壓游離質譜儀)系統中來進行分析，其靈敏度可達ppt 級，為一精密之量測系統。

(2) 歐傑電子能譜儀：歐傑電子能譜儀中的縱深分析可以幫助我們了解金屬在多孔性二氧化矽薄膜中的擴散情形。其原理為一電子束激發試片表面，造成原子內X軌域的電子游離，X軌域即出現一電洞，為了降低處於激態的游離原子能，另一較高能階Y軌域的電子便會填補此一電洞，而當電子由高能階往低能階移動時，會釋出能量 ($E_y - E_x$)。此能量可以轉換成X-ray釋出，亦可轉移至同能階或通更高能階的電子，所以當此能量大於另一電子軌域的束縛能 (E_z)時，該電子即可脫離原子核的束縛，形成自由電子，即為歐傑電子。如果發射歐傑電子的原子位於固態表面，則必須將電子脫離固體表面位能束縛的功函數(work function, ω)考慮進去，其動能 (E_{xyz})可由下式表示之：

$$E_{xyz} = E_y - E_x - E_z - \omega \quad (3-5)$$

其中xyz可分別表示被游離電子、填補電洞的電子及成為歐傑電子的電子軌域代號。如圖3-5所示。如上所述，要激發歐傑電子，就必須有三個電子參與生成機制，所以氫與氦的原子序小於三，便無法產生歐傑電子【45】。由於不同原子具有不同的歐傑電子之動能，所以可量測歐傑電子的動量、數量，來判斷試片原子的種類及含量。

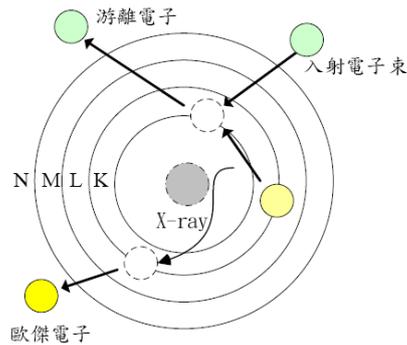


圖 3-5 歐傑電子產生機制示意圖。

若再搭配離子束濺鍍試片，即可量測到不同縱深成份分析。當分析者一邊以電子束激發歐傑電子，一邊利用離子束濺蝕試片，以便產生新的試片表面，每一新表面所測得的歐傑電子能譜便可反應出試片內部不同深度之元素組成，當以試片縱深為橫軸，對各元素原子濃度做關係圖，便可了解試片表面至內層的元素組成分布情形。

(3) 穿透式電子顯微鏡：我們利用穿透式電子顯微鏡對試片之劈裂面形貌作觀測，分析試片經電漿處理後，其劈裂面形貌之變化。電子顯微鏡利用觀察樣品的電子具有電磁波的特性，其波長與產生高能電子的加速電壓有關。當加速電壓為 5000 伏特，波長約 0.5 \AA (約為可見光波長的萬分之一)。以具有如此短波長的電子去觀察樣品，可大幅提高顯微鏡的解析度，故可觀察到奈米材料。基本上，常用的電子顯微鏡可分為兩種型式：一種是觀測樣品表面受高能電子撞擊下，激發產生的二次電子或背射電子，稱為掃描式電子顯微鏡，如 3.2.1 所介紹；另一種是觀測「穿透」樣品電子的穿透式電子顯微鏡，用以觀察材料表面的立體顯微結構。

穿透式電子顯微鏡的儀器系統可分為四部份：

- (1) 電子槍：有鎢絲、LaB₆、場發射式三種(與掃描式電子顯微鏡相似)。
- (2) 電磁透鏡系統：包括聚光鏡 (Condenser lens)、物鏡 (Objective Lens)、中間鏡 (Intermediate Lens)、和投影鏡 (Projective Lens)。
- (3) 試片室：試片基座 (Sample Holder) 可分兩類：側面置入 (Side Entry) 和上方置入 (Top Entry)，若需作臨場實驗則可依需要配備可加熱、可冷卻、可加電壓或電流、可施應力、或可變換工作氣氛的特殊設計基座。
- (4) 影像偵測及記錄系統：ZnS/CdS 塗佈的螢光幕或照相底片。

其成像原理：由高電壓產生 10 萬至 40 萬伏特的電壓，送到鏡筒上端的電子槍，將燈絲產生的電子予以加速，經過電磁集中透鏡將電子束聚焦於樣品表面。當電子束穿透樣品後，再通過物鏡、中間鏡及投射鏡等鏡頭逐漸放大至數十萬倍，達到成像系統中後，可以在螢光屏幕觀察成像，或以相機拍攝照片，觀察奈米材料。

第四章 結果與討論

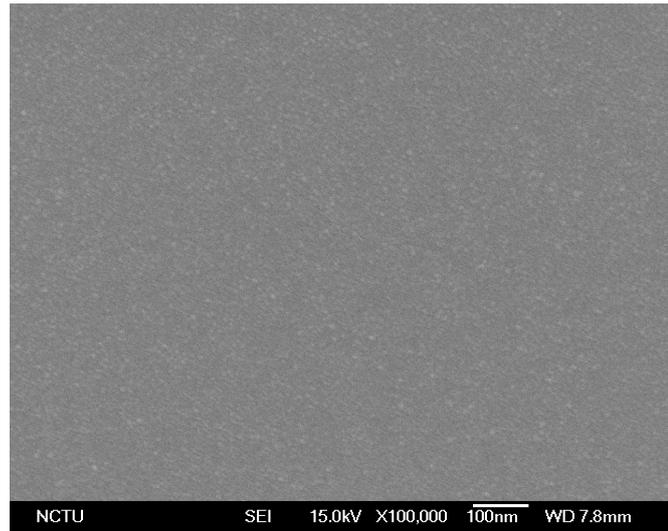
4.1 奈米孔洞二氧化矽薄膜

本節將針對鍛燒後尚未經過電漿處理的奈米孔洞二氧化矽薄膜，其基本性質做詳細的介紹，其中包括：表面形貌、組成化學鍵結、薄膜結構、機械性質與電特性等。

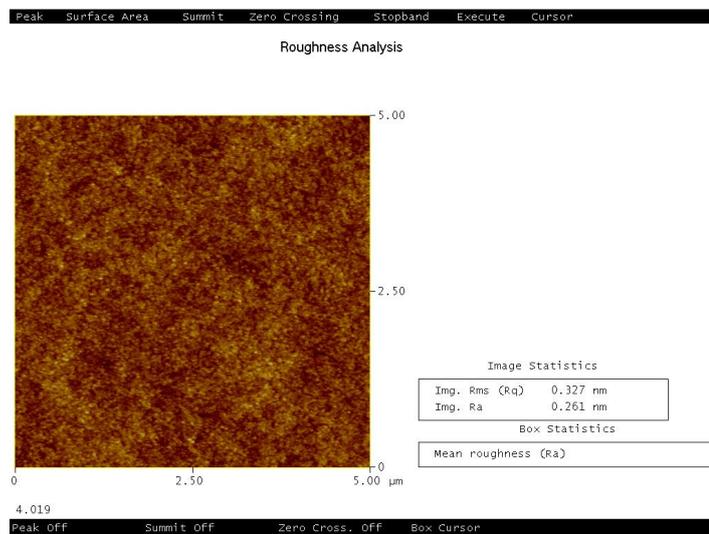
4.1.1 表面形貌與組成化學鍵結

將添加模板分子的二氧化矽前驅物溶液以旋轉塗佈的方式沉積於矽晶片上，接著經過乾燥、烘烤與鍛燒等步驟後，原本被模板分子所佔據的空間將被空氣所取代，形成具有多孔特性的二氧化矽薄膜。

圖 4-1 為鍛燒後的奈米孔洞二氧化矽薄膜的掃描式電子顯微鏡(SEM)與原子力顯微鏡(AFM)的平面圖，用以觀察鍛燒後的奈米孔洞二氧化矽薄膜的表面形貌與粗糙度。結果顯示鍛燒後奈米孔洞二氧化矽薄膜表面有很好的均勻性(uniformity)和平整性(smoothness)，由圖 4-1(b)可知其薄膜表面粗糙度(roughness)的方均根值(root-mean-square, Rms)約為 3.27\AA ，表示奈米孔洞二氧化矽薄膜能均勻塗佈在 6 吋的矽晶圓上，符合積體電路製程需求。



(a)



(b)

圖 4-1 煅燒後的奈米孔洞二氧化矽薄膜(a) SEM 與(b)AFM 平面圖。

而在煅燒製程前後，由於模板分子的移除，可從 FT-IR 光譜圖中得知薄膜的化學鍵結的改變。圖 4-2 為烘烤後與煅燒後，奈米孔洞二氧化矽薄膜的 FT-IR 光譜圖，圖譜中位於 $1270\sim 1500\text{ cm}^{-1}$ 與 $2820\sim 3050\text{ cm}^{-1}$ 之訊號峰是來自薄膜內的有機模板分子的訊號峰，而 $3200\sim 3600\text{ cm}^{-1}$ 的寬廣訊號帶則為水氣之吸收光譜，兩者皆在經過 400°C 的煅燒處理後消失，顯示已完全地被分解及驅趕；同時 3750 cm^{-1} 與 $1080\sim 1280\text{ cm}^{-1}$ 處將分別出現 Si-OH 以及 Si-O-Si 非對稱拉伸模式(asymmetric stretching mode)的寬廣訊號帶，該訊號帶係由二組縱向光學(transverse optical, TO)及橫向光學(longitudinal optical, LO)模式的訊號所組成，顯示二氧化矽三維交聯結構(3-D network)中的四面體間氧原子(intertetrahedral oxygen)與矽原子間的振動模式【46】。而經過煅燒後， 1200 cm^{-1} 之肩狀(shoulder)訊號變得明顯，可視為因模板分子移除後，薄膜轉為多孔性質使 IR 光產生散射(scattering)所造成。

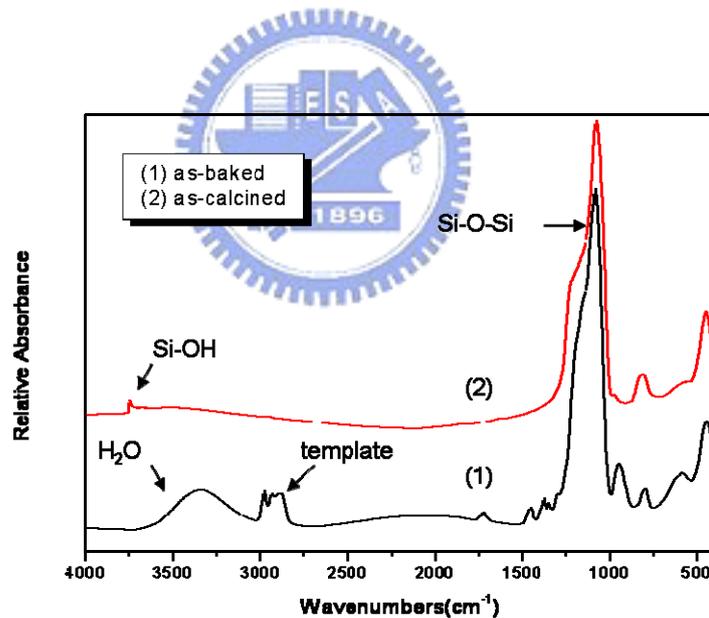


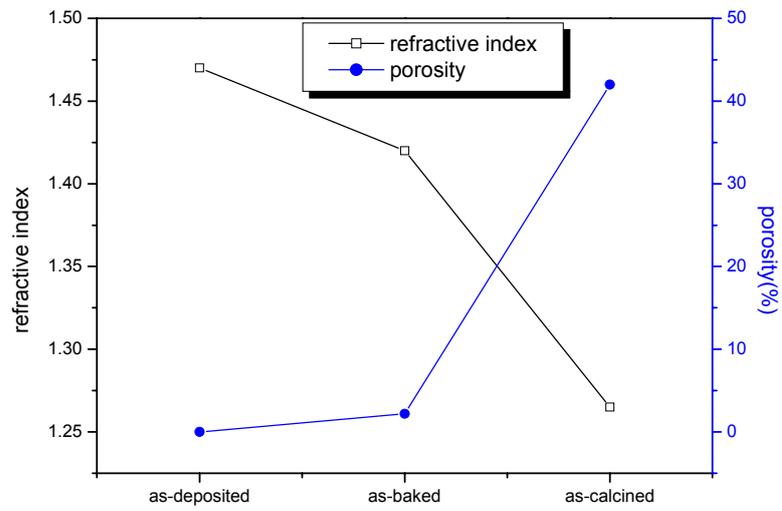
圖 4-2 烘烤後與煅燒後奈米孔洞二氧化矽薄膜的 FT-IR 光譜圖。

4.1.2 薄膜結構與機械性質

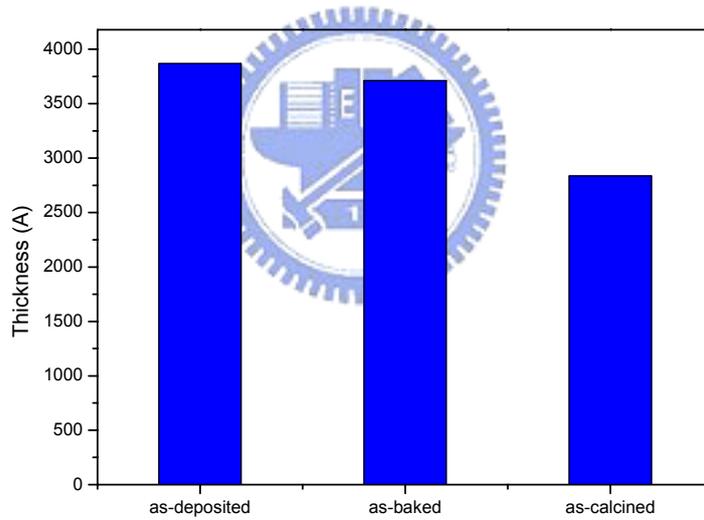
一般的氧化矽介電常數值約在 4 左右，而真空(空氣)的介電常數定義為 1，因此超低介電常數可藉由調節介電材料的孔隙率達成。本研究中利用 n&k 系統測量奈米孔洞二氧化矽薄膜的折射指數 n ，可藉由下式： $\pi = (1.458 - n)/0.458$ 【47】，來概估奈米孔洞二氧化矽薄膜的孔隙率， π 為奈米孔洞二氧化矽薄膜的孔隙率， n 為折射率。

圖 4-3 為奈米孔洞二氧化矽薄膜沉積、烘烤與煅燒後，薄膜折射率、孔隙率與厚度的變化趨勢。如圖 4-3(a)所示，剛沉積完的薄膜折射率為 1.47，而經過烘烤後，下降至 1.42，換算得孔隙率為 2.2%；此時的孔隙率是因為溶膠凝膠法所製成的薄膜，其結構較為鬆散所導致。接著經過高溫煅燒後，其折射率大幅減少至 1.265，孔隙率約為 42%，造成孔隙率如此巨幅的上升是因為：薄膜在煅燒過程中藉由連續的形成矽烷氧(siloxane)之鏈結(crosslinking)及模板分子的移除，產生具有方向性的孔洞結構，致使孔隙率比之烘烤後有明顯的變化。而在厚度方面，如圖 4-3(b)所示，剛沉積完的薄膜其厚度為 3869Å，經烘烤後厚度會些微下降至 3712Å，這是由於薄膜內的溶劑乙醇與水在烘烤時揮發的結果。最後在 400°C 的煅燒下，薄膜厚度減至 2836Å，此時薄膜內大量的有機模板分子在煅燒過程中被移除形成的體積收縮，其薄膜收縮率約為 23%。

圖 4-4 為奈米孔洞二氧化矽薄膜在經過 400°C 的爐管加熱煅燒後之低掠角 X 光繞射圖譜，結果顯示有一明顯的(100)繞射峰在 $2\theta = 1.05^\circ$ 的位置上，表示此奈米孔洞二氧化矽薄膜的孔洞排列具有高度規則性。而經由布拉格定律： $2d\sin\theta = n\lambda$ 可求得孔洞縱向的平面間距(d-spacing)，其中 λ 為銅靶的 X 光波長($\text{Cu } k_\alpha \lambda = 1.54051 \text{ \AA}$)。經由公式計算，求得孔洞縱向的平面間距為 84.8 Å。此外，由於薄膜內的孔洞具六角對稱排列，因此孔洞間的距離(pore-to-pore distance, a_0)可經由下式： $a_0 = 2 \times d_{100} / \sqrt{3}$ 求得，經計算求得孔洞間的距離為 98 Å。



(a)



(b)

圖 4- 3 奈米孔洞二氧化矽薄膜沉積、烘烤與煅燒後，(a)薄膜折射率與孔隙率 (b)厚度變化趨勢。

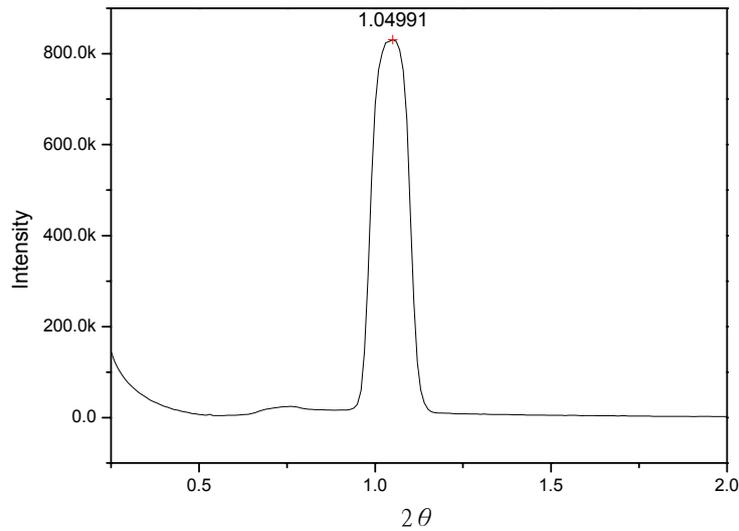
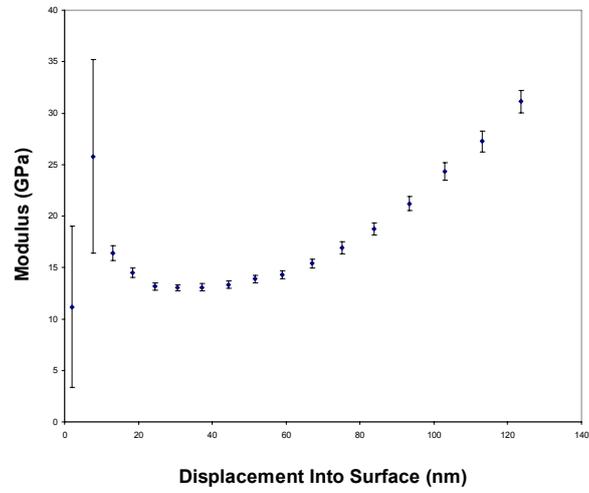
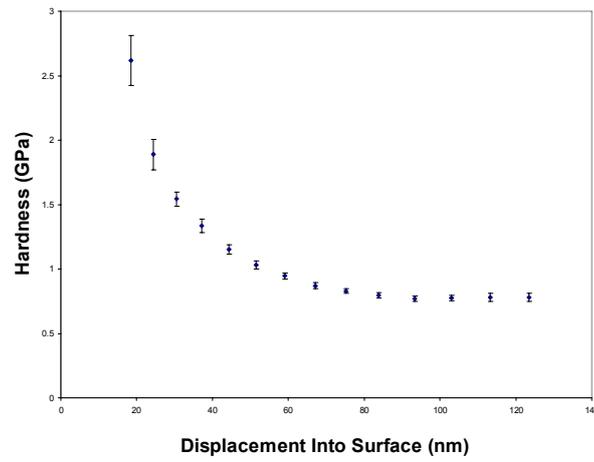


圖 4-4 奈米孔洞二氧化矽薄膜煅燒後之低掠角 X 光繞射圖譜。

在一般的多孔性介電材料中，由於大量的孔洞存在，低密度的孔洞結構減弱了薄膜的機械強度，後續的化學機械研磨(CMP)製程所形成的剪應力將考驗多孔性介電薄膜這先天的弱點。圖 4-5 為利用奈米壓痕儀(nanoindenter)量測煅燒後奈米孔洞二氧化矽薄膜的彈性係數(elastic modulus)及硬度(hardness)之結果。根據量測的結果，薄膜煅燒後的彈性係數與硬度分別為 12.89 GPa 及 0.97 GPa。此數據明顯優於一般的有機低介電材料，如 SiLK，其彈性係數及硬度值分別為 2.4 GPa 及 0.3 GPa【48】。由上一段可知本研究中所使用的奈米孔洞二氧化矽薄膜，其內部的孔洞呈現高規則性排列，因此其機械強度較一般介電薄膜好。



(a)



(b)

圖 4-5 奈米壓痕儀(nanoindenter)量測煅燒後奈米孔洞二氧化矽薄膜的(a)彈性係數 (b)硬度 之結果。

4.1.3 吸水效應與電特性

由圖 4-2 的 FT-IR 光譜圖可知：煅燒後的奈米孔洞二氧化矽薄膜中存有 Si-OH 官能基(Silanol group)，極易與環境中的水分子形成氫鍵。水分子為一極性分子，其介電常數高達 78，一旦吸附於薄膜之中便會造成電性退化而導致介電常數及漏電流之升高。並會使此薄膜在高溫製程時有釋氣現象發生，對於後續製程如金屬栓塞的品質會有嚴重影響。

我們藉由熱脫附質譜儀(thermal deposition mass spectrometer, TDS)中的水氣脫附量來了解薄膜吸水情形。其中水氣吸附方式可區分為：100°C 的脫附訊號來自以偶極-偶極力為主的物理性吸附水分子；220°C 的脫附訊號來自以微弱氫鍵與矽醇基作用的水分子；350°C 的脫附訊號來自縮合反應副產物的水分子。

如圖 4-6 所示，煅燒後的奈米孔洞二氧化矽脫附出大量的水氣，此現象將嚴重影響後續的電性量測結果，因此在本研究中導入 HMDS 蒸氣處理做薄膜疏水化改質，藉由三甲基作用將斥水性的甲基取代親水性的矽醇基，效果可由圖 4-6 經過 HMDS 蒸氣處理的曲線看出，各溫度下水氣訊號峰的強度皆明顯降低。

我們也可由 FT-IR 的光譜圖看出原本位於 3750 cm^{-1} 的 Si-OH 訊號峰(isolated silanol groups)將減少，同時在 1258 cm^{-1} 以及 2965 cm^{-1} 處將分別出現伸展振動模式(stretching vibration mode)的 $\text{Si}(\text{CH}_3)_3$ 與 CH_x 訊號峰，如圖 4-7，證明三甲基矽化作用的效果。由於甲基具有疏水性，可避免薄膜內部孔道的矽醇基吸附大氣中的水分子。

圖 4-8 為量測經過三甲基矽化處理的奈米孔洞二氧化矽薄膜的 C-V 圖與 I-V 圖。經由 C-V 曲線的換算得薄膜介電常數值為 2.61，比傳統製程技術所使用之二氧化矽(其介電常數約為 4.0)大幅減小；而 I-V 圖上顯示其漏電流密度為 $1.09 \times 10^{-6}\text{ A/cm}^2$ (在 2 MV/cm 電場強度下)，顯示此奈米孔洞二氧化矽薄膜擁有良好之介電性質。

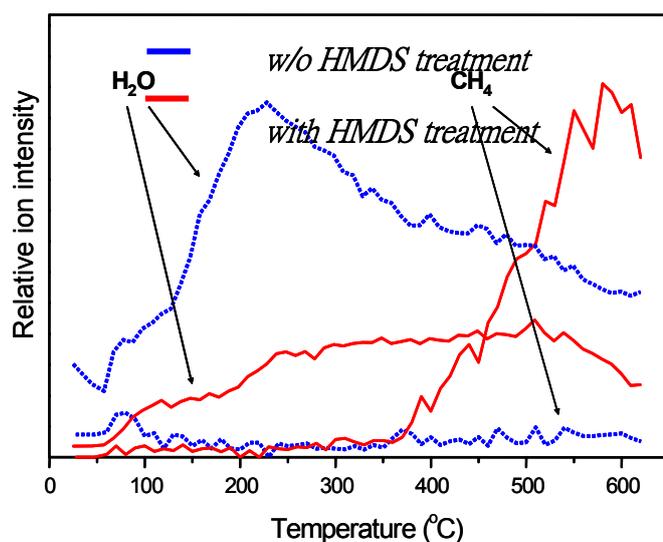


圖 4-6 奈米孔洞二氧化矽薄膜經 HMDS 處理前後的熱脫附質譜圖。

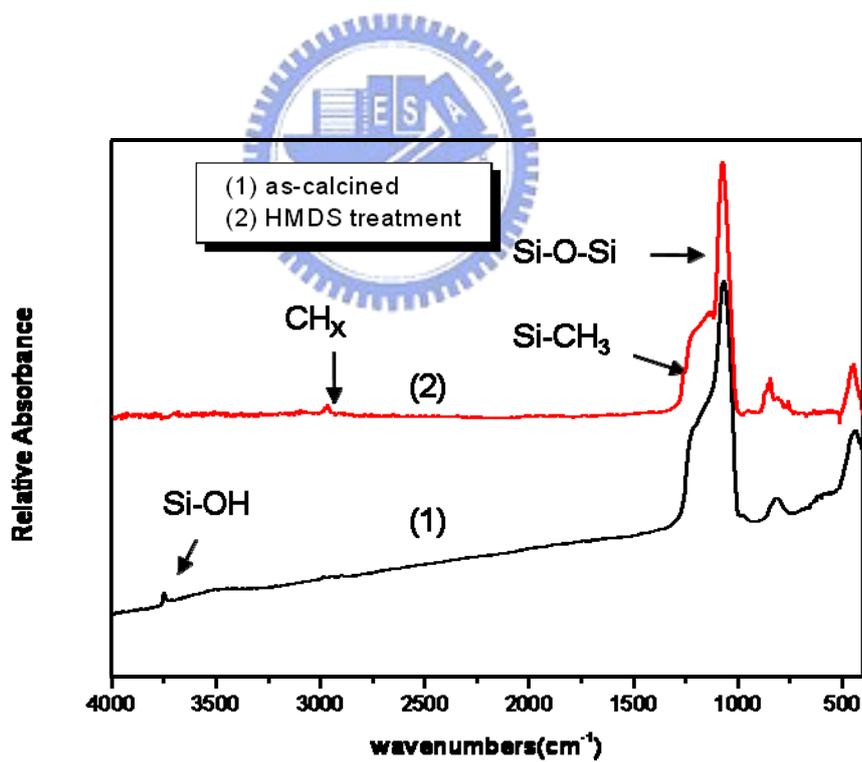
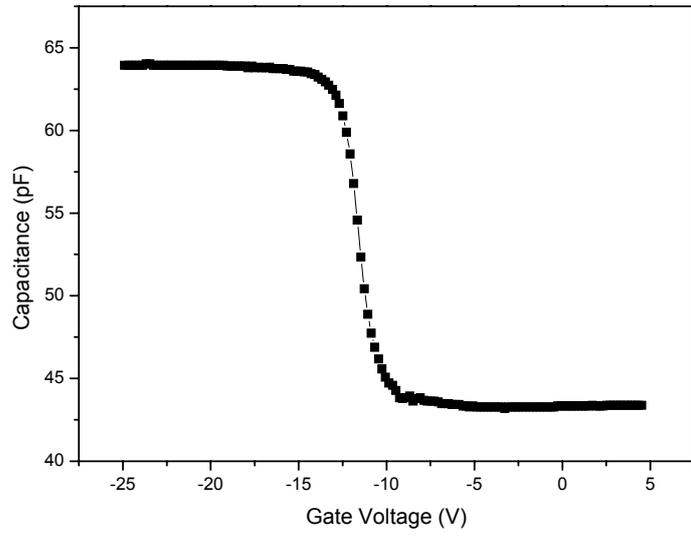
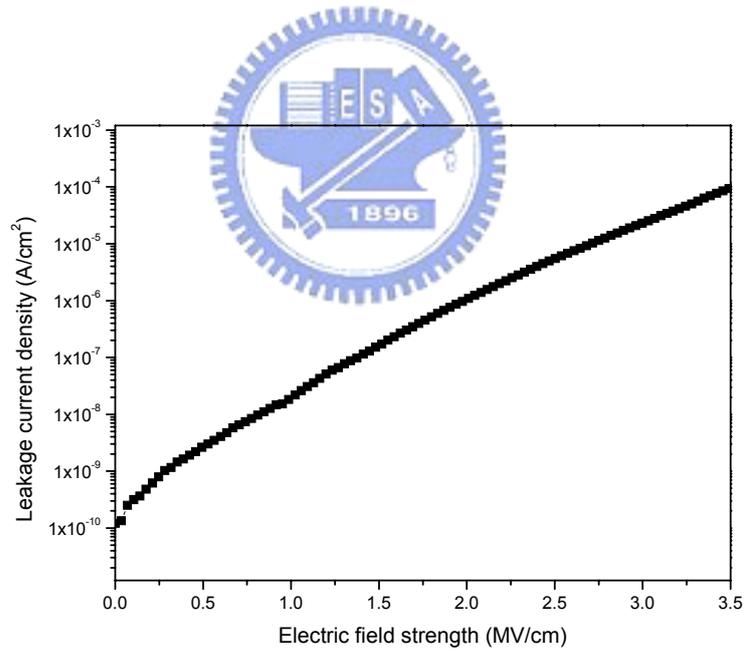


圖 4-7 奈米孔洞二氧化矽薄膜經 HMDS 處理前後的 FT-IR 光譜圖。



(a)



(b)

圖 4-8 奈米孔洞二氧化矽薄膜的(a)C-V 圖 (b)I-V 圖。

4.2 電漿處理對奈米孔洞二氧化矽薄膜特性之影響

在本節中將分別探討現有的半導體製程中常用到的電漿，對奈米孔洞二氧化矽薄膜所造成的影響，其中以表面形貌、組成化學鍵結、薄膜結構、機械性質、電特性為主。此外由於後續金屬化製程，將在奈米孔洞二氧化矽薄膜上沉積擴散障層氮化鈮，因此電漿處理後薄膜與氮化鈮的附著力，亦是本節討論之重點。

4.2.1 電漿處理對奈米孔洞二氧化矽薄膜表面形貌影響

奈米孔洞二氧化矽薄膜分別經過 Ar、N₂、O₂、N₂O、CH₄ 與 CF₄ 的電漿處理，製程參數如第三章所述我們分別利用原子力顯微鏡與場發射掃描式電子顯微鏡來鑑定薄膜表面的形貌。如圖 4-9 所示，(a)至(g)分別為未經電漿處理與六種電漿處理後的奈米孔洞二氧化矽薄膜的 SEM 圖像，每個圖像的放大倍率均為十萬倍。經由 SEM 的觀察可發現，電漿處理前後的奈米孔洞二氧化矽薄膜其表面形貌並無顯著的改變，即使經過電漿處理後，表面亦無破裂或坑洞等缺陷產生，仍有一定的均勻度。

同時利用 AFM 鑑定試片之粗糙度，如表 4-1 所示，其中經過 Ar、N₂、O₂ 與 N₂O 電漿處理後的試片其粗糙度均些微上升，但 Rms 都維持在 10 Å 以內，顯示經過以上四種電漿處理後，薄膜依舊擁有良好的平坦度，可符合後續積體電路製程需求。但 CH₄ 與 CF₄ 電漿處理後的薄膜，其粗糙度明顯的上升，Rms 分別為 13.05 Å 與 22.69 Å，推測其可能原因為：CH₄ 電漿處理時，由於含有氫自由基，會與矽氧鍵結反應，破壞二氧化矽的結構，而 CF₄ 電漿向來是業界用來蝕刻氧化物的電漿之一，使用此兩種氣體對於奈米孔洞二氧化矽薄膜均有蝕刻的效果，因此造成這兩種電漿處理後的薄膜之粗糙度大幅上升。

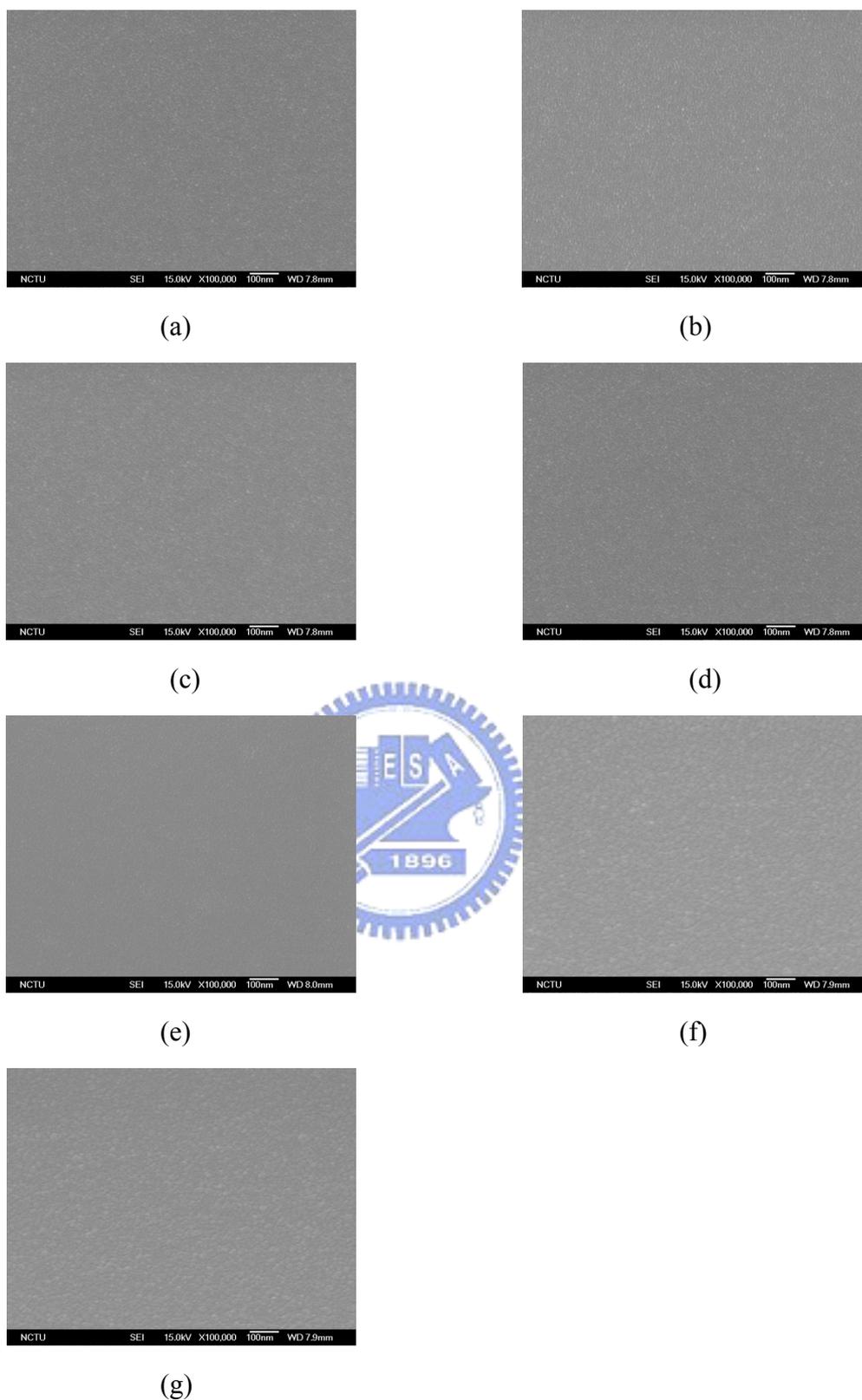


圖 4-9 (a)未經電漿處理 (b)Ar (c) N₂ (d) O₂ (e) N₂O (f) CH₄ (g) CF₄ 電漿處理後之奈米孔洞二氧化矽薄膜之 SEM 圖。

表 4-1 電漿處理前後奈米孔洞二氧化矽薄膜之粗糙度(Rms)。

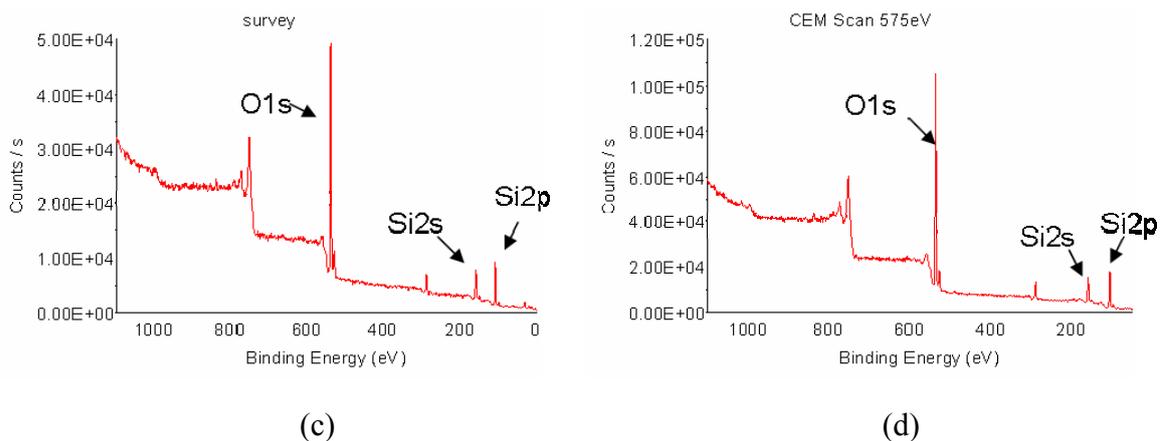
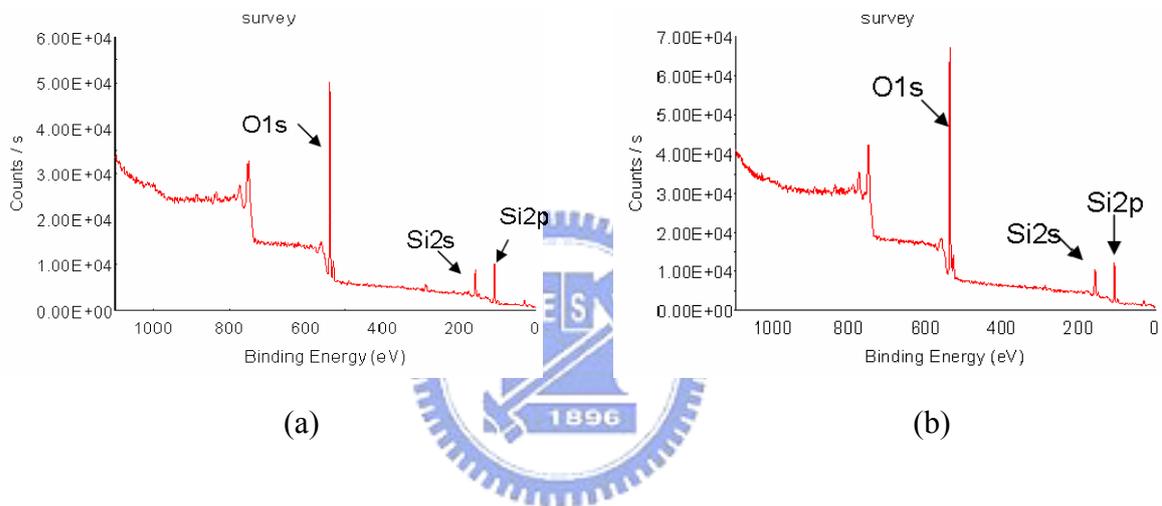
<i>Plasma species</i>	<i>Rms (Å)</i>
Untreatment	3.27
Ar	6.27
N ₂	5.77
O ₂	6.36
N ₂ O	5.33
CH ₄	13.05
CF ₄	22.69

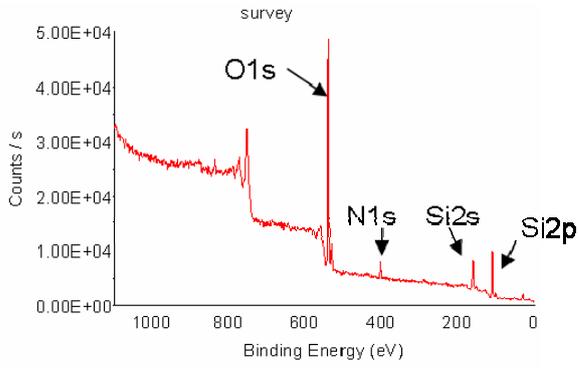
4.2.2 電漿處理對奈米孔洞二氧化矽薄膜對組成化學結構的影響

由於電漿中具有高能量的電子、高轟擊能力的離子及高反應性的自由基，在低溫下即可完成許多化學反應。因此我們將研究經過電漿處理後的奈米孔洞二氧化矽薄膜其化學鍵結的改變。且因電漿可控制其作用僅止於表面，故在此處將分兩部分探討，其一為利用表面分析儀器分析表面鍵結，另一部分將觀察薄膜整體鍵結的變化情形，以確定電漿處理對薄膜組成鍵結所產生的影響。

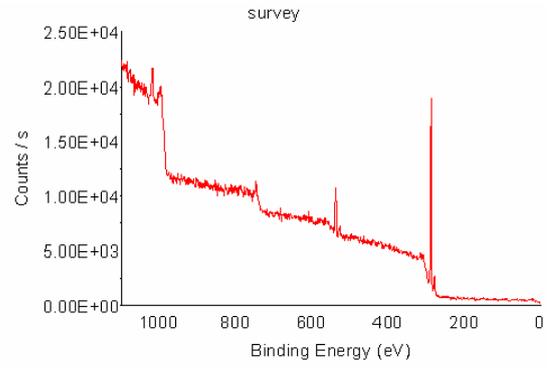
我們利用化學分析電子儀(ESCA)分析薄膜表面鍵結的型態，因為 ESCA 是一種對試片表面特性相當靈敏的分析工具，其分析深度約為 50Å，可觀察薄膜表面僅數奈米厚之鍵結組成。圖 4-10 (a)至(g)分別為未經電漿處理與電漿處理後的奈米孔洞二氧化矽薄膜 ESCA 能譜圖，如圖 4-10 (a)所示，未經電漿處理之薄膜表面可偵測出包括 Si(2p)、Si(2s) 與 O(1s)的訊號。而經過 Ar(圖 4-10 (b))、N₂(圖 4-10 (c))與 O₂(圖 4-10 (d))處理後，其 ESCA 能譜圖並無明顯變化，由於 Ar 與 N₂屬惰性氣體電漿，其電漿作用過程多半為物理性反應，不易於薄膜產生化學變化，因此 ESCA 能譜圖的訊號沒有改變；O₂電漿活性強，雖不為惰性氣體電漿，由文獻資料可預測薄膜中 Si-OH 官能基將會因 O₂電漿處理而進行縮合反應(condensation reaction)【39】，但由於反應過後其薄膜表面鍵結仍為 Si-O-Si 的結構，因此我們無法從 ESCA 能譜圖中發現變化。而在 N₂O 電漿部分，如圖 4-10 (e)所

示，有一明顯的 N1s 的訊號，顯示薄膜表面有氮化物的存在，由於 N₂O 電漿於作用時，最主要的成分為 N₂、O₂、NO 及 O，推測經過電漿處理後表面產生了 SiN_x 的鍵結。經過 CH₄ 電漿處理後的薄膜，如圖 4-10 (f)所示，其 ESCA 能譜圖中的 Si 訊號完全消失，O 的訊號強度相較於處理前亦減少許多，取而代之的是 C1s 訊號非常明顯，可知其表面聚合了一層含碳氧鍵結的碳膜。而圖 4-10 (g)為 CF₄ 電漿處理後的薄膜，其 Si 與 O 的訊號完全消失，只剩下 C1s 與 F1s 的訊號，我們可推斷其表面產生了一層碳氟聚合物【49】。

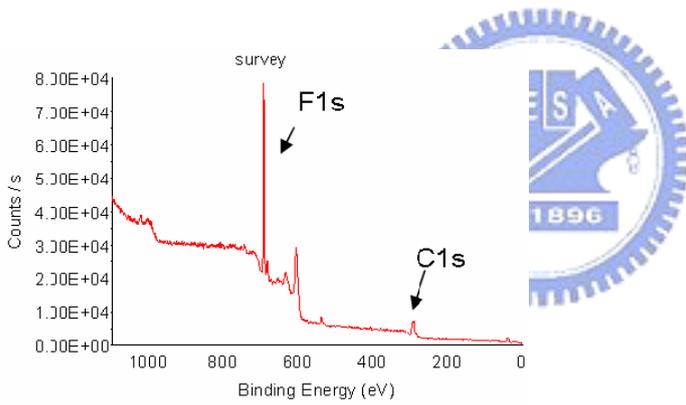




(e)



(f)

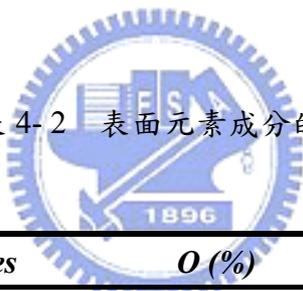


(g)

圖 4-10 (a)未經電漿處理 (b) Ar (c) N₂ (d) O₂ (e) N₂O (f) CH₄ (g) CF₄ 電漿處理後之奈米孔洞二氧化矽薄膜 ESCA 能譜圖。

ESCA 除了鑑定元素鍵結組成外，也可以做定量的分析，比較能譜中各元素光電子訊號峰面積大小，可決定試片表面元素成分的原子濃度。因此，我們分別對未經處理、Ar、N₂與 O₂ 電漿處理後的奈米孔洞二氧化矽薄膜之 ESCA 能譜圖的訊號峰做積分，其結果如表 4-2 所示。表中可看到經過 Ar 與 N₂ 電漿處理後的奈米孔洞二氧化矽薄膜其氧含量有些微上升，這可能是 ESCA 分析時的誤差，一般 ESCA 定量分析會有 1~10%的誤差值，但亦有可能是因為表面緻密化後，Si-O-Si 交聯結構較為完整所引發。此外，根據文獻資料【50】其原因為：電漿處理後的薄膜，表面會殘留許多未反應完全的懸鍵 (dangling bonds)，由於懸鍵的活性極大，當試片與空氣接觸時，其懸鍵會與空氣中的氧分子做反應，因此造成氧含量的提升。而當薄膜經過氧電漿處理後，其表面氧的含量較多，其增加量達 7%，其原因除了上述懸鍵與空氣中的氧分子反應外，也包括在電漿處理過程中氧電漿提供了大量的氧之自由基和薄膜反應。

表 4-2 表面元素成分的原子濃度。



<i>Plasma species</i>	<i>O (%)</i>	<i>Si (%)</i>
Untreatment	57.25	42.75
Ar	59.31	40.69
N ₂	60.79	39.21
O ₂	64.35	35.65

而圖 4-11 為經過電漿處理後的奈米孔洞二氧化矽薄膜 FT-IR 光譜圖，由 FT-IR 光譜圖可知薄膜整體鍵結組成。從圖中我們看到經過 Ar 與 N₂ 電漿處理的奈米孔洞二氧化矽薄膜其 FT-IR 光譜圖僅有 3750 cm⁻¹ Si-OH 訊號強度有些微減弱，這是因為離子轟擊效應破壞了表面的 Si-OH 鍵結，使其強度下降。而 O₂ 與 N₂O 電漿處理後的奈米孔洞二氧化矽薄膜，其 3750 cm⁻¹ Si-OH 訊號強度則顯得較強，這是因為此兩種電漿皆含有氧的自由基，而氧的自由基易與薄膜表面上的鍵結反應形成矽醇基。除此之外大致與未經電漿處理過之薄膜相似，表示薄膜經處理後依舊維持原有的化學鍵結，並無太大改變。其

中，經過 N_2O 電漿處理之薄膜，其 ESCA 能譜圖雖顯示有氮化物產生，但 FT-IR 光譜圖卻沒有改變，表示其電漿作用確實只影響表面而未作用到薄膜整體。而經過 CH_4 電漿處理的薄膜，則在 1380 cm^{-1} 、 1465 cm^{-1} 與 1730 cm^{-1} 出現訊號峰，對照文獻得知其分別代表 $-CH_2$ 及 $-CH_3$ 的變形振動與碳氧雙鍵($C=O$)【51】，而在 $2820\sim 3050\text{ cm}^{-1}$ 亦有一明顯訊號峰，此為 $C-H$ 伸縮振動所形成的訊號峰，由此與 ESCA 能譜圖我們可以判斷當 CH_4 電漿作用時，其分子會沿著孔管擴散進入薄膜內部，與孔壁上的 $Si-OH$ 反應，形成 $Si-CH_x$ 鍵結，並於薄膜形成一層碳氫氧聚合物。而 CF_4 電漿處理後的 FT-IR 光譜圖在 $1200\sim 1700\text{ cm}^{-1}$ 處有非常微弱的訊號峰，此處的訊號峰代表 $C-F_x(X=1,2,3)$ 的紅外線吸收光譜訊號，但訊號不甚明顯，推測可能是 CF_4 電漿剛開始作用時，沿著孔管擴散入薄膜內部，但隨著時間增長，表面形成碳氟聚合物，阻擋了後續的分子繼續滲入薄膜內部。因此雖也有擴散進入薄膜，但並未如 CH_4 如此大量且深入薄膜內部，故其 FT-IR 光譜圖的訊號並不明顯。

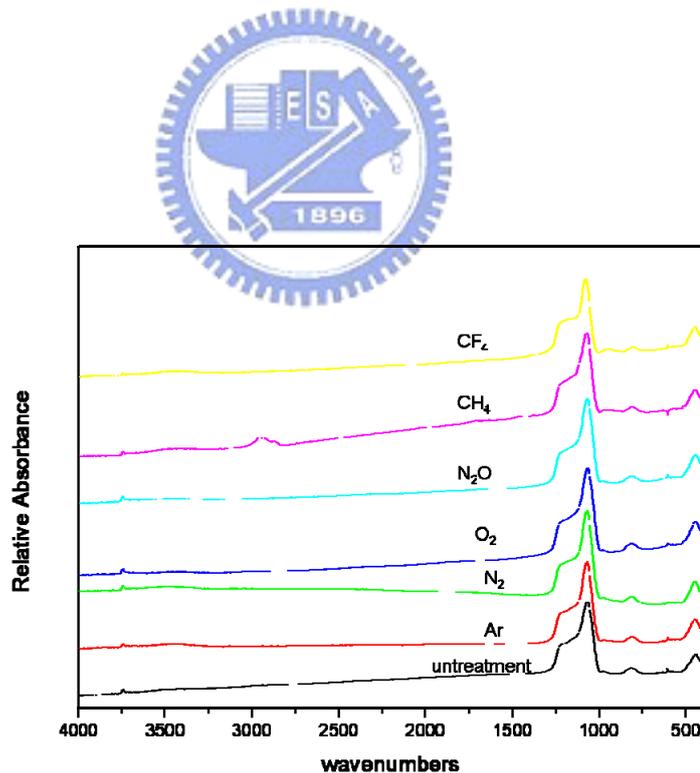


圖 4-11 電漿處理後的奈米孔洞二氧化矽薄膜 FT-IR 光譜圖。

我們亦從水的接觸角測試來看表面化學特性的變化，圖 4-12 (a)至(g)分別為未經電漿處理與電漿處理後的奈米孔洞二氧化矽薄膜與水的接觸角情形。而其平均接觸角則列於表 4-3。在接觸角的量測，約會有五度左右的誤差值，其中 Ar、N₂與 O₂ 電漿處理後的奈米孔洞二氧化矽薄膜之結果與未處理之數值相近，可視為誤差造成。而在 N₂O 電漿處理過程中，雖然其矽醇基會增加，但由於處理後表面生成一層氮化物，提高了薄膜的疏水性，使接觸角變大。而 CH₄ 電漿處理後，薄膜表面富含 Si-CH_x 之鍵結，其鍵結為疏水性官能基，因此接觸角大幅提升至 63.2 度。在 CF₄ 電漿處理方面，表面形成碳氟聚合物，類鐵氟龍結構的薄膜，其為高疏水性的薄膜結構，薄膜的接觸角增加至 88.3 度。CH₄ 與 CF₄ 的電漿處理，均提高了薄膜的疏水化性質，可減少薄膜吸水的情況。

表 4-3 電漿處理後的平均接觸角。

<i>Plasma species</i>	<i>Average Contact Angle (°)</i>
Untreatment	13.4
Ar	17.3
N ₂	15.8
O ₂	12.4
N ₂ O	21.2
CH ₄	63.2
CF ₄	88.3

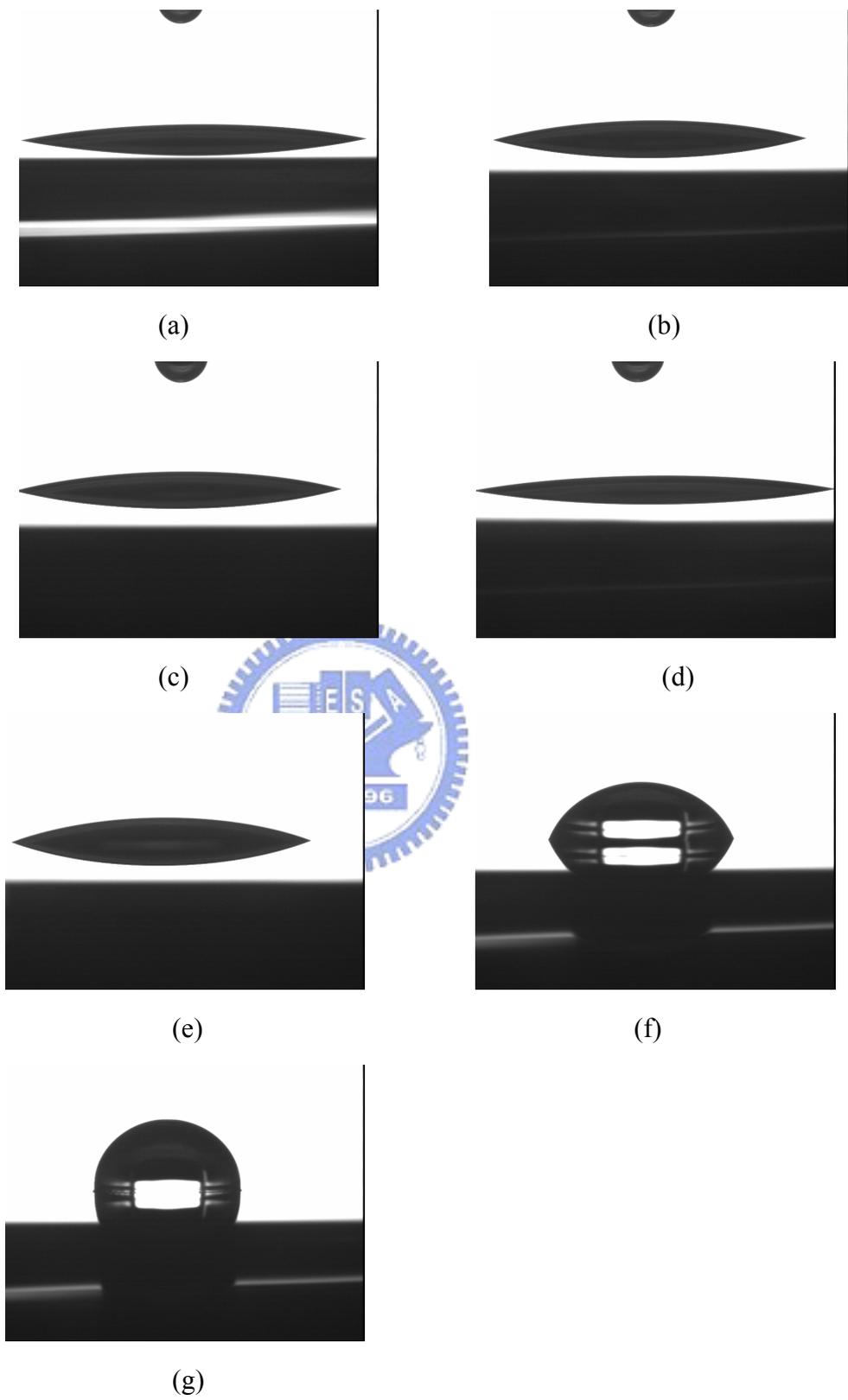


圖 4-12 (a)未經電漿處理 (b) Ar (c) N₂ (d) O₂ (e) N₂O (f) CH₄ (g) CF₄ 電漿處理後之奈米孔洞二氧化矽薄膜與水之接觸角。

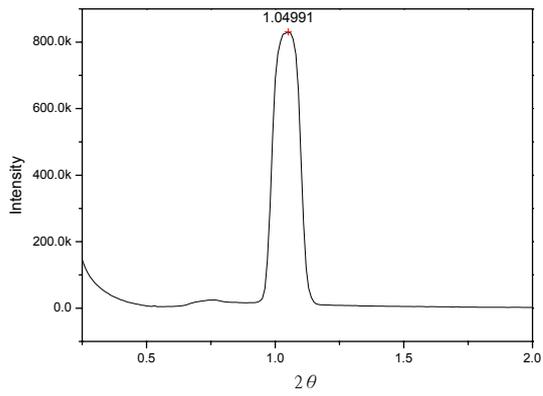
4.2.3 電漿處理對奈米孔洞二氧化矽薄膜結構與機械性質的影響

在本節中，我們將利用低掠角 X 光繞射圖判斷經過電漿處理後的薄膜，其內部孔洞的高規則性排列是否遭受到破壞。圖 4-13(a)至(g)分別為未經電漿處理與電漿處理後的奈米孔洞二氧化矽薄膜之 X 光繞射圖。由低掠角 X 光繞射圖可看出，經過 Ar 電漿處理之奈米孔洞二氧化矽薄膜於 $2\theta = 1.04^\circ$ 有一(100)繞射峰，雖然其強度較未處理之奈米孔洞二氧化矽薄膜弱，但仍十分明顯，表示薄膜中孔洞依舊具有高度規則性的排列，而 N_2 電漿處理的奈米孔洞二氧化矽薄膜亦同，其有一明顯的(100)繞射峰在 $2\theta = 1.02^\circ$ 出現。

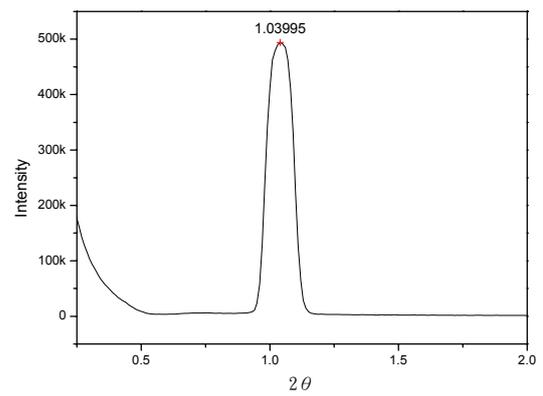
經過氧電漿處理的奈米孔洞二氧化矽，其 X 光繞射圖，如圖 4-13(d)所示，我們可以發現其繞射峰位於 $2\theta = 1.28^\circ$ ，經由布拉格定律計算，求得孔洞縱向的平面間距為 68.9 Å，有大約 17% 的薄膜收縮，可能是因為氧電漿的強氧化性質造成矽醇基的縮合，且電漿上的物理性轟擊效應導致孔洞結構的崩塌而產生較大的收縮，由圖中我們亦可看出訊號強度大量減弱，且訊號峰變寬表示其孔洞排列之規則性減低。

而 N_2O 電漿處理後的薄膜， $2\theta = 1.08^\circ$ 有一(100)繞射峰，其訊號峰也有往高角度位移的趨勢，原因在於 N_2O 電漿作用時，會解離產生 N_2 、 O_2 、 NO 及 O ，亦有使薄膜行縮合反應的效果，也會使薄膜體積收縮，且其訊號強度減弱且訊號峰相對變寬，顯示高規則性的孔洞排列結構已受到破壞，造成此現象的原因為離子轟擊試片表面，進而破壞薄膜的孔洞結構。

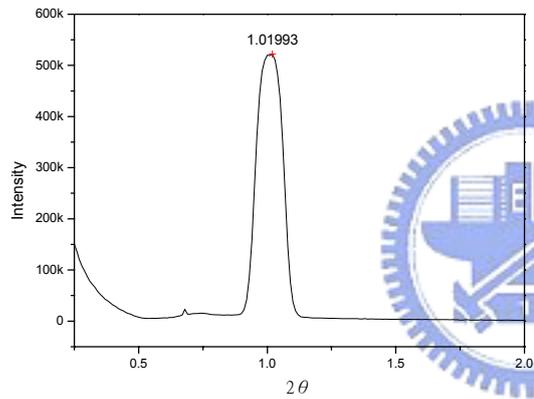
而經過 CH_4 與 CF_4 電漿處理後的薄膜，其訊號峰出現的位置均為 0.99° ，而其亦有訊號強度減弱且訊號峰相對變寬的情形，推測除了離子轟擊的物理性因素外，由前一節的結果可知當 CH_4 與 CF_4 電漿作用時，粒子會擴散進入薄膜內部，因此推測氣體滲入孔洞內而先行與孔壁發生反應，造成孔洞尺寸及形狀改變，降低了薄膜孔洞排列的規則度。



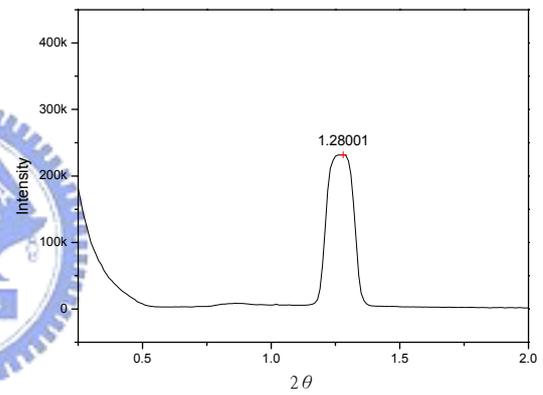
(a)



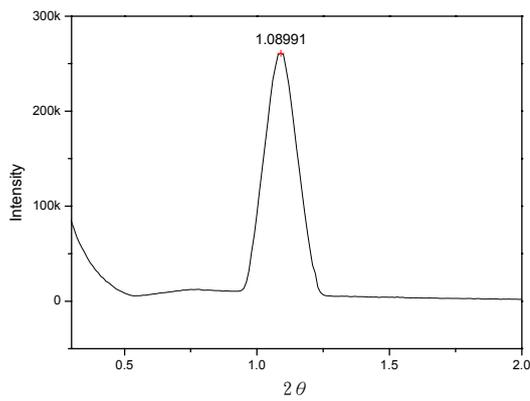
(b)



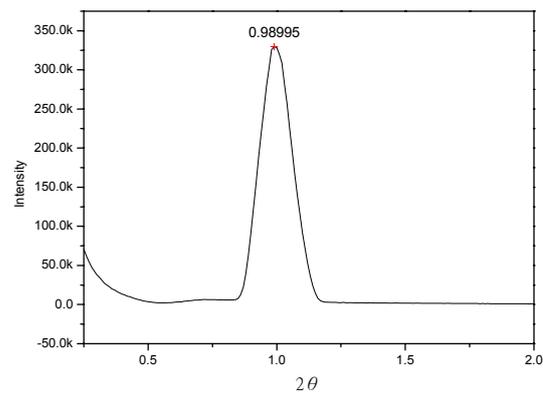
(c)



(d)



(e)



(f)

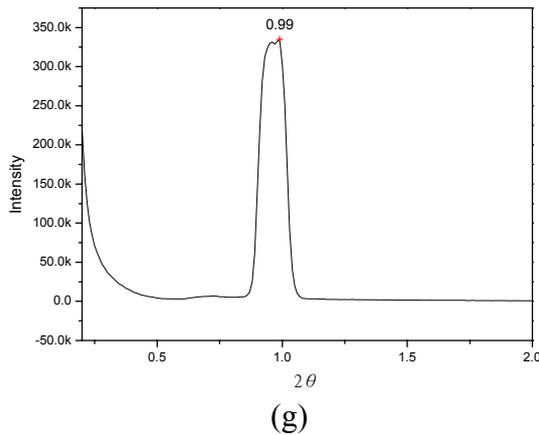


圖 4-13 (a)未經電漿處理 (b) Ar (c) N₂ (d) O₂ (e) N₂O (f) CH₄ (g) CF₄ 電漿處理後之奈米孔洞二氧化矽薄膜 X 光繞射圖。

我們亦利用奈米壓痕儀(nanoindenter)量測經電漿處理後的奈米孔洞二氧化矽薄膜的彈性係數及硬度，其結果如表 4-4。其中，經過 Ar、N₂、O₂ 與 N₂O 電漿處理的奈米孔洞二氧化矽薄膜其機械性質皆有強化的現象，可能原因為電漿處理的離子轟擊效應，在薄膜表面形成了一層結構較緻密的薄膜，且使得薄膜整體的孔隙率下降，加強了薄膜的機械性質。而 O₂ 與 N₂O 的機械強度又高於 Ar 與 N₂，推測其原因與薄膜中的官能基彼此間進行縮合反應，形成更為緻密的結構，因此薄膜有更好的硬度與彈性係數。而經過 CH₄ 電漿處理後的薄膜，其硬度些微下降：雖然甲烷氣體沿著孔管擴散進入薄膜內部，並與孔壁上的官能基發生反應，促使薄膜孔隙率下降，使薄膜結構趨向緻密，本因提高薄膜之機械強度，但由 X 光繞射圖可得知，薄膜內的規則性孔洞排列已被破壞，雙方面的效應相抵導致薄膜機械強度下降。在 CF₄ 電漿部分，由於表面因聚合所形成的碳氟膜其機械強度本就不佳，而如同 CH₄ 電漿處理後的薄膜其薄膜內部的規則性孔洞排列亦被嚴重破壞，因此其薄膜之機械強度劣化的更加嚴重。

表 4-4 電漿處理後的奈米孔洞二氧化矽薄膜的彈性係數及硬度。

<i>Plasma species</i>	<i>Elastic modulus (GPa)</i>	<i>Hardness (GPa)</i>
Untreatment	12.89	0.97
Ar	12.83	1.01
N ₂	12.80	1.00
O ₂	13.38	1.03
N ₂ O	13.39	1.15
CH ₄	12.31	0.91
CF ₄	12.01	0.86

4.2.4 電漿處理對奈米孔洞二氧化矽薄膜介電特性的影響

經過電漿處理後的奈米孔洞二氧化矽薄膜，由於薄膜孔隙率、結構與化性等的改變，導致其介電係數與漏電流的變化，如表 4-5 顯示經過電漿處理後奈米孔洞二氧化矽薄膜其介電常數值均上升，原因在於經過電漿處理後，離子轟擊效應造成奈米孔洞二氧化矽中的孔洞崩壞，導致薄膜密度上升，介電常數值也隨之增加。其中，Ar、N₂、O₂ 與 N₂O 電漿處理後之薄膜其孔隙率降低約 5%(詳細將於下節討論)，其介電常數值也都增加約 0.25。而在 CH₄ 電漿部分，其介電常數增加值為 0.46，推測原因為 CH₄ 電漿作用時，電漿中含有甲基的自由基，甲基沿著孔管擴散並與矽醇基產生置換反應，使得孔隙率大幅下降，且由前面所述我們知道電漿作用後，薄膜表面有一層碳膜存在，也會提高薄膜的介電常數值。奈米孔洞二氧化矽薄膜經過 CF₄ 電漿處理後，表面上形成一層碳氟膜，亦使得其介電常數值上升。

表 4-5 電漿處理後的奈米孔洞二氧化矽薄膜介電係數。

<i>Plasma species</i>	<i>Dielectric Constant</i>
Untreatment	2.61
Ar	2.85
N ₂	2.87
O ₂	2.88
N ₂ O	2.85
CH ₄	3.07
CF ₄	2.95

而表 4-6 為電漿處理後的奈米孔洞二氧化矽薄膜漏電流值(在 2 MV/cm 電場強度下)，其中 Ar 與 N₂ 電漿處理後的奈米孔洞二氧化矽薄膜其漏電流值為 2.84×10^{-6} A/cm² 與 1.51×10^{-6} A/cm²，相較於未電漿處理的薄膜僅些微上升，可能是電漿處理造成薄膜表面粗糙度上升，導致漏電流值增加。而在 O₂ 電漿處理後的奈米孔洞二氧化矽薄膜，漏電流值到達 2.15×10^{-5} A/cm²，由文獻中可知氧電漿處理後將導致許多懸鍵與殘餘井 (residual traps) 的生成【39】，此結果將會劣化薄膜品質並使薄膜的漏電流值大量上升。而在 N₂O 電漿處理方面漏電流值約為 7.04×10^{-6} A/cm²。我們可以發現經過 CH₄ 電漿處理的奈米孔洞二氧化矽薄膜其漏電流值減少，其值為 8×10^{-7} A/cm²，原因為電漿中甲基的自由基沿著孔管擴散並與矽醇基產生置換反應，減少了薄膜內孔道矽醇基的極化位置 (polarization site)，降低薄膜的漏電流值。而 CF₄ 電漿部分，由於 CF₄ 是氧化矽乾蝕刻製程的電漿之一，在電漿環境中，碳氟氣體會分解而產生具高度反應性的氟自由基，這些自由基在蝕刻二氧化矽時，會取代氧而與矽反應形成具揮發性的四氟化矽(tetrafluoride) 並將氧脫離出來。因此電漿作用時可能因蝕刻反應而破壞了薄膜內部的性質，造成漏電流值的上升。

表 4-6 電漿處理後的奈米孔洞二氧化矽薄膜漏電流值(在 2 MV/cm 電場強度下)。

<i>Plasma species</i>	<i>Leakage Current Density ($10^{-6} A/cm^2$)</i>
Untreatment	1.09
Ar	2.84
N ₂	1.51
O ₂	21.5
N ₂ O	7.04
CH ₄	0.80
CF ₄	49.8

4.2.5 奈米孔洞二氧化矽薄膜與氮化鋇的附著力

由於進行後續銅鑲嵌製程需先沉積上一層擴散阻障層，低介電常數材料與阻障層金屬間的附著性質也是非常的重要，有些低介電常數材料與阻障層的附著力不佳，常使得化學機械研磨過程中發生剝離或變形的情形，進而導致製程的失敗。而目前業界多使用氮化鋇作為擴散阻障層，因此在此節我們將探討奈米孔洞二氧化矽薄膜與氮化鋇的附著力是否因電漿處理而有所改變。

我們利用真空濺鍍系統在 10^{-8} torr 的真空條件下，濺鍍一層 20 nm 厚的氮化鋇薄膜，於奈米孔洞二氧化矽薄膜之上，並經由薄膜附著力測試系統(Adhesion tester ROMULUS III)測量薄膜之附著力。Adhesion tester ROMULUS III 係為電腦控制，具半自動量測功能，藉由一破裂點測試平台與施力系統提供試片一 0~100 kg 向下之拉力，經由電腦量測薄膜之最大附著力。

如表4-7所示，奈米孔洞二氧化矽薄膜與氮化鋇的附著力為 29.09 kg/cm^2 ，經過 Ar、N₂ 與 O₂ 電漿處理後，其附著力略為下降，其可能原因為電漿處理造成表面粗糙度上升，因此降低了薄膜附著力。而 N₂O 電漿處理後的奈米孔洞二氧化矽薄膜其與氮化鋇的附著力則小幅上升，推測由於 N₂O 電漿處理導致薄膜表面形成一層氮化物，增強了氮化鋇與薄膜間的鍵結強度，使其附著力提高。而經過 CH₄ 與 CF₄ 電漿處理之薄膜，其附著力則顯

著下降，由於薄膜表面覆蓋一層因電漿處理所產生的碳氧與碳氟聚合物，推測此聚合物與奈米孔洞二氧化矽薄膜的鍵結並不穩定，而氮化鈮薄膜沉積會與此聚合物產生鍵結，當進行附着力測試時，其分離介面為奈米孔洞二氧化矽薄膜與聚合物，造成附着力下降。

表 4-7 電漿處理後的奈米孔洞二氧化矽薄膜與氮化鈮之附着力。

<i>Plasma species</i>	<i>Adhesion (kg/cm²)</i>
Untreatment	29.09
Ar	27.85
N ₂	28.28
O ₂	27.81
N ₂ O	31.45
CH ₄	10.89
CF ₄	7.88

4.2.6 結論

由於奈米孔洞二氧化矽薄膜經過 CH₄ 與 CF₄ 電漿處理後，雖然提高了薄膜的疏水性，但其表面粗糙度過大、機械性質劣化、介電常數增加值過大且與目前業界最常用之擴散阻障層氮化鈮薄膜的附着力極差，顯示其與後續金屬製程整合力不佳，不適宜應用於半導體製程中。

薄膜經 Ar、N₂、O₂ 與 N₂O 電漿處理後，由於結構趨向緻密，導致機械強度增強，對於介電薄膜應付金屬疊層與化學機械研磨有很大的幫助。而處理後的薄膜其粗糙度僅些微上升，不超過 10Å，依舊維持著一定的平坦度。而 N₂O 電漿處理後，由於表面的化學成分改變，增加奈米孔洞二氧化矽薄膜與氮化鈮的附着力，Ar、N₂ 與 O₂ 電漿處理後之薄膜，其附着力表現稍差，但並不影響其後續整合的表現。而雖其介電特性經電漿處理後有些微劣化之情形，但亦在可接受之範圍內。因此，為了符合製程所需，我們選擇了 Ar、N₂、O₂、N₂O 做為後續孔洞封合測試的電漿種類。

4.3 孔洞封合測試

由於高孔隙率的關係，奈米孔洞二氧化矽衍生出許多製程上的問題，增加實際導入生產製程上的困難，如吸水性、蝕刻氣體滲入孔洞、以及銅鑲嵌結構製程中，氣體前驅物分子可能經由孔洞滲透擴散至介電層中，由於前驅物中含有金屬組成，金屬原子一旦進入介電層，將會嚴重劣化材料的介電性質。因此，我們嘗試將開孔性薄膜表面的孔洞再次封合，來減少後續製程上所衍發的問題。本節將討論經過電漿處理後的奈米孔洞二氧化矽薄膜其孔洞封合的程度，我們將利用歐傑電子能譜儀與穿透式電子顯微鏡等儀器來證明。

4.3.1 折射率與膜厚的改變

根據 Dale-Gladstone 關係式： $\rho = (n-1)/0.209$ 【47】，其中 ρ 為密度、 n 為薄膜折射率，由此關係式我們可以利用折射率算出孔洞性二氧化矽薄膜的密度。從式中我們可以得知，當薄膜擁有較高的折射率時，其緻密化的程度也相對提高。而在電漿處理的過程中，離子轟擊的效應可能造成奈米孔洞二氧化矽薄膜的緻密化同時亦會發生蝕刻反應，導致薄膜在折射率(n)與厚度(d)方面的改變。在孔洞性材料中，厚度的改變並不意味著蝕刻的反應，亦可能代表薄膜緻密度的改變，因此我們從電漿處理前後的折射率與厚度乘積之改變($\Delta(nd)$)來判斷孔洞封合的程度。當 $\Delta(nd)$ 大幅下降，而 n 值僅些微上升代表此處理的孔洞封合效果不佳，其蝕刻反應的程度遠大於緻密化的作用。

圖 4-14 為經過 Ar、N₂、O₂、N₂O 電漿處理後的奈米孔洞二氧化矽薄膜的折射率與孔隙率，經過 Ar 電漿處理後的奈米孔洞二氧化矽薄膜其折射率為 1.288，換算成孔隙率為 37%，而 N₂ 電漿處理後折射率為 1.290，換算成孔隙率也約為 37%，大約減少了 5%，造成此原因是因為電漿作用時離子轟擊的效應造成表面孔洞的崩壞，使薄膜結構變得緻密，降低了孔隙率。而在 O₂ 電漿處理，薄膜折射率為 1.296，孔隙率為 35%，其孔隙率比前兩種電漿要低的原因在於氧電漿除了離子轟擊效應外，亦有使薄膜產生縮合反應的

效果，導致薄膜收縮，降低孔隙率。N₂O 電漿處理後，折射率上升至 1.293，換算成孔隙率為 36%，原因同氧電漿，不過其縮合程度較輕微。

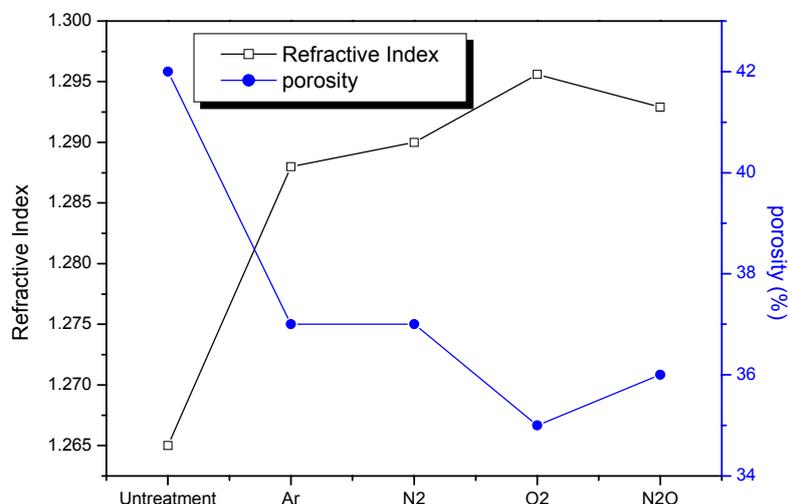


圖 4-14 電漿處理後的奈米孔洞二氧化矽薄膜的折射率與孔隙率。

而表 4-8 為經過 Ar、N₂、O₂、N₂O 電漿處理的奈米孔洞二氧化矽薄膜的 Δn 與 $\Delta(n \times d)$ 之值。如文獻上所示【50】，其所使用的低介電係數材料為高分子聚合物，由於氧電漿對於高分子聚合物來說是一個蝕刻反應，在文獻中使用氧電漿做處理之數據為 $\Delta n = 0.009$ ，而 $\Delta(n \times d) = 162.21$ ，由折射率的增加量可知其厚度減少程度嚴重，很明顯的此處理蝕刻反應遠大於緻密化的作用。而在文獻中亦證明，使用蝕刻性氣體做處理對於孔洞的封合效果有限，很難完全封合，因此慎選電漿種類對於孔洞封合是一個很重要的步驟。

我們可以發現四種電漿處理後的 $\Delta(n \times d)$ 值在 30 至 36 之間，且 Δn 值都大於 0.02，對照文獻上的數據，代表此四種電漿對於奈米孔洞二氧化矽薄膜並非蝕刻性的電漿，其作用都是緻密化的程度大於蝕刻的反應。因此使用這四種電漿處理對奈米孔洞二氧化矽做孔洞封合的測試，應可得到不錯的效果。

表 4-8 電漿處理的奈米孔洞二氧化矽薄膜的 Δn 與 $\Delta(n \times d)$ 之值。

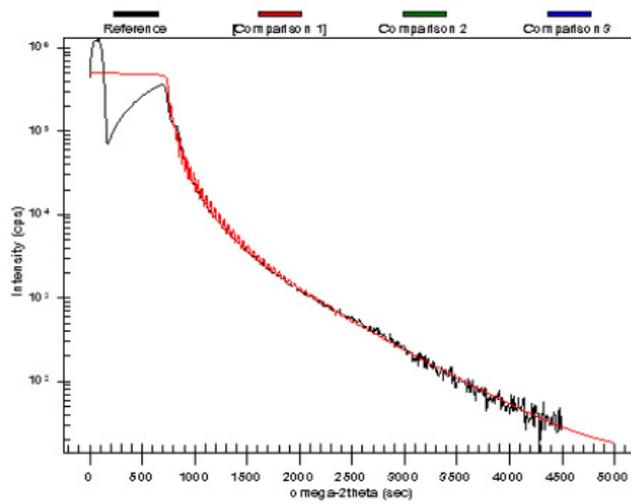
<i>Plasma species</i>	Δn	$\Delta(n \times d)$
Ar	0.0222	35.937
N ₂	0.0241	30.948
O ₂	0.0302	35.486
N ₂ O	0.0275	33.057

4.3.2 X-ray 反射率分析

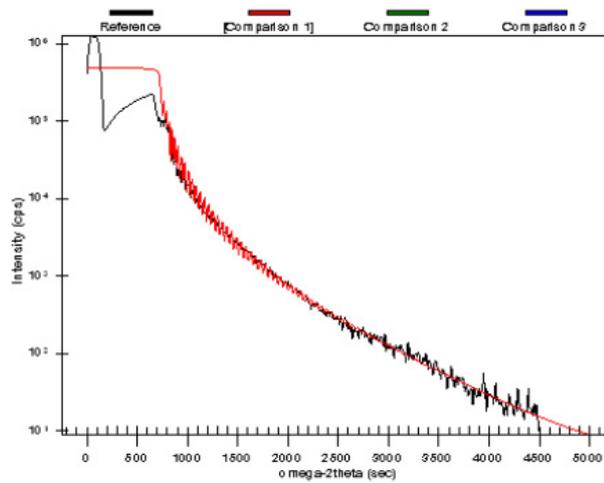
我們利用 X-ray 反射率分析，來量測電漿處理後的奈米孔洞二氧化矽薄膜其密度與厚度的改變，圖 4-15 為經過電漿處理的奈米孔洞二氧化矽薄膜其 X-ray 反射圖形經過程式的資料擬合所得的結果，將數據整理後如表 4-9 所示，其密度百分比是以緻密的二氧化矽密度值(2.19 g/cm³)【47】做為基準。我們可以發現經過電漿處理後的薄膜，其薄膜密度可以為兩部分，第一層為表面層，第二層則介於表面層與矽晶圓中間。我們先看第二層的部份，其密度百分比均在 62%~66%間。根據上節所述之 Dale-Gladstone 關係式： $\rho = (n-1)/0.209$ ，我們可以利用折射率概略推算整個薄膜的密度，我們以 N₂ 電漿之折射率 1.290 做計算，推算出密度 1.39 g/cm³，與緻密的二氧化矽密度值約為 63.47%，與擬合的結果相當接近。而表面第一層的密度高達 95%，而其厚度非常薄，大約只有 3~4 nm，證明電漿作用後的奈米孔洞二氧化矽薄膜表面確實有一層很薄的緻密層的存在，且其薄膜本體亦保持高孔隙率的性質。

表 4-9 X-ray 反射圖形經過程式的資料擬合之密度與厚度值。

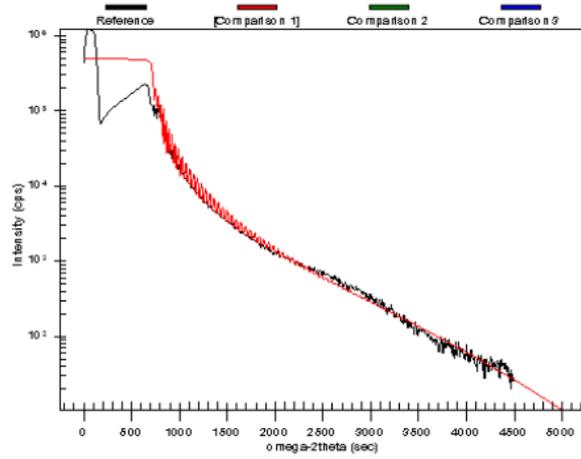
<i>Plasma species</i>	<i>First layer</i>		<i>Second layer</i>	
	<i>Thickness(Å)</i>	<i>Density (%)</i>	<i>Thickness(Å)</i>	<i>Density(%)</i>
Ar	38.62	95.36	2571.23	65.33
N ₂	39.94	96.01	2614.75	64.65
O ₂	37.38	95.63	2578.28	62.85
N ₂ O	34.67	95.21	2598.89	63.71



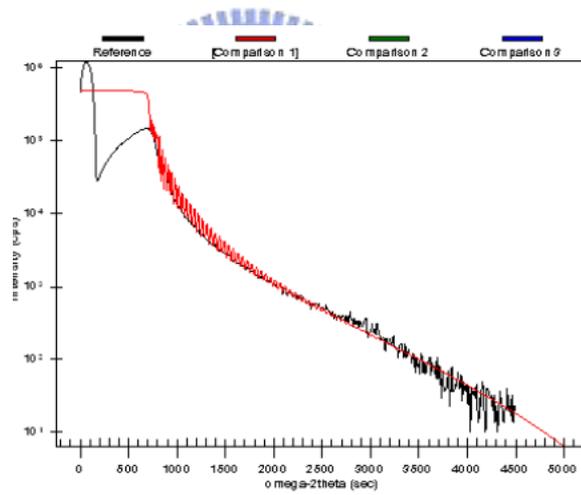
(a)



(b)



(c)



(d)

圖 4-15 (a) Ar (b) N₂ (c) O₂ (d) N₂O 電漿處理的奈米孔洞二氧化矽薄膜其 X-ray 反射圖形資料擬合報告。

4.3.3 熱脫附游離質譜儀吸水測試

由 4.1.3 可知煅燒後的奈米孔洞二氧化矽薄膜中存有大量的矽醇基，極易與環境中的水分子形成氫鍵，水分子為一極性分子，其介電常數高達 78，一旦吸附於薄膜之中便會造成電性退化而導致介電常數及漏電流之升高。由文獻可知，經過電漿處理後，由於表層結構的改變，水氣無法藉由孔管滲入薄膜內部，因此我們藉由熱脫附質譜儀中的水氣脫附量來了解處理前後薄膜吸水情形。我們將電漿處理前與處理後的試片，靜置於大氣中 14 天，而為了排除薄膜側壁孔洞未封合之影響，我們利用 PE-CVD 沉積一層 300 nm 緻密的氧化矽薄膜於奈米孔洞二氧化矽薄膜之上，亦置於相同環境中做為比較。

如前面所述水氣吸附方式可區分為：100°C 的脫附訊號來自以偶極-偶極力為主的物理性吸附水分子；220°C 的脫附訊號來自以微弱氫鍵與矽醇基作用的水分子；350°C 的脫附訊號來自縮合反應副產物的水分子。因此我們可以觀察 0~400°C 之間訊號的強弱得知吸水的多寡。

如圖 4-16 所示，由熱脫附儀的曲線可以發現未處理的奈米孔洞二氧化矽薄膜脫附出大量的水氣，但經過電漿處理後，各溫度下水氣訊號峰的強度皆明顯降低；表示未處理之薄膜的吸水狀況遠比電漿處理後嚴重，而經過電漿處理後的奈米孔洞二氧化矽薄膜吸附水氣的情形改善許多。而且電漿處理後的薄膜，其水氣峰的強度約與有沉積一層緻密的氧化矽薄膜的奈米孔洞二氧化矽薄膜一樣強，主要原因是因為經過電漿處理後，孔洞封合導致水氣無法沿孔管擴散進入吸附在孔壁上，所脫附出來的水氣主要來自薄膜表面所吸附的水氣，因此其水氣脫附量會與表面覆蓋緻密氧化矽薄膜的奈米孔洞二氧化矽薄膜相近。其中以 Ar 電漿的表現最好，我們可以發現不管是在物理吸附區亦或是縮合反應區，其水氣訊號峰強度均較未處理之薄膜大幅減少，因此我們可以推測，Ar 電漿不僅將表面孔洞封合，同時亦將薄膜表面鈍化(passivation)，增加了薄膜性質的穩定性。

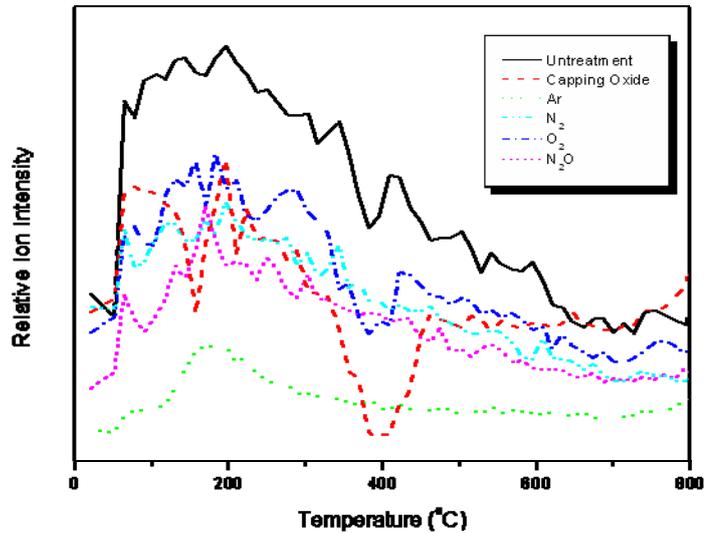


圖 4-16 電漿處理後的熱脫附質譜圖。

4.3.4 歐傑電子能譜儀縱深分析

為了了解電漿處理後的奈米孔洞二氧化矽薄膜是否能抵抗後續金屬製程的擴散，我們將電漿處理前後的奈米孔洞二氧化矽薄膜利用多功能真空濺鍍系統，鍍上 20 nm 氮化鈮，再沉積上 100 nm 銅，我們利用 SEM 斷面圖觀察其堆疊情形，如圖 4-17 所示。接著置於 450°C 真空退火爐管中退火 30 分鐘。之後利用歐傑電子能譜儀的縱深分析，觀察銅原子與鈮原子的擴散情形，以確定孔洞封合的效果。

在進行歐傑電子縱深成分分佈分析時，縱深成分分佈曲線上之任何微小區間的實際原子濃度分佈都會受到擴寬。在未達實際界面位置時，基質元素的歐傑電子訊號已逐漸上升，這是因為入射離子在植入試片的內層時，試片中的原子因入射離子的衝撞及隨後自身相互的碰撞而產生了移位，這種現象稱之為離子混合(ion mixing)。因此，在一個與基質完全沒有交互擴散反應的薄膜試片之歐傑縱深成分分佈圖中，薄膜元素的縱深分佈曲線在界面位置並非是一垂直陡降的曲線，而是呈現緩降的形狀。

圖 4-18 為未經電漿處理後的奈米孔洞二氧化矽薄膜，沉積了 TaN 與 Cu 後經過 450°C

退火 30 分鐘的歐傑縱深成分分佈圖。我們可以發現在此退火條件下，Ta 曲線並非如高斯曲線緩慢下降，而是帶有一不規則的尾巴往奈米孔洞二氧化矽薄膜延伸，明顯的向下擴散進入奈米孔洞二氧化矽薄膜內，在此製程條件下 Ta 將會劣化奈米孔洞二氧化矽薄膜的性質。

而我們將經過 O₂ 電漿處理的奈米孔洞二氧化矽薄膜，利用一樣的沉積條件與退火溫度及時間，去做歐傑縱深成分分析，得到的結果如圖 4-19 所示。由圖中我們可以觀察到在 Cu/Ta 與 Ta/SiO₂ 的界面，不管是 Cu、Ta 與 Si 之原子濃度，都呈現高斯曲線的分佈，因此雖然各元素的濃度曲線彼此有重疊，但應為離子混合效應所致。

圖 4-20 為 N₂ 電漿處理後，同樣經過金屬薄膜沉積與退火後的歐傑縱深成分分佈圖。我們同樣可以發現，在 Ta/SiO₂ 的界面處，Si 呈現高斯曲線上升，而 Ta 的下降曲線亦如同高斯曲線，表示 Ta 並無擴散進入奈米孔洞二氧化矽薄膜中，因此我們可以斷定經過電漿處理之奈米孔洞二氧化矽薄膜，確實能將薄膜表面孔洞封合，阻擋後續金屬製程中，金屬原子的擴散行為。

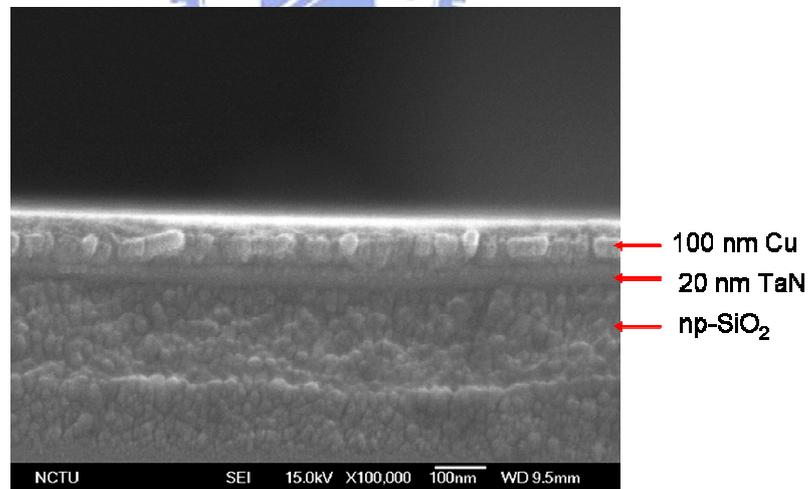


圖 4-17 奈米孔洞二氧化矽薄膜沉積氮化鉭與銅的 SEM 斷面圖。

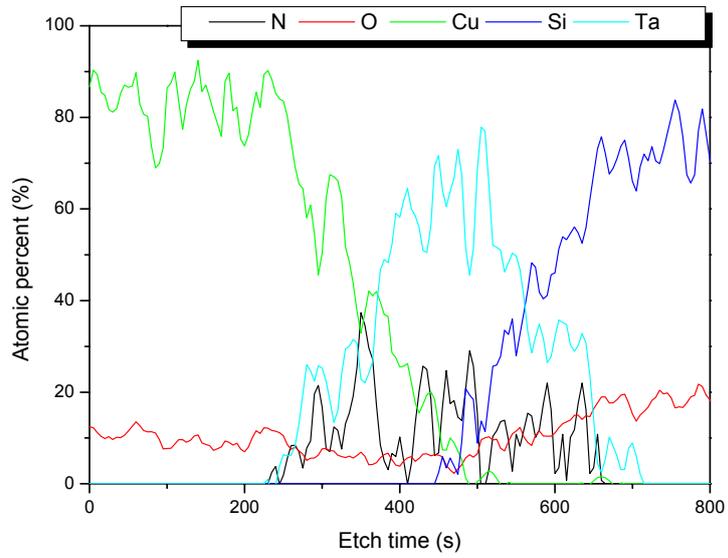


圖 4-18 Cu/TaN/奈米孔洞二氧化矽薄膜經退火後之歐傑縱深成分分佈圖。

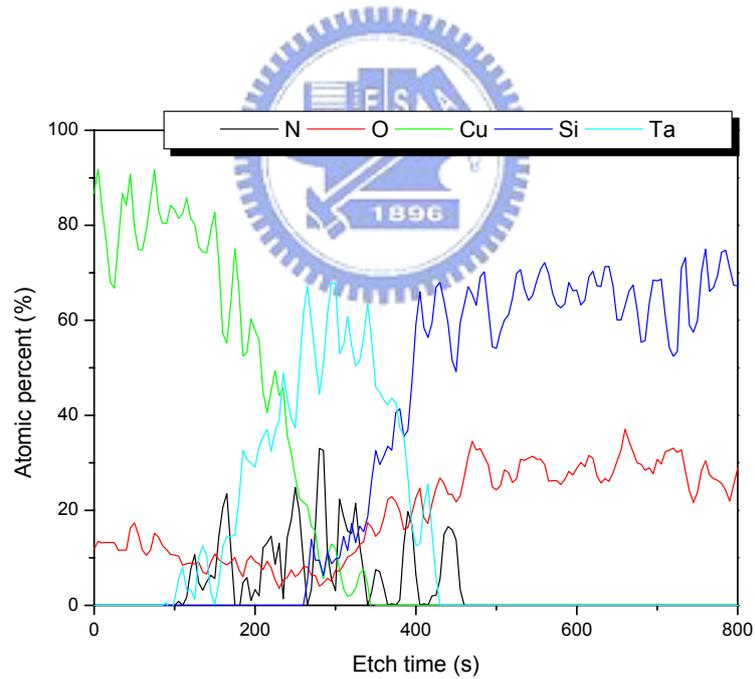


圖 4-19 Cu/TaN/氧電漿處理後之奈米孔洞二氧化矽薄膜經退火後之歐傑縱深成分分佈圖。

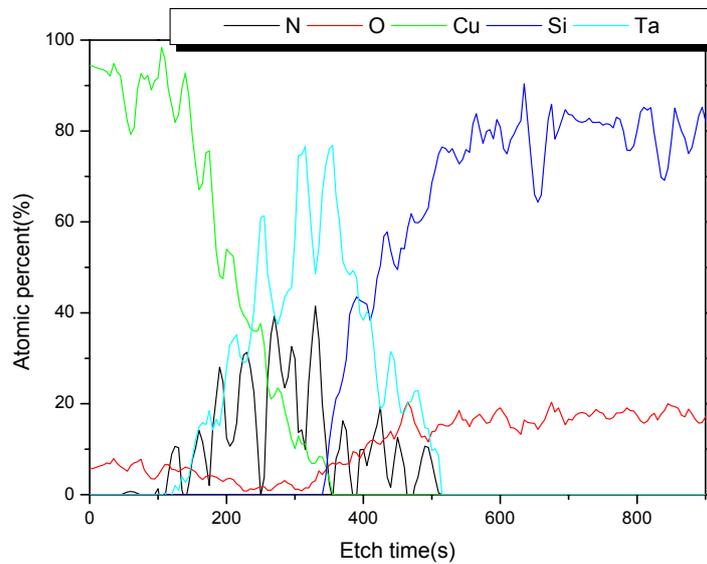


圖 4-20 Cu/TaN/氮電漿處理後之奈米孔洞二氧化矽薄膜經退火後之歐傑縱深成分分佈圖。



4.3.5 穿透式電子顯微鏡圖像

隨著半導體製程技術往下推進到 100 nm 以下之後，部分製程對 CVD 薄膜的要求，將超越現有設備與技術所能提供的能力。因此，可以達到超薄、厚度均勻且階梯覆蓋性極佳的 ALCVD 技術，將成為新一代的 CVD 製程。為了因應未來製程的需求，我們亦針對經過電漿處理的奈米孔洞二氧化矽薄膜是否可抵抗 ALCVD 製程中金屬前驅物的擴散做探討。

我們將未做電漿處理與做過 Ar 與 O₂ 電漿處理的奈米孔洞二氧化矽薄膜，利用電漿輔助原子層沉積法沉積氮化鉭，其沉積步驟如圖 4-21，將基板加熱至 300°C，成膜所使用之金屬前驅物為 TaCl₅ 並導入電漿進行反應，重複 200 個 cycle。經過真空退火後，利用穿透式電子顯微鏡觀察 Ta 是否有滲入薄膜的情形。

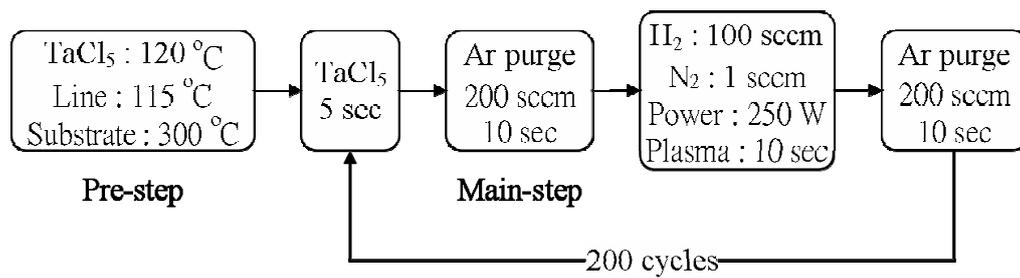


圖 4-21 電漿輔助原子層沉積法沉積氮化鉭製程步驟。

由於原子量小的元素對電子散射的能力較弱，電子穿透能力較強，因此影像之對比度相對較低；而重金屬因為有較大的原子量，對於電子之散射能力較大，電子不易透過，故其影像對比較強。

圖 4-22 為未經過電漿處理的奈米孔洞二氧化矽薄膜堆疊上 ALCVD-TaN_x 的 TEM 影像。由於 Ta 的原子量為 180，屬於重金屬，因此圖像中呈現明顯對比的黑色區域為 TaN_x，約有 4 nm 厚。但我們可以觀察到 TaN_x 與奈米孔洞二氧化矽沒有明顯的介面，在黑色區域下方有一段過渡層，顯示 Ta 已沿著孔管擴散進入奈米孔洞二氧化矽薄膜內部，此過渡層厚度約有 8 nm。

如圖 4-23 所示，我們可以看到經過氧電漿處理的奈米孔洞二氧化矽薄膜與 ALCVD-TaN_x 之間有一層不同於上下兩層的過渡區存在，推測為奈米孔洞二氧化矽薄膜經過氧電漿處理後，由於離子轟擊效應所形成的緻密層，其厚度約為 9 nm，而我們也可以觀察到 TaN_x 介面較明顯，顯示 Ta 擴散情形改善。

但由於氧電漿作用時，可能會沉積氧化物，為了避免這層緻密的氧化層可能為氧電漿所沉積，我們亦觀察了利用惰性氣體電漿：Ar 電漿處理後的奈米孔洞二氧化矽薄膜沉積上 ALCVD-TaN_x 的情形，以排除這個可能性。如圖 4-24，我們可以發現在奈米孔洞二氧化矽薄膜與 ALCVD-TaN_x 之間亦有一段過渡區存在，證明了電漿的離子轟擊效應的確可以使多孔性的表面孔洞崩壞，形成一層薄且結構較緻密的薄膜。

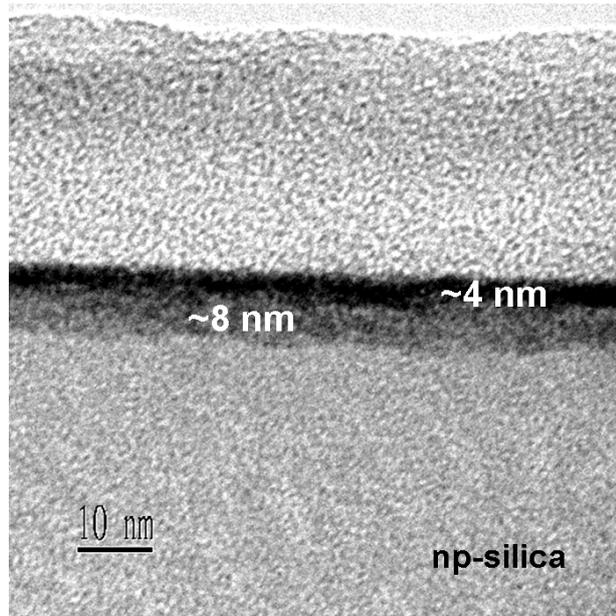


圖 4- 22 奈米孔洞二氧化矽薄膜沉積 ALD-TaNX 之穿透式電子顯微鏡影像。

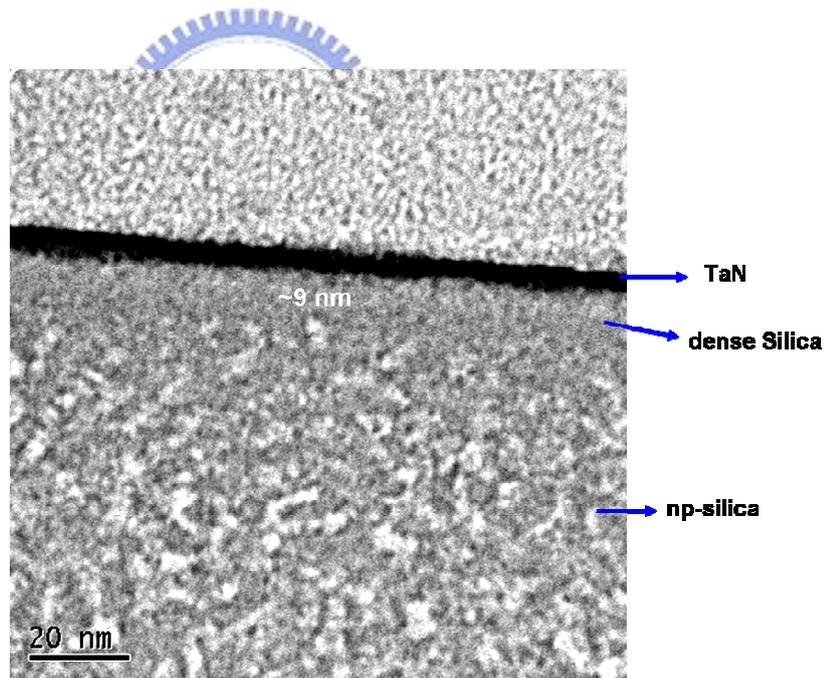


圖 4- 23 氧電漿處理之奈米孔洞二氧化矽薄膜沉積 ALD-TaNX 之穿透式電子顯微鏡影像。

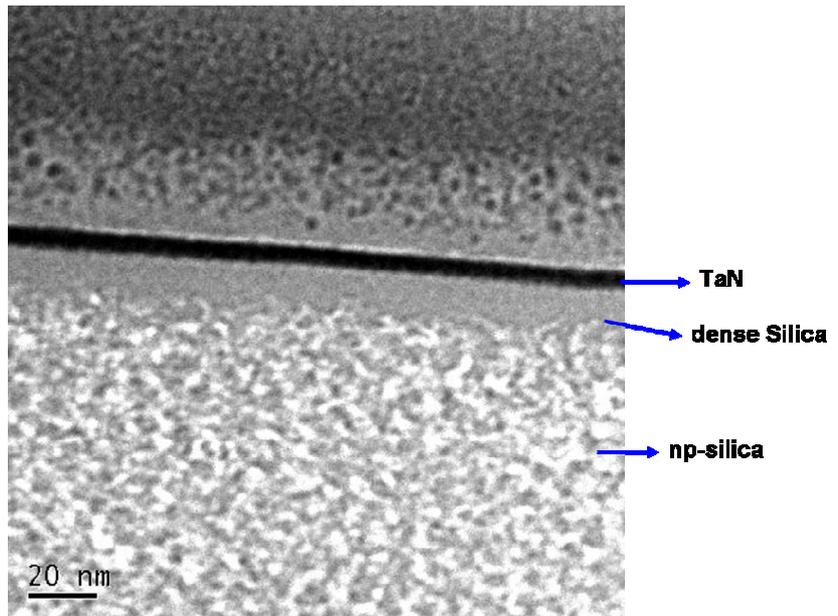


圖 4- 24 氬電漿處理之奈米孔洞二氧化矽薄膜沉積 ALD-TaNX 之穿透式電子顯微鏡影像(其 Ar 電漿參數為：偏壓 300W、時間 20sec)。



第五章 結論

本研究嘗試將開孔性薄膜表面的孔洞再次封合，來減少後續製程上所衍發的問題。主要是利用不同的電漿對奈米孔洞二氧化矽薄膜做前置處理，以期其離子轟擊效應能使薄膜表面的孔洞結構崩壞，形成緻密結構，而內部的高孔隙率性質依舊存在，使奈米孔洞二氧化矽薄膜能具備抵抗金屬原子擴散的能力，同時探討因電漿處理而造成薄膜基本性質的改變。研究之主要結果包括：

(1) 利用 CH_4 與 CF_4 電漿處理後的奈米孔洞二氧化矽薄膜由於表面生成了聚合物，提高了薄膜的疏水性，但由於其表面粗糙度過大、機械性質劣化、介電常數增加值過大且與目前業界最常用之擴散屏障層氮化鈮薄膜的附著力極差，顯示其與後續金屬製程整合力不佳，不適宜應用於半導體製程中。

(2) 奈米孔洞二氧化矽薄膜經 Ar 、 N_2 、 O_2 與 N_2O 電漿處理後，由於結構趨向緻密，導致機械強度增強，對於介電薄膜應付金屬疊層與化學機械研磨有很大的幫助。而處理後的薄膜其粗糙度僅些微上升，不超過 10\AA ，依舊維持著一定的平坦度。而 N_2O 電漿處理後，由於表面的化學成分改變，增加奈米孔洞二氧化矽薄膜與氮化鈮的附著力， Ar 、 N_2 與 O_2 電漿處理後之薄膜，其附著力表現稍差，但並不影響其後續整合的表現。而雖其介電特性經電漿處理後有些微劣化之情形，但亦在可接受之範圍內。

(3) 將 Ar 、 N_2 、 O_2 與 N_2O 電漿處理後的奈米孔洞二氧化矽薄膜，經過 X 光反射率量測，發現奈米孔洞二氧化矽薄膜經 Ar 、 N_2 、 O_2 與 N_2O 電漿處理後，會於表面產生一層很薄且緻密的薄膜，且其薄膜本體亦保持高孔隙率的性質。熱脫附游離質譜儀吸水測試則可發現，經過電漿處理後，薄膜的吸水量明顯減少，表示表面的孔洞確實有封合的效果。而由歐傑電子的縱深分析，可以斷定經過電漿處理之奈米孔洞二氧化矽薄膜，確實能將

薄膜表面孔洞封合，阻擋後續金屬製程中，金屬原子的擴散行為；從穿透式電子顯微鏡中亦可以觀察到，奈米孔洞二氧化矽薄膜經過電漿處理後，可以抵抗原子層氣相沉積法製程中金屬前驅物的擴散。並證明了電漿的離子轟擊效應的確可以使多孔性的表面孔洞結構崩壞，形成一層薄且結構較緻密的薄膜。

由此研究結果證明我們可以順利將奈米孔洞二氧化矽薄膜表面的孔洞封合，抵抗後續金屬製程的擴散問題。而此超低介電材料其他的後續製程，仍待積極研發，未來的研究方向，首重與雙鑲嵌結構的整合，其中銅與擴散阻障層氮化鈮間附著力不佳，是當前一個極需克服之難題；而在銅導線形成部份，主要以電鍍銅為主，由於阻障層的電阻率對電鍍製程而言仍屬過高，因此在電鍍需一銅晶種層(seed layer)的沉積。為了提升晶種層與阻障層在鑲嵌結構表面的階梯覆蓋能力，薄膜的沉積主要是採以改良式的 PVD 技術。這些 PVD 技術，預估將可能繼續應用拓展至 65 nm 的製程技術。然而到了 45 nm 製程以後，也唯有原子層化學氣相沉積技術能夠擁有披覆性良好且膜厚超薄又具低電阻的薄膜沉積效果，因此被認為是未來 IC 超薄與極小結構之薄膜沉積製成中極重要之 CVD 技術。利用原子層化學氣相沉積取代物理氣相沉積(PVD)成長諸如 TaN 等擴散阻障層及銅晶種層，是未來銅金屬連線製程技術的趨勢。因此，我們未來的研究重點為：以 PE-ALD 製備 Cu/Ta/TaN_x 超薄薄膜疊層與鑲嵌結構研究與利用 ALCVD Cu 與 np-SiO₂ 疊層鑲嵌結構之銅電鍍研究。

參考文獻

1. S. Bothra, B. Rogers, M. Kellam, *IEEE Transactions on Electr. Dev.*, 40, 591 (1993).
2. T. Homma, *Mater. Sci. Eng.*, 23, 243 (1998).
3. Havemann, R. H., *Low-Dielectric Constant Material IV, MRS Symp. Proc.*, 511, 3-14 (1998).
4. D. Edelstein et al., *Tech. Dig.* 376 (1997).
5. *International Technology Roadmap for Semiconductors (ITRS)*, 2005 edition
6. 張鼎張，劉韋至，極大型積體電路之低介電常數材料應用及技術，電子月刊，第五卷第六期，104-116 頁，88 年 6 月。
7. 邱正杰，低介電係數 Low-k 材料在 IC 製程上的應用，化工技術，第七卷第十二期，205-218 頁，88 年 12 月。
8. 劉富臺，銅製程及低介電係數材料技術，電子月刊，第五卷第十二期，100-105 頁，88 年 12 月。
9. 楊正杰，張逸鳳，張鼎張，鄭晃忠，低介電常數材料與製程，電子月刊，第六卷第十期，130-135 頁，89 年 10 月。
10. 陳麗梅，王朝仁，低介電常數材料之發展趨勢，化工資訊，專題報導，15-21 頁，88 年 4 月。
11. P. R. McCurdy, J. M. Truitt, and E. R. Fisher, *J. Vac. Sci. Technol. A* 17, 2475 (1999).
12. F. Iacopi, Z. Tokei, Q. T. Le, D. Shamiryan, T. Conard, B. Brijs, U. Kreissig, M. V. Hove, and K. Maex, *J. Appl. Phys.* 92, 1548 (2002).
13. S. O. Kasap, *Principles of Electrical Engineering Materials and Devices* (McGraw-Hill, New York, 1997), Chap. 7.
14. 張勁燕，深次微米矽製程技術，第二章。
15. S. S. Prakash, C. J. Brinker, A. J. Hurd, *J. Non-Cryst. Solids*, 190, 264 (1995).

16. C. M. Jin, J. D. Luttmer, D. M. Smith, T.A. Ramos, *MRS Bull*, 22(10), 39 (1997).
17. D. M. Smith, J. Anderson, C. C. Cho, G. P. Johnston, S. P. Jeng, *Mater. Res. Soc. Symp. Proc.*, 381, 261 (1995).
18. H. S. Yang, S. Y. Choi, S. H. Hyun, H. H. Park, J. K. Hong, *J. Non-Cryst. Solids*, 221, 151 (1997).
19. C. J. Brinker, Y. Lu, A. Sellinger, and H. Fan, *Adv. Mater.*, 11, 579 (1999)
20. C. J. Brinker, Y. Lu, H. Fan, and C.S. Sriram, *Abstracts of the 1999 MRS Spring Meeting*, April 5-9, p. 237.
21. S. Baskaran, J. Liu, K. Domansky, X. Li, N. Kohler, G. Fryxell, S. Thevuthasen and R.E. Williford, *ibid*, p.237.
22. V. S. Tiwar, Arum Kumar, and V. K. Wadhawan, *Mater. Res.*, Vol. 13, 2170-2173 (1998)
23. D. Avnir Organic Chemistry Within Ceramic Matrices: Doped Sol-Gel Materials, *Acc. Chem. Res.* 1995, 28, 328-334
24. C. J. Brinker and G. W. Scherer, *Sol-gel Science* (Academic Press, San Diego), 1990).
25. K. D. Budd, S. K. Dey and D. A. Payne, *Mat. Res. Soc. Symp. Proc.*, 73, 711-716 (1986).
26. L. Jiang, *Thin Solid Films*, 352, 97 (1999).
27. V. Jousseume, M. Fayolle, C. Guedj, P. H. Haumesser, C. Huguet, F. Pierre, R. Pantel, H. Feldis, and G. Passemard, *Journal of The Electrochemical Society*, P156-P161(2005)
28. T. Sugino and T. Tai, *Jpn. J. Appl. Phys*, Part 2 39, L1101 (2000).
29. Takashi Sugino, Yoshihiro Etou, and Tomoyoshi Tai. *Applied physics letter*. 80(2002)28
30. W.J Ahearn, P. R. Fitzpatrick, and J. G. Ekerdt, *J. Vac. Sci. Technol. A*, Vol. 25, No. 3 (2007)
31. K. Maex et. al., *Journal of Applied Physics*, Vol. 93, Issue 11, 8793-8841 (2003)
32. E. Ruiz-Hitzky, J. M. Rojo, *Nature*, 287, 28 (1980)
33. J. S. Beck, J. C. Vartuli, W. J. Roth, M. E. Leonowicz, C. T. Kresge, K. D. Schmitt, C. T. W. Chu, D. H. Olson, E. W. Sheppard, S. B. McMullen, *J. Am. Chem. Soc.* 114, 10 834(1992)

34. Nawal Kishor Mal, Masahiro Fujiwara, Yuko Tanaka, *Nature*, Vol 421, 350-353
35. Hua-Gen Peng, Dong-Zhi Chi, Wei-De Wang, Jing-Hui Li, Kai-Yang Zeng, Richard S. Vallery, William E. Frieze, Mark A. Skalsey, David W. Gidley, and Albert F. Yeea, *Journal of The Electrochemical Society*, Vol. 154 85-94 (2007)
36. Brian Chapman, *Glow Discharge Processes*, John Wiley and Sons, 1980
37. H. P. W. Hey, et. al., *Solid State Technology*, April 1990, p. 139.
38. Ting-Chang Chang, Po-Tsun Liu, Yu-Jen Mei, Yi-Shian Mor, and Tsu-Hsiu Perng, Ya-Liang Yang, Simon M. Sze *J. Vac. Sci. Technol. B* 17.5.(1999)
39. A. T. Cho, T. G. Tsai, C. M. Yang, K. J. Chao, and F. M. Pan, *Electrochemical and Solid-State Letters*, 35-38 (2001)
40. T. Suntola, J. Antson, 1977, US Patent No. 4 058 430.
41. M. Leskela, M. Ritala, *Thin Solid Films*, 409 (2002) 138.
42. W. J. Maeng and H. Kimz, *Electrochemical and Solid-State Letters*, 191-194 (2006)
43. L. G. Parratt, *Phys Rev.*, 95, 359 (1954)
44. W.C. Oliver and G.M. Pharr, *Journal of Materials Research*, No. 6 p. 1564 1992
45. 汪建民，”材料分析”，中國材料科學學會，1998.
46. J. Y. Chen, F. M. Pan, A. T. Cho, K. J. Chao, T. G. Tsai, B. W. Wu, C. M. Yang, and L. Chang, *J. Electrochem. Soc.* 150, 123 (2003).
47. L. W. Hrubesh and J. F. Poco, *Mater. Res. Soc. Symp. Proc.*, 371, 195 (1995).
48. E. O. Shaffer et. al, *Mater. Res. Soc. Symp. Proc.*, 612, (2000).
49. 羅正忠，張鼎張譯，半導體製程技術導論，歐亞圖書有限公司 (2002).
50. A. Martin Hoyasa, J. Schuhmacher, C. M. Whelan, M. R. Baklanov, L. Carbonell, J. P. Celis, K. Maex, *J. Vac. Sci. Technol. B*, Vol. 23, Issue 4, 1551-1557 (2005)
51. Guey-Sheng Liou, Jen-Shi B. Wang, Rayond Chien-Chao Tsiang, *Journal of Polymer Science: Part A: Polymer Chemistry*, 37, 1673-1680 (1999)

附錄

A. X 光反射率量測法

當一個電磁波通過兩相異物質的界面時，會因為與兩介質內帶電粒子不同的交互作用，而發生折射的現象。對大部分材料而言，其對於 X 光電磁輻射的折射率可以表示成下式

$$n = 1 - \delta - i\beta = 1 - \frac{\lambda^2 e^2}{2\pi m c^2} \sum N_a f_a(0) - i \frac{\lambda \mu}{4\pi}$$

其中 λ 為入射 X 光波長， e 為電子電量， m 為電子質量， c 為光速， N_a 為材料內部單位體積所含原子數目， $f_a(0)$ 則為該原子的散射因子， μ 為材料對 X 光線吸收係數。因為大部分材料對於 X 光的折射率會略小於 1 (空氣的折射率)，而當 X 光經由空氣進入材料內部時，由於是由高折射率介質進入低折射率介質，故 X 光若以一非常小的入射角進入表面時，會被材料表面完全反射 (total external reflection)，而在臨界角以上時，X 光反射率會下降的很迅速，假設一完美平整合很陡峭的界面時，基本上在臨界角以上時 X 光反射率會與 $(2\theta)^{-4}$ 成正比。而實際上表層或界面並不是一完美的界面，而是有具有一定的粗糙度，此一情況下，X 光反射率會降的更快。如果所測的樣品基板有一層薄膜時，其 X 光反射率曲線就會呈現所謂的 Kiessig 干涉條紋，基本上而言，兩層材料間的密度差異越大，所呈現的 Kiessig 干涉條紋之振幅就越大，且其週期與薄膜的厚度成反比。利用此方式非常適合用於薄膜厚度在 10~2000Å 的量測，而且其厚度的精準度可達 Å 級，是決定薄膜厚度最精準的方法之一，X 光反射率對於所測的樣品型態，並未有特別的限制，不論是多晶、單晶或非晶質材料，甚至於液體材料皆可測量。

對於一個多層薄膜的 X 光反射率，可以使用 Parratt 於 1954 年利用 Maxwell 方程式所導出的公式，假設一陡峭的介面層第 n-1 及 n 層的電場振幅($R_{n-1,n}$)，是與理想介面層的第 n 及 n-1 層的電場振幅($R_{n,n+1}$)有關，如下圖示，可以表示如下列式子：

$$R_{n-1,n} = a_{n-1} \left(\frac{R_{n,n+1} + F_{n-1,n}}{R_{n,n+1} F_{n-1,n} + 1} \right)$$

此處 a_n 是與 X 光穿過厚度為 d_n 之第 n 層的相位因子有關， a_n 則可以表示如下：

$$a_n = \exp\left(-if_n d_n \frac{\pi}{\lambda}\right)$$

$$F_{n-1,n} = \frac{f_{n-1} - f_n}{f_{n-1} + f_n}$$

對於第 n 層其臨界角為 $\theta_{c(n)}$ ，則 f_n 可以表示為：

$$f_n = \left[\theta^2 - \theta_c^2(n) \right]^{\frac{1}{2}}$$

物質對於 X 光會有吸收，應加以考慮吸收係數，則使用一複數形式加入 f_n ，使得 f_n 成為

$$f_n = A_n - iB_n$$

此處

$$A_n = \left(\frac{1}{\sqrt{2}} \right) \left(\left[\left[\theta^2 - \theta_c^2(n)^2 + 4\beta_n^2 \right] \right]^{\frac{1}{2}} + \left[\theta^2 - \theta_c^2(n) \right] \right)^{\frac{1}{2}}$$

$$B_n = \left(\frac{1}{\sqrt{2}} \right) \left(\left[\left[\theta^2 - \theta_c^2(n)^2 + 4\beta_n^2 \right] \right]^{\frac{1}{2}} - \left[\theta^2 - \theta_c^2(n) \right] \right)^{\frac{1}{2}}$$

和

$$\beta_n = \frac{\lambda \mu_n}{4\pi}$$

$$\theta_c(n) = \left[\frac{\rho_e(n) e^2 \lambda^2}{\pi m_e c^2} \right]^{\frac{1}{2}} \approx 0.3 \times 10^{-14} \lambda \rho_e(n)^{\frac{1}{2}}$$

此處 μ_n 為薄膜第 n 層的線性吸收係數(linear absorption coefficient)， $\theta_c(n)$ 則為第 n 層的 X 光全反射臨界角， λ 為入射光的 X 光波長，單位為 Å。 $\rho_e(n)$ 則代表第 n 層的電子雲密度，單位採用 electron/cm³。而 θ 則為 X 光的入射角，以上的公式是假設每一層的材料界面都是理想陡峭的界面，但是實際上的薄膜表面及界面並不是陡峭的，它通常具有某種程度的粗糙度而且界面間的電子雲密度也會有梯度的分布，這電子雲密度梯度的影響跟理論上陡峭的界面所模擬出來的 X 光反射率之形狀和強度有很大的差異，所以一般都利用一高斯(Gaussian)(ref)函數的電子雲分布來取代陡峭的界面。則反射率可利用下列式子表示：因此 f_n 則被修正為

$$F_{n-1,n} = \frac{f_{n-1} - f_n}{f_{n-1} + f_n} \exp \left[-\frac{1}{2} (\delta_{n-1}, n^2 q^2) \right]$$

此處 $q(=4\pi \times \sin \theta / \lambda)$ 是所謂的散射向量，而 $\delta_{n-1,n}$ 表示位於第 $n-1$ 及 n 層界面粗糙

度的方均根值(root-mean-square value)。而臨界角 θ_c 則是約等於

$$\theta_c = 0.3 \times 10^{-14} \times \lambda \times \rho_e(n)^{1/2}$$

λ 是入射的 X 光波長，單位為 \AA ， $\rho_e(n)$ 為第 n 層的電子雲密度，單位為 electron/cm^3 ，在單純基板粗糙度改變下，模擬反射率隨 Q (動量變化量) 變化的結果，如圖 A-1。可以發現 X 光以掠角入射至表面沒有薄膜沉積的矽基板，可以明顯的發現當粗糙度增加，由於表面的不平整，造成光易被散射，反射率曲線下降的比較快，反射光強度會隨著入射角度變化，同時基板可視為無限厚，因此沒有干涉現象。

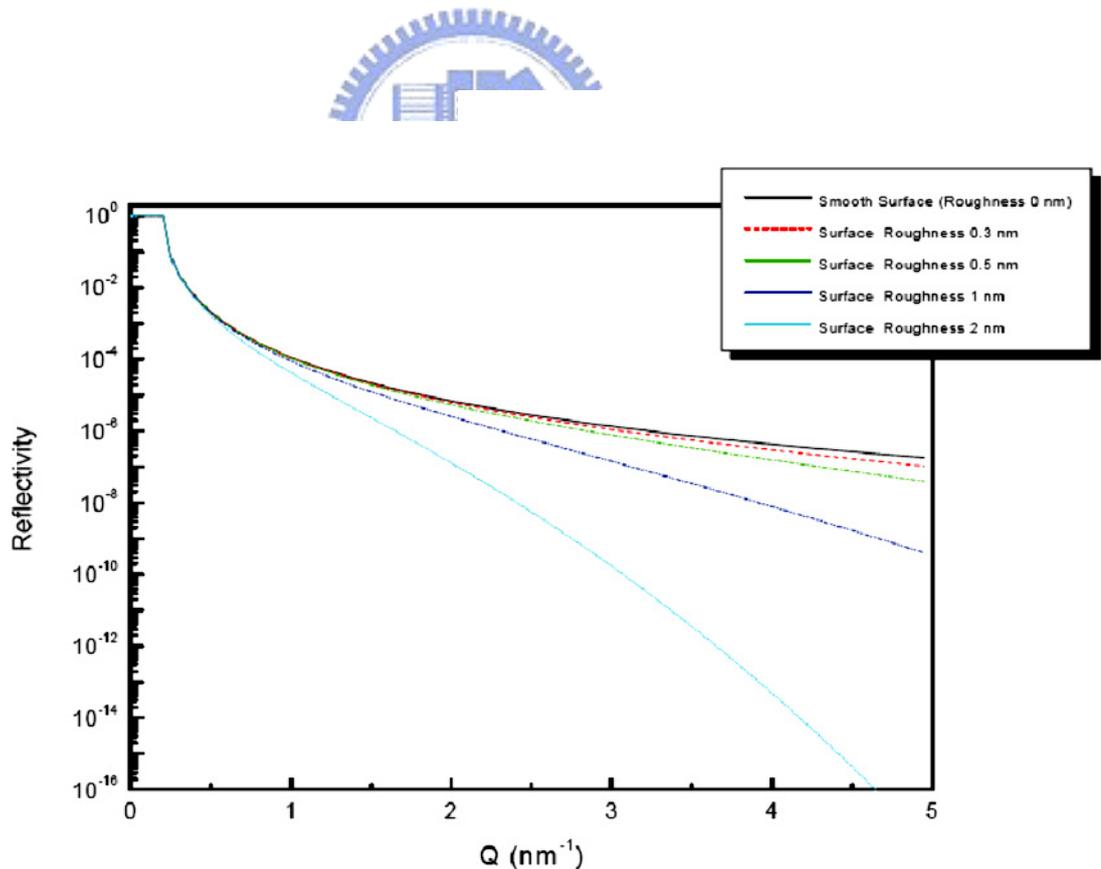


圖 A-1 理想表面與粗糙表的 X 光反射率理論圖