

國 立 交 通 大 學

電子物理學系 電子物理研究所

碩士論文

不同高介電常數與傳統低溫介電層應用於低溫複晶
矽薄膜電晶體之比較

Comparison of Low Temperature Thin Film Transistors with
Different High-k Dielectric Layers and Conventional TEOS
Silicon Dioxide Layer

研 究 生：呂宜憲

指 導 教 授：趙天生 博士
簡昭欣 博士

中華民國 九十六年 六月

國 立 交 通 大 學

電子物理學系 電子物理研究所

碩士論文

不同高介電常數與傳統低溫介電層應用於低溫複晶
矽薄膜電晶體之比較

Comparison of Low Temperature Thin Film Transistors with
Different High-k Dielectric Layers and Conventional TEOS
Silicon Dioxide Layer

研 究 生：呂宜憲

指 導 教 授：趙天生 博士
簡昭欣 博士

中華民國 九十六年 六月

不同高介電常數與傳統低溫介電層應用於低溫複晶
矽薄膜電晶體之比較

**Comparison of Low Temperature Thin Film Transistors with
Different High-k Dielectric Layers and Conventional TEOS
Silicon Dioxide Layer**

研究生：呂宜憲
指導教授：趙天生 博士
簡昭欣 博士

Student : Yi-Hsien Lu
Advisor : Tien-Sheng Chao



A Thesis
Submitted to Department of Electrophysics
National Chiao Tung University
In partial Fulfillment of the Requirements
For the Degree of Master of Science
In
Electrophysics

June 2007
Hsinchu, Taiwan, Republic of China

中華民國 九十六年 六月