

行政院國家科學委員會專題研究計畫 期中進度報告

撓性轉子磁浮軸承之系統動態分析,控制研究及 DSP 控制板 之實現(1/2)

計畫類別：個別型計畫

計畫編號：NSC94-2213-E-009-122-

執行期間：94年08月01日至95年07月31日

執行單位：國立交通大學機械工程學系(所)

計畫主持人：李安謙

計畫參與人員：黃淵勇、黎仁滄、郭子瑋

報告類型：精簡報告

處理方式：本計畫可公開查詢

中 華 民 國 95 年 6 月 1 日

行政院國家科學委員會補助專題研究計畫 成果報告
 期中進度報告

撓性轉子磁浮軸承之系統動態分析
控制研究及 DSP 控制板之實現(1/2)

計畫類別： 個別型計畫 整合型計畫

計畫編號：94-2213-E-009-122-

執行期間：94 年 8 月 1 日至 95 年 7 月 31 日

計畫主持人：李安謙 教授

共同主持人：

計畫參與人員：黃淵勇、黎仁滄、郭子瑋

成果報告類型(依經費核定清單規定繳交)： 精簡報告 完整報告

本成果報告包括以下應繳交之附件：

赴國外出差或研習心得報告一份

赴大陸地區出差或研習心得報告一份

出席國際學術會議心得報告及發表之論文各一份

國際合作研究計畫國外研究報告書一份

處理方式：除產學合作研究計畫、提升產業技術及人才培育研究計畫、列管計畫及下列情形者外，得立即公開查詢

涉及專利或其他智慧財產權， 一年 二年後可公開查詢

執行單位：國立交通大學機械工程學系暨研究所

中華民國 95 年 5 月 31 日

行政院國家科學委員會專題研究計畫年度報告

撓性轉子磁浮軸承之系統動態分析

控制研究及 DSP 控制板之實現(1/2)

計畫編號：94-2213-E-009-122-

執行期限：95年8月1日至96年7月31日

主持人：李安謙教授

Email: aclee@mail.nctu.edu.tw

研究人員：黃淵勇、黎仁滄、郭子瑋

一、中文摘要

本計畫為二年期計畫，整體計畫之目標在完成一撓性轉子磁浮軸承系統之系統動態分析、控制法則研究及DSP搭配FPGA控制板之實現。

在第一年計畫中，重點將放在磁浮轉子之自然共振頻率分析與撓性轉子模型的研究及DSP與FPGA控制板的設計與研發。本計畫的轉子轉速設定在第一共振頻率與第二共振頻率之間，在轉速穩態時，撓性轉子模態約為第一與第二模態之線性疊加。且在加速過程中，撓性轉子經過第一共振頻率，此時轉子因共振產生撓性變形，如何抑制撓性共振避免轉子碰撞到保護軸承則為第二年計畫中控制器設計範疇。

在DSP硬體研製方面即以德州儀器TMS320VC33為中央處理器，搭配周邊FPGA與CPLD；軟體方面即以 $\mu\text{C}/\text{OSII}$ 來設計一個即時多工核心，兩者搭配來設計、研製高性能的五軸磁浮軸承控制器。

關鍵詞：磁浮軸承、共振頻率分析、撓性模態、DSP、FPGA、 $\mu\text{C}/\text{OSII}$

Abstract

This project is a two-year project. The aims of the entire project are to complete dynamic analysis and control of a magnetic bearing system with flexible rotor, including (a) modal analysis and system identification, (b) flexible

rotor model analysis and design an controller of magnetic rotor, and (c) development of a suitable DSP and FPGA controller, and (d) the integration of the whole system.

In the first year, we involve in finishing the natural frequency analysis and flexible model of magnetic rotor and develop a DSP board. The velocity of rotation is designed in between the first and the second natural frequency. In the steady rotating speed, the shaft mode is a flexible one which is approximately a combination of the first and the second modes. In the process of acceleration, the rotor passes through the first natural frequency and is bended. How to suppress the vibration and controller design is the aim of the second year.

In hardware and software design topic, we use DSP (TMS320VC33)、FPGA and CPLD and $\mu\text{C}/\text{OSII}$ to design a high performance 5-axes AMB controller board.

Keywords: AMB, natural frequency analysis, flexible mode, DSP, FPGA, $\mu\text{C}/\text{OSII}$.

二、計畫緣由及目的

磁浮軸承的應用非常廣泛且種類繁多，從低層次的加工業到高層次的高科技產業及學術應用研究都有，如食品、醫療到半導體制程、真空蒸鍍、金屬熱處理、電子陰極射線管乃至於學術研究用的電子顯微鏡、同步輻射、材料分析等等。此外，磁浮軸承在離心壓縮機、分子渦輪幫浦、儲能飛輪、離心

乾燥機、汽輪發電機等大型設備也得到了越來越廣泛的應用。在國內民間公司則以線性馬達之研發為主。然而隨著航太工業、精密機械列入重點科技，高速銑床、高速主軸的研發已是提升精密零組件自製能力關鍵之所在。雖然目前有高速滾柱軸承使用於高速主軸，但主動式磁浮軸承對於高速轉動主軸所產生之振動、噪音等問題可以一併解決，此外因為主軸不會和軸承接觸，傳統接觸式軸承因摩擦所產生污染的現象，在磁浮軸承中也不會發生。這些優點是高速滾珠、滾柱軸承所沒有的。以上相關磁浮軸承的研究，是將轉子系統視為理想的剛性體。因此在建立磁浮軸承的數學模型時，剛性轉子則有六個自由度【1】： x 、 y 、 z 、 θ_x 、 θ_y 、 θ_z 。藉由先前實驗室所建立的主動直、橫式磁浮軸承數學模型可知，在磁浮軸承與內藏式馬達結合的系統中， θ_z （主軸轉速）為馬達所控制，自成一個獨立系統，而剩下五個自由度則分別為磁浮軸承所控制，其中 z 為軸向止推軸承所控制， x 、 y 、 θ_x 、 θ_y 則由徑向磁浮軸承所控制。但是真實的磁浮轉子是具撓性的，其撓性與製造轉軸的材料、尺寸及形狀有密切的關聯。若轉子被視為撓性，則會隨著運轉之振動而產生各種彎曲變形【2】，高速旋轉下的轉子並非一剛性體，是一個複雜且多自由度之撓性體【3】。

近年來，半導體積體電路的微電子學技術與計算機技術的快速發展，使得新型數位訊號處理器（簡稱 DSP）不斷的推陳出新。這些 DSP 具有高速的運算速度、大量的記憶體空間、高速定址能力、功能強大的指令系統、靈活的界面通訊能力。因此以 DSP 為核心，研製高性能的運動控制器已成為國內外許多機構的努力目標。藉由 DSP 的高速運算與對外通訊能力，一些以往不易實用化的控制法則如自我調適控制、狀態觀察器等皆可能由單獨的數位信號處理器來實現。

此外，以 DSP 發展而成的數位化系統，可以改善以往類比系統的限制，大大改進系統性能，數位系統具有可靠性高、精確度高、抗干擾能力強、可程式規劃、維護容易、易於模組化設計等優點，隨著積體電路技術的進步，運算速度越來越快，積體電路越做越

小，數位化的趨勢將是可預期的。

二、研究方法

轉子自然頻率的分析，可用有限元素法、ANSYS、衝擊測試法【4】等。在此則採衝擊測試法來分析磁浮軸承轉子之自然振動頻率，所需儀器為頻譜分析儀、衝擊槌及加速規（圖1~圖3）。且將磁浮力與電流、軸承位移視為線性【1】，且因實驗設備限制，無法得到轉子高頻振動之準確數據，高頻振動模態將視為未模化（Unmodel）。除此之外，假設轉子將只有彎曲振動模態（Bending vibration mode），並無扭曲振動（Torsion vibration mode）、縱向振動（Longitudinal vibration mode）等其餘模態。而在系統鑑別部份：本文則採用 Matlab 函式庫之曲線調合（curve fitting）為頻域下系統鑑別法。

由圖（4），此實驗衝擊槌與加速規的擺設為 Collocated，從頻率響應中可以得到，此轉子第一模態出現在 272Hz，第二模態出現在 592Hz。第一反共振點出現在 223Hz，第二反共振點出現在 544Hz。

圖（5）中，實驗為敲擊小軸承 X 軸方向，量測大軸承 X 軸方向（非配置，Non-collocate，共平面 Co-Plane），敲擊的位置在小軸承，而量測的位置為大軸承，由此圖可以看出，配置（Collocated）與非配置（Non-Collocated）的架構下，系統頻率響應極點會相同，符合結構特性，但是零點卻未出現在非配置的架構下，對於控制器的設計是一個需要考量的地方。

圖（6）中，實驗為交互作用（Cross Coupling）即敲擊小軸承 X 軸方向，量測小軸承 Y 軸方向，輸入的衝擊訊號所激起的 Y 軸方向振動已經很小，所以系統所測得之頻率響應因受雜訊影響較為不規則，除了第一共振點可判讀外，較高頻的共振頻率已不清楚，理應無法採用，未來將視為系統的非確定性參數（Uncertainty）。

圖（7）為敲擊小軸承 X 軸方向，量測大軸承 Y 軸方向，由圖（5）可知，當實驗為非配置（Non-collocate）時，要激起大軸承的振動已不容易，然而再加上交互作用時（圖6），大軸承 Y 軸方向更難以激起振動，所以量測的訊號從低頻到高频之相關性都不高

(Coherence < 0.9)，從實驗數據來看，也只能判讀第一共振點，未來在系統控制上也將之視為非確定性參數 (Uncertainty)。

經由使用 Matlab 函式庫所提供之曲線調合 (Curve Fitting)【5】，得到各轉移函數、波德圖和各極零點位置。又因磁浮轉子為對稱型式，所以只需求得轉移函數矩陣中一半元素即可得到完整轉移函數矩陣。

參考文獻【3】，在未加入電流、位移參數之撓性轉子除了有靠近虛軸的極零點外，尚有極點位於原點之剛體模態 (Rigid-body mode)，但比較加入電流、位移參數後的整體系統，發現在 Collocated 的轉移函數在實軸上有交錯出現 (Interlace) 的極零點，Non-Collocated 的則缺少些許個零點，或是零點並不位於實軸上，由文獻【8】得知，在實軸上的極點乃是先前提到的剛體模態，而除了實軸上的極零點不同外，虛軸上撓性模態之極零點與先前未去除非共平面交互影響轉移函數下所計算的一致。不過吾人尋找許多有關撓性結構控制或結構分析的文獻，對於撓性結構控制大多採取數學推導來求得系統的轉移函數矩陣，除了陀螺儀效應會有非共平面的交互影響外，對於不旋轉的轉子而言，從理論的數學推導並沒有非共平面交互影響。而關於結構分析的文獻上，以衝擊測試法所求的頻率響應大多注重自然共振頻率，而對於極零點位置的分佈也無比較詳細的說明，而對於非共平面交互影響下，極零點的位置分佈是否如上述所言？這於未來是個可以繼續深入研究探討的問題。

在本計畫硬體研製發面利用德州儀器公司所生產的數位訊號處理器 (DSP) TMS320VC33 為系統的核心處理器，搭配 $\mu\text{C}/\text{OSII}$ 即時多作業系統，建立一個以即時控制為基礎的多軸運動控制系統，包含了控制系統硬體的研製以及相關軟體的發展。

硬體部分：採用具浮點運算功能的 DSP、外加雙埠記憶體、16 位元數位/類比轉換器、12 位元類比/數位轉換器等周邊元件，並輔以 FPGA、CPLD 來負責 DSP 與周邊介面的溝通橋樑，藉以架構出所需的五軸磁浮控制卡；PC 端的使用者可以藉由 PCI Bus 或 RS-232 與控制卡溝通。其中記憶體系統由靜態存取

記憶體 (SRAM) 所組成，共 512k words，提供程式的存取，以及記錄實驗所需的資料。而 FPGA 及 CPLD 則用來負責 DSP 與外部周邊元件的位址解譯及控制訊號處理，這也使得該運動控制卡的整合性與可靠性大幅提高，也大大的節省電路面積，對於應用上將更加便利。輸入輸出模組包含六組 16bit 數位/類比轉換、一組 12bit 類比/數位轉換、數位輸入/數位輸出等，為了能和 Host PC 端完成資料溝通的目的，在 DSP 運動控制卡上還設計了 4K 的雙埠記憶體，可以讓 Host PC 端和 DSP 運動控制卡端能不受彼此影響而讀取到各自所需的資料，見圖【8】。

軟體部分：需發展一高性能控制迴路、命令產生程式與一套完整的即時控制命令供 Host PC 端使用者使用，並將這些程式架構在一個即時多工核心上。對於以上各部份的工作，在發展完成後必須整合在一起，並於實際控制平台上測試以驗證其性能。在 TMS320VC33 上的設計程式可以用組合語言和 C 語言，使用組合語言的好處在於可以充分利用晶片的硬體特色，但開發速度較慢，程式的可讀性差【15】；相對的 C 語言則有編程容易、除錯快速、可讀性好、大幅縮短開發時間的優勢。此外，為了不佔用 DSP 太多的記憶體空間，而影響其整體執行效率，以及便於日後程式的開發，本文採用符合上述需求的 $\mu\text{C}/\text{OS II}$ 為主要開發環境，其特色有：

- (a) 核心程式小
- (b) 其派工器屬強佔性
- (c) 支援多種平台：x86、MIPS、DSP 等處理器
- (d) 能夠以 C 語言來開發等

目前先將此系統應用於伺服馬達平台上，以驗證所研製系統之多工即時控制的可行性及硬體電路的正確性。

三、結論與成果

本年度計畫分為兩大重點：(1) 撓性磁浮轉子模態測試以及撓行轉子分析。(2) 高性能 DSP 即時控制卡研製。

(1) 轉子分析方面：在進行本文研究之初，曾想利用有限元素法分析撓性轉子而鑒於轉子形狀過於複雜且不易建立模型，轉而

使用 FEMLAB 軟體來分析，此軟體對於共振變形與共振頻率是很好的分析工具不過對於尋找轉移函數則不易且需龐大的運算記憶體，而最後採用了衝擊測試法，而衝擊測試法時對於衝擊錘的選擇與激起共振頻率範圍有很大的關聯，為了求得高頻的撓性模態則使用了硬度高的鋼材槌頭。再經由 Curve fitting 求得各轉移函數。

然而對於非共平面交互影響再加入電流與位置參數後所產生的實軸有八個極點，雖然有文獻【8】佐證實軸上之極點並非運算誤差結果所產生，但是卻未找到文獻有記載如果有非共平面交互影響下剛體模態是否真有八個極點則還需深入研究，再加上運算誤差的問題，控制理論方面所用之系統則不考慮非共平面影響。旋轉體另一個影響因素則為陀螺儀效應，使用衝擊測試法雖然可以求得轉子之轉移函數，但是卻無法求得旋轉時轉子之轉移函數，對於轉子各元素質量與橫慣性矩也未知，如此一來對於不同轉速下轉移函數極零點位置的變化卻無從討論，以衝擊測試法所求的頻率響應大多注重自然共振頻率，而對於極零點位置的分佈也無比較詳細的說明，而對於非共平面交互影響下，極零點的位置分佈是否如上述所言？陀螺儀效應的影響問題，這於未來是個可以繼續深入研究探討的問題。

(2) DSP 控制卡研製方面：本年度計畫第二重點主要是實現並架構出一 DSP-Based 之即時多工控制卡。硬體方面，以 DSP 為主要核心，利用其高速的運算能力和即時訊號處理能力，來達到運動控制上所需的高速、高精度的性能；並結合 FPGA、CPLD 作為介面及負責位址解譯及資料傳輸（圖 8），不僅降低成本也使得該控制卡的整合性、可靠性大幅提高。PC 上的溝通介面則採用 PCI 匯流排。軟體方面，提供一套即時控制命令讓 PC 上的使用者能容易的控制該運動控制卡；控制器部份，預期以實驗室所提出的控制架構為主，實際應用於運動控制卡上。而最重要的是，所有的軟體程式是整合並架構即時多工作業系統 $\mu\text{C}/\text{OSII}$ 上，透過此核心的運作管理及適當的時程安排與規劃，能夠有效利用系統資源。同時也使得程式不再是以功能函

式設計，使得系統更具彈性，應用程式的設計和擴充變得容易。目前先將控制卡實際應用於三軸平台上，不論是精確度或是穩定度都有不錯的結果。

五、參考文獻

- 【1】 施政宇，「主動式磁浮軸承與內藏式馬達結合之控制理論模型建立與系統鑑別」，國立交通大學機械工程研究所，碩士論文，1999。
- 【2】 曾建中，「渦輪方子真空幫浦轉子動態分析與輕量化設計」，國立交通大學機械工程研究所，碩士論文，2002。
- 【3】 潘怡仁，「撓性轉子磁浮軸承系統之研究與控制」，國立交通大學機械工程研究所，碩士論文，2003。
- 【4】 Ewins, D. J., Modal Testing : Theory and Practice, Research Studies Press LTD, England, 1984.
- 【5】 趙清風，使用 MATLAB 控制之系統鑑別，初版，台北，全華科技圖書股份有限公司，2001。
- 【6】 黃忠良，磁懸浮與磁力軸承，初版，台南市，復漢出版社印行，科技用書，1994。
- 【7】 Okada, Y., Saitoh, T., Shinoda, Y., “Vibration Control of Flexible Rotor Supported by Inclination Control Magnetic Bearings”, Proceeding of the 1999 IEEE/ASME International Conference on Advanced Intelligent Mechatronics, pp. 788-793, Atlanta, USA, September 19-23, 1999.
- 【8】 Askari, M. R., “System Identification Using Vibration Monitoring for Fault Diagnostics in Manufacturing Machinery”, 5th International Conference on Factory 2000, Conference Publication No. 435, pp. 295-302, April 2-4, 1997.
- 【9】 Weng, M. C., Lu, X. D., Trumper, D. L., “Vibration Control of Flexible beams Using Sensor Averaging and Actuator Averaging Methods”, IEEE Transactions on Control systems Technology, v10, n4, pp. 568-577, July, 2002.
- 【10】 Jayanth, V., Choi, H., Buckner, G.,

“Identification and Control of a Flexible Rotor Supported on Active Magnetic Bearings”, Conference Proceeding – IEEE SOUTHEASTCON, pp. 273-278, 2002.

- 【11】 Gahler, C., Mohler, M., Herzog, R., “Multivariable Identification of Active Magnetic Bearing Systems”, Proceedings of the Fifth International Symposium on Magnetic Bearings, pp. 7-12, Kanazawa, Japan, August 28-30, 1996.
- 【12】 Lee, C. W., Vibration Analysis of Rotor, Kluwer Academic Publishers, Dordrecht, Netherlands, 1993.
- 【13】 “Programmable Multi Axis Controller User’s Guide”, Delta Tau Data System, INC.
- 【14】 “Mx4 cnC++ User’s Guide v1.1”, DSP Control Group.

- 【15】 林志杰, 「高性能 DSP-Based 運動控制系統關鍵軟硬體研製與發展」, 碩士論文, 交通大學機械工程研究所, 民國八十八年七月。
- 【16】 楊憲東, 「精密機械控制原理與模擬」, 全華圖書, 民國八十七年。
- 【17】 Texas Instrument Inc., TMS320C3x User Guide, 1994.
- 【18】 Texas Instrument Inc., TMS320VC33 Digital Signal Processors Data Sheet, 2002.
- 【19】 林傳生, 「使用 VHDL 電路設計語言之數位電路設計」, 儒林圖書, 民國八十九年。
- 【20】 Jean J, Labrosse., “MicroC/OS-II The Real Time Kernel”, CMP book, 2002.

六、圖表

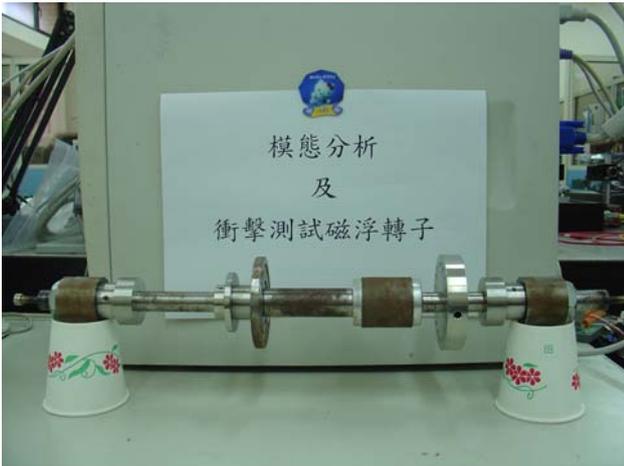


圖 1. 模態分析及衝擊測試用磁浮轉子



圖 2. 頻譜分析儀 (HP35665A)

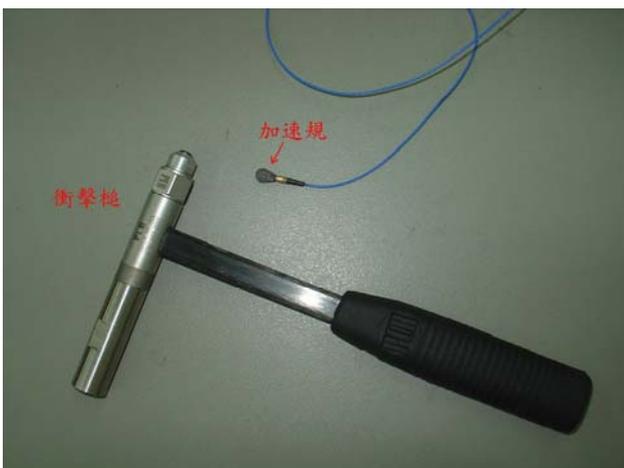


圖 3. 衝擊槌與加速規

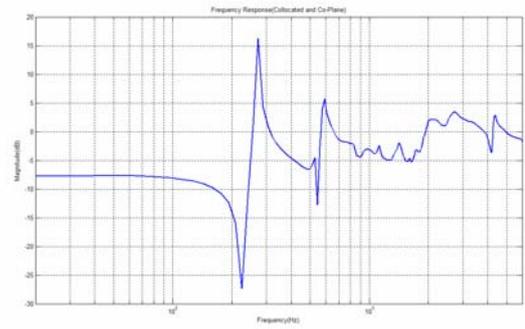


圖 4. Collocated and Co-Plane Frequency Response

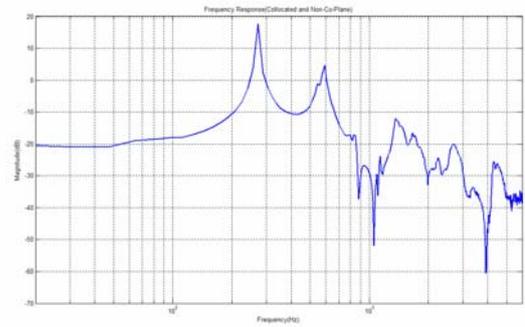


圖 5. Non-Collocated and Co-Plane Frequency Response

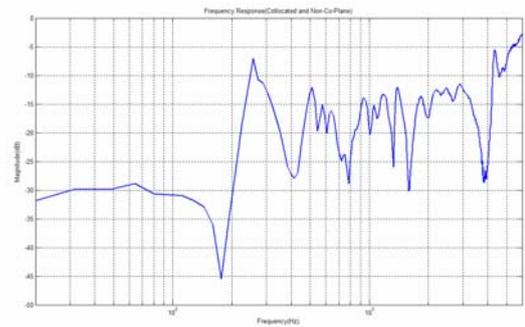


圖 6. Collocated and Non-Co-Plane Frequency Response

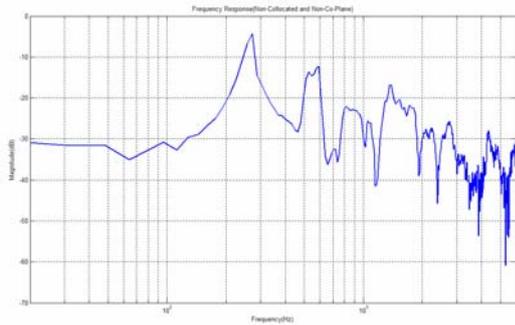


圖 7. Non-Collocated and Non-Co-Plane Frequency Response

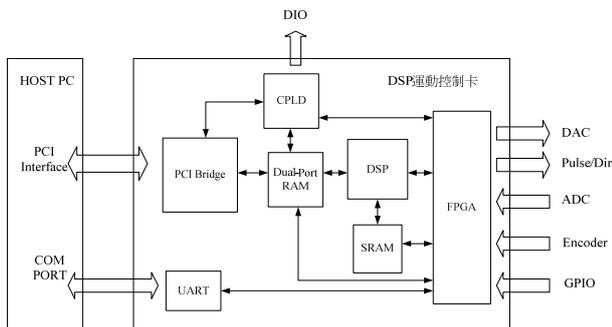


圖 8. 系統硬體方塊圖

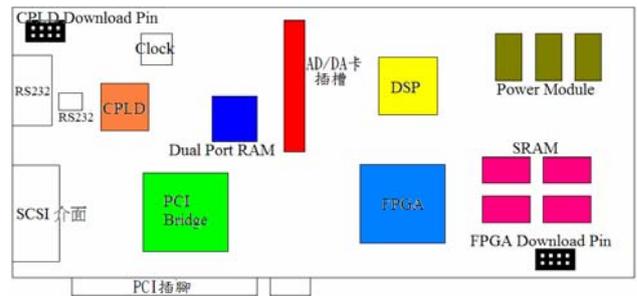


圖 10. 主板元件配置圖



圖 11. 主板實體圖

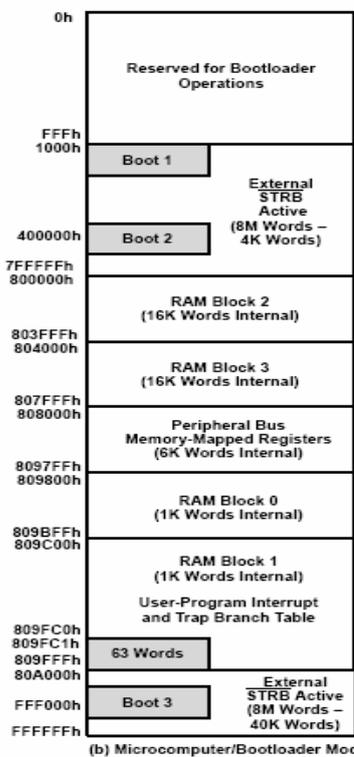


圖 9. TMS320VC33 記憶體分佈圖

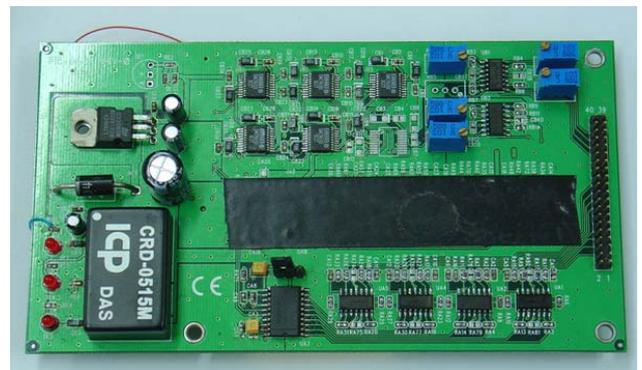


圖 12 AD/DA 卡實體圖

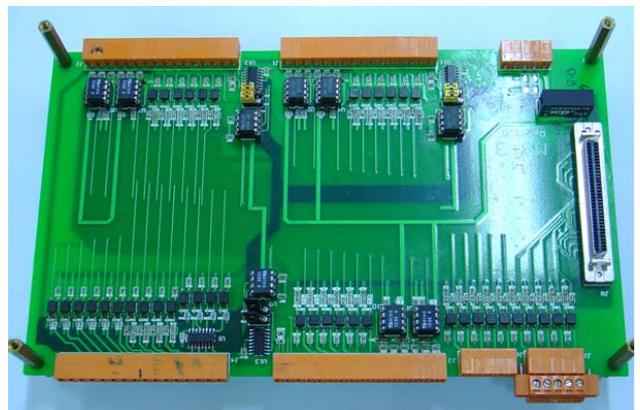


圖 13 I/O 卡實體圖

表 1 DSP 記憶體配置表

名稱	位址範圍	說明	
Block0	809800h~809BFFh	內部記憶體	
Block1	809C00h~809FC0h		
Block2	800000h~803FFFh		
Block3	804000h~807FFFh		
SRAM	100000h~17FFFFh	靜態記憶體	外部記憶體
Dual Port RAM	180000h~180FFFh	雙埠記憶體	
FPGA	190000h~1900FFh	FPGA 暫存器	
CPLD	1A0000h~1A00FFh	CPLD 暫存器	

表 2 FPGA 記憶體規劃

名稱	位址範圍
Interrupt	190000h~19000Fh
A/D converter	190040h~19004Fh
D/A converter	190060h~19006Fh
RS232 communication	1900A0h~1900AFh