

# 行政院國家科學委員會專題研究計畫 成果報告

## 線性馬達控制與驅動器之 FPGA 研製

計畫類別：個別型計畫

計畫編號：NSC94-2622-E-009-012-CC3

執行期間：94年05月01日至95年04月30日

執行單位：國立交通大學電機與控制工程學系(所)

計畫主持人：林錫寬

計畫參與人員：王超民，蔡鎧鍾

報告類型：精簡報告

處理方式：本計畫為提升產業技術及人才培育研究計畫，不提供公開查詢

中 華 民 國 95 年 7 月 13 日

# 國科會補助提升產業技術及人才培育研究計畫成果精簡報告

學門領域：生產自動化技術

計畫名稱：線性馬達控制與驅動器之 FPGA 研製

計畫編號：NSC 94-2622-E-009-012-CC3

執行期間：94/05/01 ~ 95/04/30

執行單位：國立交通大學 電機與控制工程學系

主持人：林錫寬 教授

參與學生：

姓名	年級 (大學部、碩士班、博士班)	已發表論文或已申請之專利 (含大學部專題研究論文、碩博士論文)	工作內容
王超民	博一	中華民國 88 年 6 月國立交通大學電機與控制工程學系碩士論文－機器臂以交流感應馬達驅動之位置適應控制	馬達驅動系統週邊電路整合與韌體規劃
蔡鎧鍾	碩一		VHDL 程式設計與數位控制器實現與驗證

合作企業簡介

合作企業名稱：大銀微系統股份有限公司

計畫聯絡人：蘇奕丞

資本額：40,480 萬元

產品簡介：線性馬達、線性致動器、磁性尺量測系統

網址：[www.hiwinmikro.com.tw](http://www.hiwinmikro.com.tw)

電話：(04) 23550123

# 行政院國家科學委員會專題研究計畫年度報告

## 自動化學門專題計畫

線性馬達控制與驅動器之 FPGA 研製

計畫編號：NSC 94-2622-E-009-012-CC3

執行期限：94 年 5 月 1 日至 95 年 4 月 30 日

主持人：林錫寬

Email: sklin@cc.nctu.edu.tw

研究人員：王超民，蔡鎧鍾

### 一、中文摘要

本計畫以場效型可規劃邏輯陣列(FPGA)晶片為基礎，整合數位邏輯晶片與 Nios II 處理器於單一 FPGA 晶片中，以實現線性永磁式同步馬達之速度、位置控制。在數位邏輯晶片中，以硬體描述語言(VHDL)實現向量控制法則的電流及編碼器回授檢測、座標轉換、正弦波脈寬調變、電流回授之 PI 控制器等功能模組；而在 Nios II 處理器中，以 C 語言實現控制參數調整，在不需更改 FPGA 設計的條件下，可適用於不同參數規格馬達之控制應用。在數值系統設計上使用 Q 格式觀念實現正規化，以提高數值運算的精確度。**關鍵詞**：場效型可規劃邏輯陣列；線性永磁式同步馬達；硬體描述語言；向量控制。

### Abstract

In this project, a FPGA (Field Programmable Gate Array)-based chip design is taken to implement a speed & position control chip conceptual core for a linear permanent magnet synchronous motor (PMSM) drive, and the control chip integrate digital logic IC and Nios II processor in single FPGA chip. The function of the digital logic IC includes current and encoder feedback processing, coordination transformation, sinusoidal pulse width modulation (SPWM), current-loop proportional-integration (PI) controller, and so on. Under the condition of without redesigning the FPGA, it is suitable to implement the control scheme for different specification of motors while using C language to realize the regulation for control gains within the Nios II processor. All the

numerical system are normalized with Q-format concept to increase the precision during the operation.

**Keywords:** FPGA, PMSM, VHDL, vector control.

### 二、計畫緣由及目的

目前伴隨著半導體製程技術的躍進，馬達控制已逐漸朝整合型的系統晶片(System on Chip, SOC)為發展趨勢。以積體電路方式開發實現，不僅兼具了速度快、價格低、體積小及功能強大等各項優越性能[1][2]，使用開發者更可自行制定規格，研發製作符合自己需求之應用晶片，大幅的提升系統效能及使用率，使開發更具設計彈性及降低風險與發成本；因此，利用場效型可規劃邏輯陣列(FPGA)以 VHDL 語言來設計線性馬達控制驅動器之研製，將於此產學合作計畫中提出開發。

本計畫之執行將居於過去已在永磁式同步馬達系統所建立之以 FPGA 晶片開發基礎上[3][4]，利用硬體描述語言 VHDL 系統層級模組化的設計技巧，將推延實現應用於線性永磁式同步馬達向量控制晶片的製作開發，其驅動器所採用之電流、速度與位置之控制方塊係如圖 1 所示，將以 VHDL 數位控制模式於 FPGA 晶片設計完成。晶片開發中將整合線性永磁式同步馬達之向量控制架構之座標轉換、馬達位置回授檢測、正弦脈波寬度調變、電流迴路之比例-積分控制器及速度與位置控制器等運算功能模組。

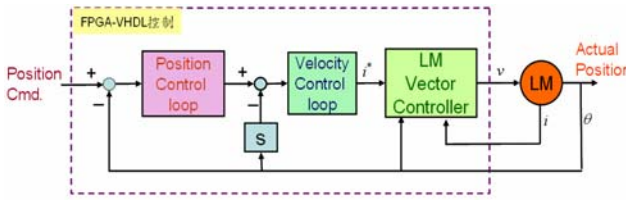


圖 1、線性馬達 FPGA-VHDL 驅動控制

### 三、研究方法

於此計畫中係提出利用可重複規劃及具快速驗證模擬之場效型可規劃邏輯陣列元件 (Field Programmable Gate Array, FPGA) 應用於線性永磁同步馬達驅動控制晶片之設計開發，其研究執行方法分別就線性永磁同步馬達之向量控制理論、正旋脈波寬度調變及其速度與位置控制迴路等功能，並將其以全數位化之 VHDL 語言實現。

#### 3.1 線性永磁同步馬達向量控制理論

線性永磁同步馬達依其定子側三相繞組結構，可構建其三相等效電路方程式，為簡化其等效電路方程式以利掌控馬達特性，利用座標轉換原理[5]將三相座標系統轉至可控之二相 d-q 同步旋轉軸座標系統，使得線性永磁同步馬達經由轉換可使定子側永久磁鐵的激磁落於 d 軸上，並使力矩電流落於 q 軸上，而達到力矩響應的控制，其即為向量控制理論，亦稱為磁場導向量控制理論 (Field-oriented Control) [6]，是實際高性能馬達驅動應用上最常廣為採用的控制手法；為尋求向量控制執行的過程，首先將線性永磁式同步馬達方程式構建，根據馬達等效參數模型得出馬達三相座標之定子電壓方程式：

$$\begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} = \begin{bmatrix} R_s & 0 & 0 \\ 0 & R_s & 0 \\ 0 & 0 & R_s \end{bmatrix} \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} + \frac{d}{dt} \begin{bmatrix} L_{ts} + \frac{3}{2}L_{ss} & 0 & 0 \\ 0 & L_{ts} + \frac{3}{2}L_{ss} & 0 \\ 0 & 0 & L_{ts} + \frac{3}{2}L_{ss} \end{bmatrix} \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} + \lambda_f \frac{d}{dt} \begin{bmatrix} \cos\theta_e \\ \cos\theta_e - \frac{2\pi}{3} \\ \cos\theta_e + \frac{2\pi}{3} \end{bmatrix} \quad (3.1)$$

其中  $R$  為定子繞組電阻， $L_{ts}$  為單相定子線圈漏感量， $L_{ss}$  為單相定子線圈自感量， $\lambda_f$  為轉子磁交鏈， $\theta_e$  為電氣位移角。

由於線性馬達之定子與平移動子間之關係，可視為旋轉馬達之半徑於很大時之定子與轉子關係，因此在線性馬達之座標轉換關

係，可依循旋轉馬達座標轉換關係式建立，由圖 2 所示複數平面各座標系統之定義及座標間，將建立如下轉換公式之描述：

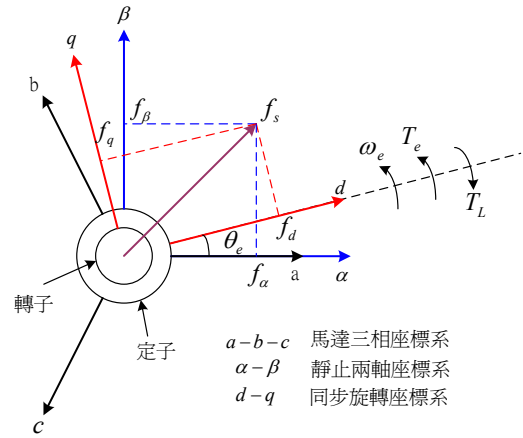


圖 2、馬達座標系統之複數平面轉換示意圖

同步旋轉座標至靜止兩軸座標之轉換：

$$\begin{bmatrix} V_\alpha \\ V_\beta \end{bmatrix} = \begin{bmatrix} \cos\theta_e & -\sin\theta_e \\ \sin\theta_e & \cos\theta_e \end{bmatrix} \begin{bmatrix} V_d \\ V_q \end{bmatrix} \quad (3.2)$$

靜止兩軸座標至同步旋轉座標之轉換：

$$\begin{bmatrix} i_d \\ i_q \end{bmatrix} = \begin{bmatrix} \cos\theta_e & \sin\theta_e \\ -\sin\theta_e & \cos\theta_e \end{bmatrix} \begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} \quad (3.3)$$

靜止兩軸座標至靜止三相座標之轉換：

$$\begin{bmatrix} V_a \\ V_b \\ V_c \end{bmatrix} = \begin{bmatrix} 1 & 0 \\ -\frac{1}{2} & \frac{\sqrt{3}}{2} \\ -\frac{1}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} V_\alpha \\ V_\beta \end{bmatrix} \quad (3.4)$$

靜止三相座標至靜止兩軸座標之轉換：

$$\begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} = \begin{bmatrix} \frac{2}{3} & -\frac{1}{3} & -\frac{1}{3} \\ 0 & \frac{1}{\sqrt{3}} & \frac{1}{\sqrt{3}} \end{bmatrix} \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} \quad (3.5)$$

可轉換得出線性永磁式同步馬達在同步旋轉座標之定子電壓方程式如下：

$$\begin{bmatrix} \dot{i}_d \\ \dot{i}_q \end{bmatrix} = \begin{bmatrix} -\frac{R_s}{L_s} & \dot{x}_p \\ -v_p & -\frac{R_s}{L_s} \end{bmatrix} \begin{bmatrix} i_d \\ i_q \end{bmatrix} + \frac{1}{L_s} \begin{bmatrix} v_d \\ v_q - \lambda_f \dot{x}_p \end{bmatrix} \quad (3.6)$$

綜合上述線性永磁式同步馬達同步旋轉座標定子電壓方程式及(3.7)式馬達推力方程式、(3.8)式馬達機械動態方程式的推導結果，即可建構出線性永磁式同步馬達在同步旋轉座標上之控制方塊圖，如圖 3 所示。

線性永磁式同步馬達轉矩方程式：

$$F = \frac{3}{4} P \lambda_f i_q = K_T i_q \quad (3.7)$$

其中 P 為馬達極數， $K_T$  為推力常數。

線性永磁式同步馬達機械動態方程式：

$$M \ddot{x} = -B_m \dot{x} - F_L + F \quad (3.8)$$

其中  $F_L$  為負載力， $M$  為運動質量， $B_m$  為阻尼係數。

向量控制主要是將線性永磁式同步馬達相互耦合之定子與轉子，利用座標轉換的手段解耦成為獨立的磁場電流分量及轉矩電流分量，而可構建馬達模型可線性化，再藉由分離之電流控制器分別做到磁場電流及作用力的控制。一般磁場電流(d-axis 電流  $i_d$ )的控制命令值都設定為零；而轉矩電流(q-axis 電流  $i_q$ )的命令值則可經由馬達控制外迴路之速度控制器輸出予以決定，而速度控制迴路的命令，亦可外串位置控制迴路輸入，而可達到位置命令軌跡運動之控制。由於各控制器之間互相獨立，因此在某些頻寬的設定調件下，將使得整個系統的架構更加簡化為串接設計，如圖 3 之線性同步旋轉座標上之位置控制方塊圖。

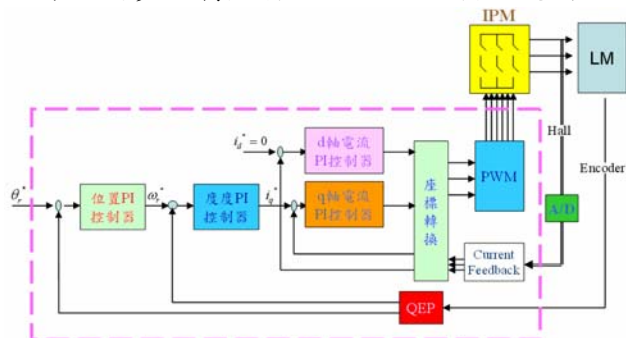


圖 3、線性同步旋轉座標上之位置控制方塊圖

接著，藉由解耦線性化說明線性永磁式同步馬達原理 [7]，分別以圖 4 示出線性永磁式同步馬達耦合控制方塊圖之 d-axis 與 q-axis 加入 PI 控制器以建立馬達電流迴路，如下所示：

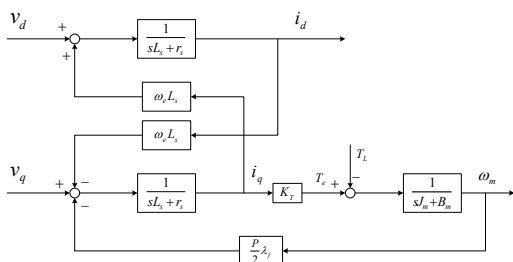


圖 4、同步旋轉座標上之馬達控制方塊圖

$$V_d = G_{ds}(s)(i_d^* - i_d) \quad (3.9)$$

$$V_q = G_{qs}(s)(i_q^* - i_q) \quad (3.10)$$

其中  $G_{ds}(s)$  與  $G_{qs}(s)$  皆為比例-積分控制器(PI controller)。

若當 d-axis 控制電流命令  $i_d^*$  為零時，假設輸出電流  $i_d$  亦為零。如此即可獲得馬達向量控制理論之解耦的 d-axis 控制模式與 q-axis 控制模式，如圖 5 及圖 6 所示。

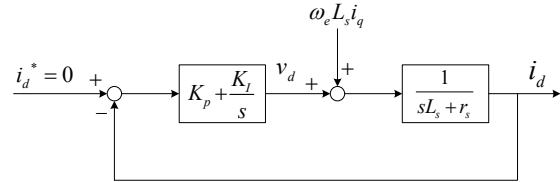


圖 5、解耦之馬達 d-axis 控制方塊圖

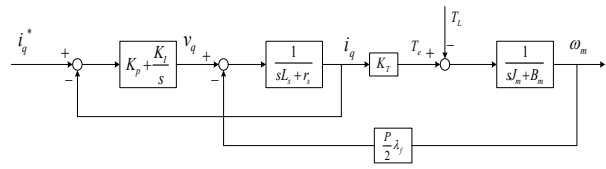


圖 6、解耦之馬達 q-axis 控制方塊圖

經由上述之線性永磁式同步馬達從座標轉換推導起至得到解耦之向量控制架構，並其輸出為三相之命令電壓，經由脈寬調變機制產生 6 相 PWM 命令訊號至反流器，而達到控制線性永磁式同步馬達驅動目的，其解耦向量控制方塊如圖 7 所示。

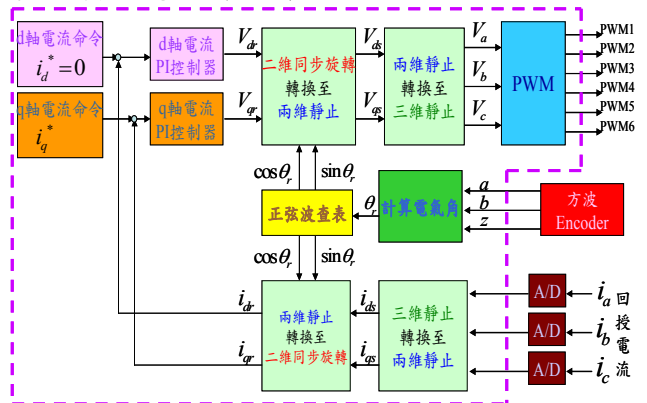


圖 7、解耦之馬達向量控制方塊圖

### 3.2 線性永磁式同步馬達晶片系統設計

其中可區分為位置、速度控制迴路、電流控制迴路、座標轉換電路、正弦脈波調變電路、電流回授處理電路及方形波編碼器回授處理電路。當晶片接受到由外部所下達之速度命令後，經由標么化處理輸入至晶片內

部進行所需之控制運算處理，並輸出六組 PWM 訊號驅動換流器促使馬達運轉。同時可藉由馬達運轉偵測得到之電流、速度及位置等資訊，回授至晶片內部，達到馬達閉迴路控制的目標。

因此，底下將針對此向量控制晶片中之座標轉換、正弦脈波寬度調變、控制器與馬達回授位置與速度檢測電路的設計實現方式提出說明 [8]。

### 3.2.1 座標轉換之設計實現

在(16.2)式與(16.3)式同步旋轉兩軸座標與靜止兩軸座標的轉換過程中，由於轉換矩陣內各元素皆為馬達電氣角度 $\theta_e$ 之函數，因此將採用乘法器來實現此轉換運算之功能。此外，為了節省晶片使用面積的消耗，可利用分時相乘的技巧，以一個乘法器方能完成  $PARK$  與  $PARK^{-1}$  座標轉換運算。所謂分時相乘，即在一系統取樣時間 $T_s$ 內，進行各狀態 S1、S2、S3 及 S4 之循環切換運算，切換時間 $t$ 之設定必須滿足 $t \leq \frac{T_s}{4}$ ，以確保在一系統取樣時間內執行完一座標轉換之運算。圖 8 所示為分時相乘之運算時序圖示。

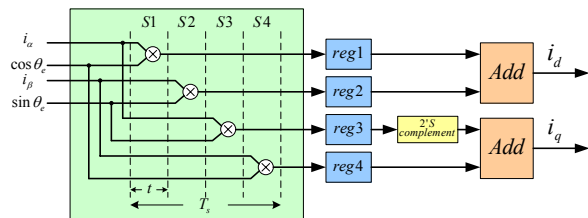


圖 8、分時相乘運算之時序關係

另外，為了設計方便起見，(3.5)式之靜止三相座標至靜止兩軸座標轉換關係，在馬達平衡三相的系統可簡化為

$$\begin{bmatrix} i_a \\ i_\beta \end{bmatrix} = \begin{bmatrix} 1 & 0 & 0 \\ 0 & \frac{1}{\sqrt{3}} & -\frac{1}{\sqrt{3}} \end{bmatrix} \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} \quad (3.11)$$

圖 9 所示即依據(3.11)式經正規化處理所得之比例關係，分別將數值做單一位移後相加之座標轉換電路架構圖。

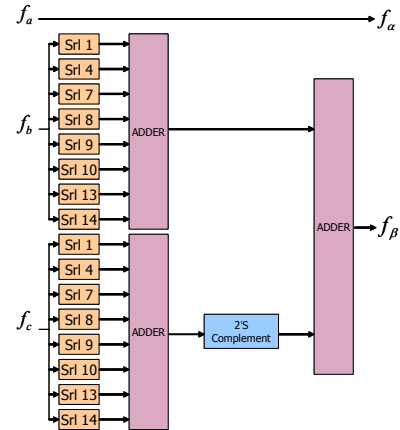


圖 9、CLARK 座標轉換電路之架構圖

而靜止兩軸座標至靜止三相座標轉換中，兩軸電壓量與實際三軸電壓量的關係如(3.4)式所示。在(3.4)式中， $1/2$ 與 $\sqrt{3}/2$ 均為一固定值，因此同樣採用分散式移位相加之方法設計實現。圖 10 所示即靜止兩軸座標至靜止三相座標轉換之電路架構圖。

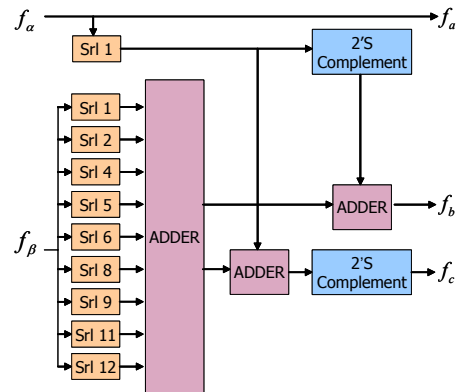


圖 10、CLARK<sup>-1</sup> 座標轉換電路之架構圖

### 3.2.2 正弦脈波寬度調變

圖 11 示為正弦脈波調變之理論。利用 FPGA 產生一連續性之三角載波訊號計數器，將此三角載波信號與正弦訊號輸入比較器比較。令正弦波訊號位準大於三角載波訊號位準時，比較器輸出訊號為高準位；而當正弦波訊號位準小於三角載波訊號位準時，比較器輸出訊號為低準位。如此即可得到一正弦調變脈波訊號，並控制六橋開關電路元件之 ON 與 OFF，進而達到驅動馬達之目的。

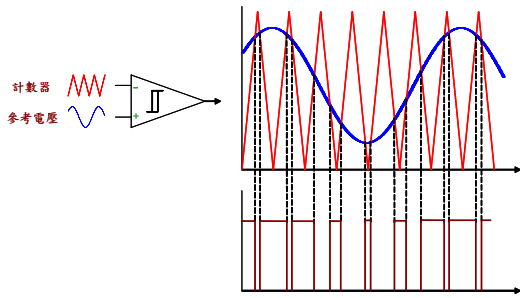


圖 11、正弦脈波調變方式

### 3.2.3 PI 控制模組設計實現

本文中採用比例-積分(PI)控制器來設計永磁式同步馬達的電流迴路控制與位置、速度制迴路。在數位控制系統上，若假設取樣時間很小，則 PI 控制器之離散模式可表示成

$$u(k) = K_p e(k) + K_i \sum_{j=0}^k e(j) \quad (3.12)$$

其中， $u(k)$  為第  $k$  個取樣時間之輸出訊號、 $e(k)$  為第  $k$  個取樣時間之誤差訊號輸入。

圖 12 所示為 PI 控制器之硬體架構設計方塊圖示。在硬體描述語言的實現方式上，可根據比例常數  $K_p$  及積分常數  $K_i$  所選擇設計之數值，將輸入之誤差信號利用分散式移位相加的方式取代乘法器之乘法運算。

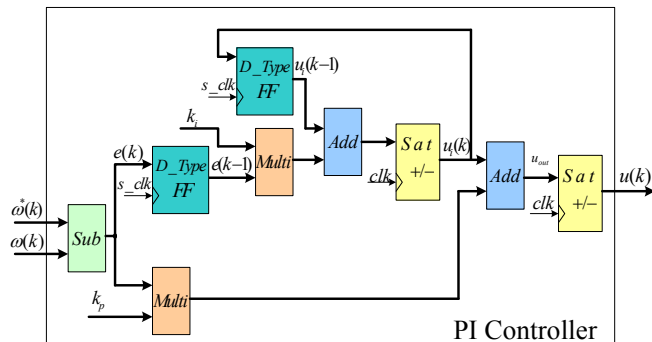


圖 12、PI 控制器之硬體架構設計方塊圖

另外，在 PI 控制器中數學式  $\sum_{j=0}^k e(j)$  的實現方式，則可採用 D-type 正反器和加法器來設計此積分累加的功能。同時，為了避免此控制器相加運算後而產生數值溢位情況，因此在控制器中必須加入正、負飽合的處理機制，以 PI 控制器之輸出訊號為例，其方法描述如下：

$$\begin{aligned} \text{if } u_{out} > U_{max} & \text{ then } u(k) = U_{max} \\ \text{if } u_{out} < U_{min} & \text{ then } u(k) = U_{min} \end{aligned}$$

如此即可完成整個控制器的設計。

### 3.2.4 馬達回授位置與速度檢測電路設計

我們使用光學尺來對馬達位置編碼，並以 FPGA 作為光編碼器的解碼電路，一般為方波式脈波計數法。其檢測方式主要透過光學方形波編碼器產生脈波信號後，經四倍頻解碼電路處理，最後再由計數器及晶片內部暫存器，計數單位取樣時間內之脈波數，如此即可計算出馬達實際之回授速度。

圖 13 所示為透過光學方形波編碼器輸出之 A 相、B 相信號，檢測馬達回授位置、速度之硬體架構。

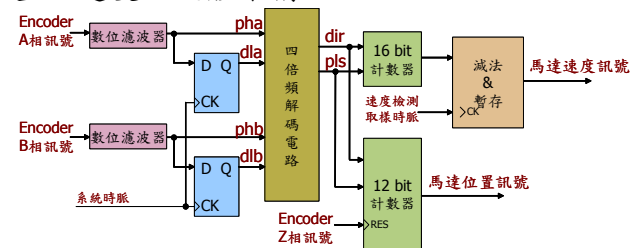


圖 13、馬達位置與速度檢測電路之硬體架構

根據馬達方形波編碼器的解析度及四倍頻脈波訊號對晶片暫存器所計數的數值，即可檢測出馬達實際的位置。至於馬達實際位移的檢測，則可在單一單位取樣時間內，利用計算得到之四倍頻脈波個數後換算得出。圖 14 所示為此四倍頻脈波計數法速度量測之原理圖示。

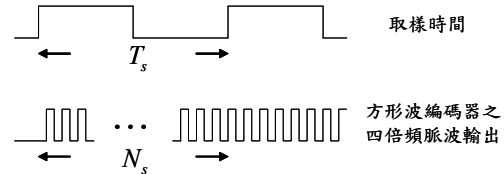


圖 14、四倍頻脈波計數法速度量測原理圖示

其中  $T_s$  為取樣時間， $N_s$  為取樣時間內之四倍頻脈波數。

若假設  $K_{np}$  為馬達所產生之脈波位移量，即代表馬達取樣時間，將產生位移長度  $N_s * K_{np}$ 。如此，透過已知之參數  $K_{np}$ 、 $T_s$  及  $N_s$ ，並代入(16.25)式中，便可換算求得馬達之速度  $v_p$ 。

$$v_p = \frac{N_s * K_{np}}{T_s} \quad (3.13)$$

### 3.2.5 NIOS II 的介紹與應用

SOPC (System on a programmable chip) 為 ALTERA 公司在發展系統整合型晶片所創造

的術語。傳統 IC Design 的系統架構大多為使用一顆 DSP 來對一顆 FPGA 晶片作程式控制，而在 2000 年，美國 ALTERA 公司開發出了 SOPC 系統整合的環境，即在單一晶片中，包含了一顆微處理器及一顆可程式規劃的 FPGA 晶片，如此使用者即可以使用單一晶片作系統整合，並且可以修改邏輯電路已達設計的目標，更具有可以修改微處理器的功能，此一發展不但節省了大量的面積，也可以縮短 IC 研發的時程，更重要的是提升了單一晶片的價值。

NIOS II 為軟體型態的微處理器，透過 SOPC Builder 這個軟體可以用可規劃邏輯元件構成，這種型態的微處理器便可依使用者的需求去做彈性的規劃，以對晶片空間做最有效利用。

本計劃則將利用 NIOS II 來取代傳統 DSP 並將本系統中所有 PI 控制器的增益值可作彈性調整，因為共使用了三個 PI 控制器所以有 6 個增益值，且每個增益值需要 16 位元來由 NIOS II 傳送至 FPGA，所以需 96 位元，但為了減少邏輯閘的使用，因此改為利用一個 3 to 8 的多工器並共用同一個增益匯流排，將所需的位元數減低為 19 個位元。圖 15 為此架構圖。

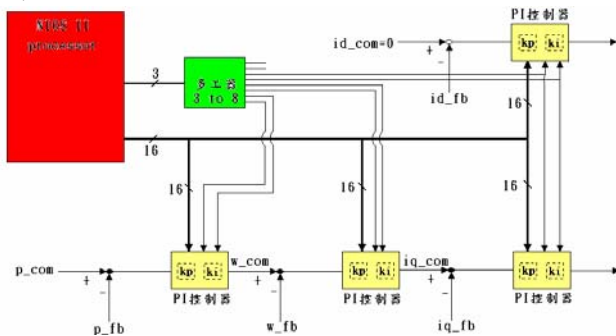


圖 15、NIOS II 與 FPGA 連接架構圖

## 四、結論與成果

### 4.1 技術特點說明

在本計畫內我們以場效型可規劃邏輯陣列(FPGA)晶片為基礎，實現線性永磁式同步馬達向量控制晶片的設計及含速度與位置控制器以進行位置軌跡追蹤控制。由於 FPGA 晶片具備可重複規劃的特性，根據馬達規格的設定及控制架構上參數的調整，即可適用於不同參數規格馬達的控制應用。又因本計

畫採用之 FPGA 晶片已內嵌一 Nios II 處理器，可以高階 C 語言實現控制參數調整與複雜演算法，在不需要更改設計 FPGA 數位電路模組架構的條件下，更具備設計之彈性與靈活度以及晶片利用效能最佳化。

### 4.2 可利用之產業及可開發之產品

經由此 FPGA 晶片驅動器之發展，相關從事馬達伺服驅動控制產業可藉由此技術應用發展於線性傳動(精密)定位之運動控制系統—包括數位控制器設計與伺服驅動整合系統電路卡等等。

### 4.3 推廣及運用的價值

因 FPGA 整合系統晶片價格低廉(相較於 ASIC 晶片)，且具備可重複規劃的特性。藉由本計畫成果推廣可大幅降低生產成本、增加產品附加價值。

### 4.4 成果展示

本計畫相關實驗設備以及馬達速度與位置響應圖如下所示。

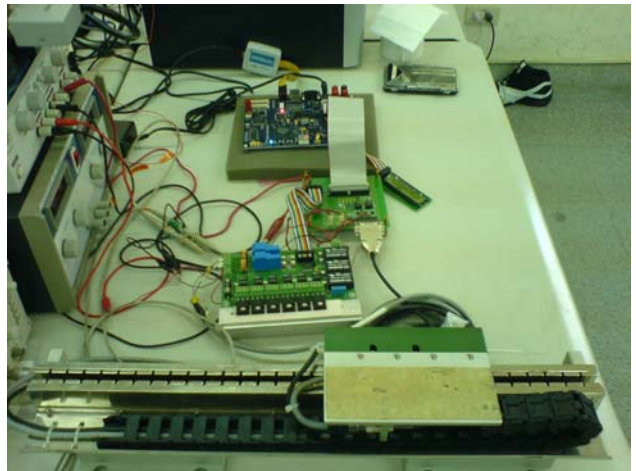


圖 16、實驗設備照

下列圖 17 所示為當馬達靜止時，再輸入一個固定的速度命令情況（藍線），馬達所產生的速度響應（紅線）。



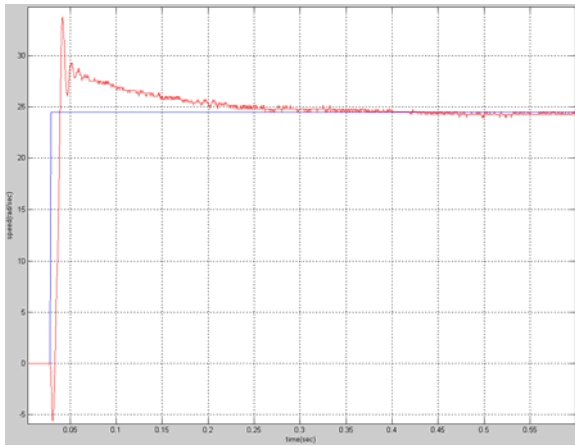


圖 17、速度響應圖

下列圖 18 所示為當馬達靜止時，再輸入一個固定的速度命令情況（藍線），過了一段時間在增加些許的速度命令，馬達所產生的速度響應（紅線）。

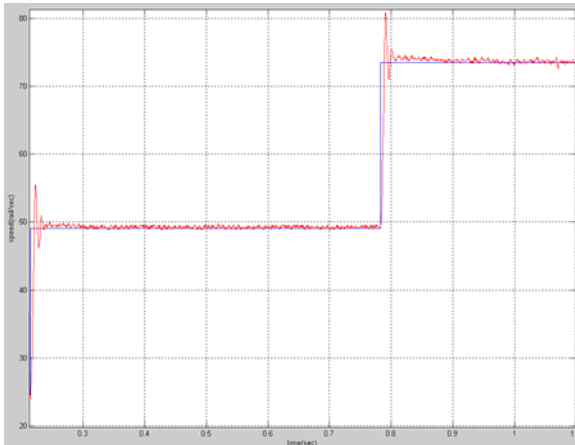


圖 18、步階遞增速度響應圖

下列圖 19 所示為馬達一開始約距離基準點 0.5cm 位置上，輸入一個的位置命令情況（紅線），馬達所產生的位置響應（藍線）。

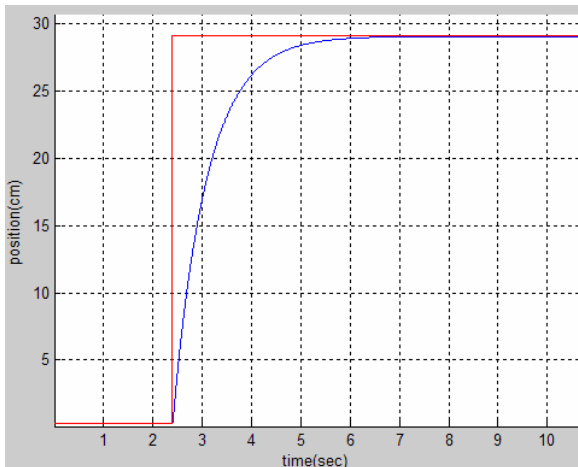


圖 19、位置響應圖

下列圖 20 所示為馬達一開始約距離基準點 3cm 位置上，輸入一個的位置命令情況（紅線），馬達所產生的位置響應（藍線）。並再輸入一個位置命令使馬達跑回最初的位置響應圖。

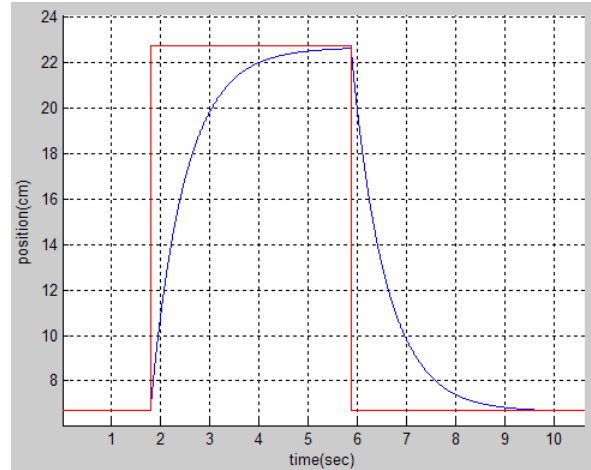


圖 20、步階遞增位置響應圖

## 五、參考文獻

- [1] J. Y. Jyang, Y. Y. Tzou, "A CPLD-based voltage/current vector controller for 3-phase PWM inverters," *IEEE PESC Conf. Rec.*, vol. 1, pp. 262-268, 1998.
- [2] Y. Y. Tzou, T. S. Kuo, "Design and implementation of an FPGA-based motor control IC for permanent magnet AC servo motors," *IEEE IECON Conf. Rec.*, vol. 2, pp. 943-947, 1997.
- [3] 張豪揚、方志行、陳建武、陳志信、林錫寬, "[永磁式同步馬達平滑模態控制器之FPGA晶片實現](#)," 2004 第三屆電力電子研討會.
- [4] 張豪揚、方志行、陳建武、陳志信、林錫寬, "[永磁式同步馬達向量控制晶片研製](#)," 電力電子雙月刊, vol. 2, no. 5, Sep. 2004.
- [5] F. Blaschke, "The principle of field orientation as applied to the new TRANSVECTOR closed loop control system for rotating field machines," *Siemens Review*, vol.39, no. 5, pp. 217-220, May 1972.
- [6] W. Leonhard, *Control of Electrical Drives*. Springer, New York, 1996.

- [7] S. J. Henriksen, R. E. Betz, and B. J. Cook, "Digital hardware implementation of a current controller for IM variable-speed drives," *IEEE Trans. Ind. Applicat.*, vol. 35, no. 5, Sept./Oct. 1999.
- [8] M. Cirstea, A. Aounis, M. McCormick, P. Urwin, "Vector control system design and analysis using VHDL," *IEEE PESC Conf. Rec.*, vol.1, pp. 81-84, 2001.
- [9] M. F. Tsai, H. C. Chen, "Design and implementation of a CPLD-based SVPWM ASIC for variable-speed control of AC motor drives," *IEEE PEDS Conf. Rec.*, vol.1, pp. 322-328, 2001.
- [10] Altera Corporation, "APEX DSP Development Board Data Sheet (Start Version)," June 2002