

# 行政院國家科學委員會專題研究計畫 成果報告

## 總計畫(1)

計畫類別：整合型計畫

計畫編號：NSC93-2215-E-009-046-

執行期間：93年08月01日至94年07月31日

執行單位：國立交通大學電子工程學系暨電子研究所

計畫主持人：張俊彥

共同主持人：梅玉貞，林炯暉

計畫參與人員：涂峻豪 吳永俊 馮立偉

報告類型：精簡報告

處理方式：本計畫可公開查詢

中 華 民 國 94 年 10 月 21 日

# 系統面板關鍵技術之開發-總計畫(I)

計畫編號: NSC93-2215-E009-046

執行期間 : 93 年 8 月 1 日~94 年 7 月 31 日

計畫主持人: 交通大學電子研究所 張俊彥教授

## 一. 中文摘要

實現系統面板的目標上，多晶矽主動元件的技術是一個非常重要的角色，只有高載子遷移率的元件，才能執行高速度訊號處理，所開發的產品也才有競爭力，所以如何達到均勻且快速高品質的主動元件，是達到系統面板的最重要關鍵技術；然而一個完整的系統面板包括輸出輸入單元、邏輯單元、記憶單元、能源單元。

本計畫將整合多晶矽元件研究領域有經驗者，進行相互學術性支援之整合型計畫研究，俾使參與計畫之個別學者能更趨卓越成果邁進。計畫研究方向主要新穎結晶技術，多晶矽元件製作，包括驅動元件、非揮發性記憶體、高效率太陽能電池，建立一個高品質的元件技術平台，開啟嶄新的多晶矽元件技術，達到面板整體操作快速的需求。我們希望藉由計畫的執行能達到卓越的研究成果，藉由適當的擴散機制，順利移轉產業界，提昇我國技術水準，趕上日韓大廠的技術水平，衍生更具附加價值的面板產品。

關鍵字：系統面板,結晶技術,薄膜電晶體,記憶體,太陽能電池

## Abstract

The poly-Si device plays an important role in the realization of System-On-Panel. The poly-Si devices enable electrons to travel through the semiconductor significantly faster (high electron mobility) than conventional amorphous silicon. Integrating circuit logic that conventionally required external ICs, such as LCD drivers and power supplies, I/O interfaces, data memory and signal processing circuitry, onto the same glass substrate as the LCD enables dramatic reductions in component mounting area and the number of parts, and also contributes to lighter weights and thinner profiles as well as greater reliability in assembled products.

We will cooperate to study poly-Si devices and realize the System-On-Panel through this plan. The objects of this plan are to develop the novel method of recrystallization for

polysilicon and manufacture of poly-Si devices on glass panel, such as high-performance TFT, high-efficiency solar cell and nonvolatile memory to increase the aperture ratio of pixel. Based on the achievements in these projects, we will help the panel industry in Taiwan to catch up the world.

Keyword: System on Panel, recrystallization technology, thin film transistor, memory, solar cell

## 二. 計劃緣由與目的

我們以脈衝式快速升溫系統 (PRTA) 結合各種輔助結晶機構(包含金屬與半導體材料、能源供應形式的設計), 使非晶矽膜能以更低熱預算且更高效地轉換成純淨無雜質殘留的複晶矽薄膜。製備均勻且大晶粒之高品質複晶半導體薄膜, 以利於低成本量產化方法製作低溫複晶半導體薄膜電晶體, 以配合系統面板顯示器 (System On a Panel; SOP) 應用的需要, 以及評估本技術移轉至低溫基板如塑膠與可彎曲基板的可行性。我們引入複晶矽, 複晶矽鍺以及複晶鍺薄膜並完成相關薄膜電晶體結構, 使得元件的特性大大提昇, 並且可以應用到薄膜電晶體的週邊電路上, 實現系統面板的需求。由本計畫所提出的整合方法可以增進電晶體特性並且達成系統面板的目標, 也將是顯示器未來

的驅勢。

另外, 我們也將開發新型低溫非揮發性記憶體製程, 製作複晶矽上高品質的穿遂氧化層進而製作低溫快閃記憶體、電子抹除式唯讀記憶體、量子點記憶體, 並研究不同製程元件之讀寫速度與可靠度。由於非揮發性記憶體在電源中斷狀況下仍可保存資料, 其省電的特性使攜帶式產品更為市場所歡迎接受。最後我們將針對面板上製作高效率的太陽能電池, 來提供系統面板部分的電源。尤其可以應用在攜帶式半反射式或反射式的液晶顯示系統, 輔助系統的省能效果。主要著重在面板上製作複晶矽 (poly-Si) 及不同能隙 (multi-band gap) 複晶元件, 由於複晶元件其光電轉換效率與操作速度皆高於非晶矽元件, 而多能隙複晶元件轉換效率又高於複晶矽, 由於多能隙複晶薄膜可以有效吸收紫外光至紅外光, 提升太陽能的利用率, 使系統面板益加省能, 因為能源是人類面臨經濟發展和環境維持平衡時需要解決的最根本最重要的問題。而太陽能是地球上清潔無污染且永不耗竭的能源。

### ● 新型低溫快速半導體結晶技術開發

利用快速升溫系統使得非晶矽膜能轉換成高品質複晶矽膜。這種新技術是利用金屬傳遞熱能給非晶矽膜。本研究計畫所得之結晶膜的晶粒成長速率高達  $5.26 \mu\text{m}/\text{min}$ , 而且具有高達  $0.9 \mu\text{m}$  的晶粒大小, 以及低於  $0.51 \text{ nm}$  的表面粗糙度。在電性方面, 我們利

用這種新技術所結晶的摻雜矽膜具有優於其他舊有技術的高導電率。最後我們也驗證出利用此新技術所結晶的矽膜完全沒有金屬污染。

### ● Fabrication of Nonvolatile Memory for System on Panel

多晶矽(poly-S)元件其高載子遷移率不僅可以應用於控制畫素的薄膜電晶體(thin film transistors)，也能符合構成電路系統的需求，所以系統面板(System on Panel; SOP)的概念得以實現。一個完整的系統面板包括輸出輸入單元、邏輯電路、記憶單元、能源單元。在本計畫中我們主要研究如何在面板上製作非揮發性記憶體(nonvolatile memory)，由於非揮發性記憶體在電源中斷狀況下仍可保存資料，其省電的特性使攜帶式產品更為市場所歡迎接受。計畫中我們首先研究低溫(<600°C)高品質穿隧氧化層的開發，穿隧氧化層的品質對於非揮發性記憶體的電性特徵與可靠度影響甚大，我們也將製作兩種非揮發性記憶體：快閃記憶體(flash)與唯讀記憶體(N-ROM)。記憶體元件操作特性分析也將被研究，如熱電子寫入後起始電壓改變量，記憶體元件耐力(endurance)，記憶體元件的保存時間(retention time)、元件操作寫入/抹除(write/erase)速度之萃取，並探討閘極穿隧氧化層相關製程條件對元件特性的影響。

### ● 系統面板高效率太陽能電池

多晶矽元件其高載子遷移率不僅可以應用於控制畫素的薄膜電晶體，

也能符合構成電路系統的需求，所以系統面板(System on Panel; SOP)的概念得以實現。一個完整的系統面板包括輸出輸入單元、邏輯電路、記憶單元、能源單元，是一種新概念而極具競爭力的產品。

我們主要著重在面板上製作太陽能電池，來提供系統面板的電源，研究元件包括：複晶矽(poly-Si)及不同能隙(multi-band gap)複晶太陽能電池，因為複晶元件其光電轉換效率與操作速度皆高於非晶矽元件，而多能隙複晶元件轉換效率又高於複晶矽，我們利用高能隙的半導體層吸收紫外光波段，利用低能隙吸收紅外光波段，如此可以提升太陽能的利用率，非常適用於攜帶式反射式或半反射式的產品。基於我們目前擁有成熟的雷射退火技術，希望能進一步應用於面板上複晶半導體太陽能電池的製作，未來可以提供系統面板能源。

高光電轉換效率的太陽能電池整合在顯示器面板上，將輔助供應可攜式顯示產品的電源供應，使系統面板能完全善用大自然的能源，藉此提升可攜式產品的市場競爭力。在玻璃基板上製作太陽能電池主要需求為低成本，因此高轉換效率與製程複雜度將成為太陽能電池的製作考量。

依照太陽能電池的結構主要分為主體 PiN 三層薄膜：N 型參雜半導體層、本質半導體層、P 型微摻雜半導體層以及電極與反射薄膜層。利用電漿輔助化學氣相沉積系統製作主體 PiN 結構，藉由最佳化這三層薄膜特

性與多層能隙薄膜達到 High-efficiency 的需求。

### 三. 結果與討論

#### 子計畫一

1. 該技術所獲得複晶矽之平均晶粒大小高達  $0.90\ \mu\text{m}$ ，此結果優於目前商用量產中以準分子雷射結晶所獲得結果。此外，由於快速升溫的機制，使得形成複晶矽區域的效率相當高，晶粒成長速度可高達  $316\ \mu\text{m}/\text{min}$  (見圖一)，遠高於固相結晶 (Solid Phase Crystallization; SPC) 或一般金屬誘導結晶方法。
2. 我們所發展的低溫結晶技術所得結晶膜 (RTP poly-Si) 的表面平坦度只有  $0.51\ \text{nm}$  與非晶矽的平坦度 ( $0.44\ \text{nm}$ ) 相近，雖然略遜於 SPC 結晶膜 ( $0.49\ \text{nm}$ ) 完全沒有準分子雷射結晶 (Excimer Laser Crystallization; ELC) 所遭遇之均勻度問題 ( $11.05\ \text{nm}$ ) (見圖二)
3. 圖三為不同結晶溫度所得的晶粒大小資料。退火的溫度越高，有更多的能量供給矽原子結晶，使得在同樣的製程時間之下，平均晶粒大小隨著溫度上升而呈現增加的趨勢。
4. 圖四是經由 ESCA 量測得知，RTP poly-Si film 沒有 Cr 的污染。

#### 子計畫三

5. 由圖五的結構圖，我們所提出的元件結構是由兩顆電晶體組合而成的。串接兩個電晶體的 GATE 當作浮停閘 (Floating gate)，把第二顆

電晶體的源極以及汲極 (Source / drain) 相接當作控制閘 (Control gate)。這樣的話就可以達到記憶體的基本結構。

6. 由圖六的 VG-ID 圖，可以顯示出 TFT 的開關特性。並由此圖可以發現隨著 overlap 的增加，導通電流 (Ion) 也會增加。這樣的原因乃源自於 overlap 的增加導致第二顆電晶體的電容變大，使得控制閘極耦合浮停閘極 (Control gate Couple floating gate) 的能力增加。導致更多的電壓降座落於第一顆 TFT，第一顆 TFT 的電流也將變大。
7. 從圖七以及圖八的分析結果，我們可以得知此元件的容忍性 (endurance) 和保存能力 (retention) 已達一定水準，因此 Poly-Si EEPROM 製作於玻璃基板上是可行的。

#### 子計畫四

8. 圖九對不同 PH<sub>3</sub> 流量與電阻的變化作圖，可以找出不同流量的 PH<sub>3</sub> 參雜明顯影響低溫成長的薄膜阻值，因此藉由最佳化 PH<sub>3</sub> 氣體的參雜沉積 N 型或 P 型重參雜薄膜，對於低溫製作太陽能電池元件的開路電壓 (Voc) 與降低元件阻值將有明顯的幫助。
9. 由圖十所示，不同組成元素 (如矽、鍺、碳) 混合的三種能隙的薄膜：矽鍺、矽鍺碳、鍺碳，對於不同的光波段有不同的吸收程度。一般而言，矽與矽鍺薄膜的吸收程度

類似，但是半導體薄膜內如果混入碳的元素將明顯的大幅提升薄膜對光的吸收度。由圖二可以看出非晶態矽鍍碳薄膜對不同波段的光吸收情況為最佳。

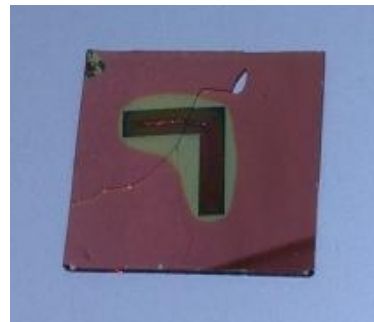
- 由圖十一可以由 TEM 明視野的圖可以觀察到擁有晶相的多晶矽薄膜特有的明暗分布不均現象，這是在沒有晶相排列的非晶矽薄膜所不能看到的 TEM 圖案。在紅線區域內進行電子繞射分析，可以看到電子繞射圖案呈現規律性的晶格點，因此可以判定薄膜組成結構是多晶矽的薄膜。

#### 四、結論

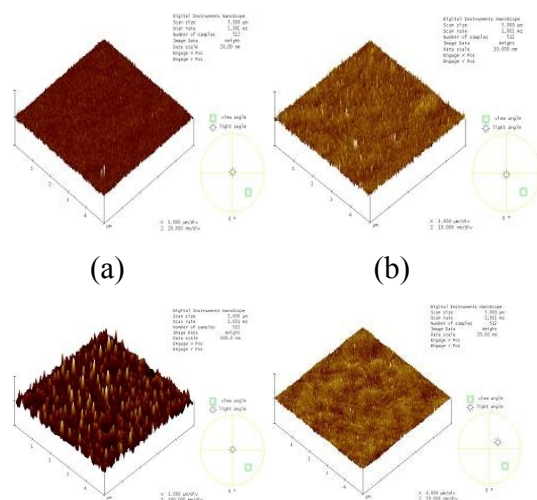
我們已經成功地發展出快速升溫退火技術，並可以應用在低溫面版薄膜電晶體上，相較於傳統的結晶的方法，可以大幅地降低電晶體的製造成本。另外，我們也實現了面版上記憶體元件的製作，並提出新穎的結構改善記憶體的讀寫特性，並且仍具有不錯的記憶保存時間，未來可以搭配低溫快速升溫退火的技術，降低面版記憶體的成本。在面版上的能量單元的製作，我們嘗試用新的材料，當混入不同元素成份後，可以改善光的吸收能力，進而可以改善太陽能電池的效率，針對不同波段的光吸收作比較與多晶態特性的分析。並且由此發展出的薄膜材料，搭配新穎的退火結晶技術，便可以大大地改善光吸收能力。我們已經具有快速升溫退火技術，以及面版記憶體元件的製作能力，以及

相當成熟的薄膜電晶體的經驗，以及不同混成薄膜的成長技術、特性分析的能力。因此，可以在面版上完成低成本的驅動元件、記憶體元件以及能量單元，並實現系統面版的整合。

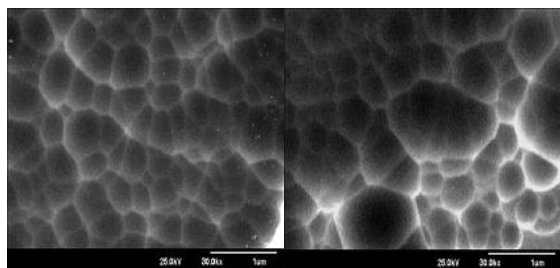
Figure Captions



圖一 Optical microscopy photograph of RTP poly-Si film.

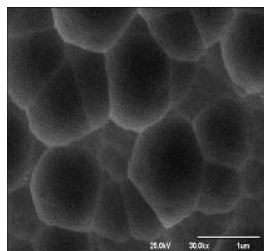


圖二 AFM images of (a) a-Si, (b) SPC poly-Si, (c) ELC poly-Si, and (d) RTP poly-Si, respectively.



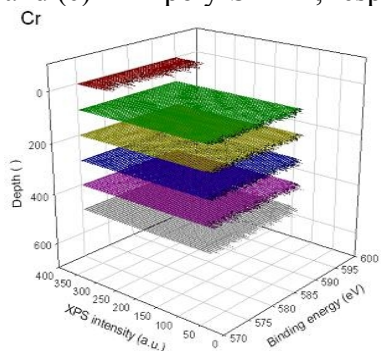
(a)

(b)

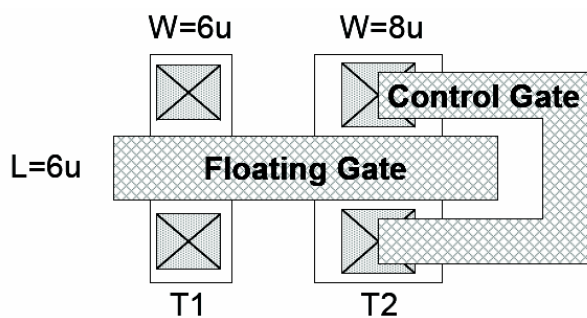


(c)

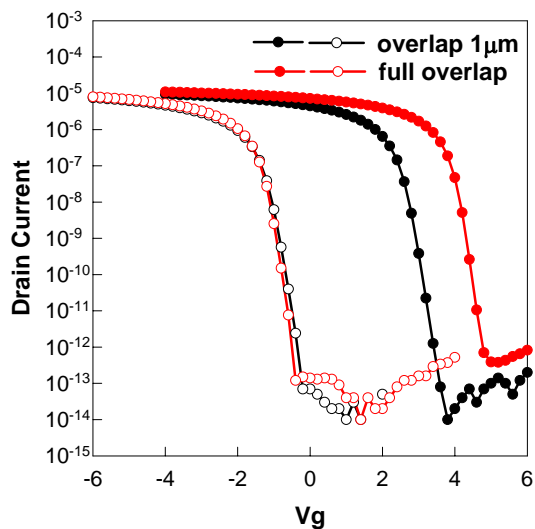
圖三SEM images of (a) SPC poly-Si film, (b) ELC poly-Si film, and (c) RTP poly-Si film, respectively.



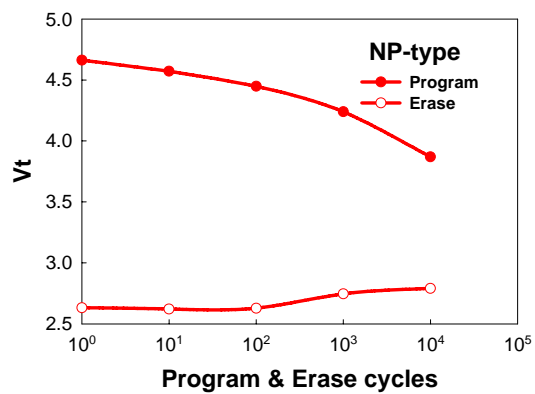
圖四 ESCA spectra of RTP poly-Si film.



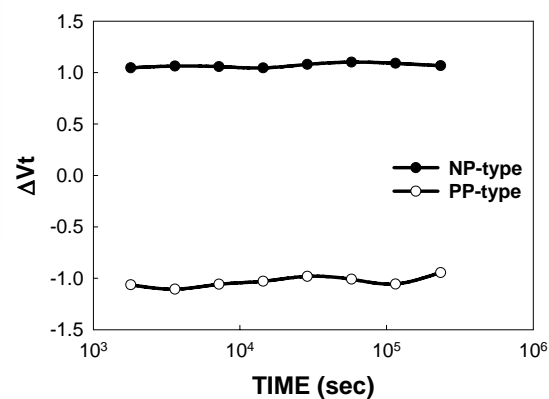
圖五面板上新穎結構之非揮發性記憶體元件結構圖



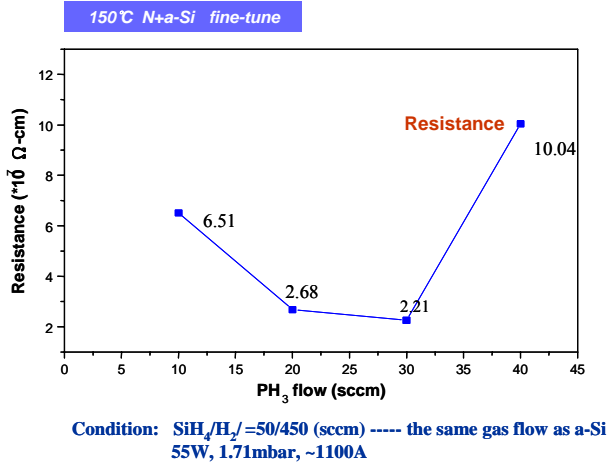
圖六面板上新穎結構之非揮發性記憶體元件的低溫複晶矽薄膜電晶體的開關特性圖 (ID versus Vg)



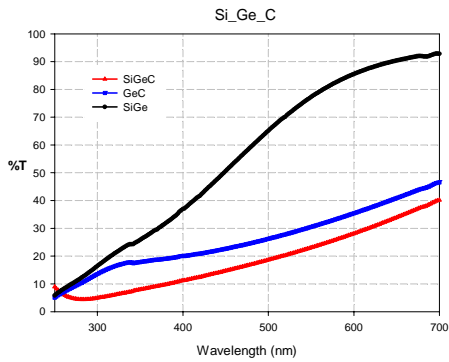
圖七面板上新穎結構之非揮發性記憶體元件的啟始電壓對記憶體元件的讀寫特性圖



圖八面板上新穎結構之非揮發性記憶體元件的啟始電壓變化對記憶體元件的讀寫時間的特性

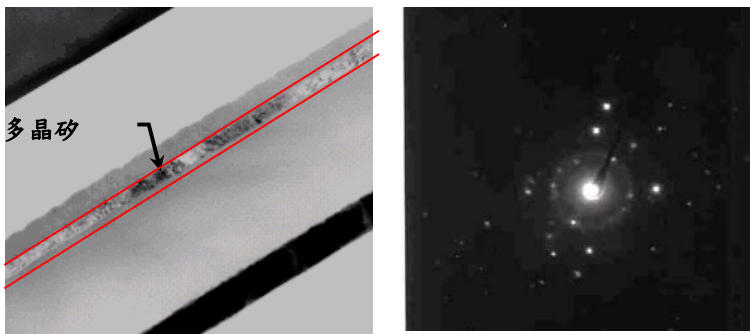


圖九 PH<sub>3</sub> 流量的不同對於 N 型非晶矽薄膜的電阻值影響



圖

十不同元素混合的非晶態薄膜對光學穿透度分析



圖十一 1000°C 的熱板結晶溫度、持溫 10 秒 一共 10 個脈衝的製程條件；

(左)TEM 的明視野圖；(右)多晶矽的電子繞射圖