

計畫中文摘要

關鍵詞：金屬誘發矽結晶化、複晶矽、金屬壓印誘發矽結晶化

摘 要

複晶矽薄膜電晶體 (poly-Si thin film transistor, poly-Si TFT) 擁有較高之電子遷移率 (electron mobility) 及較陡之臨界電壓 (subthreshold slope)，所以針對顯示器高解析度及較佳動畫品質的要求，具有優異電性之 poly-Si TFT 能夠同時符合這兩項要求，此外並且能夠作為面板週邊之電路，而簡化製程及減少製程之成本。所以許多研究相繼投入複晶矽薄膜電晶體製成中，其中低溫結晶化製程是極關鍵之技術。目前現有技術中以準分子雷射退火製作複晶矽薄膜的技術最為成熟但仍有均勻性差設備昂貴等缺點，所以相繼有新的技術被提出其中以金屬誘發非晶矽結晶化/金屬誘發側向非晶矽結晶化 (MIC/MILC) 的技術最為突出，MIC/MILC 技術是利用金屬 (Ni、Pd、Al、Co 等) 在低溫下 (約 230~550°C) 與 Si 反應形成金屬矽化物進而誘發非晶矽結晶，能夠得到均勻性佳的複晶矽薄膜；除此之外利用 MIC/MILC 技術所製作出的複晶矽薄膜是由單一平面方向的矽晶粒，所以 MIC/MILC 技術所製作出的複晶矽薄膜用來製作 poly-Si TFT 能夠擁有優異電性而且每一顆電晶體電性表現都相當意即製程均勻性很好。

但利用 MIC/MILC 技術所製作出的 poly-Si TFT 仍然有兩大缺點第一、金屬殘留之問題。第二、退火時間過長，在本計畫針對 MIC/MILC 技術兩大缺點，提出 MIC/MILC 技術製程中利用金屬壓印 (Metal Imprint) 誘發矽結晶方式將金屬膜藉由壓印的方式轉移至非晶矽薄膜上，來取代利用物理氣相沉積 (PVD) 或是無電鍍法直接將金屬膜鍍覆在非晶矽薄膜上的方式來誘發矽結晶，利用 PVD 製程或是無電鍍方式直接將金屬膜鍍覆在非晶矽薄膜上來進行誘發矽結晶，其誘發之複晶矽薄膜會有金屬殘留的問題，金屬的殘留會影響薄膜電晶體元件之電特性。在本計畫中利用金屬壓印 (Metal Imprint) 方式來誘發矽結晶，既可達到金屬誘發低溫結晶化之目的，又可以解決金屬殘留之問題，進而得到更佳之薄膜電晶體元件特性。並且設計不同之壓印圖形來製作複晶矽薄膜，可以使所需退火時間減短並且可以到的到不同方向之複晶矽晶粒可以製作成電晶體元件，比較不同晶粒方向對元件特性之影響。

Keywords : Metal induced crystallization of amorphous silicon, poly-Si, Metal imprint induce crystallization of amorphous silicon

Abstract

The high electronic mobility and small subthreshold slope of poly-Si thin film transistors (TFT) is the issue to increase the resolution and quality of LCD panel. Beside the application of pixel switch, the high performance can be used to the driver circuit. However the high temperature process should be avoid eliminating the use of temperature-resistant quartz substrates. Therefore, low temperature approaches have to be developed to create poly-Si film on glass substrates. Excimer laser annealed (ELA) poly-Si TFT has been studied and well established for a few years. However ELA is difficult to control the grain size of poly-Si film uniformly over large area and the excimer laser is also very expensive. MILC poly-Si TFT has attracted considerable attention for AMLCD because it has many merits such as low cost and grain size of MILC poly-Si film uniformly over large area. During MIC/MILC process, the metal thin films (such as Ni, Pd, Al, Co) reacted with Si to form the silicide and induced the crystallization of a-Si at low temperature (from 230 to 550°C). Therefore, the preferred orientation of MIC/MILC poly-Si films is helpful in the performance of poly-Si TFTs.

Tow disadvantages of MIC/MILC process should be avoided. The first is metal contamination in the poly-Si films and the second is the long annealing time. In this project, metal imprint technique will be introduced to replace the PVD and Electroless plating to deposit the metal thin film on the a-Si films during MIC/MILC process. The objective of this imprint method can be either to catalyze only the regions contacted in printing or to catalyze regions contacted and adjacent to the printed metal regions. According to the Bae et al. report, the metal transfer in printing is minimized and the goal is to only catalyze the metal contacted region. In the latter case, the metal printed regions can serve, for example, as metal contacts and the adjacent regions can be poly-Si with low metal impurity content. Besides, design the different imprint pattern to fabricate the thin film transistor and compared the characteristic of TFT device.

一. 前言

低溫多晶矽 (Low Temperature Poly-Silicon ; LTPS) 是新一代薄膜電晶體液晶顯示器 (TFT-LCD) 的製造流程。隨著高畫質以及低耗電量的要求只有複晶矽薄膜電晶體能夠同時符合這兩項要求，然而若以傳統複晶矽製作方式其製程溫度皆高於玻璃基板軟化溫度(600°C)並不適用於 LCD 面板製作，所以相繼有新的技術被提出，其中以金屬誘發非晶矽結晶化/金屬誘發側向非晶矽結晶化(MIC/MILC)的技術最為突出，MIC/MILC 技術是利用金屬在低溫下(約 230~550°C)與 Si 反應形成金屬矽化物進而誘發非晶矽結晶，能夠得到均勻性佳的複晶矽薄膜；所以 MIC/MILC 技術所製作出的複晶矽薄膜用來製作 poly-Si TFT 能夠擁有優異電性而且每一顆電晶體電性表現均勻性很好。但 MIC/MILC 所製作出的 poly-Si TFT 仍然有兩大缺點第一、金屬殘留之問題。第二、退火時間過長，在本計畫針對 MIC/MILC 技術兩大缺點，提出 MIC/MILC 技術製程中利用 Metal Imprint 誘發矽結晶方式將金屬膜藉由壓印的方式轉移至非晶矽薄膜上，來取代其他金屬膜鍍覆在非晶矽薄膜上的方式來誘發矽結晶。在本計畫中利用 Metal Imprint 方式來誘發矽結晶，既可達到金屬誘發低溫結晶化之目的，又可以解決金屬殘留之問題，進而得到更佳之薄膜電晶體元件特性。並且設計不同之壓印圖形來製作複晶矽薄膜，可以使所需退火時間減短並且可以到的到不同方向之複晶矽晶粒可以製作成電晶體元件，比較不同晶粒方向對元件特性之影響。

一. 研究目的

利用 MIC/MILC 在製作低溫複晶薄膜電晶體仍遇到兩項瓶頸:第一在複晶矽薄膜電晶體之金屬殘留量過大,進而會使薄膜電晶體之漏電流提高。第二項瓶頸為 MIC/MILC 退火時間過長。針對此兩項缺點,在本計畫中提出利用金屬壓印(Metal imprint)的方法來取代直接鍍覆的方式,先將金屬薄膜鍍覆在預先設計好欲壓印的圖形(pattern)上,再利用壓印的方式將金屬轉移到非晶矽薄膜上進行金屬誘發結晶。此方法既可達到金屬誘發結晶的效果,又可解決金屬殘留的問題,薄膜電晶體元件特性大大的提升。並且經過適當的製程圖案設計,金屬壓印時會對薄膜產生應力根據文獻指出此應力可幫助非晶矽在較低溫之下作結晶化,可以使退火時間縮短而不會降低複晶矽薄膜電晶體元件特性。

二. 文獻探討

在早期最常用的方式為固相結晶法(solid phase crystallization, SPC)【1-2】其做法是將非晶矽薄膜置於爐管內退火，退火溫度為 600°C 退火時間為數十個小時才能得到完全結晶化的複晶矽薄膜。SPC 的方法既耗時且爐溫又高，玻璃基材很容易在這高溫長時間的退火製程下發生熱變形造成後續黃光製程不易對準而造成良率下降。所以許多研究開始致力於降低退火溫度及退火時間；其中以金屬誘發非晶矽結晶化(Metal Induced Crystallization of amorphous silicon, MIC)以及金屬誘發側向非晶矽結晶化(Metal Induced Lateral Crystallization of amorphous silicon, MILC) 為最有效降低複晶矽結晶化溫度及減少結晶化所需時間的製程。

MIC/MILC 的方法主要是非晶矽薄膜在退火之前先鍍覆一層金屬(Ni、Pd、Al、Co 等【3-6】)；在退火時這一層金屬會與非晶矽薄膜產生反應進而降低結晶化溫度及減少結晶化所需時間。目前已有許多廠商如 sharp 所提出的 CGS (continuous grain silicon)及研究單位如英國 Philip Research Lab 所提出的 MILC 已經成功的將 MIC/MILC 的方式用在低溫複晶矽薄膜電晶體的製作，並且 sharp 在 2000 年 AMLCD 會議上展出 60 吋之背投式的液晶顯示器其使用之低溫複晶矽即是使用 MIC/MILC 為主之技術所製作的【7】。在較低的退火溫度及退火時間所做出的薄膜電晶體其元件特性優良已能取代 SPC 所製作出之薄膜電晶體元件【8-10】。

而 MIC/MILC 的方法有其缺點，針對需較長之退火時間，在 2000 年 K. Makihira 等人【11】提出利用 metal imprint 技術來製作低溫複晶矽薄膜電晶體，之後也有其他研究團隊投入相關之研究。

- 【1】 R. B. Iverson et al., J. Appl. Phys. **62**, p1675 (1987).
- 【2】 R. Kakkad et al., J. Appl. Phys. **69**, p2069 (1989).
- 【3】 R. C. Cammarata et al., J. Mater. Res. **5**, p2133 (1990).
- 【4】 S. W. Lee et al., Appl. Phys. Lett. **66**, p1671 (1995)
- 【5】 Y. Masaki et al. J. Appl. Phys. **76**, p5225 (1994).
- 【6】 J. L. Bastone et al. Solid State Phenom, **37/38**, p257 (1994)
- 【7】 S. W. Lee et al., IEEE Electron Device Letter, **17**, p160 (1996)
- 【8】 Toru Takayama, Hisashi Ohtari, Akiharu Miyanaga, Toru Mitsuki, Hideto Ohnuma, Setsuo Nakajim and Shumpei Yamazaki, AMLCD 2000, p25
- 【9】 Z. Jin et al. IEEE Electron Device Letter, **20**, p167 (1999)
- 【10】 S. Y. Yoon et al., J. Appl. Phys. **87**, p609 (1994).
- 【11】 K. Makihira and T. Asano, Appl. Phys. Lett. **76**, p3774 (2000)

三. 研究方法

(1) 壓印(imprint)圖形之設計與製作

- 利用黃光微影技術與化學濕蝕刻的方式在矽基板上製作壓印時所需之圖形。改變製程參數:蝕刻溫度、化學蝕刻溶液濃度與蝕刻時間，目的為得到均一之壓印圖形。
- 分析經化學蝕刻後之壓印圖形之形狀:利用掃描式電子顯微鏡(SEM)來分析所製作壓印圖形之形狀。

(2) 在金屬誘發結晶的過程中，利用金屬壓印的方式將金屬轉移至非晶矽薄膜上，取代直接將金屬鍍覆在非晶矽薄膜上的方法。

- 以 LPCVD 沉積非晶矽薄膜:首先確認在金屬誘發矽結晶化製程中以金屬壓印方式轉移金屬能夠取代直接鍍覆的方式，首先以標準製程清洗矽晶片，之後將洗淨的晶片置於爐管中進行濕氧化反應形成約 5000Å 氧化矽(Silicon Oxide)用以模擬玻璃基板。接著利用低壓化學氣相蒸鍍(Low Pressure Chemical Vapor Deposition; LPCVD) 在氧化矽上形成約 1000Å 非晶矽薄膜(α -Si)。

(3) 金屬壓印誘發結晶機制之探討

- 不同退火時間與不同非晶矽薄膜厚度的變數最主要是用來探討金屬壓印誘發結晶機制，利用光學顯微鏡來觀察金屬壓印與直接鍍覆誘發結晶速率之差異。根據文獻指出，金屬壓印時對非晶矽薄膜所產生之應力會增加非晶矽薄膜結晶之速度。在本實驗中，必須得到藉由金屬壓印方式得到成長均一之複晶矽薄膜之參數，以利後續薄膜電晶體元件之製作。
- 金屬壓印方式與直接鍍覆金屬結晶速率與品質之比較:利用 TEM、SEM 與 Raman、OM 來進行複晶矽薄膜微結構分析與結晶化速率之比較。

(4) 薄膜電晶體之製作

- 利用上述步驟所得之參數來製作薄膜電晶體，並設計不同之壓印圖形來製作覆晶矽薄膜與薄膜電晶體，和其元件特性之比較。

薄膜電晶體製作流程:

- 如 Fig.1 所示利用金屬壓印方式，經過退火之後得到成長均一之複晶矽薄膜，在此會設計不同形狀之壓印圖形來比較其所得之結果。
- Fig.2(a)所示複晶薄膜經過第一道黃光製程及乾式蝕刻後定義出薄膜電晶體主動層利用電漿輔助化學氣相沉積系統(Plasma Enhance Chemical Vapor Deposition System, PECVD)沉積出 1000Å 的氧化矽當作薄膜電晶體的閘極氧化層，再利用 LPCVD 沉積出 2000Å 的非晶矽薄膜來當作薄膜電晶體的閘極。
- Fig.2(b)經第二道黃光製程以及乾式蝕刻後除去多餘的氧化矽及非晶矽定義出薄膜電晶體的閘極氧化層(Gate Oxide)及閘極(Gate)，進行離子佈植(ion implant)。
- 利用 PECVD 沉積出 4000 Å 的氧化矽薄膜再經第三道黃光製程及乾式蝕刻定義出接觸窗(contact hole)如 Fig.3 所示。
- 最後利用熱蒸鍍(thermal coater)上鋁導線經第四到黃光製程以及鋁蝕刻定義出鋁墊如 Fig.4 所示製程至此已完成元件製作，量其薄膜電晶體電性。

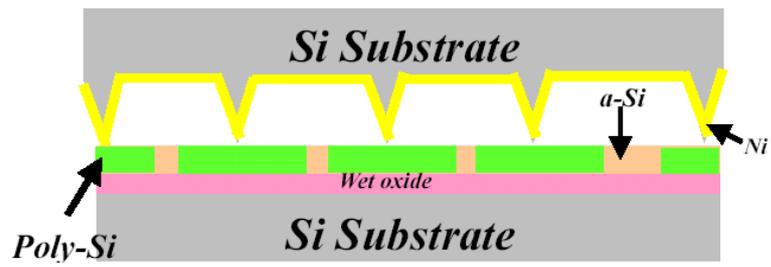


Fig.1

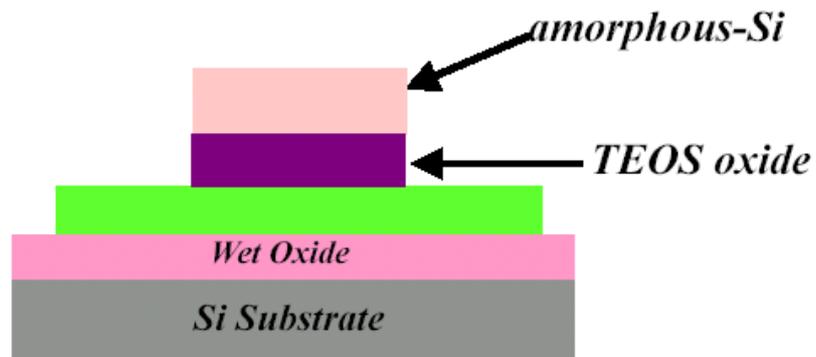


Fig.2(a)

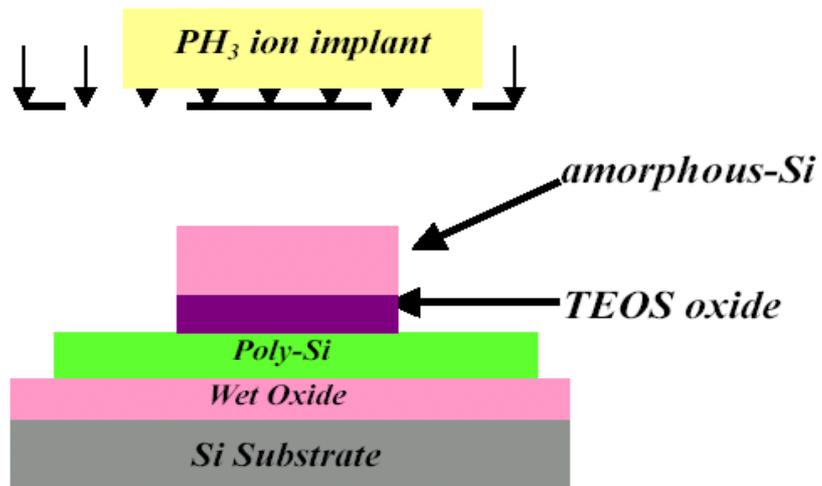


Fig.2(b)

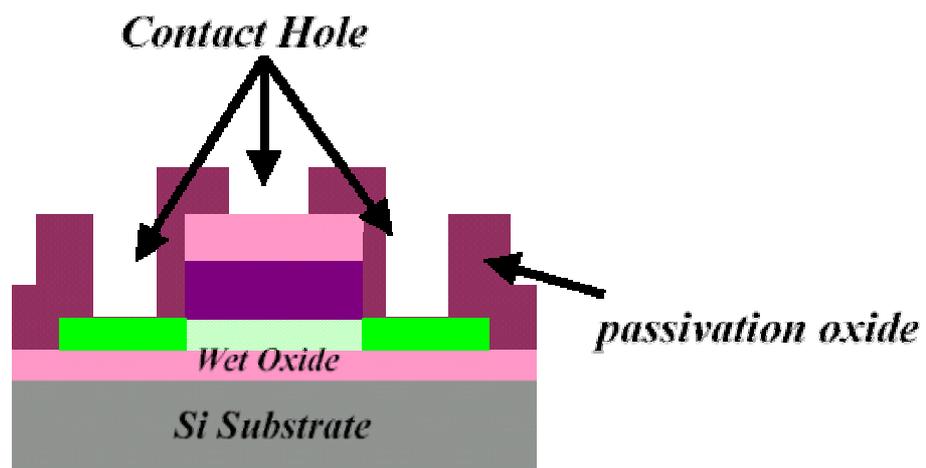


Fig.3

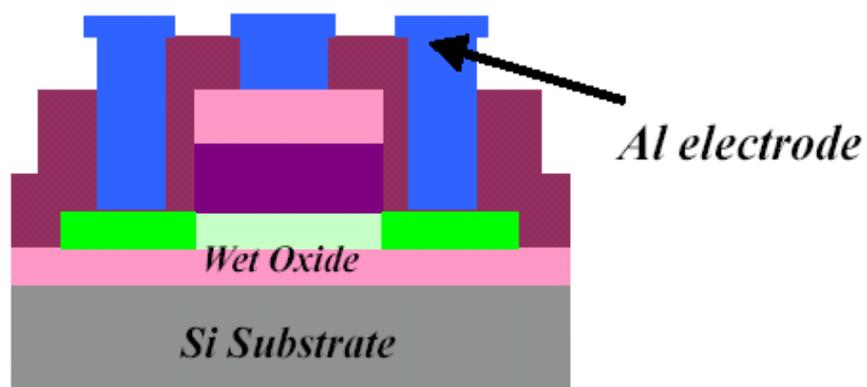
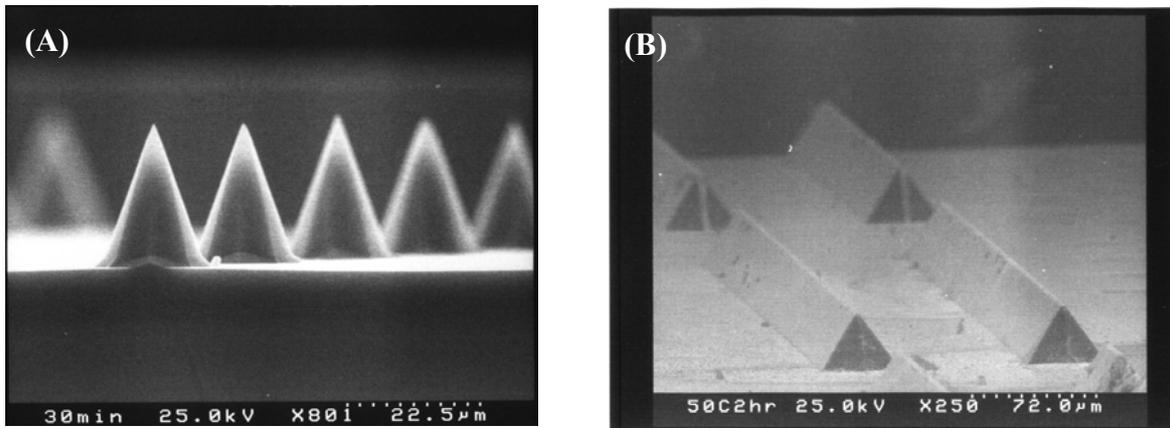


Fig.4

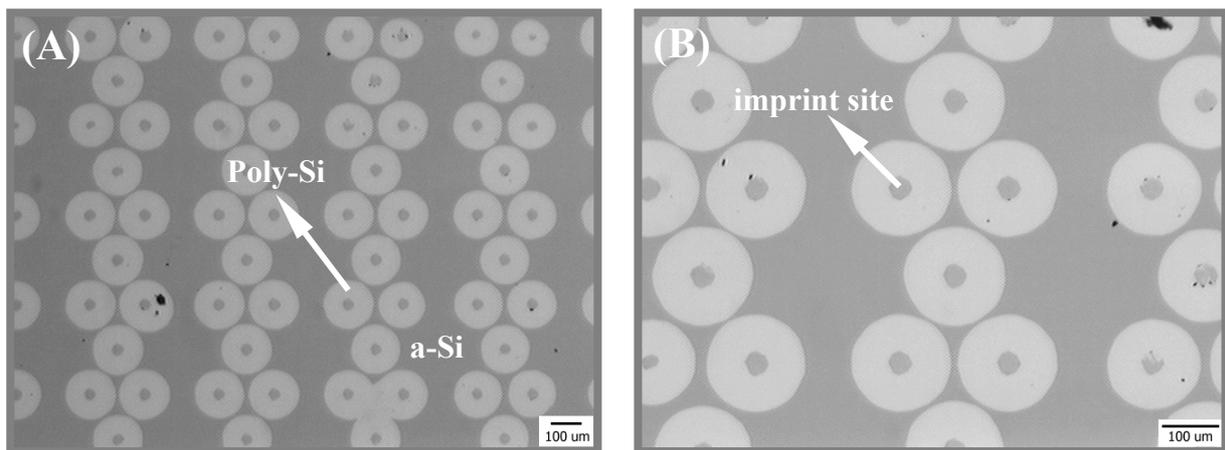
四. 結果與討論

圖五(A)與(B)為利用黃光微影技術與化學濕蝕刻方式在矽基板上製作金屬壓印時所需圖形之 SEM 圖片，其高度約為 $25\mu\text{m}$ 。此兩種不同之壓印圖形其晶粒成長方向相對於元件通道(channel) 有垂直與平行之關係，其結果對於元件的特性將有不同的影響。將在後面元件製作與分析部分做進一步討論。



圖五 (A)與(B) 金屬壓印時所需圖形之 SEM 照片

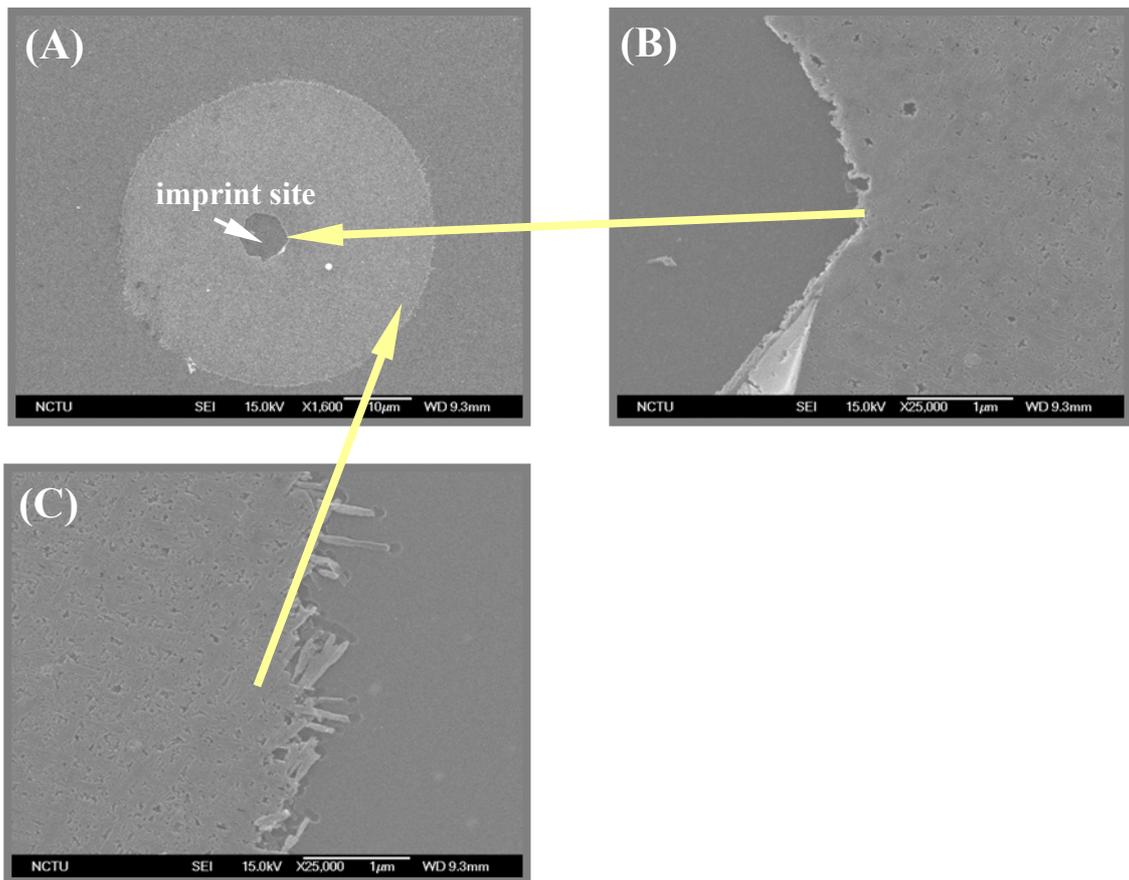
圖六(A)與(B)為金屬壓印誘發非晶矽薄膜結晶之 OM 圖，欲壓印之圖形利用物理氣相沉積(Physical Vapor Deposition)之方式先鍍覆一層厚為 20Å 的鎳金屬，再壓印於膜厚為 1000Å 之非晶矽薄膜(amorphous Si)上進行退火，在圖六中之試片其退火時間均為 12 小時溫度為 550°C 。在圖六(A)中顏色較淺的部分為誘發成長之複晶矽，顏色較深的區域為尚未結晶之非晶矽薄膜。由圖六(A)中我們可以得到一均勻的壓印誘發成長結果。在圖六(B)中可以觀察出 imprint site 與誘發成長之複晶矽之相對位置，以利後續製作 TFT 元件時光罩(photolithography mask)之製作。



圖六 (A)與(B) 金屬壓印誘發非晶矽薄膜結晶之 OM 圖

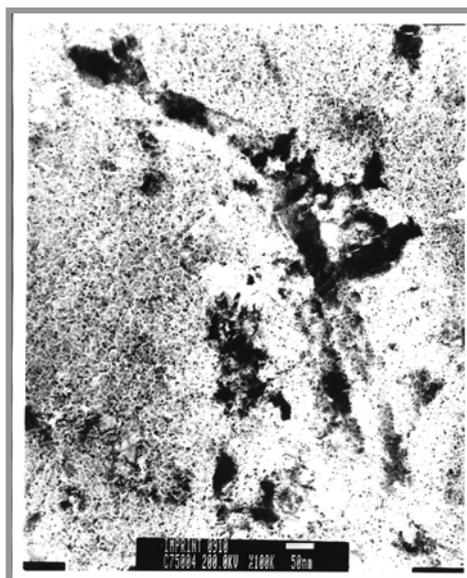
圖七 (A)(B)與(C)為金屬壓印誘發結晶經 secco 蝕刻後的 SEM 照片，圖七(B)為 imprint site 附近之區域，在圖七(C)中可以看出金屬壓印複晶矽薄膜主要是由針狀的複晶矽晶粒所組

成。



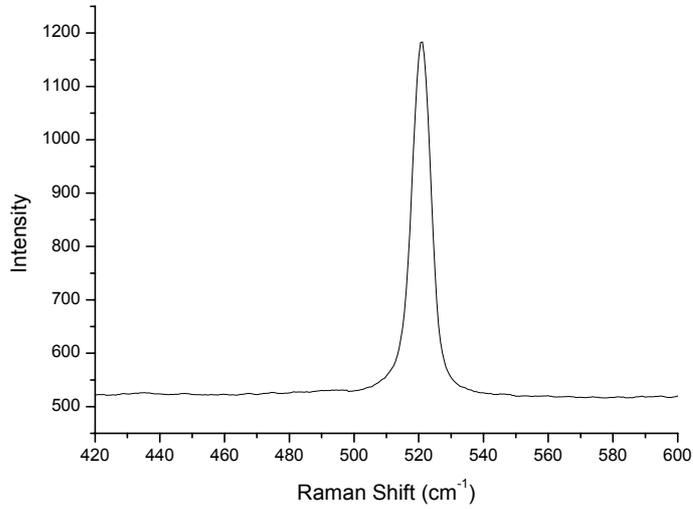
圖七 (A)(B)與(C) 金屬壓印誘發結晶經 secco 蝕刻後的 SEM 圖

圖八 為金屬壓印誘發結晶複晶矽薄膜 TEM 圖，在此圖中可看出其複晶矽薄膜是由針狀的複晶矽晶粒所組成。其針狀複晶矽晶粒的寬度為約 50nm。



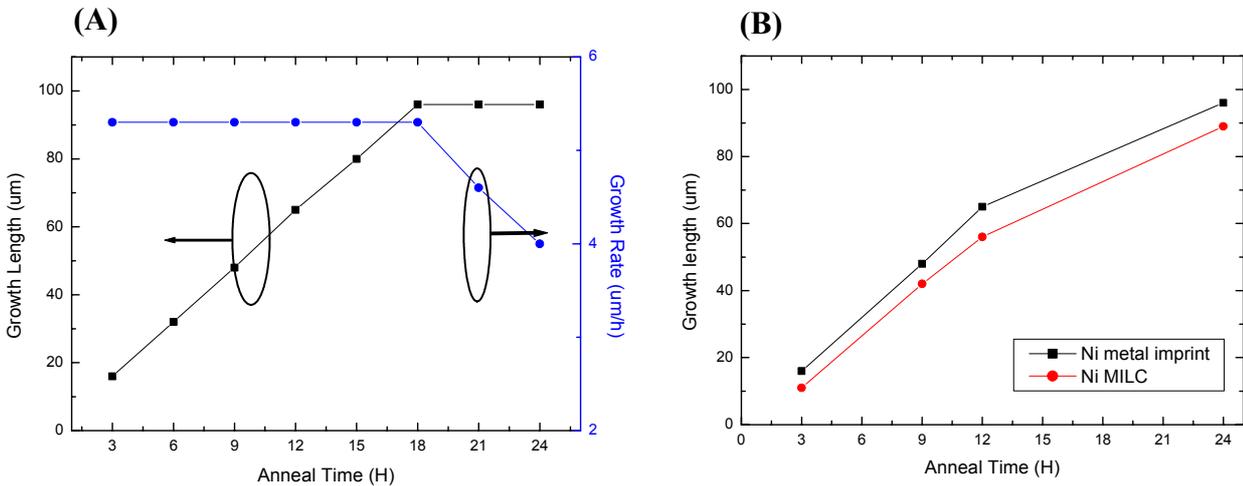
圖八 金屬壓印方法製作之複晶矽薄膜 TEM 圖片

圖九 為 Raman 之圖譜(其雷射光源為 He/Ne laser；波長為 632.8 nm)，由圖譜中可看出利用此方法來製作複晶矽薄膜可以得到一良好之結晶品質。【結晶矽(c-Si)之 Raman shift peak 在 520cm^{-1} 】



圖九 金屬壓印方法製作複晶矽薄膜之 Raman 圖譜

在圖十(A) 中金屬壓印誘發成長之長度以及成長速率與退火時間之關係圖中，其成長速率約為 $5\mu\text{m/hr}$ ，在圖八(B)中其相對於 Ni-MILC 有較快之速率，可以降低製作元件時所需之退火時間。

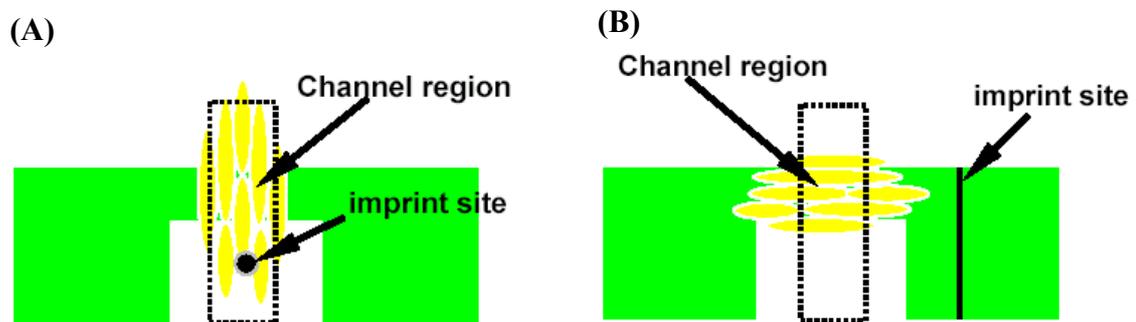


在薄膜電晶體元件製作的部分，如前面所提到的，我們使用兩種不同之壓印圖形(如圖 五(A)與(B))來進行元件特性之比較。在製作複晶矽薄膜部分退火溫度為 550°C ；退火時間為 24 小時，製作流程如三.研究方法(4)薄膜電晶體之製作。表一 為兩種不同壓印圖形其元件特性之比較，此兩種不同壓印圖形之主要差異在於晶粒成長方向與元件通道(channel)有(A) 垂直與(B) 平行的關係(如圖十一)。由圖十一中可看出垂直於元件通道(channel)成長之晶粒，存在著較多之晶界(grain boundary)，其將造成元件漏電流(off-state leakage current)的增加與電

子遷移速率(field-enhance electron mobility)的下降。在表一中可看出其電子遷移速率平行 channel 之壓印圖形比垂直之圖形增加 39%，在漏電流部分下降了 64%。

表一 不同壓印圖形元件特性之比較

W/L = 10/10	Perpendicular	Parallel
Mobility (cm ² /V-s)	84	117
Subthreshold slope (V/dec)	0.37	0.33
Threshold voltage (V)	-0.037	3.48
On/off current ratio	5.46 × 10 ⁵	9.23 × 10 ⁵
Minimum leakage current/channel width(pA/μm)	12.8	4.6



圖十一 不同壓印圖形其晶粒成長方向與元件通道(channel)之相對關係示意圖

五. 計畫成果自評

本計畫已經符合當初預期的目標建立不同壓印圖形與利用金屬壓印圖形方式誘發成長複晶矽薄膜之參數，並得到一良好之均勻性。並且根據結晶化成長機制成功製作出薄膜電晶體及其製程參數。已經能夠完成第一年計畫之目標。