

行政院國家科學委員會專題研究計畫 成果報告

微機電技術整合金氧半場效電晶體射頻積體電路(2/2)

計畫類別：個別型計畫

計畫編號：NSC92-2213-E-009-049-

執行期間：92年08月01日至93年07月31日

執行單位：國立交通大學電信工程學系(所)

計畫主持人：周復芳

計畫參與人員：陳一宇、呂盈蒼、陳政良、劉炳宏、連偉誠

報告類型：完整報告

處理方式：本計畫可公開查詢

中 華 民 國 93 年 12 月 16 日

行政院國家科學委員會補助專題研究計畫成果報告

微機電技術整合金氧半場效電晶體 射頻積體電路

計畫類別： 個別型計畫 整合型計畫

計畫編號：NSC 91-2213-E-9-129

執行日期：民國 91 年 8/1 至 民國 93 年 7/31

計畫主持人：周復芳

計畫參與人員：陳一字、呂盈蒼、陳政良、劉炳宏、連偉誠

執行單位：國立交通大學電信工程學系研究所

中華民國九十三年 08 月 01 日

行政院國家科學委員會專題研究計畫成果報告

微機電技術整合金氧半場效電晶體射頻積體電路

CMOS RFIC Transceiver integrate with MEMS technology

計畫編號：NSC 91-2213-E-9-129

執行日期：民國 91 年 8/1 至 民國 93 年 7/31

主持人：周復芳 國立交通大學電信研究所副教授

研究生：陳一字、呂盈蒼、陳政良、劉炳宏、連偉誠

一、中文摘要

關鍵字：*RFIC, MEMS, TR Switch, Transformer, LNA, PA, VCO, Mixer*

近年來由於短距離無線通訊的蓬勃發展，使得射頻前端電路的設計受到重視，其中CMOS RFIC因為其具有可和基頻電路整合和良率高等優點，越來越多設頻前端電路用CMOS來實現，但由於矽基板在高頻時具有高損耗的缺點，許多電路的高頻特性並不好，一種解決辦法就是將MEMS的技術應用於矽製程中（例如將元件下的矽基板挖空），可提升電路的高頻特性，另一優點就是MEMS技術可製作立體結構的微波元件如開關、立體電感及天線。在過去兩年，本實驗室在MEMS微波開關方面的研究已有相當的經驗和成果，並在國際期刊上發表。[1]

本計劃為兩年型計劃，利用本實驗室目前關於MEMS方面的研究，整合至CMOS RFIC包括低雜訊放大器（LNA），壓控震盪器（VCO），功率放大器（PA），混波器（Mixer），低通濾波器（LPF）及頻率合成器（Synthesizer）中，利用MEMS技術增加CMOS RFIC元件所無法整合的部份，以達到SOC（System On Chip）的目標。

Abstract

Keyword：*RFIC, MEMS, TR Switch, Transformer, LNA, PA, VCO, Mixer*

Recently because of the exploded development of short range wireless telecommunication, RF

transceiver circuits design is highly emphasized. Based on the CMOS RFIC advantages of integration of base-band circuits and high yield, more transceiver front-end circuits are widely realized by CMOS fabrication. However, silicon substrate inherent disadvantage of high high frequency loss condition, many circuit performances are decreased while operating in high frequency. One method to solve this phenomenon is to apply MEMS technology to silicon fabrication. For examples: etching lossy the silicon substrate under devices to enhance high frequency circuit characteristics, and having merit of manufacturing three-dimensional structure of microwave devices such as Switch, 3-D inductor, and antenna. In the past two years, our laboratory has been researching on microwave MEMS Switch and obtains extreme experiences and achievements. The results have been published on the international journals, such as IEEE, IEE, IEICE, and other famous journals.[1]

This project is a two years NSC project. Includes applying MEMS technology to CMOS Low Noise amplifier (LNA), Voltage-Controlled Oscillator (VCO), Mixer and Power amplifier (PA) circuit designs, and integrate MEMS microwave Switch, Balun and Antenna to CMOS RFIC to achieve fully SOC (System-On-Chip).

二、計畫緣由與目的

有鑒於傳統電晶體用來當微波開關，有較高的功率損耗以及非線性動態響應，對於高頻傳輸系統而言已經無法滿足所要求，因此我們利用微機械結構製作出的微波開關來改善此一問題。

另外，在無線通訊系統的領域中，如何將所有的電路置於IC之中是目前大家所努力的目標，而天線的IC化在便成為了一個很重要的課題。以往在高頻的領域中，微帶天線一直是大家所應用以及發展的方向。

三、研究成果

· 2.4GHz, 0.25 μ m CMOS 雙平衡共電流低雜訊放大器整合混波器 [2]

基於傳統式的雙平衡低雜訊放大器整合混波器電路，我們將電路做進一步的改良設計，電路圖示於 Fig.1-1。

- (a) M2p、M2n 除了可以增加 LO 到 RF 的隔絕度外，亦構成一疊接式低雜訊放大器電路，使得電路的增益、頻率響應、穩定度及反向隔絕度得以改善，同時也減少了米勒效應；
- (b) 增加了 Mb1、Mb2 兩個電晶體，此兩電晶體除了可當 Bleeding current source 來提昇電路線性度、雜訊指數、增益及 LO 隔絕度外，對於小訊號而言，亦是一共源級放大器，可進一步經由 Cc1、Cc2 來增加系統增益；(3) Cp、Cn 電容器及 Rp、Rn 電阻在混波器端產生一低通濾波器，以阻隔不想要的信號及 LO 信號反向注入電路中。模擬及量測結果詳述如下：

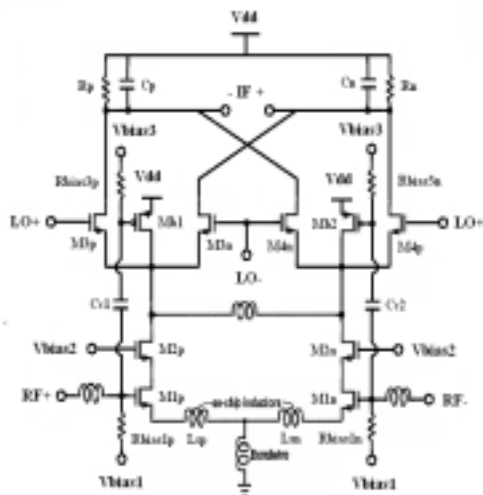


Fig. 1-1 The Modified Merged LNA and Mixer Circuit schematic

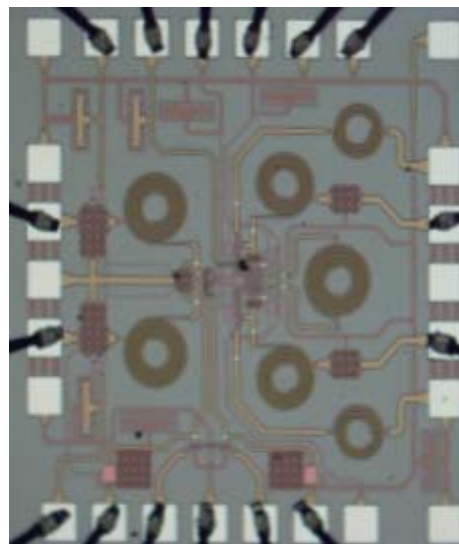


Fig. 1-2 Die Photograph of Merged LNA and Mixer

Specification	Simulation (TT)	Measurement
RF Port Input RL (dB)	10.9	13.7
LO Port Input RL (dB)	25.9	15.3
IF Port Output RL (dB)	16.2	N/A
Power Gain (dB)	10.5	9.0
Voltage Gain (dB)	20.3	18.2
NF (dB)	6.0	N/A
P1dB (dBm)	-26.0	-19.0
IIP3 (dBm)	-4.6	-4.8
LO-to-RF Isolation (dB)	-81.8	-48.4
Power Consumption (mW) & Current Drawing @ Supply voltage: 2.5V	Buffer: 6.4 (2.6mA) Core: 14.4 (5.8mA) Total: 20.8 (8.4mA)	Buffer: 6.3 (2.5mA) Core: 18.8 (7.5mA) Total: 25.1 (10mA)

Table.1 2.4GHz 雙平衡共電流低雜訊放大器整合混波器模擬量測結果摘要

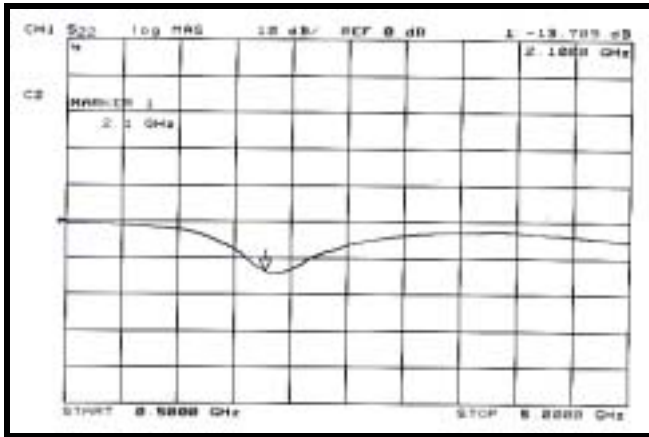


Fig. 1-3 Measured RF Port Input Matching

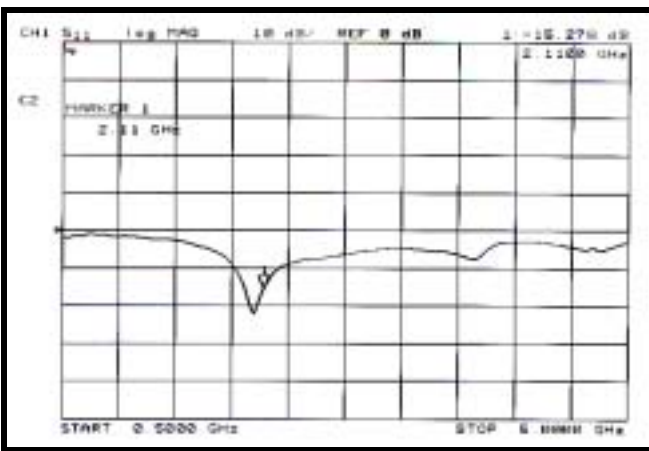


Fig. 1-4 Measured LO Port Input Matching

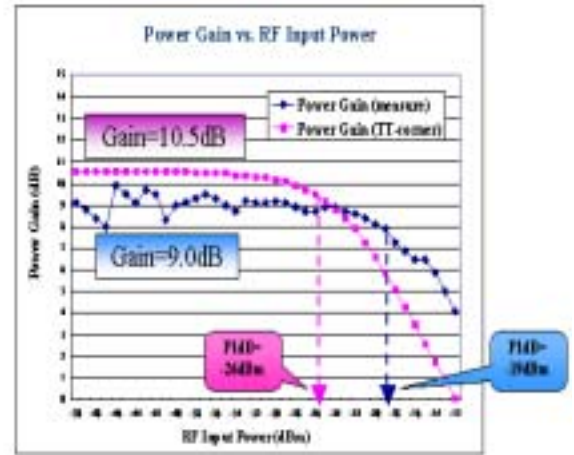


Fig. 1-4-6 Power Gain vs. RF Input Power Comparison

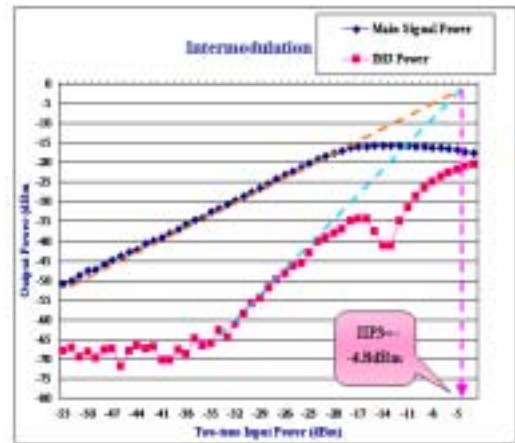


Fig. 1-4-7 Two-tone Test Measurement Result

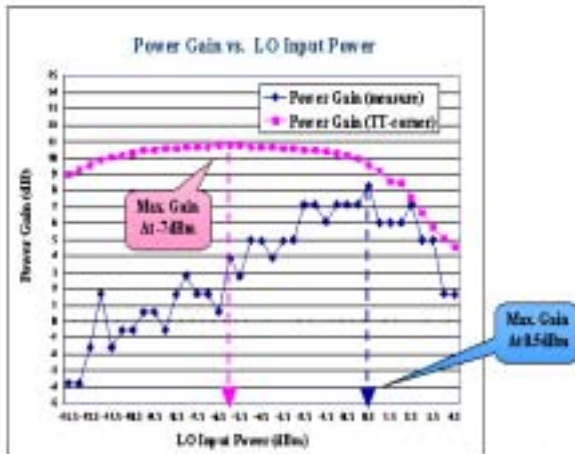


Fig. 1-5 Power Gain vs. LO Input Power Comparison

. 2.4GHz , 0.25 μ m CMOS 改良型射頻微混波器 [2]

在此改良型為混波器中我們保留了傳統式的雙對稱 AB 型 RF 輸入級架構，因為此架構不僅可以將單端輸入轉為差動輸出，更有較好的阻抗匹配較大的動態範圍。在輸入端的阻抗匹配部份，我們使用串聯的 LC 諧振腔 (L_{rf}, C_{rf}) 以消除輸入端的虛部阻抗；除此之外，在混波器電路部份加入了並聯的 LC 諧振腔 (L₁, C₁ & L₃, C₃)，並將諧振頻率設計在 2.45GHz，能使 RF 端產生的差動電流獲得較大的差動電壓增益；之後此高電壓分別藉由旁路電容器 (C_{c1}, C_{c2}) 注入 Bleeding-current NMOS 電晶體中 (M_{b1}, M_{b2})，此兩電晶體能在高頻率時形成電流放大器，在不需太大的電流消耗的條件下依然能有很大的增益，經過理論的推導，我們可以發現此時微混波器的放大倍率為轉導的平方，因此能比傳統電路有更大的增益，此特點為此電路最主要的特性。

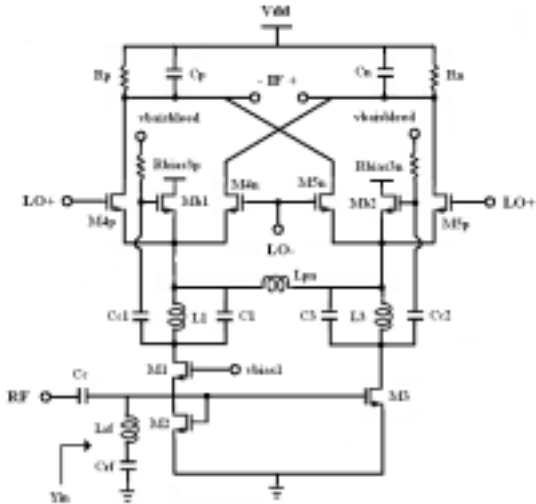


Fig. 2-1 New RF CMOS MICROMIXER schematic

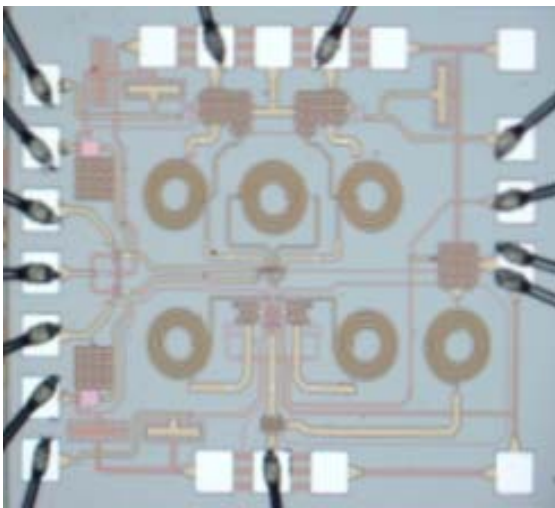


Fig. 2-2 Die Photograph of New CMOS MICROMIXER

Power Consumption (mW)	Buffer: 4.7 (1.9mA) Core: 3.7 (1.5mA) Total: 8.4 (3.4mA)	Buffer: 5.0 (2.0mA) Core: 4.4 (1.8mA) Total: 9.4 (3.8mA)	Buffer: 5.0 (2.0mA) Core: 5.5 (2.2mA) Total: 10.5 (4.2mA)
------------------------	--	--	---

Table.2 2.4GHz 改良型射頻微混波器模擬量測結果摘要

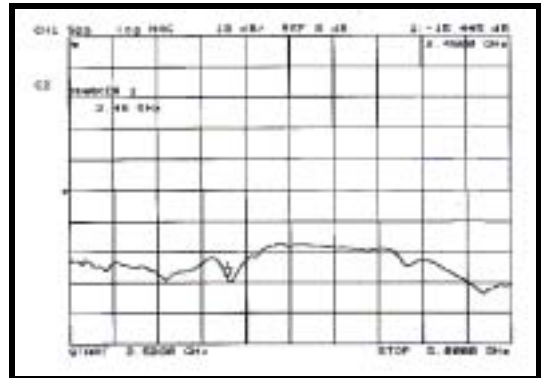


Fig. 2-3 Measured RF Port Input Matching

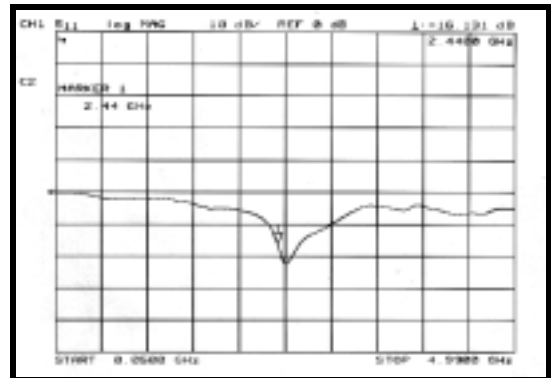


Fig. 2-4 Measured LO Port Input Matching

Specification	Simulation (TT)	Simulation (FF)	Measurement
RF Input RL (dB)	17.5	16.1	15.4
LO Input RL (dB)	14.1	14.6	16.1
IF Output RL (dB)	11.6	12.9	NA
Power Gain (dB)	1.6	5.4	6.8
Voltage Gain (dB)	11.0	14.1	14.6
NF (dB)	11.8	10.6	NA
P1dB (dBm)	-10	-13.4	-15
IIP3 (dBm)	+1.1	-3.7	-1.0
LO-to-RF Isolation (dB)	> 50	> 50	32

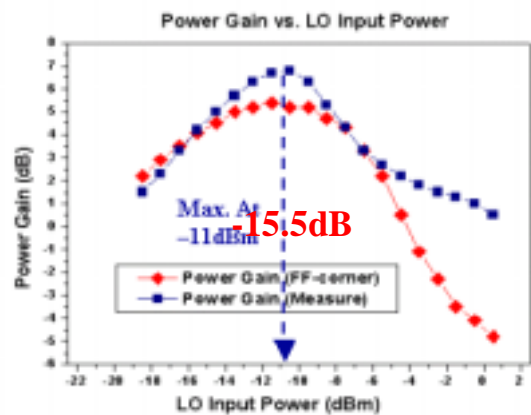


Fig. 2-5 Power Gain vs. LO Input Power Comparison



Fig. 2-6 Two-tone Test Measurement Result

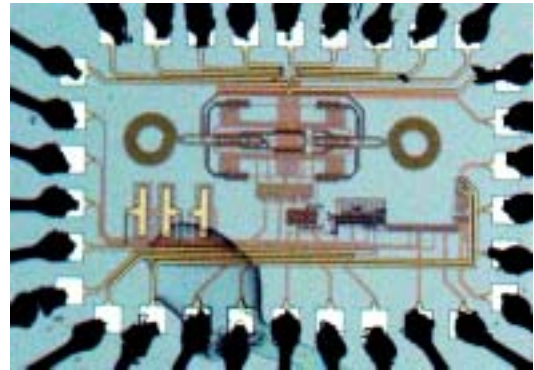


Fig. 3-2 Whole chip die photo



Fig. 2-7 Power Gain vs. RF Input Power Comparison

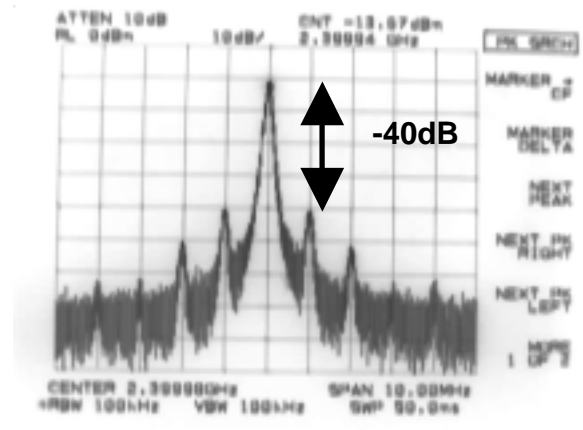


Fig. 3-3 Measured locking spectrum at 2400MHz

. 2.4GHz , 0.25 μ m CMOS 整合正交信號輸出之頻率合成器 [3]

頻率合成器是通訊系統 IC 裡面相當重要的一環節，因為我們使用的頻段較高，所以採用 PLL 架構來實現我們的頻率合成器，電路包含 Phase detector, Charge pump, Loop filter, VCO, Divider 等部份。以下則為此電路的電路圖、晶片圖及量測和模擬結果：

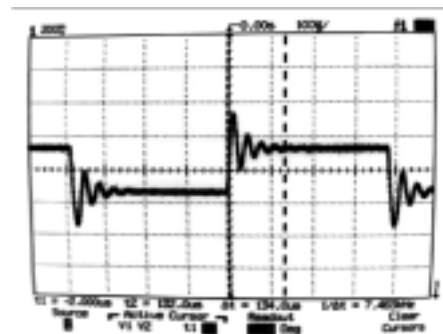


Fig. 3-4 Settling time transient measurement between 2448 and 2480MHz

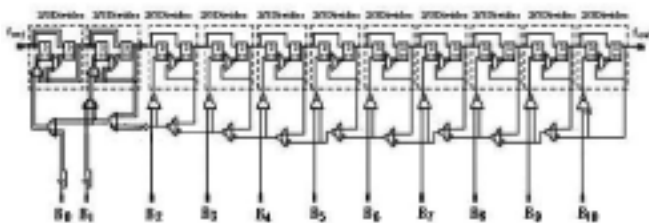


Fig. 3-1 Fully Programmable Frequency Divider schematic

	Simulation	Measurement
Power supply	2.5V	2.5V
Tuning range of VCO	2.373 ~ 2.513 GHz	2.392 ~ 2.514 GHz
Phase noise	-108dBc/Hz @1MHz	-102dBc/Hz @1MHz
Spurious tones	N/A	-40dB
Locking time	About 80 μ s	About 140 μ s

Table.3 2.4GHz 整合正交信號輸出之頻率合成器模擬量測結果摘要

MEMS Switch

本計畫中使用之MEMS開關有傳統的橋式(bridge type)電容性(capacitive)開關，如圖4-1，藉由靜電力之驅使，使懸浮薄膜(suspended membrane)結構下壓而等效成一個高電容值之電容器，因而形成對地之低阻抗通路，換言之，對地短路，因而阻絕訊號之通過。

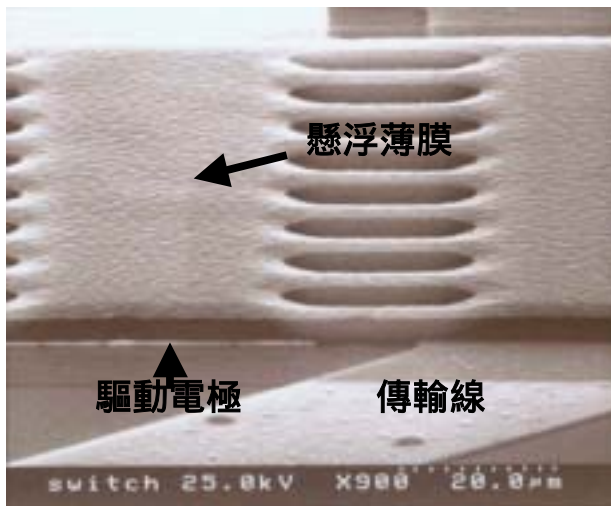


圖4-1 橋式電容性開關

然而，由實驗發現此類型之MEMS開關有較高之驅動電壓(40伏特以上)，因而在與CMOS電路上之整合有所困難。因此，本計畫中設計一新式推挽式MEMS開關[1]，如圖4-2，此開關以扭力致動器(torsion actuator)驅動，也因此有較低之驅動電壓，約在3~6伏特左右。整個開關由一扭力臂所支撐，藉由兩側之驅動電極來決定該側之開關狀態為開或關。

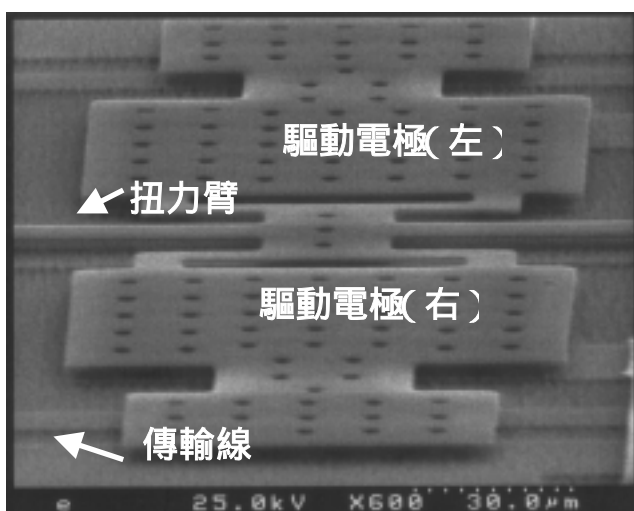


圖4-2 推挽式MEMS開關

以上所述之兩種MEMS開關之設計可用以作為訊號饋入線路之切換以形成相移器電路，或是純粹作為電壓可調式電容器(varactor)之用。因此，十分適合與RF CMOS電路整合，達成高品質因素、低耗能與低雜訊...等等優點。

四、結論與展望

本計劃利用本實驗室目前關於MEMS方面的研究[1]，(微波開關，Balun和天線)，整合至CMOS RFIC包括低雜訊放大器(LNA)，壓控震盪器(VCO)，功率放大器(PA)，混波器(Mixer)，低通濾波器(LPF)及Synthesizer中，利用MEMS技術增加原本CMOS RFIC所無法整合的部分，達到更接近SOC(System-On-Chip)的目標。

五、參考文獻

- [1] 盧仁宸，「新型推挽式射頻微機電開關之設計與應用」，國立交通大學電信工程所碩士論文，Jun. 2003。
- [2] 呂盈蒼，「使用0.25 μm CMOS技術製作的一個完全積體化共模三頻帶低雜訊放大器及兩個改良型混波器電路設計」，國立交通大學電信工程所碩士論文，Jun. 2004。
- [3] 陳政良，「用CMOS 0.25 μm 來完成一個適用藍芽規格具I/Q四相位輸出除整數架構之頻率合成器及探討諧波混頻器在無線通訊方的應用」，國立交通大學電信工程所碩士論文，Jun. 2004。
- [4] Christina F. Jou, Pang-Ruei Huang and Kuo-Hua Cheng, "Design of a 0.25- μm CMOS 5.25GHz WLAN Transceiver Front-End", Proceeding of the 14th VLSI Design/CAD Symposium 2003, pp. 485-488, Hualien, Taiwan, Aug. 12-15, 2003.
- [5] Christina F. Jou, Kuo-Hua Cheng, Pang-Ruei Huang and Mei-Chien Chen, "Design of a Fully Integrated High Linearity Dual-Band CMOS LNA", Proceeding of the 14th VLSI Design/CAD Symposium 2003, pp. 493-496, Hualien, Taiwan, Aug. 12-15, 2003.
- [6] Cristina F. Jou, Pang-Ruei Huang and Kuo-Hua Cheng, "Design of a 0.25- μm CMOS 5.25GHz WLAN Transceiver Front-End", The 10th IEEE International Conference on Electronics, Circuits and Systems (ICECS 2003), pp. 1090-1093, Sharjah, United Arab Emirates, Dec. 14-17, 2003.

- [7] Christina F. Jou, Kuo-Hua Cheng, Pang-Ruei Huang and Mei-Chien Chen, "Design of a Fully Integrated High Linearity Dual-Band CMOS LNA", The 10th IEEE International Conference on Electronics, Circuits and Systems (ICECS 2003), pp. 978-981, Sharjah, United Arab Emirates, Dec. 14-17, 2003.
- [8] Christina F. Jou, Kuo-Hua Cheng, Hsien-Cheng Hsieh, "An Ultra Low Power 2.4GHz CMOS VCO", The 10th IEEE International Conference on Electronics, Circuits and Systems (ICECS 2003), pp. 1098-1100, Sharjah, United Arab Emirates, Dec. 14-17, 2003.
- [9] Christina F. Jou, Kuo-Hua Cheng, Pang-Ruei Huang and Mei-Chien Chen, "Design of a Fully Integrated High Linearity Dual-Band CMOS LNA", IEEE Transaction on Microwave Theory and Techniques Mini-Special Issue on: Papers of Asia-Pacific Microwave Conference (APMC 2003), pp. 385-388, Seoul, Korea, Nov. 4-7, 2003.
- [10] Christina F. Jou, Kuo-Hua Cheng, Eing-Tsang Lu and Yang Wang, "A Fully Integrated High Linearity Concurrent Triple-Band CMOS LNA", 2003 SOC Design Conference, pp. 629-634, Seoul, Korea, Nov. 5-6, 2003.
- [11] Christina F. Jou, Kuo-Hua Cheng, Chia-Min Lin and Jia-Liang Chen, "Dual Band CMOS Power Amplifier for WLAN Applications", The 46th IEEE International Midwest symposium on Circuits and systems (MWSCAS 2003), Cairo, Egypt, Dec. 27-30, 2003.
- [12] Christina F. Jou, Kuo-Hua Cheng, Eing-Tsang Lu and Yang Wang, "Design of A fully integrated concurrent triple-band CMOS low noise amplifier," The 46th IEEE International Midwest symposium on Circuits and systems (MWSCAS 2003), Cairo, Egypt, Dec. 27-30, 2003.
- [13] Kuo-Hua Cheng, Cheng-Hong Chen, Christina F. Jou, "A 0.25 μ m 900-MHz 1.5V Dual Band VCO with Quadrature Output", The 46th IEEE International Midwest symposium on Circuits and systems (MWSCAS 2003), Cairo, Egypt, Dec. 27-30, 2003.
- [14] Kuo-Hua Cheng, Christina F. Jou, "2.4GHz CMOS VCO design with Verilog-A", The 15th International Conference on Microelectronics (ICM 2003), Cairo, Egypt, Dec. 9-11, 2003.
- [15] Christina F. Jou, Kuo-Hua Cheng, Eing-Tsang Lu and Yang Wang, "A Fully Integrated High Linearity Concurrent Triple-Band CMOS LNA", Progress In Electromagnetics Research Symposium (PIERS 2004), Nanjing, China, Aug. 28-31, 2004.