

國防科技學術合作協調小組研究計畫成果報告

W 頻段訊號源之研製

Design of W-band frequency sources

計畫編號： NSC 91-2623-7-009 -006

執行期間： 91 年 1 月 1 日至 91 年 12 月 31 日

計畫主持人：張志揚

共同主持人：吳泉生

執行單位：交通大學

中華民國

91 年

12 月

31 日

W 頻段訊號源之研製

摘要

傳統 W Band 毫米波的訊號源，皆以甘恩二極體或銜渡二極體，配合金屬波導諧振腔來製作。但此種振盪源對機器震動極為敏感，故不適用於高性能的訊源。

本報告目前提出兩種電路設計方式 I. 使用 PHEMT UMS2612，直接以 HMIC 的製程實作振盪電路，配合共平面波導結構，製作雙顆式之雙推式架構振盪電路。

II. 使用反相雙顆二極體所製成的三倍頻器。

第一種方式已完成 Ka 頻段(34GHz)壓控振盪器(VCO)，並以雙推式結構，已將 VCO 振盪頻率上推至 V 頻段(59. 8GHz)。Ka 頻段單振盪器 37. 6GHz，雙推振盪器 V 頻段 70. 5GHz。Ka band VCO 相位雜訊-90dBc/Hz 於 100kHz offset，可調頻率範圍 700MHz，70. 5GHz 雙顆雙推振盪器相位雜訊-75dBc/Hz 於 1MHz offset，輸出功率 -8dBm，基頻壓制了 5dB。

第二種方式，已完成輸出訊號 45GHz 的三倍頻器，轉換損耗在 43GHz~48GHz 平均約 22dB，75GHz 輸出訊號的三倍頻器，轉換損耗在 68GHz~75GHz 平均約 22dB。而本報告中的 CPW 之匹配電路模擬方式和磅線模擬均採用 2. 5D 的軟體 sonnet(method of moment)進行分析。所有模擬及量測結果都已在報告中詳細描述。

Design of W-band frequency sources

Abstract

The traditional W Band signal source at millimeter wave was fabricated with Gunn/Impatt diode and metal wave-guide resonators. However, this kind of oscillator is sensitive to shock, thus it is not adequate to be local oscillator of high performance receiver, such as the forward radar source in 77GHz.

This report presents two kinds of circuit design method. I. Utilizing PHEMT UMS2612 device to fabricate the push-push oscillator. II. Utilizing two anti-parallel schottky diodes to fabricate the tripler.

Part I presents Ka band(34GHz) VCO , and utilizes push-push structure to extend the VCO frequency to V Band(59. 8GHz) 。Ka band oscillator is in 37. 6GHz , V band push-push oscillator(pp-oscillator) is in 70. 5GHz。Ka band VCO shows phase noise of -90dBc/Hz at 100kHz offset , and 700MHz tuning range. , V band pp-osc shows phase noise of - 75dBc/Hz at 1MHz offset with fundamental rejection of 5dB, and delivers an output power of - 8dBm into 50Ω .

Part II presents two triplers. The first tripler has a conversion loss around 22 dB from 43GHz to 48GHz. The second tripler has a conversion loss around 22dB from 68GHz to 75GHz. In this report, we use microwave software sonnet to simulate the CPW matching circuit and bonding effect. All simulation schematics and measurement results are concisely described in this report.

目錄

第一章、簡介	1
第二章、Ka band 壓控振盪器	2
2.1 振盪原理	2
2.1.1 單端負阻抗網路	2
2.1.2 雙端振盪網路	4
2.1.3 穩定振盪條件	5
2.2 諧振腔設計原理	8
2.2.1 串聯及並聯諧振腔	8
2.2.2 Q 、 Q_{Load} 、 Q_{EXT}	9
2.2.3 Q_{EXT} 與 Load Pulling 的關係	10
2.3 Ka Band 壓控振盪器設計與實作	11
2.3.1 設計與模擬	11
2.3.2 實作與量測	15
2.3.2 討論	18
第三章、V Band 雙推式振盪器	20
3.1 毫米波訊號源	20
3.2 設計理論	22
3.3 V Band 雙推式振盪器設計與實作	25

3.3.1 設計、實作與模擬.....	25
3.3.2 討論.....	35
第四章、三倍頻器.....	36
4.1 倍頻器電路架構與工作原理.....	36
4.2 實作與量測.....	38
第五章、結論與檢討.....	40
參考文獻.....	41

圖表目錄

圖 2.1.1 單端負阻抗網路.....	3
圖 2.1.2(a)起始振盪電路圖 (b) $-R_0+R_L < 0$ (c) $-R_0+R_L > 0$	3
圖 2.1.3 雙端振盪網路圖.....	5
圖 2.1.4 穩定振盪條件 $[Z_{in}(A)vsZ_L(\omega)]$	7
圖 2.1.5 $Z_{in}(A)$ 與 $Z_L(\omega)$ 關係圖.....	7
圖 2.2.1 (a)串聯諧振腔 (b)並聯諧振腔.....	8
圖 2.2.2 Q、 Q_{Load} 、 Q_{EXT} 之關係.....	9
圖 2.2.3(a)量測 Q_{EXT} 之電路(b)頻率飄移與負載變化.....	10
圖 2.3.1 串聯開路支線(a)及其等效電路(b)(c)(d).....	11
圖 2.3.2 UMS2612 設計電路圖.....	13
圖 2.3.3 UMS2612 振盪條件模擬圖.....	13
圖 2.3.4 AA'與 BB'虛部阻抗響應圖.....	13
圖 2.3.5 NEC32900 設計電路圖.....	14
圖 2.3.6 NEC32900 振盪條件模擬圖.....	14
圖 2.3.7 AA'與 BB'虛部阻抗響應圖.....	14
圖 2.3.8 UMS2612VCO 照片圖.....	15
圖 2.3.9 UMS2612VCO 量測圖.....	15
圖 2.3.10 UMS2612 振盪器照片圖.....	16
圖 2.3.11 UMS2612 振盪器量測圖.....	16
圖 2.3.12 NEC32900 振盪器照片圖.....	17
圖 2.3.13 NEC32900 振盪器量測圖.....	17
圖 2.3.14 UMS2612 之佈局.....	19
圖 2.3.15 UMS2612 加了衰減器後的頻譜.....	19
圖 3.1.1 (a)基頻振盪器(b)倍頻電路(c)雙推式振盪器.....	21
圖 3.1.2 平衡式倍頻器.....	21
圖 3.2.1 push-push 振盪器示意圖.....	22
圖 3.2.2 奇模激發電路及輸出波形.....	23
圖 3.2.3 偶模激發電路及輸出波形.....	24
圖 3.2.4 偶模激發電路及輸出匹配網路.....	24
圖 3.3.1 UMS2612 小訊號等效電路.....	25
圖 3.3.2 UMS2612 G_{max} vs. frequency.....	25
圖 3.3.3 push-push 振盪器 I	26
圖 3.3.4 push-push 振盪器 I 奇模電路及其模擬.....	26

圖 3.3.5 push-push 振盪器 I. 偶模電路及其模擬.....	26
圖 3.3.6 push-push 振盪器 I. 電路照片圖.....	27
圖 3.3.7 push-push 振盪器 I. 量測圖.....	27
圖 3.3.8 push-push 振盪器 II. 電路圖.....	28
圖 3.3.9 push-push 振盪器 II. 奇模電路及其模擬.....	28
圖 3.3.10 push-push 振盪器 II. 偶模電路及其模擬.....	28
圖 3.3.11 push-push 振盪器 II. 電路照片圖.....	29
圖 3.3.12 push-push 振盪器 II. 量測圖.....	29
圖 3.3.13 push-push 振盪器 III. 電路圖.....	30
圖 3.3.14 push-push 振盪器 III. 奇模電路及其模擬.....	30
圖 3.3.15 push-push 振盪器 III. 偶模電路及其模擬.....	30
圖 3.3.16 push-push 振盪器 III. 電路照片圖.....	31
圖 3.3.17 push-push 振盪器 III. 量測圖.....	31
圖 3.3.18 push-push 振盪器 IV. 電路圖.....	32
圖 3.3.19 push-push 振盪器 IV. 奇模電路及其模擬.....	32
圖 3.3.20 push-push 振盪器 IV. 偶模電路及其模擬.....	32
圖 3.3.21 push-push 振盪器 IV. 電路照片圖.....	33
圖 3.3.22 push-push 振盪器 IV. 量測圖.....	33
圖 3.3.23 push-push 振盪器 V. 電路照片圖.....	34
圖 3.3.24 push-push 振盪器 V. 量測圖.....	34
圖 3.3.25 UMS2612 S 參數量測圖.....	35
圖 3.3.26 UMS2612 源級兩端接地佈線圖.....	35
圖 4.1.1 二極體三倍頻器電路基本架構.....	36
圖 4.1.2 二極體上電流示意圖.....	37
圖 4.2.1 Tripler(45GHz). 電路照片圖.....	38
圖 4.2.2 Tripler(45GHz). 量測圖.....	38
圖 4.2.3 Tripler(75GHz). 電路照片圖.....	39
圖 4.2.4 Tripler(75GHz). 量測圖.....	39

第一章 簡介

微波電路的發展近年來進步的非常快速，早期的毫米波電路均是使用金屬波導來製作，其使用也多侷限在軍事的運用，近年則在毫米波頻段有一些商業上的應用，例如：區域多點無線分佈服務系統(LMDS)及衛星無線網路(Teledesic)系統，這些都集中在較低的毫米波頻段，最近國際上注意的是60GHz之ISM頻段因不需執照且又寬頻故極具吸引力，同時國際上亦已訂出77GHz為汽車雷達使用的頻率。這些都已經進入較高的毫米波頻段，因此，頻率往高頻推展在近幾年進展得十分快速。傳統W Band毫米波的訊號源，皆以甘恩二極體或銜渡二極體，配合金屬波導諧振腔來製作。但此種振盪源對機器震動極為敏感，故不適用做於77GHz的前向防撞雷達之訊源。

本報告目前利用兩種方式 I. 使用 PHEMT UMS2612，直接以 HMIC 的製程實作振盪電路，配合共平面波導結構，製作雙顆式之雙推式架構振盪電路。II. 使用反相雙顆二極體所製成的三倍頻器。其中又以雙推式震盪器有較好的 Load pulling。用 PHEMT，以 HMIC 的製程實作振盪電路，雖然電路中的跳線使得電晶體頻率上限受到很大的限制，但選擇適當的電路架構，如雙推式架構振盪器，將可突破頻率上限的問題，並克服 PHEMT 本身相位雜訊不良。

電路皆以共平面波導來實現，優點為不須穿孔、接地容易、容易串聯或並聯元件、有良好的極高頻特性，尤其適合用作 W band 的電路導線、電路元件皆在單一平面上，對系統整合非常容易、在相同寬度比(W/S)下，其特性阻抗 Z_0 相同，使電路易於積體化、便於使用表面接著元件(Surface Mounted Components-SMD/T) 電路使用的基板為氧化鋁陶瓷基板(Al_2O_3)，介電係數 $\epsilon_r=9.8$ ，厚度 15mil，表面金屬材料為金，厚度 0.15mil。而本報告中的 CPW 之匹配電路模擬方式和鎊線模擬均採用 2.5D 的軟體 sonnet(method of moment)進行分析。

第二章 Ka band VCO

2.1 振盪原理

2.1.1 單端負阻抗網路

振盪器的組成主要有兩部分，主動元件和被動諧振腔，如圖 2.1.1。主動元件有兩端元件，如甘恩二極體或銜渡二極體 (Gunn diode or Impatt diode)；經過適當設計，三端元件如 PHEMT，HBT，亦可代入單端網路來設計。諧振腔可為 LC 元件、傳輸線或介質諧振腔(DR)。藉由負阻抗的概念，可利用小訊號模型來分析振盪頻率，穩定振盪條件，及振盪電路與相位雜訊的關係。

圖 2.1.1 中，主動電路是非線性的元件，其阻抗值與輸出功率（這裡用電流強度 A 代表）和頻率 (ω) 有關；而被動電路只與頻率有關。在振盪的狀態下，設電流為 I ，由克希荷夫電壓定律知，整個迴路電壓為零，

$$I \cdot (Z_{in}(A, \omega_0) + Z_L(\omega_0)) = 0,$$

振盪時輸出電流必不為零，故

將(1)式的實部和虛部分開來看，則可得下兩式；

因為被動電路的電阻永遠大於零($R_L > 0$)，所以振盪時，主動電路呈現負電阻的狀態。物理的觀點來看，正電阻(如 50Ω 負載)，代表消耗能量的裝置；負電阻(如振盪器)則是提供能量的裝置，在穩定震盪，每週期的正電阻耗能恰好等於負電阻供能。此能量的來源為外加 DC 電壓轉換成 RF 訊號之非線性過程所提供之。訊號從無到有的過程，需要一個起始的激發點，即存在環境中的熱雜訊。

圖 2.1.2 為雜訊源、主動元件和諧振腔，三部份所組成的電路。迴路的電抗部分，以 L 、 C 表示，主動電路之負電阻 $R_{in} = -R_0$ 。負載 R_L 上之電壓可解得如下[8]：

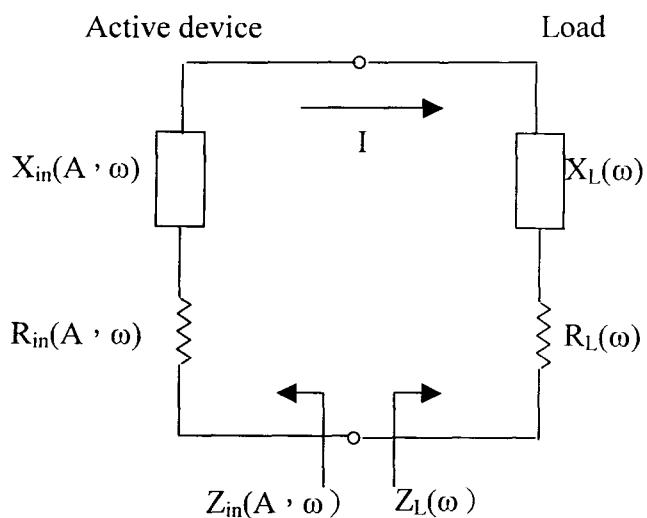
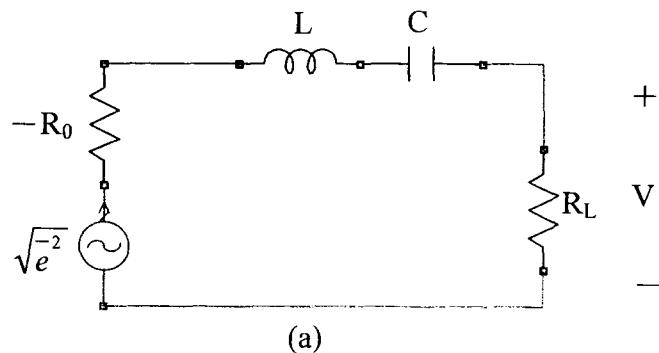
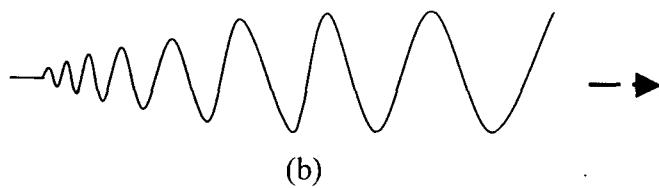


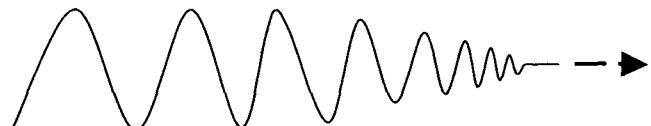
圖 2.1.1 單端負阻抗網路



(a)



(b)



(c)

圖 2.1.2(a)起始振盪電路圖 (b) $-R_0+R_L < 0$ (c) $-R_0+R_L > 0$

]

$$\xi = \frac{-R_D + R_L}{2\omega_0}, \quad \omega_0 = \left(\frac{1}{LC}\right)^{0.5}, \quad \Phi = \tan^{-1} \left[\frac{\xi \omega_0}{1 - \xi^2} \right], \quad Q = \frac{\omega_0 L}{R_L}, \quad \xi = \frac{1 - \frac{R_D}{R_L}}{2Q},$$

當 $-R_0 + R_L < 0$ 時， $\xi < 0$ ， $V(t)$ 隨時間呈指數上升，如圖 2.1.2(b)； R_0 則隨

$V(t)$ 漸增而變小，直至 $-R_0 + R_L = 0$ 時達到穩態，此時 $(1 - \xi)^{0.5} = 1$ ， $\omega_0 = 1/(LC)^{0.5}$ 為振盪頻率。若 $-R_0 + R_L > 0$ ，則 $V(t)$ 隨時間呈指數下降，如圖 4.1.2(c)，所以不會有振盪出現。在 high Q 的情況下， ξ 較小，頻域上代表由起振點到穩定振盪之頻率飄移較小；時域上來看，即起振至穩態所花的時間較長。反之 low Q 則頻率飄移大，達穩態時間較短。 Q 值對振盪器的影響在下節仍有討論。

所以起始振盪條件則為：

以上推導，是假設主動元件的虛部部分， X_{in} ，只為頻率的函數，而和功率（電流強度）無關，所以起始振盪頻率與穩態振盪頻率一樣。但實際上隨著電流增大， X_{in} 仍有微小變化，使得振盪頻率會有些許飄移，造成小訊號分析的誤差。

2.1.2 雙端振盪網路

以電晶體設計振盪器，通常以雙端網路，如圖 2.1.3，來表示，流程如下：

- 在設計頻率 ω_0 附近，電晶體必須是潛在性不穩定(potential unstable)。
 - 設計 terminating network 之 Z_L ，使其落在電晶體之不穩定區，即 $|\Gamma_{in}| > 1$ 。
通常會在電晶體上加並聯式回饋(parallel feedback)或串聯式回饋(series feedback)，擴大其不穩定區及增加 $|\Gamma_{in}|$ 。
 - 1.、2. 設計完成，則雙端網路可視為單端網路，利用負阻原理，設計 Z_L 及 Z_{in} ，使滿足(4)式。
 - 在 AA' 和 BB' 介面均需滿足(2)、(3)式。

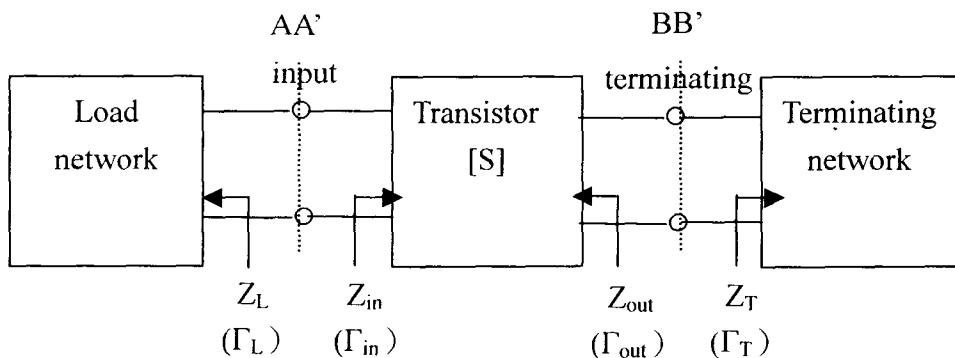


圖 2.1.3 雙端振盪網路圖

2.1.3 穩定振盪條件

當振盪器滿足起始振盪條件，則開始起盪，直至滿足(1)式；但一些環境因素(如溫度、直流偏壓)的變動，會造成元件電性(如阻抗)之改變而影響振盪。一個穩定的振盪源，在微量擾動後，仍可回復原來的振盪。由下式可決定穩定振盪的條件[9]：

$$S = \frac{\partial R_{in}(A)}{\partial A} \Big|_{A=A_0} \frac{dX_L(\omega)}{d\omega} \Big|_{\omega=\omega_0} - \frac{\partial X_{in}(A)}{\partial A} \Big|_{\omega=\omega_0} \frac{dR_L(\omega)}{d\omega} \Big|_{\omega=\omega_0} > 0 \dots \dots \dots (5)$$

因為 $\frac{\partial R_{in}}{\partial A} > 0$ ($\frac{\partial R_{in}}{\partial A} < 0$ 則無法收斂); 一般被動電路 $\left. \frac{dR_L(\omega)}{d\omega} \right|_{\omega=\omega_0} = 0$ 且主動電路

的虛部隨振幅變化極小，故 $\frac{\partial X_{in}(A)}{\partial A}|_{\omega=0_0} \approx 0$ ，所以(5)式可以簡化如下：

另一個穩定振盪條件之表示式：

$$\frac{\partial R_T}{\partial A} \frac{\partial X_T}{\partial \varpi} - \frac{X_T}{\partial A} \frac{\partial R_T}{\partial \varpi} > 0 \quad , R_T = R_{in} + R_L \quad , \quad X_T = X_{in} + X_L$$

如上述的近似， $\frac{\partial X_T}{\partial A} \approx 0$ ， $\frac{\partial R_T}{\partial A} > 0$ ，故

(5)式是一個近似的穩定振盪條件。因為推導的過程，是假設主動電路的負阻，只跟基頻振盪(fundamental frequency)訊號的振幅有關，而沒有考慮高次諧波的部分。若使用小訊號分析，(5)式的結果，已提供足夠的設計資訊，包括振盪頻率，穩定振盪條件，及低相位雜訊的近似結果。更複雜的分析，負阻抗包含了與各次諧波的關係，此若配合電晶體大訊號模型，則可以得到更多的資訊，如輸出功率，相位雜訊大小。

(6)、(7)式的結果，提供了穩定振盪的充要條件。若要更深入探究主動電路和被動電路的關係，與低相位雜訊的條件，可對(5)式作更進一步的推導：

振幅調變雜訊 (AM noise)

相位雜訊 (Phase Noise)

$$|\Phi|^2 = \frac{2|e|^2}{\omega^2 A_0^2} \frac{\omega^2 |Z_C(\omega_0)|^2 + A_0^2 \left[\left(\frac{\partial R_{in}(A)}{\partial A} \right)^2 + \left(\frac{\partial X_{in}(A)}{\partial A} \right)^2 \right]}{\omega^2 |Z_L(\omega_0)|^4 + A_0^2 S^2} \dots \quad (9)$$

式(7)、(8)、(9)的結果，可以圖解法來解釋。在阻抗之複數平面圖 2.1.4，分別對 $Z_{in}(A)$ 和 $Z_L(\omega)$ 作圖，兩軌跡線之交點即為振盪頻率點；若為穩定振盪，則式(7)之 $S > 0$ ，在圖 2.1.4 上代表交點上 $Z_{in}(A)$ 切線至 $Z_L(\omega)$ 切線之順時針夾角 θ 須介於 0° 至 180° 之間。當 θ 靠近 0° 或 180° 時， S 越趨近 0，由式(8)、(9)知，此時有最大的 Am noise 和 phase noise； $\theta = 90^\circ$ 時，將有最小的雜訊。

圖 2.1.5 為三個不同溫度下的 $Z(A)$ 與 $Z(\omega)$ 之關係圖。a 點因為 $\theta > 180^\circ$ ，不是一個穩定的振盪點，微小的擾動易造成頻飄或跳頻的現象。b、c 兩點則符合穩定條件。d 點則位於穩定與不穩定振盪的交界，若振盪在此處，則有很差的雜訊表現。若設計的頻率附近，同時有多個頻率點符合振盪條件，則容易有跳頻產生，VCO 的設計應避免此種情況發生。

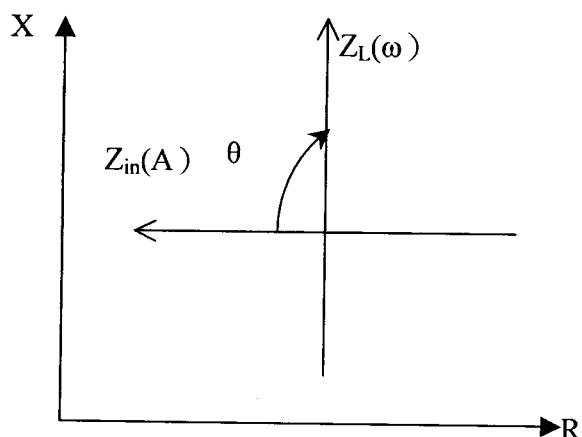


圖 2.1.4 穩定振盪條件 [$Z_{in}(A)$ vs $Z_L(\omega)$]

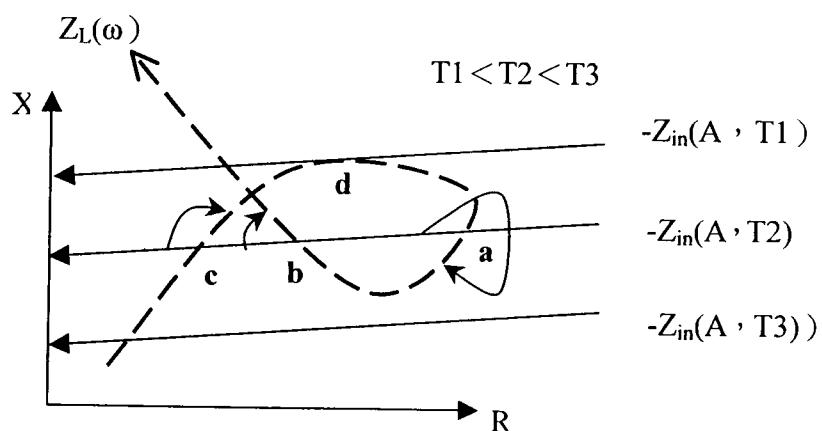


圖 2.1.5 $Z_{in}(A)$ 與 $Z_L(\omega)$ 關係圖

2.2 諧振腔設計原理

2.1 節的討論中，不論振盪頻率，穩定振盪條件或是相位雜訊，皆和被動諧振腔的設計有很大的關係。而諧振腔的 Q 值，是最重要的設計參數。High Q 的振盪器，除了有好的相位雜訊表現，在外部環境變動下(如偏壓擾動，負載端阻抗飄移)，仍能維持穩定的振盪。

傳統諧振腔要達到 high Q 的條件，都是靠外加的元件，如(DR、SAW、YIG)。而在毫米波頻段，以共平面波導結構來設計，要整合這些被動元件並不容易，故我們仍以 CPW 傳輸線諧振腔為主，透過適當的設計，使能達到高品質的振盪。

2.2.1 串聯及並聯諧振腔

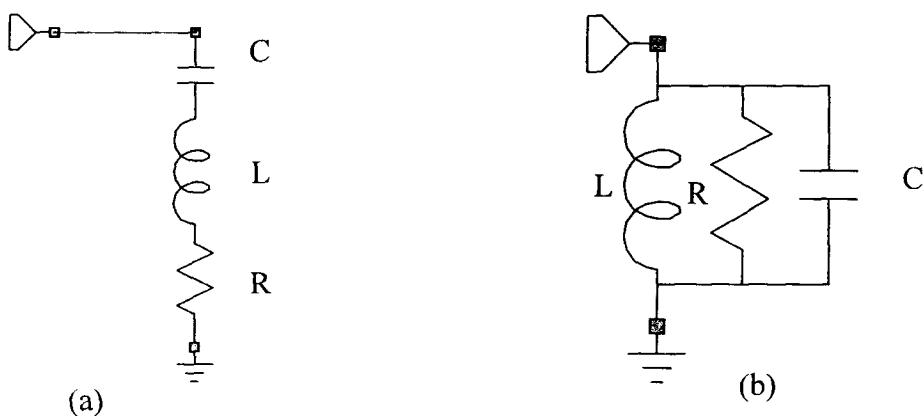


圖 2.2.1 (a)串聯諧振腔 (b)並聯諧振腔

如圖2.2.1(a),串聯諧振腔之輸入阻抗

$$Z = R + j(\omega L - \frac{1}{\omega C}) = R + jX$$

$$\text{斜率參數 } x = \frac{\omega_0}{2} \frac{dX}{d\omega} \Big|_{\omega=\omega_0} = \frac{\omega_0}{2} \left(L + \frac{1}{\omega^2 C} \right) \Big|_{\omega=\omega_0} = \omega_0 L$$

$$\text{品質因數 } Q = \frac{x}{R} = \frac{\omega_0}{2R} \frac{dX}{d\omega} \Big|_{\omega=\omega_0} = \frac{\omega_0 L}{R}$$

同理，並聯諧振腔(圖2.2.1(b))之斜率參數 $b = \omega_0 C$ 品質因數 $Q = \frac{b}{G} = \frac{\omega_0 C}{G}$
以上是在無負載情況下所定義之 Q 值(unload Q)。

2.2.2 Q 、 Q_{Load} 、 Q_{EXT}

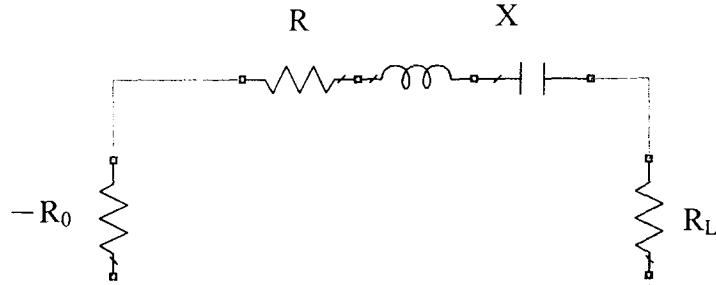


圖 2.2.2 Q 、 Q_{Load} 、 Q_{EXT} 之關係

將負載端效應 R_L ，加入振盪器電路模型後，可得圖 2.2.2 之等效。可定義三種 Q 值：

$$\text{諧振腔部分: unload } Q = Q_U = \frac{\omega_0}{2R} \frac{dX}{d\omega} \Big|_{\omega=\omega_0}$$

$$\text{負載部分: external } Q = Q_{\text{EXT}} = \frac{\omega_0}{2R_L} \frac{dX}{d\omega} \Big|_{\omega=\omega_0}$$

$$\text{全部: loaded } Q = Q_L = \frac{\omega_0}{2(R_L + R)} \frac{dX}{d\omega} \Big|_{\omega=\omega_0}$$

$$\text{故 } \frac{1}{Q_L} = \frac{1}{Q_U} + \frac{1}{Q_{\text{EXT}}} \quad \dots \dots \dots \quad (10)$$

$$\text{且 } df = \frac{f_0}{2RQ_L} dX \quad \dots \dots \dots \quad (11)$$

在毫米波電路，通常很難找到等效的 LC 值來表示諧振腔的斜率參數及 Q 值。故上式 Q 的定義提供了一個方便的設計依據。若 R_L 很小，代表較弱的能量從諧振電路中，耦合至外部電路，此時 Q_{EXT} 較大。 Q_{EXT} 大則外部電路阻抗的變化，不易改變振盪頻率，有較佳的 Load Pulling(見下節)；而由(11)式知，在相同 X 的變化下，high Q 電路的頻率變化較小，穩定度較高。

2.2.3 Q_{EXT} 與 Load Pulling 的關係

負載端阻抗的變化，通常會伴隨頻率的飄移，或因此而停止振盪，稱此現象為 Load Pulling。對此較為敏感的電路，通常會在振盪器的輸出端，串上緩衝放大器(buffer amplifier)或是隔離器(isolator)，減小 Load Pulling 效應。

如圖 2.2.3, 變化負載端之 VSWR, 而量頻率的飄移量 Δf 可得和 Q_{EXT} 之關係:

故 high Q_{ext} 有較小的頻率飄移。而當諧振腔之 Q_u 已知，則由(12)式亦可得 Q_L 。

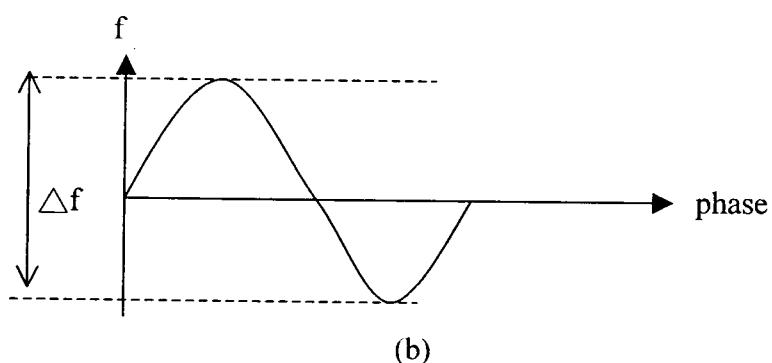
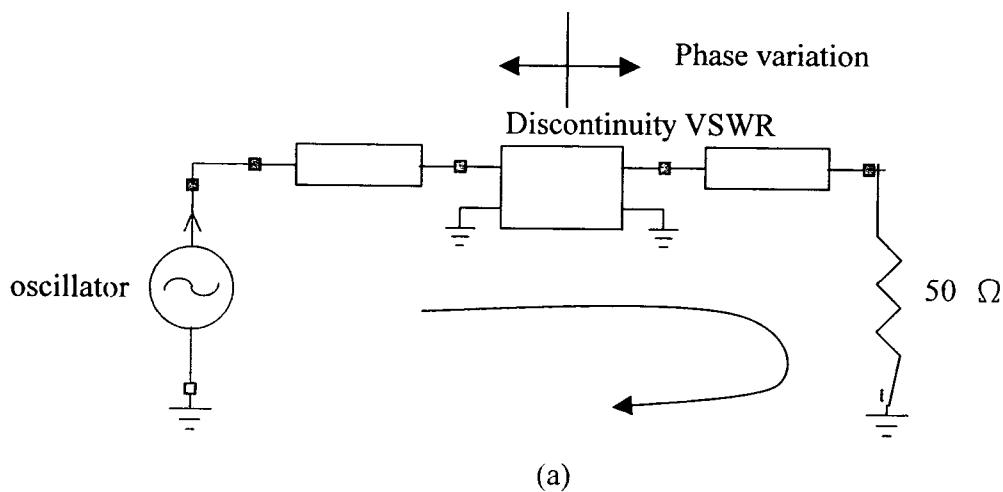


圖 2.2.3(a)量測 Q_{EXT} 之電路(b)頻率飄移與負載變化

2.3 Ka Band OSC 與 VCO 設計與實作

2.3.1 設計與模擬

諧振腔方面，我們採用的是串聯開路支線，如圖 2.3.1(a)，等效電路如圖 2.3.1(b)(c)(d)。它具有類似耦合線段，直流阻絕的功能，且效果更勝於相同線距、通道寬度之耦合線；可當作阻抗匹配的工具，設計更具彈性。以耦合結構之傳輸線作為諧振腔，比一般短路或開路支線容易達到 highQ 的設計[7]。但須注意支線部分，通道(channel)的寬度，要盡可小於兩倍的板厚，避免高頻效能變差。

以理想傳輸線模擬實際串聯支線時，除了考慮結構長度的限制，更有其他的寄生效應。故須藉由 EM 電磁模擬軟體，作 curve fitting 的工作，才能將實際電路與理想電路作等效。我們以圖 2.3.1(b)作為等效電路，當支線長度小於 $\lambda/4$ 時，其等效電路為一串聯電容，電容值 $C = \frac{\tan \beta_1 L}{\omega Z_1}$ 。就單端負阻抗的模擬，調整支線長度，很容易就能找到所需的電容值。

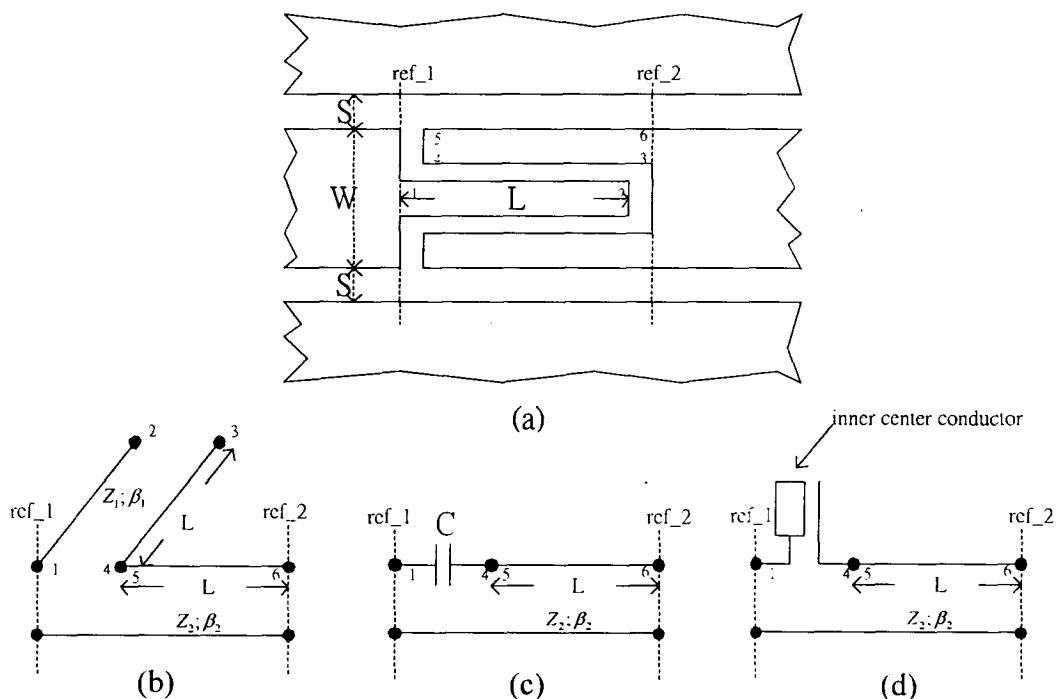


圖 2.3.1 串聯開路支線(a)及其等效電路(b)(c)(d)

主動元件部分，本論文以 UMS2612(PHEMT)和 NEC32900(HJFET)兩顆 FET 來實作。這兩顆電晶體在 Ka Band 時的增益表現差不多，雖然它們的 flicker noise($1/f$)不及 HBT，但適當設計諧振腔部分，仍可有不錯的相位雜訊。UMS2612 的 VCO 是設計振盪在 36GHz，varactor 置於汲級的諧振腔與地面間上；而其 OSC 則是設計在 40GHz；NEC32900 的 VCO 則設計在 38GHz 處，varactor 置於閘級的輸出匹配網路上。

我們採用串聯回饋(series feedback)，使電晶體部分在振盪頻率附近，能呈現潛在性不穩定；設計汲極端的諧振電路，如串聯開路支線或一般開路支線，使之與電晶體串接後，在輸入端(Z_{in})能夠有足夠的負阻區；輸出網路部分，兩個電路都是使用串聯開路支線，適當的設計匹配條件，使能夠滿足振盪條件，並在穩定振盪情況下，讓 $\frac{dX}{d\omega}$ 即虛部阻抗頻率響應之斜率能夠大，諧振腔的 Q 值較佳，即完成振盪器設計。

圖 2.3.2 至圖 2.3.4 為 UMS2612 振盪器的模擬，圖 2.3.5 至圖 2.3.7 為 NEC32900 振盪器的模擬。以單端負阻抗設計時，勢必選擇一參考平面。若我們將電晶體與汲級諧振腔視為一子電路，則閘極輸出電路為頻率決定電路；同樣也可將電晶體與閘極輸出電路視為一子電路，則汲極諧振腔為頻率決定電路。

以 AA' 為參考平面的設計，在 36GHz 處不但符合式(4)的振盪條件，亦可滿足式(6)、(7)的穩定振盪條件。當以 BB' 為參考平面時，我們可發現接近 36GHz 的地方亦可滿足振盪條件。兩者頻率些許的誤差，源自我們原先的假設(主動電路的虛部阻抗 $X_{in}(\omega)$ 不隨振盪功率而變)，但實際在起振至穩定振盪的過程中， $X_{in}(A, \omega)$ 仍有些許的變化，且不同參考平面變化率也略異。若有準確的大訊號模型，配合小訊號初步的估算，則可準確預測振盪頻率和功率。因 UMS2612 廠商並無提供非線性模型，而 NEC32900 的非線性模型與我們實際量測到的 S 參數差異過大，故我們仍以自己所量測之小訊號參數作為設計工具。

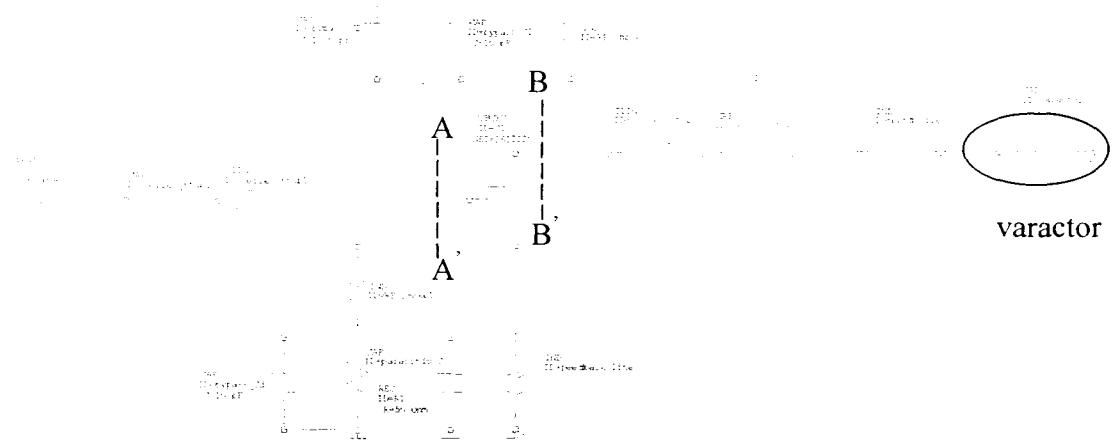


圖 2.3.2 UMS2612 設計電路圖

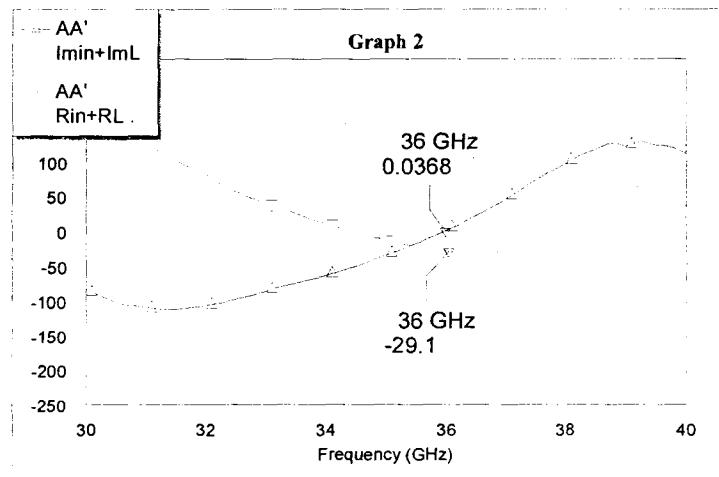


圖 2.3.3 UMS2612 振盪條件模擬圖

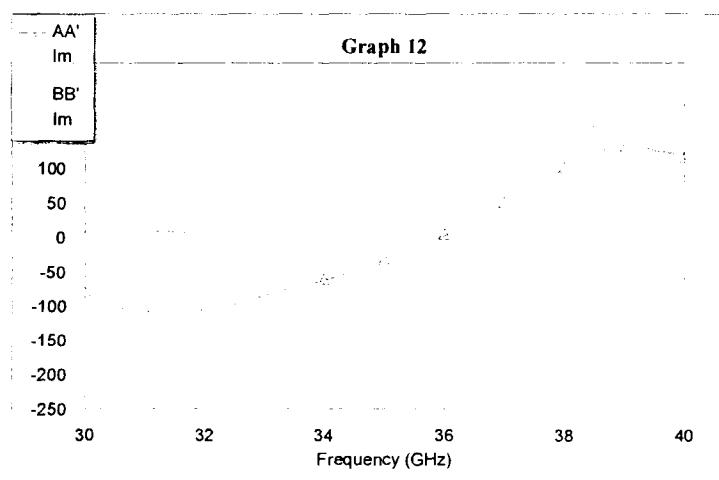


圖 2.3.4 AA' 與 BB' 虛部阻抗響應圖

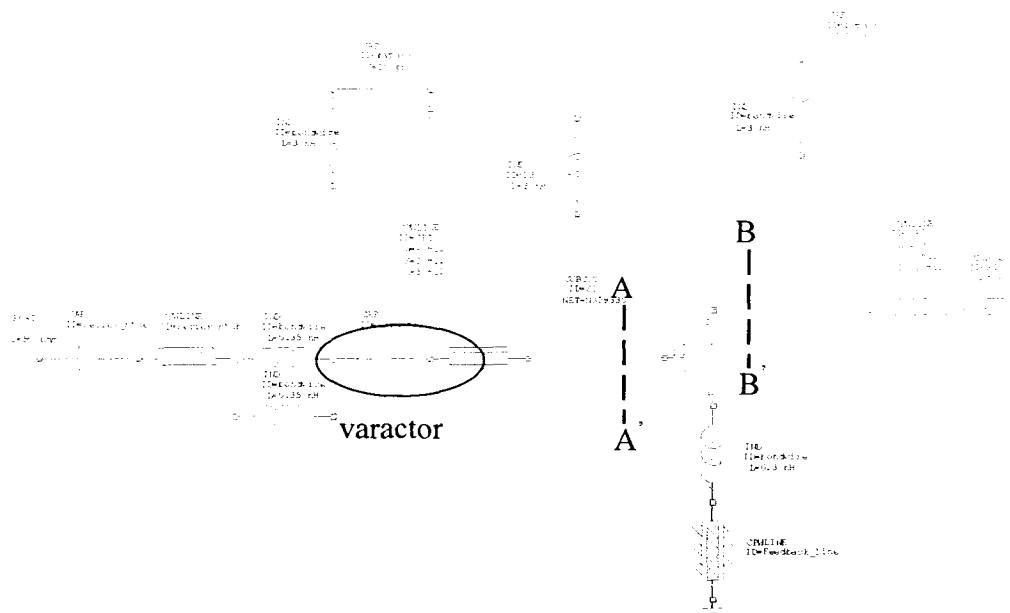


圖 2.3.5 NEC32900 設計電路圖

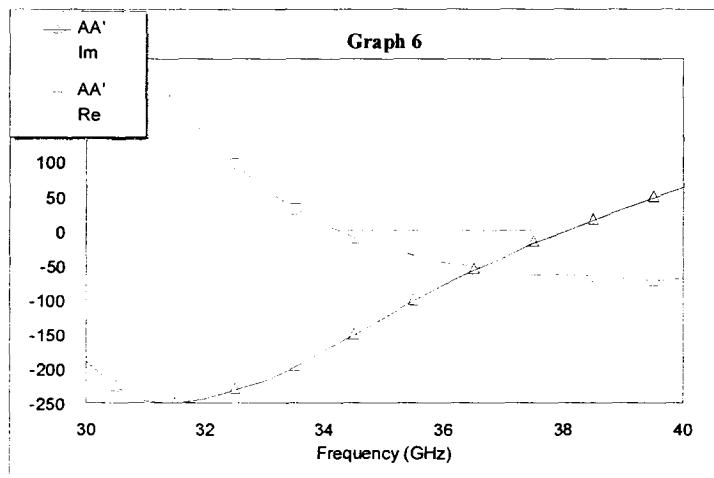


圖 2.3.6 NEC32900 振盪條件模擬圖

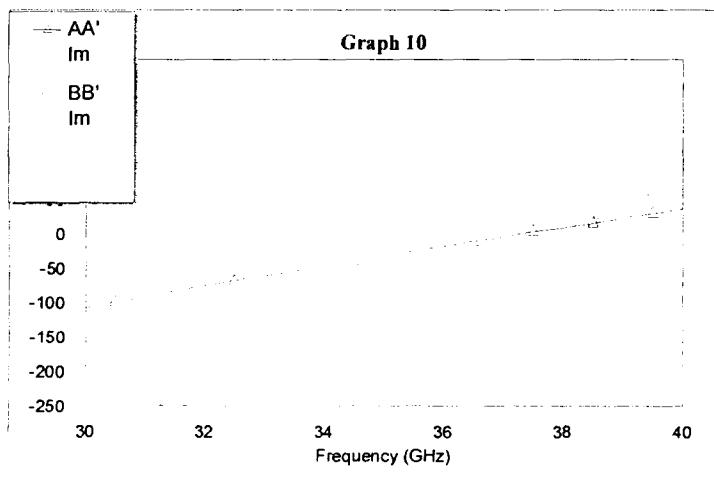


圖 2.3.7 AA'與 BB'虛部阻抗響應圖

2.3.2 實作與量測

UMS2612 的閘級和源級直接接地，以 I_{dss} 的型式偏壓， $V_d=3\text{volt}$ 。實作出來的 VCO 振盪頻率為 34GHz，相位雜訊 $-86\text{dBc}/\text{Hz}$ at 100kHz offset，功率 7dBm，tuning range 約 700MHz。頻飄的主要原因，除了小訊號模擬的誤差外，源級的串聯回饋支線寄生電感效應，使得電感變大，與寄生電容形成的回饋諧振腔之諧振頻率往下掉，造成頻率的誤差。

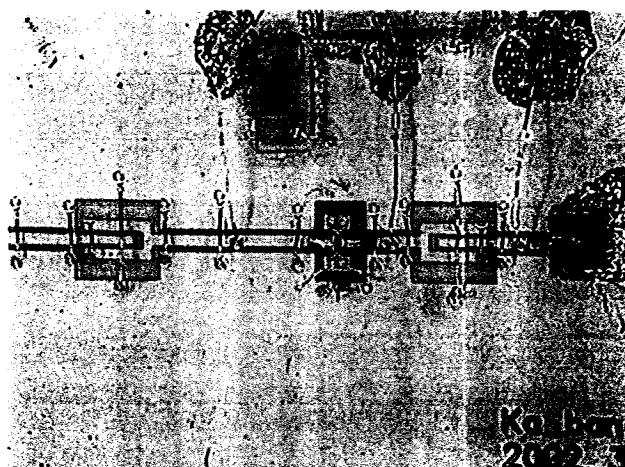


圖 2.3.8 UMS2612 VCO 圖

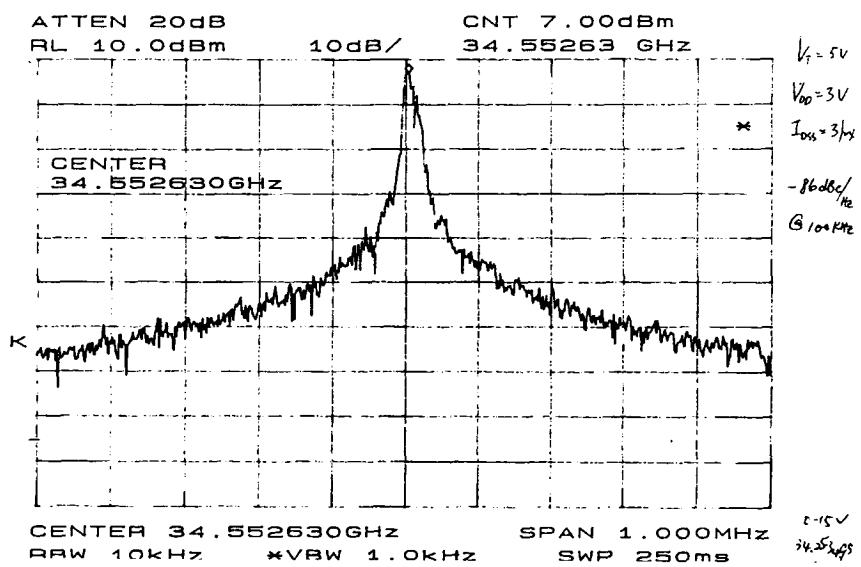


圖 2.3.9 UMS2612 VCO 量測圖

而拉大源級端與地間的距離來減少耦合電容，雖然可以提高振盪頻率，但若挖島的形狀處理不當，反而會增加汲級與閘級的磅線電感。下圖的汲級端串接了一級的四分之波長開路諧振腔，偏壓方式為 I_{dss} ， $V_d=3\text{volt}$ $I_d=28\text{mA}$ 。OSC 振盪頻率為 37.6GHz ，相位雜訊- 84.7dBc/Hz at 500kHz offset，功率至少 7.67dBm 。

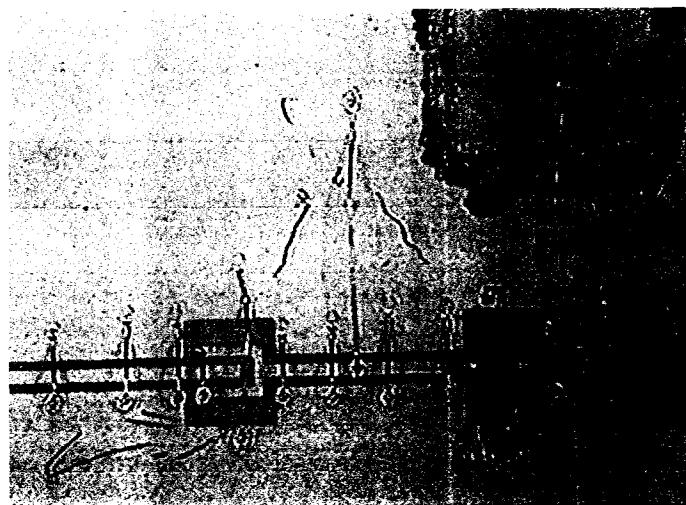


圖 2.3.10 UMS2612 OSC 圖

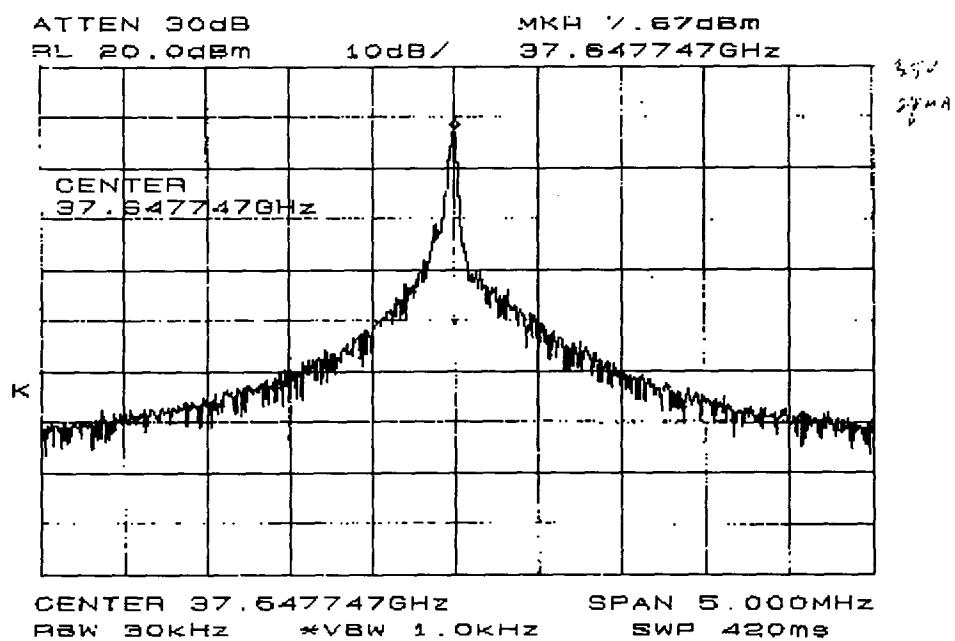


圖 2.3.11 UMS2612 OSC 量測圖

NEC32900 原本以自偏壓的方式設計，而圖 2.3.12 是偏在 Id_{SS} 處，兩種偏壓方式對本論文振盪器之振盪效果並無明顯的差異。量測結果振於 39GHz，相位雜訊-82dBc/Hz at 100kHz offset，功率 7dBm， $Id_{SS}=43mA$ 。此壓控振盪器有很大的 tunning range(約 1GHz)，但是有跳頻的現象。

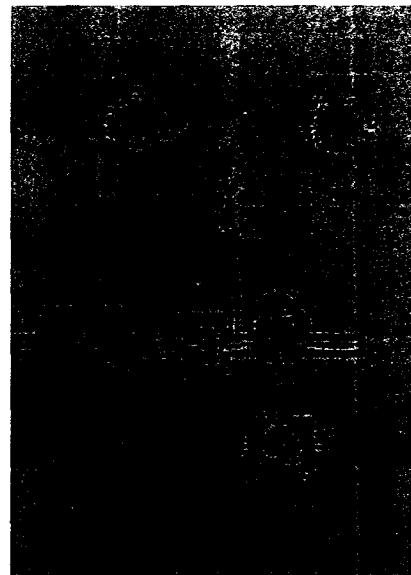


圖 2.3.12 NEC32900 振盪器照片圖

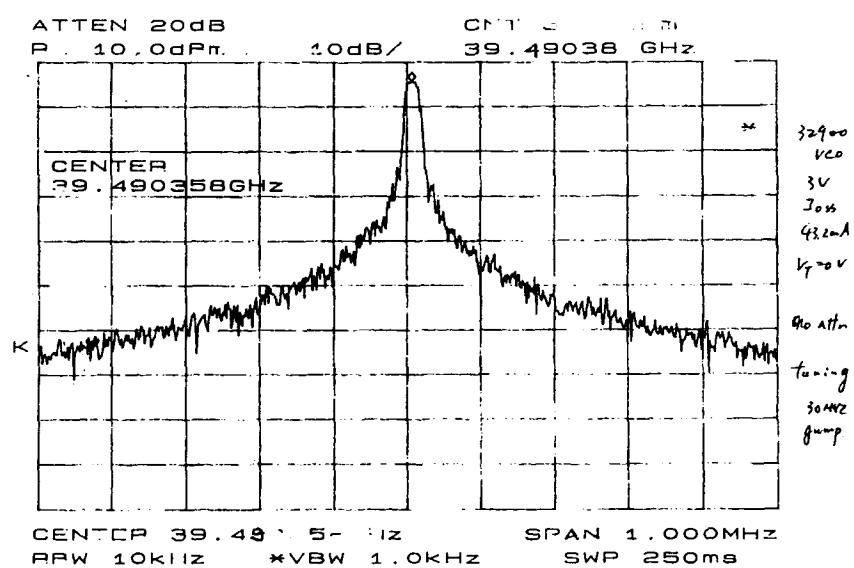


圖 2.3.13 NEC32900 振盪器量測圖

2.3.3 討論

UMS2612 的高頻增益及效能比 NEC32900 還要好，故我們在下一章雙推式振盪器的設計，均以 UMS2612 來實作。

使用 UMS2612 設計時有一些需要考慮的地方。因為其 chip 上兩端源級的 pad，均以 via 往下挖與地導通，在振盪器設計時，若需要串聯回饋路徑，則必須在電晶體周圍挖一個島，如圖 2.3.14，再設計回饋路徑。而挖了一個島，將造成源級與地，有一個耦合電容，此電容與回饋短路支線形成一個並聯諧振腔，此諧振腔對電晶體於高頻處的影響甚大。

偏壓在 $Idss$ 的狀態時，若發生低頻振盪，很容易燒壞電晶體。而低頻振盪的主要原因在於偏壓電路。可作以下的修改：閘級除了原本當電感的跳線 (bondwire)，接地處可並聯一個 50Ω 的電阻及 $10pF$ 的電容；而汲級偏壓處除了 $10pF$ 的電容，可再並聯一個 $1000pF$ 的大電容。以上修改可解決因偏壓電路造成的低頻振盪。

在調整 varactor 上的電壓(0~15volt)時，以 2612 來說，在 $700MHz$ 的 tunning range 中，頻率會有跳動的現象，推測此與振盪器的 load pulling 不佳有關。欲改善此現象，可在輸出端加一個衰減器，則電壓與頻率的關係，在 $700MHz$ 中可呈線性的變化。但加了衰減器，卻發現相位雜訊嚴重變差($15dB$ 左右，如圖 2.3.15)。推測加了電阻性的衰減器後，整個振盪器的 loaded Q 變差，故影響了振盪品質。

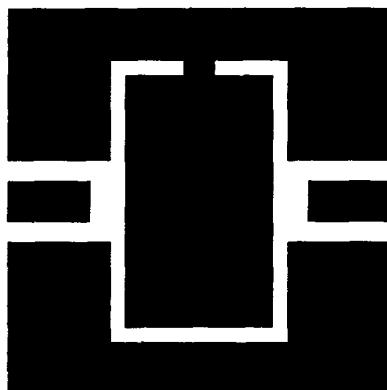


圖 2.3.14 UMS2612 之佈局

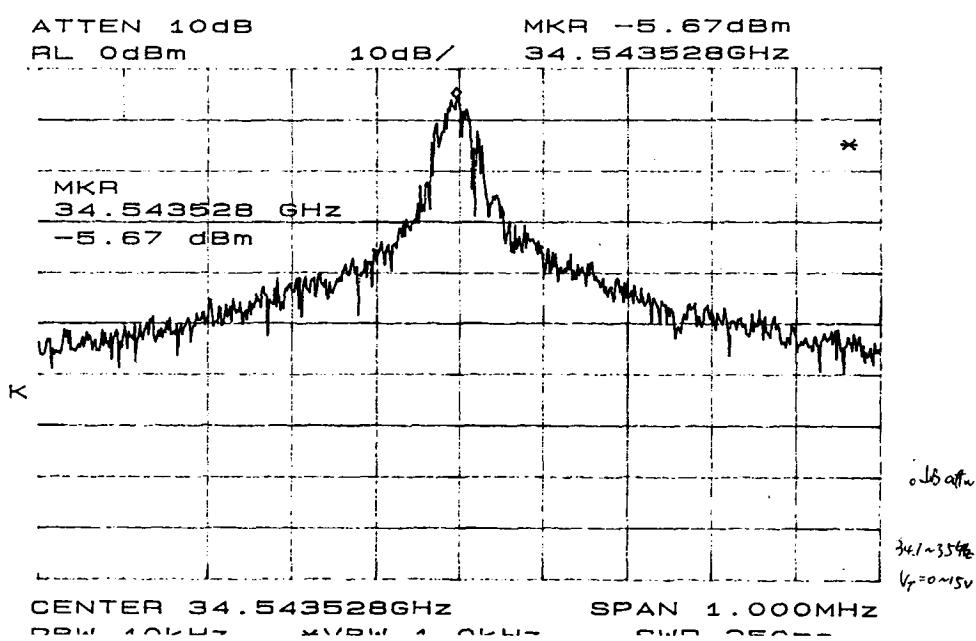


圖 2.3.15 UMS2612 加了衰減器後的頻譜

第三章 V Band 雙推式振盪器

3.1 毫米波訊號源

以電晶體設計毫米波訊號源，最常見的結構有以下三種：基頻振盪器(fundamental oscillator)，倍頻電路(doubler or tripler)，雙推式振盪器(push-push oscillator)。圖 3.1.1 為以上電路之示意圖。

基頻振盪器為最普通、直接的方法(圖 3.1.1(a))，如第二章 Ka Band 振盪器。優點是結構簡單、設計容易。缺點是電晶體 f_T 和 f_{max} 及諧振腔 Q-factor 的限制。頻率越高，尤其到毫米波頻段時，電晶體的增益(gain)越低，當超過最大振盪頻率 f_{max} 時， G_{max} (maximum available gain)小於 1，理論上不論匹配網路如何設計，此電晶體再不能提供任何放大及振盪訊號；且在高頻處，諧振腔的損耗增大，Q 質變差，所得之振盪訊號，相位雜訊亦不佳。

振盪在較低頻率的基頻訊號，利用其高增益和 Q 值，再配合倍頻電路(圖 3.1.1(b))，可解決上述基頻振盪器的問題。缺點是電路結構龐大且複雜，除了較低頻段的基頻振盪源，倍頻電路中的濾波電路，通常佔了不小的面積。對 IC 積體化來說，倍頻電路並不是一個最佳的選擇。

雙推式振盪器(圖 3.1.1(c))是利用兩個相同的基頻振盪器，設計基頻訊號在輸出端相消，而第二諧波相加，則可得到倍頻訊號。因為振盪器是設計在輸出訊號頻率一半的地方，故電晶體有較大的增益和較好的 Q 值，優點如同上述的倍頻電路。且不需要額外的濾波器和緩衝放大器，適當的設計可使振盪訊號較穩定，電路面積較小，整合度較高。而此結構缺點是設計難度較高、以 HMIC 製程實作，電晶體與電路的一致性與對稱性不容易達到。

本章將利用雙推式架構，以第二章的設計為基礎，配合所量到的小訊號參數，將振盪頻率往上推到 V 頻帶。

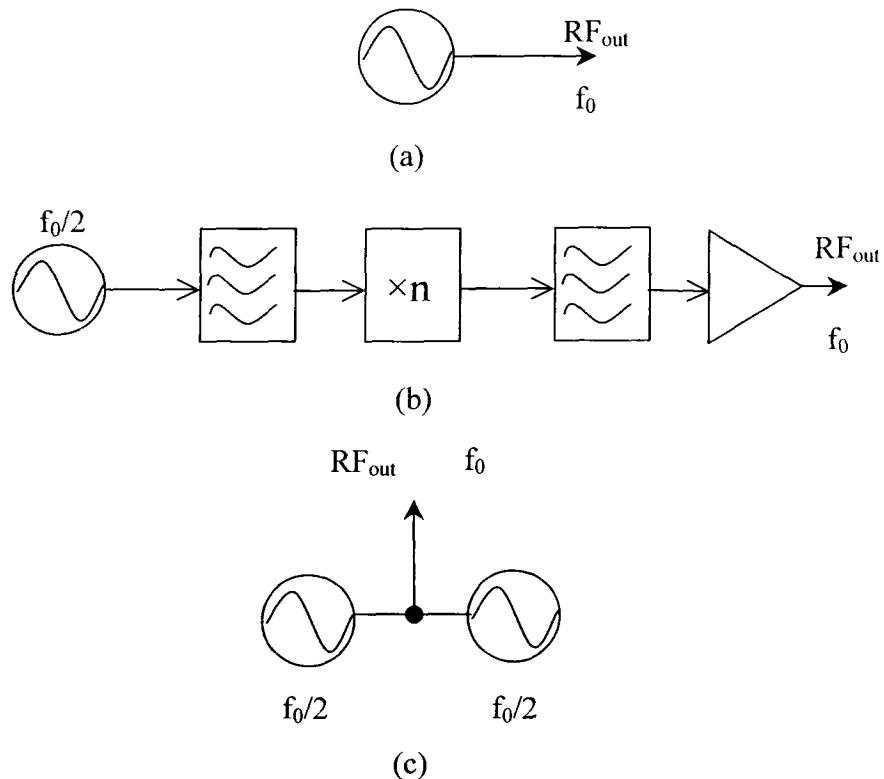


圖 3.1.1 (a)基頻振盪器(b)倍頻電路(c)雙推式振盪器

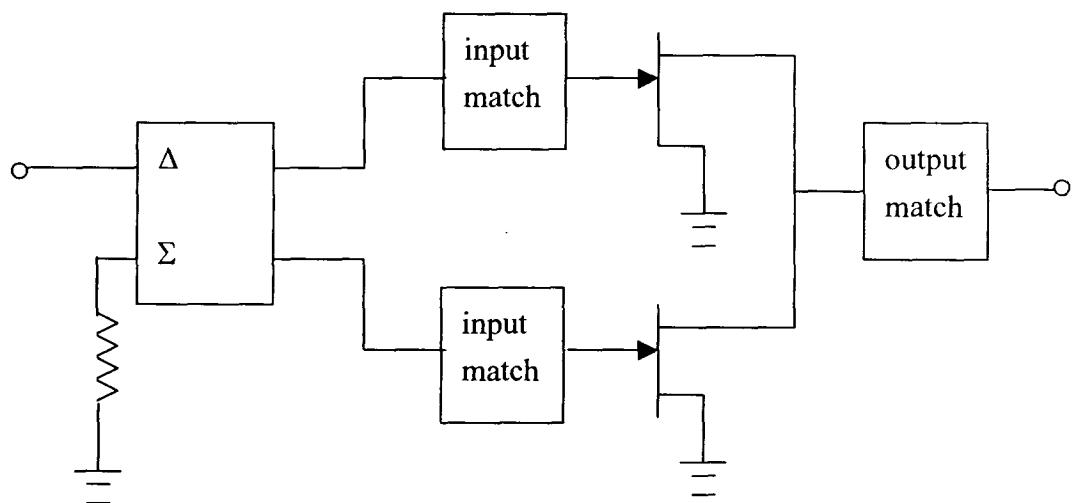


圖 3.1.2 平衡式倍頻器

3.2 設計理論

雙推式振盪器架構，結合了一般的振盪器(如第四章)和平衡式倍頻電路(balance doubler，如圖 3.1.2)。電路理論是兩個相同的振盪器，振盪時基頻訊號在輸出端相差 180° 相消，第二諧波在輸出端相差 360° 相加；亦即振盪諧波在輸出端之所有奇次項皆相消，而偶次項則相加。

如圖3.2.1,兩振盪電路之訊號為：

$$S_1(t) = a_1 e^{j\omega_o t} + a_2 e^{j2\omega_o t} + a_3 e^{j3\omega_o t} + \dots$$

$$S_2(t) = a_1 e^{j\omega_o(t+\Delta t)} + a_2 e^{j2\omega_o(t+\Delta t)} + a_3 e^{j3\omega_o(t+\Delta t)} + \dots$$

當 $\omega_o \Delta t = \pi$ 則

$$\begin{aligned} S_{out}(t) &= S_1(t) + S_2(t) = a_1 e^{j\omega_o t} (1 + e^{-j\pi}) + a_2 e^{j2\omega_o t} (1 + e^{-j2\pi}) + a_3 e^{j3\omega_o t} (1 + e^{-j3\pi}) + \dots \\ &= 2 a_2 e^{j2\omega_o t} + 2 a_4 e^{j4\omega_o t} + 2 a_6 e^{j6\omega_o t} + \dots \end{aligned}$$

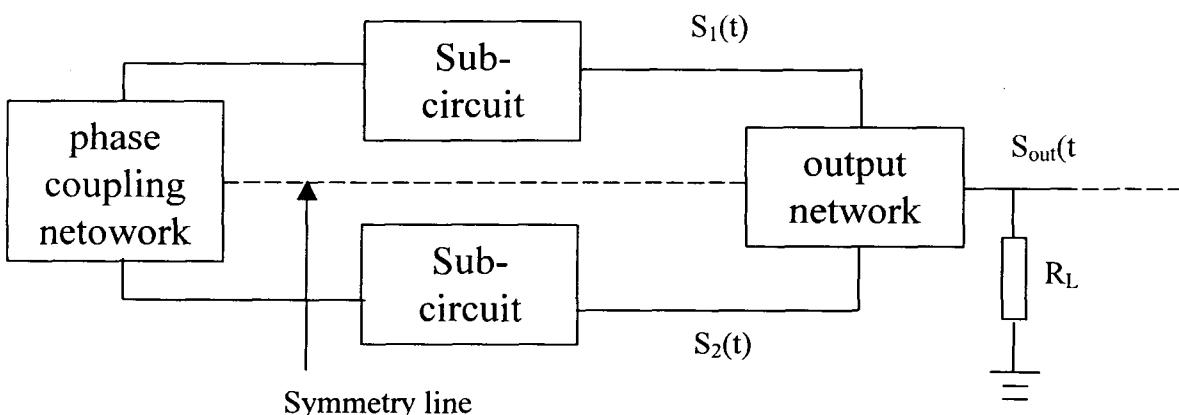


圖 3.2.1 push-push 振盪器示意圖

除了兩個相同振盪器的設計外，重點在兩臂輸出的基頻訊號須相差 180° 。

最直接的方法就是在兩輸出端加平衡至非平衡轉換器(balun)，但如此電路變大

許多，且振盪訊號之相位和振幅不容易達到平衡；另一種方法是使用反相模態(antiphase mode)的方式，即利用對稱電路奇耦模分析法，強迫兩電路在奇模時滿足振盪條件，而偶模則穩定不振盪。穩定振盪時，基頻訊號只存在兩振盪子電路之封閉迴路中，所拉出的輸出訊號只有偶次倍頻訊號。

圖 3.2.2 為奇模激發等效電路，輸出端為一虛擬接地點。基頻振盪訊號 I_1 及 I_2 遇到虛擬接地點則反射電晶體，形成回饋路徑，設計使其滿足振盪條件。單獨振盪器的設計重點，除了基頻振盪品質外，還須著重於加強第二諧波的功率。

圖 3.2.3 為偶模激發等效電路，偶次項訊號可由輸出端得到。此時可利用與平衡式倍頻電路之輸出匹配網路相同的理論，設計使 $Z_L(2f_0) = Z_{in}^*(2f_0)$ ，如圖 3.2.4，可使第二諧波得到最大的功率輸出，

由上可知，雙推式振盪器對振盪訊號來說，因為設計振盪在一半頻率的地方，不但有 high Gain、high Q 的特性，且因為輸出端對基頻訊號來說為虛擬接地點，即負載變化對基頻振盪影響不大，故有十分良好之 load pulling 特性。

由於無電晶體大訊號模型，故我們仍以小訊號設計為主，設計四種電路結構，探討其對振盪訊號的影響。

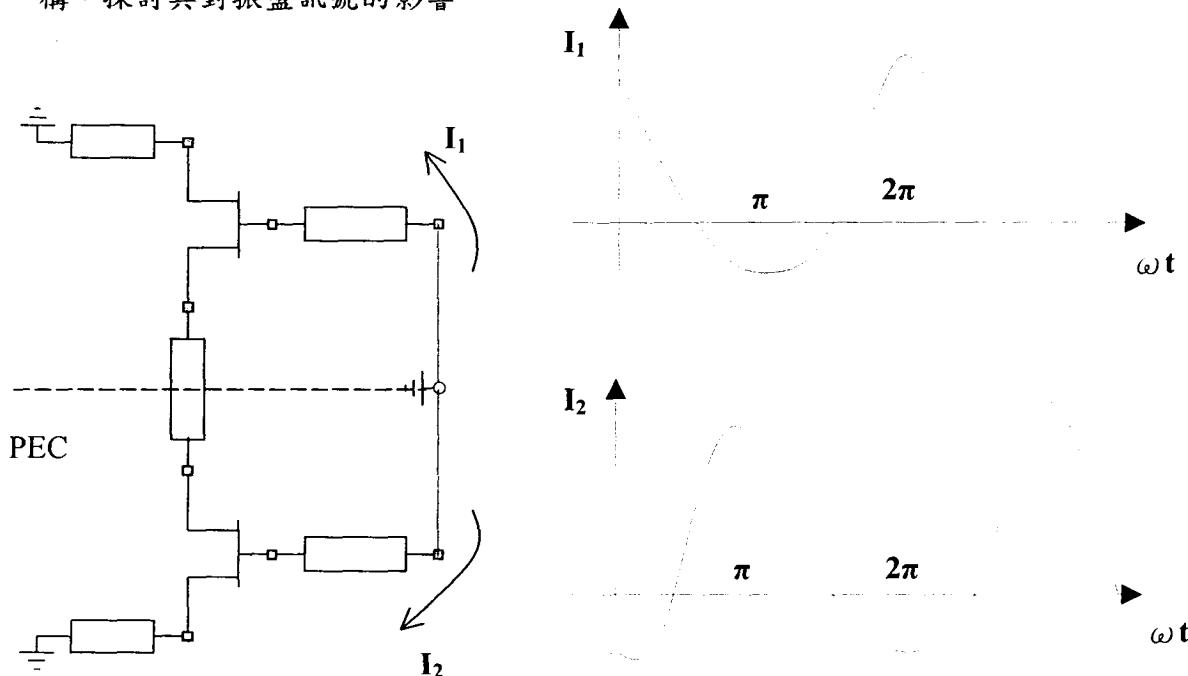


圖 3.2.2 奇模激發電路及輸出波形

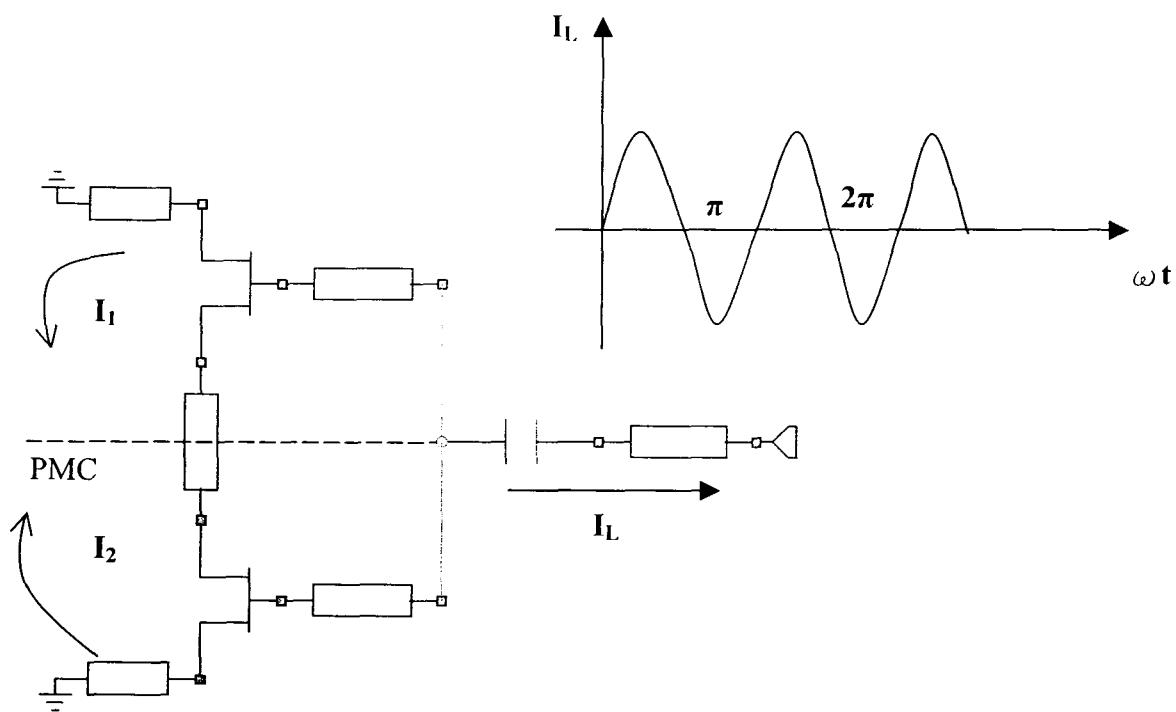


圖 3.2.3 偶模激發電路及輸出波形

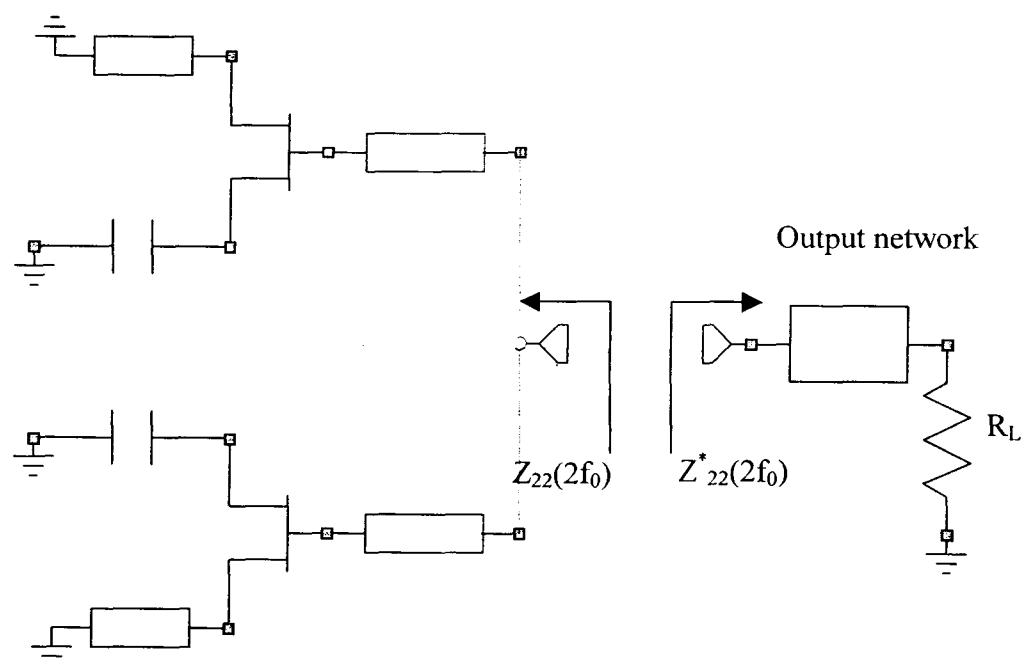


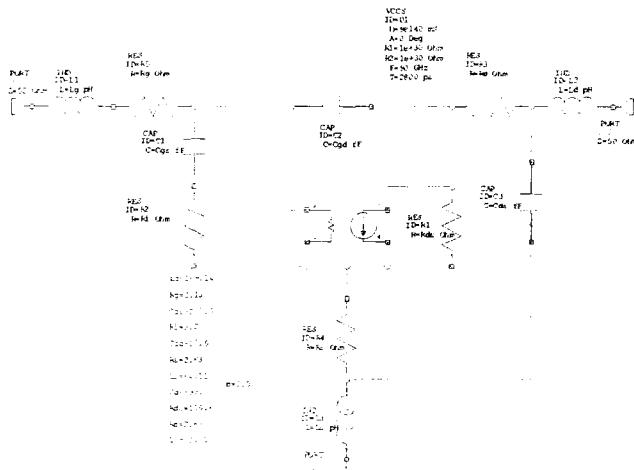
圖 3.2.4 偶模激發電路及輸出匹配網路

3.3 V Band 雙推式振盪器設計與實作

3.3.1 設計與模擬

由至 50GHz 所量到 UMS2612 的 S 參數，配合其小訊號等效電路，圖 3.3.1，可用外差法，圖 3.3.2，推算其 f_{max} 約為 72GHz。雖然 60GHz 附近仍可設計基頻振盪，但因電晶體 Gain 不大及諧振腔的 Q 值變差，所以雙推式結構的設計仍是較佳的選擇。

以下分別以奇偶模等效電路來模擬，必須符合奇模振盪，而偶模穩定的條件；奇模的輸出端為虛擬接地點，偶模時往輸出端看的阻抗若為 $R+jX$ ，則半電路則為 $2R+j2X$ 。



I.

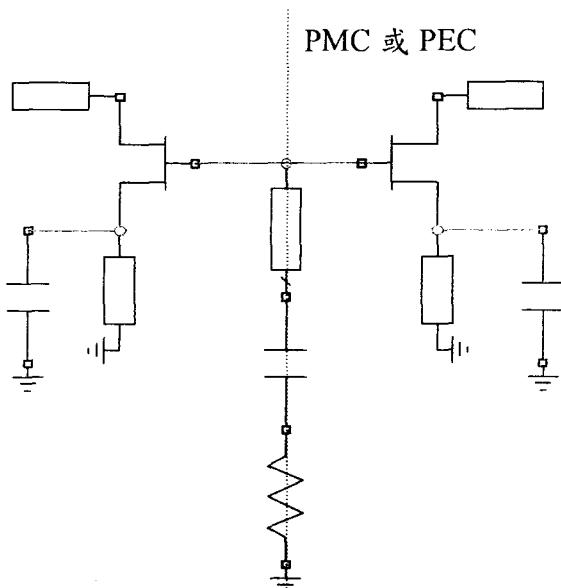


圖 3.3.3 push-push 振盪器 I

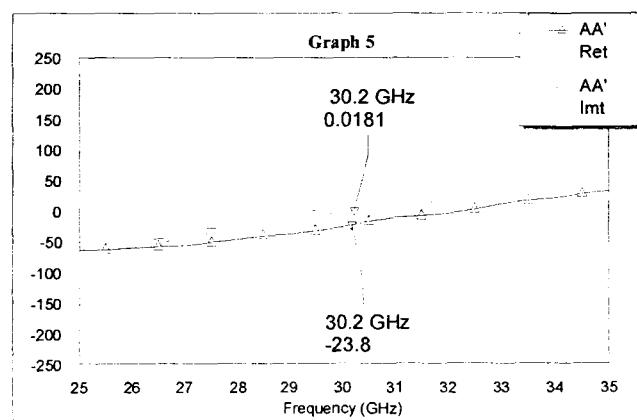
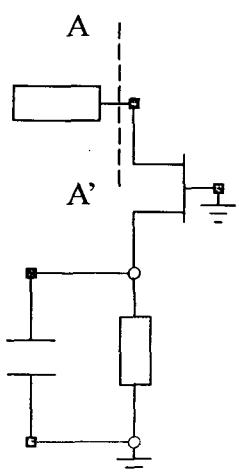


圖 3.3.4 push-push 振盪器 I 奇模電路及其模擬

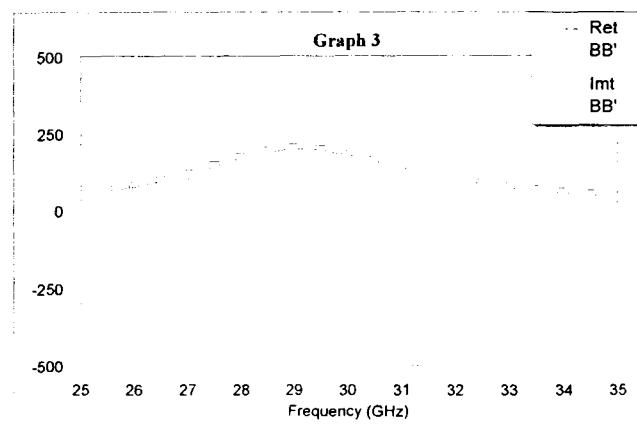
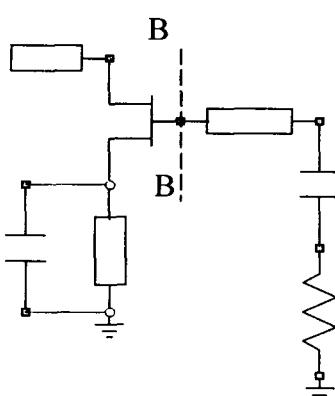


圖 3.3.5 push-push 振盪器 I 偶模電路及其模擬

此電路汲極為 $\lambda/4$ 開路諧振腔，利用 antiphase1 mode，設計使奇模振盪而偶模不振。偏壓使用自偏壓方式，源級並聯 25 歐姆電阻及 10pF 電容， $V_d=4.5\text{volt}$ ， $I_d=60\text{mA}$ ，振盪結果頻率 59.8GHz ，phase noise -78dBc/Hz at 2MHz offset，power -0.56dBm ，基頻壓制了 10dB 。

由於諧振腔 Q 值設計不佳，故此振盪訊號相位雜訊很差。兩電晶體諧振腔雖獨立，但透過奇偶模振盪電路的設計，仍可達到基頻壓制的功效。

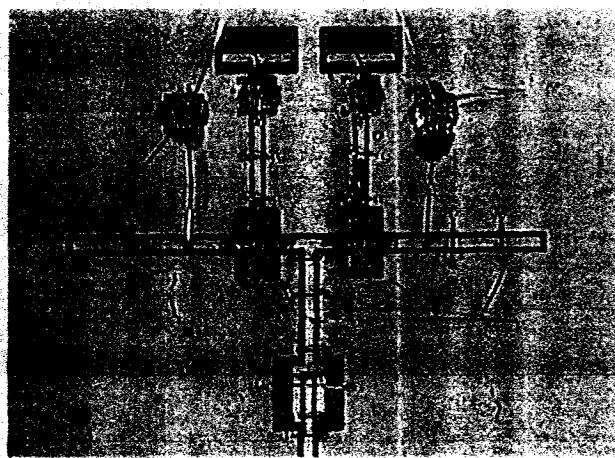


圖 3.3.6 push-push 振盪器 I 電路照片圖

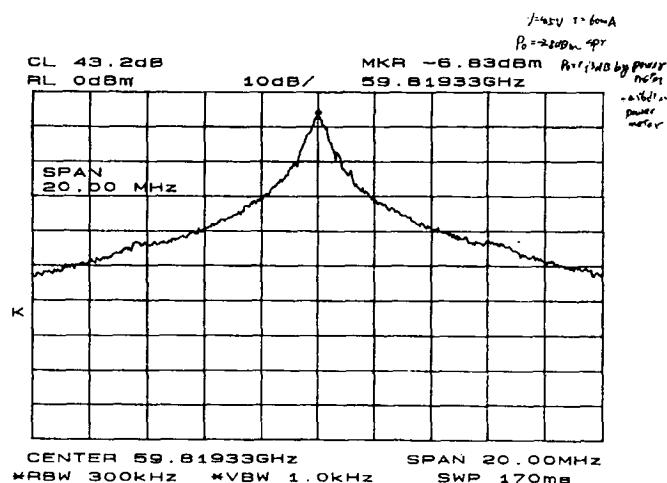


圖 3.3.7 push-push 振盪器 I 量測圖

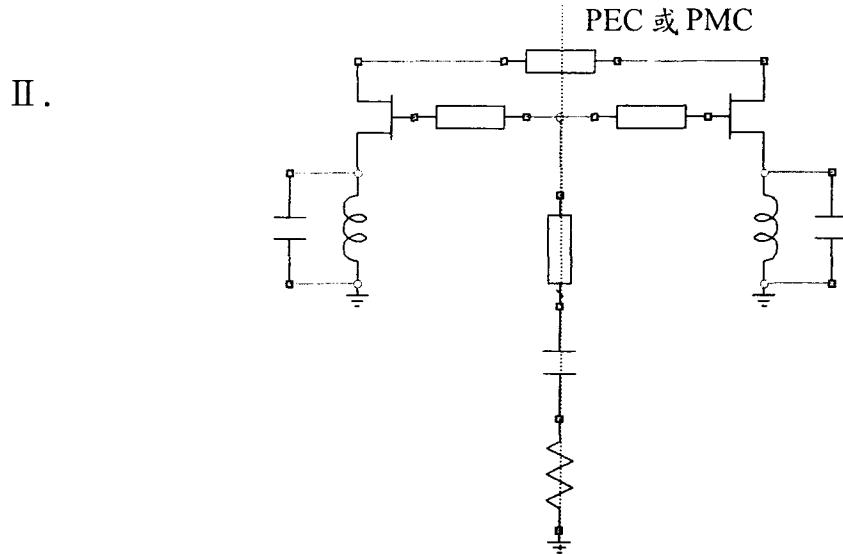


圖 3.3.8 push-push 振盪器 II 電路圖

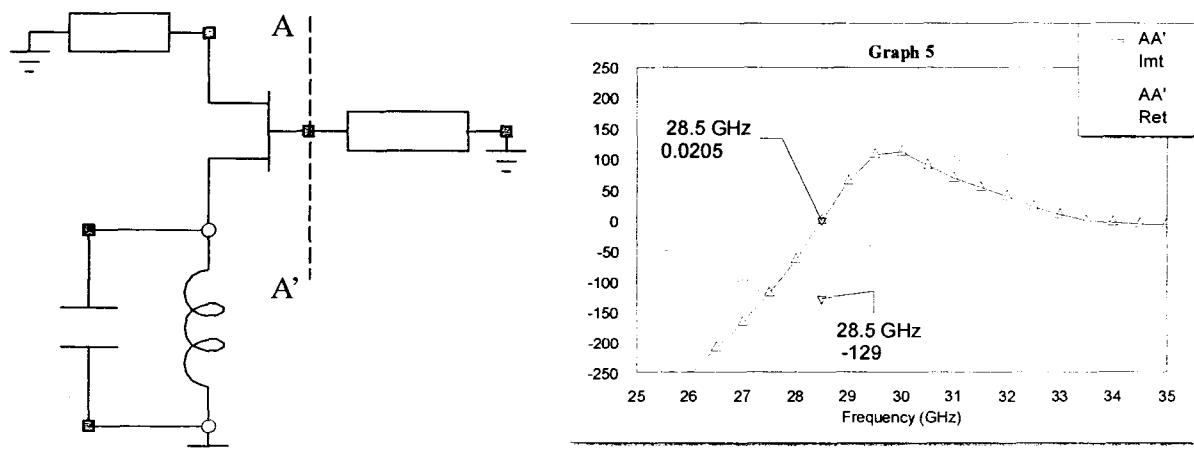


圖 3.3.9 push-push 振盪器 II 奇模電路及其模擬

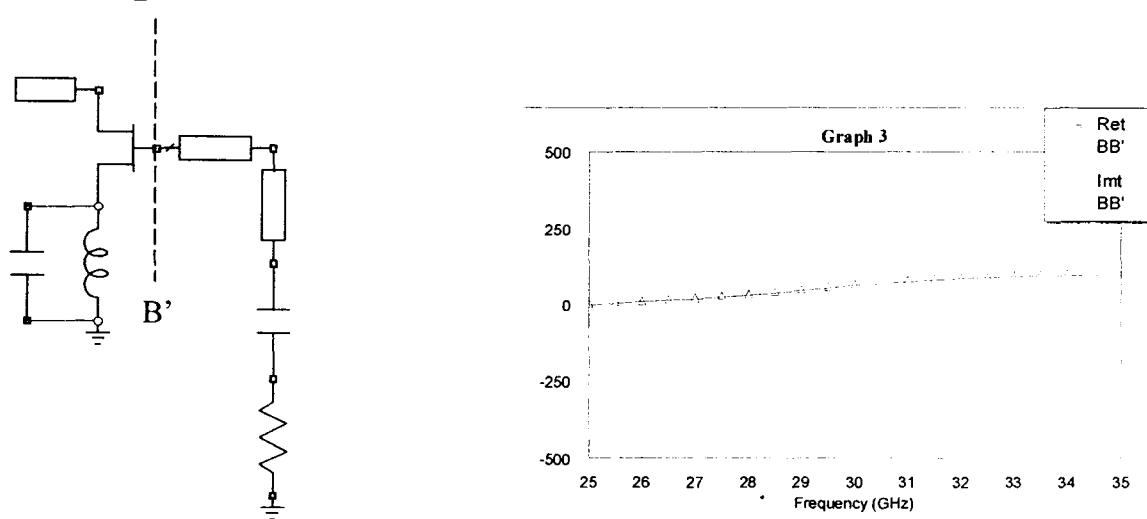


圖 3.3.10 push-push 振盪器 II 偶模電路及其模擬

此電路兩個振盪器之汲級以傳輸線相接，閘級輸出端亦適當地設計了一段傳輸線，使滿足奇、偶模振盪條件。量測結果， $V_d=3\text{volt}$ ， $I_{dss}=74\text{mA}$ 。振盪頻率為 58.58GHz ，phase noise - 95dBc/Hz at 1MHz offset，power 3.5dBm ，基頻壓制了 4.5dB 。

奇模電路之諧振腔，經過適當設計後，相位雜訊比 I. 改善了許多。但是基頻的壓制卻比較差。以下修改輸出匹配電路，改善基頻的壓制。

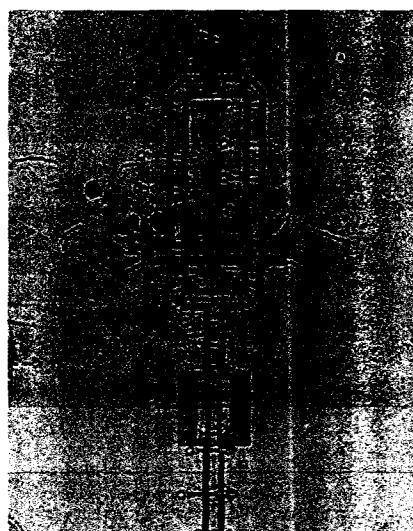


圖 3.3.11 push-push 振盪器 II 電路照片圖

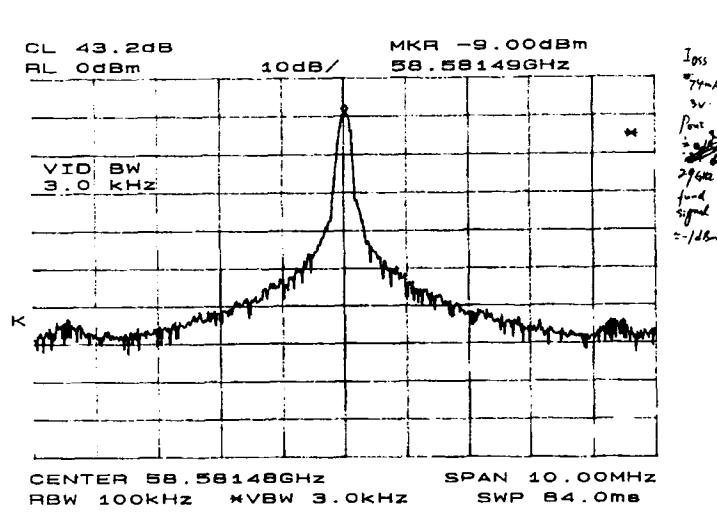


圖 3.3.12 push-push 振盪器 II 量測圖

III. PEC 或 PMC

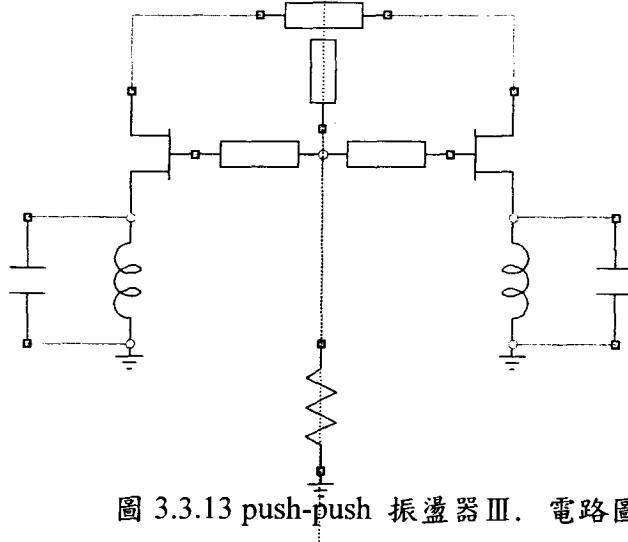


圖 3.3.13 push-push 振盪器 III. 電路圖

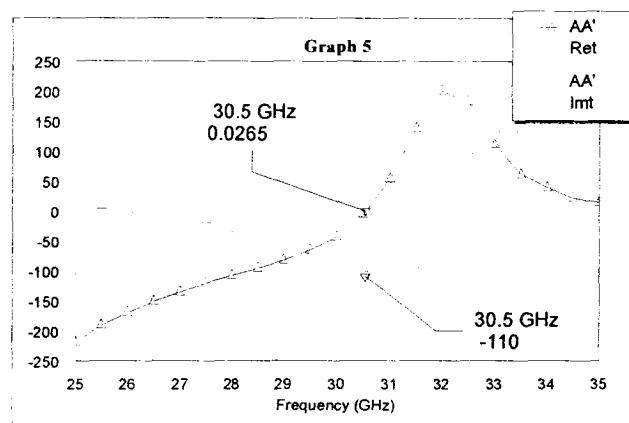
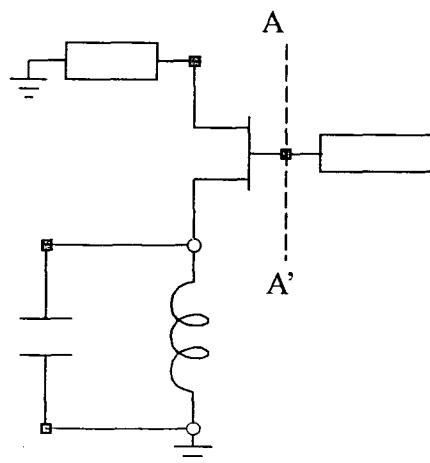


圖 3.3.14 push-push 振盪器 III. 奇模電路及其模擬

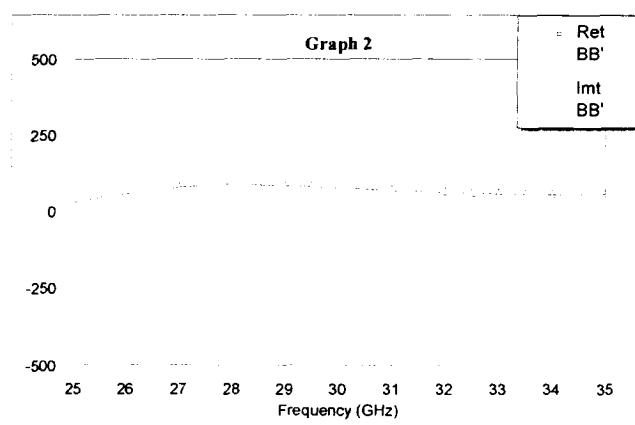
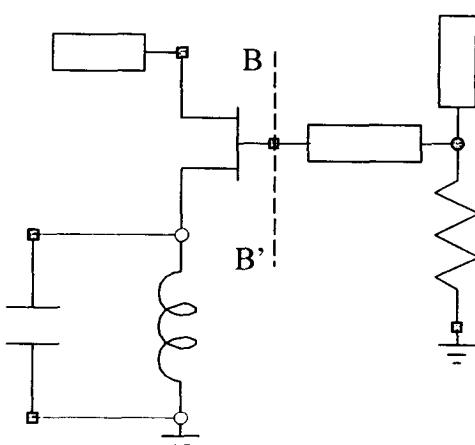


圖 3.3.15 push-push 振盪器 III. 偶模電路及其模擬

如Ⅱ. 之設計，但因為用 Id_{ss} 偏壓方式，閘極為輸出端接地，故輸出匹配網路不需要直流阻絕的功能。我們在兩振盪電路的交點處，設計一個基頻 $\lambda/4$ 開路支線，加強抑制偶模振盪。量測結果， $V_d=3\text{volt}$ ， $Id_{ss}=69.8\text{mA}$ ，振盪頻率約 63GHz ，phase noise - 90dBc/Hz at 1MHz offset，power - 1dBm ，基頻壓制約 14dB 。

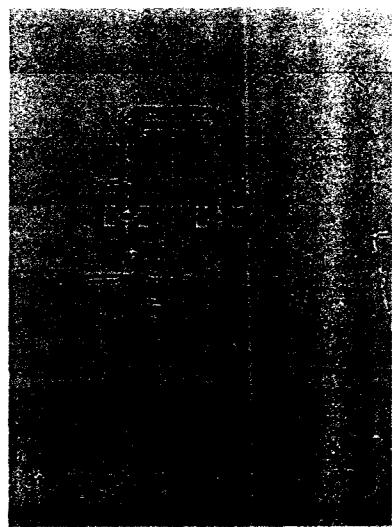


圖 3.3.16 push-push 振盪器Ⅲ. 電路照片圖

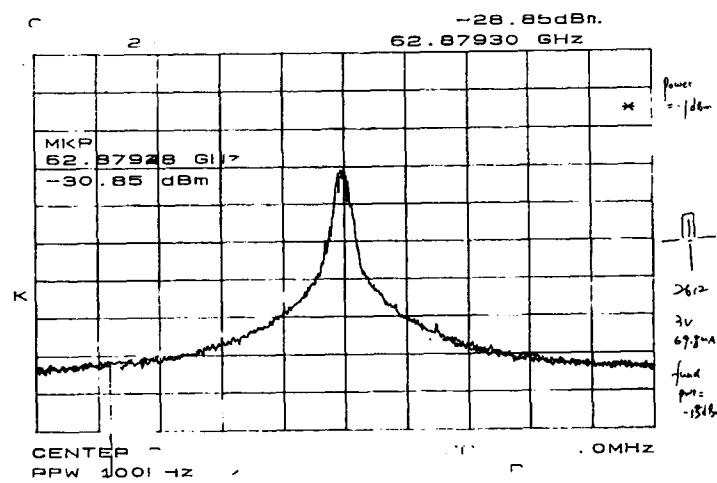


圖 3.3.17 push-push 振盪器Ⅲ. 量測圖

IV.

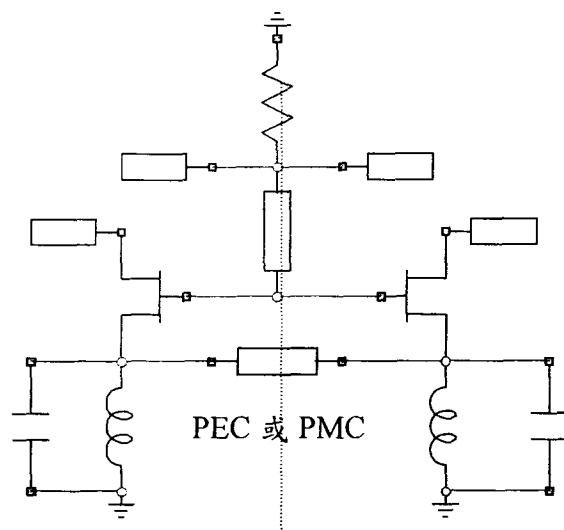


圖 3.3.18 push-push 振盪器 IV. 電路圖

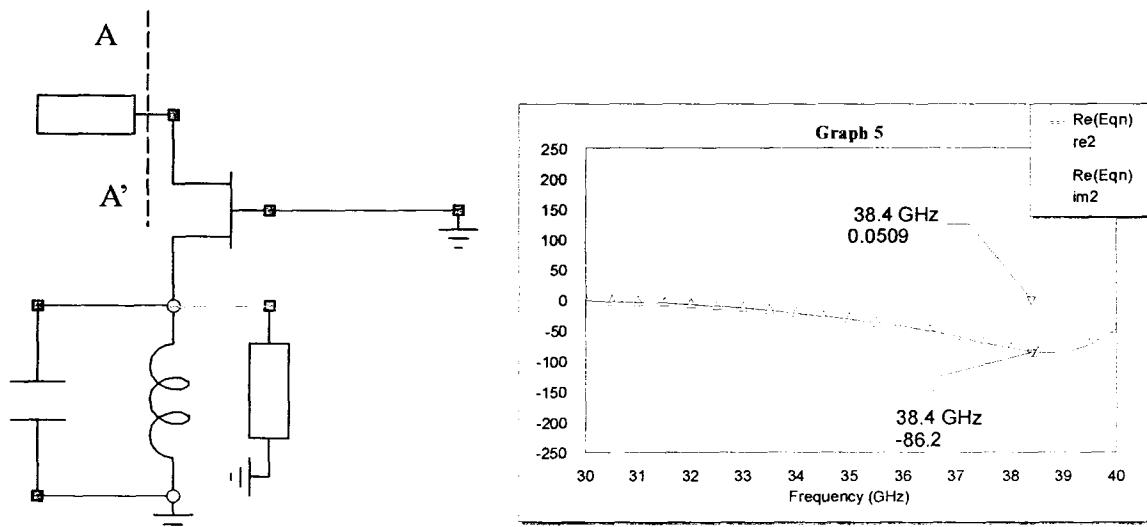


圖 3.3.19 push-push 振盪器 IV. 奇模電路及其模擬

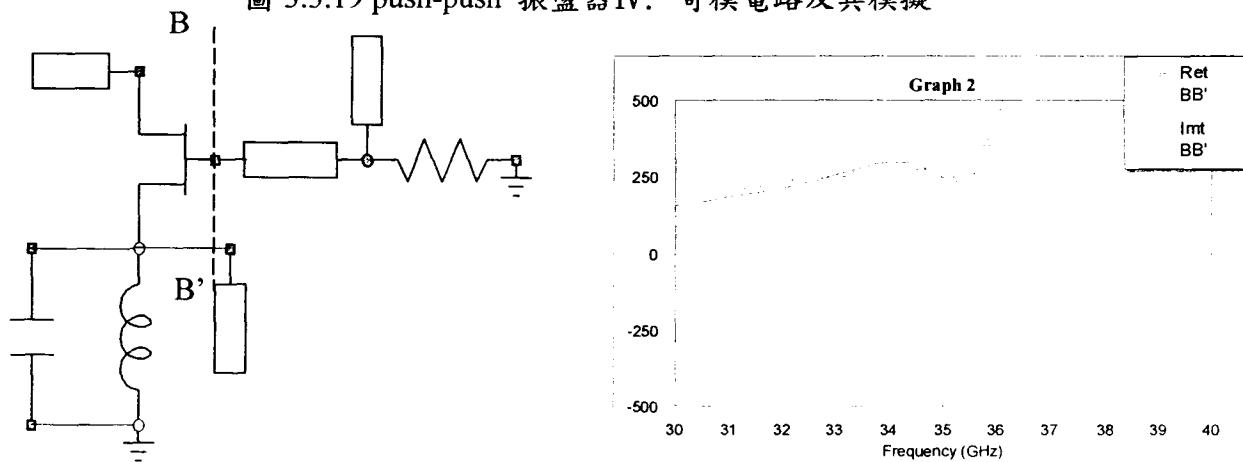


圖 3.3.20 push-push 振盪器 IV. 偶模電路及其模擬

此電路亦用 I_{dss} 偏壓，不須直流阻絕。輸出端先串接 $\lambda/4$ 、 70Ω 高阻抗線，再並聯兩條對稱的基頻 $\lambda/4$ 開路支線，作為輸出端基頻訊號壓制電路。源極端除了原本電感性的回饋短路支線外，兩振盪器另一端的源級再以 $\lambda/2$ 傳輸線連接。此連接線在奇模為 $\lambda/4$ 短路支線，偶模為 $\lambda/4$ 開路支線，可抑制偶模振盪。

量測結果， $V_d=3\text{volt}$ ， $I_{dss}=40\text{mA}$ ，振盪頻率約 68GHz ，phase noise - 93dBc/Hz at 1MHz offset，power - 7dBm ，基頻壓制 21dB 。

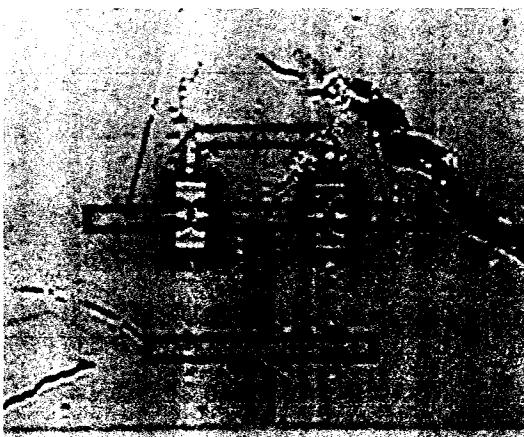


圖 3.3.21 push-push 振盪器IV. 電路照片圖

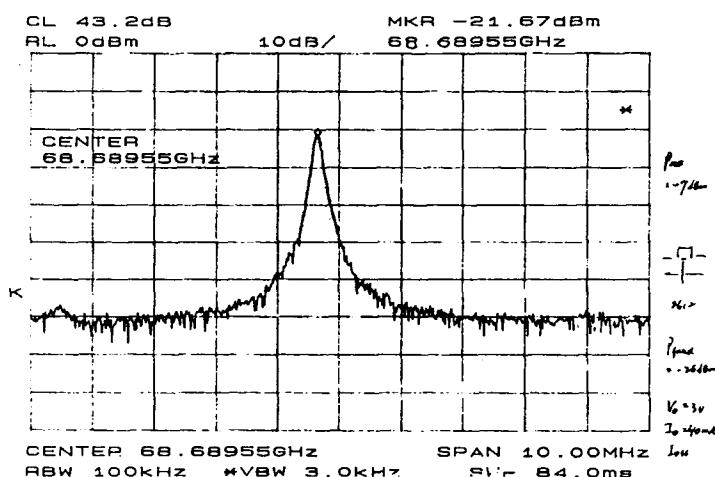


圖 3.3.22 push-push 振盪器IV. 量測圖

圖 3.3.24 push-push 擊盪器 V. 量測圖 34

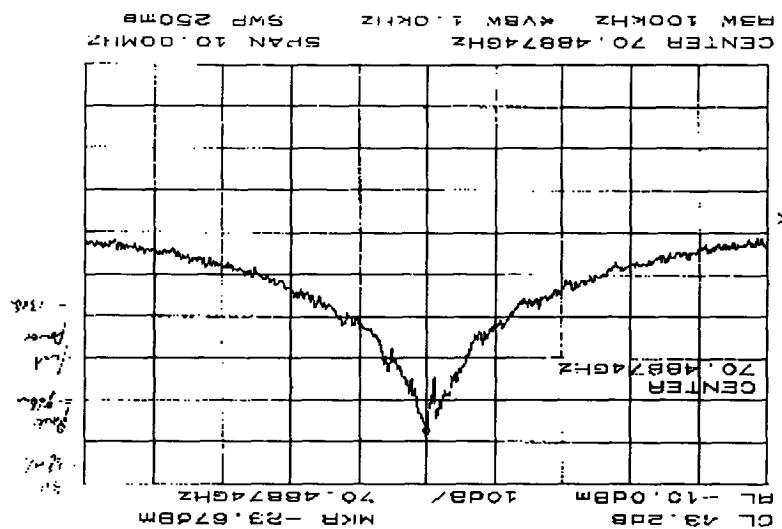


圖 3.3.23 push-push 擊盪器 V. 路路照片圖



noise - 75dBc/Hz at 1MHz offset , power - 8dBm , 噪聲壓制 5dB 。

量測結果 , $V_d=3V$ olt , $I_{DS}=38mA$, 擊盪頻率 約 70.5GHz , phase

$$線總電感感值估計公式 : I_{nd} = 5.08 \times 10^{-3} \times L \times (\ln(L/d) + 0.386)$$

共振腔) , 故造成頻率相當大的誤差 , 而其對稱性不夠也使得相位難調整。

與此之類合電容無法非常準確估計 , 另外電晶體源級的置放架 , 其本身也是一個

此兩串聯回饋路徑之結構中不適用 (蓋因利用線總的源級串聯回饋電感 , 和源級

下圖電路設計的頻率原先是 80-GHz , 不適用於源級假設的寄生模型 , 在

3.3.2 討論

同樣以傳輸線作為被動諧振腔設計，I. 與 II. 的相位雜訊差了 20dB 左右；根據第二章的理論，推測 I. 的工作點落在 $Z_L(\omega)$ 與 $Z_{in}(A)$ 軌跡線相交 0° 或 180° 附近。故除了電晶體本身低頻的 flicker noise，諧振腔 Q 值的影響亦不可忽視。

用 antiphase1 mode 設計使奇模振盪，偶模穩定；但有時得到的壓制並不理想，如 II.，可改善輸出匹配網路，以類似倍頻器的方法，設計對稱的結構，則可加強第二諧波而壓制基頻訊號，如 III.、IV.

UMS2612 源級島的寄生效應不容易模擬，而此處的諧振腔主導了高頻振盪的特性。如圖 3.3.25，在挖了島的情況下，量測電晶體的 S 參數，在兩端皆為 50 Ω 負載的情況下，35GHz 附近有 return gain($S_{11} > 0$ dB)。若能重新設計此處的電路(例如圖 3.3.26)，若 return gain 的區域能達到 40GHz 以上，則使用雙推式的架構將可把振盪頻率推到 W Band 上。

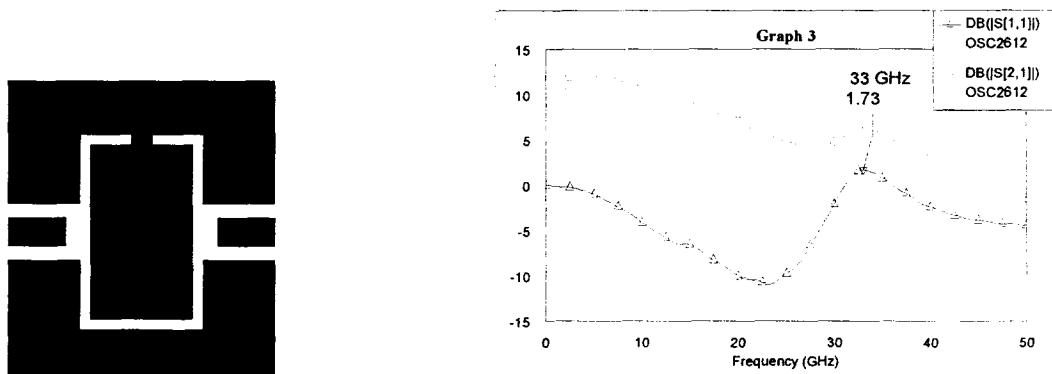


圖 3.3.25 UMS2612 S 參數量測圖

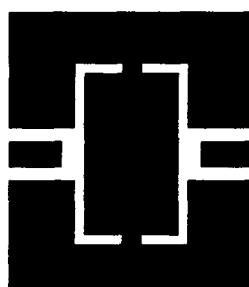


圖 3.3.26 UMS2612 源級兩端接地佈線圖

第四章 三倍頻器

二極體適當的偏壓或輸入適當的大功率的訊號後，將驅動二極體在十分非線性工作區間，亦即若兩個訊號源輸入，便會對兩訊號造成混頻效果，若是單一訊號源的輸入，則會產生此訊號頻率的各諧次項的輸出，二極體倍頻器即利用後者的工作原理來得到輸入訊號的二倍頻或更高倍頻的輸出，且將整個電路再加上開路或短路支線來壓制輸出端的基頻訊號，即可省去製作濾波器的過程。

4.1 倍頻器電路架構與工作原理

圖 4.1.1 為此次製作的倍頻器電路架構，輸入訊號 V_{RF} 進入兩個方向相反的二極體之後，只要輸入訊號功率夠大，即可產生許多基頻的諧次項輸出，在輸出端再加上一段壓制基頻訊號的支線，即可在輸出端得到三倍頻訊號，亦即三倍頻器，以下我們介紹此一電路的工作方式。

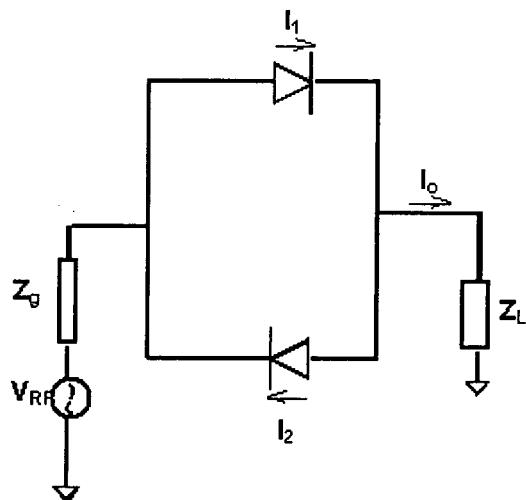


圖 4.1.1 二極體三倍頻器電路基本架構

圖 4.1.2 為二極體上電流的示意圖，由圖中所示，可以將 i_1 表示為輸入訊號的 Fourier 級數轉換式：

$$i_1(t) = \sum_{n=-\infty}^{\infty} V_n e^{jn w_{RF} t}$$

由於二極體方向所致，可發現 i_2 與 i_1 相位相差 180 度，可表示為：

$$i_2(t) = \sum_{n=-\infty}^{\infty} V_n e^{jn w_{RF} t + jn w_{RF} (\frac{T_{RF}}{2})}$$

所以 i_2 與 i_1 之間的關係為：

$$i_2 = (-1)^n i_1$$

所以當 $n=2$ ， $i_2 = -i_1$ ，且電流方向相反，二倍頻電流訊號無法流出至輸出端，而當 $n=1$ 和 3 時， $i_2 = i_1$ ，此時二極體上電流同相，可在輸出端得到基頻和三倍頻的訊號。而在輸入端則加上一段壓制三倍頻的開路支線，在輸出端則加上一段壓制基頻的支線，如此才可達到在輸出端對基頻訊號十分良好的隔絕性。

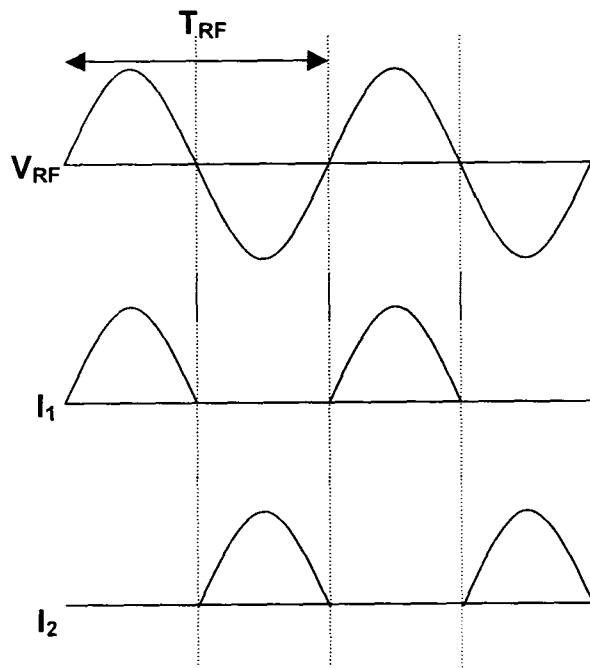


圖 4.1.2 二極體上電流示意圖

4.2 實作與量測

利用 MA40422 二極體設計的三倍頻(45GHz)電路與量測結果如下。整個電路最難設計的部分是輸出端的基頻短路，且三倍頻開路的支線。

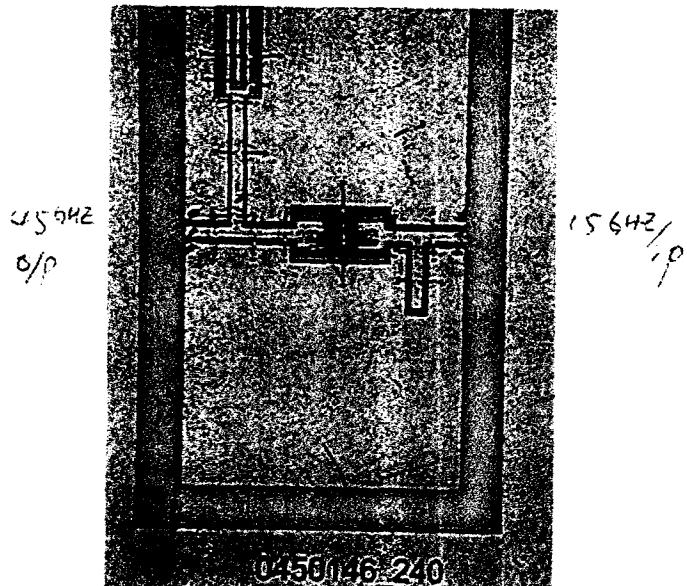


圖 4.2.1 Tripler(45GHz). 電路照片圖

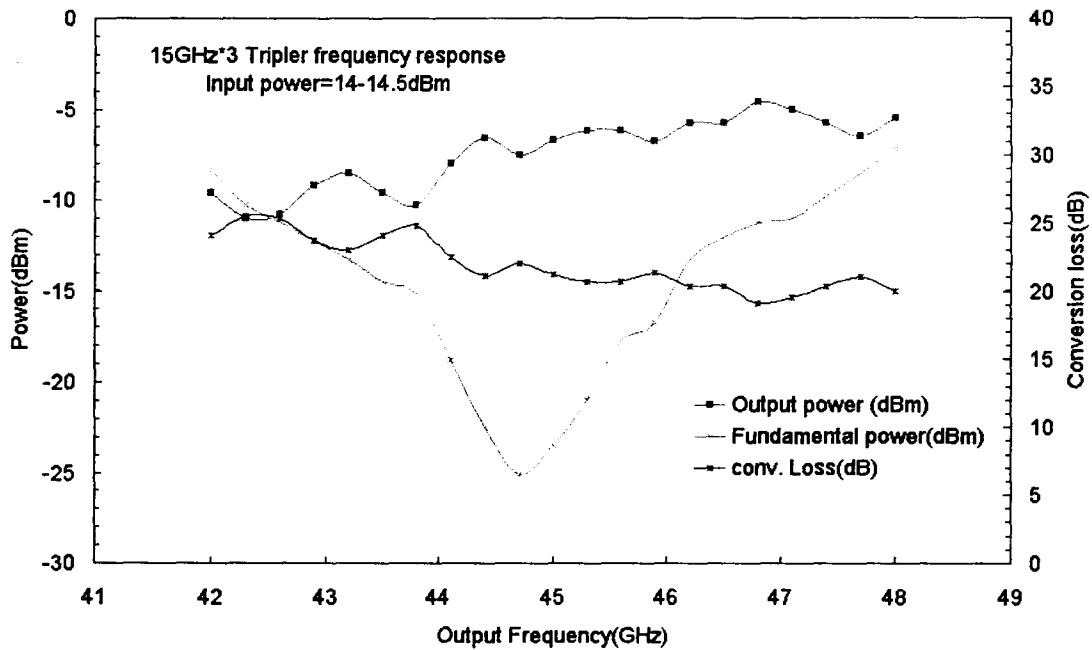


圖 4.2.2 Tripler(45GHz). 量測圖

利用兩顆 MA40417 二極體正反相接來設計的三倍頻(75GHz)電路與量測結果如下。

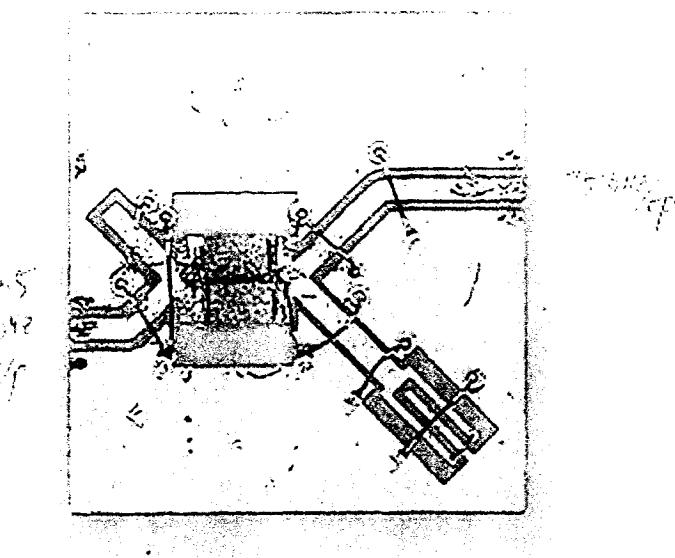


圖 4.2.3 Tripler(75GHz). 電路照片圖

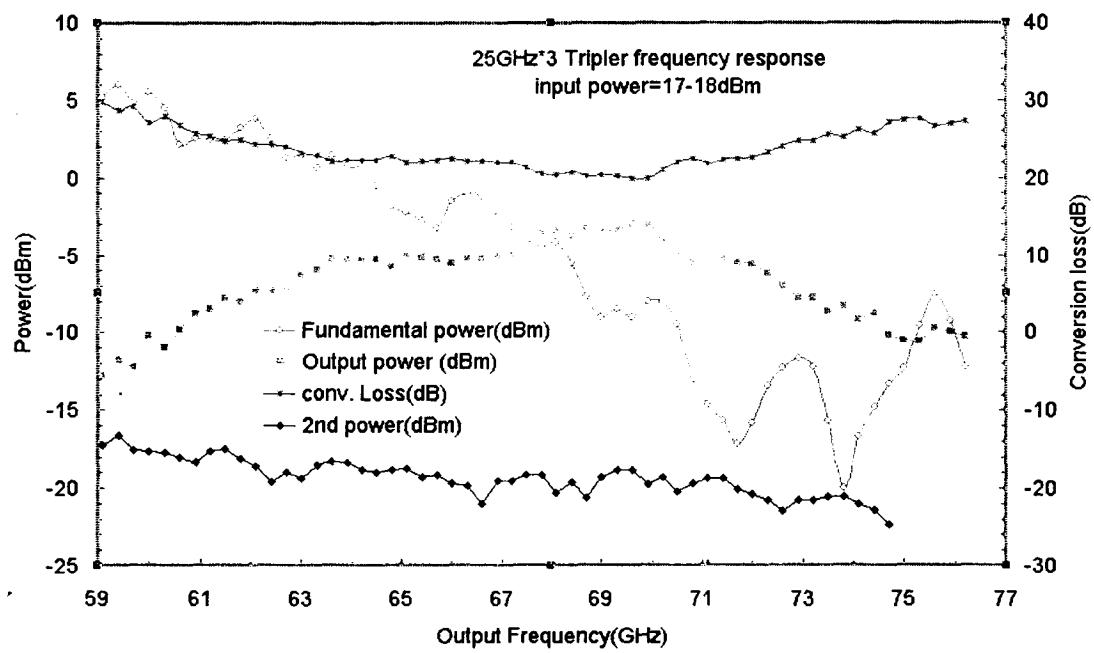


圖 4.2.4 Tripler(75GHz). 量測圖

第五章 結論與檢討

本報告第一部分，Ka Band 壓控振盪器和振盪器，使用 UMS2612，在 34GHz 時的相位雜訊-86dBc/Hz at 100kHz offset，tunning range 700MHz；在 37.6GHz，相位雜訊-84.7dBc/Hz at 500kHz offset。使用 NEC32900，39GHz 時的相位雜訊-83dBc/Hz at 100kHz offset。以此為基礎，使用 UMS2612 設計了五種 V band 的雙推式振盪器，相位雜訊最好的電路為 95dBc/Hz at 1M offset，基頻壓制最佳的電路有 21dB。最高頻率則為 70.5GHz 相位雜訊為 75dBc/Hz at 1MHz offset，距離 W band 75GHz 以上仍有部分差距。

UMS2612 此顆 PHEMT 電晶體的源極回饋電路，雖然 G_{max} 約為 72GHz，若能掌握元件的非線性電路模型，和其正確的寄生效應，並設法解決推推式架構對稱性的問題，則未來仍有潛力工作至 W Band。本報告曾嘗試使用 Beamlead varactor，設計雙推式壓控振盪器，但壓制結果不佳，故未來可在兩諧振腔個別使用 varactor，輸出匹配網路適當地設計，仍有希望完成壓制效果不錯的 W Band 雙推式壓控振盪器。

本報告第二部分，有兩個三倍頻器，第一個是使用 MA40422 二極體的 15GHz 三倍至 45GHz 的倍頻器，其在 45GHz 的轉換損耗為 22dB，基頻壓制 38dB，輸出訊號約有-7dBm；第二個是使用 MA40417 二極體的 25GHz 至 75GHz 的倍頻器，其在 75GHz 的轉換損耗為 28dB，基頻壓制 30dB，輸出訊號約有-10dBm。推測耗損過大的原因是工作在高頻，二極體元件的寄生效應不能忽略，亦即元件接腳的電感使得此三倍頻器的效能降低，因此將來若能採用封裝更小，寄生效應更小的二極體，則此三倍頻器仍有極大希望完成。

- [1] David Pozar, "Microwave Engineering," Wiley.
- [2] I. Huynen, G. Dambrine, "A Novel CPW DC-Blocking Topology with Improved Matching at W-Band," IEEE Microwave and Guided Wave Letters, Vol. 8, No. 4, pp. 149–151, April. 1998.
- [3] Behzad Razavi, "RF Microelectronics", Prentice Hall, 1997, Chapter5.
- [4] Guillermo Conzales, "Microwave Transistor Amplifiers Analysis and Design" D , Prentice Hall, 1997, Chapter5.
- [5] Bates, B. D. , P. J. Khan, "Stability of Multifrequency Negative-Resistance Oscillators" , IEEE Transactions on Microwave Theory and Techniques, vol. MTT-32, NO. 10, October, 1984, pp1310–1318.
- [6] Eric Holzman, Ralston Roberson, "Solid-State Microwave Power Oscillator Design" , Artech House, 1992, Chapter3
- [7] Volker Gungerich, Franz Zinkler, Werner Anzill, and Peter Russer, "Noise Calculations and Experimental Results of Varactor Tunable Oscillators with Significant Reduced Phase Noise" , IEEE Transactions on Microwave Theory and Techniques, vol. 43 NO. 2, FEBRUARY, 1995, pp278–285
- [8] David A. Warren, J. Michael Golio, Warren L. Seely, "Large and Small Signal Oscillator Analysis" , Microwave Journal, May, 1989
- [9] Kobayashi, K.W. ; Oki, A.K. ; Tran, L.T. ; Cowles, J.C. ; Gutierrez-Aitken, A. ; Yamada, F. ; Block, T.R. ; Streit, D.C. , "A 108-GHz InP-HBT Monolithic Push-Push VCO with Low Phase Noise and Wide Tuning Bandwidth" IEEE Journal of Solid-State Circuits, Vol. 34, No. 9, September 1999
- [10] Zvi Nativ and Yair Shur, "Push-Push VCO Design with CAD tools" , Microwave Journal, FEBRUARY, 1989.
- [11] F. X. Sinnesbichler, G. R. Olbrich, "SiGe HBT Push-Push Oscillators for V-Band Operation" , IEEE Transactions on Microwave Theory and

Techiques, vol. MTT-23, NO. 8, August 1975

[12] Anthony M. Pavio, Mark A. Smith "A 20-40GHz Push-Push Dielectric Resonator Oscillators", IEEE Transactions on Microwave Theory and Techiques, vol. MTT-33, NO. 12, August 1985

[13] H. K. Chiou, C. Y. Chang, and H. H. Lin, "Balun Design for Uniplanar Broad-band Double Balanced Mixer," Electronics Letters, Vol. 31, No. 24, pp. 2113-2114, Nov. 1995.

[14] Stephen A. Maas, "Microwave Mixers Second Edition," Artech House.