

行政院國家科學委員會專題研究計畫 成果報告

ALD 在 Damascene 銅製程應用之研究

計畫類別：個別型計畫

計畫編號：NSC91-AT-7-009-001-

執行期間：91 年 10 月 01 日至 92 年 12 月 31 日

執行單位：國立交通大學材料科學與工程學系

計畫主持人：陳智

共同主持人：謝嘉民，廖建能

報告類型：完整報告

處理方式：本計畫可公開查詢

中 華 民 國 92 年 12 月 29 日

行政院國家科學委員會與台灣應用材料公司合作推動

「儀器設備合作開發研究計畫」

ALD 在 Damascene 銅製程應用之研究

進度報告

計畫編號: 91-AT-7-009-001-

計畫主持人: 陳 智 交通大學材料科學與工程學系

共同主持人: 謝嘉民 國家奈米元件實驗室(NDL)

廖建能 清華大學材料科學與工程系

2003/10/31

一、 ALD 機台架設

感謝國科會與台灣應用材料公司補助本計畫。ALD 設備主體經本研究團隊的努力已完全架設完畢，在架設過程中因為本系目前實驗室空間嚴重不足，而新的材料系館正在蓋，故學校將本機台配置於博愛校區實驗二館 168 室。所以本研究團隊先將 ALD 設備所需之電力系統重新配置，因為此 ALD 設備是和 ASM 英屬開曼群島商先藝半導體科技有限公司台灣分公司所購買，設備乃從芬蘭原裝進口，又因芬蘭電壓和台灣不同所以又需經變壓器轉換才可以使用，且要將 scrubber 部分電力結合，兩者共用一個總電源。

再者 ALD 所使用的 precursor 為有毒氣體不可隨意排放，所以本研究團隊又另外再架設 scrubber 洗滌塔及其附屬裝置一台、循環幫浦一台(採用槽內式可拆式裝設)、抽風機一台(直接透浦式)，抽風機底部有一洩水孔,以供排放風機機殼內之盛水,另入口需連接防震帆布，會需要如此安裝為目的是要使學生在操作此機台時不會有安全上的顧慮。

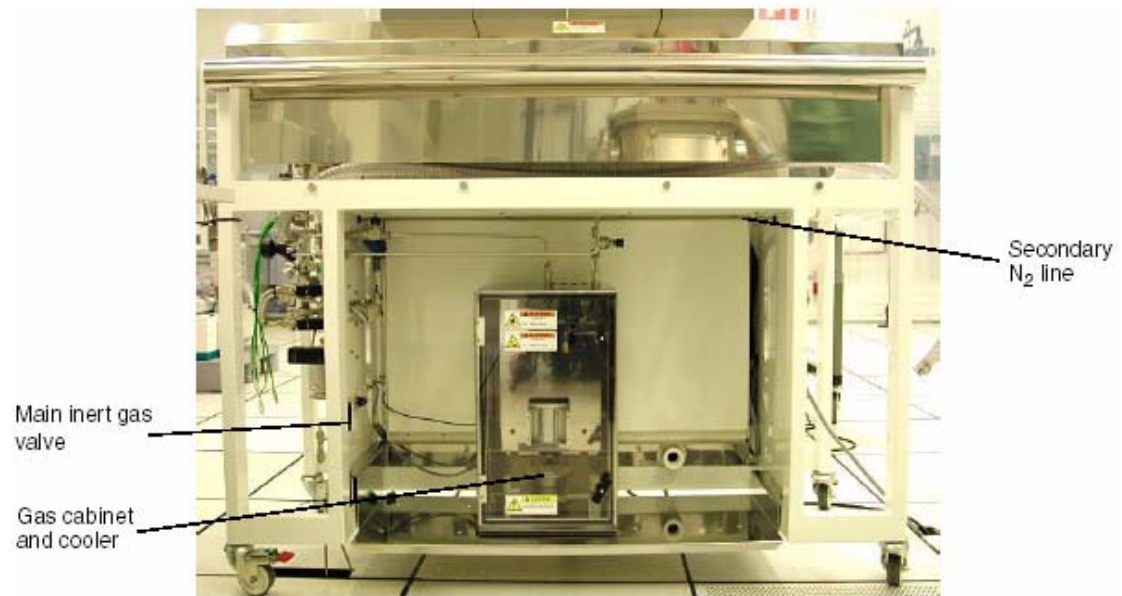
另外本研究團隊研究生又積極參與儀器和 scrubber 之間配管，風管部分採 PP 製，在室內吊管採相同材質之管束，另加 sus304 全牙螺桿固定，管與管連接處採用焊接方式，外接處需外加管套，以利強化連接處，外牆風管施工，採 sus304 角鐵為外牆管座，另加相同材質之板材(厚度 8mm 以上)，連接管座及風管處，再由 U 型管束固定，在彎頭部分設計為 5 節以上之蝦彎，又將馬達與風管連接處都加有防震設施，馬達控制器採 NO-OFF 一般型控制開關，符合 CNS 標準，在屋外任何電路皆以 PVC 管配管，所以在電力、scrubber 及配管上均全程參與對整套系統都有相當程度了解，參與之研究生在 ALD 的裝機、週邊設備配合之訓練上有很大的學習。ALD 在國內仍不普遍，但本校不但已擁有此設備，且讓研究生全程參與儀器架設，對儀器結構及零件均十分了解，又已訓練出其他實驗室研究生來參與本設備，所以 ALD 對本校師生在未來研究工作有相當大幫助。

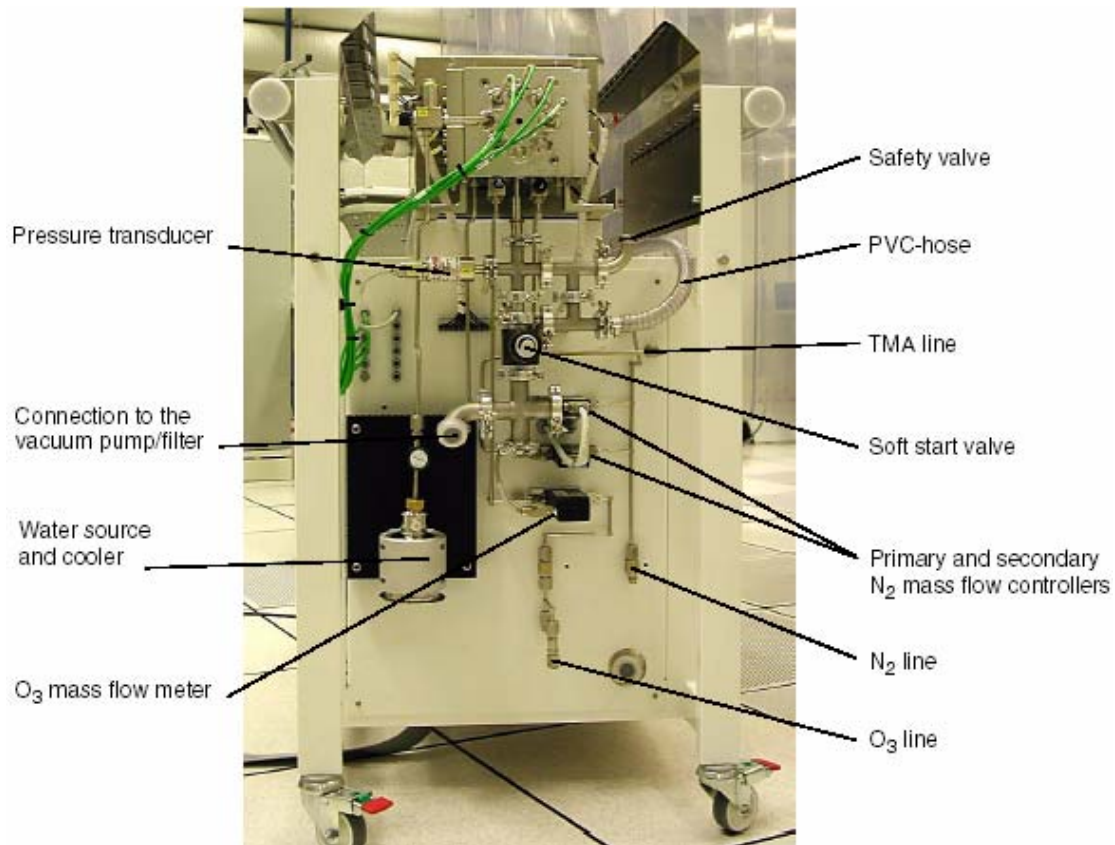
在 TaN 及銅晶種層沉積方面，目前比預定的進度落後。因系上原本在採購此機台時即要求設備商以 ZnO 來作為將來機台驗收標準，所以在今年八月時就已將機台及測試部分全部完成，目前正在等待學校方面驗收。今年十一月開始研究有關 TaN，目前已將 TaN precursor TaCl₅、NH₃ 準備完成，但因要避免與之前 ZnO 產生交互污染，所以 TaCl₅、NH₃ 需另外管路，所以現在正和設備廠商討論有關 TaCl₅、NH₃ 管路，預計於十一月完成 TaCl₅、NH₃ 管路，待管路部分完成之後本研究團隊就可以馬上投入 ALD 製程研究。

TaN 沉積參數選擇 TaCl₅(固態室溫)下進行 pulse 5 秒，再通入 N₂ 進行 purge 時間為 5 秒，以 NH₃ 來做為反應氣體，流率 75 sccm，pulse 時間 7 秒，最後再以 N₂ 進行 purge 時間為 5 秒，整個製程工作溫度 350-450 °C，每次增加 50 °C，工作壓力維持 2 Torr。

值得一提的是：國家奈米元件實驗室共同主持人謝嘉民研究員也將在近期架設一台 Plasma-Enhanced Atomic Layer CVD (PE-ALD)，目前已經完成採購程序，我們將用它來鍍銅晶種，才不會與原來的 ALD 互相污染。預計明年四月架設完成，可讓本研究團隊使用。Cu 種子層沉積參數選擇目前正在討論下方表格所列出之參數。因此我們預計明年即可將第一年的進度並補齊。

Copper Precursor	Reducing agent	Deposition temperature(°C)
CuCl	H ₂	360-410
Cu(thd) ₂	H ₂	175-300(self-limiting at 190-260)
Cu(acac) ₂	H ₂	250
Cu(hfac) ₂ •XH ₂ O	CH ₃ OH	230-300





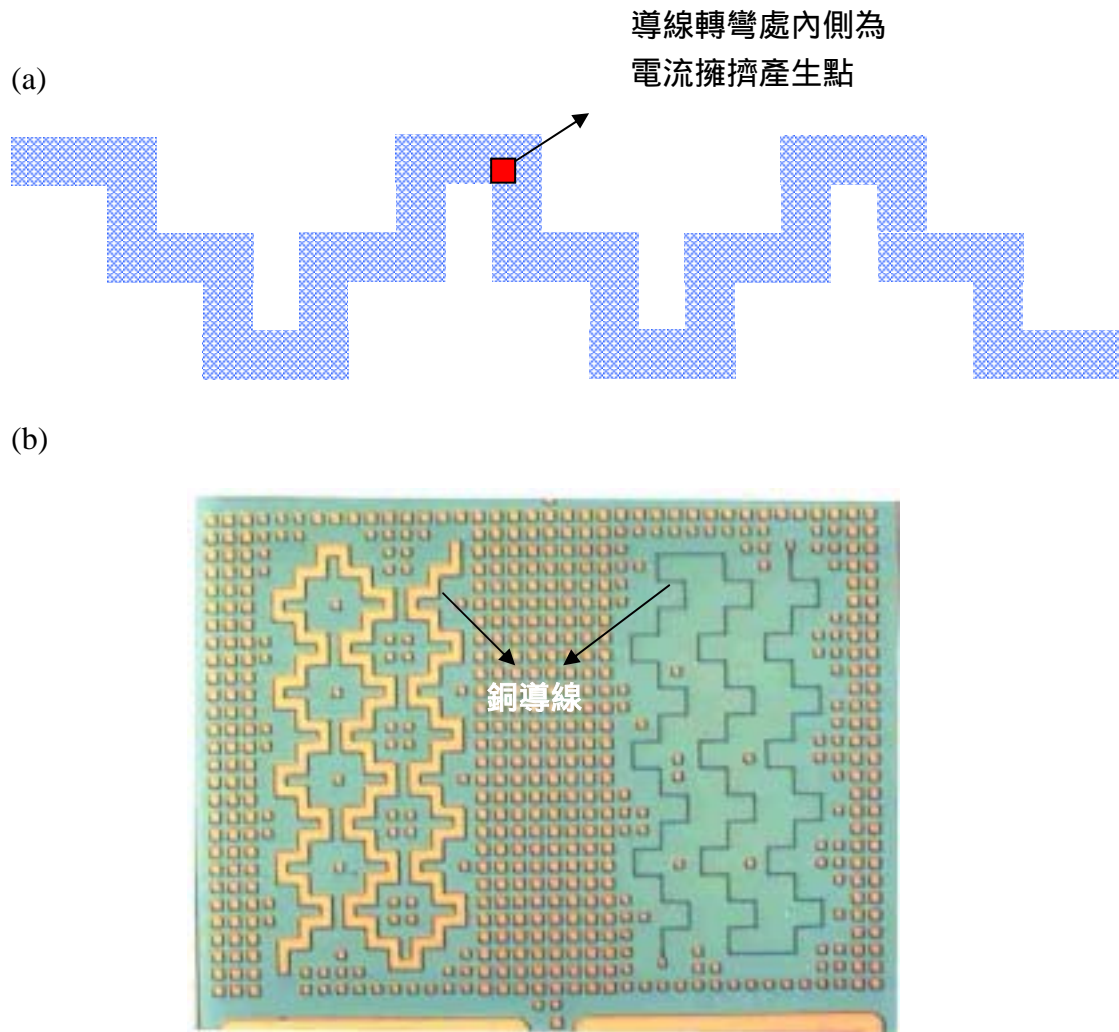
已架設完成的 ALD.

二、 Damascene 銅導線電遷移研究

在 Damascene 銅導線電遷移研究方面，進度比預定計畫超前。在電遷移試片光罩的設計部分，經過與共同主持人充分的討論之後，本研究團隊已設計出各式各樣的光罩圖案來測試銅導線的電遷移行為，說明及圖案條列如下，目前已先行設計好光罩並預計先鍍上濺鍍 (PVD) 的擴散阻隔層 TaN 材料以及銅晶種層，主要是希望將來能與 ALD 鍍上 TaN 擴散阻隔層及銅晶種層的試片在電遷移的行為作比較，以期能研究出 ALD 鍍上 TaN 擴散阻隔層及銅晶種層是否能有較好的抗電遷移能力。

1. 在各種彎曲的銅導線中，線路轉彎的部分開予三個相同大小但位置不定的孔洞，因為已知在電遷移的理論中，電流在導線中行進時會走最短的路徑，所以在導線轉彎處電流密度的分佈在各個位置上是有差異的。造成了電流集

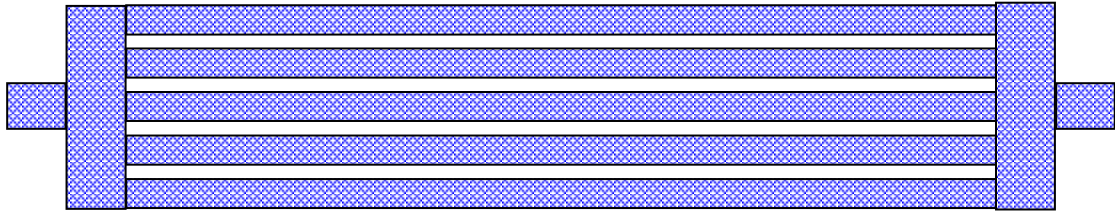
中處的原子更容易被電子流碰撞而使得線路的 failure 產生在某幾個點，如圖一所示，可以藉以瞭解轉彎處電流的擁擠效應與空孔產生的位置之相關性。試片已委託工業界製備完成，其照片如圖一(b)所示，目前正在做電遷移測試。



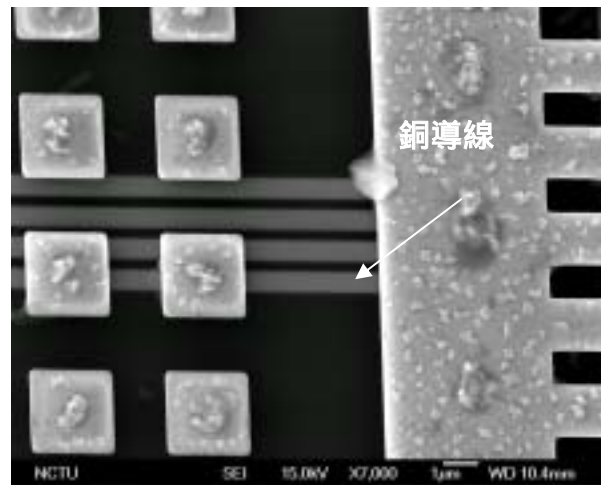
圖一 (a) 轉彎導線的光罩平面圖 (b) 已製備完成的轉彎銅導線的 OM 圖

2. 測試在不同線長度，線寬度下給予電流，如圖二所示。分別設計不同的長度或寬度。在長時間的通予電流後，我們可以量測在特定電流密度下是銅導線發生毀壞的時間。將來能與 ALD 製備的銅導線比較。

(a)



(b)



圖二 (a) 設計多條不同長度導線其中一截的光罩設計圖 (b) 已製備完成的多條不同長度導線其中一截的 SEM 圖, 圖中方格為製程考量所使用的 Dummy Cu 塊

3. 各連接層的光罩設計：我們著重在導線與導線相連接的部分，也就是工業界所稱的 Via 部分。從側面看時，各層導線相連 Via 的部分也將會是導線電流擁擠的地方，導線的毀壞點也往往集中在此處，所以也成為工業界與學術界研究的重點。

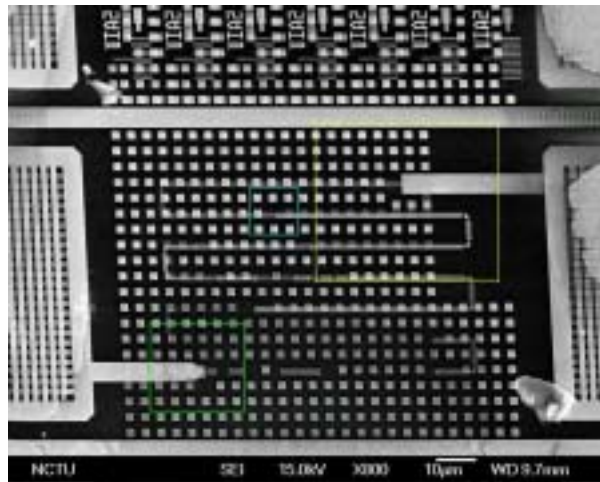
同時，我們也正在自行製備以上的 pattern，目前已送交國家奈米元件實驗室進行到電子束微影步驟，最大線寬為 $3\mu\text{m}$ ，最小線寬 $0.15\mu\text{m}$ ，因其所需工作天數較長，且我們一次送件超過 10 片 wafer，所以目前仍在進行中。將在不久後完成此步驟。這批試片將會用 PVD 方式來鍍 TaN 及 Cu 晶種層，然後再電鍍銅

及 CMP 之後做電遷移測試。將來與使用 ALD 鍍出兩種相同材料的試片做比較。比較其抗電遷移能力，即能衡量出 ALD 所鍍的 TaN 及 Cu 晶種層抗電遷移能力是否比 PVD 的好。

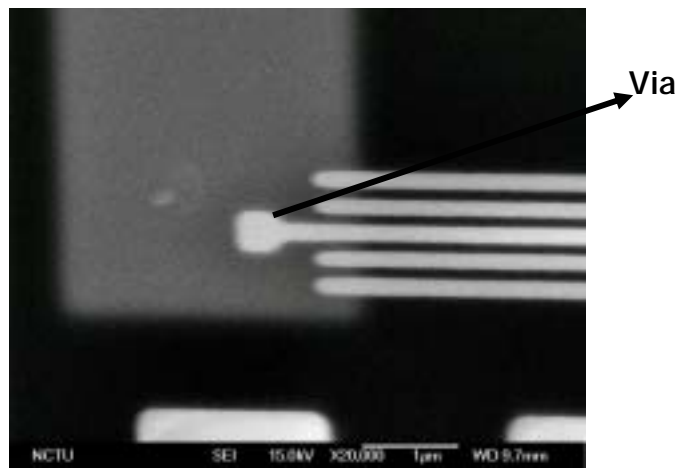
三、與業界合作

與業界合作方面也進行得很好。我們已和業界合作分析銅電遷移試片，如圖三所示，圖三 (a) 為在 pattern 中設計以一次通電過程中就可測試不同銅導線長度的電遷移行為，探討銅導線長度效應。而圖三 (b) 則為設計來研究 Via 的電遷移行為，以測知此 Via 經電遷移測試後 failure 的破壞模式。目前已先行進行電遷移測試，期望能獲取部分銅導線電遷移之相關資訊跟 ALD 鍍製後的試片來做完整的比較。並運用分析儀器如 TEM 及 SEM 中的 EBSD 著手進行銅電遷移機制方面的探討。此部分的研究目前和共同主持人清華材料系廖建能教授同時進行。

(a)



(b)



圖三 (a) 導線中有 Via 連接的 SEM 平面圖，圖中圈出的部分為導線連接點。 (b) 導線中有 Via 連接的 SEM 平面圖。

至目前為止，所有參與此計畫的研究人員皆已習得必備之光罩設計技術，以及銅導線電遷移方面的相關知識。

第二年工作重點：

所以第二年的工作重點將同時以補足第一年工作進度略有落後之處，以及努力將試片準備及材料分析同時完成。工作重點條列如下：

1. 更為熟悉已架設好的 ALD 機台，盡快進行鍍膜參數之測試。此方面已投入三位博士班及一位碩士班學生全力進行。也將參與國家奈米

元件實驗室架設 Plasma-Enhanced Atomic Layer CVD (PE-ALD)，來研究 ALD 沉積之 TaN 及 Cu 晶種層特性及其鍍入高深寬比 trench 之能力。

2. 電遷移測試方面：試片的準備與光罩的設計及電子束微影目前都已同步進行。而且相關研究人員的分析儀器學習方面都已接近完成。所以第二年的試片分析，只需稍等相關試片製備完成就可馬上接續進行。
3. 機制探討及論文發表：預計明年將發表 ALD 所鍍之 TaN 擴散阻隔層及銅晶種層之基本研究。此外，ALD 鍍製的銅晶種層對於電鍍銅的製程可靠度相關性到那個程度，電鍍後的銅抗電遷移至何種程度，品質及電阻質以及良率能否提升也是重要相關課題。另外電遷移機制的探討主要在於銅晶格經電遷移測試後的遷移模式，何種位向的銅晶格是最容易在電遷移測試後被電子流帶走，空孔的擴散配合電流擁擠效應是否真如之前文獻發表會往低電流密度的區域擴散。而 ALD 鍍製的 Barrier layer 跟 PVD 鍍製的 Barrier layer 何者較能降低銅的電遷移效應，何者較能抵抗銅金屬在試片中往 Si 擴散等等都是相關有趣的課題也是工業界最想知道的重點。

綜觀以上所述，在第二年的經費需求方面，我們仍急需人事費、儀器零件維護費、以及相關耗材費用等等。因為我們第一年在儀器架設的過程發現維護及耗材費用相當龐大。實非一般規模之學校實驗室所能全額負擔。所以懇請國科會與台灣應用材料公司能繼續惠予補助，讓與 ALD 相關的研究能在台灣繼續茁壯，趕上韓國、美國、及芬蘭。並繼續訓練一批學生，待將來 ALD 被廣泛地使用在半導體生產線時，能適時投入業界貢獻他們所學的。

回覆評審委員的意見: