

國防科技學術合作協調小組研究計畫成果報告

衛星通信 CDMA 之 L 頻及中頻電路之設計研製

NSC 91-CS-7-009-001

計畫編號：NSC 91-CS-7-009-001

執行期間：2002 年 01 月 01 日至 2002 年 12 月 31 日

計畫主持人：莊 晴 光 教授

共同主持人：陳 志 強

執行單位：國 立 交 通 大 學 電 信 系

中 華 民 國 9 1 年 1 2 月 3 1 日

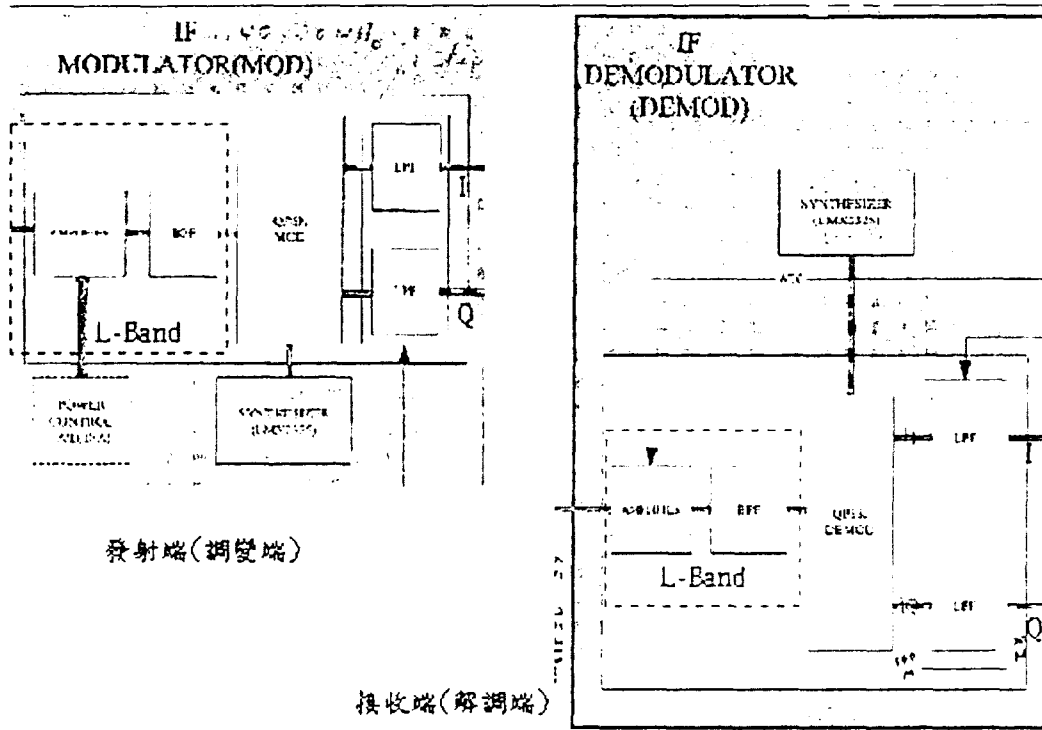
目 錄

壹、前 言.....	1
貳、本 文.....	3
一、帶通濾波器(BPF).....	3
二、高頻放大器(Gain Block).....	11
三、自動增益控制電路(AGC).....	14
四、研製電路實體圖.....	18
參、檢討建議與綜合結論.....	20
一、遭遇的問題與克服的方法.....	20
二、檢討與建議.....	22
三、結論.....	23

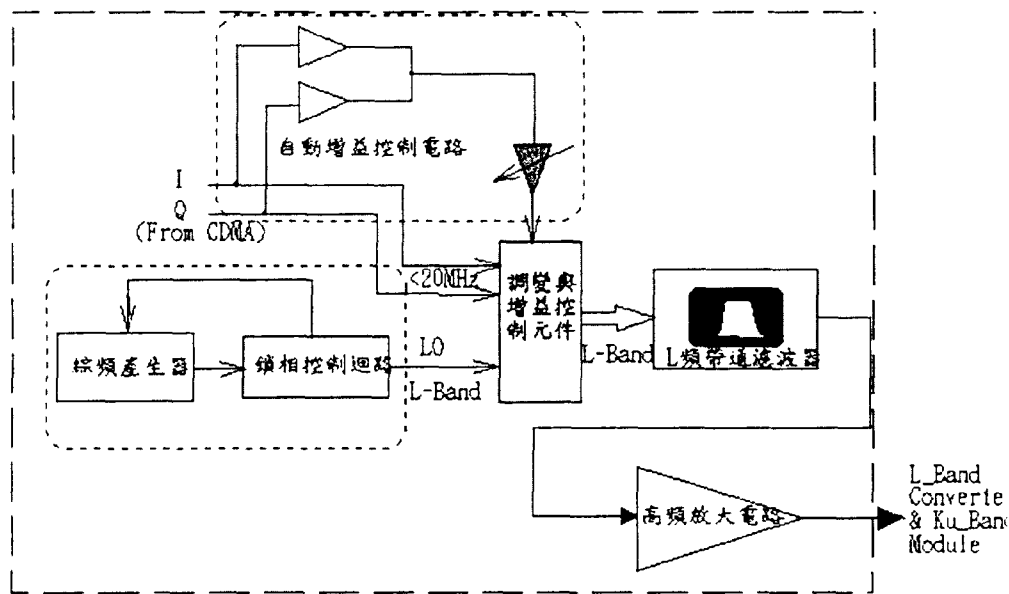
壹、前 言

本計劃乃為中山科學研究院衛星通訊可攜式個人通訊裝備的 L 頻電路模組的研改設計，本所已於 88、89、90 年度與中山科學研究院系製中心進行相關學術合作案，相繼完成 L 頻射頻模組的研發與 X 頻微波電路模組的開發，此兩項工作中包含混成積體電路開發，主動天線的修改設計，X 頻壓控振盪器，X 頻隔離器、X 頻主動混波器與 X 頻天線研發等多項研究成果，因此以此合作成果經驗來發展衛星通信系統之 L 頻電路的關鍵模組，使本所的研究成果由元件發展系統，並能協助國防科技的發展。

本計劃是針對衛星通訊設備中之個人可攜式裝備的 L 頻電路模組的關鍵組件進行研究設計與改良，由圖一的系統架構得知 L 頻模組的主要架構與工作方式，再由圖二的細項方塊圖得知其發射與接收端的主要電路模組為綜頻產生器，鎖向控制迴路、調變電路、解調電路，L 頻帶通濾波器、高頻放大器與自動增益控制電路等，因此與中科院人員的討論與系統的初步分析，在此電路模組可能會有較大改進與創新的部份，即為 L 頻的帶通濾波器，高頻放大器電路與自動增益電路等部份，選定為本年度計劃研究設計的重點，其主要目的在於 1. 將帶通濾波器的平坦度增加、降低插入損耗與反射損耗及增強頻寬與抑制濾波能力， 2. 將高頻放大器電路的增益提高，避免使用過多匹配電路， 3. 重新設計自動增益控制電路，使發射與接收的功率得以適當的控制。



圖一、L 頻電路模組之發射端與接收端的架構圖



圖二、L 頻電路模組之發射端的細項方塊圖

現今研發之衛星通信可攜式個人通訊設備的中頻電路之工作頻率係直接提昇至 L 頻段，約為原設備電路的數十倍，使得原電路架構及選用元件必須作修改或重新的設計，以滿足系統電路性能需求。

貳、本 文

相關研改項目計有帶通濾波器(Band-Pass Filter, BPF)、高頻放大器 (Gain Block) 及自動增益控制電路 (Auto-Gain-Control, AGC)等三大要項，其研製內容分述說明如下一至三，研製成果實體如四所示。

一、帶通濾波器(BPF)

在 L 頻 BPF 的研改上，為使電路同時滿足寬頻、高抑制、低插入損耗(Insertion Loss, IL)、低反射損耗(Return Loss, RL)的濾波性能及機械尺寸規格與製作應用等需求，就必須針對 BPF 電路結構、微波基板材料、製程能力等項目小心謹慎評估及選用與設計、研製。

(一) 需求規格

1. 操作頻率：含括950MHz~1450MHz，至少500MHz頻寬；
2. 硬體尺寸： $L \times W \times H \leq 33\text{mm} \times 14\text{mm} \times 6.5\text{mm}$ ；
3. 電氣性能需求：以改善原雛型件之性能為目標，相關雛型件量測的性能數據如下—
 - (1) f_{c1} (Lower-End Corner-Freq.)= 953.8MHz
 - (2) f_{c2} (Higher-End Corner-Freq.)= 1538.5MHz
 - (3) Return Loss(in Pass-Band) $\leq -3\text{dB}$
 - (4) Insertion Loss(in Pass-Band)= $-3\text{dB} \sim -6\text{dB}$
 - (5) Insertion Loss(in Rejection-Band, offset 300MHz) $\geq 60\text{dB}$

(二) 選用評估與設計規劃

經查閱濾波器相關設計手冊及寬頻濾波器相關論文，檢選具有較佳縮裝能力之線帶結構指狀帶通濾波器 (Stripline

inter-digital BPF)——其主結構係由平面邊緣耦合之複數個 90° 電長度的線帶諧振器所構成，各諧振器之兩端點，間插為開路及短路狀態(Reference: G. I. Matthaei, “ Interdigital Band-Pass Filters, “ *IRE Transactions on Microwave Theory and Technique*, pp. 479-491, Nov. 1962.)；另針對原離型BPF使用之高介電係數 (high ϵ_r)的基板材料(如陶瓷基板等)，雖可減短BPF之諧振器的長度，但卻也造成了較高的插入損耗(-3dB~-6dB)，為達成計劃需求規格，必須針對上述微波基板材料、製程能力等項目之選用，再作評估與設計規劃。相關程序說明如下：

1. 材料及結構的選定

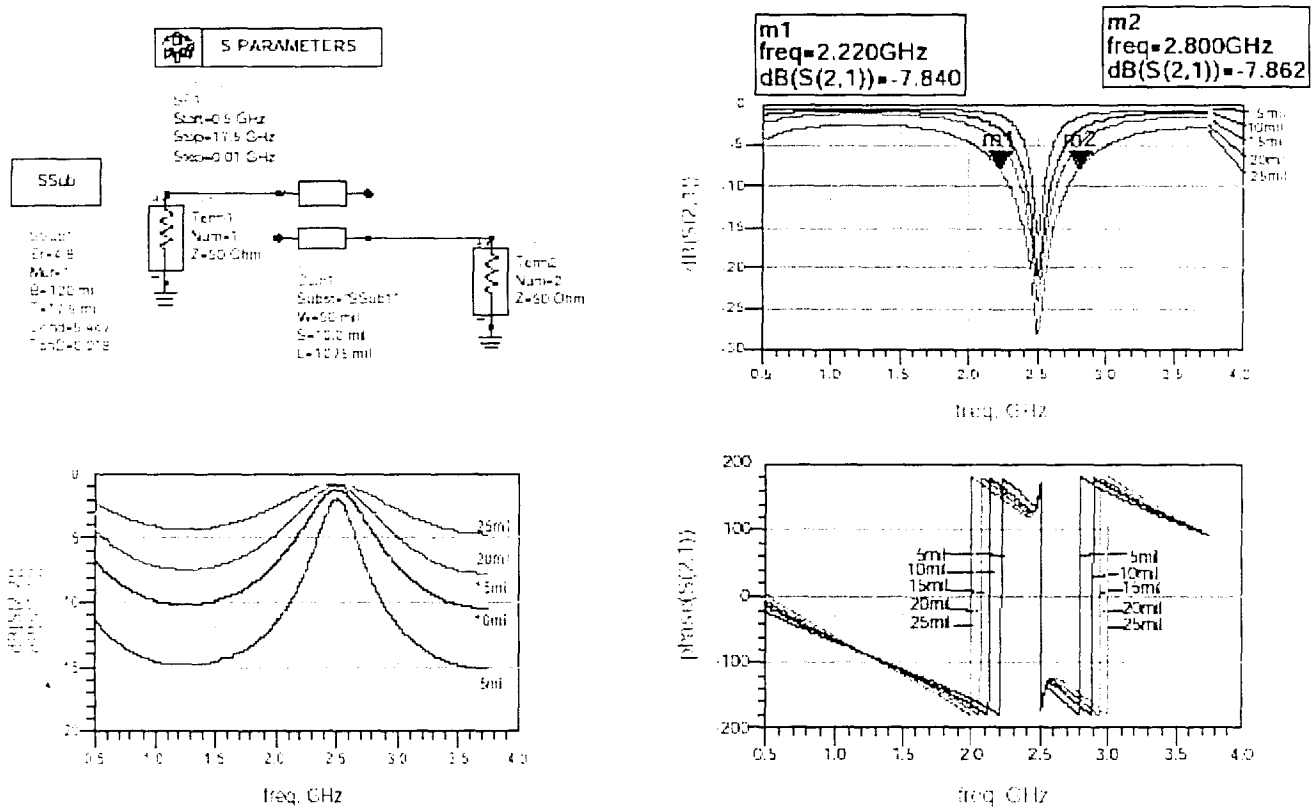
相關介電參數等特性的量測確認，以作為後續模擬研究相關參數輸入的依據；=> 在考量現有板材、PCB 製程加工能力(最小線寬、線距為10mil)等，乃優先選定具有雙面感光膜的FR4 基板(厚度60mil)，經量測萃取相對介電係數 $\epsilon_r \sim 3.16$ ，損耗正切 $\tan\delta \sim 0.0275$ at 1GHz。

2. Stripline inter-digital BPF之諧振器電路基礎研究

由於查閱相關設計手冊、參考論文及現有之微波射頻電路模擬分析軟體，皆無法直接運用或模擬來設計滿足需求規格之寬頻、高抑制的L 頻帶通濾波器，因而必須先針對兩根邊緣耦合 (Edge Couple)線帶傳輸線 (Strip-Line)所構成最基本帶通濾波器結構，研究其長度、線寬及線距等結構參數，對濾波器S 散射參數——反射損耗、插入損耗及相位等性能的影響，以作為後續多根邊緣耦合線帶之帶通濾波器特性調整的參考。

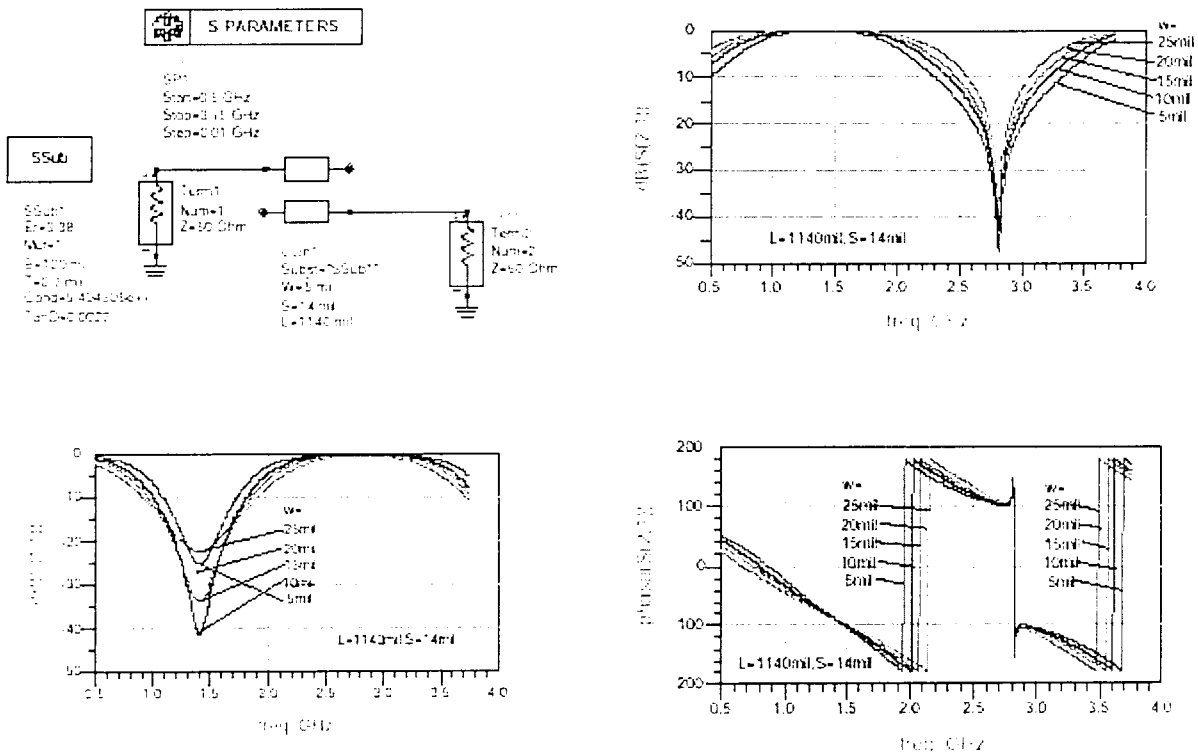
由於現有之ADS版本，並無提供線帶Inter-digital BPF之元件模型可供設計，僅提供兩根邊緣耦合線帶傳輸線之元件模型，乃據以執行基礎研究，另多根邊緣耦合線帶Inter-digital BPF之設計，則需仰賴全波電磁分析軟體，如IE3D、HFSS等。有關兩根線帶邊緣耦合濾波器的模擬內容計有：

(1) 固定線長L、線寬W，改變線距S的模擬分析



- 由分析結果顯示，在通帶(pass-band)頻率響應中，當兩線間距(edge-spacing) S 減少時，反射係數 $|S_{11}|$ 隨著降低且傳輸係數 $|S_{21}|$ 增加，較小的 S 係屬緊密耦合的例子。
 - 在通帶(pass-band)頻率響應中，當 S 減少時，半功率頻寬(3-dB BW) 隨之增加，但在拒斥帶(rejected-band) 頻率響應中，其3-dB BW則隨之降低。
 - 在此同時，在拒斥帶(rejected-band) 頻率響應中，當 S 減少時，其傳輸係數之相角 $\angle S_{21}$ 在接近2.5GHz，且具有 $\pm 180^\circ$ 相位之頻寬BW將隨之降低。
- ==>當線長L及線寬W被固定時，降低線距S，將使通帶頻寬(BW)增加且使插入損耗(Insertion Loss)減少)。

(2) 固定線長L、線距S，改變線寬W的模擬分析



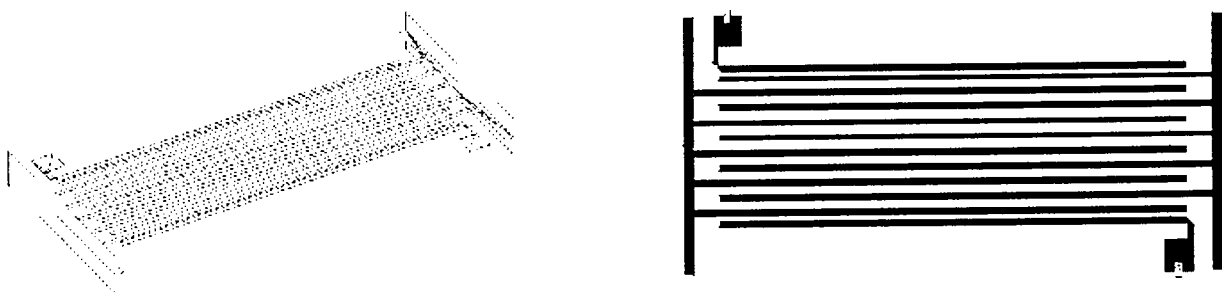
- 由分析結果顯示，輸入阻抗頻寬(BW，在此定義為反射損耗 $|S_{11}| < -10\text{ dB}$ 的頻帶)將隨著線寬 W 的變大而變寬。
 - 通帶頻寬(BW，在此定義為插入損耗 $|S_{11}| < -3\text{ dB}$ 的頻帶)將隨著線寬 W 的變大而變寬，但其最小插入損耗則皆保持在一定值水準。這是不同於上述(b)調整線距 S 的結果。
 - 從傳輸係數之相角 $\angle S_{21}$ 的結果顯示，其拒斥帶頻寬，將隨著線寬 W 的變大而變窄。
- ==>當線長 L 及線距 S 被固定時，增大線寬 W ，將使通帶頻寬(BW)增加、相位延遲(phase delay)更加線性，但此處的插入損耗則皆保持最小定值。

3. 針對能量饋入結構、原型試製、量測驗證及後續應用等問題，逐一面對開發及設計相關電路、結構與量測方法。==>

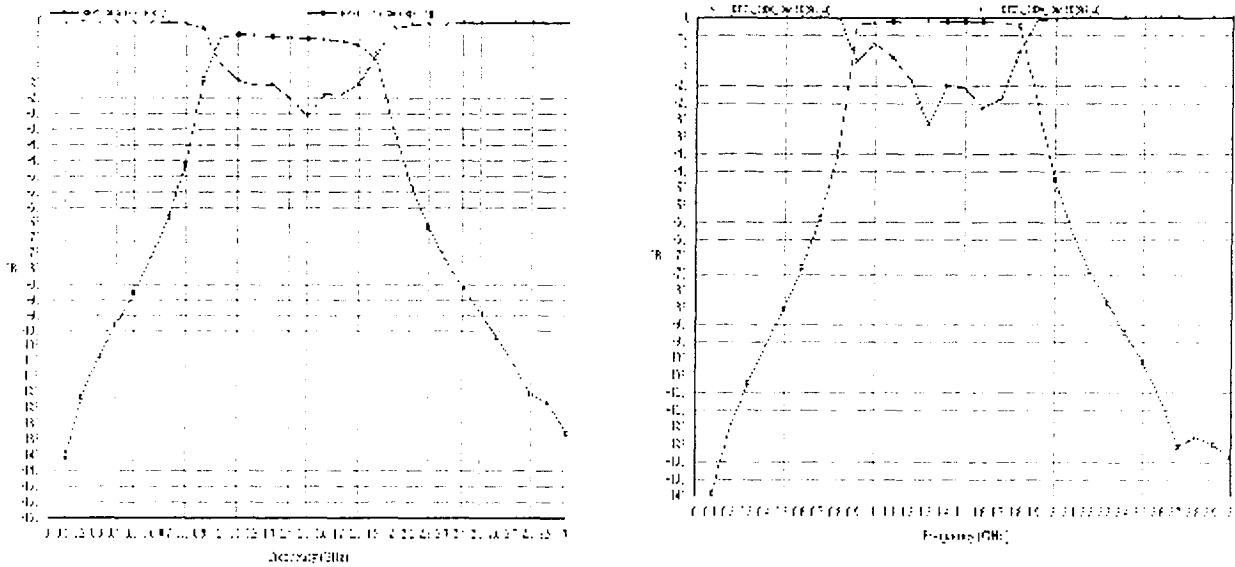
- (1) 綜頻調變板係採用微帶線結構(Microstrip Line, MSL)，獨立元件設計之帶通濾波器則需採用線帶傳輸結構(Strip-Line, SL)，其間牽涉到MSL-to-SL 能量轉換結構的設計；
- (2) Strip-Line 多層結構面對多根開路/短路傳輸線，往往激發出表面洩漏波，造成濾波器電氣特性的變異，需設計抑制表面洩漏波的電磁遮蔽結構；
- (3) 為配合結構尺寸限制及後續量測驗證的執行，相關電路結構圖案，須予以研改縮裝設計，並預留測試墊(Pad)，以利後續SMA 接頭焊製量測驗證。
- (4) 相關模擬/量測性能，是否符合最後需求的評估與檢討！採取的改善措施，計有更換低損耗的板材(如RO4003，相對介電係數 $\epsilon_r=3.38$ ，損耗正切 $\tan\delta=0.0022$ ，板厚60mil)、結構參數(線長、線寬、線距)的調整等。

(三) 模擬分析與量測驗證

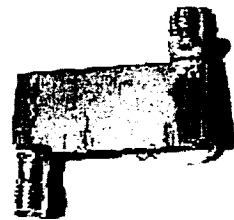
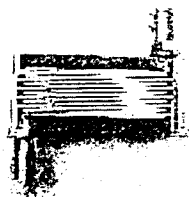
L 頻帶通濾波器的原型結構，如圖三所示，其雙埠 S 散射參數模擬分析結果，如圖四所示。原型改良試製件照片如圖五所示，量測設置圖，如圖六所示，其雙埠散射 S 參數振幅及相位頻率響應的量測結果如圖七及圖八所示。原離型件與改良試製件之散射 S 參數振幅及相位頻率響應的比較，如圖九所示。



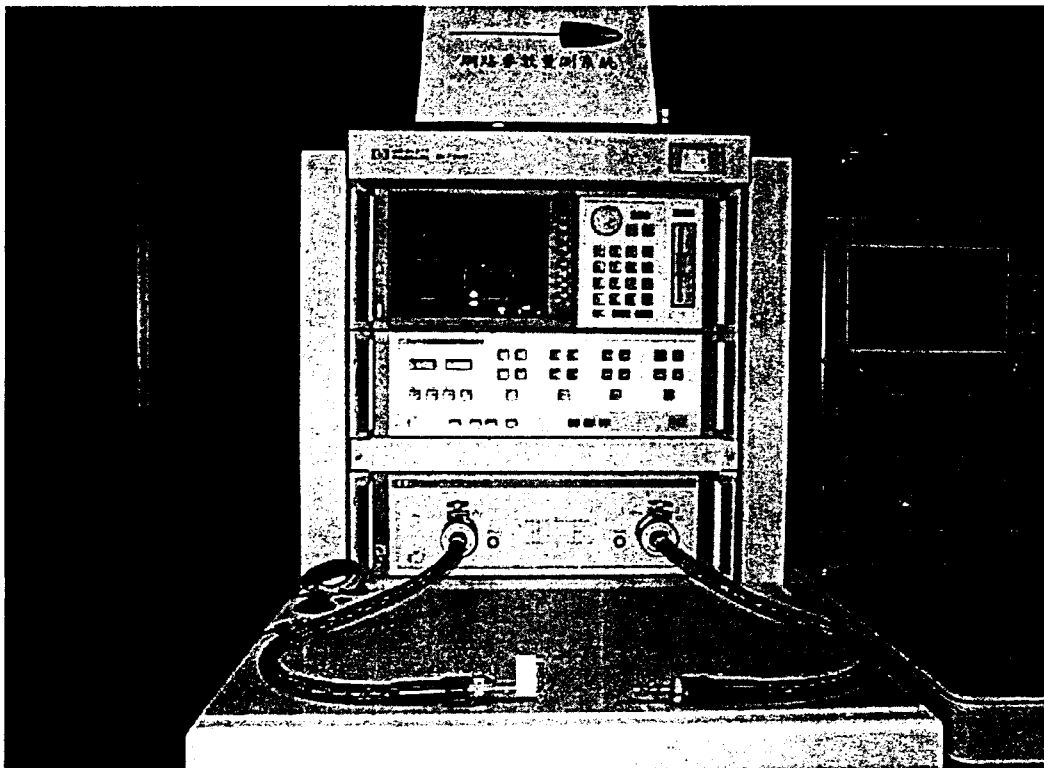
圖三、帶通濾波器的結構立體圖(左方)及平面圖(右方)



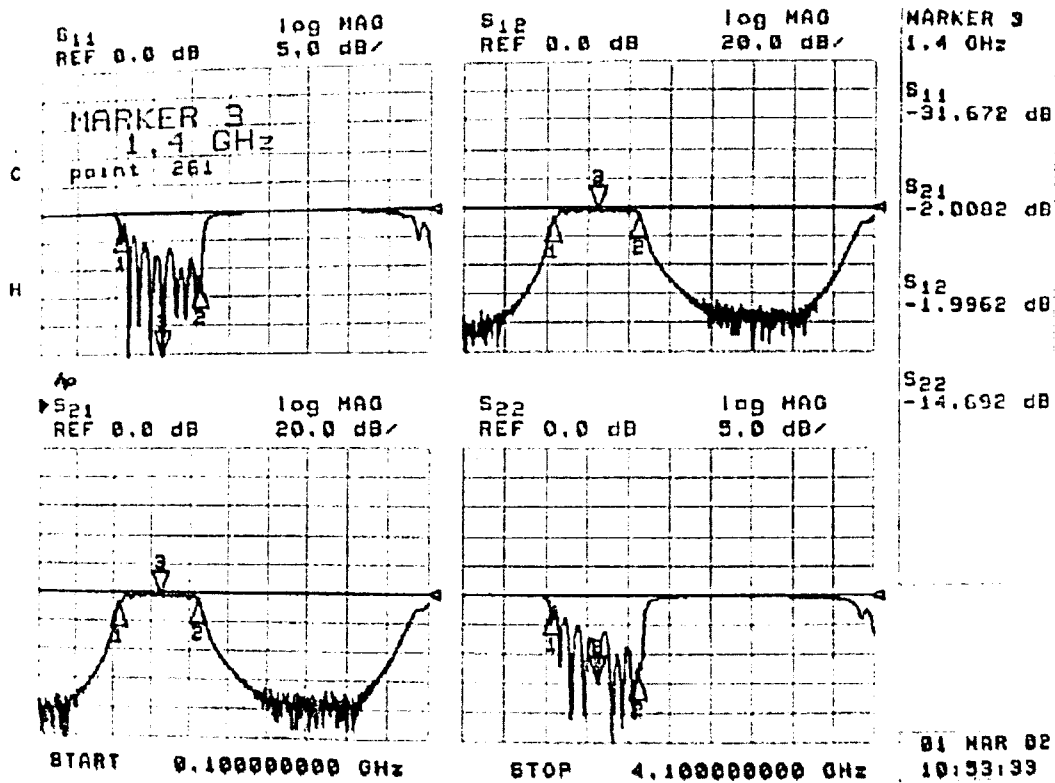
圖四、雙埠 S 散射參數模擬結果(FR4 基板—左方，RO4003 基板—右方)



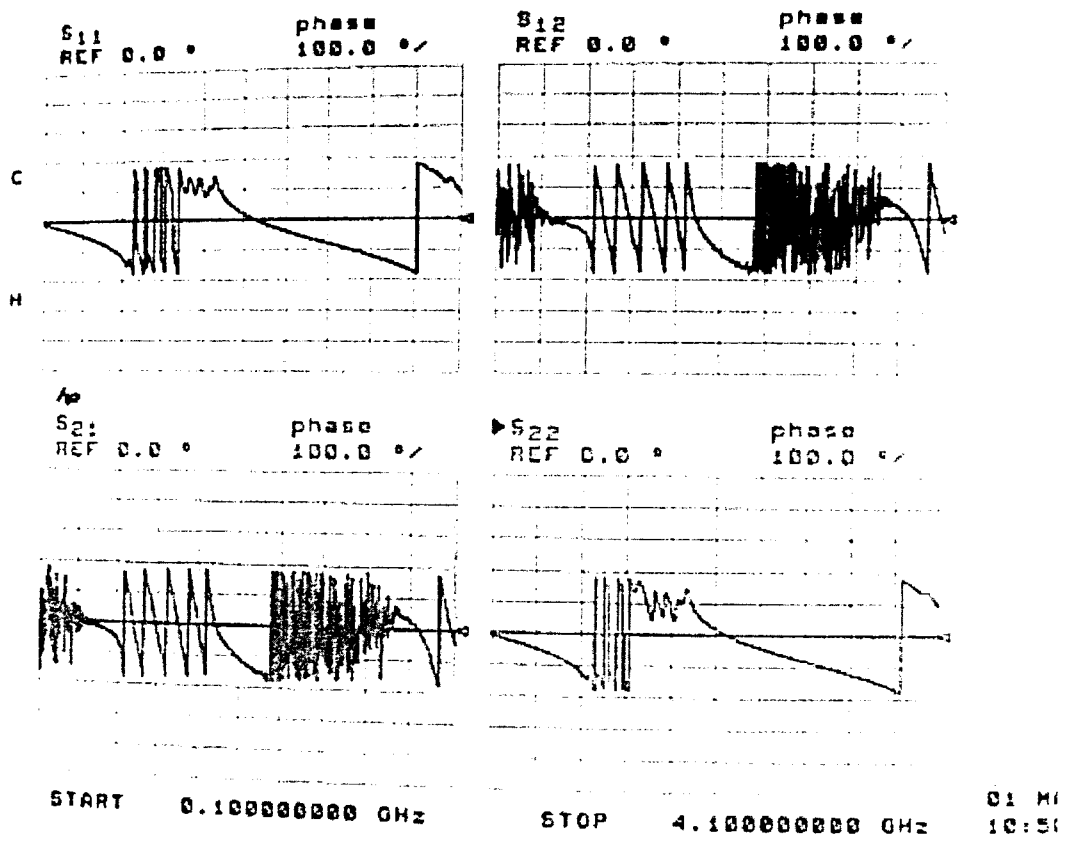
圖五、線帶帶通濾波器之主結構照片(左方圖)、測試件照片(右方圖)



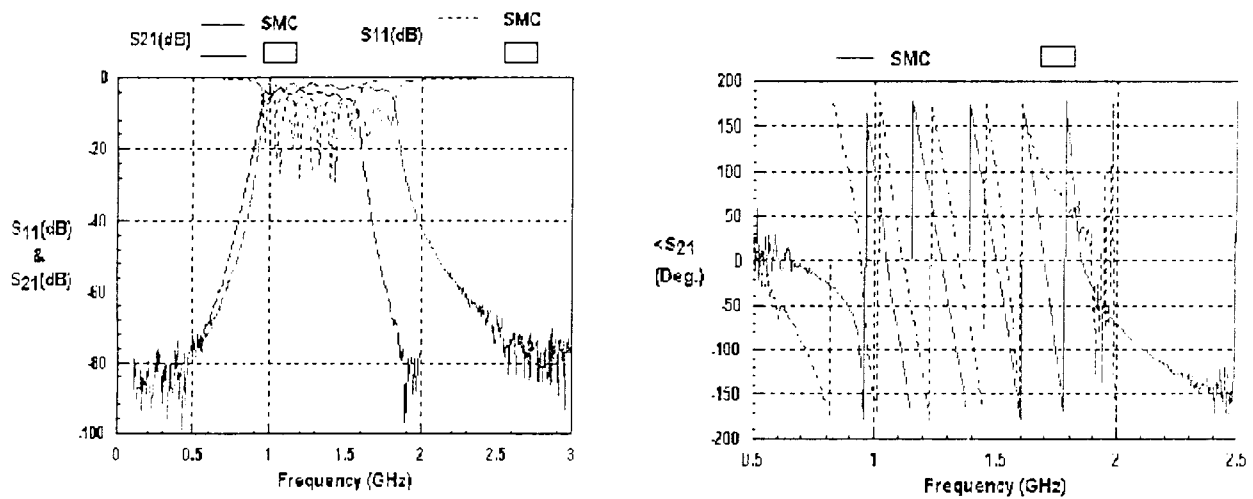
圖六、HP 8510C 向量網路分析儀



圖七、雙埠散射 S 參數振幅頻率響應的量測結果



圖八、雙埠散射 S 參數相位頻率響應的量測結果



圖九、原雛型件(□)與改良試製件(SMC)之散射 S 參數振幅及相位頻率響應的比較圖

(四) 研製成果之檢討評述

1. 改良原型試製件(SMC_v0)：提供了較寬的通帶頻寬響應(~800MHz)、較平坦且較小的插入損耗(~1.5 to 3.5 dB in pass-band that include two SMA connecting & transition loss about 0.5 to 1dB)及較高的抑制性能(higher suppression in Lower transition band about -71dB at 0.6GHz.)；
2. 相關的結構尺寸僅為32.97mm×13.72mm×3.05mm，滿足需求規格。
3. 相關設計之結構尺寸(線寬及線距>0.254mm(10mil))，在一般PCB製程尺寸誤差內，因而製成率高。
4. 且捨去高介電係數，加工不易且高單價之陶磁基板，而選用一般業界採用的微波基板(RO4003)--介質損耗較低，一般PCB製程加工容易，且價格便宜。

二、高頻放大器(Gain Block)

在 Gain Block 的研改上，為使電路能作線性且正常的放大，我們在元件的選擇上，針對不同電路的使用需求來選擇適合其電氣特性的 Gain Block。

(一) 電路考量

1. 電路面積

由於個人可攜式通訊器具首重設備之大小及重量，在不大幅改變原本之電路架構、尺寸下，預期能使原本電路正常。

2. 材料成本

在大量生產成本的考量，材料在大量購買下，可以降低產品所需的成本，提昇產品的競爭力。

3. 電晶體特性

由於在不同的電路中，對放大器所要求之特性不同，但在材料的單一大量購買下，必須選擇一種能滿足不同電路需求的 Gain Block。

(1) 調變電路

在調變電路中，須要將訊號作大幅的線性放大，所以須要有高增益的 Gain Block 來將訊號放大，另外也可以減少放大器的使用，降低成本。

(2) 解調電路

在解調電路中，由於訊號的處理須要在低雜訊的環境中，所以 Gain Block 的雜訊指數就要很小，訊號較不易失真。

(3) 綜頻電路

在綜頻電路中，訊號的 phase noise 是電路考慮的主要重點。在 PLL 的電路中，VCO 的下一級是 Gain Block，訊號經由 Gain Block 的放大後，也會因阻抗不匹配等原因而反饋到 VCO 產生雜訊，所以 Gain Block 須要有很小的 S_{12} 來降低電路的 phase noise。

(二) 元件選取的說明

下表為 EC_1019 及 INA_10386 的規格比較，在綜合的評估後，我們將原本電路中所使用的 EC_1019 更換為 INA_10386。

表一、選用之 Gain Block 性能比較表

型號	EC_1019	INA_10386
操作頻率	DC to 3GHz	DC to 1.8GHz
S21 at f=1.5GHz	18dB	26dB
NF at f=1.5GHz	4.8dB	3.8dB

P1dB at f=1.5GHz	19dBm	10dBm
Output IP3 at f=1.5GHz	32.7dBm	23dBm
S12 at f=1.5GHz	-21.7dB	-32.8dB
ΔS_{21} at f=0.1 to 1.5GHz	< 2.2dB	< 0.58dB

在 f_{3dB} 的比較下，EC_1019 為 3GHz \gg 1.45GHz(系統操作頻段的上限)，而 INA_10386 為 1.8GHz，較適合系統的頻寬限制需求規格。

在操作頻率為 1.5GHz 時，EC_1019 的 S_{21} 只有 18dB，而 INA_10386 卻有 26dB，由於在 L_band 的電路是屬於 50 Ω 的系統，然而在電路上的許多 IC 的訊號輸入、輸出接腳並非全是 50 Ω 的阻抗，以致於訊號無法順利的進入元件，而其所產生的反射波也會干擾到本身的電路。故為消彌以上的效應，我們在 IC 輸入、輸出腳位的前級及後級加上 3dB 的 π 型阻抗匹配電路，如此一來雖然解決了阻抗不匹配的問題，卻降低了訊號的強度，故選 INA_10386，擁有較大的增益，來補償原有電路的損失。

NF (Noise Figure) 的比較上，EC_1019 在操作頻率為 1.5GHz 時，為 4.8dB，而 INA_10386 在同頻率下為 3.8dB，低 NF 值可使輸入電路的訊號較不易被干擾。

在 S_{12} (Reverse Isolation) 的比較上，在操作頻率為 1.5GHz 時，EC_1019 為 -21.7dB，而 INA_10386 為 -32.8 dB，在綜頻板的電路上，若使用的 Gain Block 的 S_{12} 太大，假使後級電路的阻抗匹配沒有做好，則反射訊號會乘上 S_{12} 的量，回饋到前一級的電路。以綜頻板的電路而言，這將大大的提高電路的 Phase Noise，使產生的 LO 訊號的 Phase Noise 上昇。由於在 CDMA 的系統，使用 QPSK 調變，其所要調變或解調訊號的 Phase 精確度要高，對於 LO 訊號 Phase Noise 的要求相對地也較嚴苛。

三、自動增益控制電路(AGC)

由於原本 140MHz 的中頻電路上，所使用控制 AGC 的 IC 之工作頻段太低不符個人可攜式之 CDMA 中頻電路使用，故需另外設計 AGC 電路來控制訊號的大小。

(一) AGC 控制的機制

就調變電路而言，我們對訊號的控制是從壓控衰減器(AT109)之 RF 輸出訊號分一路徑至 RMS(AD8361)作功率大小之偵測，輸出接至一比較器(AD820)，與位準電壓作比較，輸出之訊號再接至壓控衰減器作訊號衰減率之控制來改變原本訊號之大小，以維持所需的訊號位準。

而在解調電路中對訊號的控制是從解調器(MAX2102)之 I、Q 輸出訊號，分一路徑至 RMS(AD8361)作功率大小之偵測，輸出接至一比較器(OP177)，與位準電壓作比較，輸出之訊號再接至解調器作訊號增益之控制來改變原本訊號之大小，以確保所需的訊號位準。

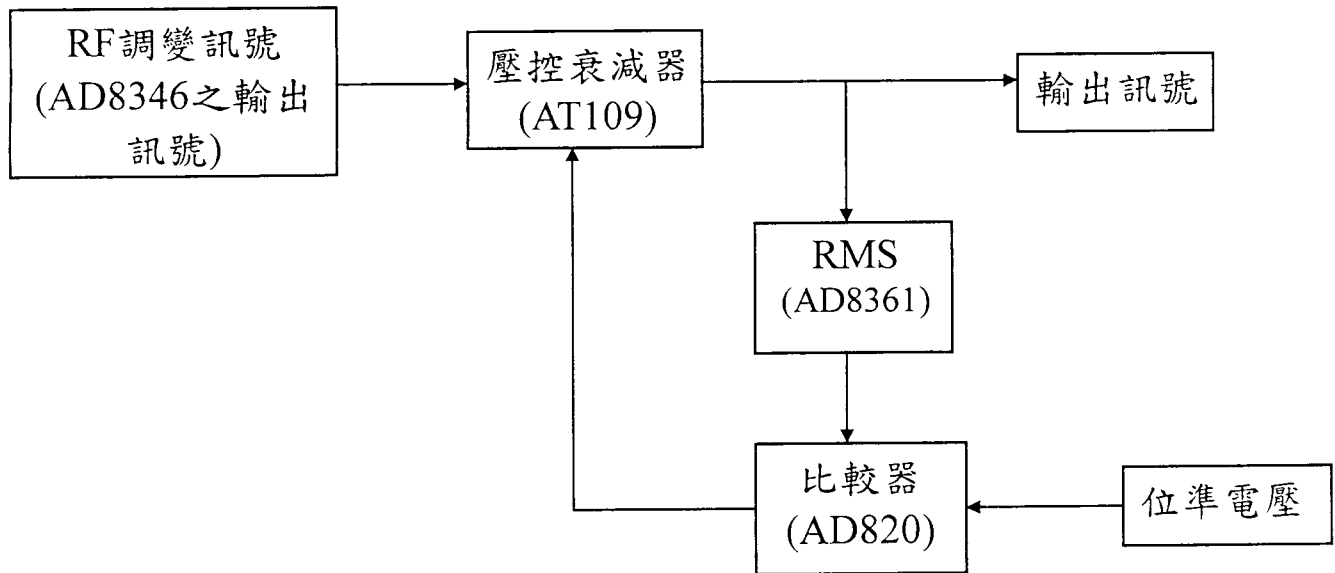
調變電路及解調電路的差別在於，調變電路中訊號的大小是由壓控衰減器(AT109)控制，而解調電路中訊號的大小是由解調 IC (MAX2102)內之增益控制放大器作調整。AT109 及 MAX2102 的規格比較如下表。

表二、選用之 AGC 控制元件的規格比較表

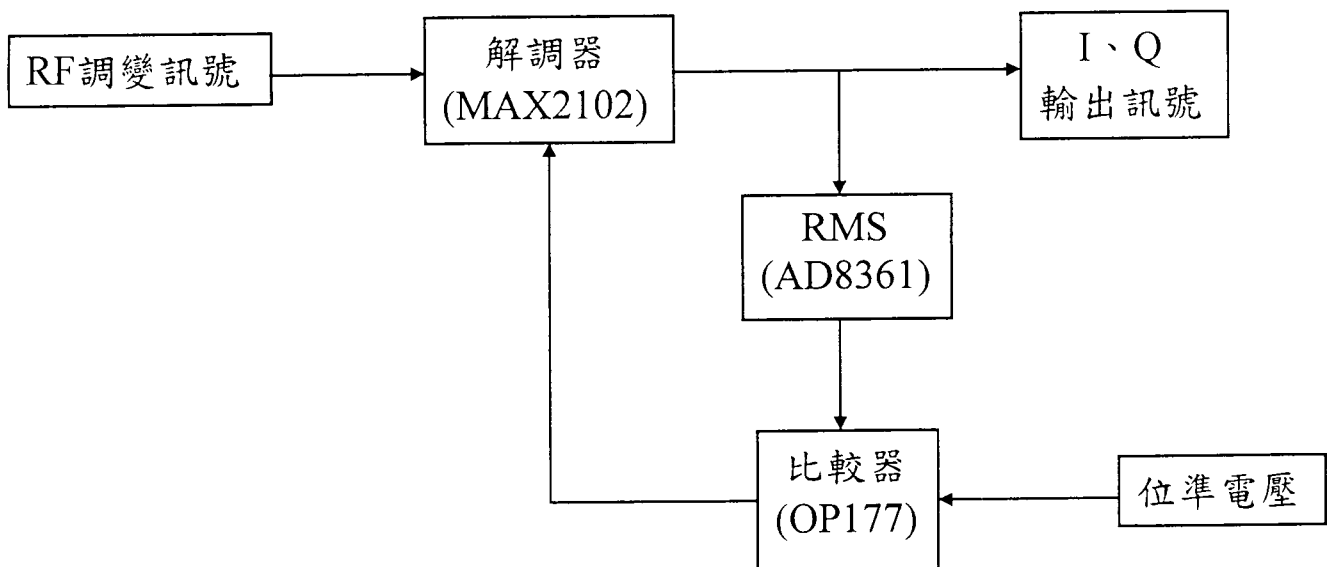
	操作頻率	控制電壓	衰減範圍
AT109	0.5~2GHz	5~0V	0~-35dB
	操作頻率	控制電壓	增益範圍
MAX2102	0.95~2.15GHz	4~1V	~60dB

(二) AGC 電路控制流程圖

1. 調變電路 AGC 控制的流程圖如下



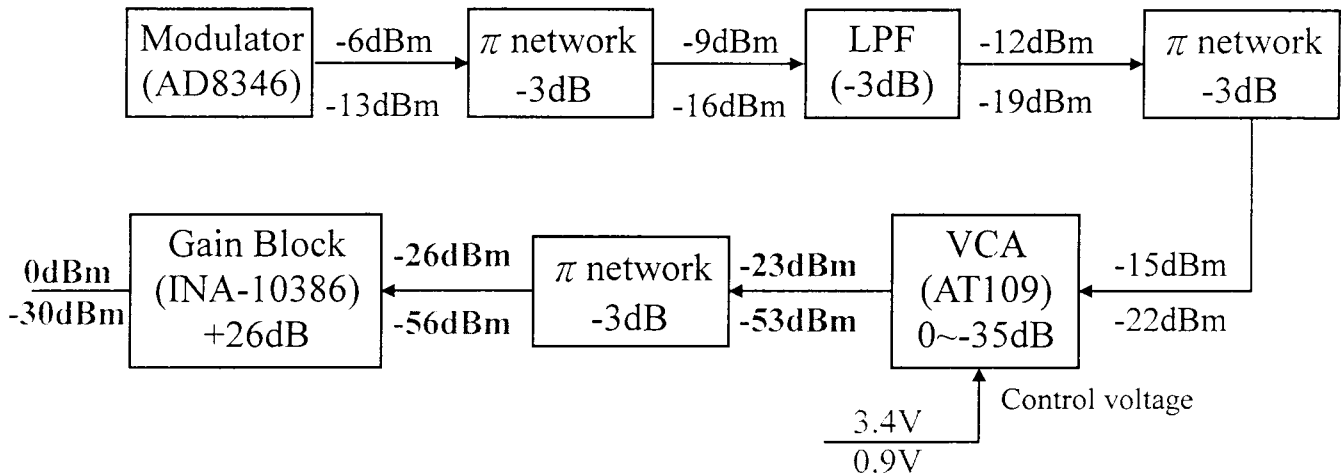
2. 解調電路 AGC 控制的流程圖如下



(三) 迴路增益預估規劃

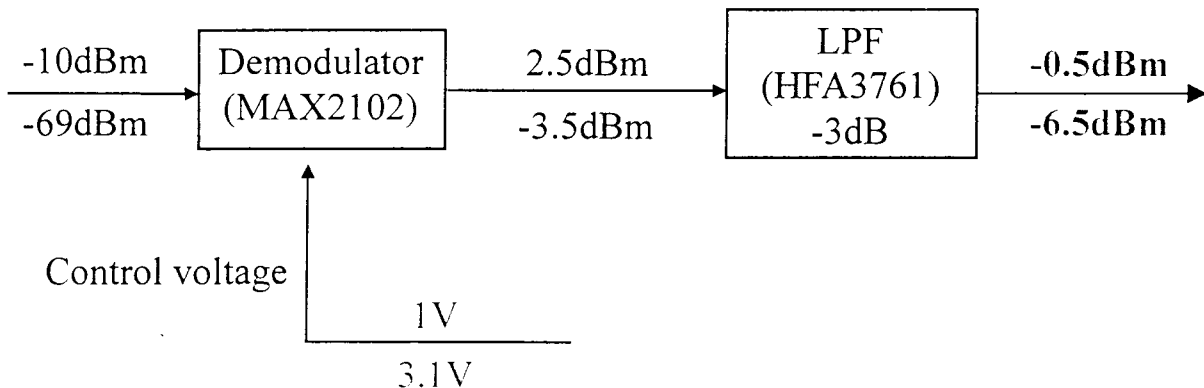
1. 調變電路

在調變電路 AGC 迴路的增益控制上，如下圖我們做了鏈路的分析。就調變電路而言，我們先由 Data sheets 知道了各個元件的功率輸出規格，然後了解系統所要求之訊號輸出規格，計算出壓控衰減器(Voltage-Control-Attenuator, VCA)所需要控制的衰減率範圍，及所需要的輸入電壓範圍。其中紅色粗體字為電路要求的規格。



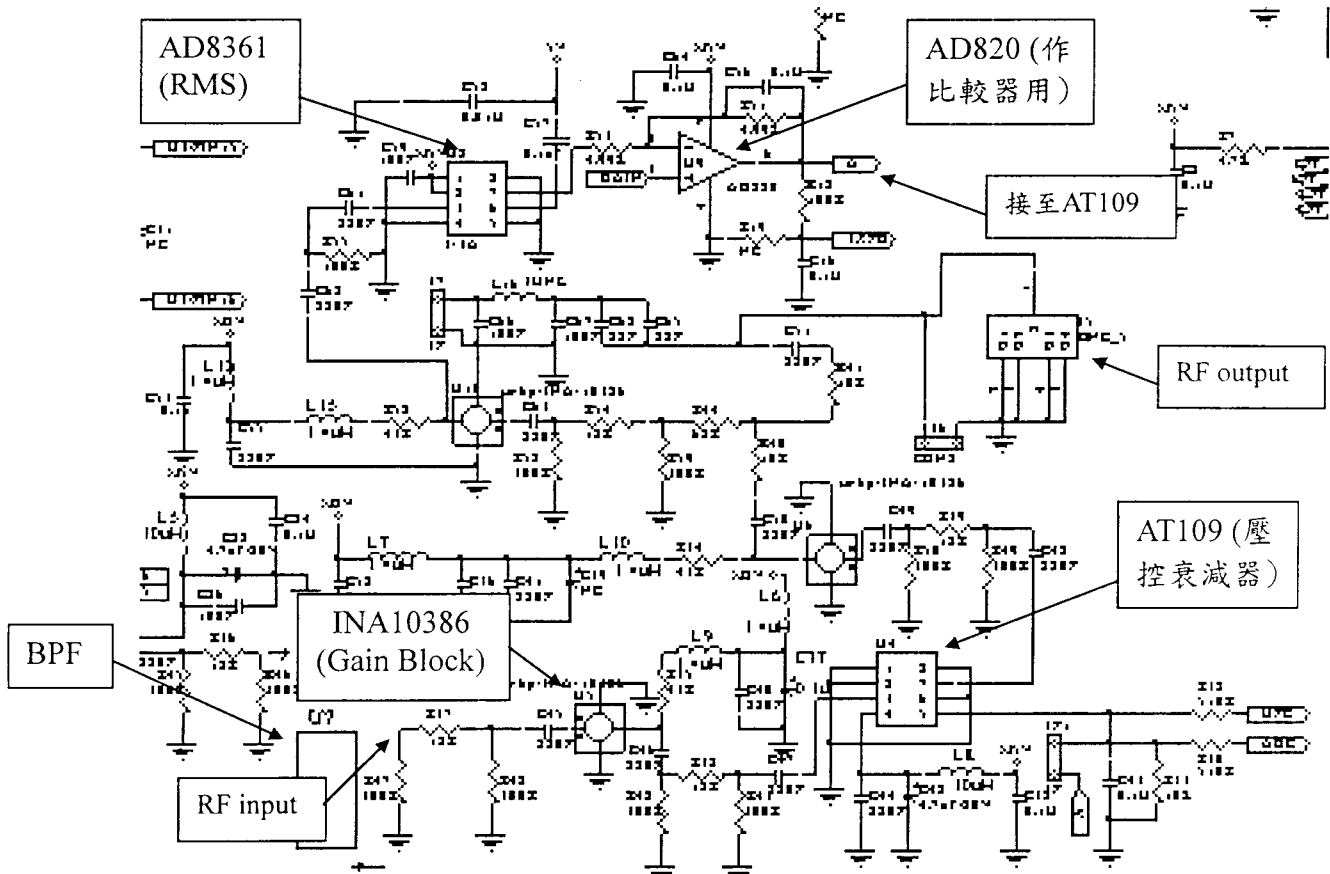
2. 解調電路

在解調電路 AGC 的增益控制上，如下圖我們做了鏈路的分析。和調變電路不同的是在解調電路中我們是利用調整放大器的增益值來控制訊號的大小。其中紅色粗體字為電路要求的規格。

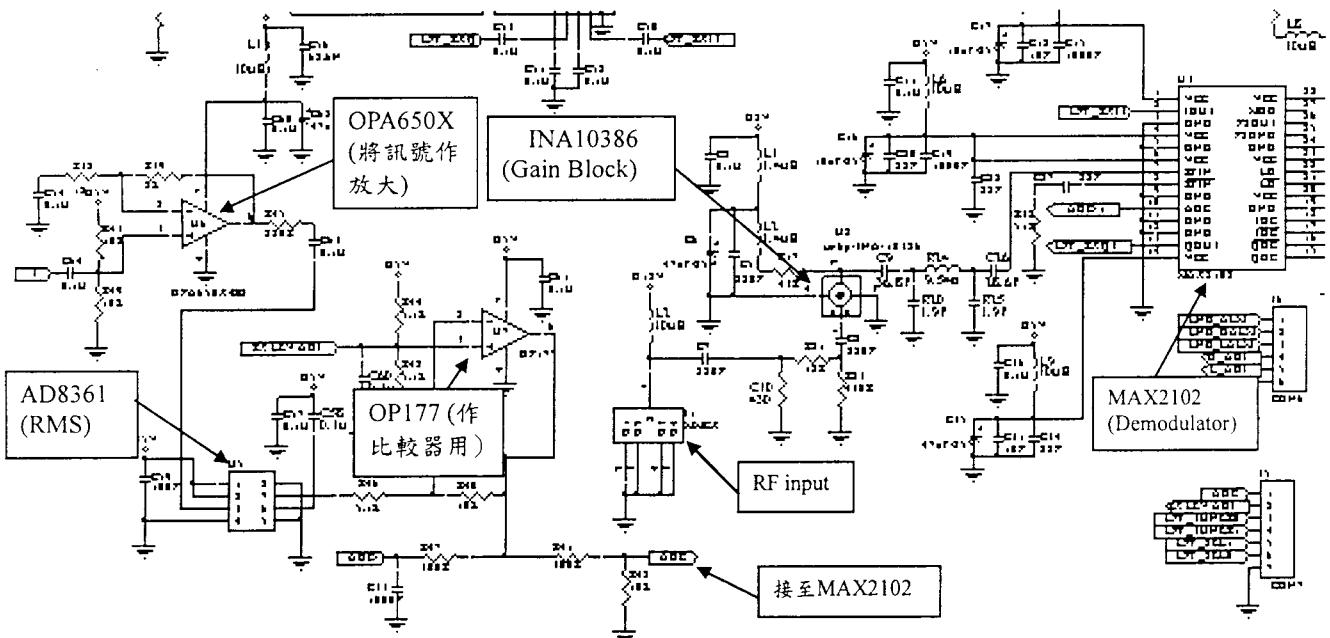


(四) 電路圖

1. 調變電路

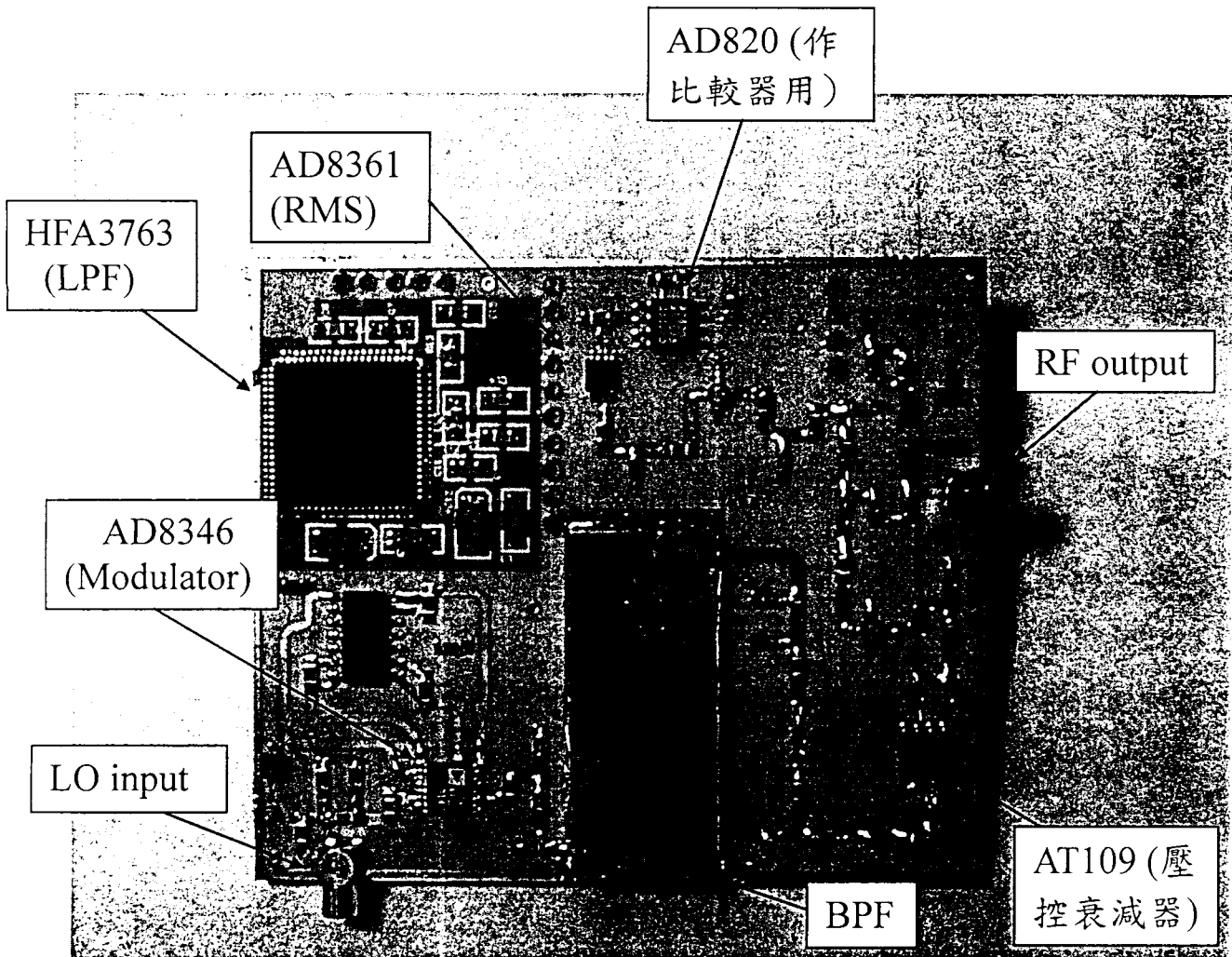


2. 解調電路



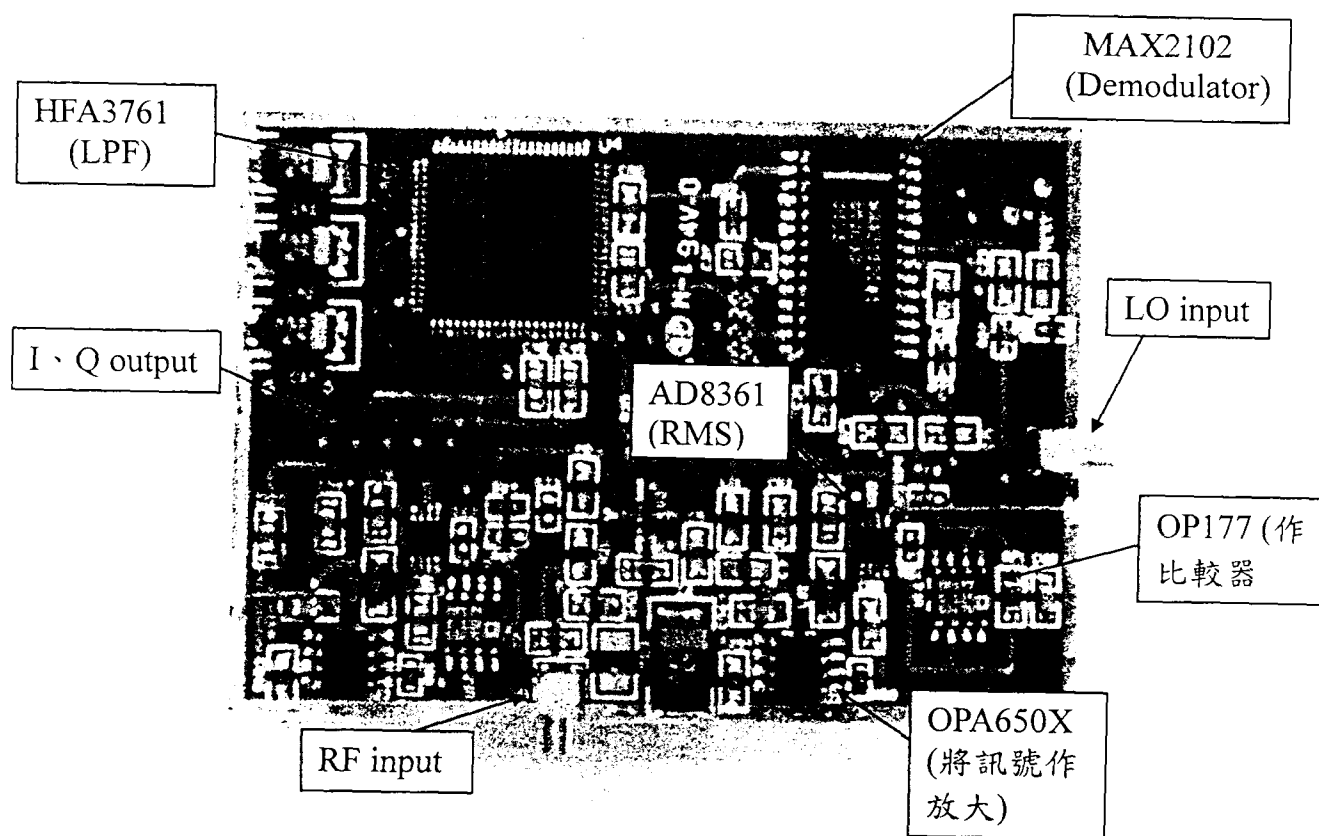
四、研製電路實體圖

(一) 調變電路



研改之 L 頻帶通濾波器已整合運用於 L 頻調變板模組中，另選用之 Gain Block(INA-10386)及壓控衰減器(AT109)亦已運用於調變發射端 AGC 控制迴路上。

(二) 解調電路



選用之 Gain Block(INA-10386)及可變增益放大器(置於 MAX2102 解調 IC 中)亦已運用於解調接收端 AGC 控制迴路上。

參、檢討建議與綜合結論

一、遭遇的問題與克服的方法

- (一) 在調變訊號的控制上，由於我們使用的 Gain Block (INA-10386) 是高增益放大器，使得各級模組間當阻抗匹配不佳時，所反射的訊號及表面回授的訊號被過分放大，導致較易產生振盪現象〈亦即僅供給直流偏壓電源，沒有加任何的射頻 RF 訊號，也會發生振盪的現象〉，初次試製量測時即發現振盪現象，其頻率是在 1.4GHz 的地方，剛好落在中頻系統的頻帶上。一開始的時候我們以為是否微帶線之間距不夠大，使得電磁波較易互相耦合而產生振盪，但在量測的時候我們發現有一些節點的訊號在經過 Gain Block 後訊號沒有放大，甚至於還變小，使我們一度懷疑 Gain Blocks 的品質，後來找到問題點是出於 BPF (Band-Pass Filter) 的嚴重不匹配，使得訊號的反射波及表面波回授過大造成電路的振盪，經過與試製及計畫單位的共同研討及量測驗證後，確認其主要原因為 BPF 初次試製品質不佳所致。

在 BPF 的重新製作後，我們發現 Gain Block 的高增益使得訊號被過分放大，太大的放大倍率使得訊號飽和，所以我們把在 BPF 輸出端的 Gain Block 拿掉，並移除一組 π 型阻抗匹配電路且加大模組間 π 型阻抗匹配電路的損耗值，一方面使訊號不要被過分放大，另一方面可以降低因不匹配所反射的訊號量。

綜述解決的方法是：降低放大器使用的級數〈把在 BPF 輸出端的 Gain Block 拿掉，並移除一組 π 型阻抗匹配電路〉，並加大模組間 π 型阻抗匹配電路的損耗值，如

此不僅克服了振盪的問題，更降低了使用的面積及成本。

- (二) 在解調電路的設計考量上，我們原本是針對一個單迴路來做訊號的偵測及大小的控制，但是後來我們發現接收訊號在經解調器、LPF 後 I、Q 訊號的振幅可能會差很多，如果我們只對 I 或 Q 其中一個訊號做 AGC 的控制，可能會使得 I、Q 訊號振幅不平衡(imbalance)的現象更加嚴重。因而我們乃針對 I、Q 訊號同時設計 AGC 的控制迴路，解決振幅不平衡的現象。

二、檢討與建議

- (一) 基於材料在大量購買下，可以降低成本。但是由於不同的電路有不同的需求，故在使用上會發生一些問題，後續在小心的設計下，皆可逐一解決。例如，在調變電路上由於元件間阻抗不匹配，功率的反射及電路訊號的回授，經由 Gain block 的高增益放大，使電路較易發生振盪現象；各級信號位準控制不佳時，當經過高增益放大器後，較易造成信號飽和的現象。因此在對於各級功率規畫分配及各級間阻抗匹配電路設計及量測驗證上，將顯得特別重要。
- (二) AGC 電路的動作機制是屬於回授控制，藉由偵測訊號的大小，以回授的方式，來調整控制元件之放大增益(接收解調電路)或衰減率(發送調變電路)，進而來控制電路訊號的位準。所以在回授量的處理上，必須控制得宜，既要有足夠大的輸出訊號，還要避免回授量的過份放大而產生振盪，影響電路性能。

三、結論

- (一) 通信產品之各功能方塊模組[如放大器(Gain Block)、自動增益控制電路(AGC)]之選用評估，在執行系統整合設計時，特別顯得重要。
- (二) 在不同功能條件下，如調變電路、解調電路及綜頻電路之 Gain Block 的特性需求有些不同，同理在發射端及接收端之 AGC 電路控制元件的選用亦有不同的考量。
- (三) 在特性需求及同型元件(Gain Block)、量大制價、降低成本的目標間，必需做適當的選擇及設計，以同時兼顧系統性能需求及價格成本。