

行政院國家科學委員會專題研究計畫 成果報告

微機電技術應用於光纖通訊之被動元件

計畫類別：個別型計畫

計畫編號：NSC91-2218-E-009-006-

執行期間：91年08月01日至92年07月31日

執行單位：國立交通大學電子工程學系

計畫主持人：黃宇中

計畫參與人員：楊家銘、陳志鴻、方淳弘

報告類型：精簡報告

處理方式：本計畫可公開查詢

中 華 民 國 93 年 2 月 19 日

行政院國家科學委員會專題研究計畫成果報告

微機電技術應用於光纖通訊之被動元件

計畫編號：NSC 91-2218-E-009-006

執行期限：91年08月01日至92年07月31日

主持人：黃宇中 國立交通大學電子所教授

計畫參與人員：楊家銘、陳志鴻、方淳弘

一、中文摘要

本計劃運用非等向蝕刻技術製程，發展解析度為 0.00625° 的晶向對準技術，於(100)矽晶圓上製作V型溝槽，以供光纖定位之使用，進而與光纖膠合組裝成光纖陣列，期在光電元件構裝上，提升其效率。在實驗中，並對蝕刻後矽晶片表面粗糙度之改善提出最適化條件。

關鍵詞：非等向蝕刻、晶向對準、光纖陣列、表面粗糙度

Abstract

This experiment applies anisotropic etching process to develop crystal orientation alignment techniques with resolution as to 0.00625 degree to produce V-grooves for the need in application of fiber-positioning, hence, combined with fiber curing to produce fiber array to advance the efficiency of optical-electrical device structure. This experiment also provides the most suitable condition for smoothing roughness of silicon wafer.

Keywords: anisotropic etching, crystal orientation alignment, fiber array, roughness

二、緣由與目的

微系統技術已被公認為最具發展潛力的科技之一，其應用領域涵蓋電子、資訊、材料、醫學、生化、通訊及航太等方面，先進國家均積極進行研發，為加速國內微系統產業的發展，產官學研各界等相繼投入研發，國家科技白皮書中亦特別明列為重點發展科技。

同時地，光纖近幾年在光通訊及資料傳輸上扮演著重要的角色，因它有高傳輸容量、低損耗及不受電磁干擾等優點。在光纖網路系統中，主要包含了傳輸器、光纖纜線、接收器和連接器，而元件與元件之間的耦合效率成爲一個重要的課題。因此在這個計劃中，期以半導體相關製程非等向性蝕刻的方式，實現以精密的矽V型溝槽定位光纖，達到提高元件構裝效率的目的。

在此計劃規劃的方向，首先，將利用體微細加工技術中的濕式非等向性蝕刻製作V型溝槽微結構，並控制蝕刻深度與改善蝕刻後表面均勻度，配合奈米定位平台將光纖膠合定位，最後進行光纖陣列的光學測試。

三、研究成果

1. 製作 V 型溝槽

a. 製程

圖 1 表示 V 型溝槽製程。待晶格方向決定後，進入第二道光罩製程。首先在晶片上塗佈 HMDS 以增加與光阻附著力，再上光阻(圖 1(b))所示，經過軟烤後如(圖 1(c))，再利用微影包含曝光、顯影、定影和硬烤如(圖 1(d))，然後藉由反應式離子蝕刻法(RIE)將圖案轉移到晶片上，其中包含 V 型溝槽蝕刻圖案以及切晶片所需的定位圖案，接著除去光阻(圖 1(e))，最後再以非等向性濕式蝕刻，蝕刻出如圖 1(f)所示的 V 型溝槽(v-grooves)。

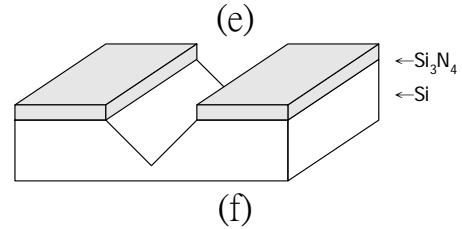
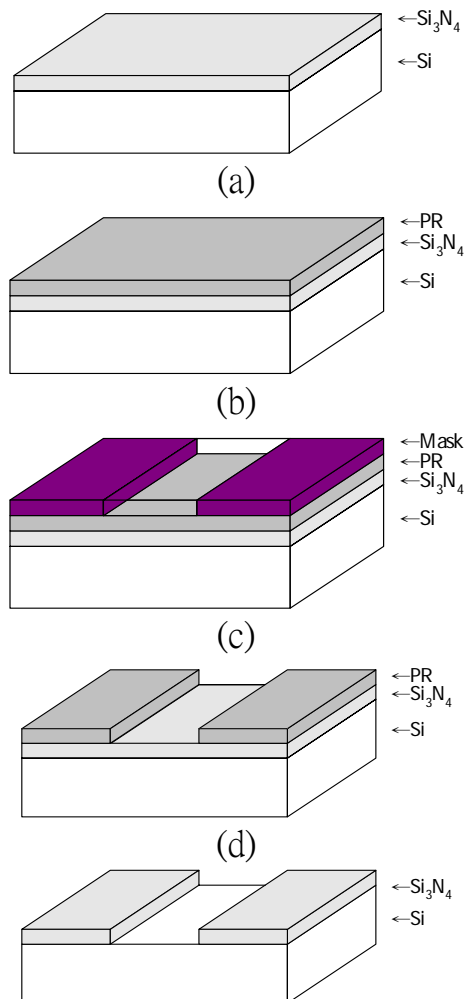


圖 1.V 型溝槽製程

b. 結果與討論

我們使用濃度 30%、溫度 80°C 的 KOH 溶液進行蝕刻，利用前置蝕刻光罩決定出晶向後，製作出指向 $[110]$ 方向的梯型溝槽及其局部放大(圖 2(a))及蝕刻完全的 V 型溝槽(圖 2(b))。

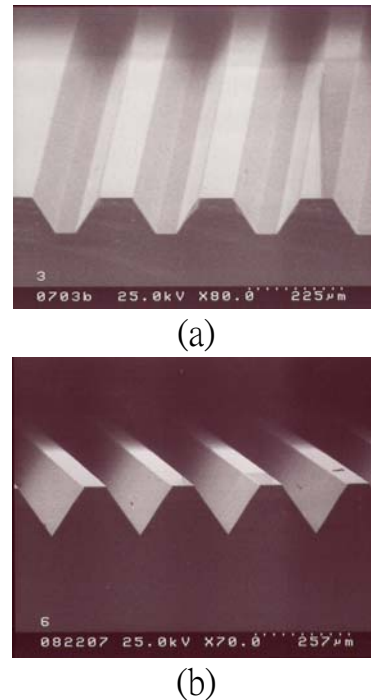


圖 2. 蝕刻後之(a)梯型及(b)V 型溝槽

2. 製作光纖陣列

a. 製程

圖 3 表示光纖陣列製程。首先將切割好的矽 V 型溝槽晶片進行粗磨(600 號水砂紙)，兩個端面皆需研磨，直到溝槽顯露出以便放置光纖(圖 3(a))。第二，將光纖束(fiber

ribbon)一束八芯的裸纖，先去除其外層(coating layer)只保留核心(core)和披覆層(cladding layer)，再以膠帶先作暫時的固定，以便光纖束能夠順利放入 V 型溝槽。第三是光纖和矽 V 型溝槽晶片的膠合，將矽 V 型溝槽晶片以自行設計的吸盤吸附固定在壓電定位平台上，在工作顯微鏡下，將光纖束放入 V 型溝槽中(圖 3(b))，然後上 UV 膠(Newport 的 F-UVE-61)加上另一個相同的矽 V 型溝槽晶片並以 UV 光源照射使其定位(圖 3(c))。第四是後研磨的部分，此部分共有四道研磨，分別是 600 號水砂紙、3M_6um 研磨紙、3M_1um 研磨紙、3M_0.05um 研磨紙(圖 3(d))。

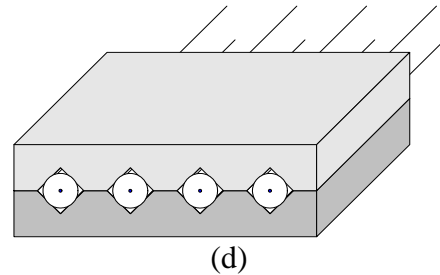
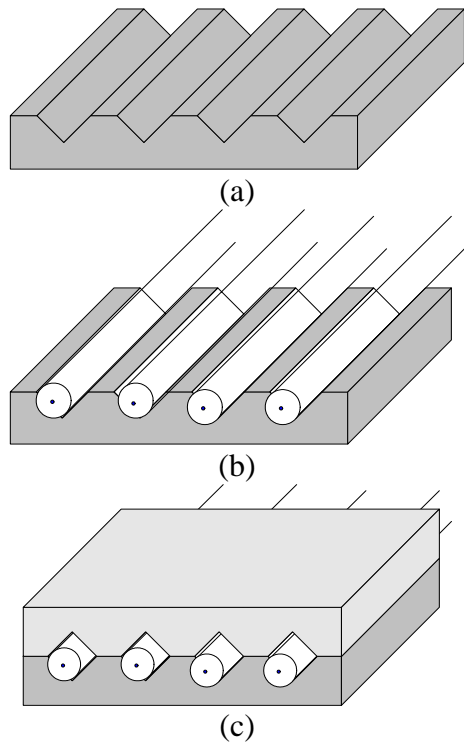


圖 3.光纖陣列製程示意圖

b.結果與討論

圖 4 表示光纖陣列膠合後尚未研磨。由於後續將進行兩組光纖陣列的對準，所以端面必須十分光滑，研磨後發現幾點現象值得注意，第一、膠合時若未施加外力，則光纖將無法被固定在我們所設計的位置；第二、以原設計上蓋亦為矽 V 型溝槽晶片的方法，不易於將光纖定位，如圖 5(a)為以 3M 0.05um 研磨紙研磨後的光纖陣列，於是我們改採上蓋為未蝕刻的矽晶片，成功地將光纖固定在 V 型溝槽中，如圖 5(b)所示。在光學測試部分，對準第一和第八條光纖後，利用光功率計量得其它六條光纖的功率值見表 1，由表 1 可知，其餘六條光纖在沒有各別對準的狀況下亦有相當強度的功率值，這證明了以矽 V 型溝槽定位光纖所形成的光纖陣列，定位光纖十分精確也確實提升了構裝的效率。

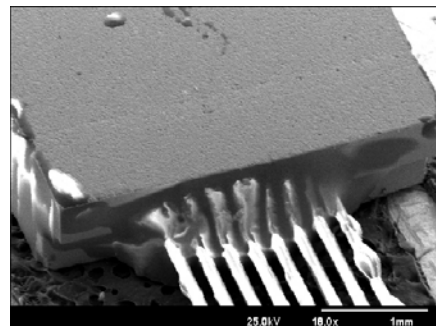


圖 4. 光纖陣列膠合後尚未研磨

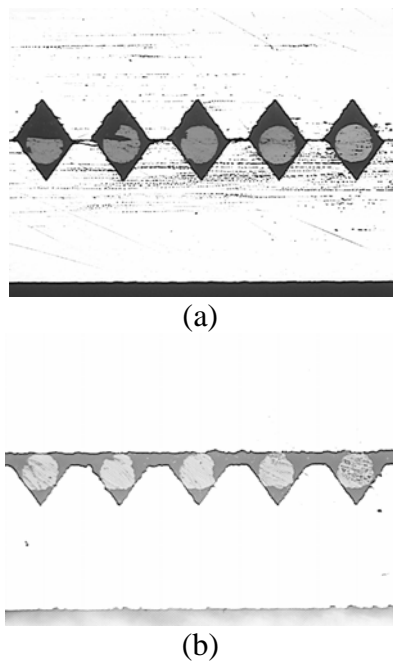


圖 5.成功固定光纖在 V 型溝槽中

channel	1	2	3	4
功率值 (nW)	22.38	20.6	13.98	20.74
channel	5	6	7	8
功率值 (nW)	14.6	20.18	18.59	19.36

表 1. 二對光纖對準後所量測得之功率值

四、結論與展望

在本計劃中，對基本的非等向性濕式蝕刻特性與光纖陣列的製作作了詳盡的研究，未來的研究方向有三：

1. 進行光波導元件的構裝
2. 以被動對準 (passive alignment) 的方式進行元件的構裝
3. 進一步研究光纖陣列和待構裝元件光耦合效率的提升

本計劃對非等向性濕式蝕刻和光纖陣列製作所應探討的各個方向均有深入的理論分析與實作成果，可望對於在微機電領域中進行相關製程的人士有所幫助。

五、參考文獻

- [1] Erno Hilbrand Klassen, "Micromachined instrumentation systems," The Ph.D. dissertation of the department of electrical engineering of Stanford University, May 1996.
- [2] Madou, "Fundamentals of Microfabrication," CRC Press LLC, 1997.
- [3] Gregory T. A. Kovacs, Nadim I. Maluf, and Kurt E. Petersen, "Bulk Micromachining of Silicon," Proceedings of the IEEE, Vol. 86, No. 8, p. 1536-1551, AUG. 1998.
- [4] Lj. Ristic, "CMOS Technology: A Base for Micromachining," Microelectronics J., Vol. 20, p. 153, 1989.
- [5] R. M. Finne and D. L. Klein, "A Water Soluble Amine Complexing Agent System for Etching Silicon," J.E.C.S., Vol. 114, p. 965, 1967.