

行政院國家科學委員會專題研究計畫 成果報告

整合半導體產業生產供應鏈模式之構建(3/3)

計畫類別：個別型計畫

計畫編號：NSC91-2213-E-009-112-

執行期間：91年08月01日至92年10月31日

執行單位：國立交通大學工業工程與管理學系

計畫主持人：鍾淑馨

共同主持人：彭文理

計畫參與人員：楊懿淑、蕭冠鵬、黃菱群

報告類型：完整報告

處理方式：本計畫可公開查詢

中 華 民 國 92 年 10 月 31 日

行政院國家科學委員會專題研究計畫成果報告

整合半導體產業生產供應鏈模式之構建 (3/3)

The Developing a Supply Chain Model by Integration the Production Planning among Semi-conductor Factories

計畫編號：NSC 91 - 213 - E - 009 - 007

執行期限：91 年 08 月 01 日至 92 年 10 月 31 日

計畫主持人：鍾淑馨 交通大學工業工程管理學系教授

共同主持人：彭文理 交通大學工業工程管理學系教授

計畫參與人員：楊懿淑、蕭冠鵬、黃菱群

一、中文摘要

目前的半導體業有上下游整合趨勢。客戶下單時，不需自行找尋晶圓製造，針測，封裝與最終測試各階段之代工廠，只需對晶圓廠下訂單，便可取得產品。故業者在接單時，所面對的已經不再只是廠內的規劃，而需考量在整個製造流程供應鏈中的問題。

由於半導體產品經常推陳出新，市場競爭激烈，引發價格劇變。因此構建一能快速求算並提供可信度高的生產週期時間估算並預估可達最大產出，為本計畫最主要的研究主題。

本計畫分三年執行，其中第三年以晶圓針測廠與最終測試廠為研究對象，其別別測試已加工完成之晶圓與封裝後之晶粒。一般而言，待測產品為動態到達，再加上產品設置時間序列相關、機台製程規格能力限制與再回流的製程特性，使得晶圓針測廠與最終測試廠的生產排程問題不易求解。本年度工作為，在已知訂單交期目標規劃值的情況下，承接前期之規劃訂單到臨組合狀況，設計出適合生產規劃系統，並開發生產週期估算模式，用以確定在規劃期間內預計產出與可接單量。整合本計畫針對半導體供應鏈各製造階段所發展之生產規劃模式，即可在訂單承接階段，快速回應客戶 IC 成品交期以及各生產階段之交期。

關鍵詞：晶圓針測、最終測試、生產規劃、生產週期時間

Abstract

Recently there exists a trend to integrate the up-stream and down-stream of semiconductor factories. When making orders, customers don't need to look for every manufacturer for manufacturing stage from wafer fabrication, wafer probing, IC packaging to final testing by their own. Instead, they can receive their final IC products by only making orders to a wafer fab. Thus, when receiving orders, the manufacturers have to confront not only the manufacturing plans in a factory but also the problems of the supply chain in the whole manufacturing flow.

The IC products are updating quickly and competitively, price thus changes frequently. The major topic of this research is to establish a production planning system, which is able to make quick response to the cycle time estimation and to the achievable throughput for IC products with high accuracy.

This project was implemented in three years. The research objects of third year are wafer probing factories and final testing factories respectively. In general, an addition to dynamic arrivals of products to be tested, the sequence dependent setup time, process capability and re-entry characteristics make the scheduling problems difficult to tackle. Given due dates of orders and planned throughput mix, this year's task is to design a appropriate production planning system and develop a cycle time estimation model so as to determine planned throughput and available to promise in the planning period.

Finally, all of the production plans of the four production stages will be integrated

so that quick response of due dates for each production stage can be achieved in the order promise phase.

Keywords: Wafer probing, final testing, production planning, cycle time

二、緣由與目的

隨著半導體產業在台灣的蓬勃發展，半導體產業儼然成為全國注目的焦點，也成為資金和人才匯集的中心，使得台灣擁有從前段的晶圓製造和晶圓針測，到後段的 IC 封裝和最終測試，組成一完整的半導體供應鏈，大幅提昇整體的競爭力。

目前的半導體產業已逐漸走向上下游整合的趨勢，客戶在下單時，只需要向位於最上游的晶圓廠下訂單即可取得最終所需的產品，不需要再與其後各階段的代工廠個別洽商。因此，業者已不該再侷限於單一工廠的規劃問題，而是要拓展到以整體供應鏈的利益為考量的中心。

由於半導體產品更迭迅速，市場競爭激烈，價格變動亦劇，所以對於生產週期時間的控制準確度極為重要，能否提供客戶可信度高的交期與生產週期時間，便成為衡量客戶滿意度的一項重要指標。

晶圓針測廠和最終測試廠兩者分別面對晶圓製造廠和 IC 封裝廠不穩定的輸出，一般而言，待測產品都為動態到達，再加上機台設置時間序列相關、機台製程規格能力限制與再回流的製程特性，使得生產排程問題不易求解。

本期為三年期計畫之第三年度，研究對象放在晶圓針測和最終測試兩階段，配合前兩年度研究的晶圓製造和 IC 封裝兩個階段之成果，期望能串接成一完整的半導體供應鏈生產規劃模式。

本計畫第三年度之研究目的如下：

1. 建構晶圓針測廠生產規劃系統：包括「粗略產能規劃分析模組」和「主生產排程規劃模組」，見圖一。

(1) 開發晶圓針測廠之粗略產能規劃分析模組：避免訂單數量超過系統所能提供之最大產能，以及能夠均勻地將所有負荷分配給各個工作站。

(2) 開發晶圓針測廠之主生產排程規劃模

組：依據生產相關資訊和粗略產能規劃分析模組求算出之結果，進行各產品平均生產週期時間的估算，並依訂單實際到臨狀況，制訂投料規劃和交期修正。

2. 建構最終測試廠生產規劃系統：包括「粗略產能規劃與生產週期時間估算模組」和「交期指定模組」與「投料規劃模組」，見圖二。

(1) 開發最終測試廠之粗略產能規劃與生產週期時間估算模組：評估產能是否足以應付預定的總產出，並進行負荷分配，再依分配結果求算產品生產週期時間。

(2) 開發最終測試廠之交期指定模組與投料規劃模組：根據推估之產品生產週期時間，產生各工單與訂單之預定交期和投料規劃。

3. 半導體產業生產供應鏈模式之構建：包括「移轉分派規劃模組」、「績效評估模組」與「工單指派模組」，見圖三。

(1) 移轉分派規劃模組：以晶圓製造與晶圓針測為研究對象，評估在規劃週期內各晶圓製造廠之總產出量與各針測廠所能提供的產能，找出應分配至各針測廠生產之產品別及數量。

(2) 績效評估模組：評估移轉分派規劃模組所求得之數個可行解，並找其中績效最佳者。

(3) 工單指派模組：在符合各針測廠被規劃應加工產品別及數量之前提下，儘可能將交期緊迫度相近的工單分散給不同的針測廠進行加工。

三、研究內容

本計畫第三年之主要工作為構建「晶圓針測廠與最終測試廠之生產規劃系統」及「整合半導體產業生產供應鏈模式之構建」。

1. 相關文獻回顧

- (1) 晶圓針測與最終測試之相關生管特性
 - a. 製程規格能力限制：依產品種類的不同，有些產品只能在某些機台上加工，且加工時間亦會隨機台而改變。
 - b. 機台設置時間序列相關：產品在某機台的

設置時間，會因為該機台前一個加工產品的種類不同而改變。

- c. 訂單動態到臨：晶圓針測與最終測試分別位於晶圓製造與 IC 封裝之後，易受前階段產出穩定度影響，使得訂單到臨時點難以掌握。
- d. 再回流特性：在最終測試階段，記憶體 IC 在通過測試機台後，經過預燒的階段完畢，會再回到測試機台作第二次的測試，並在需要時甚至進行第三次的測試作業。
- e. 待測品特性：在最終測試階段，一測試批在預燒完成後，必須在 96 小時內進行第二次測試，否則該測試批必須回到測試機台執行第一次測試作業。

(2) 產能規劃

鍾氏和黃氏[12]提出一具製程規格能力限制之晶圓製造廠負荷配置演算法 (Capability-Oriented Loading Allocation; COLA)，可以避免工作站負荷的不當分配，並減少系統產生瓶頸的機率。本法共分兩階段，第一階段為起始解的求算，以未來各機台可用產能水準，以及各種製程規格能力的總體負荷水準，來作為負荷分配的基準，將該製程規格能力依其可執行機台的可用產能水準，平均分配該製程規格能力負荷量。在第二階段，則依據負荷平準化之原則，透過負荷分配的調整，使可執行相同製程規格能力之各機台總負荷率，能夠趨於一致。

(3) 生產週期時間

在生產週期時間的估算上，Chung and Huang [1]發展區段基礎式週期時間估算法 (block-based cycle time estimation methodology; BBCT)，將生產週期時間因素分成「負荷因子」與「批量因子」，並利用 M/M/C 等候模式，再分析生產系統中批量機台與序列機台的組合型式，以區段為基礎完成生產週期時間的推估後再予以加總成為整個產品的生產週期時間。

(4) 交期指定

鄭氏[11]提出下列二個結果：

訂單交期日 = 投料時點 + 前置時間

訂單完工日 = 投料時點 + 流動時間

交期設定的目的在於使流動時間（生

產週期時間）與前置時間盡量接近，即投料時點加流動時間能越接近訂單交期日越好，如此不儘可以準時達交，並且對降低完成品存貨水準上有相當的助益[7]。

(5) 投料派工

在投料派工方面，Lou and Kager [4]提出雙界法，針對投料和派工進行控制，它著重於產品經過瓶頸資源作業時的控制手段，至於其他非瓶頸資源的控制則以先進先出 (FIFO) 進行，同時兼具投料法則與派工法則。Spearman *et al.*[6]利用 JIT 看板系統針對製造系統中在製品數量控制的理念加以延伸，而提出了 CONWIP 的投料方式，透過生產線中在製品數量的限制，使產品週期更加穩定，不因投料節奏失去控制而造成生產週期時間的大量延長。

(6) 半導體產業生產供應鏈模式

半導體產業供應鏈是依供應鏈的定義將半導體產品每一階段的每一環節加以整合管理與串聯改善。半導體的主要產品為 IC，其製造流程非常複雜，主要可分為四大階段：晶圓製造、針測、封裝及最終測試。經過上述四個流程以完成整體 IC 的製造，並交至顧客，而整合成一完整的供應鏈[5]。

而半導體產業供應鏈因其新興之產品不斷地出現，造成了產品過時之不確定性；而生產週期時間過長，再加上製程的不穩定因素，可能造成所生產的半導體產品不符市場需求，或是交貨延遲。而生產週期之不確定性亦削減企業的競爭力。

在半導體供應鏈管理之相關研究方面，Lee[3]在製造與配銷上分別使用推式與拉式的生產方式，讓機台維持在較高的利用率，並且獲得較大的產出率。然而以機台高利用率為目標的推式生產，可能造成晶圓製造現場的多種機台負荷皆高，促使產品的生產週期時間加長，亦可能形成系統的不穩定，而造成管理上的困難。徐氏[9]發展半導體產業供應鏈網路資源分配模式，在考量產能限制、允諾交貨日、各廠的技術水準的條件下，以最小成本為目標，找出完成訂單的供應鏈廠商指派與資源分配之網路管理。Ovacik and Weng[5]則運用資訊技術的功能，來管理半導體供應鏈上的訊息，使整體供應鏈的運作更為順

暢。作者並將半導體供應鏈管理的議題區分為訂單承諾、配銷計劃、生產計劃等三大階段，分別獨立運作以追求成本最低及顧客滿意水準最大化。

2. 建構晶圓針測廠生產規劃系統

(1) 粗略產能規劃分析模組

首先將產品依所屬的工作區及製程規格能力進行劃分，求算工作區中各工作站可用產能情形與各產品製程規格能力負荷需求，再利用鍾氏與黃氏[12]之製程規格能力負荷分配演算法，將具有製程規格能力限制之工作區中的各工作站配予適當之負荷量。

(2) 主生產排程規劃模組

a. 生產週期時間估算

承接粗略產能規劃分析模組負荷分配後的結果，將工作站依製程特性分別套用等候理論中的M/M/C非逐位優先等候模式或M/D/C非逐位優先等候模式，求算各等級訂單之工件在該工作站的等候時間。之後依照分配到該工作站加工的產品種類數，求算該工件在該工作站的平均設置時間，最後將該產品在各個工作站的等候時間、設置時間和加工時間都加總即可得到該產品之生產週期時間。

b. 投料規劃

把前階段算出的各產品平均等候時間，套入 little's law： $L=\lambda \cdot W$ ，便可求得系統中各等級各產品族之最適在製品量，並採用「固定在製品量法(CONWIP)」[6]進行投料規劃控制。

吾人將訂單交期減去所需的生產週期時間，即可得最晚可投料時點，再減去訂單實際到達時點即為該訂單的交期緊迫度值。將各訂單依交期緊迫度值排序，依序指派到該時點負荷值最小的機台加工。

c. 交期修正

將實際到臨時點晚於最晚可投料時點的訂單，依照該訂單實際到臨時點加上所估算之生產週期時間，再依產品等級乘以一寬放係數，即是修正後之交期。

3. 建構最終測試廠生產規劃系統

(1) 粗略產能規劃與生產週期時間估算模組

a. 粗略產能規劃

將可用產能扣除系統中已有在製品佔用的產能，即可得實際可接受訂單的產能。之後以負荷平準化原則，用線性規劃模式分配測試階段和預燒階段機群的產能給各產品。

b. 生產週期時間估算

承接粗略產能規劃的負荷分配結果，並分別套用等候理論中的M/D/C非逐位優先等候模式和M/D/C等候模式於測試機群和預燒機群，再分別依製程特性修正設置時間序列相關和批量單位造成的誤差，即可得各等級訂單之產品在該製程的生產週期時間。

(2) 交期指定模組與投料規劃模組

a. 交期指定模組

交期指定模組是用於計算產品的內部交期，也就是生管人員依現場狀況所估算出的訂單完工時間。本模組首先由訂單所需產品數量加上系統中已有的該產品數再除以單位時間該產品的產出量，即為完成該訂單之生產所需的粗估時間。而訂單的內部交期即為此粗估時間乘以寬放值後，再加上訂單到達時點。同理，工單的內部交期即為生產週期時間乘以寬放值後，再加上投料時點。

b. 投料規劃模組

投料規劃模組則是把前階段算出的各等級產品預估生產週期時間和到達率，套入 little's law： $L=\lambda \cdot W$ ，以求得系統中各等級產品之最適在製品量，並採用「固定在製品量法(CONWIP)」[6]進行投料規劃控制。

用各工單內部交期減去目前時點和剩餘生產時間，來求算出各工單交期緊迫度，用以決定投料順序。實際投料時，會依粗略產能規劃負荷分配的結果，將工單分派到指定的機群。在測試機群方面，吾人將工單分派到指定的測試機群中，扣除此工單所需產能後還保有最大剩餘產能的測試機群。並在該測試機群中，選擇在扣除此工單所需產能後還保有最大剩餘產能的測試機台上加工。至於預燒機台方面，只要工單分派給預定的預燒機群後，在該機群前的待加工工件數大於該等級產品最小可加工批量限制，同時該預燒機群預燒次數仍小於預定加工次數，即可進行作業。

4. 整合半導體產業生產供應鏈模式之構建

本模式是以晶圓製造與晶圓針測間多廠對多廠的互動關係為研究對象，藉由下列三個模組，設計一有效之訂單移轉機制。

(1) 移轉分派規劃模組

a. 產能估算階段

計算規劃時段內各廠中各針測工作區可提供各類製程規格能力之產能水準，以及可用產能總和等數值。

b. 製程規格能力負荷估算

計算規劃時段內各待針測晶圓所對應的製程規格能力之產能需求。

c. 產能分析階段

推估各個針測廠所能提供各類製程能力之產能水準，以及評斷針測階段是否有足夠的產能可以完成規劃時段內之針測作業。

d. 負荷分配階段

運用鍾氏與黃氏[12]所發展之製程規格能力負荷分配演算法來進行負荷分配，推估規劃時段內針測廠中各針測區內每一工作站之利用率水準，評判各廠之產能是否剩餘或是不足。再將此資訊提供給管理者以進一步進行產能分配之決策。

e. 產品指派求解階段

以 iLog OPL[2]為求解工具，依負荷分配階段所規劃各針測工作站應支援各產品族及其製程規格負荷量之數值，將各晶圓製造廠產出之待針測晶圓工單指派至有提供特定製程規格能力之針測廠生產。

(2) 績效評估模組

針對產品指派求解階段所求算之可行解中，逐一評估其各工作站之利用率及各產品之生產週期時間，以確認此可行解是否符合生產績效。最後由通過利用率及生產週期時間績效評估之可行解中，挑選搬運次數最少者為最佳解。

(3) 工單指派模組

透過前述之移轉分派規劃模組及績效評估模組，可獲得由哪一個晶圓製造廠運送哪一種產品及其數量到哪個針測廠進行針測作業之資訊。若同一規劃時段內，有某一晶圓製造廠所產出之同一產品被分配到二個以上晶圓針測廠之情況，吾人之作法為在符合前述各針測廠被規劃應加工

產品別及數量之前提下，將較高緊迫度之工單分散到不同之針測廠進行針測作業，直到所有產品別之工單完成指派作業。

四、結論與研究成果

本年度之主要工作為構建「晶圓針測廠與最終測試廠之生產規劃系統」及「整合半導體產業生產供應鏈模式之構建」。共計獲致以下成果：

1. 發展適用於晶圓針測廠的多等級訂單生產週期時間估算法。將範例透過模擬驗證，在不同的產品比例下，週期時間誤差僅在 $\pm 10\%$ 之間[13]。
2. 發展適用於最終測試廠的多等級訂單生產週期時間估算法。將範例經模擬驗證後，百分誤差僅在 $\pm 10\%$ 之間[10]。
3. 發展出晶圓針測廠訂單交期回覆機制，將範例透過模擬驗證，延遲率只約 5% [13]。
4. 發展出最終測試廠訂單交期回覆機制，將範例經模擬驗證後，範例之達交率均能達到 80% 以上[10]。
5. 發展出多晶圓製造廠對多晶圓針測廠間的最佳訂單移轉分派機制。由於係運用數學模式來求解，透過該分派機制，對各針測廠同一工作區之利用率平準化及產出目標之達成，具有相當不錯的成效[8]。此機制可沿用到晶圓針測-IC封裝、IC封裝-最終測試的連結。

五、計畫成果自評

1. 研究內容與原計畫相輔程度說明（如低於 50，請將不符處說明於後）

95

2. 本研究達成預期目標概要（請從報告中指出其最主要的項目，複選）

創新之發現 實驗原型或系統之建立

理論之推導或模式建立 人才培育

技術水準之提升 其他(請說明)

新技術在國內之再現 未獲具體成果(請說明)

3. 本研究成果之學術參考價值

極高 高 中 普通 低

請列示應送參考機構名稱

4. 本研究成果之應用推薦價值：

極高 高 中 普通 低

如可能，請建議送交那些單位或業者參考：

可立即推薦 尚需進一步研究 不宜
推薦

5. 本研究成果可申請專利項目之說明：

可 發明 新型 新式樣

不可，請說明：

因本計畫之研究方法，部分乃是結合模擬系統及業界目前所採用之經驗法則，整體而言並非首創理論。

6. 本研究成果發表之建議：

否：機密性 成果層次尚須再加強

是，且刊載何種刊目為宜？

本會 Proceedings 季刊 本會科學發展月刊

可發表於其他國內外期刊

7. 綜評（請就本研究之核定經費額度與報告之結果、成效、主要發現及其他有關價值等作一綜合評估）

本計畫之執行成效良好，可應用於實務界，主要成效請見本精簡報告書之“結論”部分。

對本研究成果報告自評等第：極佳 佳 中 可 劣

Manufacturing Technology Symposium, pp. 47-50, 1995.

[6] Spearman, M. L., Woodruff, D. L., and Hopp, W. J., “CONWIP: A Pull Alternative to Kanban,” *International Journal of Production Research*, Vol. 28, No.5, pp.879-894, 1990.

[7] Vig, M. M., and Dooley, K. J., “Dynamic Rules for Due-date Assignment,” *International Journal of Production Research*, Vol. 29, No. 7, pp.1361-1377, 1991.

[8] 李瓊瑛，「整合晶圓製造與針測流程之生產規劃系統建構」，國立交通大學工業工程與管理研究所，碩士論文，2003。（指導學生之畢業論文）

[9] 徐豐祺，「半導體產業供應鏈網路資源分配模式之研究」，國立政治大學統計學系，碩士論文，統計學系，1999

六、參考文獻

[1] Chung, S. H. and Huang, H. W., “The Block-Based Cycle Time Estimation Algorithm for Wafer Fabrication Factories,” *International Journal of Industrial Engineering*, Vol. 6, No.4, 307-316,1999.

[2] ILOG LTD., “ILOG Studio 3.0 User’s Manual,” ILOG LTD., 2000.

[3] Lee, Y. H., “Supply Chain Model for the Semiconductor Industry of Global Market,” *Journal of Systems Integration*, No. 10, pp. 189-206, 2001.

[4] Lou, S. X. C., and Kager, P. W., “A Robust Production Control Policy for VLSI Wafer Fabrication,” *IEEE Transactions on Semiconductor Manufacturing*, Vol. 2, No. 4, pp. 159-164, 1989.

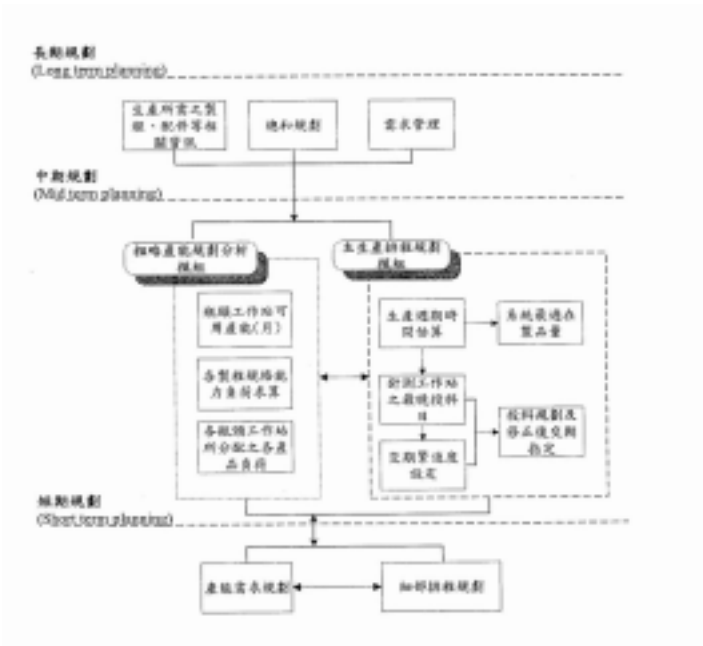
[5] Ovacik, I. M., and Weng, W., “A Framework for Supply Chain Management in Semiconductor Manufacturing Industry,” *Proceedings of IEEE/CPMT Int’l Electronics*

[10] 黃信榮，「記憶體 IC 最終測試廠主生產規劃系統之構建」，國立交通大學工業工程與管理研究所，碩士論文，2003。（指導學生之畢業論文）

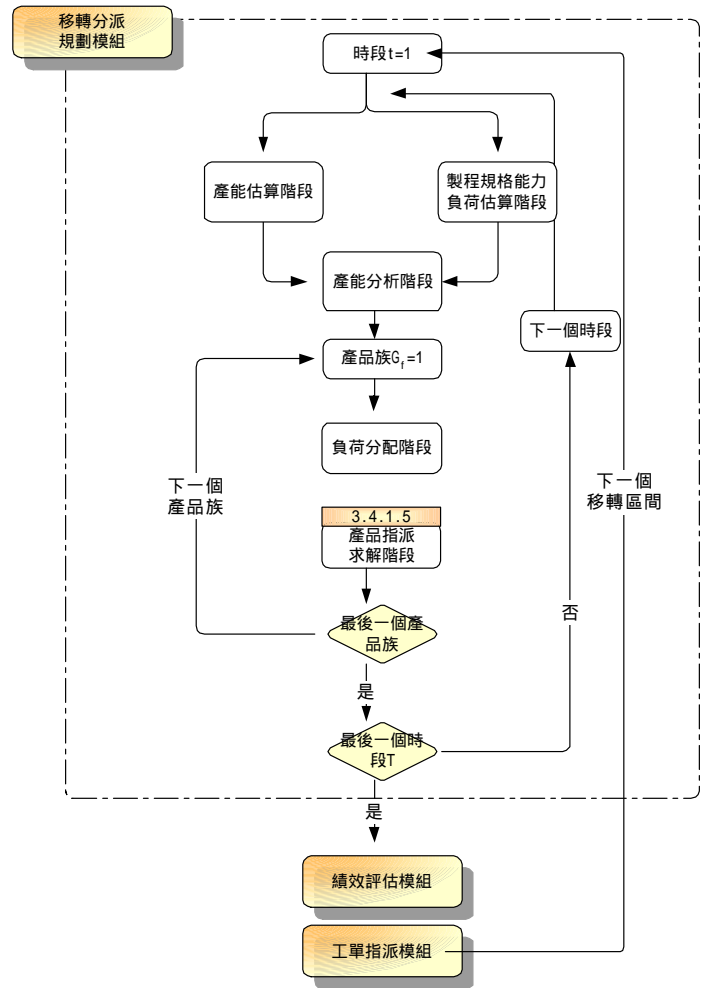
[11] 鄭照明，「晶圓製造廠交期指定模式之構建」，國立交通大學工業工程與管理研究所，碩士論文，1995。

[12] 鍾淑馨，黃宏文，「具製程規格能力限制之晶圓製造廠負荷分配演算法」，*Journal of the Chinese Institute of Industrial Engineers* , Vol. 18 , No. 4 , pp. 82-96 , 2001.

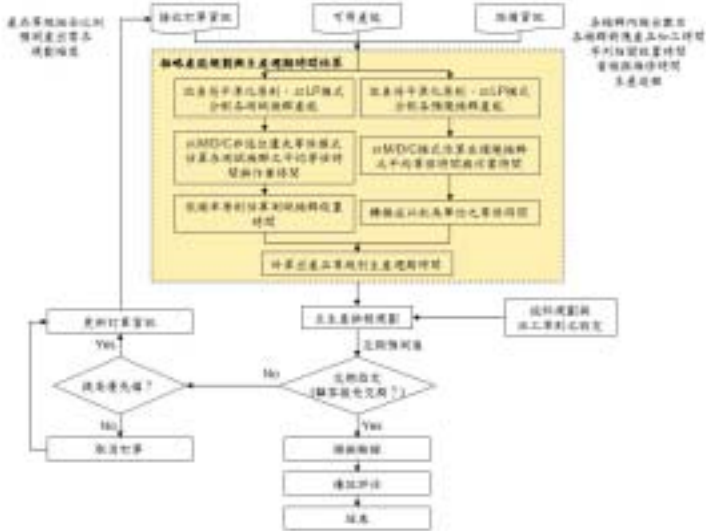
[13] 羅湘君，「晶圓廠針測區多工單等級生產規劃系統之設計」，國立交通大學工業工程與管理研究所，碩士論文，2002。（指導學生之畢業論文）



圖一 晶圓針測廠生產規劃系統架構圖



圖三 晶圓製造與針測供應鏈模式架構圖



圖二 最終測試廠生產規劃系統架構圖

