

行政院國家科學委員會專題研究計畫 成果報告

子計畫二：高介電薄膜型微波通訊被動元件之研製(3/3)

計畫類別：整合型計畫

計畫編號：NSC91-2219-E-009-028-

執行期間：91年08月01日至92年07月31日

執行單位：國立交通大學材料科學與工程學系

計畫主持人：林鵬

報告類型：完整報告

處理方式：本計畫可公開查詢

中 華 民 國 93 年 1 月 15 日

薄膜型微波通訊被動元件之設計與製作

高介電薄膜型微波通訊被動元件之研製

High dielectric thin film microwave communication devices

計畫編號：NSC 91-2213-E-009-13

執行期限：89 年 8 月 01 日至 92 年 7 月 31 日

主持人：林鵬 執行單位：交通大學材料所

一. 摘要

本計畫為期三年，為總計畫「薄膜型微波通訊被動元件之設計與製作」中的第二子計畫「高介電薄膜型微波通訊被動元件之研製」。第一子計畫由交通大學電信系張志揚教授負責薄膜型微波通訊被動元件之設計及元件性能量測，本子計畫負責設計元件之實際製作與研究，將報告此計畫三年之研究成果。計畫初期，以射頻濺鍍法在氧化鋁基板上製作高介電薄膜型微波通訊被動元件，及研究電極與介質界面間的性質，並探討在高頻下的介電性質；計畫中期，開發以使用不同介電特性之介電層來製作薄膜型微波通訊被動元件之技術，包含製作濾波器以及耦合器，並探討在高頻下的介電性質，作為製作薄膜型微波通訊元件的研究；計畫後期，開發並製作以不同介電常數薄膜之微波被動元件，其實際量測結果與第一子計畫設計模擬之結果作比較。

本實驗成功開發薄膜微波被動元件之製程技術，使用不同介電特性之介電薄膜，製作出第一子計畫所設計之薄膜式濾波器及薄膜式耦合器。其中濾波器元件(a, b, c 三組)，使用高介電薄膜 $(Ta_2O_5)_{1-x}(TiO_2)_x$ 製作，以磁控射頻濺鍍法製作，完成 a, b 兩組。量測結果，a 組濾波器的 return loss 為 7.1dB，transmission loss 為 10.8dB，共振頻率為 1.2375GHz。b 組濾波器的 return loss 為 8.2dB，transmission loss 為 6.7dB，共振頻率為 1.1886GHz(原設計的共振頻率為 0.95GHz)

而耦合器及兩組濾波器(d, e)之介電層是利用商用高分子型之低介電材料 Polyimide 以 Spin-Coating 的方法製作，量測結果耦合器之 10dB return loss 之頻寬為 1.1GHz 到 3.1GHz，d 組濾波器的 return loss 為 12.9dB，transmission loss 為 3.86dB，共振頻率為 0.87GHz，e 組濾波器的 return loss 為 11dB，transmission loss 為 7.11dB，共振頻率 0.85GHz，0.831GHz。

二. 前言

近年來，無限通訊產業蓬勃發展，隨著行動電話需求量增加，高頻微波元件的需求激增。因應個人使用必須小型化的需求，在電路製作方面必須將各種元件先行縮小。

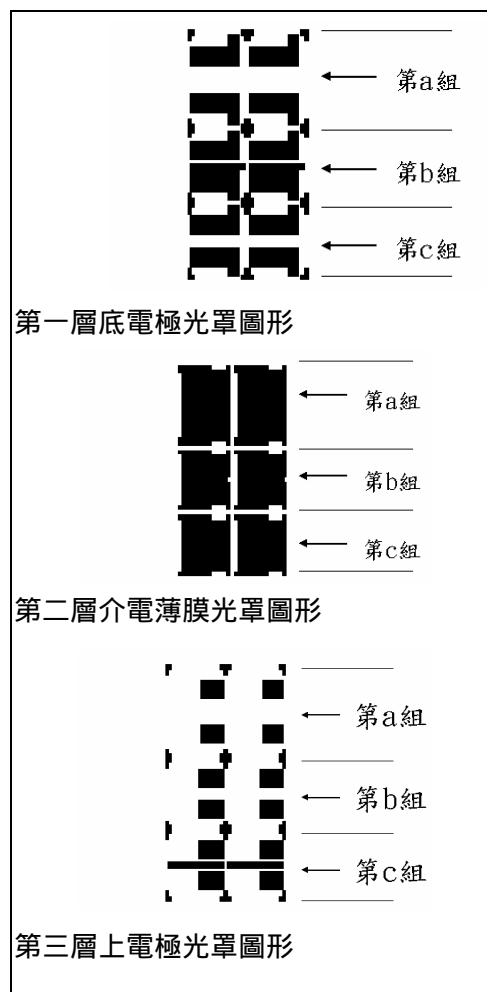
以濾波器為例，製作多朝向以 LTCC

(Low-Temperature Co-fire Ceramic)之製程發展方向為主，但目前 LTCC 製程上有其困難性。其製程中因燒結所產生之收縮及反應往往使得電路產生損失或

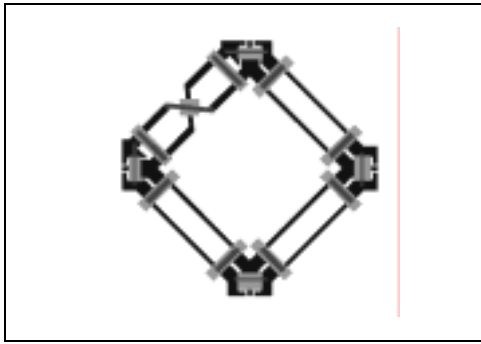
短路，使得產品之良率較差且製程不易控制，若微波通訊元件以薄膜製程來製作的話，對於品質，尺寸控制皆較為精準。故第一及第二子計畫計畫擬使用薄膜來製作其元件。本篇報告中將以射頻濺鍍法製作之 $(Ta_2O_5)_{1-x}(TiO_2)_x$ 高介電薄膜及高分子 Polyimide 之低介電薄膜製作出微波薄膜式被動元件，包括濾波器及耦合器，並分別量測其高頻下之特性。

三. 實驗方法

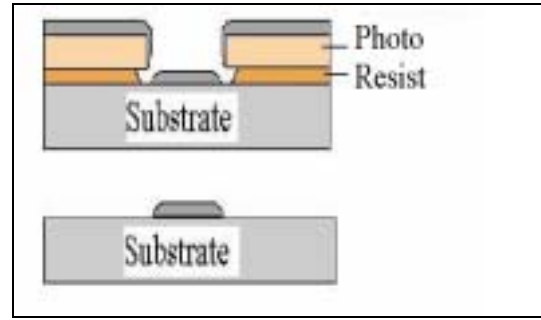
圖一、圖二及圖三所示為第一子計畫設計之五組薄膜型濾波器及一組耦合器之 Layout，本計畫依此設計開發相關之製程，完成製作。



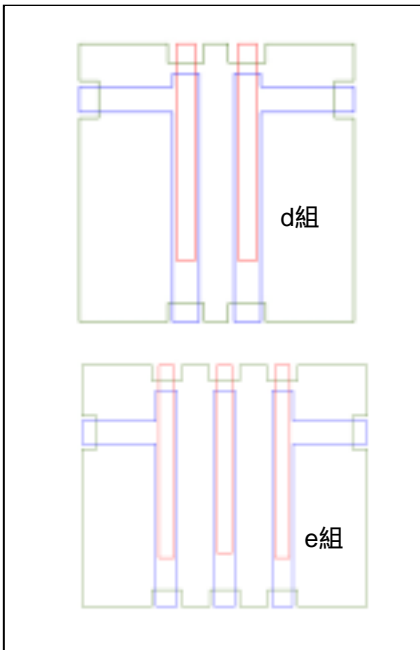
圖一 濾波器(a, b, c 三組)光罩圖型



圖二 耦合器結構光罩圖形



圖四 undercutting 示意圖



圖三 濾波器(d, e 二組)光罩圖形

A. 濾波器(a, b, c 三組)之製作

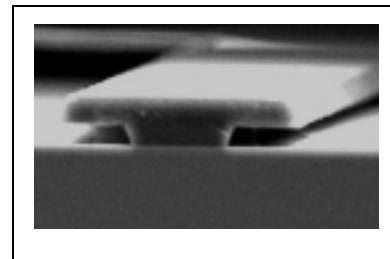
濾波器之製作，乃以氧化鋁(Al_2O_3)為基材，以微影製程技術，在國家奈米元件實驗室之黃光室裡進行製作 pattern，以改良式之 lift-off 技術製作出 undercutting 之光阻圖形，改善製作出的金屬圖形，避免底電極金屬尖端穿刺過介電層，與上電極接觸造成短路，其示意圖如圖四所示。

氧化鋁基材首先塗上一層 HMDS 讓厚膜光阻可以附著在基板上，再以 spin coating 的方式鍍上兩層光阻，分別為 LOR50B 及 AZP4620，經過軟烤後曝光、顯影等步驟，最後在 D. I. Water 中定影即完成光阻 pattern 的製作，圖四為製作出光阻的截面圖，由圖中可發現已有 undercutting 出現。底電極、介電薄膜和上電極皆用此方式來完成其 pattern 製作。

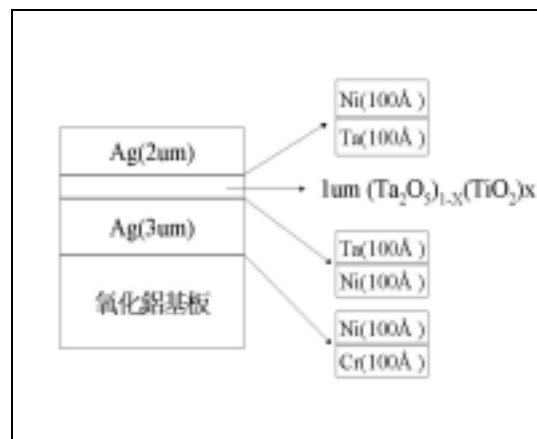
1. 底電極製備：以熱蒸鍍法鍍上底電極材料 Ag，因為考慮在氧化鋁基板上附著力的問題，所以先在氧化鋁基板上以熱蒸鍍法鍍上 Cr Ni，形成一 Cr/Ni/Ag 的底電極。並且考慮電極材料 Ag 與介電層間的 adhesion，所以在 Ag 上方鍍上 Ni/Ta，即完成形成結構為 Cr/Ni/Ag/Ni/Ta 之複合式底電極。
2. 介電薄膜製備：以濺鍍法鍍上一層約 1um 的 $(\text{Ta}_2\text{O}_5)_{1-x}(\text{TiO}_2)_x$ 的介電薄膜。
3. 上電極製備：以熱蒸鍍法鍍上結構為 Ta/Ni/Ag 上電極。

即完成總結構為

$\text{Al}_2\text{O}_3/\text{Cr}/\text{Ni}/\text{Ag}/\text{Ni}/\text{Ta}/(\text{Ta}_2\text{O}_5)_{1-x}(\text{TiO}_2)_x/\text{Ta}/\text{Ni}/\text{Ag}$ 之濾波器之製作。(圖六)



圖五 undercutting 光阻圖型



圖六 濾波器結構剖面圖

B. 耦合器與濾波器(d, e 二組)之製作

耦合器的光罩圖型如圖二所示，濾波器(d, e 二組)的光罩圖形如圖三。氧化鋁基材首先塗上一層 HMDS，再以 spin coating 的方式鍍上兩層光阻，分別為 LOR 50B 及 AZ 5214E，經過軟烤後曝光、顯影

等步驟,最後在 D. I. Water 中定影即完成光阻 pattern 的製作。底電極、介電薄膜和上電極皆用此方式來完成其 pattern 製作。

1. 底電極製備:與濾波器(a, b, c 三組)底電極相同但因為 Ag 與高分子型介電層附著性良好,所以不須鍍 Ni 及 Ta,底電極結構為 Cr/Ni/Ag。
2. 介電薄膜製備:使用 spin coating 鍍上兩層約 1um 厚的 Polyimide 薄膜,再放入氮氣氛下之爐管中 400°C 兩個小時,進行 Curing。
3. 上電極製備:以熱蒸鍍法鍍上 Cr/Ni/Ag 之上電極總結構為 Al₂O₃/Cr/Ni/Ag/PI2556/Cr/Ni/Ag。

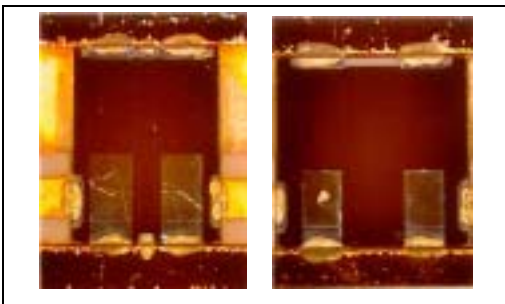
四. 結果與討論

A.

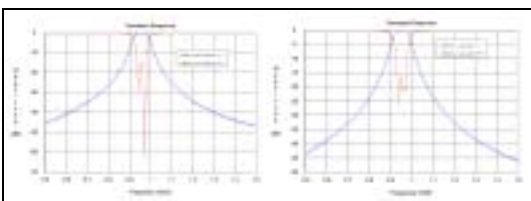
本實驗成功地利用兩層光阻形成改良式之光阻之 undercutting 之圖形,以 lift-off 剝離光阻之製程達到底電極、介電層及上電極之 pattern 之製作。並在底電極及上電極的部分,以多層金屬層結構形成之底電極,改善底電極與氧化鋁基材、底電極與介電層、介電層與上電極之 adhesion 之問題。

B.

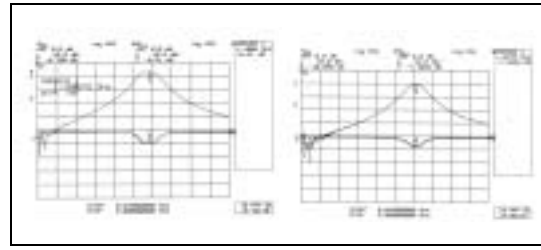
高頻量測由第一子計畫張志揚教授執行。圖七、圖八及圖九分別為 b 組、a 組濾波器之實際製作外觀圖、理論模擬結果圖及實際量測結果圖。其中, b 組濾波器之 return loss 為 8.2dB, transmission loss 為 6.7dB, 共振頻率為 1.1886GHz 比設計之 0.95GHz 稍大, a 組濾波器之 return loss 為 7.1dB, transmission loss 為 10.8dB, 共振頻率為 1.2375GHz, 比設計之 0.95GHz 稍大。研判為實際製作之介電薄膜,其介電常數與設計有所差距;再者,介電薄膜厚度與所設計的 1um 有些許的偏差。



圖七 b 組、a 組濾波器的實際製作外觀圖



圖八 b 組、a 組濾波器的理論模擬結果圖



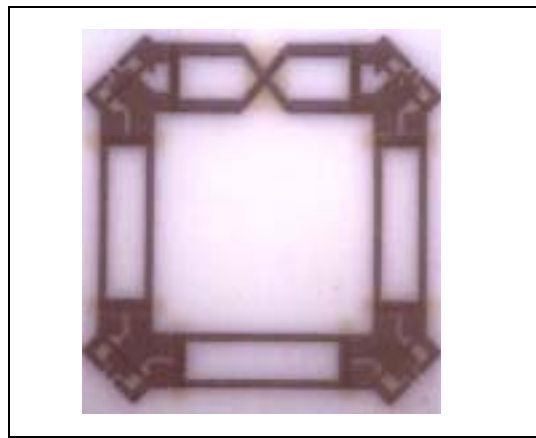
圖九 b 組、a 組濾波器的理論模擬結果圖

C.

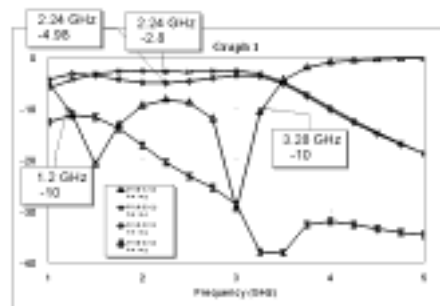
圖十、圖十一及圖二十分別為薄膜式耦合器之實際製作之外觀圖、理論模擬圖及實際量測結果圖。量測結果耦合器之 10dB return loss 之頻寬為 1.1GHz 到 3.1GHz, 與模擬之 1.2GHz 到 3.28GHz 結果接近。同時由圖可看出理論模擬 S 參數之特性與實際量測之 S 參數之結果幾乎一致。

D.

圖十三、圖十四及圖十五分別為薄膜式濾波器之實際製作之外觀圖、理論模擬圖及實際量測結果圖。量測結果 d 組濾波器的 return loss 為 12.9dB, transmission loss 為 3.86dB, 共振頻率為 0.87GHz, e 組濾波器的 return loss 為 11dB, transmission loss 為 7.11dB, 共振頻率 0.85GHz, 0.831GHz。



圖十耦合器製作實際外觀圖



圖十一耦合器理論模擬圖

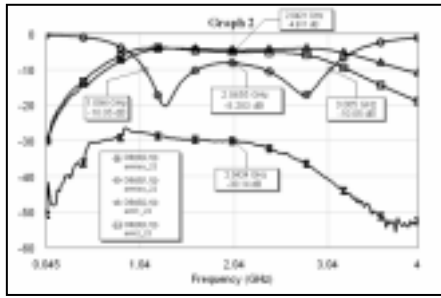
並且朝向精準控制薄膜的組成與厚度為目標。

五. 結論

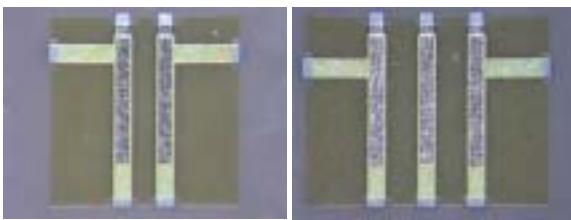
由理論模擬與實際製作之結果發現，以薄膜為結構的濾波器及耦合器確實能達到小型化的優點，並成功製作出薄膜式的微波被動元件，若能使用更高介電常數材料的薄膜來設計，將能使元件的尺寸更為縮小。在實際應用上，可以選擇不同之介電常數之薄膜以迎合理論設計之所需，克服實際製作上之困難。

六. 參考文獻:

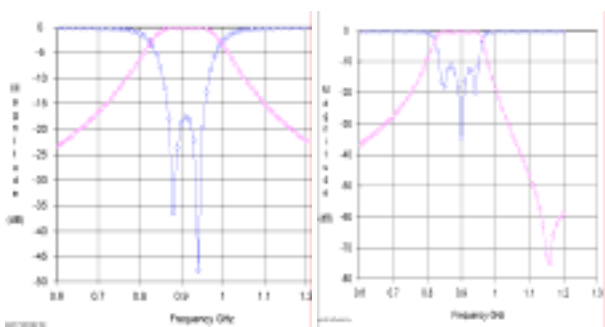
- [1] H. Shinriki, T. Kisu et. al., *IEEE Transactions on Electron Devices.*, 37(1990)1939
- [2] C. Hashimoto, H. Okikawa et. al., *IEEE Transactions on Electron Devices.*, 36(1989)14
- [3] R. Cava, W. Peck Jr., J. Krajewski, *Nature*, 377(1995)215
- [4] J.-Y. Gan, Y. C. Chang, and T. B. Wu, *Applied Phys. Lett.* 72(3), 19 January 1998
- [5] V. Mikhelashvili, G. Eisenstein *Microelectronic Reliability* 40 (2000) 657-658
- [6] A. Cappellani, J.L. Keddie, N.P. Barradas, S.M. Jackson *Solid-State Electronics* 43 (1999) 1095-1099
- [7] Y. Jiang, R. Guo, and A. S. Bhalla *Journal of Applied Physics* V.87 Nov 8688-8694



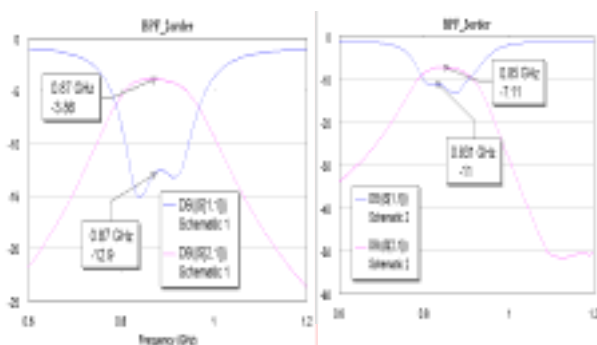
圖十二 耦合器實際量測結果圖



圖十三 濾波器(d, e 二組)製作實際外觀圖



圖十四 濾波器(d, e 二組)理論模擬圖



圖十五 濾波器(d, e 二組)實際量測結果圖

E.

本實驗中，在製作濾波器(a, b, c 三組)時，唯一缺點為使用濺鍍法製作 $(\text{Ta}_2\text{O}_5)_{1-x}(\text{TiO}_2)_x$ 高介電薄膜時成長速率較慢，故用於製作 1 μm 的介電薄膜較為費時。對於耦合器與濾波器(d, e 二組)之介電層製作，由於是使用 Spin Coating 所以並沒此方面的問題。未來研究以 sol-gel 方法或其它方法製備高介電薄膜，