

行政院國家科學委員會補助專題研究計畫成果報告

※※※※※※※※※※※※※※※※※※※※※※※※※※※※※※

※ 單晶片無線多媒體資訊家電之設計與製作(II) ※

※ (總計畫) ※

※ A Design and Implementation of a SoC for ※

※ Wireless Multimedia Information Appliance (II) ※

※※※※※※※※※※※※※※※※※※※※※※※※※※※※※※

計畫類別：個別型計畫 整合型計畫

計畫編號：NSC 90-2218-E-009-010

執行期間：90年8月1日至91年7月31日

計畫主持人：張瑞川

國立交通大學資訊科學學系

共同主持人：李鎮宜

國立交通大學電子工程學系

溫壞岸

國立交通大學電子工程學系

蔣迪豪

國立交通大學電子工程學系

陳伯寧

國立交通大學電信工程學系

計畫參與人員：楊晏昇

計畫專任助理

本成果報告包括以下應繳交之附件：

赴國外出差或研習心得報告一份

計畫執行進度報告一份

行政院國家科學委員會專題研究計畫成果報告

單晶片無線多媒體資訊家電之設計與製作(II)-總計畫

A Design and Implementation of a SoC for Wireless Multimedia Information Appliance (II)

計畫編號：90-2218-E-009-010

執行期限：90年8月1日至91年7月31日

計畫主持人：張瑞川

國立交通大學資訊科學學系

共同主持人：李鎮宜、溫瓊岸、蔣迪豪

國立交通大學電子工程學系

系

陳伯寧

國立交通大學電信工程學系

計畫參與人員：楊晏昇

計畫專任助理

一、中文摘要

隨著後 PC 時代的來臨，3C 的整合是未來發展的潮流。在本整合計畫中，我們將發展具備高速無線通訊存取能力的多媒體系統單晶片。首先，為了支援無所不在的資訊存取，我們將無線網路整合於系統晶片上，並將傳輸速度由目前的 2Mbps 提升到 11Mbps 以因應使用者對頻寬的需求。同時，在不久的將來，我們可以預見無線網路的承載內容將不只是語音資料而已，它也將包含多媒體資訊。因此，我們也將發展具容錯能力的 MPEG-4 視訊編解碼系統。最後，我們研究及實作以唯讀記憶體為基礎的 Linux 核心，並將重組 Linux

合與測試。

關鍵詞：Systems on Chip、嵌入式系統、MPEG-4、無線網路

Abstract

With the coming of post-PC age, the integration of 3C (Computer, Communication, and Consumer Electronics) is the trend of future. The goal of this integrated project is to develop a multimedia SoC with high-speed wireless communication access ability. At first, in order to support ubiquitous information access, wireless access ability is integrated

construct the flow of SoC design, verification, and test. In addition, we are responsible for integrating the IP developed by the sub-projects, and performing system integration.

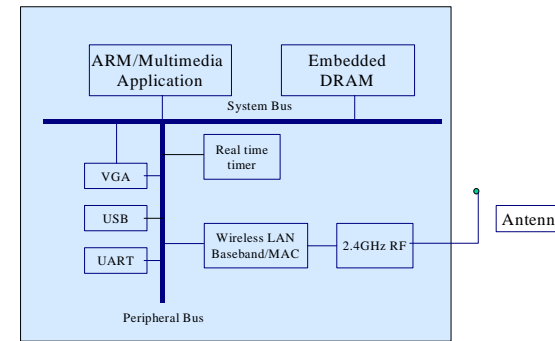
During the first year of the project, we have built up the testing and experimental environment, as well as the design and verification flows needed by the sub-projects. In this year (i.e. the 2nd year), we constructed an integrated SoC design and verification flow. In addition, we also integrated the IP developed by the sub-projects during the last year and perform testing.

Keywords: Systems on Chip, embedded system, MPEG-4, wireless

二、計畫緣由與目的

3C 整合是未來發展的趨勢其相關研究及產業發展有別於半導體及資訊產業兩者，對於跨研究領域系統整合有高度的要求。有鑑於此，本研究群擬定此計畫，利用交通大學具備之電子、電信與資訊等領域的研究基礎，期能從事 3C 整合技術之研究。

本研究計畫之目標在於研究與設計具無線接取(Wireless Access)能力的單晶片多媒體資訊家電。目前國內產業界設計資訊家電，其主要的考量仍是以 PC 架構為主。我們認為未來資訊家電的發展將會結合本研究群



圖一 單晶片 Wireless Multimedia Information Appliance 系統架構

本計畫包含下列各計畫：

(1) 總計畫

負責整合各子計畫研發之 IP，系統測試與軟體/硬體共同設計，程式實作與系統整合。

(2) 子計畫一：Embedded Linux for SoC 之實作

此計畫的目標為將目前日漸受到重視的 Linux 作業系統重新模組化，以利 SoC 環境下使用。此外也將加強嵌入式系統軟體與晶片設計共同發展(co-design)和測試除錯功能，以適應 SoC 發展所需。

(3) 子計畫二：高速無線數據存取控制與基頻收發積體電路模組整合設

頻前級 (RF front end) 電路模組設計。整合模擬技術開發部分包括系統鏈結分析、射頻/基頻整合設計及軟體整合模擬；系統架構設計部分則藉由整合模擬訂定系統架構，如調變方式、模組劃分及介面規格訂定；射頻前級電路設計包括架構設計及模組設計。

(5)子計畫四：MPEG-4 在無線通訊下抗錯視訊編解碼系統之設計與製作

此計畫的主要目標為設計一個強韌而抗錯的 MPEG-4 視訊編碼系統。MPEG-4 視訊編解碼系統將建立於 Linux 作業平台以及 SoC 環境上。

三、計畫成果

在計畫的第一年度，我們已經建立了 SoC 測試實驗設備及各子計劃所需設計與驗證工作流程。

在這一年度（第二年），我們致力於建立 SoC 整體設計與驗證流程與工具。我們以 Behavior level 的 CPU Instruction Set Simulator 配合 RTL level 的 Simulation Tools 共同進行軟/硬體系統驗證。除此之外，我們也利用各子計劃在第一年發展出的成果進行 board-level 的整合與測試。整合測試最重要的一項工作就是元件間的溝通。由於子計畫二所發展出來的無線數據

部分已經經過整合及測試，證明可以正確無誤的收送資料。接下來基頻收發積體電路模組也會與無線數據存取控制模組和軟體一起做整合測試。預計這一計畫年度結束前（七月底）會完成此整合測試。

在計畫的第三年度，我們將整合各子計劃的 IP 與系統軟體(Embedded Linux + MPEG4 Encoder/Decoder) 來進行整體的 SoC 設計流程。然後做系統電路合成，physical design 和利用 CIC 所提供的晶片製作服務實際 tape out SoC 晶片。最後將製作系統電路板以進行軟/硬體 SoC 層次的驗證與整合。

四、參考文獻

1. *The 1997 National Technology Roadmap for Semiconductors*, Semiconductor Industry Assoc., San Jose, Calif., 1997.
2. T. W. Albrecht, Johann Notbauer, and S. Rohringer, "HW/SW CoVerification Performance Estimation & Benchmark for a 24 Embedded RISC Core Design," *Proc. ACM Conf. Design Automation*, 1998, pp. 808-811.
3. A. Balboni, W. Fornaciari, and D. Sciuto, "Co-synthesis and Co-simulation of Control-dominated Embedded Systems," *Design Automation for Embedded System*, JUL 1996.
4. C. Berthet, G. Mas, F. Pogodalla, & STMicroelectronics, "Functional Verification Methodology of Chameleon Processor," *33rd DAC*, 1996.
5. P. Chou, R. Ortega, K. Partridge, and G.

- 574-579.
9. M. Genoe, "Requirements Capturing and Specification of System-on-Chip," *MEDEA/ESPRIT conference on HW/SW codesign*, 1998.
 10. S. P. Harbison, "System-Level Hardware/Software Trade-offs," *Proc. ACM/IEEE Conf. Design Automation*, 1999, pp. 258–259.
 11. A. A. Jerraya, J. M. Daveau, and G. Marchioro, "Hardware/software Codesign of an ATM Network Interface Card: a Case Study," *CODES/CASHE'99*.
 12. D. Kirovski and M. Potkonjak, "Engineering Change: Methodology and Applications to Behavioral and System Synthesis," *Proc. ACM/IEEE Conf. Design Automation*, 1999, pp. 604–609.
 13. J. Monaco, D. Holloway, and R. Raina, "Functional Verification Methodology for the PowerPC 604 Microprocessor," *3rd DAC*, 1996.
 14. P. Paulin, "A Flexible Hardware/Software Development Environment and its Application to Consumer Multimedia Products Design," *CODES/CASHE'98*.
 15. G.. A. Sai-Halasz, "Performance Trends in High-Performance Processors," *Proc, IEEE*, Jan. 1995, pp. 20-36.
 16. D. Stepner, N. Rajan, and D. Hui, "Embedded Application Design Using a Real-Time OS," *Proc. ACM/IEEE Conf. Design Automation*, 1999, pp. 151–156.
 17. P. Sudame and B.R. Badrinath, "On Providing Support for Protocol Adaptation in Wireless Networks," to be published in *ACM Baltzer Journal Mobile Networks and Applications (MONET) special issue on Wireless Internet and Intranet Access*.
 18. D. Sylvester and K. Keutzer, "Getting to the Bottom of Deep Submicron II: A Global Wiring Paradigm," *Proc. Int'l Symp. Physical Design*, ACM Press, New York, 1999, pp.193-200.
 19. S. Tsasakou, C. Dre, H. Kharantanasis, and A.