

超高真空化學氣相沉積低溫新穎複晶矽薄膜電晶體之 製作與可靠度的研究—總計劃

The fabrication and reliability of low temperature novel UHVCVD poly-Si TFTs

計劃編號: NSC89-2218-E009-087

執行期間: 89/08/01~90/07/31

計劃主持人: 交通大學電子研究所 張俊彥教授

一. 中文摘要

關鍵字: 超高真空化學汽相沉積、複晶矽、薄膜電晶體

本整合型計畫主要是研究超高真空化學汽相沉積之低溫複晶矽特性及薄膜電晶體之製作, 共分成四個子計劃。

子計劃一建立超高真空化學汽相沉積複晶矽的資料庫, 我們發現在 550 °C 時即可沉積複晶矽, 沉積溫度較一般以低壓化學汽相沉積沉積(LPCVD)低(約需 600 °C)。在厚度控制及均勻度方面, 超高真空化學汽相沉積所沉積之薄膜亦較好。子計劃二我們以爐管退火、準分子雷射退火等方式對超高真空化學汽相沉積所沉積之薄膜進行退火, 結果發現經退火處理後之薄膜結晶性提高, 且晶粒大小分佈均勻。子計劃三現階段完成製作低溫複晶矽薄膜電晶體所需的關鍵技術—低溫開極氧化層, 我們分別以電漿輔助化學汽相沉積系統(PECVD)和電子迴旋共振系統(ECR)沉積低溫複晶矽, 研究氣體流量、壓力及沉積溫度對氧化層特性的影響。子計劃四中我們以 N₂、N₂O 和 NH₃ 氣體對電晶體做鈍化處理, 發現經鈍化處理後電晶體特性明顯改善, 且不同氣體改善的效果不同。

Abstract

Keyword: UHV/CVD, poly-Si TFTs

This plan study mainly on the fabrication

and characterization of UHV/CVD deposited poly-Si TFTs. It includes four parts as followed:

The first part focuses on establishing the data base of UHV/CVD deposited poly-Si. We find that the poly-Si film can be deposited at 550 °C, which is lower than the deposition temperature of traditional LPCVD (about 600 °C). The UHV/CVD deposited film also has better quality. In the second part, we use furnace annealing and eximer laser annealing to recrystallize our as-deposited UHV/CVD poly-Si film. We find that the crystallinity is improved and uniform grain structure is obtained. In the third part, we have developed the key process required to fabricate low-temperature UHVCVD poly-Si TFTs low-temperature gate oxide. Both PECVD deposited and ECR deposited oxides are studied, including the influences of gas flow rate, pressure, and deposition temperature on the characteristics of gate oxide. In the fourth part, N₂, N₂O, and NH₃ are adopted as the gas sources for plasma treatment. We find the characteristics of plasma-passivated UHVCVD poly-Si are improved significantly. Besides, effects of different gas sources are different.

二. 計劃緣由與目的

近年來複晶矽薄膜電晶體愈來愈受到重視, 尤其在主動矩陣式液晶顯示器(AMLCD)上的應用更是不可限量, 由於液晶顯示器使

用的基板是玻璃，其所能承受的溫度不可超過 600 度[1]，因此複晶矽的沉積溫度必須低於 600 度，但是通常而言，較低的沉積溫度代表較差的複晶特性，如何降低沉積溫度而仍保有高品質複晶矽一直是個界努力研究的課題。UHV/CVD 複晶矽薄膜電晶體吸引人的地方在於其載子遷移率較高、均勻度好、導通電流較大，因此可縮小電晶體面積，進而提高液晶顯示器的透光率。此外複晶矽也可做成驅動電路，如此液晶顯示器和週邊電路可整合在一起，可簡化製程複雜度並降低生產成本及可靠度[2]。我們也將已不同的退火處理方式對 UHV/CVD 製作之複晶矽薄膜進行退火處理，探討退火複晶矽薄膜電晶體的電性與可靠度。

複晶矽薄膜電晶體的閘極介電層是二氧化矽，為了配合液晶顯示器應用，二氧化矽必須低溫 (<600 度) 成長，如何降低製程溫度而仍保有良好特性是製作低溫複晶矽薄膜電晶體一個重要課題。在本計畫中我們擬利用國家毫微米實驗室現有 ECR 和 PECVD 等機台來長高品質低溫閘極氧化矽，找出最佳製程條件並比較兩種機台之優缺點。

漏電流太大是複晶矽薄膜電晶體最大的致命傷。實際顯示器上應用要求每片圖素 (pixel) 的漏電必須小於 1pA[3]。本計畫我們提出了低-高-低能隙結構薄膜電晶體來降低漏電流，並有一實施例證明此結構之優越性及可行性[4]。複晶矽薄膜電晶體另外一個重大問題是可靠度，尤其是鈍化處理過的複晶矽薄膜電晶體，本計畫中，我們將利用各種氣體源作鈍化處理，也將作 DC 及 AC 的高電壓/高電流 stress，比較何種鈍化方式、鈍化氣體及何種閘極介電層之可靠度較好。

三. 結論與討論

子計劃一

1. 圖 1.1 是 UHV/CVD 複晶矽薄膜電晶體的 I_D-V_D 曲線，虛線表示複晶矽薄膜是由傳統 SPC(Solid Phase Crystallization) 再結晶而成，實線則表示通道由準分子

雷射再結晶而成。我們可以明顯看到以雷射再結晶的元件特性較佳，這是因為雷射再結晶的複晶矽晶粒較大，有效缺陷密度較小，所以元件的遷移率相對較高。但我們也觀察到，雷射再結晶 UHV/CVD 薄膜的元件其 kink effect 較明顯、短通道效應較嚴重，這和製知 kink effect 會因缺陷密度降低而被抑制的現象相抵觸，這可能是因為雷射再結晶的條件沒有調到最佳化，使通道底部的晶粒較通道頂端要小，而浮動基板效應 (Floating Body Effect) 會因為通道底部的缺陷密度增大而變嚴重，從而增強了 kink effect。不過這部分的推論有待更完善的驗證。

2. 圖 1.2 是比較經過不同活化方式的元件的 I_D-V_D 特性，我們發現如果元件使用雷射活化的方式製作汲極源極時，其導通電流和用傳統低壓爐管 600 度 24 小時活化的電流差不多，但是很明顯的其 kink effect 比較嚴重。圖 1.3 則是比較經過不同活化方式元件的 I_D-V_G 曲線，發現用雷射活化的元件其漏電流明顯的增加，而且隨著閘極電壓的增大而變大。由於漏電是由汲極端的電場大小和缺陷密度所影響，所以我們推論用雷射活化會使汲極端和通道間的介面缺陷變多，從而使得漏電變大而且衝擊離子化效應增強，kink effect 變嚴重。

圖 1.4 是雷射活化元件的 TEM 照片，可以發現在汲極端和通道之間確出現了晶粒結構較小較亂的區域，這表示當元件在經過雷射活化的製程時，因為通道被閘極覆蓋而不受雷射影響，汲極源極則被雷射的高能量融化重新結晶，在源極/通道的介面處因為溫度低的通道形同晶種，晶粒會由通道向汲極/源極方向成長，這和雷射再結晶時晶粒由融溶層底部向上成長的方向不同；再加上介面也會接收到部分散射的雷射能量，出現融化不完全的情形，這使得介面處會出現結構紛亂小晶粒的區域，而使漏電變大、kink effect 變

嚴重。

子計劃二

圖 2.1 所顯示 LPCVD 非晶矽薄膜及 UHVCVD 複晶矽薄膜的反射率(包含雷射退火前與雷射退火後)。由圖中可以看出 UHVCVD 的複晶矽薄膜多出兩根峰值訊號，其峰值位置分別在 $\sim 370\text{nm}$ 及 $\sim 260\text{nm}$ 處。這兩個峰值代表著結晶矽的非直接過渡(indirect transition)及直接過渡(direct transition)兩根峰值。這兩根峰值的出現可以用來區別複晶矽與非晶矽薄膜。不同能量密度雷射退火後的 UHVCVD 複晶矽薄膜，其結晶結構以及粗糙度變化情形如圖 2.2 所示，複晶矽薄膜經不同能量密度雷射退火後，Si (111)峰值強度也隨之改變。發現 Si (111)峰值強度變化趨勢與粗糙度變化趨勢相同。但這變化趨勢卻與非晶矽晶不同雷射能量退火的變化趨勢不同。

圖 2.3 為複晶矽分別在退火前及經能量密度 $186\text{mJ}/\text{cm}^2$ 的退火的 AFM 3D 圖，退火前的複晶矽薄膜表面呈現均勻的顆粒狀分布這顆粒經 TEM 分析直徑大約 80nm ，然而經過退火後期表面出現較大的凹洞大約 200nm 。我們可以推論這種大凹洞的產生是來自於當雷射照射到複晶矽薄膜產生融化的效應，而之後融化的複晶矽會從晶粒中央開始固化最後邊緣才開始固化。

圖 2.4 所示是複晶矽薄膜電晶體的 I_d-V_g 特性圖，圖上共有四種不同的複晶矽薄膜作為電晶體的主動層分別為 UHV-CVD 複晶矽薄膜經 $184\text{mJ}/\text{cm}^2$ 雷射退火、UHVCVD 複晶矽薄膜、LPCVD 非晶矽薄膜經 600°C 24 小時爐管退火(SPC 法)以及 LPCVD 非晶矽薄膜經 $195\text{mJ}/\text{cm}^2$ 雷射退火。其中 UHV-CVD 複晶矽薄膜經 $184\text{mJ}/\text{cm}^2$ 雷射退火所製作出電晶體特性如下電子遷移率高達 $138\text{cm}^2/\text{Vs}$ 、其次臨界斜率為 $0.8\text{ V}/\text{dec}$ 、臨界電壓為 3.5V 及開/關電流比約 10^6 。電性已經能夠符合一般的要求。

子計劃三

1. 圖 3.1 所示為本年度所提的複晶矽薄膜電晶體結構。複晶矽厚度為 50nm 。
2. 由圖 3.2 的 I_d-V_g 圖中可以發現，有長 SiGe 的電晶體導通特性較對照組(control)為佳，此乃因為對照組的汲極、源極部分僅 50nm ，相對於 SiGe 部分的汲極、源極($\sim 150\text{nm}$)，對照組的汲極、源極阻值會比較大，如此，將會在汲極端降太多的電壓而導致電流無法提升。
3. 圖 3.3 為 I_d-V_d 曲線，從圖中可看出所提結構與對照組的不同，對照組電流在開極電壓大於某個值時，通道即無法控制；但 SiGe 結構的 I_d-V_d 曲線則無此現象。
4. 將複晶矽薄膜通道層的厚度縮小有提高載子遷移率、改善次臨界波動及降低漏電流等好處，但由於源極、汲極端的阻值也將隨著厚度變薄而變大，故我們希望通道薄，但又能降低汲極、源極端的阻值，我們成功利用超高真空化學氣相沈積系統選擇性沈積 SiGe 的結構來達到這個目的。

表一為萃取電晶體參數的比較。

四. 參考文獻

- [1] W. Czubytyj, IEEE Electron device Lett, vol. 10, No. 8, August 1989 pp. 349
- [2] Jun Koyama et al., Extended Abstracts of the 1997 International Conference on Solid State devices and Materials, Hamamatsu, 1997, pp. 348-349
- [3] I-Wei Wu., EDMS '97 Nov. 20-21 1997, Chung-Li, Taiwan, R.O.C
- [4] Chun-Yen Chang et al., IEEE Electron Device Lett., Vol. 17, No. 12, p. 572,

1996

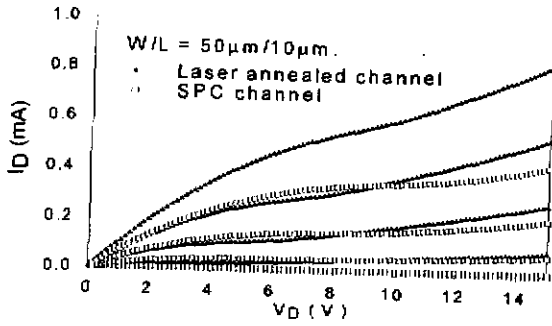


圖 1.1

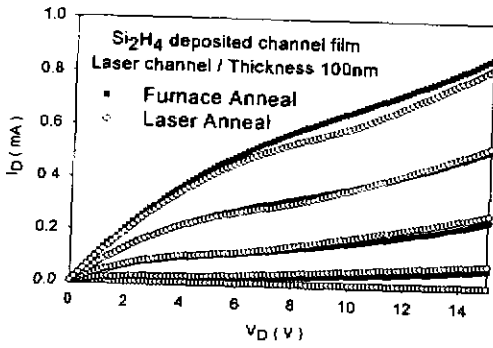


圖 1.2



圖 1.4

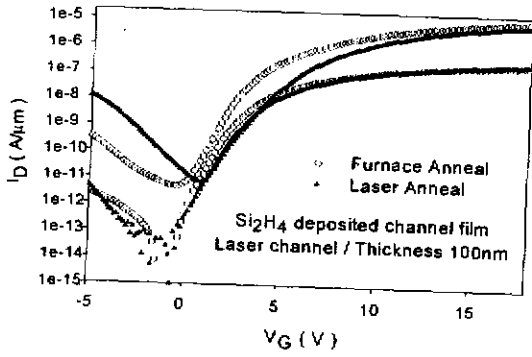


圖 1.3

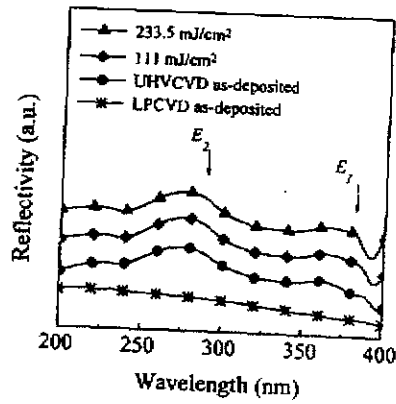


圖 2.1

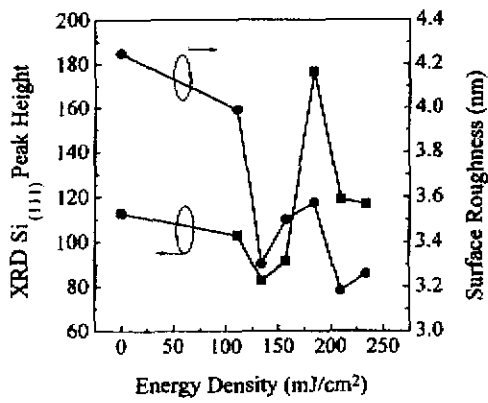


圖 2.2

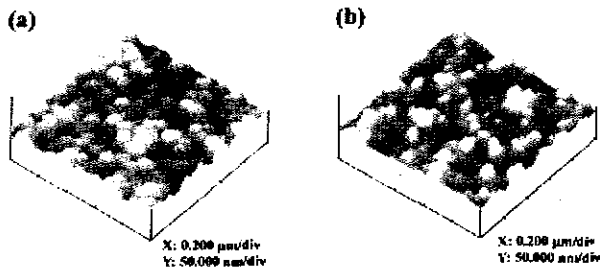


圖 2.3

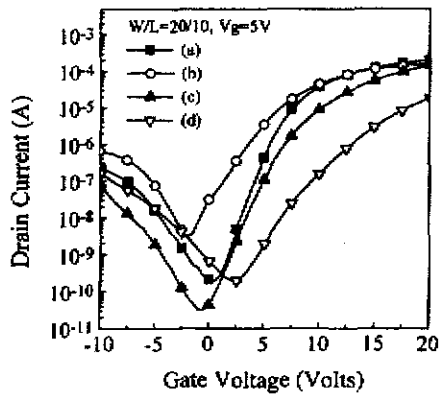


圖 2.4

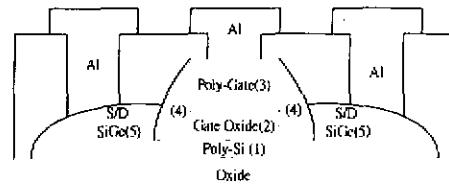


圖 3.1

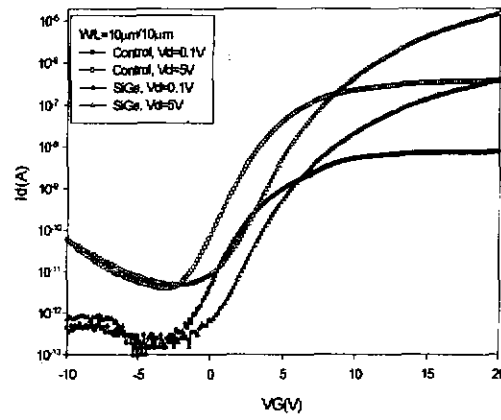


圖 3.2

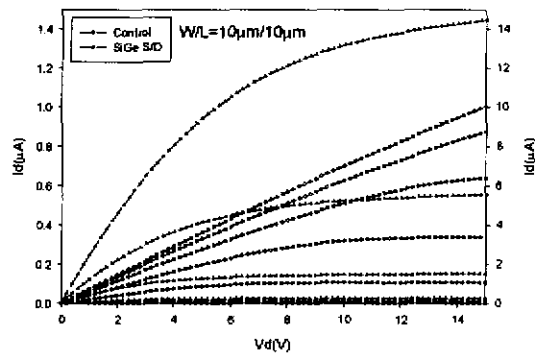


圖 3.3

表一

	Vth (V)	Mobility (cm ² /V-s)	On/off ratio
Control	5.1	<1	9.5x10 ⁴
SiGe	5.6	18	2.9x10 ⁶