

行政院國家科學委員會專題研究計畫成果報告

MOS 元件之閘極層介電材料之技術開發與清潔溶液

對複晶矽薄膜經化學機械研磨之研發

Technology Development on Gate Dielectric for MOS Devices and
Cleaning Solutions for Poly-Si Film after CMP

計畫編號：NSC 90-2215-E-009-070

執行期限：90 年 8 月 1 日至 91 年 7 月 31 日

主持人：雷添福* 交通大學電子研究所教授

一、中文摘要

本計劃研究以複晶矽薄膜經過化學機械研磨過後使用不同清潔溶液清洗，稀釋氨水 (NH_4OH) 加入表面清潔劑 TMAH(Tetramethyl-ammonium Hydroxide) 用來增加去除微粒子效率，螯合劑 EDTA (Ethylenediaminetetraacetic Acid)、檸檬酸 (citric acid) 及草酸 (oxalic acid) 用來降低金屬離子污染。複晶矽薄膜經過化學機械研磨技術之後，發現使用特殊清潔溶液清洗有較強去除微粒子及金屬離子能力與較好電性。我們研發一種超薄閘極絕緣層製造方法，以氨氣 (NH_3) 來氮化 (nitridation) 成長超薄之氮化矽 (Si_3N_4) 薄膜，再經快速退火過程用一氧化二氮 (N_2O) 氣體氧化超薄氮化矽薄膜具有高度良好電性及可靠度，此超薄氮化矽薄膜非常適合取代傳統高溫爐管二氧化矽當做閘極的介電材料。高密度電漿化學氣相沉積提供了低溫成長氧化層的方式。此研究中我們利用 CF_4 處理得到一個優異的低溫二氧化矽特性。利用堆疊的方法製作出垂直式結構之複晶矽氧化層。探討以 NH_3 回火處理方式成長出來的薄氧化層之可靠度，並研究對此結構特性對雜質擴散上的影響。

關鍵詞：化學機械研磨，閘極氧化層。

Abstract

In this project, the novel cleaning solutions were developed for post-CMP process. Surfactant Tetra Methyl Ammonium Hydroxide (TMAH) and chelating agent Ethylene Diamine Tetra Acetic Acid (EDTA), citric acid and oxalic acid were added into the diluted ammonium hydroxide ($\text{NH}_4\text{OH}+\text{H}_2\text{O}$) alkaline aqueous solution to enhance removal of metallic and organic contamination. From the experimental results, it is found that the particle and metal removal efficiency and the electrical characteristics are significantly improved for post-CMP cleaning. We reported that the using NH_3 nitridation of silicon substrate grow an ultra-thin Si_3N_4 films by LPCVD, followed by N_2O oxidation in a RTA system. Superior electrical and reliability characteristics of ultra-thin stack oxynitride film have been studied. These films could be an attractive candidate to replace thermal SiO_2 as a gate dielectric. High-density plasma chemical vapor deposition (HDPCVD) system provides one way to formation the insulator at low-temperature (about 350°C). In our

* E-mail: tflel@cc.nctu.edu.tw

study, the electric characteristics of HDP-oxide were examined. We use stacked films to form the vertical structure inter-polysilicon oxides. At the same time, we also used both the thermal growth and the CVD deposition to get desired thin oxide films. Besides, the different dopant concentration distribution in this structure was also included in our studying.

Keywords: CMP, SiO₂.

二、緣由與目的

在深次微米積體電路製造中所使用化學機械研磨 (Chemical Mechanical Polishing) 過程已經變成主要使矽晶片表面平坦化技術 [1]。化學機械研磨過程已經被應用改善複晶矽薄膜之表面粗糙 [2]。經過化學機械研磨過程後有兩個主要問題: 一個是微粒子及另一個是金屬離子污染殘留在矽晶片表面。刷子擦洗 (brush scrubbing technology) 技術已用來經過化學機械研磨過程之後有效去除微粒子 [3]。經過化學機械研磨過程後之使用清潔溶液清洗中, 使用氨水 (NH₄OH) 能有效去除微粒子。超薄之氮化矽 (Si₃N₄) 閘極薄膜具有低漏電流被研究來取代傳統的二氧化矽, 因為它具有高的介電常數和高度防止雜質擴散免疫能力。為了提高寫入/抹除循環次數, 擁有高度可靠性之氮化矽薄膜可取代傳統的二氧化矽。氮化矽與矽基材界面有很高的邊緣缺陷密度 (border trap density) [4], 為了解決這個問題, 以一氧化二氮(N₂O)氣體氧化這層超薄之氮化矽薄膜, 可以降低它的界面能階 (interface state) 及體積缺陷 (bulk trap) 密度 [5]。我們研發以氨氣 (NH₃) 來氮化 (nitridation) 矽基材成長超薄之氮化矽 (Si₃N₄) 薄膜在低壓化學氣相沈積中, 再經

快速退火過程用一氧化二氮 (N₂O) 氣體氧化這層超薄之氮化矽薄膜, 然後做成電容, 具有高度良好電性及可靠度之超薄氮化矽薄膜。

隨著元件尺寸的日異縮小, 傳統的高溫製成 (如高溫成長氧化物) 會破壞元件的特性 [6]。舉例來說, 為了提高元件的特性, 我們使用了一些金屬材料來改善之 [7]; 可是, 傳統的高溫處理卻會造成金屬材料與矽晶片之間的應力破壞。為了解決這個問題, 我們就需要降低製成的溫度至 550 度以下, 當然, 閘極氧化層的成長也要在這個溫度進行。高密度電漿化學氣相沉積供了低溫成長氧化層的方式。使用高密度電漿化學氣相沉積系統可以在低溫度 (350°C) 和低能量 (RF 能量 5 瓦) 的條件下成長具有良好特性的絕緣層。我們將探討高密度電漿化學氣相沉積所形成的二氧化矽與氮化矽的特性。

對高密度整合製程而言, 縮小元件尺寸是必然的趨勢, 然受限於微影成像技術的開發製程越趨於不易與昂貴。為此, 提出一垂直式複晶矽氧化層結構的想法。除了可以應用於高密度之可抹除可程式唯讀記憶體之外 [8], 亦可以應用於金氧半場效電晶體之開發及垂直式複晶矽薄膜電晶體上。由於此一結構的有效主動區是決定於複晶矽薄膜的厚度, 因而不需要次微米曝光對準的技術, 就可以完成次微米的成品, 這對節省製程成本來說, 是有其經濟效益。

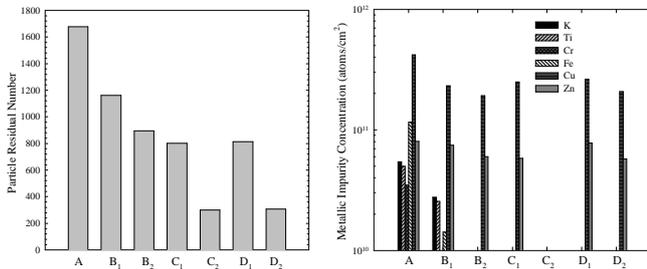
三、結果與討論

傳統稀釋氨水 (NH₄OH) 加入表面清潔劑 TMAH 是用來增加去除微粒子效率, 及螯合劑之 EDTA、檸檬酸 (citric acid) 及草酸 (oxalic acid) 是用來降低金屬離子污染配置比例如 table 1 所示。複晶矽薄膜經

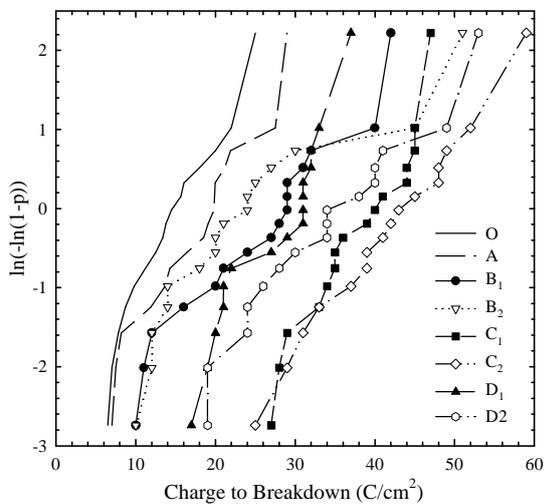
過化學機械研磨技術之後，可以發現使用這特殊清潔溶液清洗有比較強去除微粒子及金屬離子能力與較好電性。由圖一中可以發現藉由加入表面清潔劑和螯合劑 (citric acid with 200 ppm) 在 NH_4OH 溶液中殘餘的金屬污染及微粒會最少，在複晶矽氧化層電容結構的電性量測如圖二，亦可發現此一最佳化條件對於 Q_{bd} 也有很大的改善，可將此清洗溶液用於元件製程中。

Table 1. CMP 後以不同清潔溶液清洗

Solutions	NH_4OH	$\text{NH}_4\text{OH} : \text{TMAH} (2.38\%)$	Chelating agent	pH
O	3%	0	0	11.51
A	2%	0	0	11.40
B ₁	2%	100:1	EDTA 100ppm	11.49
B ₂	2%	100:1	ETDA 200ppm	11.48
C ₁	2%	100:1	Citric acid 100ppm	11.51
C ₂	2%	100:1	Citric acid 200ppm	11.50
D ₁	2%	100:1	Oxalic acid 100ppm	11.50
D ₂	2%	100:1	Oxalic acid 200ppm	11.50



圖一 微粒及金屬污染對不同清潔溶液清洗之殘餘



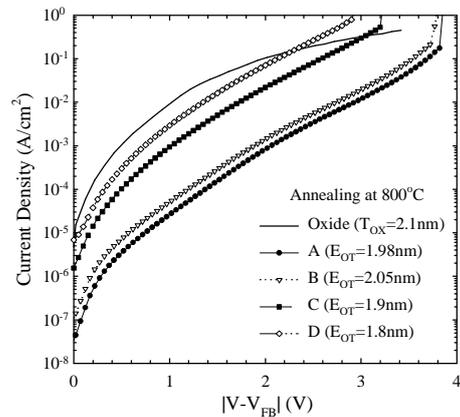
圖二 不同清潔溶液清洗之崩潰電荷

以氮氣來氮化矽基材成長超薄之氮化矽薄

膜再經快速退火過程，用一氧化二氮氣體不同回火條件如 table 2 所示。可以發現此薄膜有較低的漏電流及電流傳導機制經由回火條件後有所改變如圖三所示，

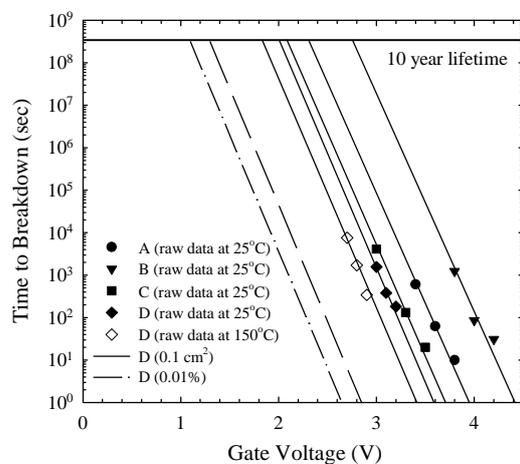
Table 2 不同回火條件對超薄之氮化矽薄膜之處理

Condition	Annealing at 800°C in different gas and time by RTP	k-value
A	Annealing in diluted $\text{N}_2\text{O}/\text{N}_2=1/1$ gas for 20 sec	6.5
B	Annealing in diluted $\text{N}_2\text{O}/\text{N}_2=2/1$ gas for 20 sec	6.28
C	Annealing in diluted $\text{N}_2\text{O}/\text{N}_2=1/2$ gas for 20 sec	6.77
D	Annealing in diluted $\text{N}_2\text{O}/\text{N}_2=1/1$ gas for 10 sec	7.15



圖三 不同回火條件下電流密度電壓特性

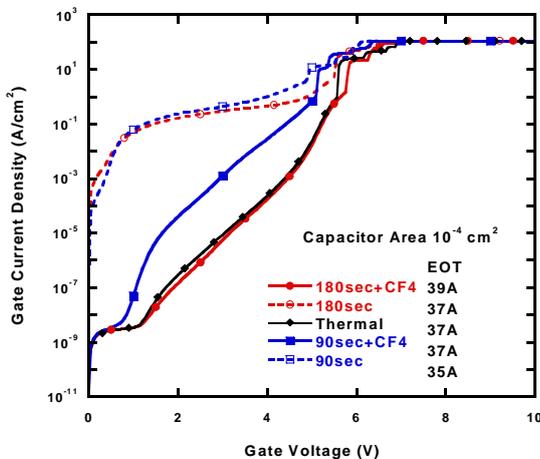
圖四為經由溫度加速退化操作模式下比較 10 年之存活時間預測，經由回火處理過後亦有較長的操作週期。



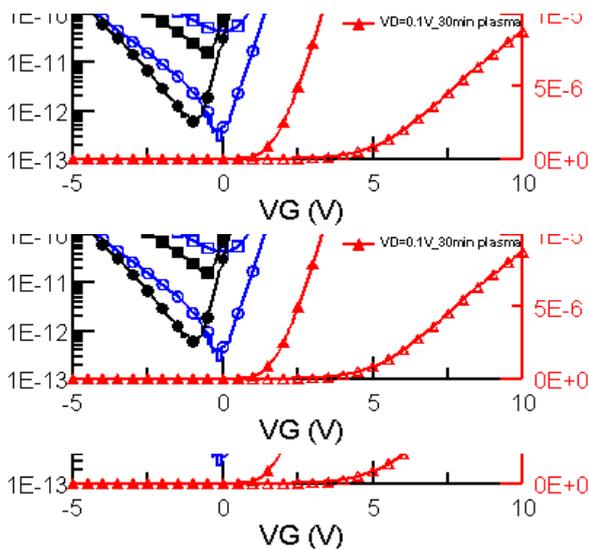
圖四 十年存活時間預測曲線

另外我們探討高密度電漿化學氣相沉積所形成的二氧化矽的特性，在圖五中可發現

經由 180 秒 CF_4 最佳化的回火條件之下，可以得到和熱氧化製程所獲得的特性有相同的結果，藉由此低溫製程及回火製程可將此製程應用於深次微米元件及薄膜電晶體中。



圖五 經由 CF_4 處理後之低溫氧化層和熱氧化層 J-V 特性比較



圖六 NH_3 電漿處理金屬閘極之 ID-VG 和 G_m 曲線

在垂直式金屬閘極薄膜電晶體結構中我們使用 NH_3 回火製程，由圖六中可發現經由本實驗的額外回火處理後遷移率可以有效的增加另外也可降低臨限電壓值，本實驗所使用的雷射回火製程在抑制側向的雜質擴散上也有很大的效果可有效抑制汲極引發能障降低 (DIBL) 現象。

四、成果自評

本次計畫之執行，皆達預期成果，並已在相關學術期刊上發表論述，茲列於下：

- [1] Chang, M.N.; Chen, C.Y.; Pan F.M., "Observation of differential capacitance images on slightly iron-contaminated p-type silicon", ELECTROCHEM SOLID STATE, no.5 v 8, August, 2002, p G69-G71
- [2] Yu, Michael; Lin, Horng-Chih; Chen, Guo-Hua; Huang, Tiao-Yuan; Lei, Tan-Fu, "Characteristics of polycrystalline silicon thin-film transistors with electrical source/drain extensions induced by a bottom sub-gate", Japanese Journal of Applied Physics, Part 1: Regular Papers and Short Notes and Review Papers, v 41, n 5 A, May, 2002, p 2815-2820
- [3] Pan, Tung Ming; Lei, Tan Fu; Ko, Fu Hsiang; Chao, Tien Sheng; Liaw, Ming Chi; Lee, Ying Hao; Lu, Chih Peng, "Performance evaluation of cleaning solutions enhanced with tetraalkylammonium hydroxide substituents for post-CMP cleaning on poly-Si film", Journal of the Electrochemical Society, v 149, n 6, June, 2002, p G336-G342
- [4] Chen, Jiann Heng; Lei, Tan Fu; Chen, Chia Lin; Chao, Tien Sheng; Wen, Wen Ying; Chen, Kuang Ting, "Nitrogen implantation and in situ HF vapor clean for deep submicrometer n-MOSFETs", Journal of the Electrochemical Society, v 149, n 1, January, 2002, p G63-G69

五、參考文獻

- [1] G. Bai et al, Symp. VLSI Tech. Dig. Tech., 1996, p. 48.
- [2] T. F. Lei et al, IEEE Trans. Electron Devices, 1998, p. 912.
- [3] D. Hymes et al, Solid State Technology, 1997, p. 209.
- [4] S. C. Song et al, IEDM Tech. Dig., 1998, p. 373.
- [5] S. C. Song et al, VLSI Tech. Symp. Dig., 1999, p. 137.
- [6] K. Sekine, et al., ISSM'99, p145-148.
- [7] T. Wada, et al., CPMT'96, p89-92.
- [8] F. Hayashi, et al. Symp. VLSI Tech. Dig. Tech., 1999, p. 87.