

行政院國家科學委員會專題研究計畫成果報告
具學習能力及矽視網膜輸入之類神經網路晶片及其在影像處理之應用
(三) - 子計畫五

**The Design of Neural Chips with Learning Capability and Silicon Retina
Input and Their Applications in Image Processing**

計畫編號：NSC 88-2215-E-009-0074

執行期限：87年8月1日至88年7月31日

主持人：吳重雨 國立交通大學電子工程系所

E-mail：cywu@alab.ee.nctu.edu.tw

一、中文摘要

本計畫是利用新版的矽視網膜結構，繼續研發與生物視網膜的各種功能相同的影像前處理矽晶片如物體旋轉運動的感測，運動速度的感測，智慧型物體運動的感測。在物體旋轉運動的感測方面，利用已經設計出的基本量測單元為基礎，設計出具有同時偵測圓周運動角速度與方向的實驗晶片，其功能都一一經由量測驗證。

此外，亦研發一新的元件架構，稱之為神經元雙載子電晶體(vBJT)以實現超大型積體電路之類神經網路。並將之應用於類比 Hamming 類神經網路。其中雙載子電晶體元件當成一個基本的神經元，一個用來做儲存，另一個用來做辨視，一個陣列型的類比式赫米式神經網路 8x8 之六十四個神經元連成，其中之位權直被儲存在 N-well 的電阻上，這個電路已做基本的學習與辨識的工作。

關鍵詞：矽視網膜、影像前處理矽晶片、運動感測、類神經網路、神經元雙載子電晶體、Hamming 類神經網路

Abstract

In this project, a new silicon retina structure is used to develop pre-image-processing chips with more functions such as rotating motion sensing, velocity sensing, or intelligent motion sensing. In researching of rotating motion sensor, an experimental sensor chip that can detect both the directions and angular velocities of

rotating motions has been developed. The correct functions of the fabricated sensor chip have been verified through measurements.

A new device structure called the neuron-bipolar junction transistor(vBJT) for the compact implementation of VLSI neural network. The vBJT neuron cell has been successfully applied to the implementation of the analog Hamming neural network. The analog Hamming network can store many sets of exemplar patterns with different gray levels. Moreover, the input patterns can be weighted or scaled to eliminate the common offsets and increase the dynamic range and the processing flexibility. With simple and compact structure and high integration capability, the proposed vBJT has a great potential in the VLSI implementation of neural network.

Keywords: silicon retina、

pre-image-processing chip、motion detecting sensor、neural network、vBJT、Hamming neural network

二、計畫緣由與目的

以超大型積體電路來實現類神經網路亦正被熱烈地研究當中[1]-[4]；近來有兩大架構被提出，一是神經元金氧半電晶體元件[3]，另一則為以雙載子電晶體為基礎之矽視網膜[4]。

在矽視網膜方面，速度及方向是物體運動的兩個很重要的參數，本計畫延續先前已經設計出來的直線運動偵測晶片架構

[5]-[7](如圖一)，利用如圖二之新版的矽視網膜結構，繼續研發與生物視網膜的各種功能相同的影像前處理矽晶片，如發展不同運動方式的速度與方向偵測晶片，期望能將這些成果整合而成具有偵測任意運動的速度與方向的視覺晶片；甚至能夠做到智慧型物體運動的感測。

在神經元金氧半電晶體元件方面，由於一個神經元往往都需要好幾個電晶體來完成。因此神經網路需要耗費大量的面積，而且做出來的神經元遠比人類的神經元少太多，因此我們利用一個雙載子電晶體來實現一個神經元，如此可以大大的降低所需的面積，以同樣的面積可以製造出更大的神經網路電路系統。故本計劃期望能依vBJT之架構發展出一具有緊密結構，且架構簡單之類神經網路，以便能製造出一Hamming類神經網路。

三、結果與討論

在本研究裡，運用新型單一晶片運動偵測器結構設計的圓周運動偵測器被設計出來，其排列如圖三所示，此一偵測器可以偵測相當大的運動速度範圍，並可與直線運動偵測器結合，為二維視覺處理晶片提供有效的處理方案。

圖四則為晶片之布局圖。由圖五所觀測之量測結果可以得知，當物體的運動速度與方向符合設定值，在輸出端會出現連續的方波。

此外，我們利用了雙載子神經元件架構，可以實現出類比式的Hamming神經網路，我們的做法是用了兩個雙載子神經元件，一個用來當作儲存，一個當作辨識用，不管是儲存或是辨識都是以電流的值來表示，利用儲存與辨識的電流相減，相減之後的大小即表示儲存與辨識之間的相似程度，再經由絕對質電路和winner-take-all的電路我們就可以找出輸入與儲存最相近的一組資料出來。

Hamming架構的神經網路如圖六所示，神經元儲存與辨視如圖七，取絕對值電路如圖八，最後經過一個

winner-take-all電路(如圖九)，而得到最終的結果。

量測結果如圖十，圖十一所示。由量測結果印證了之前所預期的，給不同的pattern在每個神經元的輸出會有不同的電壓準位，及給不同的pattern可以學到不同的level，當然不同的level所對應到的是積極不同的電壓，因此由晶片的量測可知，這是具有類似霍普菲爾德神經網路功能的電路，我們將進一步的研究它儲存的功能。

四、計畫成果自評

本計劃已設計出具有同時偵測圓周運動角速度與方向的實驗晶片，其布局圖可見圖四，而其功能也都一一經由量測驗證。

另外本計劃亦利用新型的雙載子電晶體類神經元實現一個陣列型的類比式赫米式神經網路8x8之六十四個神經元連成，其中之位權直被儲存在N-well的電阻上，這個電路已做基本的學習與辨識的工作。

上述模擬與量測結果均已發表於國際期刊上[8]-[10]。

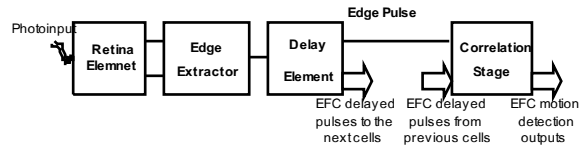
五、參考文獻

- [1] C.-Y. Wu and J.-F. Lan, "CMOS current-mode neural associative memory design with on-chip learning," *IEEE Trans. Neural Networks*, vol. 7, no. 1, pp. 167-181, Jan. 1996
- [2] M. E. Robinson, H. Yoneda, "A Modular CMOS Design of a Hamming Network," *IEEE Trans. Neural Networks*, vol. 3, no. 3, pp. 444-456, May. 1992
- [3] T. Shibata and T. Ohmi, "An intelligent MOS transistor featuring gate-level weighted sum and threshold operations" *IEDM Tech. Dig.*, p.919-922, 1991
- [4] C.-Y. Wu and C.-F. Chiu, "A new structure of the 2-dimensional silicon retina," *IEEE Journal of Solid State*

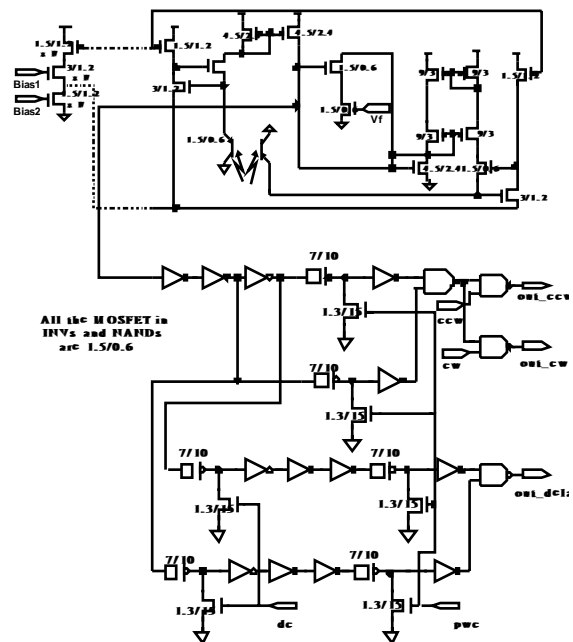
Circuits, vol. 30, no.8, pp. 890-897, Aug. 1995

- [5] H. C. Jiang, C. Y. Wu, "The BJT-based silicon-retina sensory system for direction- and velocity-selective sensing," *The Proceedings of 1998 IEEE International symposium on Circuits, and Systems*, vol. 4, pp. 77-80, Monterey, C.A., May, 1998.
- [6] H. C. Jiang, C. Y. Wu, "A 2-D velocity- and direction-selective sensor with BJT-based silicon retina and temporal zero-crossing detector," Accepted by *IEEE Journal of Solid-State Circuits*.
- [7] C. Y. Wu, H. C. Jiang, "A high-density 2-dimensional BJT-based silicon retina with tunable image smoothing capability," *Proc. Int. Conf. Electronics, Circuits, and Systems, ICECS'97, Cairo, Egypt, Dec. 1997*
- [8] C. Y. Wu and W. C. Yen, "The neuron-bipolar junction transistor (vBJT)-a new device structure for VLSI neural network implementation," in *Proc. of International Conference on Electronics, Circuits and Systems*, vol. 3, pp. 277-270, Sep. 1998.
- [9] Chung-Yu Wu, L. J. Lin, K. H. Huang, "A circular-motion velocity- and direction-selective neural sensor using BJT-based silicon retina," *The Proceeding of the Fifth International Conference on Control, Automation, Robotics, and Vision*, vol.1, pp.724-726, Singapore, Dec. 1998.
- [10] Chung-Yu Wu, K. H. Huang, L. J. Lin, "A VLSI Architecture for General Selective-Motion Neural Sensory Function Using BJT-Based Silicon Retina," *The Proceeding of the 1998 International Conference on Neural*

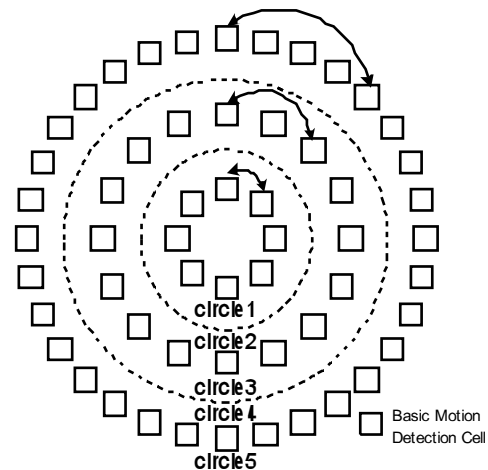
Networks and Brain Proceedings, pp.PL25-28, Beijing, China, Oct. 1998.



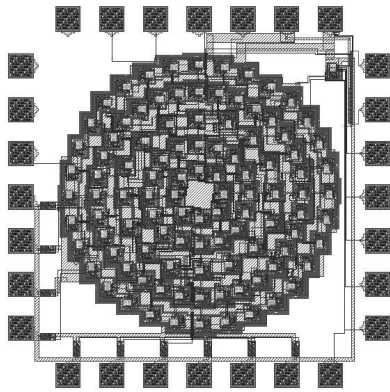
圖一、基本感測單元的電路架構圖



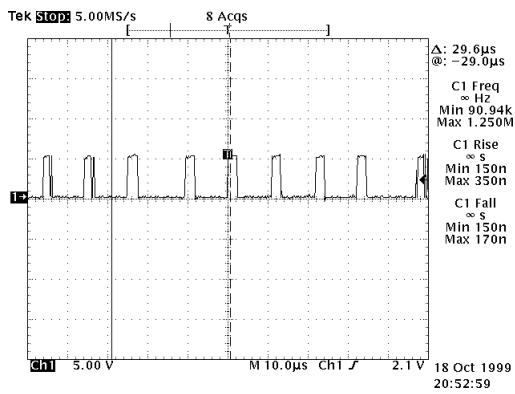
圖二、基本電路單元的詳細電路



圖三、圓周運動速度與方向感測器的基本感測單元排列方式



圖四、實驗晶片線路佈局圖



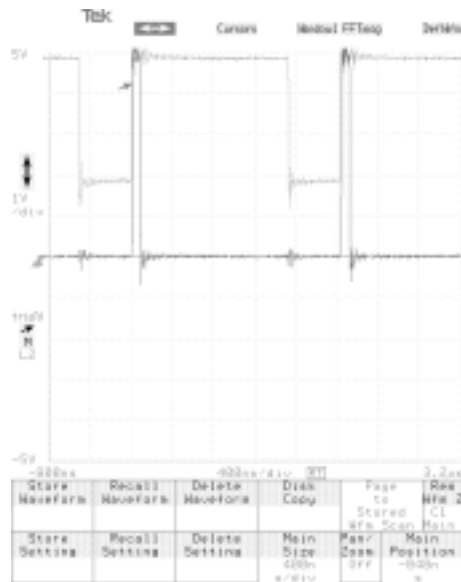
圖五、實驗晶片的量測結果。

圖六、類比赫米式類神經網路架構

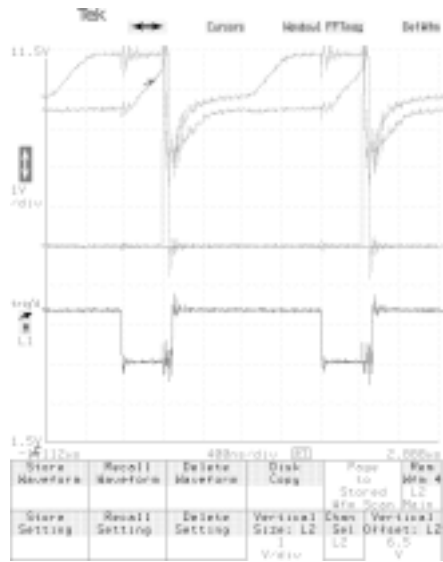
圖七、神經元儲存與辨視電路

圖八、絕對值電路

圖九、winner-take-all 電路



圖十、輸出的電壓



圖十一、學習與辨視