

行政院國家科學委員會專題研究計畫成果報告

子計畫三：無線通訊中頻電路設計(三)

FM Demodulator Design

計畫編號：NSC 88-2215-E-009-073

執行期限：87年8月1日至88年7月31日

主持人：吳錦川 交大電子工程系

一、中文摘要

本計畫中，提出適用於 46/49MHz 家用無線電話系統的實驗性調頻解調器，限制器，信號強度偵測器與壓縮擴展器。因進入調頻解調器的載波頻率為 125kHz，所以使用計數器形態的調頻解調器，此解調方法是將調頻信號轉成脈波寬度調變信號後再經過低通率波器得到語音信號，此調頻解調器屬數位式，故解調器前加一個限制器是必須的。為了使此家用無線電話開機時，可以偵測出無人使用的頻道，故將信號強度偵測器與限制器做在一起。為得到較好的信號傳輸，也製作了壓縮擴展器。

調頻解調器，限制器，信號強度偵測器與壓縮擴展器已由 UMC 以 DPDM 製程，0.5 微米技術製作，並完成測量。

關鍵詞：調頻解調器、限制器、信號強度偵測器、壓縮擴展器。

Abstract

In this project, for a 46/49MHz experimental one-chip in-door cordless phone, the FM demodulator, limiting amplifier, signal-strength indicator and compander are presented.

The carrier frequency of the FM signal is 125kHz before entering the FM demodulator, so a counter-type FM

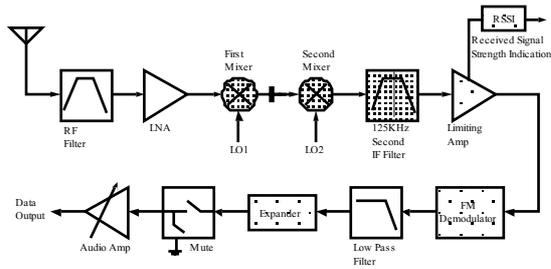
demodulator is used. The FM signal is transferred to PWM signal, then PWM signal passes through a low-pass filter for getting a message signal. The FM demodulator is belong digital type, so it is necessary to add a limiting amplifier before FM demodulator. In order to detect the unused channel when the wireless telephone turned on, the signal-strength indicator is implemented. For achieving better performance in the presence of noise, and then removing the effect of the pre-distortion, the compander is used in the FM system.

FM demodulator, limiting amplifier, signal-strength indicator and compander are fabricated with UMC CMOS 0.6 μm technology, Double-Poly-Double-Metal (DPDM) process and it is also measured.

Keywords: FM demodulator, limiting amplifier, signal strength indicator, compander

二、緣由與目的

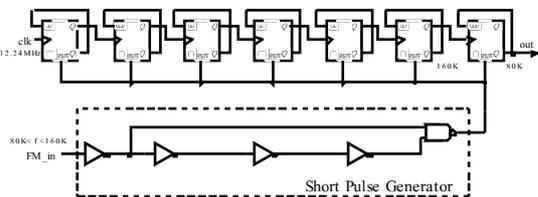
圖一是接受器方塊圖，為了降低成本與減少功率消耗，我們嘗試將第一中頻濾波器拿掉，並經過刻意計算，使第一混頻後的頻率不會有影像效應(Image Effect)。



圖一 接受器方塊圖

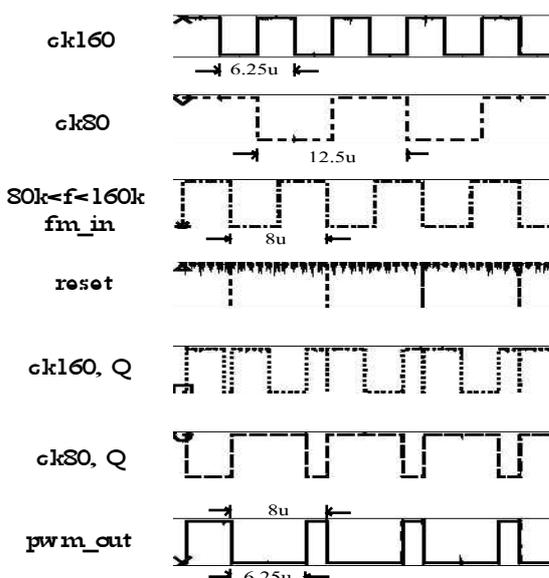
圖一中，淺色的方塊圖是本計畫提出的電路，包括調頻解調器、限制器、信號強度偵測器、壓縮擴展器。

圖二是脈波計數式的調頻解調器，由觸發正反器 (T flip-flop) 串接成的漣漪式計數器，及一個短脈波產生器組成一個調頻解調器，輸出是脈波寬度調變訊號 (PWM signal)，再經一低通濾波器，可得到語音訊號，這是數位電路，容易製作與工作，不像斜率偵測器 (slope detector)、鎖相迴路偵測器 (PLL detector)、正交偵測器 (quadrature detector) 與零交越偵測器 (zero-crossing detector) 有類比電路，因類比電路較難設計，且正交偵測器需電感及電容來做相位移電路，不適用在積體電路。



圖二 調頻解調器的結構圖

圖三是調頻解調器的時間控制圖解，短脈波是由調頻訊號與其本身延遲的調頻訊號做和 (NAND) 所得到的負緣 (falling edge)，每次負緣這漣漪式計數器的輸出就



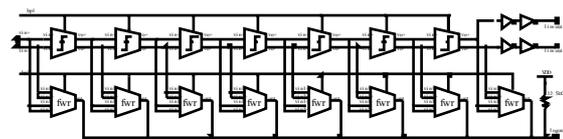
被重設為高準位，計數器的重設為高準位時，計數器開始數，考慮計數器的輸出為 f_{N-1} f_{FM} 是調頻訊號的頻率，因此工作週

圖三 調頻解條器的時間控制圖解

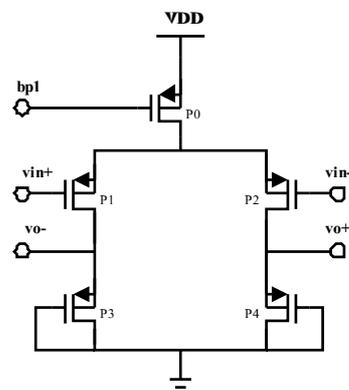
期為 $\frac{1/f_{FM} - 1/f_{N-1}}{1/f_{FM}} = \frac{f_{N-1} - f_{FM}}{f_{N-1}}$ 。因為參考

頻率 f_{N-1} 是固定的，所以輸出工作週期正比調頻訊號的頻率變化。fm_in 的頻率操作在 80kHz 至 160kHz 之間，才可以正常工作。

圖四是限制器與訊號強度偵測器的結構圖，限制器是由每級增益為 3.5 倍的截波放大器 (clipping amplifier) 串接七級所組成，最後接緩衝器得到滿擺幅 (full swing) 的結構圖，是以 PMOS 負載的 PMOS 差動對所構成的截波放大器 (clipping amplifier)；訊號強度偵測器是由八個全波整流器所組成，全波整流器的輸出是電流，將輸出接在一起就可以得到總和，再接一電阻至電源可以得到電壓，當輸入訊號的強度很小時，輸出為線性；當輸入訊號的強度愈來愈大時，會從最後一級開始截止，輸出就呈非線性，有對數的特性。圖六是全波整流器的結構圖，其輸入正端都接在一起，輸入負端都接在一起，為一差動對輸入，下一節會有模擬結果。

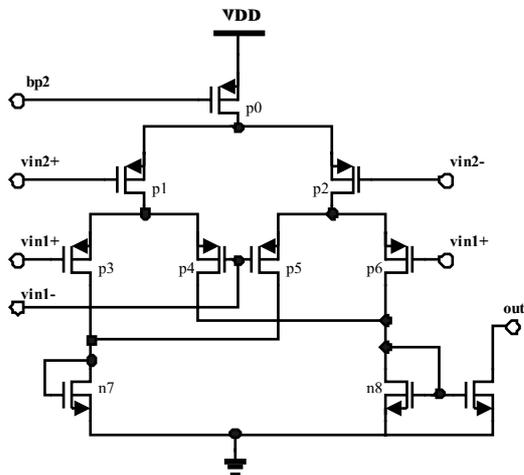


圖四 限制器與訊號強度偵測器的結構圖



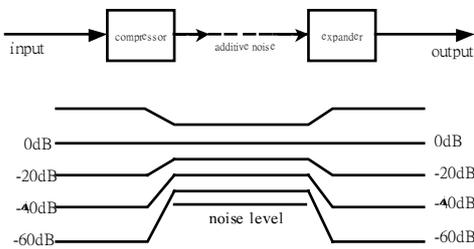
圖五 截波放大器的結構圖

圖七顯示訊號大小經過壓縮擴展器的變化情形，壓縮器是做在發射端，擴展器是做在接收端。壓縮器會將原始訊號中大小較小的部份放大，使其大過傳輸通道中



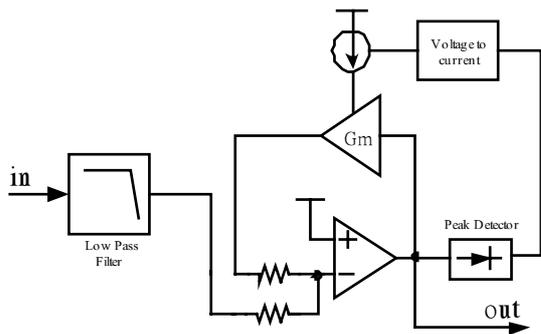
圖六 全波整流器的結構圖

雜訊的大小，如此可以增加訊號雜訊比 (SNR)，提高通訊品質，在接收端則經擴展器將扭曲的訊號還原為原始訊號。



圖七 訊號大小經壓縮擴展作用的前後變化

圖八是壓縮器的電路方塊圖，壓縮器電路包括一個低通濾波器、差動放大器、峰值偵測器、電壓電流轉換器及電流控制電導。



圖八 壓縮器的電路方塊圖

壓縮器的原理以下列式子表示：

$$V_{in} = A \times V_{out}$$

$$A = G_m \times R_O$$

$$G_m \propto \sqrt{I_{in}} \propto \sqrt{V_{out}^D}$$

$$V_{in} = A \times V_{out} = G_m \times R_O \times V_{out} = K \times V_{out}^{\frac{3}{2}D}$$

$$\Rightarrow V_O = K' \times V_{in}^{\frac{2}{3}D}$$

這電路原理是輸出訊號經峰值偵測器，得到一峰值電壓，此峰值電壓經電壓電流轉換器轉成一電流，再以電流鏡提供 NMOS 負載的 PMOS 差動對的偏壓電流，此主動負載的電導正比於偏壓電流的平方根，電流又與輸出電壓成正比，此電路的輸入電壓等於增益乘以輸出電壓，所以輸入電壓正比於輸出電壓的二分之三次方，移項後可得輸出電壓正比於輸入電壓的三分之二次方，有壓縮的特性。

圖九是擴展器的電路方塊圖，與壓縮器結構圖相似， G_m 接法有點不一樣，原理以下列式子表示：

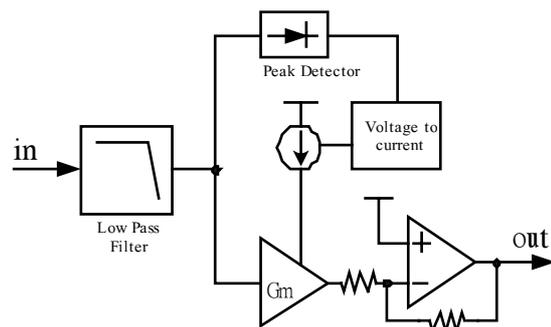
$$V_O = A \times V_{in}$$

$$A = G_m \times R_O$$

$$G_m \propto \sqrt{I_{in}} \propto \sqrt{V_{in}}$$

$$V_O = A \times V_{in} = G_m \times R_O \times V_{in} = K \times V_{in}^{\frac{3}{2}D}$$

$$\Rightarrow V_O = K \times V_{in}^{\frac{2}{3}D}$$

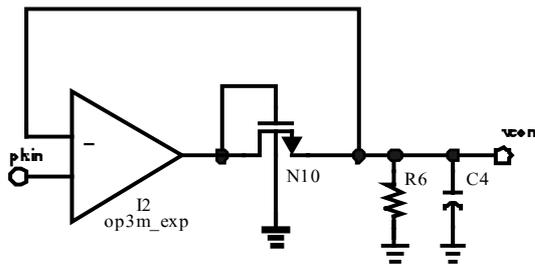


圖九 擴展器的電路方塊圖

電路原理是輸出電壓等於增益乘以輸入電壓，增益等於電導乘以輸出電阻，又輸入訊號經峰值偵測器得到一峰值電壓，此峰值電壓經電壓電流轉換器將電壓轉成電流，此電流再以電流鏡提供主動負載

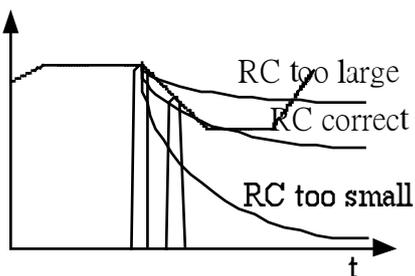
PMOS 差動對的偏壓電流，此差動對的電導正比於偏壓電流的平方根，電流又與輸入電壓成正比，故輸出電壓正比於輸入電壓的二分之三次方，有擴展的特性。

圖十是峰值偵測器的結構圖，其中以超級二級體取代一般的二級體，目的是要消除一般二級體的導通電壓。圖十一是 RC 時間常數的效應，圖十中，峰值偵測器的



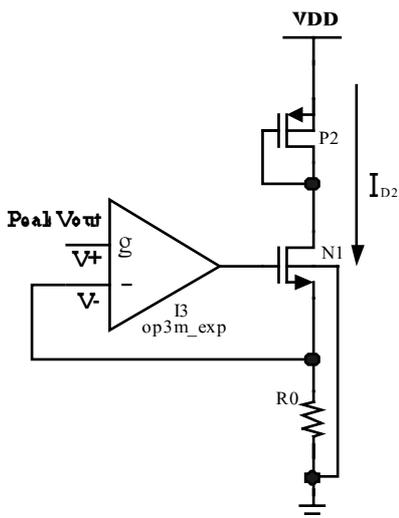
圖十 峰值偵測器的結構圖

R6 與 C4 其值要取適當才可以得到正常的峰值，太大及太小都會導致不正確的峰值，如圖十一所示。



圖十一 RC 時間常數的效應

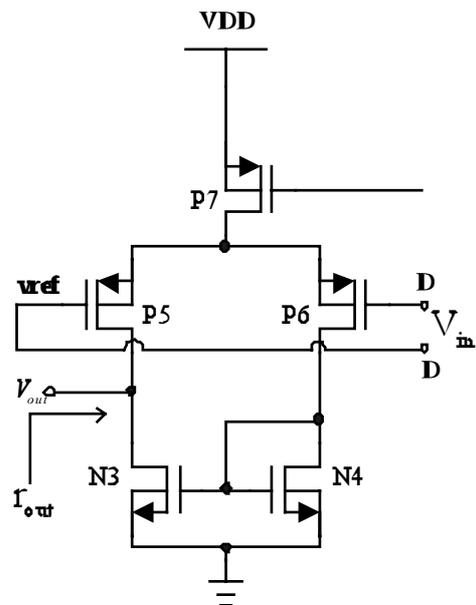
圖十二是電壓電流轉換器的電路結構圖，當輸入正端比輸入負端大一點時，N1 導通，此運算器 I3 成負回授，輸入正端的電壓與輸入負端會相等，所以電流 I_{D2} 等於輸



入正端電壓除以電阻 R0。P2 與 P7 為電流鏡， I_{D7} 為 I_{D2} 的整數倍，用來提供主動負載差動對的偏壓電流，此偏壓電流決定差

圖十二 電壓電流轉換器的電路結構圖
動對的電導，所以接輸入正端的峰值電壓改變，電導也會改變。

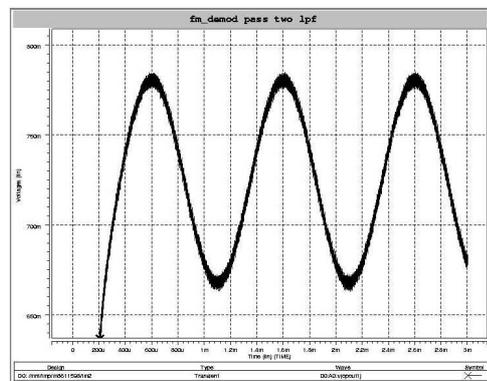
圖十三是主動負載差動對的結構圖。



圖十三 主動負載差動對的結構圖

三、結果與討論

圖十四是調頻解調器的模擬結果，輸入調頻載波頻率為 125kHz，頻率偏差 (frequency deviation) 為 3kHz，語音訊號為 1kHz，輸出結果得到 1kHz 的訊號，其峰對峰電壓為 120mV，表一為輸入訊號條件，表二為輸出訊號的數據。



圖十四 調頻解調器的輸出波形

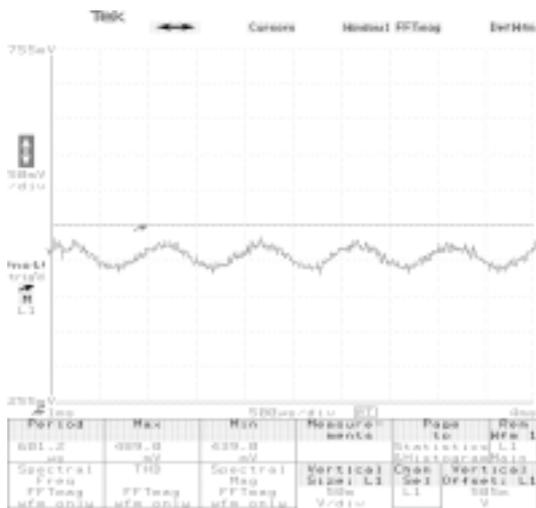
直流偏移電壓	1.65v
載波振幅	3.3v
載波頻率	125kHz
頻率變異	3kHz
語音頻率	1kHz

表一 輸入訊號條件

frequency	1kHz
peak-to-peak voltage	120mv

表二 輸出結果數據

圖十五是調頻解調器的量測結果，輸入調頻載波頻率為 125kHz，頻率偏差 (frequency deviation) 為 3kHz，語音訊號為 1kHz，輸出結果得到 1kHz 的訊號，其峰對峰電壓為 120mV，表三為輸入訊號條件，表四為輸出訊號的數據。



圖十五 調頻解調器的量測結果

載波振幅電壓	3.3v
載波頻率	125kHz
頻率變異	1kHz
語音頻率	1kHz

表三 輸入訊號條件

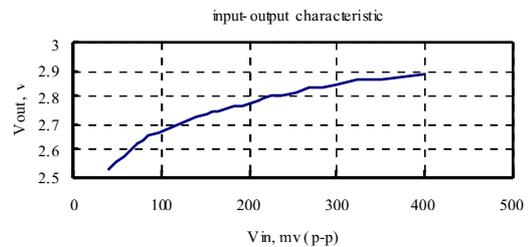
峰對峰電壓	40mv
頻率	1kHz

表四 輸出訊號的數據

表五是訊號強度偵測器的模擬輸出數據，圖十五是根據表五的數據描繪製成。

Vin (p-p)	Logout	Vin (p-p)	logout
0.01mv	1.2645v	1 mv	1.9552v
0.1 mv	1.596v	1.2 mv	1.9818v
0.15 mv	1.6585v	1.4 mv	2.0044v
0.2 mv	1.7081v	1.6 mv	2.0216v
0.4 mv	1.8053v	1.8 mv	2.0372v
0.6 mv	1.8681v	2 mv	2.0539v
0.8 mv	1.9174v	4 mv	2.1706v

Vin (p-p)	logout	Vin (p-p)	logout
6 mv	2.2316v	160 mv	2.741v
10 mv	2.3062v	200 mv	2.776v
14 mv	2.3633v	240 mv	2.808v
20 mv	2.423v	300 mv	2.8454v
30 mv	2.4793v	350 mv	2.8683v
40 mv	2.5232v	400 mv	2.8853v
80 mv	2.6416v	1000 mv	2.9503v



表五 訊號強度偵測器的輸出數據

圖十五 訊號強度偵測器的模擬特性曲線

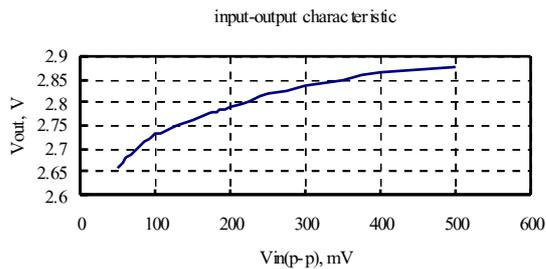
表六是訊號強度偵測器的量測輸出數據，圖十六是根據表六的數據描繪製成。

Vin(p-p)	Logout	Vin(p-p)	Logout
500 mV	2.875 V	150 mV	2.763 V
450 mV	2.87 V	125 mV	2.747 V
400 mV	2.861 V	100 mV	2.732 V
350 mV	2.85 V	90 mV	2.623 V
300 mV	2.835 V	80 mV	2.71 V

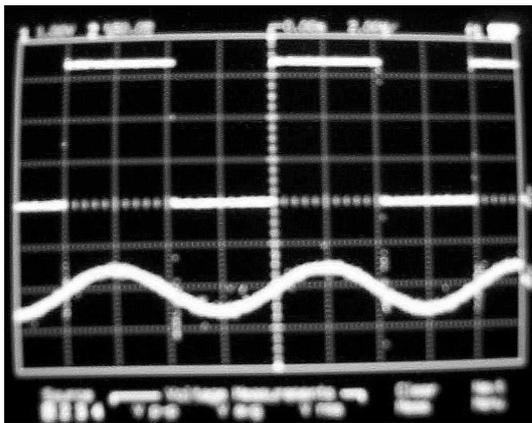
250 mV	2.815 V	70 mV	2.695 V
200 mV	2.791 V	60 mV	2.678 V
175 mV	2.777 V	50 mV	2.659 V

表六 訊號強度偵測器的量測輸出數據

圖十七是限制器的量測結果，下面是輸入波形峰對峰電壓值為 50mV 的 1kHz 弦波，上面是輸出波形為全擺幅(full swing)，頻率為 1kHz 的方波。

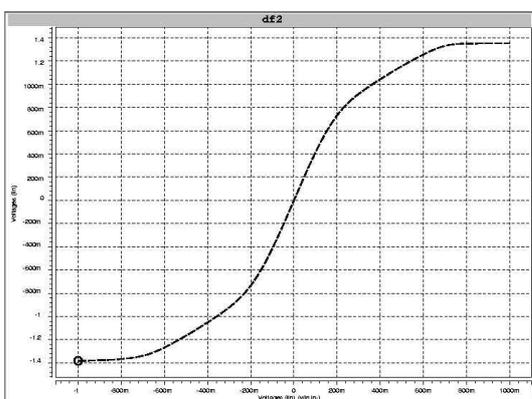


圖十六 訊號強度偵測器的量測特性曲線



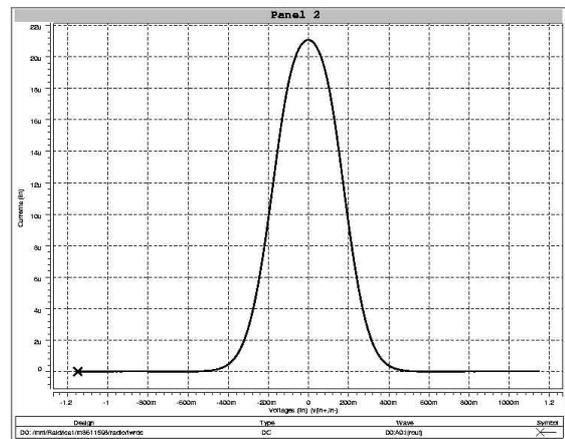
圖十七 限制器的量測結果

圖十八是圖五截波放大器 (clipping amplifier) 的模擬輸入輸出特性曲線圖，橫軸是差動輸入，縱軸是輸出，由圖十八知差動輸入約大於 700mV，輸出為固定大小約 1.35V。

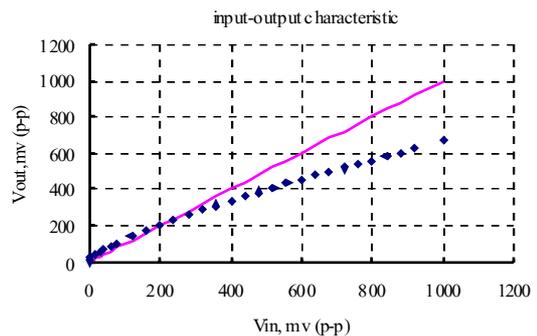


圖十八 截波放大器的模擬輸入輸出特性曲線圖

圖十九是圖六全波整流器的模擬輸入輸出特性曲線圖，橫軸是差動輸入，縱軸是輸出電流，當差動輸入約大於 400mV，輸出電流為零，小於 400mV，輸出電流呈線性。

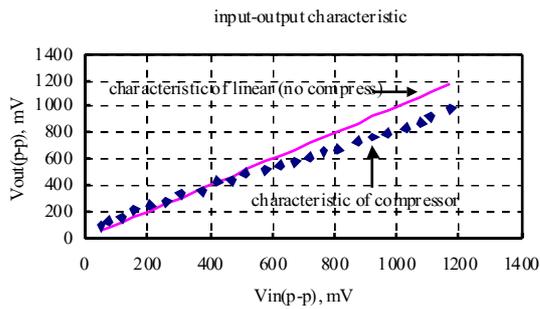


圖十九 全波整流器的模擬輸入輸出特性曲線圖



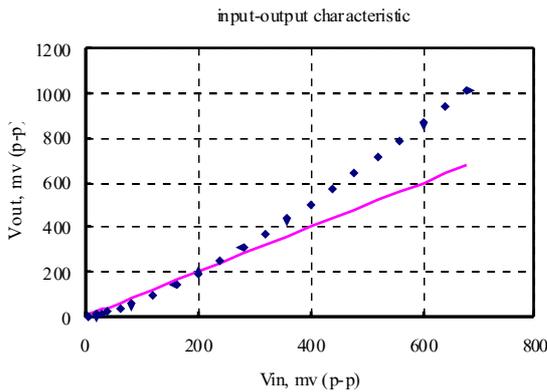
圖二十 壓縮器的模擬輸入輸出特性曲線圖

圖二十是壓縮器的模擬結果，點是根據模擬結果描繪，實線是線性，用來比較壓縮的程度，在約 200mV 是 0dB 點。圖二十一 是壓縮器的量測結果，點是根據量測結果描繪，實線是線性，用來比較壓縮的程度，0dB 點偏移至約 400mV。

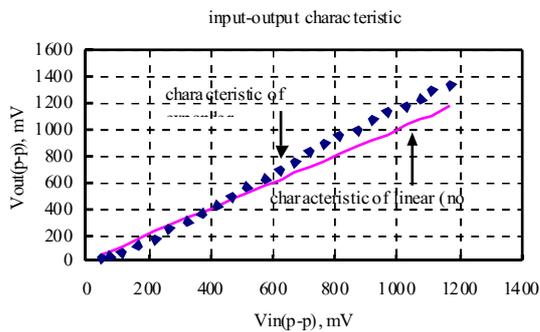


圖二十一 壓縮器的量測輸入輸出特性曲線圖

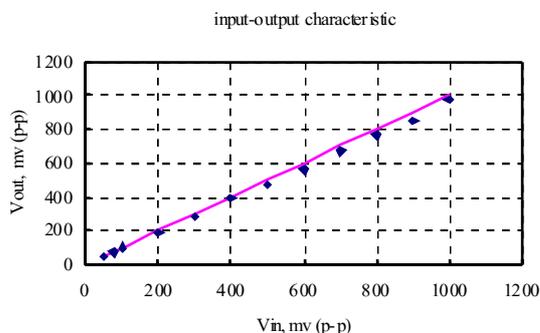
圖二十二是擴展器的模擬結果，點是根據模擬結果描繪，實線是線性，用來比較擴展的程度，在約 200mV 是 0dB 點。圖二十三是擴展器的量測結果，點是根據量測結果描繪，實線是線性，用來比較擴展的程度，0dB 點偏移至約 400mV。



圖二十二 擴展器的模擬輸入輸出特性曲線圖



圖二十三 擴展器的量測輸入輸出特性曲線圖

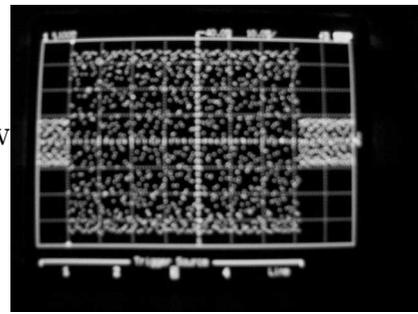


圖二十四是將壓縮器與擴展器串接的量測結果，訊號經壓縮再經擴展會得到線性。

圖二十四 壓縮擴展串接的量測特性曲線圖

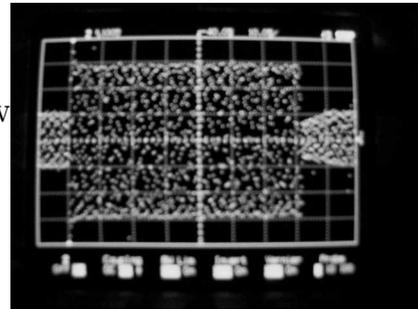
量測壓縮擴展器，當輸入訊號的振幅突然劇烈變化，輸出穩定所需的時間。圖二十五為壓縮器的量測結果，圖二十五 a 為輸入波形，1kHz 的弦波，震幅大小的變化為 1:4。圖二十五 b 是輸出波形，震幅由小突然變大有一段不穩態，此不穩的時間稱為 **attack time**，震幅由大突然變小也有一段不穩態，此不穩的時間稱為 **release time**，圖二十五 c 是 **attack time** 的部分，圖二十五 d 是 **release time** 的部分。

200mv/div
50ms/div



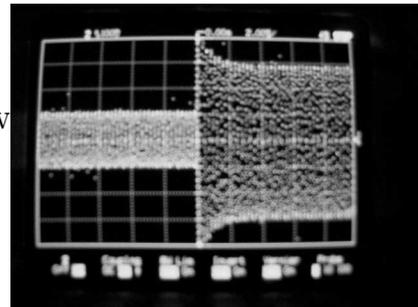
圖二十五 a 輸入波形

200mv/div
50ms/div



圖二十五 b 輸出波形

100mv/div
2ms/div

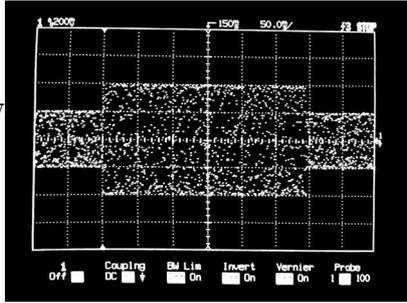


圖二十五 c 壓縮器的 **attack time**

100mv/div
5ms/div

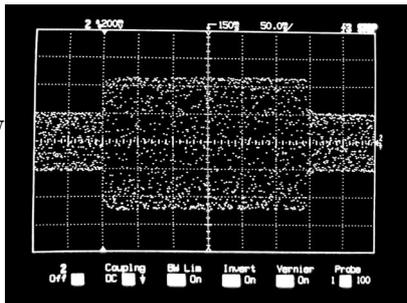
圖二十五 d 壓縮器的 release time

200mv/div
50ms/div



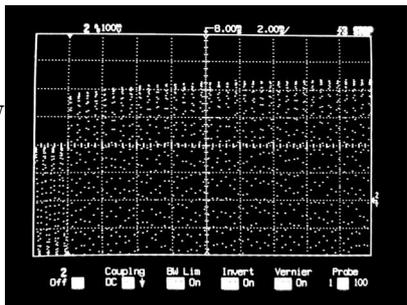
圖二十六 a 輸入波形

200mv/div
50ms/div



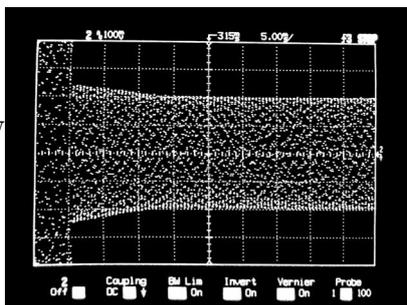
圖二十六 b 輸出波形

100mv/div
2ms/div



圖二十六 c 擴展器的 attack time

100mv/div
5ms/div



圖二十六 d 擴展器的 release time

圖二十六為壓縮器的量測結果，圖二十六 a 為輸入波形，1kHz 的弦波，震幅大小的變化為 1:2。圖二十五 b 是輸出波形，震幅由小突然變大有一段不穩態，此不穩的時間稱為 **attack time**，震幅由大突然變小也有一段不穩態，此不穩的時間稱為 **release time**，圖二十六 c 是 **attack time** 的部分，圖二十六 d 是 **release time** 的部分。

	Attack time	Release time
壓縮器	3ms	10ms
擴展器	8ms	12.5ms

四、計畫成果自評

調頻解調器可以成功得到語音訊號，但由量測結果（圖十五）可看到，仍有許多毛邊，即高頻的雜訊，所以需要效能較好的低通濾波器，來得到更乾淨的波形。

限制器可以成功得到全擺幅的方波（圖十七）。訊號強度偵測器可以成功得到具對數特性的函數（圖十六）。

雖壓縮器與擴展器的 **0dB** 點與模擬不相同，偏移至 400mv，但比較在意的是訊號經壓縮後，是否可以經擴展將訊號還原，量測的結果（圖二十四）可以成功得到線性關係。

五、參考文獻

- [1] A. Rofougaran, J. Y. C. Chang, M. Rofougaran, and A. A. Abidi, "A 1GHz CMOS RF Front-End IC for a Direct-Conversion Wireless Receiver," *IEEE Journal of Solid-State Circuits*, vol.31, pp.880-889, July 1996.
- [2] S. Khorram, A. Rofougaran, and A. A. Abidi, "A CMOS Limiting Amplifier and Signal-Strength Indicator," *Symposium on VLSI Circuits Digest of Technical Papers*, pp. 95-96, 1995
- [3] D. Johns, and K. Martin, *ANALOG INTEGRATED CIRCUIT DESIGN*. John Wiley and

Sons, Inc., 1997.

[4] David Hossack and John I. Sewell, "A Robust CMOS Comander," *IEEE Journal of Solid-States Circuit*, Vol. 33, No. 7, July 1998.

[5] Shinobu Shioda, M. Sahoda, M. Aketo, K. Ohsawa, Y. Fujita, H. Kishigami, H. Shin, M. Ishida, H. Tanimoto, and T. Iida, "1.8V CMOS Analog Comander with 80dB Dynamic Range," *IEEE Custom Integrated Circuits Conference*, 1993, pp. 16.1.1 – 16.1.4.

[6] "Using the NE5750 and NE5751 for Audio Processing," Application Note AN1741 in Philips Semiconductors RF Communications Products, May 29, 1991