

穿隧氧化層內漏電流之暫態特性與物理機制

Mechanisms and Transient Characteristics of Stress Induced Leakage Current (SILC) in Tunnel Oxides

計畫編號：NSC 88-2215-E-009-034

執行期限：87 年 8 月 1 日至 88 年 7 月 31 日

主持人：汪大暉教授 國立交通大學電子工程學系

E_mail:wang@jekyll.ee.nctu.edu.tw

一、中文摘要

在本計劃中，藉由各種不同 stress 方式所產生的氧化層漏電流做廣泛而深入的探討，吾人已成功證明 positive charge-assisted tunneling (PCAT) 為穿隧氧化層漏電流 (SILC) 之主要傳輸機制。而經由研究發現氧化層內 hole trap 之放電 (detrapping) 與 PCAT 的交互作用為 SILC 呈現暫態電流之主因。而此暫態電流即為造成快閃式記憶體 (flash EEPROM) 內 read-disturb 的主要因素。更進一步，吾人發現此種漏電流可藉由短時間之電子注入而消弭。此外，吾人並成功發展出一套數值計算模式，可精確的模擬出此一漏電流對時間及電場的變化。相信上述研究成果對於快閃式記憶體元件之可靠性研究，具有重大助益。

關鍵詞：氧化層漏電流，暫態特性，物理機制，快閃式記憶體，防治方法。

Abstract

In this project, the positive charge-assisted tunneling (PCAT) has been proven to be a dominant mechanism of stress induced leakage current (SILC) in tunnel oxides. The transient behavior of the SILC arises from that the positive oxide charges, which help electrons to tunnel through the oxide, can themselves escape to the Si substrate in measurement. In addition, The transient component of the SILC plays an

important role in read-disturb phenomena of a flash EEPROM. Moreover, we have found that the SILC can be annealed by electron injection. Finally, numerically simulation for positive charge-assisted electron tunneling is proposed. This model can successfully describe the time dependence and the field dependence of the SILC.

Keywords: SILC, Transient Characteristics, Mechanisms, flash EEPROM, Annealing

二、計劃緣由與目的

快閃式記憶體 (flash EEPROM) 內穿隧氧化層 (tunnel oxide) 可因載子入射而產生氧化層內部缺陷。當氧化層厚度逐漸縮小時，載子可經由缺陷間跳躍 (hopping) 而形成氧化層漏電流 (stress induced leakage current [1]，簡稱 SILC)。此種漏電流將嚴重影響快閃式記憶體內資料儲存時間 [2]。目前商用快閃式元件之氧化層厚度，尚無法突破 80Å，即主要受限於此種漏電流。關於 SILC 之傳輸機制，已發表之理論包括 positive charge-assisted tunneling (CAT) [3]，neutral trap-assisted tunneling (TAT) [4] 和 thermally-assisted tunneling [5] 等。除此，最近研究更顯示 SILC 含有一暫態成份 [6]。針對 SILC 之物理機制與特性，目前仍有甚多疑點尚待釐清，包括在何種 stress 條件下，上述何種機制始為主要漏電流機制？一般測量方法所測得之漏電流為其直流部份或暫態部份，何者對於元件可靠性

影響較大？對於 SILC，有無任何防制方法？本計劃之目的即在針對上述所提問題，展開一系列，為期多年之研究。以求深入了解 SILC 特性與物理，並尋求解決方法及建立理論模式。

三、研究方法

本計劃中所使用之元件為 n-type MOSFET，而不用 MOS capacitor，其主要目的為可利用 charge separation 的觀念來分離電子與電洞。藉由此方法，吾人可以分別觀察兩者在 SILC 內所伴演的角色，而這是在使用 MOS capacitor 時所無法得到的好處。其實驗方法如圖一所示。此時由汲極與源極(drain/source)所偵測到的電流即為電子電流，而相對的由基極(substrate)所偵測到的即為電洞電流。在本研究計劃內，吾人所使用氧化層 stress 方式包括 flash EEPROM 中最常見之兩種 stress 方式，亦即 FN stress 和 hot hole (HH) stress。其中 FN stress 為目前研究最廣泛之 stress。量測所得可與已發表資料比對，而 HH stress 已確知為 Flash EEPROM 中影響可靠性最為嚴重之 stress 方式。

過去相關之研究，大部份均以測量 SILC 直流特性為重點，探討其與 stress 方式或電場之關係(例如 FN plot)。在本計劃內之量測，將以 SILC 暫態特性為突破點，原因在於暫態特性可較直流特性提供更多資料。另外藉由改變電壓，吾人可知此種電流與電場的相關性，可幫助了解 SILC 的傳導機制。

四、結果與討論

圖二為元件在經過-FN stress 後所量測到的 SILC 與 substrate 電流(I_b)對時間的變化圖。吾人並同時變化量測電壓以觀察其對電場的敏感性。吾人發現 SILC 具有強烈暫態效應，但更奇特的是 I_b 的同時存在與具有暫態效應。由於 I_b 是藉由電洞傳導而形成， I_b 的存在無疑的傳達了 SILC 與電洞

的相關性，這是以前在 MOS capacitor 上量測所無法得到的資訊。更進一步，吾人審視此兩種暫態電流在 log-log plot 上的斜率。發現 I_b 之斜率為-1，與文獻上所記載的 tunneling front model 相符，但-FN SILC 之斜率經反覆與仔細的量測均明顯大於-1。而在圖三中，吾人將所觀測到的暫態電流值對電場作圖，發現 SILC 具有較 I_b 強烈的電場效應，而 I_b 對電場是幾乎不變化的。為解釋此一現象，吾人提出 SILC 暫態效應之可能物理機制如圖四所示。氧化層正電荷(即電洞)可做為一 PCAT center。因此 HH SILC 暫態電流實際上包含兩種成份，一為正電荷釋放所形成之 displacement current ($I_h = I_b$)，另一為經 PCAT center 所造成之 conduction current ($I_{cat} \approx I_g$)。當正電荷釋放，PCAT center 即消失，而使 I_{cat} 呈現暫態效應。更進一步，吾人發展出一套數值計算模式可精確描述此一機制，其計算方法列於表一，而所模擬的結果則為圖二及圖三上的實線部份。另外，吾人發現經過短時間的電子入射後，此種漏電流可以大幅的消除，其結果如圖五所示。由圖中 I_b 的消失，吾人推論其原因為入射電子與 PCAT center 相中和，而造成 SILC 的降低。

五、發表著作

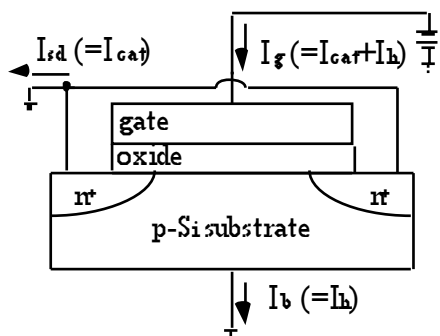
關於穿隧氧化層內漏電流之暫態特性與物理機制，吾人已有下列論文發表：

- (1) T. Wang, N. K. Zous, J. L. Lai, and C. Huang, "Hot Hole Stress Induced Leakage Current (SILC) Transient in Tunnel Oxides," *IEEE Elect. Dev. Lett.*, Vol. 19, p.411-413, 1998
- (2) N. K. Zous, T. Wang, C. C. Yeh, C. W. Tsai and C. Huang, "A Comparative Study of SILC Transient Characteristics and Mechanisms in FN Stressed and Hot Hole Stressed Tunnel Oxides," *Proc. Int. Reliability Phys. Symp.*, p.405-409, 1999.

(3) N. K. Zous, T. Wang, C. C. Yeh, C. W. Tsai and C. Huang, "Transient Effects of Positive Oxide Charge on Stress-Induced leakage current in tunnel oxides," *Appl. Phys. Lett.*, p.734-736, 1999

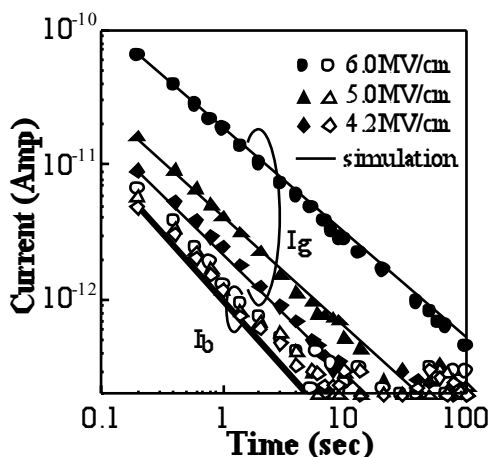
六、參考文獻

- [1] D. A. Baglee and M. C. Smayling, "The Effect of Write/Erase Cycling on Data Loss in EEPROMs," *IEDM Tech. Dig.* pp.624-627, 1985
- [2] S. Aritome, R. Shirota, G. Hemink, T. Ehdoh and F. Masuoka, "Reliability Issues of Flash Memory Cells," *Proc. of the IEEE*, Vol.81 pp.776-788, 1993
- [3] Maserjian and N. Zamani, "Observation of Positively Charged State Generation near the Si/SiO₂ Interface during Fowler-Nordheim Tunneling," *J. Vac. Sci. Tech.*, Vol.20 pp.743-746, 1982
- [4] R. Rofan and C. Hu, "Stress-Induced Oxide Leakage," *IEEE EDL*, Vol.12 pp.632-634, 1991
- [5] P. Olivio, T. Nguyen and B. Ricco, "High Field Induced Degradation in Ultra-Thin SiO₂ Films," *IEEE TED*, Vol.35 pp.2259-2265, 1988
- [6] D. J. Dumin and J. Maddux, "Correlation of Stress-Induced Leakage Current in Thin Oxides with Trap Generation Inside the Oxides," *IEEE TED*, Vol.40 pp.986-993, 1993



圖一

Charge Separation Technique 的示意圖

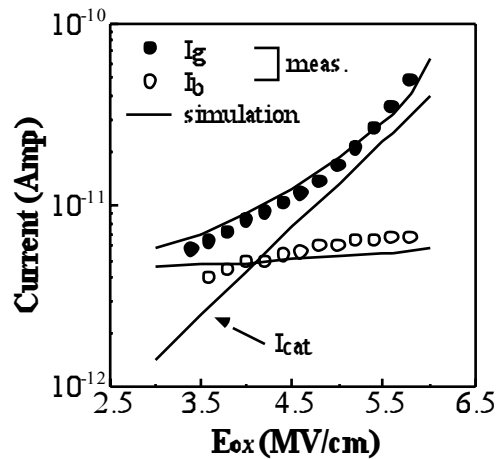


圖二

I_g 及 I_b 在不同電場下量測和模擬的暫態效應圖。在此圖中實線為模擬結果而符號則代表量測值。

圖三

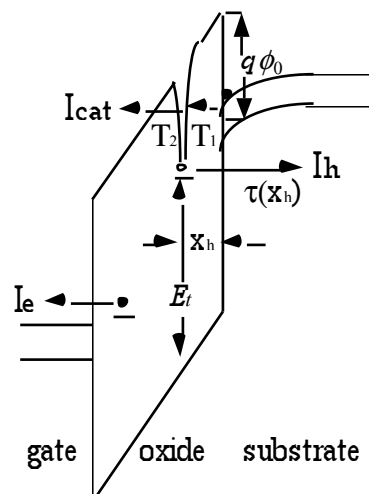
I_g 及 I_b 在 $t=0.2$ 秒時對電場的變化圖。由圖



可知 I_g 對電場的敏感度比 I_b 大。同樣的實線代表模擬結果而符號則為量測值。

圖四

PCAT 在正偏壓下的傳導機制示意圖。實心圓代表電子，而空心圓代表電洞。



表一

使用數值計算由 PCAT 所造成 SILC 時所用公式。其中包含了時間項，因此可計算 SILC 的暫態效應。

(a) positive oxide charge assisted tunneling

$$\Phi(x) = \Phi_0 - E_0 \cdot E_{ox}x - \Phi_{Coul} - \Phi_{image} \quad (1)$$

$$\Phi_{Coul}(x) = \frac{q}{4 \epsilon |x-x_h|} \quad (2)$$

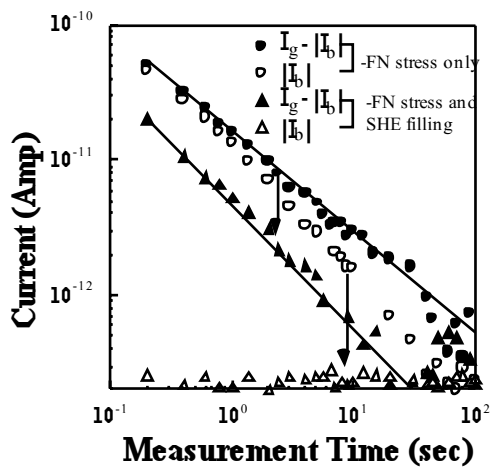
$$T_1 = \exp(-4 \int_{x=0}^{x=x_h} (2m_e \phi(x) \hbar^2)^{1/2} dx) \quad (3)$$

$$J(x_h) = k E_{ox}^2 T_1(x_h) \quad (4)$$

(b) time-dependence

$$\tau(x_h) = \tau_0 \exp\left(\frac{8\pi(2m_h)^{1/2}}{3qh} \frac{E_t^{3/2} - (E_t - qE_{ox}x_h)^{3/2}}{E_{ox}}\right) \quad (5)$$

$$I_{ca}(t) = AN_h \int_0^{x_h} J(x_h) \exp(-t/\tau(x_h)) dx_h \text{ for } T_2 \gg T_1 \quad (6)$$

$$I_h(t) = qAN_h \int_0^{x_h} \frac{\exp(-t/\tau(x_h))}{\tau} dx_h \quad (7)$$


圖五

在經過電子入射後， I_g 和 I_b 的變化情形。可以發現 I_b 消失了而 I_g 則大幅下降。