

# 電路板高效率熱模型之建立及程式庫化

## Efficient Library Design of the Thermal Model of PCB's

計畫編號：NSC 88-2215-E-009-059

執行期間：87/08/01-88/07/31

主持人 & E-mail：張隆國 lkchang@cc.nctu.edu.tw

執行單位：國立交通大學電機與控制工程系

### 一、中文摘要

本計劃使用有限差分法近似熱傳播偏微分方程式，並將其等效地類比成電路形式，建構電路板與積體電路元件熱傳播的電路模型。在電路板熱模型方面，對電路板熱模型我們以等效熱阻的計算與加以處理；而在積體電路元件熱模型上，我們則發展包含穩態與暫態的漸進簡化模型將原先建立的多層立體電路模型簡化成單層平面的等效電路模型，以節省大量模擬時間與記憶體空間。我們並以此漸進簡化模型在 SPICE 上建立元件程式庫，好讓我們可依不同精確度及簡化程度的需求而選擇不同的漸進簡化模型，以達到模組化的目的。同時，我們也發展出任意可變式環境溫度與晶片消耗功率的簡化熱模型，使我們的簡化模型更富彈性。

### 英文摘要

In this project, the partial differential equations for computing heat transfer in PCB's and IC packages are approximated by using the finite difference method. We have proposed efficient equivalent circuit models to simulate the heat transfer mechanism of PCB's and IC's. The traditional equivalent circuit model for the

heat transfer of an IC is a three-dimension one. The objects of the modeling method proposed by us is to simplify the three dimension model into two dimension one. Actually, we have proposed a compaction method to produce the steady-state heat transfer model of an IC previously. More works have been done here, such as, (1)the method to separate the equivalent circuits produced by the ambient temperature and the electrical power consumed by IC, and (2)the improvement of the mesh-refinement model of the PCB in the previous version.

### 二、計劃緣由與目的

由於積體電路製作及包裝技術的發展迅速，使得我們能在更小的晶片面積上實現更複雜的電路設計。但相對的，這也將使得整體的熱產生率提高。因此，當我們設計一高功率密度或尋求一高可靠性的電路時，電路板上各元件的溫度分佈及其變化常是重要的考量因素。不當的電路設計會使電路板溫度上升，造成工作參數的漂移，導致功能錯誤甚而喪失，因而衍生可靠性的問題。因此，在電路設計初期，若是對整個電路系統作熱模擬與分析，將有助於我們得知溫度分佈及變化的資料，以便做出

最佳的電路板佈置設計。

在以往已有許多人作有關電路板熱模型建立的研究，Godfrey 等人[1] 使用 ANSYS 有限元素 (finite element) 軟體，分別建立元件與電路板的數值熱模型；Chen 和 Yip [2] 應用有限差分法在 SPICE 上建立一個電路板的熱和振動模型；Hebrard 等人 [3] 則以不同網目粗細分割的方法來提高模擬的效率。

本計劃基本上是延續 Chen 和 Yip 的方法建立電路板及元件熱模型。在元件方面，我們應用量測方式，把三維的熱模型簡化成二維包含穩態與暫態的漸近簡化模型。這樣的簡化能使模擬效率大大的提高。至於電路板方面，我們仍以網目精製方法加以簡化，並且使用虛擬節點及反射用的被動電源解決粗細網目的銜接問題。

### 三、實驗方法

在本節中，我們將元件模型中的電容一併考慮，發展暫態漸近簡化模型。

#### 3.1 積體電路暫態熱模型之簡化

##### 步驟一：選擇簡化的模型

我們以圖 3.1 的三維網目狀電路為例，圖 3.2 是圖 3.1 的最化電路，其中  $C_{th_{Node1}}$  代表節點 1 到地的節點等效電容。

##### 步驟二：求取底面節點等效電容

以節點 1 為例，我們在圖 3.1 中對節點 1 接上一個獨立直流電流源  $I_c$ ，而在其他節點對地之間均接上其電壓值與節點 1 電壓值相等之相依電壓源，而圖

3.2 是圖 3.1 的等效電路，也就如同於圖 3.2 接上相同的電壓、電流源，如圖 3.3。在時間  $t_m$  時我們可由圖 3.3 得知節點 1 的暫態方程式為：

$$(3.1)$$

所以可得節點 1 的等效電容

$$V_{Node1}(t_m) = \left( 1 - e^{-\frac{t_m}{R_{th_{Node1}} C_{th_{Node1}}}} \right) (V_{th_{Node1}} + I_{dc} \times R_{th_{Node1}}) + e^{-\frac{t_m}{R_{th_{Node1}} C_{th_{Node1}}}} \times V_{Node1}(0^-) \quad (3.2)$$

$$C_{th_{node}} = \frac{-t_m}{R_{th_{node}} \times \ln \left( \frac{(V_{th_{node1}} + I_{dc} \times R_{th_{node1}}) - V_{node1}(t_m)}{(V_{th_{node1}} + I_{dc} \times R_{th_{node1}}) - V_{node1}(0^-)} \right)}$$

##### 步驟三：求取鄰接節點連接電容

我們延續上步驟的作法對照圖 3.1 及圖 3.2，以節點 1 為例，我們仍在圖 3.1 中對節點 1 接上一個獨立直流電流源  $I_c$ ，但使其他節點(節點 2 ~ 9)短路到地，而圖 3.2 是圖 3.1 的等效電路，所以若我們同樣對節點 1 接上相同大小的獨立直流電流源  $I_c$ ，其它節點對地之間則同樣使其短路到地，即可形成圖 3.4 的等效電路。接著我們以求取節點一與節點二之間的連接電容為例。因此節點 1 的暫態方程式可寫為：

$$V_{Node1}(t_m) = (1 - e^{-\frac{t_m}{T_{Node1}}}) V_{ss} + (e^{-\frac{t_m}{T_{Node1}}} \times V_{Node1}(0^-)) \quad (3.3)$$

並可得節點 1 的暫態時間常數：

$$T_{Node1}(t_m) = \frac{t_m}{\ln \frac{V_{Node1}(0^-) - V_{ss}}{V_{Node1}(t_m) - V_{ss}}} \quad (3.4)$$

而節點 1 與節點 2 之間的電流

$$I_{Node1\_Node2}(t_m) = [I_m]_{Node2}(t_m) - [I_{th}]_{Node2}$$

其中  $[I_{th}]_{Node2} = V_{th\_Node2} / R_{th\_Node2}$  (3.5)

而由圖 3.4 可得到

$$I_{Node1\_Node2}(t_m) = \frac{V_{Node1}(t_m)}{R_{th\_Node1\_Node2}} + C_{th\_Node1\_Node2} \frac{dV_{Node1}(t_m)}{dt}$$

$$= \frac{V_{Node1}(t_m)}{R_{th\_Node1\_Node2}} + C_{th\_Node1\_Node2} \left[ \frac{V_{SS} - V_{Node1}(0^-)}{T_{Node1}} e^{-\frac{t_m}{T_{Node1}}} \right]$$

(3.6)

因而連接電容可由下式求得

$$C_{th\_Node1\_Node2} = \frac{I_{Node1\_Node2}(t_m) - \frac{V_{Node1}(t_m)}{R_{th\_Node1\_Node2}}}{\frac{V_{SS} - V_{Node1}(0^-)}{T_{Node1}} e^{-\frac{t_m}{T_{Node1}}}}$$

(3.7)

我們可以依照上述的方法依序地進而求出任一節點與其它節點之間的連接電容。

### 3.2 任意可變式環境溫度與晶片消耗功率的簡化熱模型

在簡化熱模型中，元件底面的每一個節點存在個別的戴維寧等效電壓及電阻，而戴維寧等效電壓就表示了加諸在此底面節點的等效熱源，而此熱源則是由環境溫度及元件本身所產生的功率而來，在此我們將環境溫度與元件功率兩元素從節點的戴維寧等效電壓中分離出來，建立各自的等效電路。由於晶片功率等效於一電流源  $I_S$ ，而整個熱等效電路元件是假定為時間、溫度不變的線性元件，故反應到每一節點  $i$  的等效電源由網路求解原理，必定是  $I_S$  的分量值，所以以  $Kw_{Nodei} I_S$  表之。所以我們將以圖 3.5(a) 的電路來等效原先的戴維寧電路圖 3.5(b)。既然圖 3.5(a) 與 (b) 是等效

的，所以

$$V_{th\_Nodei} = V_T + Kw_{Nodei} I_S R_{th} \quad (3.8)$$

所以對每一個節點，我們可以任意輸入元件的環境溫度和晶片功率並配合其戴維寧等效電阻，就可求得相對應的  $Kw_{Nodei}$ ，建立出此簡化熱模型。

### 3.3 網目精製的應用

網目精製時須特別加以處理的是粗細網目交界的問題。在此粗細網目大小比例為 2 : 1，在粗網目的區域內，應用內插法來產生與細網目區域內節點相連的虛節點，用來與粗網目節點相連而使得有限差分近似仍可用於粗細網目交界上。至於內插法，我們將採用二次內插，以圖 3.6 為例來說明，(a) 與 (b) 分別代表粗細網目區，圖 3.6 中的 “●” 代表實際的網目節點，“x” 則代表虛節點。圖中虛節點是不佔面積的虛擬節點包含映射點或前面提到的二次內插點，就圖 3.6(a) 而言所有的節點都是圖 3.6(b) 同樣位置節點的映射點，之所以稱這些虛節點為映射點，在實際上它們是同一點。

我們已經建夠好初步的粗網目與細網目的連接，接下來我們必須要連接兩個網目之間的訊息。因為電路板細網目所產生的熱流類比成電流，接至與細網目交接的粗網目節點上。同理我們以相依電壓源將粗網目節點的溫度類比成電壓，接至與粗網目交接的細網目節點上 如此就完成了兩網目區的連接。

## 四、結論與討論

### 1. 電路板與 IC 元件結合的穩態模擬

圖 4.1 是此电路板的元件配置圖，圖 4.2 是电路板與 IC 的組成結構，在不考慮熱幅射效應的情況下，我們將簡化模型的模擬結果與[4]來作比較，如圖 4.3 及圖 4.4，平滑曲線是我們的模擬結果，折線是[4]使用半解析法模擬的結果。

## 2. 積體電路元件構裝暫態溫度模擬

在此我們針對一 SMD 元件進行暫態且不包含幅射效應的溫度模擬。假設其為對稱設計，因此我們只考慮四分之一的元件構裝，外觀尺寸為 10mm×4mm×2mm。其詳細結構如圖 4.5 所示。而我們利用漸近簡化模型的方法將元件熱模型分成五個不同的漸近簡化等級，其四分之一元件的原點處也就是整個元件的中心點處的暫態溫度分佈展示於圖 4.6。接著我們以未簡化模型作為參考點，以便比較不同漸近簡化等級的百分誤差。以等級一在節點  $i$  的百分誤差為例

$$\text{Error}(\%) \equiv \frac{[T_{\text{Order } 1}]_{\text{No dei}} - [T_{\text{Original}}]_{\text{No dei}}}{[T_{\text{Original}}]_{\text{No dei}}} \times 100\% \quad (3.18)$$

## 3 結論

我們已將有限差分等式轉成在 SPICE 上對等的電路形式，並分別模擬了 IC 元件接上电路板時穩態的溫度分佈及 IC 元件的暫態溫度分佈。至於电路板方面，我們以網目精製方法加以簡化。以此漸進簡化後的等效電路模型與电路板熱模型結合做整體的溫度模擬。便可節省模擬時間及記憶體空間，並達到模組化的目的。

## 五、參考文獻

- [1] W.M. Godfrey, K. Taghavi, C.J. Cremers, and M.P. Menguc, Interactive thermal modeling of electronic circuit boards. In R.A. Wirtz and G.L. Lehmann editors, *Thermal Modeling and Design of Electronic Systems and Devices*, pp. 65-71, The American Society of Mechanical Engineers, New York, 1990.
- [2] J.E. Chen and G. Yip, "SPICE models for thermal and vibration analysis of printed circuit boards," In *Proceedings of the 27th Intersociety Energy Conversion Engineering Conference*, pp. 287-292, 1992.
- [3] Luc Hebrard, Gilles Jaquemod, Bernard Bouterin and Michel Le Helley, "Simulation of Electrothermal Interactions in Power Integrated Circuits," In *Eighth IEEE Semi-THERM Symposium*, pp. 76-82, 1992.
- [4] J.N. Funk, M.P. Menguc, K.A. Tagavi, and C.J. Cremers, "A Semi-analytical method to predict printed circuit board package temperatures," In *Seventh IEEE Semi-THERM Symposium*, pp.7-14, 1991.

## 六、圖表

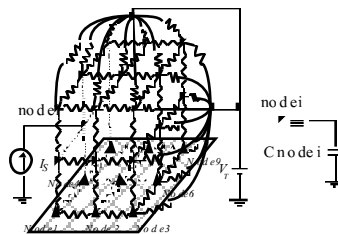


圖 3.1 暫態三維網目狀電路

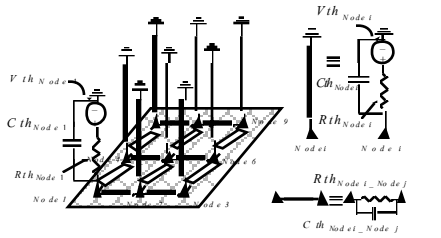


圖 3.2 等效電路的最簡化形式

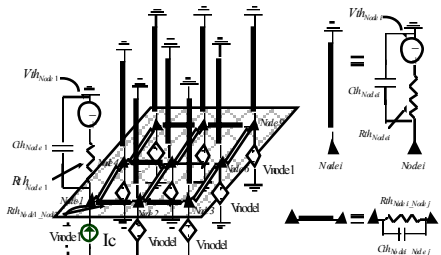


圖 3.3：簡化電路節點 1 接電流源  $I_C$  而節點 2 ~ 9 接相繼電壓源

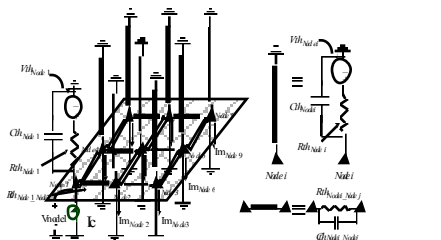


圖 3.4：元件底面節點 1 接電流源  $I_C$  而節點 2 ~ 9 短路到地

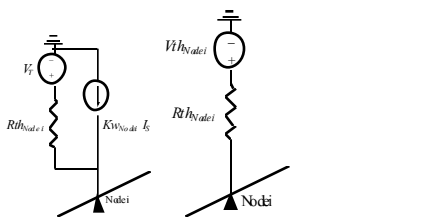


圖 3.5：(a) 等效電路 (b) 戴維寧等效電路

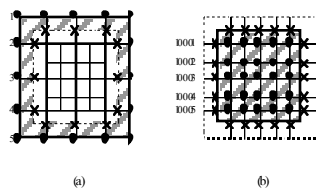


圖 3.6：粗細網目相連的情形

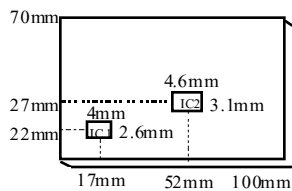


圖 4.1 電路板的配置情形

	Thickness (mm)	Conductivity (W/m°C)
EPOXY	1.71	0.00669
CHIP	0.28	0.0433
silber card	0.38	0.0433
copper	0.081	0.328
filber card	1.575	0.0297

圖 4.2 電路板與 IC 的組成

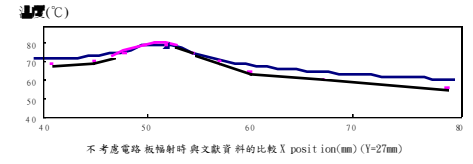
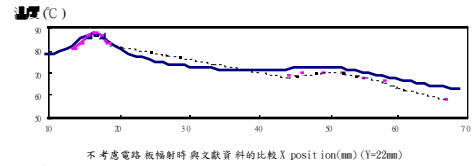


圖 4.3 不考慮輻射時與文獻資料的比較

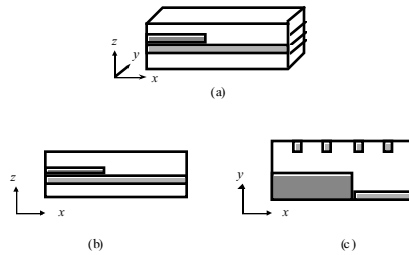


圖 4.4 四分之一模型元件構裝

