

砷化銦鎵與砷化鎵量子點應變鬆弛的特性研究

Studies of on-set relaxation in In(Ga)As/GaAs quantum dots

計畫編號: NSC 90-2112-M-009 -043-

執行日期:90/08/01~91/07/31

個別型計畫: 計畫主持人:陳振芳 交大電子物理系教授

一、中文摘要

我們藉由導納頻譜的量測分析來研究 InAs(N)/GaAs 量子點結構之中的載子分佈與放射特性。在 InAs/GaAs 量子點樣品中我們發現到，在量子點的區域有載子堆積形成峰值的現象產生，此即為量子侷限效應。而在 InAsN/GaAs 的量子點樣品中，當掃描頻率很低的時候，在量子點結構的地方仍然有載子堆積的情形出現。但當使用高頻掃描時，在量子點的地方發生載子空乏的情形。在量子點結構的區域出現載子堆積的峰值，其強度隨著溫度降低而變弱，這意味著這個峰值的來源是電子從缺陷能階放射出來所形成的，而不是從量子點放射出來的。而高頻時為什麼在量子點的地方沒有載子堆積的現象，此乃由於載子從缺陷放射出來的速度無法跟上我們做高頻電容量測時的交流訊號。我們利用電容-頻率的量測，可得到在 InAsN 量子點中的缺陷活化能為 0.42eV。

英文摘要

The carrier distribution and emission property in InAs(N)/GaAs quantum dot (QD) have been investigated by admittance spectroscopy. In the case of InAs/GaAs QD, a carrier

accumulation peak appears in the QD region, implying the effect of quantum confinement. In the case of InAsN/GaAs QD, When ac voltage is sufficiently low, a carrier accumulation peak was found in the QD region and, when ac voltage is high, carrier depletion was found in the QD region. The intensity of the accumulation peak in the QD region decreases with lowering temperature, suggesting the peak is due to electron emission from defect levels instead of from QD. The reason why no accumulation peak was found in the QD region is because the electron emission from the defects can not follow the ac voltage when the capacitance is measured at high frequency. The defect in the InAsN QD is characterized to be at 0.42 eV by capacitance frequency measurement.

二、計畫緣由與目的

由於 In(Ga)As/GaAs 量子點都存在著晶格不匹配的問題。而 InAsN/GaAs 量子點所存在的缺陷更是複雜，一般對於這種材料的長晶和光性參考資料不少，但缺陷在電性上有何差異，這些都是引起我們興趣的問題。

三、研究方法與成果

本實驗採用兩種樣品，樣品(一)為使用分子束磊晶(MBE)法成長 InAs/GaAs 單層量子點結構。在 n-type 的 GaAs(100) substrate 上成長一厚度約為 $0.3 \mu\text{m}$ GaAs 薄膜 (Si doping 的濃度為 $4 \times 10^{16} \text{cm}^{-3}$)，接著依序成長厚度為 2.6ML 的 InAs (QDs)，然後覆蓋一層厚度為 50Å 的 InGaAs(QW)，最後再蓋上一層 $0.3 \mu\text{m}$ 的 GaAs(Si doping 濃度約為 $4 \times 10^{16} \text{cm}^{-3}$)。Schottky diode 的製作是將樣品正面蒸鍍圓形 Al pattern，背面上 Au pattern 作為 Ohmic contact diode。樣品(二)亦是採分子束磊晶(MBE)法,成長 InAsN/GaAs 單層量子點結構。在 n-type 的 GaAs (100) substrate 上成長層厚度為 $0.3 \mu\text{m}$ GaAs 的緩衝層 (其矽摻雜濃度為 $8 \times 10^{16} \text{cm}^{-3}$)，接著再長一層厚度為 2.6ML 的 InAsN (QDs)，其中 N 以 RF Plasma source 的作為其材料產生之來源,N content 約為 15%，然後依序成長一厚為 50Å 的 InGaAs (QW),最後再覆蓋上 $0.3 \mu\text{m}$ (Si doping $8 \times 10^{16} \text{m}^{-3}$)。電極製作與樣品(一)相同。

我們將樣品做電性的量測(C-V)與分析。從(圖一)我們可以觀察到當曲線斜率開始大幅變小的時候，依溫度的不同，範圍差不多在 -4V~-5.5V 左右。

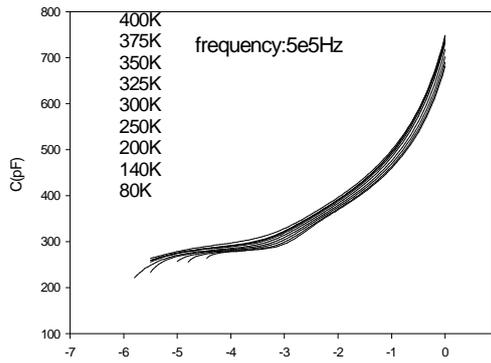
由
$$N_d = \frac{2}{qK_s V_0 A^2 d(1/C^2)/dV}$$
 知當

曲線斜率越小時載子的濃度越大，所以當偏壓加到 -4V~-5.5V 時差不多就是我們的樣品載子堆積的地方，也就是量子點的所在位置。將 C-V 圖換算成縱深分佈 (圖二)，可以看出濃度分佈在 $0.3 \mu\text{m}$ 的位置有很明顯的峰值，這與我們當初長晶時長量子點的

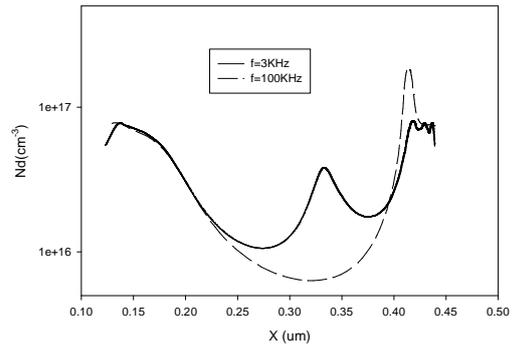
位置很吻合，代表量子點對載子有很明顯的侷限作用。

同樣的我們將樣品(二)做導納 (admittance)量測並探討缺陷電容與溫度、頻率的關係。由電容對外加偏壓的關係圖(C-V,圖三)在不同的頻率下量測電容，我們可發現在外加偏壓 $V=-2$ 附近，電容值有明顯的差異。進一步將 C-V(圖三)轉換成縱身佈圖(圖四)後，更可以清楚的看出高頻時 ($f=100\text{kHz}$)，在量子點的地方有載子空乏的現象發生。而在低頻時 ($f=3\text{kHz}$)，有 peak 出現，此種現象表示這個 peak 的來源是 trapped electrons 而不是 free electrons 所造成。即低頻時，carrier 跟的得上量測頻率，所以可以從 trap 中跳出來，形成 peak。而高頻時，因為 carrier 跟不上量測頻率，所以完全被 trap 捉住，而形成 carrier depletion 的現象。至於高頻時為何最後仍然有大量載子出現，乃是因為雖然 carrier 跟不上交流訊號的頻率，但是當直流偏壓達到 $V=-4\text{v}$ 時，此時已使得缺陷能階高於費米能階，所以最後 carrier 還是會從 trap 中全部跳出來，形成 peak。從上述的情形可以得知，這些 trapped carrier 有一個時間常數 δ (time constant)，於是我們利用不同溫度下電容對頻率的關係圖(C-W，圖五)，外加偏壓為 $V=-2\text{v}$ (量子點附近)，可以在每一個溫度曲線的反曲點找到一個 δ 值，進而利用

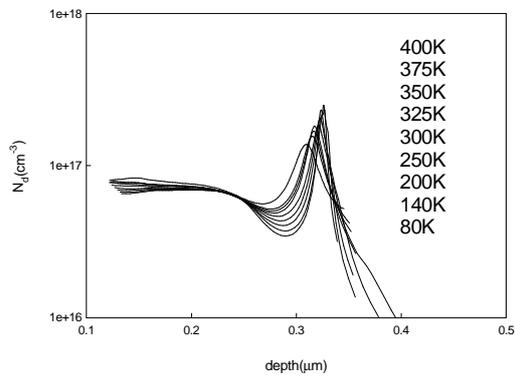
$$\ln(\delta T^2) = (E_c - E_T / k) / T - \ln(1 / \tilde{a}_n \delta_n)$$
 可以繪出 Arrhenius plot(圖六)，從斜率就可以得到活化能 $E_a = E_c - E_T$ (activation energy) 為 0.42eV ，補獲截面積 (cross setion) $\delta_n = 2.32 \times 10^{-14} \text{cm}^2$ 。



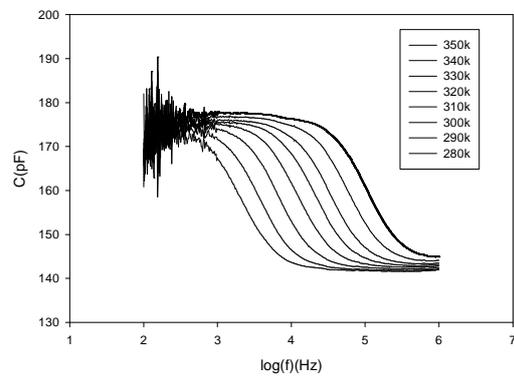
(圖一) C-V



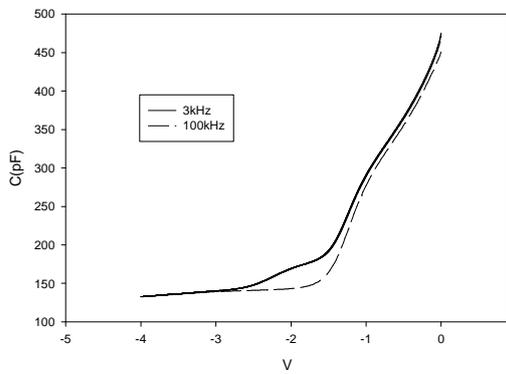
(圖四)



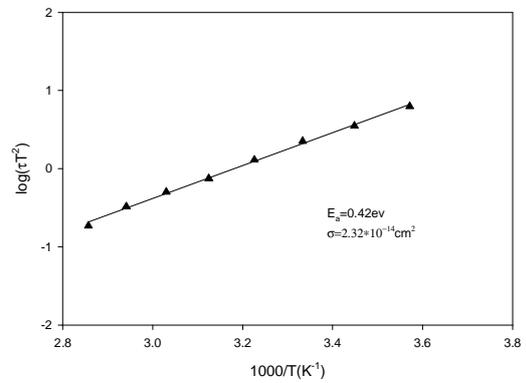
(圖二)



(圖五) C-W



圖三(C-V)



(圖六)

