

空-時耙狀接收器之演算法及其軟體無線電之實現

Algorithm and Software Radio Realization of Space-Time RAKE

Receiver

計劃編號： NSC89-2219-E-009-005

執行期限： 88 / 8 / 1 - 89 / 7 / 31

主持人： 李大嵩 交通大學電信系 教授

計畫參與人員： 蔡燈城 林旭星 張洪傑 陳世芳 洪嘉鴻

一、中文摘要 (關鍵詞：寬頻分碼多重進接，多重進接干擾，空-時多階平行干擾消除器，空-時碼擷取)

英文摘要(Keyword: W-CDMA, Multiple access interference, Space-time multistage parallel interference canceller, Space-time code acquisition)

為了實現第三代無線行動通訊，使用結合了許多先進技術的寬頻分碼多重進接系統是必然的趨勢。在本報告中，吾人以 TMS320C6201 數位信號處理器應用板來模擬、實現寬頻分碼多重進接系統上鏈端的接收器，並使用陣列天線來改進多重進接干擾之消除。具體而言，本報告所實現的接收器為所謂之空-時耙狀接收器，它結合了耙狀接收器 陣列天線 傳送端功率控制等演算法。為求進一步消除多重進接干擾，吾人引入多用戶偵測系統中常用的平行干擾消除演算法而得到一種新的空-時多階平行干擾消除器架構。此種消除器可以強化空-時耙狀接收器的效能並有效消除強干擾。

To realize the third-generation mobile communication systems, called International Mobile Telecommunications-2000 (IMT-2000), the wideband DS-SS (W-SS) incorporating as many recent technology developments as possible is necessary. In the report, we try to use the array antenna technology to help to reduce the multiple access interference (MAI) in the implementation of the IMT-2000 uplink receiver. An adaptive antenna array receiver can suppress the MAI by directing beam nulls toward the directions of interference. The array receiver, RAKE receiving, and transmit power control (TPC) are combined to implement the IMT-2000 uplink receiver. This is called space-time (S-T) RAKE receiver. To further reducing the MAI, we expand the S-T RAKE receiver to a multistage multiuser detection using the parallel interference canceller (PIC). This multistage multiuser detection is named Space-time multistage parallel interference canceller (S-T

MPIC), and performs better than the S-T RAKE receiver which is simulated and realized on a DSP applications board (TMS320C6201 based).

二、計畫緣由與目的

智慧型天線為近幾年來無線通訊界之重要研發方向及熱門議題。所謂智慧型天線，意指以某種具自我適應、調整功能之演算法則驅動之空間分集器，其有別於傳統固定式天線之處，在於可控制的空間多工能力。空間多工的主要效果在壓抑共通道干擾，從而可在不影響通訊品質的前提下縮小細胞尺寸，提升系統容量。因此，智慧型天線不僅能更有效地消除干擾，同時也能對目標訊號產生較大的增益。耙狀接收器本質上為一時域的等化器，僅考慮多路徑之間的延遲參數。在配合陣列天線的使用後，耙狀接收器即成為二維的空-時結構，對多路徑訊號具有空間及時間的鑑別能力，同時對共通道干擾有更佳的壓抑效果。目前，空-時耙狀接收器技術可分為兩類，即需訓練訊號者與不需者。使用訓練訊號為較容易的途徑，但較無頻寬效率。所以，在本報告中，使用結合陣列天線與耙狀接收器的空-時耙狀接收器(見圖一)及引入平行干擾消除演算法而得到一種新的空-時多階平行干擾消除器架構(圖二)。此種消除器可以強化空-時耙狀接收器的效能並有效消除強干擾。

三、研究方法及成果

研究方法

吾人所提之具加強干擾之空-時分碼多重進接收器及研究方法如下

1. 主要以 3GPP 上鏈的架構及其資料格式為基礎，利用輔助訊號在不同之路徑先作通道估測，以及 NLMS 演算法來調整陣列天線的參數，並配合傳送端功率控制的方法完成空-時耙狀接收器；吾人亦近一步以空-時二維耙狀接收器為核心模組發展出多階平行干擾消除器，可以同時偵測所有使用者送給基地台的信號，並降低使用者之間的干擾，有效的增加了系統容量。
2. 在 DSP 實現上，先利用 Matlab 充當傳送機的角色，包含資料的產生，展頻，並經過通道的模擬，之後把產生的資料存在電腦硬碟上，再由 Blue Wave Systems PCI/C6600 DSP 發展模組以 PCI 匯流排介面使用 chip 速率取樣讀取硬碟上的資料，作空-時耙狀接收器以及多階平行干擾消除處理。

結果

本計劃完成下列工作

1. 在無線通訊中，吾人使用空-時耙狀接收器於區域性訊號接收。而此空-時耙狀接收器在可工作區域內能建設性接收欲接收訊號，對於多重存取干擾訊號亦能與欲接收訊號加以區分並將盡可能的壓抑。
2. 吾人結合空-時耙狀接收器與平行干擾消除演算法而得到一種新的空-時多階平行干擾消除器架構，先消除干擾，再將訊號送進空-時耙狀接收器處理，可更進一步的增加系統效能。
3. 以 Blue Wave Systems PCI/C6600 DSP 發展模組，完成了四根天線及二條路徑的空-時耙狀接收器以及二階平行干擾消除器(以 chip 速率取樣)。

上述空-時多階平行干擾消除器研究成果結合空-時耙狀接收器與平行干擾消除演算法

在DSP上實現，提高通訊通道的容量，使得在實際通訊接收之應用更為可靠。

四、結論與討論

本報告中，吾人經由DSP發展模組模擬來呈現所提出的空-時耙狀接收器與空-時多階平行干擾消除器的效能及特性。圖三呈現系統效能分析。由圖可知，當多重存取干擾訊號加強時，空-時二階平行干擾消除器較空-時耙狀接收器有較佳的表現，能提供更高的系統容量。圖四呈現JPEG圖經過處理後的結果。由圖可知，在輸出訊號干擾雜訊比-16dB，訊號雜訊比16dB時，經過二階平行干擾消除器的處理可以完整重現原圖，但在空-時耙狀接收器上處理卻仍有瑕疵。

由於第三代無線通訊技術正在快速發展，而空-時多階平行干擾消除器在此DSP發展模組上模擬以符合第三代無線通訊要求尚嫌不足。因此，如何降低此演算法的複雜度，發展更有效率的DSP原始碼仍成為我們今後必須努力的方向。

五、參考文獻

- [1] Fumiyuki Adachi and Mamoru Sawahashi, "Wideband DS-CDMA for next-generation mobile communications systems," *IEEE Communication Magazine*, Sept. 1998.
- [2] Joe Mitola "The software radio architecture," *IEEE Communication Magazine*, May 1995.
- [3] Eric Dahlman, Bjorn Gudmundson, "UMTS/IMT 2000 based on Wideband CDMA," *IEEE Communication Magazine*, Sept. 1998.
- [4] Takashi Inoue and Yoshio Karasawa, "Two-Dimension RAKE Reception Scheme for DS/CDMA Systems in Beam Space Digital Beam Forming Antenna Configuration," *IEICE Trans. Commun.* E81-B (7), pp. 1374-1383, July 1998
- [5] Vafa Ghazi-Moghaam and Mostafa Kaveh,

Fellow, IEEE, "A CDMA Interference Canceling Receiver With an Adaptive Blind Array", *IEEE J. S. Areas. Commun.* vol 16, no.8, Oct. 1998

六、圖表

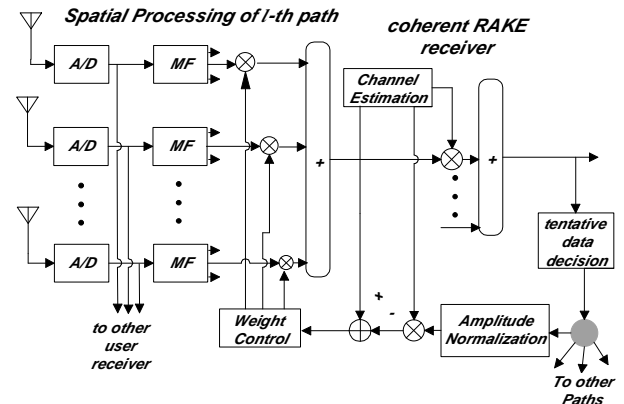


圖1: 空-時耙狀接收器架構圖

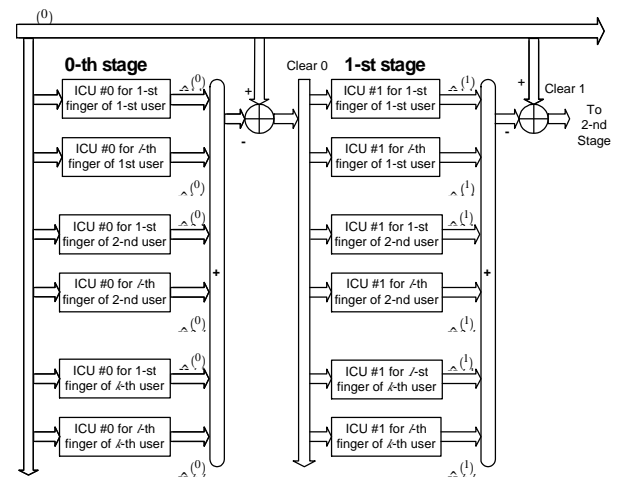


圖2(a): 空-時多階平行干擾消除器架構圖

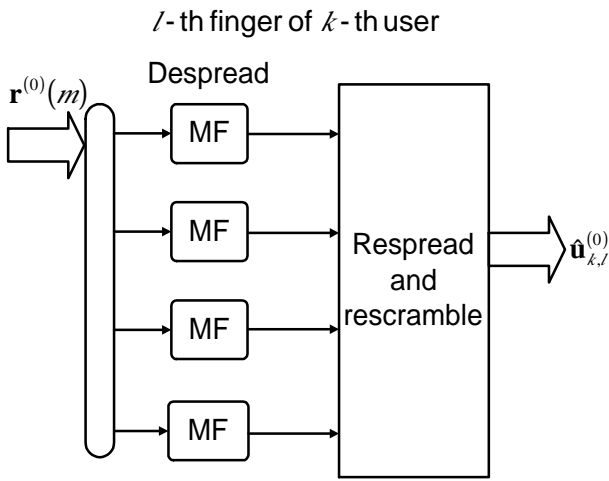


圖2(b): ICU #0 架構圖

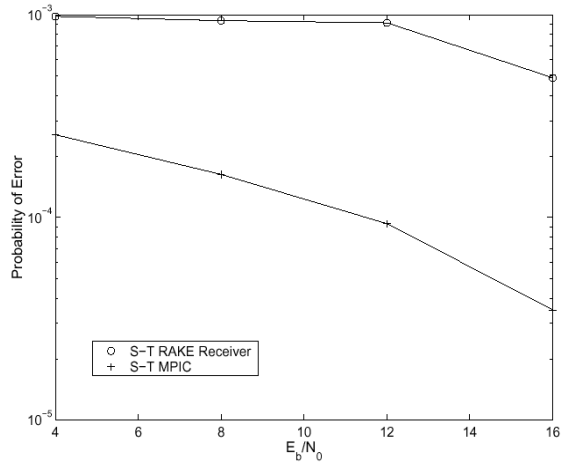


圖3(b): SIR=-20之空-時二階平行干擾消除器效能

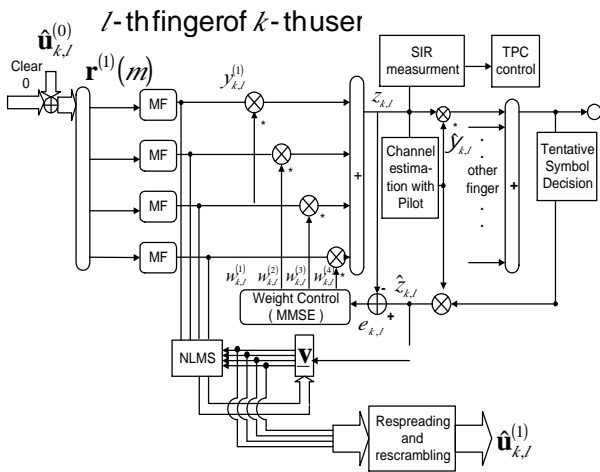


圖2(c): ICU #1 架構圖

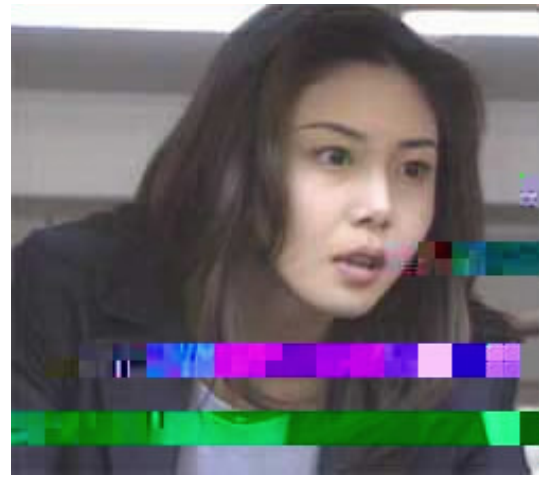


圖4(a): 在SIR=-20, $E_b/N_0=16$ dB下, 經過空-時二階接收器處理之JPEG圖

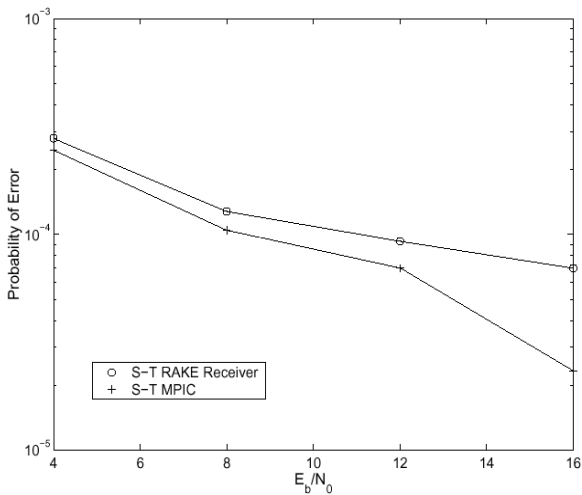


圖3(a): SIR=-10之空-時二階平行干擾消除器效能



圖4(a): 在SIR=-20, $E_b/N_0=16$ dB下, 經過空-時二階平行干擾消除器處理之JPEG圖