

行政院國家科學委員會補助專題研究計畫成果報告

寬頻分碼多重進接無線通訊上鏈傳收系統 之設計與製作(一)

Transceiver System Design and Implementation for WCDMA Uplink Communication (I) (總計畫)

計畫類別： 個別型計畫 整合型計畫
計畫編號：NSC 89 - 2219 - E - 009 - 010
執行期間：88年8月1日至89年7月31日

計畫主持人：林大衛 交通大學電子工程系所 教授
共同主持人：杭學鳴 交通大學電子工程系所 教授
 王聖智 交通大學電子工程系所 副教授
 陳紹基 交通大學電子工程系所 副教授
 魏哲和 交通大學電子工程系所 教授
 張仲儒 交通大學電信工程系所 教授

本成果報告包括以下應繳交之附件：
 赴國外出差或研習心得報告一份
 赴大陸地區出差或研習心得報告一份
 出席國際學術會議心得報告及發表之論文各一份
 國際合作研究計畫國外研究報告書一份

執行單位：國立交通大學電子工程系所

中 華 民 國 八 十 九 年 十 月 三 十 一 日

行政院國家科學委員會專題研究計畫成果報告

寬頻分碼多重進接無線通訊上鏈傳收系統之設計與製作(一)(總計畫)

Transceiver System Design and Implementation for WCDMA Uplink Communication (I)

計畫編號：NSC 89-2219-E-009-010

執行期限：88年8月1日至89年7月31日

主持人：林大衛 交通大學電子工程系所 教授

共同主持人：杭學鳴、魏哲和 交通大學電子工程系所 教授
王聖智、陳紹基 交通大學電子工程系所 副教授
張仲儒 交通大學電信工程系所 教授

一、摘要

我們研究第三代行動通訊系統標準適用之傳收技術，其中著重上鏈傳輸技術。共分六個子計畫，分別探討無線傳輸用之訊源(音視訊)與通道編解碼、加解密處理、同步技術、信號檢測、及媒介擷取與連線允諾控制。在信號檢測技術方面，我們考慮幾種不同複雜度的途徑，即耙狀接收機、多用戶檢測、及時空域信號處理。除個別技術項目之研究外，將以數位訊號處理器為平台，進行各傳收器模組之真時軟體實現與整合。本第一年之研究，各子計畫均有個別之成果。我們並透過隔週一次的討論會，作子計畫間的交流，也對最後擬實現之真時軟體系統作了較詳細的規劃。

關鍵詞：寬頻分碼多重進接、視訊編碼、音訊編碼、通道編碼、密碼學、同步、耙狀接收機、多用戶檢測、時空域信號處理、媒介擷取控制、連線允諾控制、數位訊號處理器實現

Abstract

We consider the transceiver technology under the third-generation mobile communication systems standard, wherein our focus is placed on uplink transmission. The project contains to 6 subprojects, wherein we deal with source (video and audio) and channel coding and decoding for wireless transmission, crypto-processing, synchronization, signal detection, and medium access control and call admission control. For signal detection, we consider several approaches differing in complexity, which are rake receiver, multiuser detection, and space-time signal processing. Besides

research into individual technology items, we plan to effect a real-time software realization of the transceiver modules using digital signal processors (DSPs) as well as an integration of the modules. In this first year's work, all the subprojects have obtained individual achievements. Biweekly meetings were held which facilitated communication among the subprojects and a more detailed planning of the final real-time software system to be implemented.

Keywords: Wideband CDMA (WCDMA), Video Coding, Audio Coding, Channel Coding, Cryptography, Synchronization, Rake Receiver, Multiuser Detection, Space-Time Signal Processing, Medium Access Control, Call Admission Control, DSP Implementation

二、計畫緣由與目的

本計畫研究第三代行動通訊系統標準適用之傳收技術。此標準採用寬頻分碼多重進接。鑒於人力等因素，我們著重上鏈傳輸技術。共分六個子計畫，分別探討無線傳輸用之訊源(音視訊)與通道編解碼、加解密處理、同步技術、信號檢測技術、及媒介擷取與連線允諾控制。在信號檢測技術方面，我們考慮幾種不同複雜度的途徑，即耙狀接收機、多用戶檢測、及時空域信號處理。除個別技術項目之研究外，將以數位訊號處理器為平台，進行各傳收器模組之真時軟體實現與整合。計畫之架構如圖一所示。

三、結果與討論

以下分別簡述總計畫及各子計畫的成果。

A. 總計畫

透過隔週一次的討論會，我們除了了解進度、作子計畫間的交流，也對最後擬實現之真時軟體系統作了較詳細的規劃。

我們所採用的 DSP 平台是 Blue Wave Systems 的 PCI6600，其上裝置德州儀器公司出品的 TMS320C62xx 定點或 C67xx 浮點 DSP 晶片二顆。其中定點 DSP 我們有 160 及 200 MIPS 二個版本，浮點 DSP 則為 166 MHz。雖然該 DSP 具有強大的運算能力，但是單一顆晶片仍無法提供足夠的計算量以滿足總計畫的需求，因此必須將各子計畫所發展出的軟體，分到不同的晶片上分工執行。大體上，我們是由各子計畫依其演算的需求，自行選用定點或浮點的板子。

基於以上安排，我們需要考慮到在同一塊板子上的兩顆 DSP 晶片之間的通訊，以及不同板子上的 DSP 之間的通訊。因一部 PC 所能使用的 PCI 匯流排有限，我們也有可能需要超過一台 PC 來放置 DSP 板，也就是要處理多台 PC 所裝置的板子之間的通訊問題。Blue Wave Systems 的板子，有支援同板子的晶片間與跨板子間的溝通。但仍須了解其細節，以能依我們所需來運作。目前我們已初步了解這些裝置間的通訊，是如何達成。尚需研究怎樣可使資料傳遞的速度達到最高。

在系統實現方面，目前已初步完成基頻通道的 DSP 模擬程式。WCDMA 規定的傳輸率為 3.84 Mcips/s 以上。現階段我們的軟體達到的速度，在一個使用者三條路徑以及在接收部分使用三個天線的時候，約為 1.024 Mcips/s，仍需提高。提高速度的途徑有二。一是提高 DSP 程式平行處理的程度：DSP 共有六個運算單元，但目前的 C 程式在經過編譯器轉換後，大部分的運算常只用到兩個左右的單元。二是將不同的傳輸路徑分到不同 DSP 來算：這是較困難的途徑。

B. 子計畫一：無線傳輸之訊源及通道編碼

本計畫第一年達成的三項課題為：(1) G.723.1 音訊編碼之研究、模擬與 DSP 實作，(2) H.263 視訊編碼之研究、模擬與 DSP 實作，以及(3)抗錯視訊編碼之研究。

音訊編碼之研究大概分兩部分：(1)研究語音壓縮標準在對抗通道雜訊上表現的特性，及(2)語音壓縮標準之 DSP 實現。在後者方面，我們實現了 ITU-T G.723.1 語音

壓縮標準。經對 C 來源程式做適當的調整及最佳化之後，其 6.3 kbps 與 5.3 kbps 之版本處理壓縮及解壓縮各共約耗 30.8 MIPS 及 41.3 MIPS，分別是在 C 來源程式沒有調整的情況下的 1.7% 及 3.2%。

在 H.263 視訊編碼方面，我們採用 Telenor Research 的 tmn-2.0 軟體加以修改，輔以英屬哥倫比亞大學的 tmn-3.1.1 中的鑽石型運動搜尋，及一個 fixed-point 的 DCT 程式。目前可在 DSP 上達到每秒 24 張影像的編解碼。

在抗錯視訊編碼之研究，我們考慮多重敘述編碼(multiple description coding)。該方法目前之研究，側重於靜態影像，我們則擬著重動態影像的保護。我們採用 H.263 動態影像壓縮演算法，進行研究。首先，將輸入端的影像序列，區分為兩個相互間具有相關性的集合，分別編碼，再經由兩個互相獨立的通道傳輸至接收端。

C. 子計畫二：寬頻分碼多重連接無線通訊之加解密系統

本年度的進度包含三部分：RSA 的硬體架構設計、利用 DSP 系統模擬實現 RSA 的架構、以及 elliptic curve 密碼系統演算法之研究與其重要運算成份之硬體架構設計。

在 RSA 硬體架構設計部分，我們嘗試運用 systolic array 之架構。此架構中主要的運算是乘法冪。我們分別設計出 double-layer 及 non-interlaced 兩種 systolic array 硬體架構。模擬測試的結果顯示，此二架構在速度及硬體面積上，都較現有其他架構為佳。

在 DSP 系統模擬實現 RSA 架構部份，目前我們已經熟悉 TI 的 DSP 發展系統，了解此系統上之硬體規格架構及使用介面。由於此系統中之硬體運算資源有限，加上所使用之字元長度(word length)為 32 bits，目前我們正嘗試修改我們的運算架構，以便於在 DSP 系統上模擬出 RSA 系統中整個加解密的過程。

Elliptic curve 密碼系統一般是架構在 F_q 或 F_2^m 上。若是運用 homogeneous 座標系，就可消除其中的除法，而只需做乘法。因此，在系統實現上，主要的運算是架構在 F_q 或是 F_2^m 上的乘法冪運算。目前我們已完成加解密系統演算法之研究，並提出一個乘法冪運算的 systolic array 架構。

D. 子計畫三：寬頻分碼多重連接無線通訊之同步與耙狀接收機研究及設計

本計畫研究 WCDMA 之碼同步與耙狀接收機。前者分為碼擷取(code acquisition)與碼追蹤(code tracking)，後者包括通道估測與耙狀接收器設計。

碼擷取的目的是要偵測傳送端是否開始傳送，並且使接收端產生的擬似亂碼時序與傳送端相差在一個 chip 之內。以 3GPP 的標準而言，導航信號包含有 16 個 symbol 的長度，在 spreading factor 等於 256 的情況下共有 4096 個 chips。碼擷取必須在這一段時間內產生不同時基的擬似亂碼，一一與接收到的訊號做比對，以找出正確的時序點。我們研究基本的同調與非同調演算法的效能，並針對其優缺點，發展出一種基於線性回歸的演算法。模擬顯示此法在 AWGN 及 fading 通道都有很好的性能。

碼追蹤也可以分為同調和非同調二種，其中非同調法因雜訊較大而功能較差。WCDMA 規格中，因有導航信號，故我們考慮使用同調架構，並在其下比較幾種不同的估測方法，以找出複雜度低且效能好的選擇。模擬 linear interpolation 與 linear extrapolation 二種途徑的結果，顯示後者的 timing jitter 在 AWGN 及 fading 通道均較佳。

通道估測的目的，是要用來設定耙狀接收器的係數。在 WCDMA 規格中，上鏈實體通道中包含了控制通道及資料通道，而控制通道中包含了導航信號及其他控制訊號。其中導航信號可以用來做初步的同步通道估測。其估測的方法有線性內插法、最小均方差內插法、移動平均法、無延遲窗型濾波法和延遲窗型濾波法等。其中線性內插法及最小均方差內插法和延遲窗型濾波法皆需要未來的訊號，所以在實作中需要延遲的時間。而移動平均法及無延遲窗型濾波法則不需要等候一段時間就能得到其估測值，而代價則為增加其通道估測的不準確性。我們提出一個滑動窗式(sliding window)通道估測法及一個類似最大可能性(maximum likelihood)之估測法。用此最大可能性估測法得到足夠之過渡性係數數據後，較準確的通道係數可利用此滑動窗式通道估測法對這些係數做進一步估測而得。這樣的方式可降低位元錯誤率及延遲時間。

緊接著通道估測之後的耙狀接收器將處理包含延遲和衰減的問題。一般而言，可使用最大比例結合法來獲取最大的訊雜比。我們提出一個適應性線性最小均方差

演算法。模擬數據顯示其效能不錯。

E. 子計畫四：寬頻分碼多重進接通訊多用戶信號檢測器設計和實現

在寬頻分碼多重進接無線通訊系統上行鏈路中，由於多使用者的訊號在同一頻帶上傳輸，展頻訊號間無法完全正交，以致於使用者間訊號相互重疊，重疊雜訊干擾劣化了接收端的性能表現，傳統接收器並沒有辦法將此干擾消除。另一方面，由於使用者與基地台間遠近距離不同，造成基地台接收各使用者訊號之強弱有很大的差別，除非能有很好功率控制，使基地台接收到的每個使用者功率都相同，否則就會產生所謂的近遠效應，強訊號把弱訊號遮蓋，導致弱功率訊號嚴重的檢測錯誤，這也是傳統接收器都重大缺點。因此所謂的多用戶信號檢測技術就被提出，其目的是為了消除各使用者訊號間的干擾，進而改善整個系統的性能。

在眾多的多用戶信號檢測技術中，平行式干擾消除器(PIC)是常用到的一種，其優點在於結構及觀念的簡易性，但是缺點是有時會因為前一、二級的估測不準而導致系統性能降低，因此許多改進的平行式干擾消除器被提出。我們根據穩定性高的平行部分干擾消除器(PPIC)為基礎作研究。該架構最初考慮的調變方式為 BPSK，而 WCDMA 系統所用的調變為 QPSK，且使用者訊號與導航訊號分別由 I 通道及 Q 通道傳出。因此在不同使用者的展頻碼相關性大時，若作多用戶信號檢測，導航訊號會嚴重影響其他使用者。我們提出一個結合通道估測的改良型平行部分雜訊干擾消除器(MPPIC)，其特點是接收信號在進入匹配濾波器及 PPIC 之前，就先作導航訊號估測與消除。模擬結果證實我們提出的 MPPIC 可改善整體系統的性能。

F. 子計畫五：無線通訊之時空域信號處理

本計畫研究有效地使用無線通道之技術，含一般時空域信號處理、WCDMA 上鏈傳輸之時空域信號處理、及使用 DSP 遂行實現之方法。

在一般時空域信號處理方面，我們研究有關時空域維特比等化器之設計與效能。我們探討訓練序列的設計以及傳輸信號的結構的設計，以使在不增加接收器複雜度之情形下，提升傳輸效能。我們也研究等化器長度的選擇。因為在有通道雜訊時，通道響應估計的精確度與在做通道估計時

所設定之通道長度有關(不是越長越好)。這估計精確度會影響接收品質，而等化器長度又會影響等化器複雜度。

在 WCDMA 上鏈傳輸之時空域信號處理方面，我們考慮平行式干擾消除(PIC)及其與天線陣列信號處理之結合。PIC 的基本原理，已述於前節。我們可將一些特定的 PIC 架構與天線陣列信號處理方法結合，就形成一些特別的時空域信號處理機制。模擬顯示這可以提高初始接收的正確率，而提高最後接收器輸出的正確率。

在 DSP 發展系統之使用方面，本年的研究是針對我們所採用的 DSP 板子，探討不同的 DSP 晶片之間的通訊以及資料的傳送方法，以了解如何在不同晶片之間做有效的傳輸，而不至於使得資料傳輸影響到系統效能。此外，也探討電腦主機與 DSP 板子之間的通訊及資料傳遞方法。

G. 子計畫六：寬頻分碼多重進接系統中之媒介擷取控制與連線允諾控制研究與設計

為了使第三代系統能提供多樣化的服務，並達到一定的服務品質要求，我們必須研究系統較高層的資源控制、與網路端的連結。一個設計良好的網路必須要能針對服務的類型，依據網路資源的使用狀況，決定是否接受或接受多少用戶進入系統。當用戶被允許進入之後，網路必須隨時決定每一用戶何時可傳送多少訊務、使用多少網路資源、並送出多少功率。

我們首先設計了提供整合服務之媒介擷取控制機制。在這套機制中，我們採取了框架保留(frame reservation)的架構，作為多重進接的方式。在這架構中，我們必須設計精準適當的競爭允許機率，來減少因競爭所造成的過度延遲，提高資源的使用率。我們利用實體層耙狀接收器所統計的干擾量估計值，並針對系統之語音封包遺失率、數據封包延遲、競爭時槽的封包錯

誤率、與系統使用效率等統計量，作為控制之資訊。透過對系統運作特性的了解，我們設計了乏晰邏輯控制器，並設定相關的參數，完成控制器的設計。從效能結果顯示，在封包錯誤率、系統使用效率、語音封包遺失率、以及數據封包延遲上，都較文獻所提方法有明顯的改進。

我們也設計了支援整合行動服務的允諾控制器。在這設計中，基於CDMA系統干擾量限制系統傳輸品質與容量的特性，並依據新連線用戶的連線要求與訊務源特性，我們利用等效干擾源的原理，計算評估新用戶所帶來的干擾量特性，並進而根據實體層所量測估計的干擾量，作為系統目前連線負荷的資訊。最後，利用乏晰邏輯控制器，綜合以上種種資訊，決定是否接受該新連線。從與文獻所提出的方法比較顯示，本架構能容納較多用戶，並降低系統失效機率，提高系統的穩定度。

在功率控制機制方面，我們利用通道衰落效應的情形，在通道良好的情形才做發送端的功率調整，而當通道情形不良時則不做傳送，如此各傳輸通道間的干擾情形將可以大幅下降，進而提高系統整體的效能。和傳統的功率控制機制相較之下，本機制可以有更高的系統容量、及較低的傳送端功率消耗。

四、計畫成果自評(總計畫部分)

研究內容與原計畫相符程度：相符。

達成預期目標情況：實驗系統之初步建立、人才培育。

成果之學術與應用價值等：總計畫本身之價值，在其系統完成後之應用價值。目前工作尚在進行中。

綜合評估：本總計畫協調各子計畫之進行，建立了初步之實驗系統，並達成人才培育之效。自評為「佳」。

五、圖表

